

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁴
H03K 17/60

(11) 공개번호 특1987-0010694
(43) 공개일자 1987년11월30일

(21) 출원번호	특1987-0003386
(22) 출원일자	1987년04월09일
(30) 우선권주장	851035 1986년04월11일 미국(US)
(71) 출원인	앰팩크스 코오포 레이션 조엘 디이탈코트
(72) 발명자	미합중국 캘리포니아주 레드우드시티 부로오드웨이 401 차알스 에이 바이앨로
(74) 대리인	미합중국 캘리포니아주 샌 형우제이시 다닝턴 드라이브 1155 차윤근, 차순영

심사청구 : 없음

(54) 광대역 전장 제어 스위칭회로

요약

내용 없음

대표도

도1

명세서

[발명의 명칭]

광대역 전장 제어 스위칭 회로

[도면의 간단한 설명]

제1도는, 본 발명에 따른 스위칭회로의 단순화한 회로도,
제2도는, 제1도의 회로의 다른 실시예를 보여주는 단순화한 회로도,
제3도는, 본 발명에 따른 채널 다중 송신기의 단순화 한 회로도, 및

본 건은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

입력 및 출력단자 사이에서 직렬로 결합된 최소한 두개의 전장 제어 스위치 소자;
상기 직렬 결합된 스위치 소자의 분기점과 가상접지부 사이에 연결된 수동 손실성 분류소자; 및
상기 스위치 소자를 제어하기 위한 제어 전압을 선택적으로 인가하기 위해 각각의 직렬연결된 스위치 소자에 연결된 제어수단으로 구성되는 스위치 회로.

청구항 2

제1항에 있어서,
각각의 상기 전장 제어스위치 소자가 전계 효과 트랜지스터(FET)로 구성되는 회로.

청구항 3

제1항에 있어서,
상기 분류 소자가 저항기로 구성되는 회로.

청구항 4

제1항에 있어서,
상기 분류소자가 저항기와 콘덴서의 병렬조합체로 구성되는 회로.

청구항 5

제1항에 있어서,
상기 분류소자가 저항기와 유도자의 직렬조합체로 구성되는 회로.

청구항 6

제1항에 있어서,
상기 분류소자가, 저항기와 콘덴서의 병렬 조합체가 유도자와 직렬 연결된 것으로 구성되는 회로.

청구항 7

제1항에 있어서,
상기 제어수단이 기준전압에 연결된 제1단자, 상기 스위치 소자의 제어 입력부에 연결된 제2단자, 및 상기 제어단자에 상기 제어전압을 걸어주도록 연결된 다이오우드 수단으로 구성되며, 상기 다이오우드 수단이 상기 제어전압이 상기 기준전압보다 낮을 때의 제1상태와 상기 제어전압이 상기 기준전압보다 높을 때의 제2상태에 있는 회로.

청구항 8

제7항에 있어서,
상기 스위치 소자가 전계 효과 트랜지스터이며, 각각의 상기 다이오우드가 상기 제어전압을 상기 트랜지스터의 제이트에 인가하도록 결합된 P-I-N 다이오우드인 회로.

청구항 9

제8항에 있어서,
상기 다이오우드가 상기 저항기와 게이트의 분기점에 연결된 양극과, 제어 전압원에 연결된 음극을 갖고 있는 회로.

청구항 10

제1항에 있어서,
상기 출력단자가, 저 입력 임피이 던스를 갖고 있는 전류증폭기에 연결되어 있는 회로.

청구항 11

제1항에 있어서,
상기 입력단자와 제1직렬 스위치 소자의 입력부 사이에 연결된 제1교류 커플링 소자, 및 상기 제1스위치 소자의 상기 입력부와 상기 가상접지부 사이에 연결된 제1저항기로 구성되는 회로.

청구항 12

제1항에 있어서,
상기 출력단자와 마지막 직렬 스위치 소자의 출력부 사이에 연결된 제2교류 커플링 소자, 및 상기 마지막 스위치 소자의 상기 출력부와 상기 가상 접지부 사이에 연결된 제2저항기로 구성되는 회로.

청구항 13

제1항에 있어서,
상기 입력단자와 제1직렬 스위치 요소의 입력부 사이에 연결된 직렬저항기로 구성되는 회로.

청구항 14

제1항에 있어서,
최소한 2개의 병렬 채널들을 포함하고 각 채널이, 별도의 입력단자와, 상기 입력단와 상기 출력단자 사이에 직렬로 연결된 최소한 두개의 상기 스위치 소자를 가지며, 상기 회로가 또한 모드 상기 채널의 상기 출력단자의 분기점에 연결된 출력신호 가산 소자를 더 포함하는 회로.

청구항 15

제14항에 있어서,
상기 출력신호 가산 소자가 전류 가산소자인 회로.

청구항 16

제14항에 있어서,

각각의 채널이 또한 상기 입력단자와 제1직렬 스위치 소자의 입력부 사이에 연결된 제1교류 커플링 소자 및 상기 제1스위치 소자의 입력부와 상기 가상접지부 사이에 연결된 제1저항기로 구성되는 회로.

청구항 17

제16항에 있어서,
모든 상기 채널의 π 아기 가상접지부가 상호 연결된 회로.

청구항 18

제17항에 있어서,
출력단자의 상기 분기점과 상기 출력신호 가산소자의 입력부 사이에 연결된 제2교류 결합소자, 및 출력단자의 상기 분기점과 상기 가상접지부사이에 연결된 제2저항기로 구성되는 회로.

청구항 19

입력단자와 출력단자 사이에 직렬연결된 최소한 두개의 전계효과 트랜지스터;
상기 트랜지스터의 분기점과 가상접지부상이에 연결된 저항기; 및
상기 트랜지스터를 제어는 제어 전압을 선택적으로 인가하기 위해 각각의 직렬 연결된 트랜지스터에 연결된 제어수단들로 구성되는 스위칭 회로.

청구항 20

제19항에 있어서,
상기 저항기에 병렬로 연결된 콘덴서를 포함하는회로.

청구항 21

제20항에 있어서,
상기 저항기와 콘덴서의 병렬조합체와 직렬연결된 유도자를 포함하는 회로.

청구항 22

제19항에 있어서,
상기 저항기와 직렬 조합된 유도자를 포함하는회로.

청구항 23

입력 및 출력단자 사이에 직렬로 연결된 최소한 두개의 전장 제어스위치 소자;
상기 직렬 연결된 스위치소자의 분기점과 가상접지부 사이에 연결된 수동 손실성 분류 소자;
각각의 상기 스위치 소자를 제어하는 제어전압을 선택적으로 인가하는 제어수단으로서, 기준전압에 연결된 제1단자와 상기 스위치 소자의 제어 입력부에 연결된 제2단자를 갖고 있는 저항기와, 상기 제어전압을 상기 제어단자에 인가하도록 연결된 다이오드로서, 상기 다이오드가 상기 제어전압이 상기 기준 전압보다 낮을때의 제1상태와 상기 제어전압이 상기 기준 전압보다 높을 때의 제2상태에 있는 다이오드로 구성되는 제어수단으로 구성되는 스위칭회로.

청구항 24

제23항에 있어서,
상기 스위치 소자가 전계효과 트랜지스터이며, 각각의 상기 다이오드가 상기 제어전압을 상기 트랜지스터의 게이트에 인가하도록 연결된 P-I-N다이오우드인 회로.

청구항 25

제23항에 있어서,
상기 출력단자가 저입력 임피이던스를 갖고 있는 전류증폭기에 연결되어 있는 회로.

청구항 26

제23항에 있어서,
상기 입력단자와 제1직렬 스위치 소자의 입력부 사이에 연결된 직렬 저항기로 구성되는 회로.

청구항 27

별도의 입력단자와, 상기 입력단자와 출력단자 사이에 직렬 연결된 최소한 두개의 전계 효과 트랜지스터들을 각자 포함하는 최소한 2개의 병렬 채널들;
각각의 상기 직렬 연결된 스위치 소자와 분기점과 가상 접지부 사이에 연결된 수동 손실성 분류소자;

각각의 상기 스위치소자를 제어하는 제어 전압을 선택적으로 인가하는 제어수단으로서, 기준전압에 연결된 제1단자와 상기 트랜지스터의 게이트에 연결된 제2단자를 갖고 있는 게이트 저항기와 상기 제어전압이 상기 트랜지스터의 게이트에 걸어주도록 연결된 P-I-N 다이오드로서 상기 다이오드가 상기 제어전압이 상기 기준전압보다 낮을 때의 제1 상태와 상기 제어전압이 상기 기준전압보다 높을 때의 제2 상태에 있는 다이오드로 구성되는 제어수단; 및

모든 상기 채널의 상기출력단자에 연결된 출력신호 가산소자로 구성되는 스위칭 회로.

청구항 28

제27항에 있어서,

상기 다이오드가 상기 게이트 저항기와 상기 게이트의 분기점에 연결된 양주파, 제어 전압원에 연결된 음주를 갖고 있는 회로.

청구항 29

제27항에 있어서,

상기 출력신호가산 소자가 전류가산 소자인 회로.

청구항 30

제27항에 있어서,

상기 입력단자와 제1직렬 트랜지스터의 입력부 사이에 연결된 제1교류결합 소자, 및 상기 제1직렬 트랜지스터의 상기 입력부와 상기 가상 접지부 사이에 연결된 제1저항기로 구성되는 회로.

청구항 31

제30항에 있어서,

상기 출력단자와 마지막 직렬 트랜지스터 사이에 연결된 제2교류결합소자 및 상기 마지막 트랜지스터의 상기 출력부와 상기 가상접지부 사이에 연결된 제2 저항기로 구성되는 회로.

청구항 32

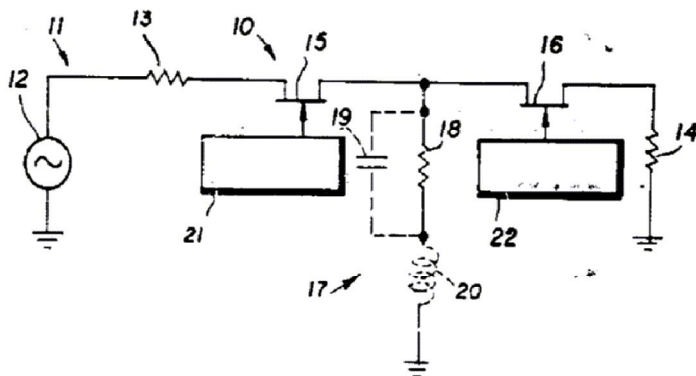
제31항에 있어서,

상기 입력단자와 상기 제1직렬 트랜지스터의입력부 사이에 연결된 직렬저항기로 구성되는 회로.

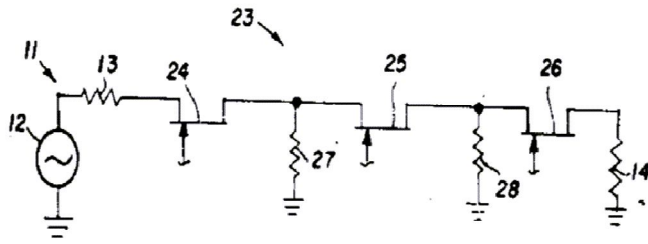
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2



도면3

