

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(10) 国際公開番号

WO 2010/067548 A1

PCT

(43) 国際公開日  
2010年6月17日(17.06.2010)

- (51) 国際特許分類:  
H01L 23/12 (2006.01)
- (21) 国際出願番号: PCT/JP2009/006580
- (22) 国際出願日: 2009年12月3日(03.12.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2008-314400 2008年12月10日(10.12.2008) JP  
特願 2009-056248 2009年3月10日(10.03.2009) JP
- (71) 出願人(米国を除く全ての指定国について): 国立大学法人九州工業大学(KYUSHU INSTITUTE OF TECHNOLOGY) [JP/JP]; 〒8048550 福岡県北九州市戸畑区仙水町1番1号 Fukuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 石原 政道 (ISHIHARA, Masamichi) [JP/JP]; 〒8080196 福岡県北九州市若松区ひびきの2-4 国立大学法人九州工業大学内 Fukuoka (JP).

(74) 代理人: 大川 譲(OHKAWA, Yuzuru); 〒1160013 東京都荒川区西日暮里5丁目11番8号 三共セントラルプラザビル5階 開明国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

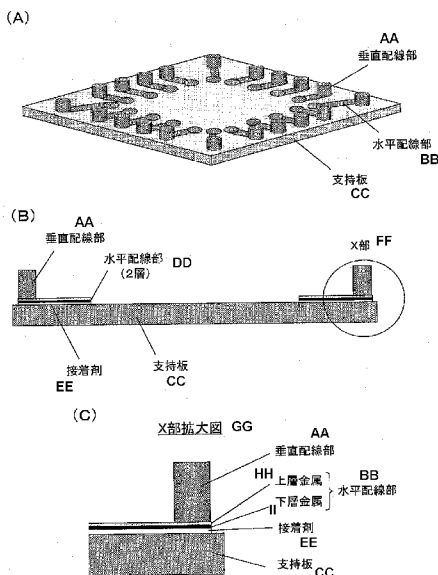
(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,

[続葉有]

(54) Title: ELECTRONIC COMPONENT FOR WIRING, METHOD FOR MANUFACTURING THE ELECTRONIC COMPONENT, ELECTRONIC DEVICE PACKAGE TO BE USED WITH THE ELECTRONIC COMPONENT PACKAGED THEREIN, AND METHOD FOR MANUFACTURING THE ELECTRONIC DEVICE PACKAGE

(54) 発明の名称: 配線用電子部品及びその製造方法、並びに該配線用電子部品を組み込んで用いる電子デバイスパッケージ及びその製造方法

[図1]



- AA PERPENDICULAR WIRING SECTION  
BB HORIZONTAL WIRING SECTION  
CC SUPPORTING BOARD  
DD HORIZONTAL WIRING SECTION (DOUBLE LAYER)  
EE ADHESIVE  
FF SECTION X  
GG ENLARGED VIEW OF SECTION X  
HH UPPER LAYER METAL  
II LOWER LAYER METAL

(57) Abstract: Additional steps of forming perpendicular wiring, horizontal wiring and the like so as to form an electronic device package structure are unified as a component. The electronic component for wiring is composed of: a supporting board; a horizontal wiring section formed by patterning two layers of a horizontal wiring lower layer metal and a horizontal wiring upper layer metal, which are bonded onto the supporting board using a peelable adhesive; and a perpendicular wiring section connected to the horizontal wiring section. The horizontal wiring section and the perpendicular wiring section are formed by processing a multilayer metal material wherein at least three metal layers are laminated, the horizontal wiring upper layer metal is selected from among metals having an etching rate different from that of the horizontal wiring lower layer metal, and the horizontal wiring upper layer metal is patterned using a wiring pattern formed of the horizontal wiring lower layer metal as a mask.

(57) 要約: 電子デバイスパッケージ構造形成のための垂直配線や水平配線などの追加工程を部品として集約させる。本発明の配線用電子部品は、支持板と、該支持板の上に剥離可能な接着剤を用いて貼り付けられる2層の水平配線用下層金属及び水平配線用上層金属をパターンニングすることにより形成される水平配線部と、該水平配線部に接続された垂直配線部により構成する。水平配線部及び垂直配線部は、少なくとも3層の金属層を積層した金属積層材を加工することにより形成し、水平配線用上層金属は、水平配線用下層金属とは異なるエッチングレートのもので金属から選ばれ、かつ水平配線用下層金属から形成した配線パターンをマスクとしてパターンニングされる。

**WO 2010/067548 A1**



---

NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, 添付公開書類:

CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, — 国際調査報告 (条約第 21 条(3))  
TD, TG).

## 明 細 書

発明の名称：

配線用電子部品及びその製造方法、並びに該配線用電子部品を組み込んで用いる電子デバイスパッケージ及びその製造方法

### 技術分野

[0001] 本発明は、半導体チップを含む回路素子を配置し、該回路素子から垂直配線を介して接続される外部電極を有する電子デバイスパッケージに組み込んで用いるための配線用電子部品及びその製造方法に関する。

### 背景技術

[0002] 外部接続用電極をおもて面に配置した電子デバイスパッケージ構造のように、LSIチップ搭載基板から離れて他方に電極を取り出す場合や、或いはウエハレベルチップサイズパッケージのようにLSIチップの能動面から離れて他方に電極を取り出す場合は、基板と離れて電極を取り出すための少なくとも垂直配線、あるいは再配線のための水平配線も含めた構造が必要である。一般的に電子デバイスパッケージ構造の垂直配線は基板に予め作りこんだ構造や樹脂封止後に樹脂を開口してメッキで埋める方法、さらにはシリコン基板を貫通させ、基板の両側に電極を取り出す構造が採られている（特許文献1参照）。

[0003] 現在の貫通電極形成は低抵抗金属を充填するためには低温処理が要求され、半導体プロセスへの適用は難しく、一方、貫通孔の絶縁方法は、高温処理が必要なため半導体の実装プロセスへの適用は困難である。このように、半導体基板への貫通電極の形成とその絶縁方法にはまだ課題が残されていて、貫通電極を必要とせずに配線することが望まれる。

[0004] このような問題を解決するために、特許文献2は、部品化した配線用電子部品を半導体基板上の所定位置に接続することにより、貫通電極を必要とせずに配線する技術を開示する。図36及び図37は、特許文献2に開示の電子デバイスパッケージを説明する図であり、図36は、その製造途中の断面

図であり、図 3 7 は、完成した状態で示す断面図である。図 3 6 に示すように、導電性材料の支持板に電鍍法により水平配線部（再配線）及び垂直配線部を成長させて、支持板と一体に連結した配線用電子部品を形成する。そして、この配線用電子部品を、半導体基板（多層有機基板）おもて面に形成した配線層上の所定位置に接続する。この後、図 3 7 に示すように、回路素子（LSI チップ）を覆う樹脂を充填して樹脂封止した後、支持板を剥がすことにより電氣的には個々の水平配線部及び垂直配線部に分離して構成する。この水平配線部により、垂直配線部先端とは異なる位置に外部接続用電極を設けることができる。これによって、簡潔に、しかもコスト的にも安く外部接続用電極をおもて面に配置した電子デバイスパッケージを製造することが可能となる。

[0005] このように、電子デバイスパッケージ構造形成のための垂直配線や水平配線などの追加工程を部品として集約させ、工程を簡素化し部品は専門メーカーに任せることでコスト低減を実現することができる。この部品化によりウエハレベルチップサイズパッケージなどは前工程に近い設備が必要な工程をオフラインで部品に集約することができ、これによって、後工程メーカーも大きな投資の必要なく参入できることになる。

[0006] しかし、例示の配線用電子部品を製造するための電鍍法は非常に優れた方法ではあるものの、電鍍法自体にはノウハウが多く、現状では製造業者が限られているという問題がある。また、電子デバイスパッケージおもて面の水平配線部を保護するための保護膜を設ける場合、別途の工程として作成することが必要になる。

## 先行技術文献

## 特許文献

[0007] 特許文献1：特開 2 0 0 1 - 1 2 7 2 4 3 号公報

特許文献2：国際公開 WO 2 0 0 8 / 0 6 5 8 9 6 A 1

## 発明の開示

## 発明が解決しようとする課題

[0008] 本発明は、係る問題点を解決して、電子デバイスパッケージ構造形成のための垂直配線や水平配線などの追加工程を部品として集約させることを目的としている。また、電子デバイスパッケージのおもて面に形成した配線パターンを保護するための保護膜が必要な場合、簡潔に、しかもコスト的にも安く製造し、供給する。

[0009] また、本発明は、電子デバイスパッケージに用いる配線用電子部品を、電鍍法を用いることなく従来より用いられている多層金属積層とカリソグラフィなどの通常の製造技術を用いて容易に作成可能にすることを目的としている。

## 課題を解決するための手段

[0010] 本発明の配線用電子部品は、半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する電子デバイスパッケージに組み込んで用いる。この配線用電子部品は、支持板と、該支持板の上に剥離可能の接着剤を用いて貼り付けられる2層の水平配線用下層金属及び水平配線用上層金属をパターンニングすることにより形成される水平配線部と、該水平配線部に接続された垂直配線部により構成する。2層からなる水平配線部及び垂直配線部は、少なくとも3層の金属層を積層した金属積層材を加工することにより形成する。水平配線用上層金属は、水平配線用下層金属とは異なるエッチングレートの金属から選ばれ、かつ水平配線用下層金属から形成した配線パターンをマスクとしてパターンニングされる。

[0011] また、本発明の配線用電子部品の製造方法は、水平配線用下層金属と、水平配線用上層金属と、垂直配線用金属から成る少なくとも3層の金属層を積層した金属積層材を形成する。水平配線用下層金属のパターンニングを行ない、かつ、水平配線用下層金属とは異なるエッチングレートの金属から選ばれた水平配線用上層金属のパターンニングを、水平配線用下層金属パターンをマスクとして行って、水平配線用下層金属と水平配線用上層金属からなる2層

の水平配線部パターンを形成する。水平配線部パターンを形成した金属積層材を、剥離可能な接着剤を用いて支持板の上に貼り付けた後、垂直配線用金属のパターニングを行って、水平配線部に接続された垂直配線部を形成する。

[0012] 水平配線部パターンを形成した金属積層材を支持板の上に貼り付ける際に、該支持板に貼り付ける前に、薄膜テープの上に貼り付け、その後、この薄膜テープを剥離可能な接着剤を用いて支持板の上に貼り付けることができる。

[0013] また、水平配線用上層金属とは異なるエッチングレートの金属から選ばれる水平配線用下層金属のパターニングを行った後、水平配線用上層金属パターンを形成する前の金属積層材を、薄膜テープの上に接着剤を用いて貼り付けることができる。この後、この金属積層材を接着した薄膜テープを、支持板の上に剥離可能な接着剤を用いて貼り付けた後、垂直配線用金属のパターニングを行ない、最後に、水平配線用上層金属のパターニングを行う。或いは、水平配線用下層金属のパターニングを行った金属積層材を、薄膜テープの上に接着剤を用いて貼り付けた後、垂直配線用金属のパターニング及び水平配線用上層金属のパターニングを行ない、最後に、このパターニングした金属積層材を接着した薄膜テープを、支持板の上に剥離可能な接着剤を用いて貼り付けることができる。

[0014] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する本発明の電子デバイスパッケージ及びその製造方法において、配線用電子部品を、支持板と、該支持板の上に剥離可能な接着剤を用いて貼り付けられる2層の水平配線用下層金属及び水平配線用上層金属から形成される水平配線部、及び該水平配線部に接続された垂直配線部により構成する。水平配線部及び垂直配線部は、水平配線用下層金属と、該水平配線用下層金属とは異なるエッチングレートの金属から選ばれ、かつ水平配線用下層金属の配線パターンをマスクとしてパターニングされる水平配線用上層金属と、垂直配線用金属との少なくとも3層の金属層

を積層した金属積層材を加工することにより形成される。配線用電子部品の垂直配線部を、基板上の配線層の所定位置に接続しかつ固定して樹脂封止した後、支持板を剥離することにより露出した水平配線部と接続される外部電極を形成する。

- [0015] 配線用電子部品は、さらに、水平配線部を形成した金属積層材を貼り付けた薄膜テープを備え、支持板の上に貼り付ける際に、この薄膜テープを剥離可能な接着剤を用いて貼り付け、かつ、支持板を剥離することにより露出した薄膜テープを保護膜として用いることができる。

### 発明の効果

- [0016] 本発明によれば、電子デバイスパッケージ形成のための垂直配線や水平配線などの追加工程を部品として集約させることができる。また、電子デバイスパッケージのおもて面に形成した水平配線部（再配線）を保護するための保護膜が必要な場合、簡潔に、しかもコスト的にも安く製造し、供給することができる。
- [0017] また、本発明は、電子デバイスパッケージに用いる配線用電子部品を、電鍍法を用いることなく従来より用いられている通常の製造技術を用いて容易に作成することができる。
- [0018] また、本発明によれば、簡易な方法で、イメージセンサあるいは高放熱のパッケージのような基板と反対側に電極を取り出す必要のある半導体パッケージを製作できる。半導体基板に貫通孔を開けて金属材料を充填する貫通配線技術の必要も無く、半導体基板と反対側に容易に電極を取り出し、かつ配線することができる。

### 図面の簡単な説明

- [0019] [図1]本発明に基づき構成した配線用電子部品の第1の例を示す図であり、（A）は斜視図、（B）は断面図、（C）は（B）中のX部を拡大した断面図をそれぞれ示している。
- [図2] 3層の金属層を貼り合わせたクラッド材を例示する図である。
- [図3] 水平配線部パターン形成を示す図である。

- [図4] 金属積層材を、支持板の上に貼り付けた状態で示す図である。
- [図5] 完成した配線用電子部品の第 1 の例の断面図である。
- [図6] 3 層の金属層をメッキにより形成した金属メッキ材を例示する図である。
- [図7] 3 層の金属層を積層した金属積層材を例示する図である。
- [図8] 水平配線部パターン形成を示す図である。
- [図9] 金属積層材を、薄膜テープの上に貼り付けた状態で示す図である。
- [図10] 薄膜テープを支持板の上に貼り付けた状態で示す図である。
- [図11] 完成した配線用電子部品の第 2 の例を示す断面図である。
- [図12] 3 層の金属層を積層した金属積層材を例示する図である。
- [図13] 水平配線用下層金属パターン形成を示す図である。
- [図14] 金属積層材を、薄膜テープの上に貼り付けた状態で示す図である。
- [図15] 薄膜テープを支持板の上に貼り付けた状態で示す図である。
- [図16] 垂直配線部のパターニングを行った状態で示す断面図である。
- [図17] 完成した配線用電子部品の第 3 の例を示す断面図である。
- [図18] 3 層の金属層を積層した金属積層材を例示する図である。
- [図19] 水平配線用下層金属パターン形成を示す図である。
- [図20] 金属積層材を、薄膜テープの上に貼り付けた状態で示す図である。
- [図21] 垂直配線部のパターニングを行った状態で示す断面図である。
- [図22] 水平配線用上層金属パターン形成を示す図である。
- [図23] 完成した配線用電子部品の第 4 の例を示す断面図である。
- [図24] 基板上に、電子部品として半導体LSIチップを接着し、かつ接続した状態で示す図であり、（A）は断面図を、（B）は斜視図を示している。
- [図25] 配線用電子部品を、半導体LSIチップを装着した基板上に配置した状態で示す図である。
- [図26] 配線用電子部品を、半導体LSIチップを装着した半導体基板上に接続した状態で示す図である。
- [図27] 樹脂封止した状態で示す図である。

[図28] 支持板を剥離した後の状態で示す図である。

[図29] 完成した電子デバイスパッケージを示す断面図である。

[図30] 配線層を有するガラス基板の上に、イメージセンサが搭載されて接続された状態で示す図である。

[図31] ガラス基板上に配線用電子部品を配置した状態で示す図である。

[図32] ガラス基板上に配線用電子部品を接続、固定した状態で示す図である。

[図33] 固定後、樹脂封止した状態で示す図である。

[図34] 支持板を剥離した後の状態で示す図である。

[図35] 完成したイメージセンサチップパッケージを示す図である。

[図36] 特許文献2に開示の電子デバイスパッケージの製造途中の断面図である。

[図37] 特許文献2に開示の電子デバイスパッケージを完成した状態で示す断面図である。

### 発明を実施するための最良の形態

[0020] 以下、例示に基づき、本発明の配線用電子部品及びその製造方法を、順を追って説明する。図1は、本発明に基づき構成した配線用電子部品の第1の例を示す図であり、(A)は斜視図、(B)は断面図、(C)は(B)中のX部を拡大した断面図をそれぞれ示している。図1は、1個の単体パターンを例示するが、実際の製造においては、多数個一体に連結された状態で作成され、その状態で電子デバイスパッケージに組み込んで製造した後、個々のチップに切断して切り分ける個片化を経て、最終製品として完成する。この配線用電子部品の第1の例は、支持板の上にパターンニングした2層構成の水平配線部（水平配線用上層金属と水平配線用下層金属）、さらには、その上に、水平配線部に接続された垂直配線部を備えている。

[0021] 次に、このような配線用電子部品の第1の例の製造について、図2～図5を参照して、順次説明する。まず、図2に示すように、水平配線用下層金属（例えば、薄膜銅）と、水平配線用上層金属（例えば、薄膜ニッケル）と、

垂直配線用金属（例えば、厚膜銅）から成る少なくとも３層の金属層を貼り合わせたクラッド材を形成する。クラッド材とは、周知のように、異なる種類の金属を圧接加工により張り合わせた材料のことである。

[0022] 但し、本発明は、上述したようなクラッド材に限らず、３層の金属層を一体に積層したものであれば、どのような金属積層材も使用可能である。図６は、３層の金属積層材をメッキにより形成した金属メッキ材を例示する図である。金属メッキ材の形成は、図６（Ａ）に示すような垂直配線用金属となる金属単板（例えば、銅板）からスタートする。この垂直配線用金属に対して、図６（Ｂ）に示すように、最初に、水平配線用上層金属（例えば、ニッケル）をメッキし、その次に、水平配線用下層金属（例えば、銅）をメッキする。これによって、３層の金属積層材を金属メッキ材によって構成する。

[0023] 図３は、水平配線部パターン形成を示す図である。水平配線部パターン形成のために、最初に、水平配線用下層金属のパターニングをリソグラフィにより実施する。このため、水平配線用下層金属の表面に（図中の下側に）レジストを塗布し、パターンを露光、現像してさらにエッチングを行い、レジストを除去して、水平配線用下層金属の配線パターンを完成させる。この際、水平配線用上層金属（例えば、ニッケル）は、水平配線用下層金属（例えば、銅）とは異なるエッチングレートの金属から選ばれる。エッチング液を選択することにより、水平配線用上層金属をエッチングすることなく、水平配線用下層金属のみをエッチングすることが可能である。さらに、水平配線用上層金属は、エッチングストッパのように機能するので、垂直配線用金属と水平配線用下層金属が同一金属（例えば、銅）で形成されていても、垂直配線用金属がエッチングされることはない。

[0024] 次に、水平配線用上層金属のパターニングを実施する。この水平配線用上層金属パターンは、上記のようにして形成された水平配線用下層金属パターンをマスクとしてエッチングするのみで形成することができる。また、エッチング液を選択することにより、垂直配線用金属をエッチングすることなく、水平配線用上層金属のみをエッチングすることが可能である。結果的に、

水平配線用下層金属と水平配線用上層金属の両方のパターンは、全く同じパターンとなり、重なる形となる。

[0025] 次に、図4に示すように、水平配線部パターンを形成した金属クラッド材を、支持板の上に、接着剤を用いて貼り付ける。この貼り付けは、水平配線部パターン形成側を支持板側に面するように行う。支持板としては、板状のシリコン基板とかガラスのような絶縁体或いは導電体のいずれも用いることができるが、例えば、ステンレス板を用いることにより、電子デバイスパッケージの製造中に、より強い剛性を得ることができる。この支持板は、電子デバイスパッケージ製造のための樹脂封止工程後に、剥離して除去する。接着剤は、容易に剥離可能のものであり、所定の温度（例えば、高熱）で剥離し易い材質のものから選択され、例えば、熱カプセル入り接着剤又は熱可塑性の接着剤を用いる。

[0026] 次に、垂直配線部のパターニングを行う。図5は、完成した配線用電子部品の第1の例の断面図である。垂直配線部のパターニングは、リソグラフィによって行う。このため、垂直配線用金属の表面に、垂直配線部形成用のレジストを塗布し、パターンを露光、現像してさらにエッチングを行い、レジストを除去して、垂直配線用金属の配線パターンを完成させる。エッチング液を選択することにより、水平配線用上層金属をエッチングすることなく、垂直配線用金属のみをエッチングすることが可能である。例示の構成は、支持板で支持しているために、垂直配線部のエッチングが可能となっている。このとき垂直配線部はエッチング形状改善（垂直配線部の高さが高い場合裾野が広がり易い）のために多層構造としても良い。例えば、垂直配線部は銅/アルミニウムとし、水平配線部はニッケル/銅の全体として4層構造とすることができる。

[0027] これによって、支持板の上にパターニングした2層構成の水平配線部（水平配線用上層金属と水平配線用下層金属）、さらには、その上に、水平配線部に接続された垂直配線部が形成される。

[0028] このように、2層構成の水平配線部と1層の垂直配線部の少なくとも3層

の金属積層材を用いることにより、特許文献2のような電鍍法を用いることなく、通常のリソグラフィを用いて、垂直配線部と共に水平配線部を有する配線用電子部品の製造が可能となる。なお、水平配線用下層金属及び水平配線用上層金属は導電性を有する必要があることに加えて、水平配線用下層金属は水平配線用上層金属のエッチング用マスクとして使用できるものであれば、水平配線用下層金属と水平配線用上層金属の組み合わせは、例示した銅とニッケルの組み合わせ以外にも、例えばCuとAu、AgやCrとCu、CrとNi等選択エッチング製の高い材料の組合せであれば良い。また、垂直配線用金属としては、水平配線用上層金属とは異なる材質であれば、水平配線用下層金属と同一であっても問題はなく、例えば銅などの導電性金属が使用可能である。また、水平配線用下層金属と水平配線用上層金属は、いずれも単一金属層により形成する必要は必ずしも無く、いずれかの表面にAuやAg等といった導電性の良い金属を形成することも可能である。

[0029] 次に、このような配線用電子部品の第2の例の製造について、図7～図11を参照して、順次説明する。まず、図7に示すように、図2或いは図6を参照して上述したように、水平配線用下層金属（例えば、薄膜銅）と、水平配線用上層金属（例えば、薄膜ニッケル）と、垂直配線用金属（例えば、厚膜銅）から成る少なくとも3層の金属層からなる金属積層材を形成する。

[0030] 図8は、水平配線部パターン形成を示す図である。この水平配線部パターン形成は、図3を参照して上述したように行う。水平配線用下層金属と水平配線用上層金属の両方の全く同じパターンが、重なるように形成される。

[0031] 次に、図9に示すように、水平配線パターンを形成した金属積層材を、薄膜テープの上に、接着剤を用いて貼り付ける。貼り付ける薄膜テープとしては、ポリイミドテープなどに代表される薄膜フィルムの絶縁基材が望ましい。また、薄膜テープは、例示したような一層の薄膜フィルムに限らず、接着剤により接着した2層（或いはそれ以上）の薄膜フィルムの絶縁基材テープにより構成することも可能である。

[0032] 薄膜テープは、完成製品（電子デバイスパッケージ）において水平配線部

（再配線）を覆う保護膜として機能する。即ち、この薄膜テープと、水平配線パターンを形成した金属積層材は剥離しないので、例えば、熱硬化系（変性エポキシ系）接着剤のような、接着強度の大きな接着剤を用いて貼り付ける。

[0033] 次に、図 10 に示すように、水平配線部パターンを形成した金属積層材を強固に接着した薄膜テープを、支持板の上に剥離可能な接着剤を用いて貼り付ける。この貼り付けは、薄膜テープ側を支持板側に面するように行う。支持板としては、図 4 を参照して説明したような材質のものであり、板状のシリコン基板とかガラスのような絶縁体或いは導電体のいずれも用いることができる。この支持板は、電子デバイスパッケージ製造のための樹脂封止工程後に、剥離して除去する。接着剤は、容易に剥離可能なものを用いる。例えば、上述したような、所定の温度（例えば、高熱）で剥離し易い材質のものであり、例えば、熱カップセル入り接着剤又は熱可塑性の接着剤を用いる。

[0034] 次に、垂直配線部のパターニングを行う。図 11 は、完成した配線用電子部品の第 2 の例を示す断面図である。垂直配線部のパターニングは、図 5 を参照して上述したように、リソグラフィによって行う。これによって、支持板の上に剥離可能に接着された薄膜テープの上に、パターニングした 2 層構成の水平配線部（水平配線用上層金属と水平配線用下層金属）が強固な接着剤により固定され、さらには、その上に、水平配線部に接続された垂直配線部が形成される。なお、水平配線部と薄膜テープを固定する接着剤は、それらの間にあれば十分であり、図示されているように水平配線部相互の間にもはみ出した接着剤は必ずしも必要ではないが、このはみ出した接着剤によって、より強固な固定が可能となる。

[0035] このように、支持部は、薄膜テープ（例えば、絶縁基材テープ）と、この裏側（配線パターン形成面の反対側）に剥離可能な接着剤を用いて貼り付けた支持板（補強板）との 2 層構成となる。この支持部は、電子デバイスパッケージ製造中に、複数個の水平配線部及び垂直配線部を一体に結合するよう機能するだけでなく、垂直配線部をパターニングする際の支持構成としても

機能する。この支持板は、電子デバイスパッケージ製造のための樹脂封止工程後に、剥離して除去する。薄膜テープは、電子デバイスパッケージの保護膜として残される。

[0036] 次に、このような配線用電子部品の第3の例の製造について、図12～図17を参照して、順次説明する。図12に示すように、まず、上述の第2の例と同様に、水平配線用下層金属（例えば、薄膜銅）と、水平配線用上層金属（例えば、薄膜ニッケル）と、垂直配線用金属（例えば、厚膜銅）から成る少なくとも3層の金属層からなる金属積層材を形成する。

[0037] 図13は、水平配線用下層金属パターン形成を示す図である。この下層金属パターン形成は、リソグラフィにより行う。この際、上述した第1の例と同様に、水平配線用上層金属（例えば、ニッケル）は、水平配線用下層金属（例えば、銅）とは異なるエッチングレートの金属から選ばれる。エッチング液を選択することにより、水平配線用上層金属をエッチングすることなく、水平配線用下層金属のみをエッチングすることが可能である。さらに、水平配線用上層金属は、エッチングストoppaのように機能するので、垂直配線用金属と水平配線用下層金属が同一金属（例えば、銅）で形成されていても、垂直配線用金属がエッチングされることはない。

[0038] 次に、図14に示すように、下層金属パターンを形成した金属積層材を、上述の第2の例と同様に、薄膜テープの上に、接着強度の大きな接着剤を用いて貼り付ける。薄膜テープは、完成製品（電子デバイスパッケージ）において水平配線部（再配線）を覆う保護膜として機能する。

[0039] 次に、図15に示すように、第2の例と同様に、下層金属パターンを形成した金属積層材を強固に接着した薄膜テープを、支持板の上に容易に剥離可能な接着剤を用いて貼り付ける。この支持板は、電子デバイスパッケージ製造のための樹脂封止工程後に、剥離して除去する。

[0040] 次に、図16に示すように、第2の例と同様に、垂直配線部のパターニングを行う。

[0041] 次に、水平配線部上層金属のパターニングを行う。図17は、完成した配

線用電子部品の第3の例を示す断面図である。水平配線部上層金属のパターニングは、垂直配線部をマスクとして、上層金属の全面エッチングにより行なう。これによって垂直配線部の直下以外の上層金属は削除される。水平配線部は、上述したようにパターニングした下層金属と、垂直配線部直下の上層金属により形成される。これによって、支持板の上に剥離可能に接着された薄膜テープの上に、水平配線部と水平配線部に接続された垂直配線の電子部品が完成する。

[0042] このように、支持部は、第2の例と同様に、薄膜テープ（例えば、絶縁基材テープ）と、この裏側（配線パターン形成面の反対側）に剥離可能な接着剤を用いて貼り付けた支持板（補強板）との2層構成となる。

[0043] 次に、このような配線用電子部品の第4の例の製造について、図18～図23を参照して、順次説明する。図18に示すように、まず、上述の第2或いは第3の例と同様に、水平配線部下層金属（例えば、薄膜銅）と、水平配線用上層金属（例えば、薄膜ニッケル）と、垂直配線用金属（例えば、厚膜銅）から成る少なくとも3層の金属層からなる金属積層材を形成する。

[0044] 図19は、水平配線部下層金属パターン形成を示す図である。この下層金属パターン形成は、上述の第3の例の図13と同様にリソグラフィによって行う。

[0045] 次に、図20に示すように、下層金属パターンを形成した金属積層材を、第3の例の図14と同様に、薄膜テープの上に、接着強度の大きな接着剤を用いて貼り付ける。

[0046] 次に、図21に示すように、第3の例の図16と同様に、垂直配線部のパターニングを行う。但し、この第4の例の垂直配線部のパターニングは、支持板の上に貼り付ける前に行う点で、第3の例とは相違する。

[0047] 次に、図22に示すように、水平配線部上層金属のパターニングを行う。水平配線部上層金属のパターニングは、第3の例の図17と同様に、垂直配線部をマスクとして、上層金属の全面エッチングにより行なう。これによって垂直配線部の直下以外の上層金属は削除される。水平配線部は、上述した

ようにパターンニングした下層金属と、垂直配線部直下の上層金属により形成される。これによって、支持板の上に剥離可能に接着された薄膜テープの上に、水平配線部と水平配線部に接続された垂直配線の電子部品が完成する。

- [0048] そして、最後に、図23に示すように、この薄膜テープを、支持板の上に容易に剥離可能な接着剤を用いて貼り付ける。図23は、完成した配線用電子部品の第4の例を示す断面図である。この支持板は、電子デバイスパッケージ製造のための樹脂封止工程後に、剥離して除去する。この第4の例の配線用電子部品は、完成した状態では、上述の第3の例と同一構成を有しているが、第3の例とは支持板の貼り付け順序を異にしている。

### 実施例 1

- [0049] 次に、電子デバイスパッケージの製造について、上述の配線電子部品の第2の例或いは第3の例を用いる場合を例として、説明する。図24は、基板上に、電子部品として半導体チップ（LSIチップ）を接着し、かつ接続した状態で示す図であり、（A）は断面図を、（B）は斜視図を示している。例示の基板は、上面に配線層を形成したシリコン基板（半導体基板）として例示している。
- [0050] 半導体基板上に配線層を形成するために、半導体基板の全面に、配線パターンとなるべき金属のシード層を形成する（例えばスパッタ層あるいはナノ金属材料を塗膜）。このシード層としては、例えば、銅メッキを可能とする金、銀、銅、パラジウム箔を用いることができる。配線層のパターンはシード層の上にレジストを塗布し、パターンを露光、現像してさらにエッチングを行い、レジストを除去して完成させる。このシード層の上にメッキにより配線層を成長させる。或いは、ナノ金属粒子で直接シード層をパターンニングにしてリソグラフィ工程を省略することもできる。この直接パターンニングは、有機溶媒中に銅等のナノ金属粒子を含有させて、それをプリンターで実用されているインクジェット法で所望のパターンを描く方法である。
- [0051] 半導体LSIチップは、基板上の配線層とはフリップチップボンド接続するものとして例示している。このフリップチップボンド接続に代えて、基板上の

配線層に、ボンディングワイヤ接続電極となるボンディング用金属パッド部を形成して、ボンディングワイヤにより接続することも可能である。この場合、配線層上の金属パッド部と半導体LSIチップは、例えば、Auボンディングワイヤにより接続される。

[0052] 図25は、上述の配線用電子部品の第2の例（図11参照）或いは第3の例（図17参照）を、半導体LSIチップを装着した基板（図24参照）上に配置した状態で示す図である。なお、ここでは、配線用電子部品の第2の例或いは第3の例を用いるものとして説明するが、配線用電子部品の第1の例（図5参照）も同様に用いることができる。

[0053] 図26は、配線用電子部品を、半導体LSIチップを装着した半導体基板上に接続した状態で示す図である。なお、図示したように、基板側を裏面として、その上に配置される配線用電子部品側をおもて面と称する。基板上面に形成した配線層の所定の位置には、配線用電子部品の垂直配線部が固定され、かつ電氣的に接続される。垂直配線部を固定及び接続する手法としては、（1）超音波による接合、（2）銀ペースト等の導電性ペーストによる接続、（3）半田接続、（4）半導体基板側に設けた接続電極用金属パッド部に凹部を設ける一方、配線用電子部品側は凸部を設けて挿入圧着あるいは挿入してカシメる方法、により行うことができる。

[0054] 図27は、樹脂封止した状態で示す図である。一体に連結されている垂直配線部が配線層の所定の位置に固定された後、この状態で、基板の上面は、支持部の薄膜テープ及び水平配線部下面までトランスファーモールドされ、或いは液状樹脂（材質は、例えばエポキシ系）を用いて樹脂封止される。

[0055] 図28は、支持板を剥離した後の状態で示す図である。例えば、所定の温度を加えることにより、支持板を剥離する。これにより図28の上側に露出した薄膜テープは、完成製品の保護膜として機能する。配線用電子部品の第1の例（図5参照）を用いた場合には、この保護膜は存在しない。配線用電子部品の第1の例を用いた場合であって、かつ保護膜を必要とする場合、この段階で保護膜（材質は、例えばソルダーレジスト）を形成することができる。

る。

[0056] 図 29 は、完成した電子デバイスパッケージを示す断面図である。図 29 に示すように、おもて面側においては、保護膜（薄膜テープ）に穴を空け、開口により露出した水平配線部と接続される外部接続用電極（バンプ電極）を形成する。この水平配線部により、垂直配線部先端とは異なる位置に外部接続用電極を設けることができる。保護膜が無くても、例えば樹脂入り半田を使えば、他のパッケージを接続することは可能である。

[0057] 以上、基板として半導体シリコン基板を用いる場合を例として説明したが、このような基板としては、特許文献 2 に開示のような多層有機基板とか或いはリードフレームを用いることも可能である。多層有機基板を用いた際には、スルーホール内部の導体層を介して基板上面の配線層に接続される外部接続用電極を、基板裏面側においても容易に形成することができる。多層有機基板は、複数層から成る基板の各層に、それぞれ配線パターンを形成した後これらの基板を貼り合わせ、必要に応じて各層の配線パターンを接続するためのスルーホールを形成したものである。このスルーホールの内部には導体層が形成され、この導体層が裏面側に形成された端面電極部であるランドと接続されている。

[0058] このように、本発明は、例示の配線用電子部品を用いることにより、おもて面側の水平配線部に接続された外部接続用電極を形成すること、さらには、このような水平配線部を保護する保護膜を容易に形成することが可能になる。

## 実施例 2

[0059] 次に、本発明の配線用電子部品の第 2 の例或いは第 3 の例をイメージセンサチップパッケージに用いた場合を、図 30～図 35 を参照して説明する。図 30 は、配線層を有するガラス基板（又は光透過性の良い透明樹脂基板）の上に、イメージセンサのような電子部品が搭載されて接続された状態で示す図である。イメージセンサは、受光面を下側に向けて配置する。透明ガラス基板上の配線層は、図 24 を参照して上述した半導体基板上の配線層と同

様な方法で形成することができる。ガラス基板に形成した配線層をボンディングパッド領域として、イメージセンサ（半導体LSIチップ）のような電子部品を固定しかつ電氣的に接続する。

[0060] 図31は、ガラス基板上に配線用電子部品の第2の例或いは第3の例を配置した状態で示す図である。なお、ここでは、配線用電子部品の第2の例或いは第3の例を用いるものとして説明するが、配線用電子部品の第1の例（図5参照）も同様に用いることができる。

[0061] 図32は、ガラス基板上に配線用電子部品を接続、固定した状態で示す図である。この接続は、図26を参照して前述したように行う。

[0062] 図33は、固定後、樹脂封止した状態で示す図である。図27を参照して前述したようにして、ガラス基板と薄膜テープの間の空間を満たすようにトランスファーマールドされ、或いは液状樹脂（材質は、例えばエポキシ系）を用いて樹脂封止される。

[0063] 図34は、支持板を剥離した後の状態で示す図である。支持板を剥離することにより、上側に露出した薄膜テープは、完成製品の保護膜として機能する。配線用電子部品の第1の例（図5参照）を用いた場合には、この保護膜は存在しない。配線用電子部品の第1の例を用いた場合であって、かつ保護膜を必要とする場合、この段階で保護膜を形成することができる。

[0064] 次に、図35に示すように、天地（上下）逆転させる。図35は、完成したイメージセンサチップパッケージを示す図である。図35の下側に位置するおもて面側においては、保護膜に穴を空け、開口により露出した配線と接続される外部接続用のバンプ電極を形成する。この後、個々のチップに切断して切り分ける個片化を経た後に、製品として完成させる。

### 実施例 3

[0065] 図30において上述したガラス基板に代えて、ヒートシンクとして機能する高放熱基板を用いることにより、高放熱型チップパッケージに具体化することができる。実施例3は、ヒートシンク、ヒートスプレッダー等として機能する高放熱基板を用いた点でのみ実施例2とは相違する（図示省略）。

[0066] これによって、ヒートシンクとして機能する高放熱基板に、高放熱型のLSIチップが実装されて、貫通電極の必要なく、高放熱基板とは反対側のおもて面に外部接続用電極を形成した高放熱型チップパッケージが完成する。

[0067] 以上、本開示にて幾つかの実施の形態及び実施例を単に一例として詳細に説明したが、本発明の新規な教示及び有利な効果から実質的に逸脱せずに、その実施の形態には多くの改変例が可能である。

## 請求の範囲

- [請求項1] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品において、
- 支持板と、該支持板の上に剥離可能な接着剤を用いて貼り付けられる2層の水平配線用下層金属及び水平配線用上層金属をパターンニングすることにより形成される水平配線部と、該水平配線部に接続された垂直配線部により構成し、
- 前記水平配線部及び垂直配線部は、少なくとも3層の金属層を積層した金属積層材を加工することにより形成し、前記水平配線用上層金属は、前記水平配線用下層金属とは異なるエッチングレート of 金属から選ばれることから成る配線用電子部品。
- [請求項2] さらに、前記水平配線部を形成した前記金属積層材に貼り付ける薄膜テープを備え、前記支持板の上に貼り付ける際、この薄膜テープを剥離可能な接着剤を用いて貼り付ける請求項1に記載の配線用電子部品。
- [請求項3] 前記薄膜テープは、前記電子デバイスパッケージにおいて水平配線部を覆う保護膜として機能する請求項2に記載の配線用電子部品。
- [請求項4] 前記水平配線用下層金属及び前記水平配線用上層金属から形成される水平配線部パターン、及び垂直配線用金属から形成される垂直配線部パターンは、いずれもリソグラフィにより形成される請求項1に記載の配線用電子部品。
- [請求項5] 前記水平配線用下層金属と前記水平配線用上層金属の両方の水平配線部パターンは、同じパターンの重なる形となる請求項1に記載の配線用電子部品。
- [請求項6] 前記支持板として、板状のシリコン基板、ガラスのような絶縁体或いは導電体のいずれかを用いる請求項1に記載の配線用電子部品。
- [請求項7] 前記薄膜テープとして、一層の薄膜フィルム或いは接着剤により接着

した2層以上の薄膜フィルムの絶縁基材を用いる請求項1に記載の配線用電子部品。

[請求項8] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品の製造方法において、

水平配線用下層金属と、水平配線用上層金属と、垂直配線用金属から成る少なくとも3層の金属層を積層した金属積層材を形成し、

水平配線用下層金属のパターニングを行い、

前記水平配線用下層金属とは異なるエッチングレートから選ばれる水平配線用上層金属のパターニングを、前記水平配線用下層金属パターンをマスクとして行って、前記水平配線用下層金属と前記水平配線用上層金属からなる水平配線部パターンを形成し、

前記水平配線部パターンを形成した前記金属積層材を、剥離可能な接着剤を用いて支持板の上に貼り付けた後、前記垂直配線用金属のパターニングを行って、前記水平配線部に接続された垂直配線部を形成することからなる配線用電子部品の製造方法。

[請求項9] 前記水平配線部パターンを形成した前記金属積層材を前記支持板の上に貼り付ける際に、該支持板に貼り付ける前に、薄膜テープの上に貼り付け、その後、この薄膜テープを剥離可能な接着剤を用いて前記支持板の上に貼り付ける請求項8に記載の配線用電子部品の製造方法。

[請求項10] 前記薄膜テープは、前記電子デバイスパッケージにおいて水平配線部を覆う保護膜として機能する請求項9に記載の配線用電子部品の製造方法。

[請求項11] 前記水平配線用下層金属及び前記水平配線用上層金属から形成される水平配線部パターン、及び前記垂直配線用金属から形成される垂直配線部パターンは、いずれもリソグラフィにより形成される請求項8に記載の配線用電子部品の製造方法。

[請求項12] 前記水平配線用下層金属と前記水平配線用上層金属の両方の水平配線

部パターンは、同じパターンの重なる形となる請求項 8 に記載の配線用電子部品の製造方法。

[請求項13] 前記支持板として、板状のシリコン基板、ガラスのような絶縁体或いは導電体のいずれかを用いる請求項 8 に記載の配線用電子部品の製造方法。

[請求項14] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品の製造方法において、

水平配線用下層金属と、水平配線用上層金属と、垂直配線用金属から成る少なくとも 3 層の金属層を積層した金属積層材を形成し、

水平配線用上層金属とは異なるエッチングレートの金属から選ばれる水平配線用下層金属のパターニングを行い、

水平配線用下層金属パターンを形成した金属積層材を、薄膜テープの上に接着剤を用いて貼り付け、

この金属積層材を接着した薄膜テープを、支持板の上に剥離可能の接着剤を用いて貼り付けた後、前記垂直配線用金属のパターニング及び水平配線用上層金属のパターニングを行うことからなる配線用電子部品の製造方法。

[請求項15] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する電子デバイスパッケージに組み込んで用いるための配線用電子部品の製造方法において、

水平配線用下層金属と、水平配線用上層金属と、垂直配線用金属から成る少なくとも 3 層の金属層を積層した金属積層材を形成し、

水平配線用上層金属とは異なるエッチングレートの金属から選ばれる水平配線用下層金属のパターニングを行い、

水平配線用下層金属パターンを形成した金属積層材を、薄膜テープの上に接着剤を用いて貼り付け、

前記垂直配線用金属のパターニング及び水平配線用上層金属のパタ

ーニングを行ない、そして、

このパターニングした金属積層材を接着した薄膜テープを、支持板の上に剥離可能な接着剤を用いて貼り付けることからなる配線用電子部品の製造方法。

[請求項16]

半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する電子デバイスパッケージにおいて、

配線用電子部品を、支持板と、該支持板の上に剥離可能な接着剤を用いて貼り付けられる2層の水平配線用下層金属及び前記水平配線用上層金属から形成される水平配線部、及び該水平配線部に接続された垂直配線部により構成し、

前記水平配線部及び前記垂直配線部は、水平配線用下層金属と、該水平配線用下層金属とは異なるエッチングレートの金属から選ばれ、かつ前記水平配線用下層金属の配線パターンをマスクとしてパターニングされる水平配線用上層金属と、垂直配線用金属との少なくとも3層の金属層を積層した金属積層材を加工することにより形成され、

前記配線用電子部品の前記垂直配線部を、基板上の配線層の所定位置に接続しかつ固定して樹脂封止した後、前記支持板を剥離することにより露出した前記水平配線部と接続される前記外部電極を形成したことから成る電子デバイスパッケージ。

[請求項17]

前記配線用電子部品は、さらに、前記水平配線部を形成した前記金属積層材を貼り付けた薄膜テープを備え、前記支持板の上に貼り付ける際に、この薄膜テープを剥離可能な接着剤を用いて貼り付け、かつ、前記支持板を剥離することにより露出した前記薄膜テープを保護膜として用いる請求項16に記載の電子デバイスパッケージ。

[請求項18]

配線層を有する前記基板がガラス基板又は光透過性の良い透明樹脂基板であり、該基板上に配置される回路素子がイメージセンサである請求項16に記載の電子デバイスパッケージ。

[請求項19] 配線層を有する前記基板がヒートシンク或いはヒートスプレッダーとして機能する高放熱基板であり、該基板上に配置される回路素子が高放熱型のLSIチップである請求項16に記載の電子デバイスパッケージ。

[請求項20] 半導体チップを含む回路素子を配置して、該回路素子と外部電極に接続される水平配線部及び垂直配線部が内在する電子デバイスパッケージの製造方法において、

配線用電子部品を、支持板と、該支持板の上に剥離可能な接着剤を用いて貼り付けられる2層の水平配線用下層金属及び前記水平配線用上層金属から形成される水平配線部、及び該水平配線部に接続された垂直配線部により構成し、

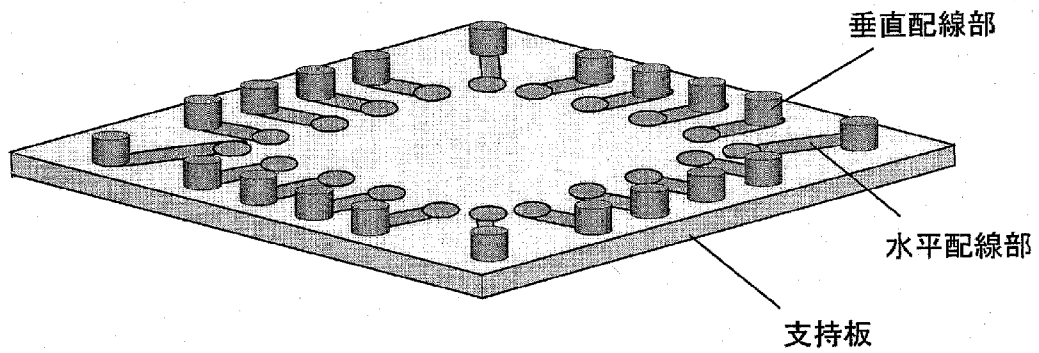
前記水平配線部及び前記垂直配線部は、水平配線用下層金属と、該水平配線用下層金属とは異なるエッチングレートの金属から選ばれ、かつ前記水平配線用下層金属の配線パターンをマスクとしてパターンニングされる水平配線用上層金属と、垂直配線用金属との少なくとも3層の金属層を積層した金属積層材を加工することにより形成され、

前記配線用電子部品の前記垂直配線部を、基板上の配線層の所定位置に接続しかつ固定して樹脂封止した後、前記支持板を剥離することにより露出した前記水平配線部と接続される前記外部電極を形成したことから成る電子デバイスパッケージの製造方法。

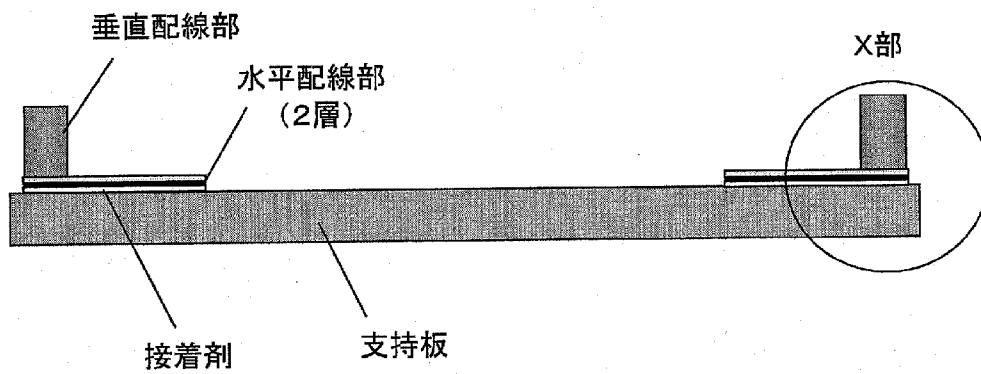
[請求項21] 前記配線用電子部品は、さらに、前記水平配線部を形成した前記金属積層材に貼り付けた薄膜テープを備え、前記支持板の上に貼り付ける際に、この薄膜テープを剥離可能な接着剤を用いて貼り付け、かつ、前記支持板を剥離することにより露出した前記薄膜テープを保護膜として用いる請求項20に記載の電子デバイスパッケージの製造方法。

[図1]

(A)

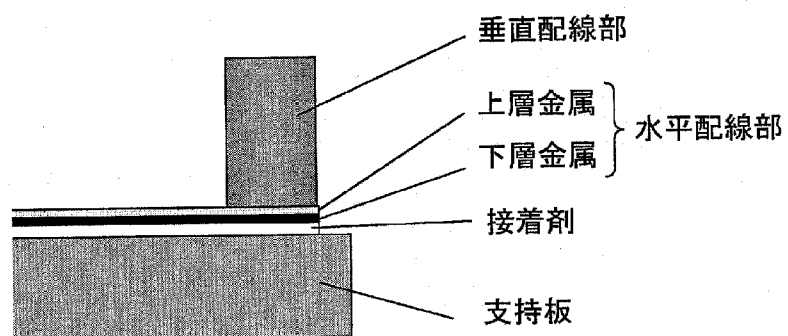


(B)



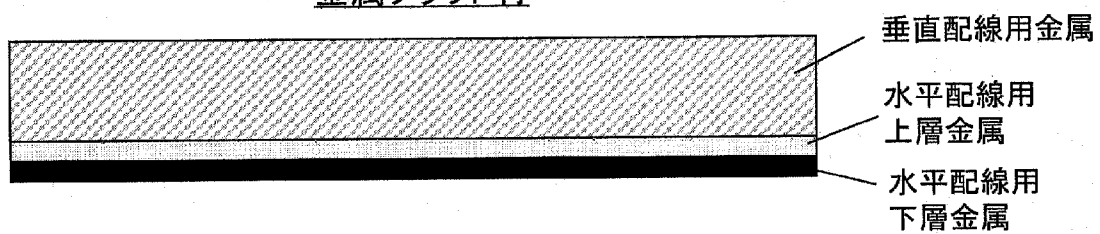
(C)

X部拡大図



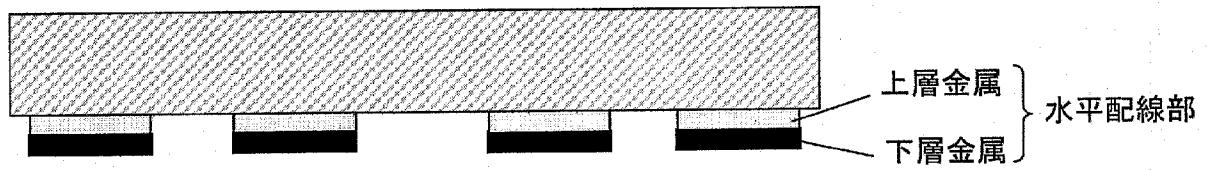
[図2]

金属クラッド材



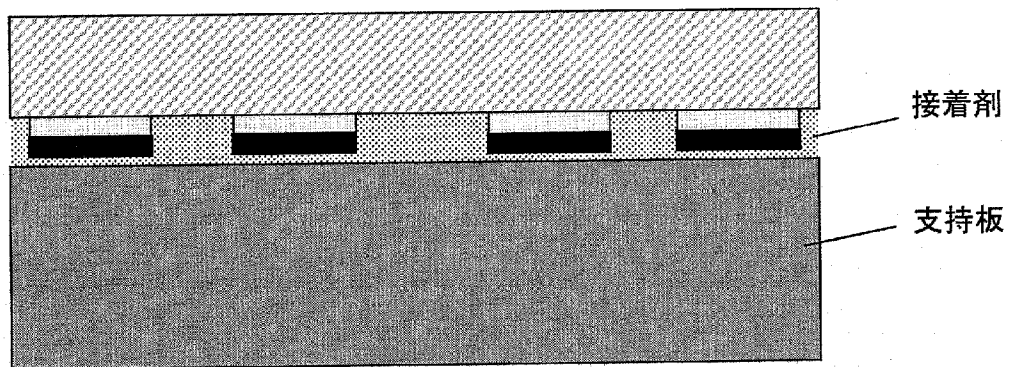
[図3]

## 水平配線部パターン形成



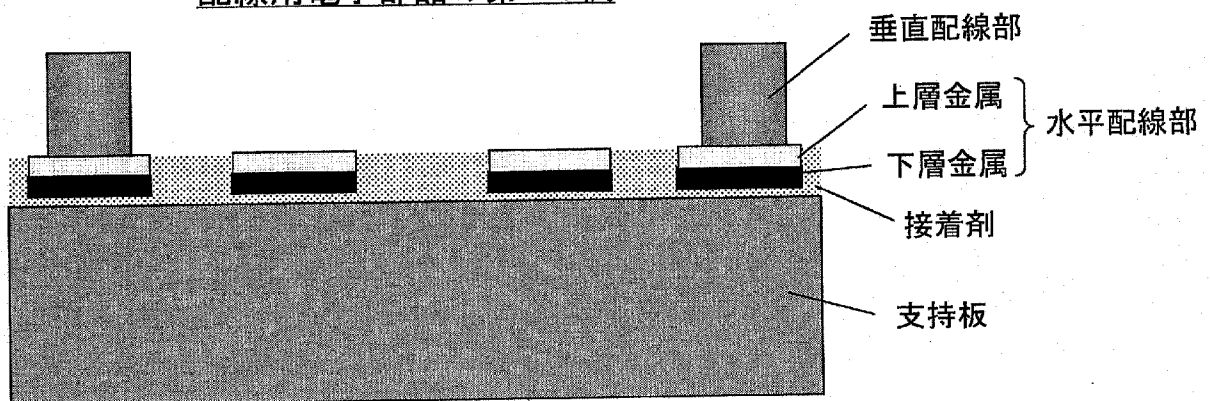
[図4]

## 支持板に貼り付け



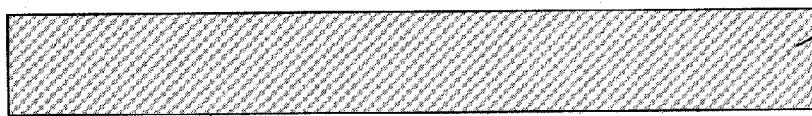
[図5]

## 配線用電子部品の第1の例



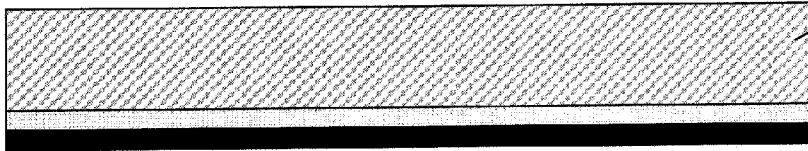
[図6]

(A)



垂直配線用金属

(B)

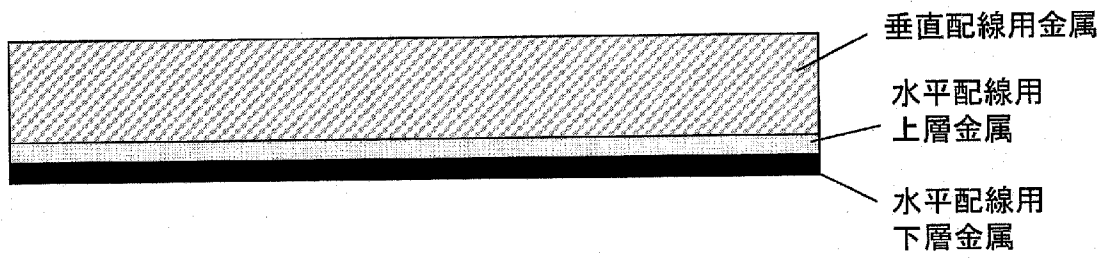
金属メッキ材

垂直配線用金属

水平配線用  
上層金属水平配線用  
下層金属

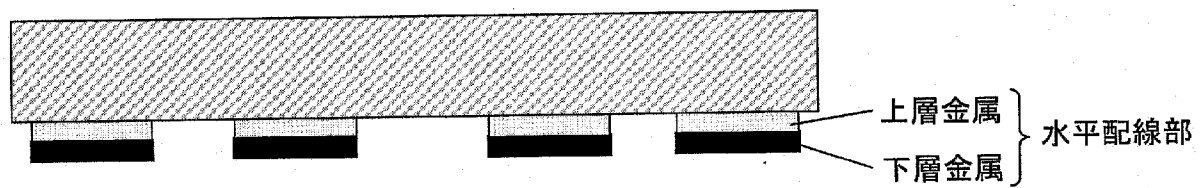
[図7]

## 金属積層材



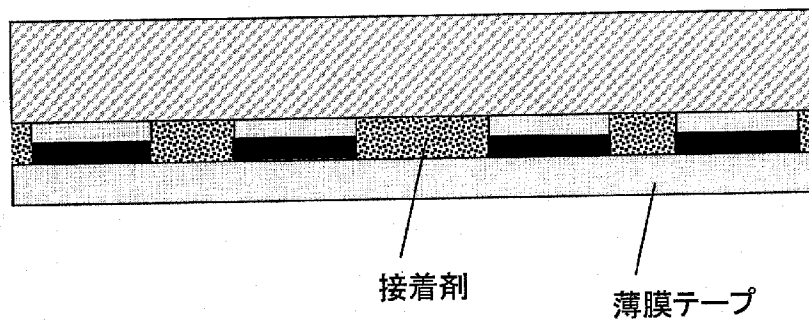
[図8]

## 水平配線部パターン形成

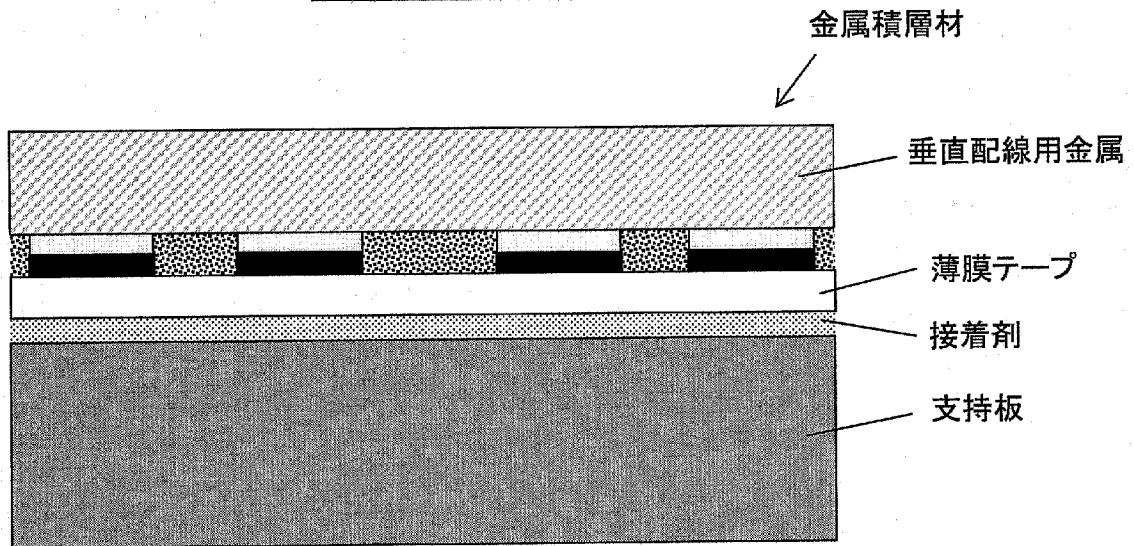


[図9]

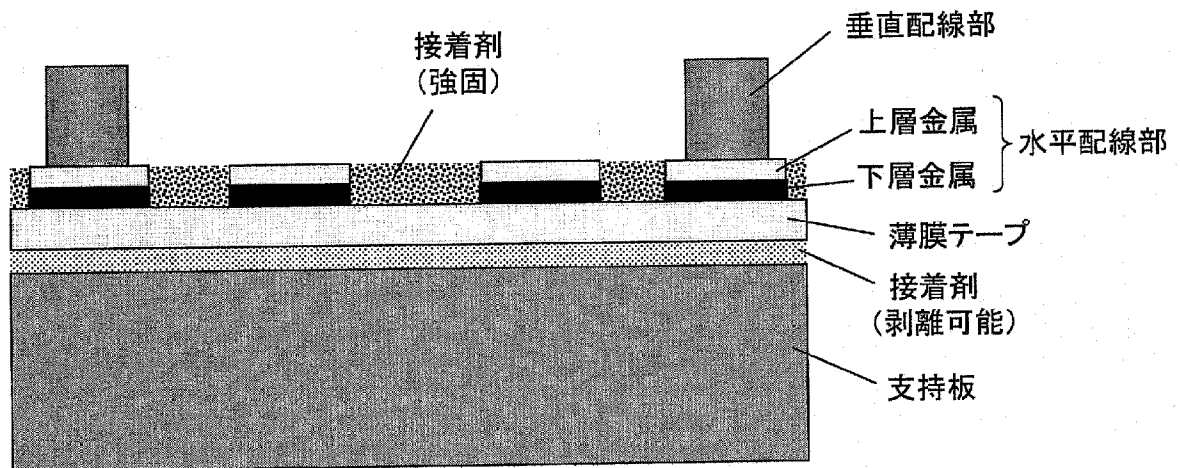
## テープに貼り付け



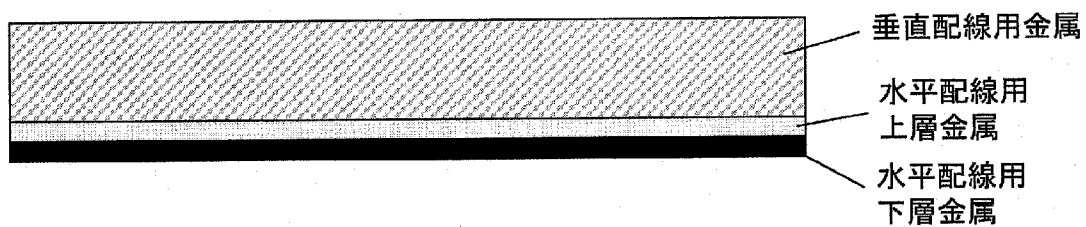
[図10]

支持板に貼り付け

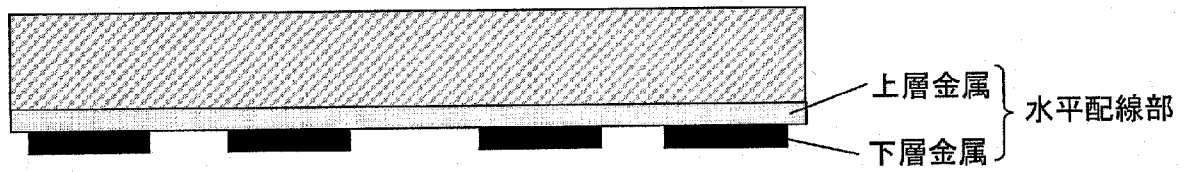
[図11]

配線用電子部品の第2の例

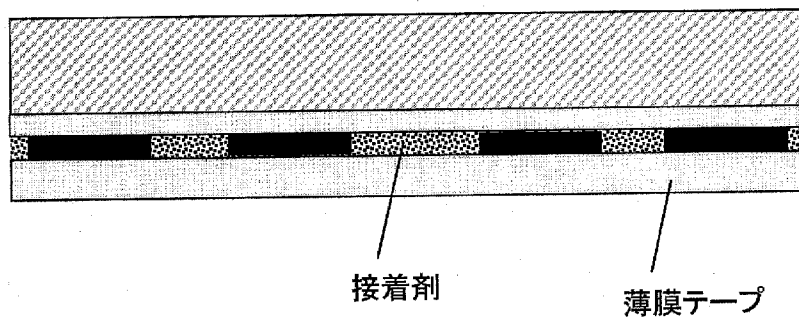
[図12]

金属積層材

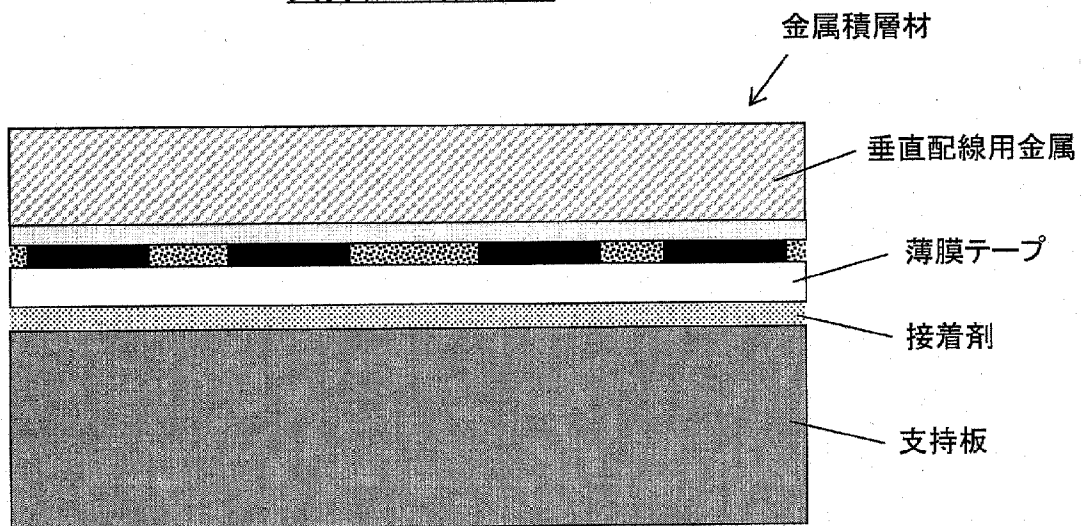
[図13]

水平配線用下層金属パターン形成

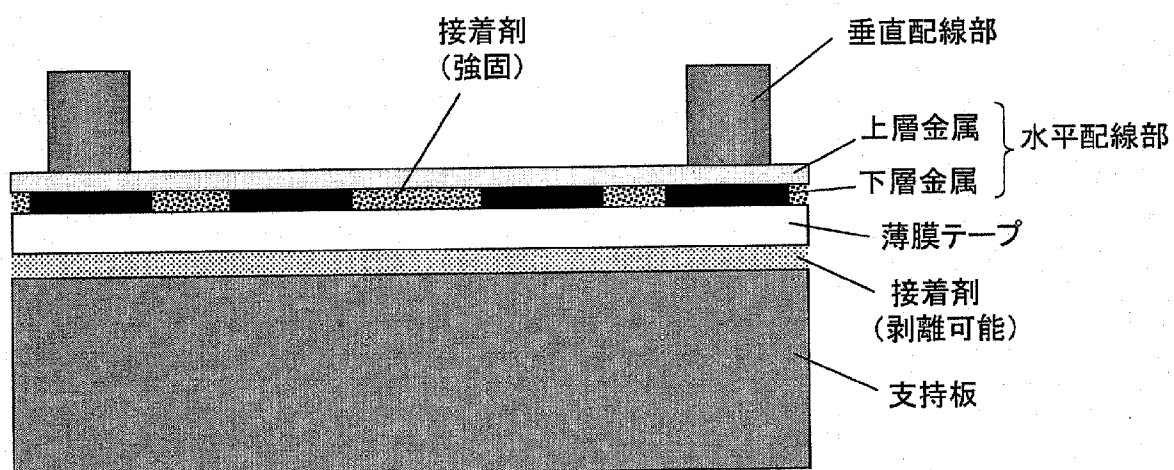
[図14]

テープに貼り付け

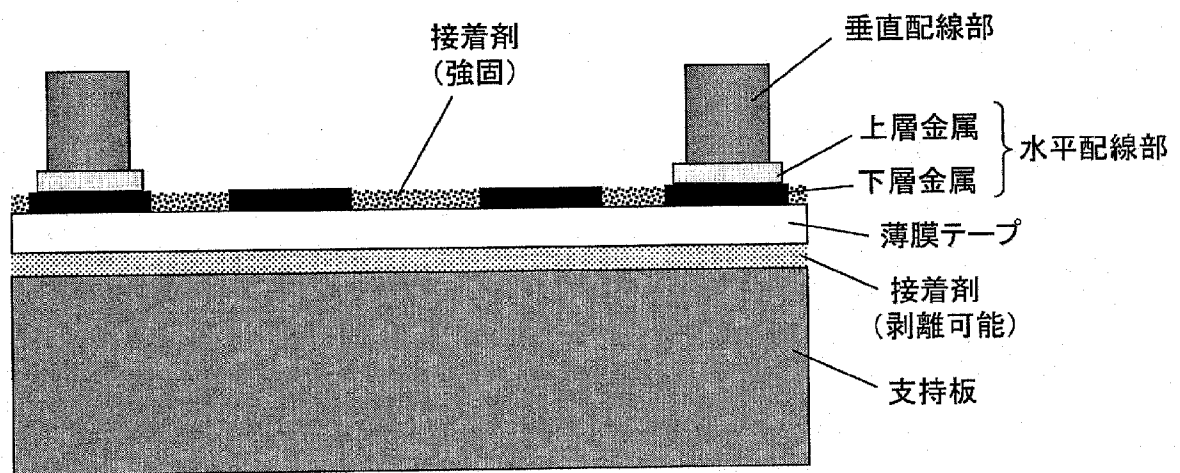
[図15]

支持板に貼り付け

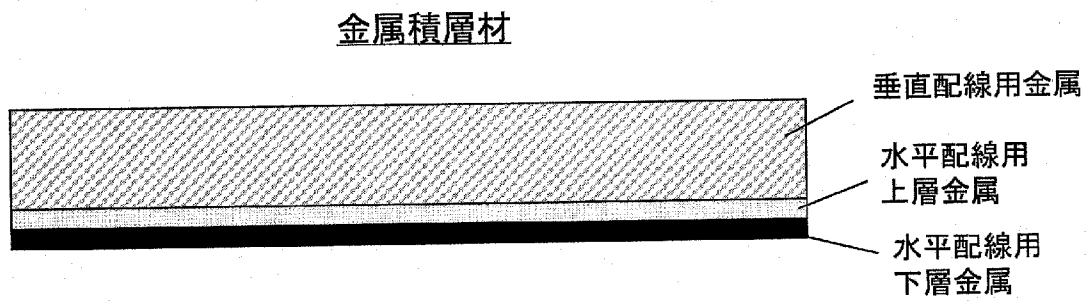
[図16]

垂直配線部パターン形成

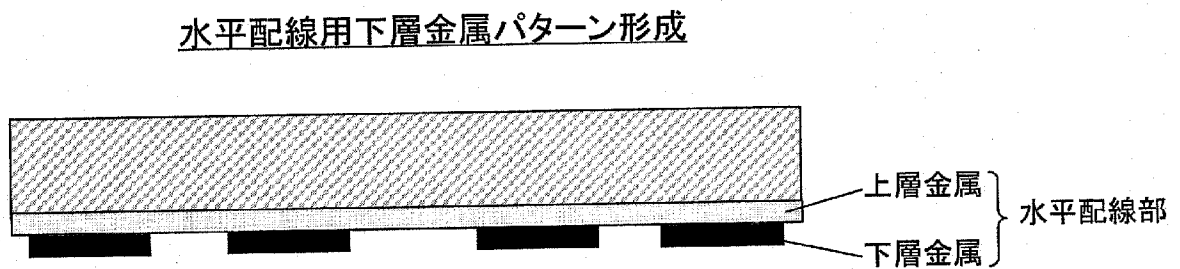
[図17]

配線用電子部品の第3の例

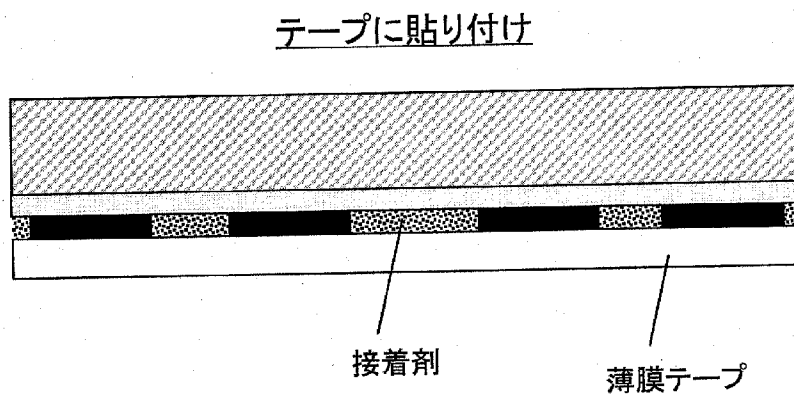
[図18]



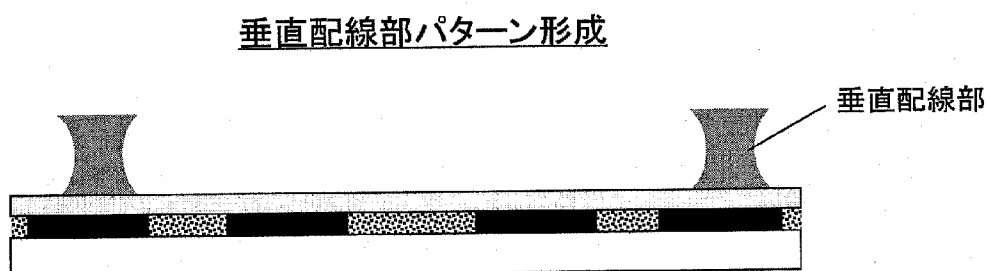
[図19]



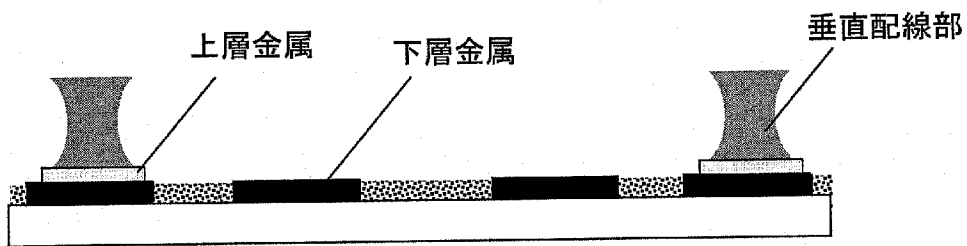
[図20]



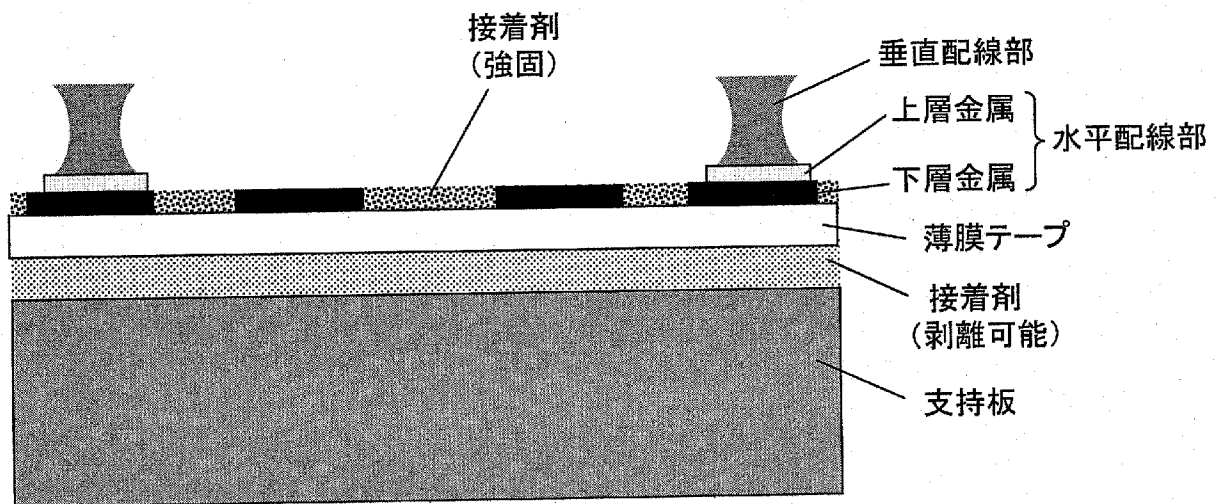
[図21]



[図22]

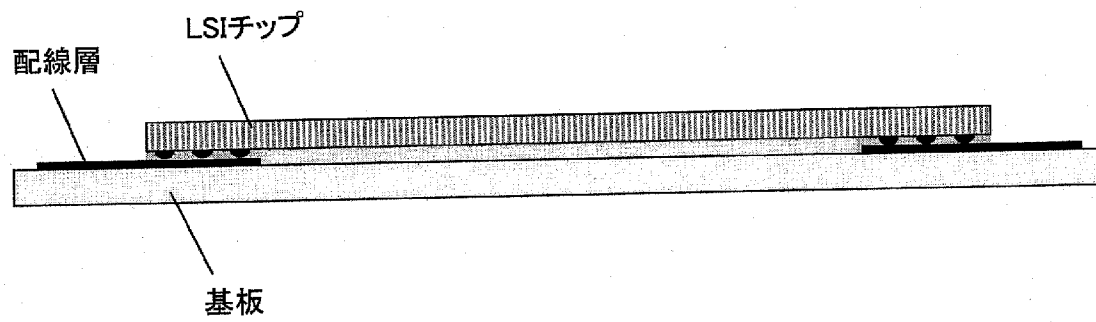
水平配線用上層金属パターン形成

[図23]

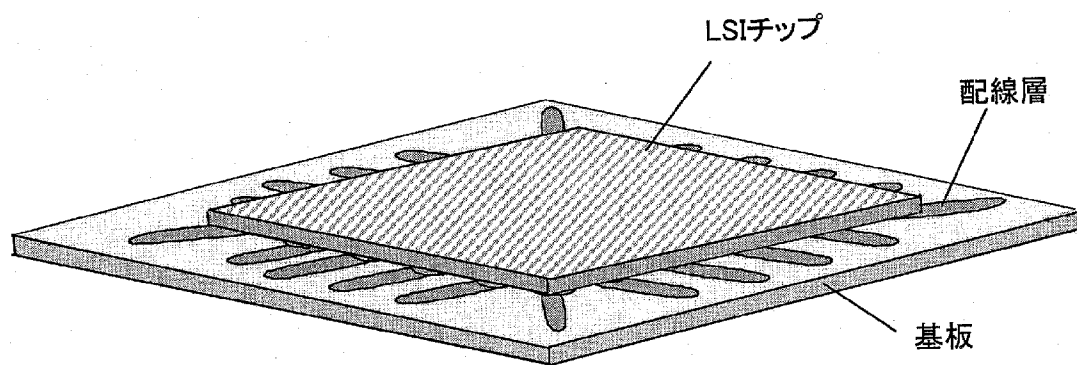
配線用電子部品の第4の例

[図24]

(A)

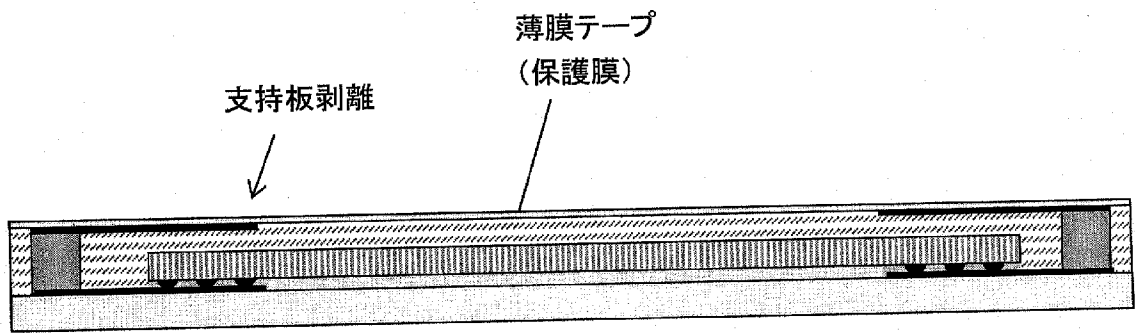


(B)

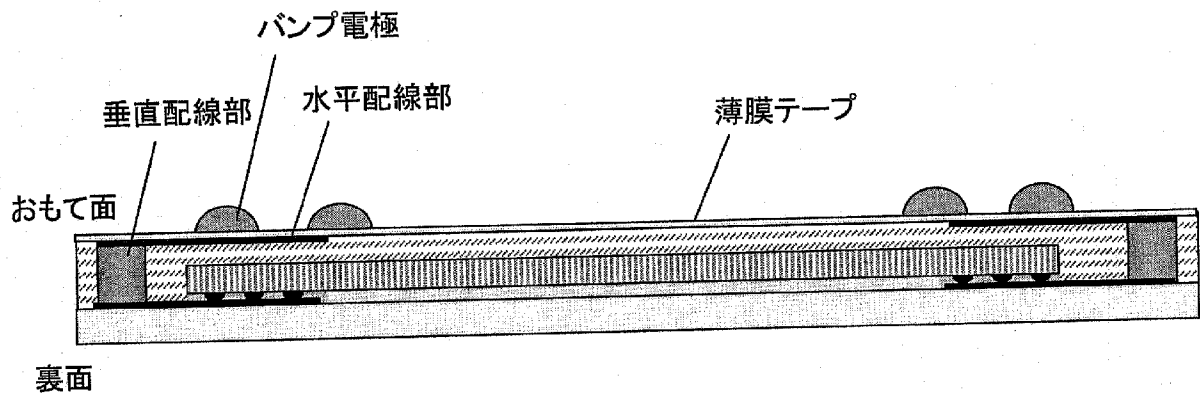




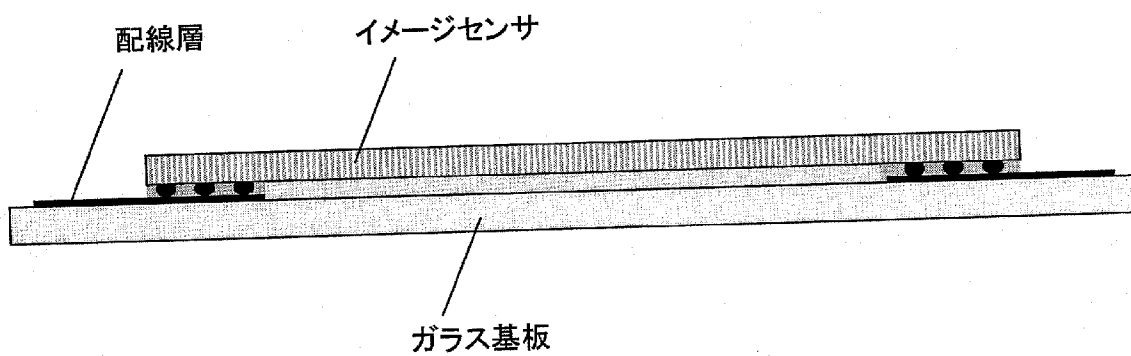
[図28]



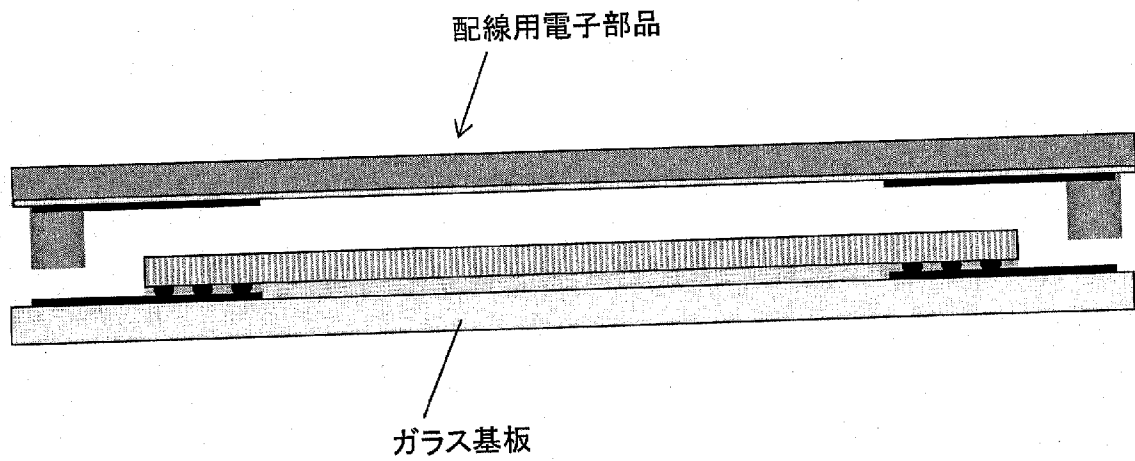
[図29]



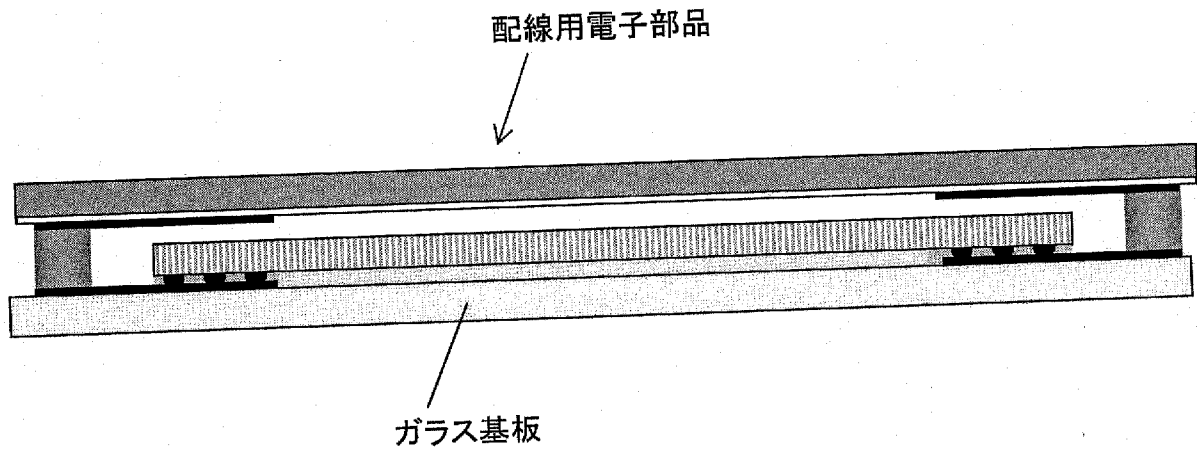
[図30]



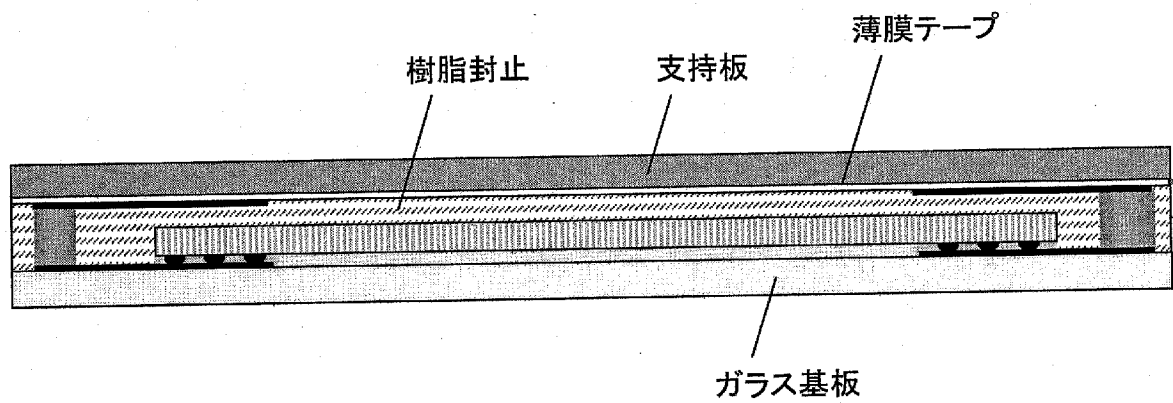
[図31]



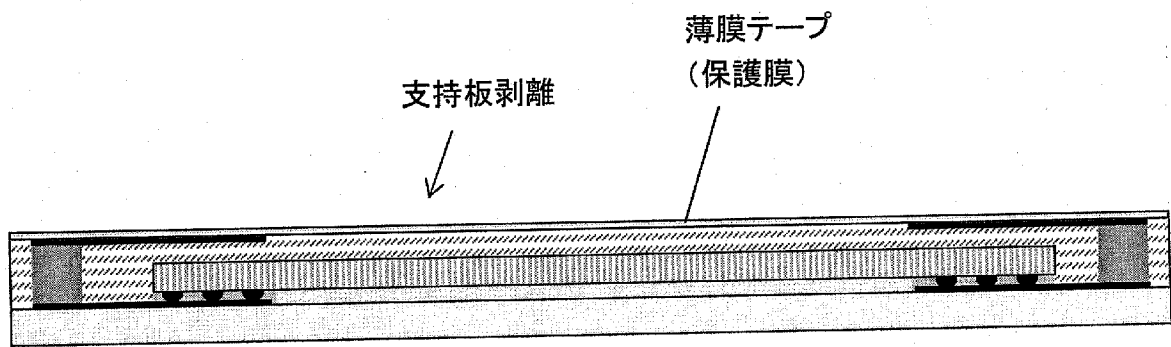
[図32]



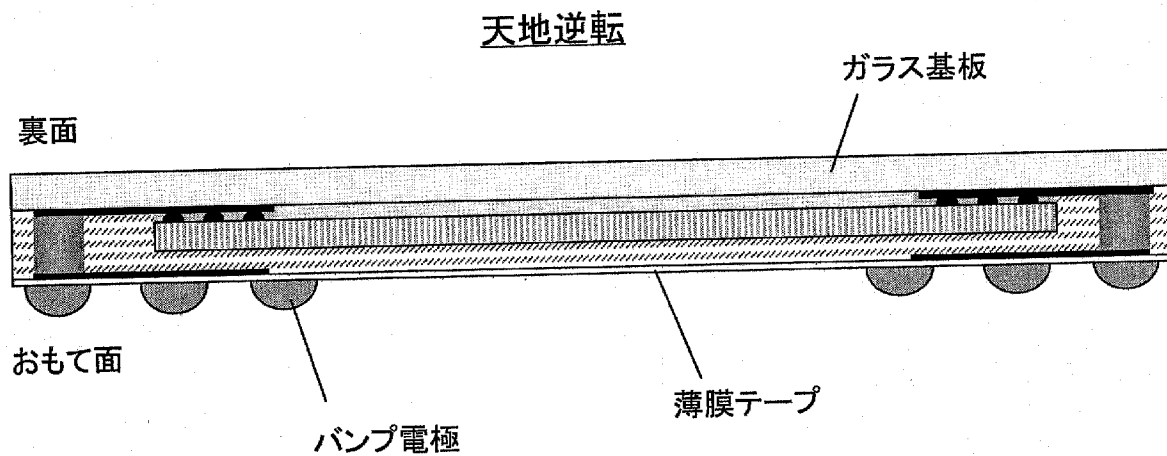
[図33]



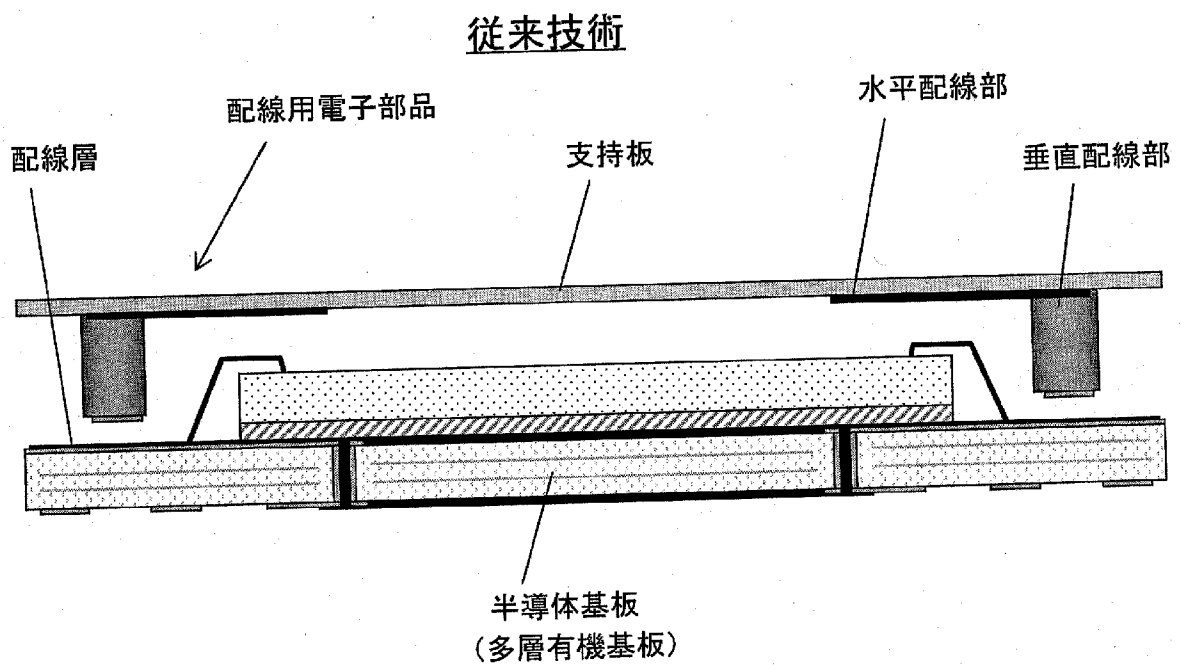
[図34]



[図35]

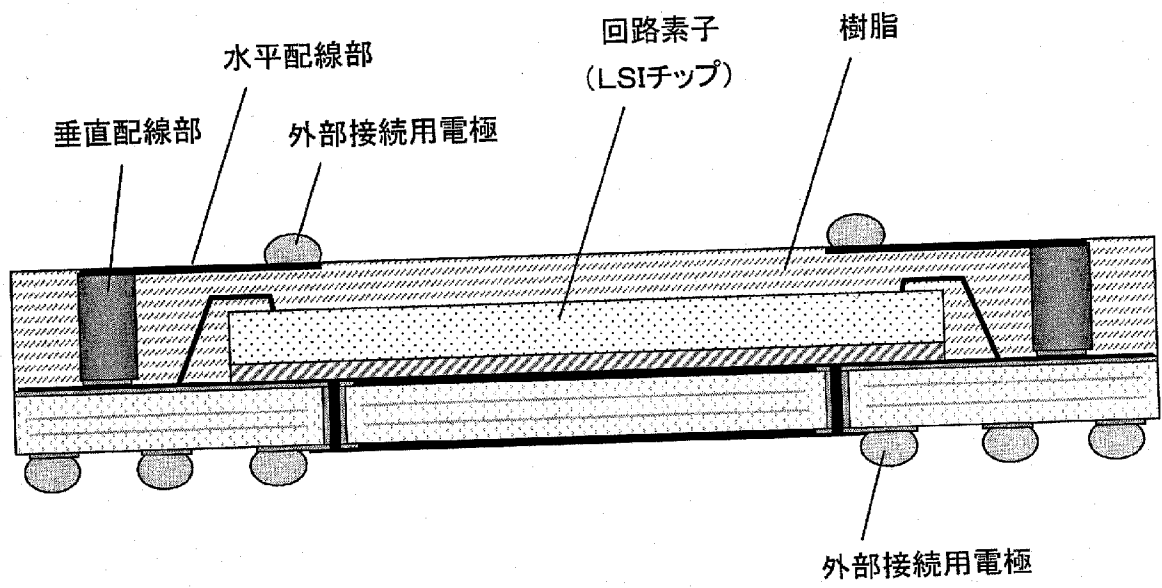


[図36]



[図37]

## 従来技術



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006580

## A. CLASSIFICATION OF SUBJECT MATTER

H01L23/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2009 |
| Kokai Jitsuyo Shinan Koho | 1971-2009 | Toroku Jitsuyo Shinan Koho | 1994-2009 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                          | Relevant to claim No. |
|-----------|-----------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | WO 2000/76279 A1 (Toyo Kohan Co., Ltd.),<br>14 December 2000 (14.12.2000),<br>& AU 5104600 A & TW 222844 B                  | 1-21                  |
| A         | JP 2006-86339 A (TDK Corp.),<br>30 March 2006 (30.03.2006),<br>& US 2006/0057341 A1 & CN 1767719 A                          | 1-21                  |
| A         | WO 2008/065896 A1 (Kyushu Institute of<br>Technology),<br>05 June 2008 (05.06.2008),<br>& JP 4274290 B & US 2009/0050994 A1 | 1-21                  |
| A         | JP 08-5664 A (Hitachi Chemical Co., Ltd.),<br>12 January 1996 (12.01.1996),<br>(Family: none)                               | 1-21                  |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search  
24 December, 2009 (24.12.09)

Date of mailing of the international search report  
12 January, 2010 (12.01.10)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2009/006580

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                           | Relevant to claim No. |
|-----------|--------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | JP 11-67823 A (Hitachi Chemical Co., Ltd.),<br>09 March 1999 (09.03.1999),<br>(Family: none)                 | 1-21                  |
| A         | JP 5-206599 A (Hitachi Chemical Co., Ltd.),<br>13 August 1993 (13.08.1993),<br>& US 5403672 A & US 5689879 A | 1-21                  |

## A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L23/12 (2006.01) i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L23/12

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 0 9 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 0 9 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 0 9 年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                | 関連する<br>請求項の番号 |
|-----------------|----------------------------------------------------------------------------------|----------------|
| A               | WO 2000/76279 A1 (東洋鋼板株式会社) 2000.12.14, & AU 5104600 A & TW 222844 B             | 1-21           |
| A               | JP 2006-86339 A (TDK株式会社) 2006.03.30, & US 2006/0057341 A1 & CN 1767719 A        | 1-21           |
| A               | WO 2008/065896 A1 (国立大学法人九州工業大学) 2008.06.05, & JP 4274290 B & US 2009/0050994 A1 | 1-21           |

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

2 4 . 1 2 . 2 0 0 9

国際調査報告の発送日

1 2 . 0 1 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

菅野 智子

4 R

9 5 4 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

| C (続き) . 関連すると認められる文献 |                                                                      |                |
|-----------------------|----------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                    | 関連する<br>請求項の番号 |
| A                     | JP 08-5664 A (日立化成工業株式会社) 1996.01.12, (ファミリーなし)                      | 1-21           |
| A                     | JP 11-67823 A (日立化成工業株式会社) 1999.03.09, (ファミリーなし)                     | 1-21           |
| A                     | JP 5-206599 A (日立化成工業株式会社) 1993.08.13, & US 5403672 A & US 5689879 A | 1-21           |