

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 10 月 21 日 (21.10.2021)



(10) 国际公布号
WO 2021/208855 A1

(51) 国际专利分类号:
H01L 21/768 (2006.01) **H01L 23/528** (2006.01)

(21) 国际申请号: PCT/CN2021/086620

(22) 国际申请日: 2021 年 4 月 12 日 (12.04.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010299490.5 2020 年 4 月 16 日 (16.04.2020) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。

(72) 发明人: 张志伟 (CHANG, Chih-Wei); 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。

(74) 代理人: 上海盈盛知识产权代理事务所 (普通合伙) (SHANGHAI WINSUN INTELLECTUAL PROPERTY AGENCY); 中国上海市静安区俞泾港路 11 号金座 11 层 1102 室, Shanghai 200070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则 4.17 的声明:

- 关于发明人身份 (细则 4.17(i))
- 关于申请人有权申请并被授予专利 (细则 4.17(ii))
- 关于申请人有权要求在先申请的优先权 (细则 4.17(iii))

本国际公布:

- 包括国际检索报告 (条约第 21 条 (3))。

(54) Title: SEMICONDUCTOR STRUCTURE AND FORMING METHOD THEREFOR

(54) 发明名称: 半导体结构及其形成方法

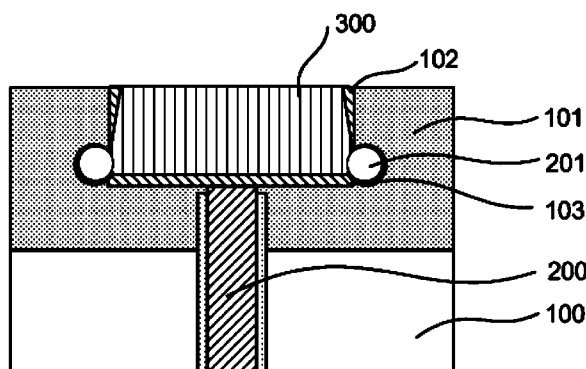


图 9

(57) Abstract: The present application relates to the field of semiconductor packaging processing, and discloses a semiconductor structure and a forming method therefor. The present forming method comprises: providing a semiconductor substrate, a surface of the semiconductor substrate having an exposed electrically conductive structure; forming a passivation layer on the surface of the semiconductor substrate and the exposed electrically conductive structure; etching the passivation layer to form a recess, the bottom of the recess exposing one end of the electrically conductive structure; forming an adhesion layer on the surface of the recess; and etching to form a hole in the bottom of the recess. In the present application, the structural processing for the contact surface of a metal layer is improved, and a hole in the bottom of the metal layer and a passivation layer is used as a buffer for thermal expansion of the metal in order to control the stability of exposure of a through hole on the back surface to a device, thereby improving the performance of and enhancing the reliability of a packaged semiconductor structure.

(57) 摘要：该申请涉及半导体封装制程领域，公开了一种半导体结构及其形成方法。该形成方法包括：提供半导体衬底，所述半导体衬底表面具有显露的导电结构；在所述半导体衬底和所述显露的导电结构的表面形成钝化层；刻蚀所述钝化层以形成凹孔，所述凹孔的底部暴露出所述导电结构的一端；在所述凹孔表面形成黏附层；进行刻蚀，以形成所述凹孔底部内的孔洞。本申请改进金属层接触面的结构工艺，将金属层与钝化层凹孔底部孔洞作为金属热膨胀时的缓冲，来控制化学机械工艺中背面通孔显露装置稳定性，从而使得封装后半导体结构的性能改善、可靠性增强。

半导体结构及其形成方法

相关申请引用说明

本申请要求于2020年04月16日递交的中国专利申请号202010299490.5，申请名为“半导体结构及其形成方法”的优先权，其全部内容以引用的形式附录于此。

技术领域

本申请涉及半导体封装制程领域，具体涉及一种半导体结构及其形成方法。

背景技术

随着半导体集成电路器件特征尺寸的不断缩小，对半导体封装制程技术的要求也在不断提高。硅通孔封装技术是通过在芯片和芯片之间制作垂直导通，实现芯片和芯片之间互连，该技术能够使芯片在三维方向堆叠的密度最大，外形尺寸最小，并且大大改善了芯片速度和低功耗的性能。

在硅通孔封装技术的制造流程中，涉及到晶圆异键合制成，其需要控制金属层接触面的深度在1至5纳米，对工艺技术要求极高，非常难控制。当金属层深度过深，金属之间会出现断路，无法接通；当金属层深度过浅，金属层由键合面挤压，造成键合分离或是与邻近的金属层短路。因此，如何控制化学机械工艺中背面通孔显露装置的稳定性，避免当化学机械平坦化时，出现金属层深度过深的断路问题以及金属层深度过浅的短路问题是目前亟待解决的技术问题。

发明内容

本申请的目的在于提供一种半导体结构及其形成方法，能够使得封装后半导体结构的性能改善、可靠性增强。

为解决上述技术问题，本申请中提供了一种半导体结构的形成方法，包括如下步骤：

提供半导体衬底，所述半导体衬底表面具有显露的导电结构；

在所述半导体衬底和所述显露的导电结构的表面形成钝化层；

刻蚀所述钝化层以形成凹孔，所述凹孔的底部暴露出所述导电结构的一端；

在所述凹孔表面形成黏附层；

进行刻蚀，以形成所述凹孔底部内的孔洞。

可选的，在所述凹孔表面形成黏附层还包括：沿着所述凹孔的侧壁至所述凹孔底部的方向，所述黏附层的厚度逐渐减小，直至暴露出所述凹孔的侧壁。

可选的，所述暴露出凹孔的侧壁的高度为 1-5 微米。

可选的，形成所述孔洞的步骤进一步包括：采用各向同性刻蚀工艺，通过刻蚀所述暴露出凹孔侧壁形成所述孔洞，所述孔洞连续排布于所述凹孔底部四周内。

可选的，所述孔洞的横截面的形状为圆形或者椭圆形；所述孔洞的尺寸为 1 至 5 微米。

可选的，所述凹孔的尺寸为 5-30 微米。

可选的，所述黏附层的材料包括：钼、氮化钼或其组合。

可选的，在黏附层表面沉积种子层。

可选的，在形成所述凹孔底部内的孔洞后，还包括：形成一阻挡层于所述孔洞内的表面。

可选的，所述阻挡层厚度为 80-120 纳米。

可选的，填充金属层至所述凹孔内。

相应的，本申请的的技术方案还提供一种半导体结构，包括：

半导体衬底，所述半导体衬底表面具有显露的导电结构；

钝化层，沉积于所述半导体衬底和所述显露的导电结构的表面；

凹孔，位于所述钝化层内，所述凹孔的底部暴露出所述导电结构的一端；

黏附层，沉积于所述凹孔表面；

孔洞，位于所述凹孔底部；

金属层，填充于所述凹孔内。

可选的，阻挡层，沉积于所述孔洞内的表面。

可选的，所述孔洞连续排布于所述凹孔底部四周内。

本申请的优点在于，相较于一些硅通孔封装技术，本申请主要改进了半导体金属接触孔的结构工艺，将金属层与钝化层凹孔之间的孔洞作为异质键合时金属热膨胀时的缓冲，来控制化学机械工艺中背面通孔显露结构的稳定性，进而也增强了晶圆键合的能力。从而使得封装后半导体结构的性能改善、可靠性增强。

附图说明

图 1 至图 9 为本申请的一种实施例中的半导体结构及其形成方法依次实施各步骤所得到结构示意图；

图 10A 和图 10B 为本申请的一种实施例中的半导体结构俯视剖面图。

附图标记：

100：半导体衬底； 200：导电结构； 101：钝化层； w：凹孔； 102：黏附层； 201：孔洞； 103：阻挡层； 300：金属层。

具体实施方式

为了更清楚地说明本申请实施例的技术方案，下面将对本申请实施例中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

步骤一，提供半导体衬底，所述半导体衬底表面具有显露的导电结构。

在本实施例中，所述半导体衬底表面具有显露的导电结构的形成方式可以为：

请参阅图 1，提供一半导体衬底 100，所述半导体衬底 100 内具有一导电结构 200，所述导电结构 200 的一端位于半导体衬底 100 的第二表面，所述导电结构 200 的另一端内置于所述半导体衬底 100 的第一表面。在一实施例中，所述半导体衬底 100 为晶圆，所述第一表面为所述晶圆的晶背，所述第二表面为所述晶圆的晶面。请参阅图 2，通过研磨工艺，去除部分第一表面的所述半导体衬底层，暴露出所述导电结构 200，所述导电结构 200 显露于所述半导体衬底 100 的第一表面，从而形成所述具有显露的导电结构 200 的半导体衬底 100。

提供半导体衬底 100，所述半导体衬底 100 可以包括但不限于单晶硅衬底、多晶硅衬底、氮化镓衬底或蓝宝石衬底，另外，半导体衬底 100 为单晶衬底或多晶衬底时，还可以是本征硅衬底或者是掺杂硅衬底，进一步，可以为 N 型多晶硅衬底或 P 型多晶硅衬底。

所述显露的导电结构 200 穿过所述半导体衬底 100 的表面；所述显露的导电结构 200 可以但不限于为钨、铜等相关集成电路导电材料。进一步的，在所述导电结构 200 的侧壁有氧化硅或氮化硅隔离层，用于防止导电材料铜扩散到

半导体衬底中。

步骤二，请参阅图 3 为在所述半导体衬底 100 和所述显露的导电结构 200 的表面形成钝化层 101。

具体地说，通过沉积工艺在所述半导体衬底 100 表面和所述显露的导电结构 200 的表面沉积钝化层 101。在薄膜沉积工艺中，主要的沉积方式有两种：化学气相沉积，将一种或数种物质的气体，以某种方式激活后，在衬底表面发生化学反应，并沉积出所需固体薄膜的生长技术。物理气相沉积，利用某种物理过程实现物质的转移，即将原子或分子转移到硅衬底表面，并沉积成薄膜的技术。沉积薄膜的技术还有旋涂法、电镀法等。本实施例中，钝化层 101 的具体沉积方式可以是多样的。例如，采用化学气相沉积的方式，在半导体衬底 100 的表面，沉积预设厚度分布的钝化层 101。进一步的，可以单独运用控制导入气流的流速、控制导入气流的流量、控制沉积时长或控制沉积温度的控制手段，通过提高对气流和温度的控制精度，可以确保所有原子沉积时排列整齐，形成单晶层，最终在半导体衬底 100 及显露的导电结构 200 的表面得到一层厚度均匀的钝化层 101。

常用的沉积材料有二氧化硅、氮化硅等隔离互连层的绝缘材料。因此，钝化层 101 的材料可以包括但不限于二氧化硅、氮化硅、氮氧化硅等相关集成电路绝缘材料。

步骤三，请参阅图 4 为刻蚀所述钝化层 101 表面以形成凹孔 w，所述凹孔 w 的底部暴露出所述导电结构 200 的一端。

具体地说，在刻蚀钝化层 101 的步骤之前还包括：在钝化层 101 表面形成图形化的第一掩膜层（未示出）。所述第一掩膜层图形间隔排列。根据第一掩膜层上设计为间隔排列的图案，刻蚀钝化层 101，将第一掩膜层图形转移到了钝化层 101 上。

进一步的，所述凹孔的尺寸为 5-30 微米，即所述凹孔的深度为 5-30 微米，例如 10 微米，15 微米，20 微米或 25 微米。所述凹孔的形状可以为圆形，方形或其他不规则形状。本领域技术人员可以理解，在封装工艺中，其中硅通孔工艺需要将半导体衬底、导电结构、通孔相连通，以满足后续其他工艺步骤。

步骤四，请参阅图 5，在所述凹孔 w 表面形成黏附层 102。

具体地说，通过溅镀工艺在上述刻蚀后凹孔 w 的表面沉积黏附层 102。所述黏附层 102 覆盖所述凹孔的部分侧壁，且覆盖所述凹孔的底部及所述钝化层 101 远离所述凹孔底部的表面。在一实施例中，沿着所述凹孔的侧壁至所述凹孔底部的方向，所述黏附层 102 的厚度逐渐减小，直至暴露出所述凹孔的侧壁。由于溅镀工艺会导致垂直面覆盖率不佳，最不容易覆盖的地方是凹孔的角落。在本实施例中，通过控制沉积速度，可以使所述凹孔的侧壁沉积形成倒三角状的黏附层 102，所述凹孔的侧壁靠近底部的位置均没有沉积黏附层 102。其中凹孔下侧壁未被黏附层 102 覆盖的高度为 1-5 微米，例如 2 微米或 4 微米。同时，所述黏附层 102 的材料包括：钽、氮化钽或其组合。所述黏附层 102 的厚度为 35-45 纳米，例如为 40 纳米。因此，通过控制溅镀工艺形成所述黏附层 102，可以控制所述凹孔下侧壁未被黏附层覆盖的高度尺寸，从而控制后期形成的孔洞 201 的尺寸。且沉积形成的黏附层 102 能使后期种子层更均匀致密的沉积在衬底上。

进一步的，在另一实施例中，可以在黏附层 102 表面沉积种子层(未示出)。所述种子层的材料为铜种子。所述种子层的厚度为 80-120 纳米，例如为 100 纳米。为了更便于后续工艺中填充金属层，可以提前准备在本步骤中形成铜种子层。同时，在本实施例的步骤中也可以先不用沉积种子层，而在后续电镀金属层之前形成金属黏附层。

步骤五，请参阅图 6，进行刻蚀，以形成所述凹孔底部内的孔洞 201。

在一实施例中，可采用各向同性刻蚀工艺，通过刻蚀所述暴露出凹孔的侧壁形成所述孔洞 201，所述孔洞 201 连续排布于所述凹孔底部四周内。

具体地说，通过湿法刻蚀，可以使原先凹孔内未被沉积黏附层 102 的角落形成孔洞 201。在本实施例中，俯视剖面图（图 10A/图 10B）可以看到凹孔 w 的底部四周环绕着孔洞 201，孔洞 201 连续起来可以定义为环状包围在凹孔底部。由于湿法蚀刻是各向同性，因此，孔洞 201 的横截面的形状为圆形或者椭圆形，或其他近似圆形的形状。所述孔洞的尺寸为 1 至 5 微米。进一步的，在其它实施例中，也可以采用化学干法刻蚀工艺形成所述孔洞 201。化学干法刻蚀利用等离子体中的化学活性原子团与被刻蚀材料发生化学反应，从而实现刻蚀目的。由于刻蚀的核心还是化学反应（只是不涉及溶液的气体状态），因此，

刻蚀的效果和湿法刻蚀有些相近，具有较好的选择性。

因此，本实施例相较于一些硅通孔封装技术，本申请主要改进了半导体金属接触孔的结构工艺，即在金属层下面外缘形成一圈孔洞。金属层与钝化层凹孔之间的孔洞作为金属热膨胀时的缓冲，来控制化学机械工艺中背面通孔显露装置的稳定性，进而也增强了晶圆键合的能力。从而使得封装后半导体结构的性能改善、可靠性增强。同时，相比于在金属层上端形成孔洞，本申请能避免在后期化学机械抛光工艺中颗粒物卡在孔洞的风险。

步骤六，请参阅图 7，形成一阻挡层 103 于所述孔洞 201 内的表面。

具体地说，通过气相沉积工艺，在刻蚀后所述凹孔 w 和所述孔洞 201 内黏附层 102 的表面沉积一阻挡层 103。利用气相沉积工艺具有很好的覆盖率的特征，可以在所述孔洞 201 内的黏附层 102 表面形成一层比较均匀的阻挡层 103。在其他实施例中，也可以采用其他合适的工艺形成所述阻挡层 103。所述阻挡层 103 的材料为氮化硅等绝缘材料。所述阻挡层 103 的厚度为 80-120 纳米，例如为 100 纳米。通过干法刻蚀工艺去除所述凹孔 w 侧壁及底部的阻挡层 103，保留孔洞内的阻挡层 103，从而只形成孔洞 201 内表面的阻挡层 103。干法刻蚀工艺由于具有良好的各相异性蚀刻特点，因此，刻蚀过程中，刻蚀气体只在纵深方向对所述阻挡层 103 进行刻蚀，而不会钻进孔洞 201 内，从而保证孔洞内的阻挡层 103 能被保留下来。在本实施例中，所述阻挡层 103 可以防止后续沉积金属层 300 时，通过所述孔洞 201，金属高温扩散至钝化层 101 内，从而形成寄生电容。同时，也可以防止在键合时，金属热膨胀缓冲至所述孔洞 201，进而钻进所述钝化层 101 内。因此，通过在孔洞 201 内形成一层阻挡层 103，可以提升半导体制造工艺中半导体结构的良品率。

步骤七，请参阅图 8 为填充金属层 300 至所述凹孔 w 内。

具体地说，采用电镀技术在凹孔中填充金属铜。所述金属层 300 的材料可以为但不限于钨、铜、铝等相关集成电路导电材料。在另一实施例中，采用电镀技术沉积金属层 300 之前，可以溅镀一层种子层（未示出）于所述黏附层 102 表面，然后进行电镀工艺。在电镀工艺中，由于孔洞 201 内没有种子层，所以在所述孔洞 201 内不会有电镀金属形成。同时，请参阅图 9 为采用化学机械抛光技术磨平钝化层 101 上表面多余的金属层 300 和黏附层 102。

本申请的实施例还提供一种半导体结构，请参考图 9。

所述半导体器件包括：半导体衬底 100，导电结构 200，钝化层 101，凹孔 w，黏附层 102，孔洞 201，金属层 300。

所述半导体衬底 100 表面具有显露的导电结构 200。所述显露的导电结构 200 穿过所述半导体衬底 100 的表面；所述显露的导电结构 200 可以但不限于是钨、铜等相关集成电路导电材料。进一步的，在所述导电结构 200 的侧壁有氧化硅或氮化硅隔离层，用于防止导电材料铜扩散到半导体衬底中。

所述半导体衬底 100 可以包括但不限于单晶硅衬底、多晶硅衬底、氮化镓衬底或蓝宝石衬底，另外，半导体衬底 100 为单晶衬底或多晶衬底时，还可以是本征硅衬底或者是掺杂硅衬底，进一步，可以为 N 型多晶硅衬底或 P 型多晶硅衬底。

所述钝化层 101 沉积于所述半导体衬底 100 和所述显露的导电结构 200 表面。所述钝化层 101 的材料可以包括但不限于二氧化硅、氮化硅、氮氧化硅等相关集成电路绝缘材料。

所述凹孔 w 位于所述钝化层 101 内，所述凹孔 w 的底部暴露出所述导电结构 200 的一端。所述凹孔的尺寸为 5-30 微米，即所述凹孔的深度为 5-30 微米，例如 10 微米，15 微米，20 微米或 25 微米。所述凹孔的形状可以为圆形，方形或其他不规则形状。本领域技术人员可以理解，在封装工艺中，其中硅通孔工艺需要将半导体衬底、导电结构、通孔相连通，以满足后续其他工艺步骤。

所述黏附层 102 沉积于所述凹孔 w 表面。通过溅镀工艺在上述刻蚀后凹孔 w 的表面沉积黏附层 102。所述黏附层 102 覆盖所述凹孔的部分侧壁，且覆盖所述凹孔的底部及所述钝化层 101 远离所述凹孔底部的表面。沿着所述凹孔的侧壁至所述凹孔底部的方向，所述黏附层 102 的厚度逐渐减小，直至暴露出所述凹孔的侧壁。由于溅镀工艺会导致垂直面覆盖率不佳，最不容易覆盖的地方是凹孔的角落。因此，在本实施例中，通过控制沉积速度，可以使所述凹孔的侧壁沉积有倒三角状的黏附层 102，所述凹孔底侧壁靠近底部四周均没有沉积黏附层 102。其中，凹孔下侧壁未被黏附层 102 覆盖的高度为 1-5 微米，例如 2 微米或 4 微米。同时，所述黏附层 102 的材料包括：钼、氮化钼或其组合。所述黏附层的厚度为 35-45 纳米，例如为 40 纳米。

进一步的，可以在黏附层表面沉积种子层（未示出）；所述种子层的材料为铜种子。所述种子层的厚度为 80-120 纳米，例如为 100 纳米。

进一步的，形成孔洞 201 于所述凹孔的底部。所述孔洞 201 连续排布于所述凹孔底部四周内。采用各向同性刻蚀工艺，通过刻蚀所述暴露的凹孔侧壁，以在所述凹孔底部四周内形成所述孔洞 201，所述孔洞 201 连续排布于所述凹孔底部四周内。具体地说，通过湿法刻蚀，可以使原先凹孔内未被沉积黏附层 102 的角落形成孔洞 201。俯视剖面图（图 10A/图 10B）可以看到凹孔 w 的底部四周环绕着孔洞 201，孔洞 201 连续起来可以定义为环状包围在凹孔底部。由于湿法蚀刻是各向同性，因此，孔洞 201 的横截面的形状为圆形或者椭圆形，或其他近似圆形的形状。所述孔洞的尺寸为 1-5 微米。

进一步的，所述阻挡层 103 沉积于所述孔洞 201 内的表面。通过气相沉积工艺，在所述凹孔 w 和所述孔洞 201 表面沉积一阻挡层 103，而后利用干法刻蚀工艺去除所述凹孔 w 侧壁和底部的阻挡层 103，保留所述孔洞 201 内钝化层表面的阻挡层 103。所述阻挡层 103 的材料为氮化硅等绝缘材料。所述阻挡层 103 的厚度为 80-120 纳米，例如为 100 纳米。在本实施例中，所述阻挡层 103 可以防止后续沉积金属层 300 时，通过所述孔洞 201，金属高温扩散至钝化层内，从而形成寄生电容。同时，也可以防止在键合时，金属热膨胀缓冲至所述孔洞 201，进而钻进所述钝化层 101 内。因此，通过在孔洞 201 内形成以层阻挡层 103，可以提升半导体制造工艺中半导体结构的良品率。

进一步的，所述金属层 300 填充于所述凹孔内。采用电镀 ECP 技术在凹孔中填充金属铜。所述金属层 300 的材料可以为但不限于钨、铜、铝等相关集成电路导电材料。

因此，本实施例相较于一些硅通孔封装技术，本申请主要改进了半导体金属接触孔的结构工艺，即在金属层下面外缘形成一圈孔洞。利用金属层与钝化层凹孔之间的孔洞作为金属热膨胀时的缓冲，来控制化学机械工艺中背面通孔显露装置的稳定性，进而也增强了晶圆键合的能力。从而使得封装后半导体结构的性能改善、可靠性增强。同时，相比于在金属层上端形成孔洞，本申请能避免在后期化学机械抛光工艺中颗粒物卡在孔洞的风险。

以上所述仅是本申请的优选实施例，应当指出，对于本技术领域的普通技

术人员，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

权利要求

1. 一种半导体结构的形成方法，其中，包括：
提供半导体衬底，所述半导体衬底表面具有显露的导电结构；
在所述半导体衬底和所述显露的导电结构的表面形成钝化层；
刻蚀所述钝化层以形成凹孔，所述凹孔的底部暴露出所述导电结构的一端；
在所述凹孔表面形成黏附层；
进行刻蚀，以形成所述凹孔底部内的孔洞。
2. 根据权利要求 1 所述的半导体结构的形成方法，其中，在所述凹孔表面形成黏附层还包括：沿着所述凹孔的侧壁至所述凹孔底部的方向，所述黏附层的厚度逐渐减小，直至暴露出所述凹孔的侧壁。
3. 根据权利要求 2 所述的半导体结构的形成方法，其中，所述暴露出凹孔的侧壁的高度为 1-5 微米。
4. 根据权利要求 2 所述的半导体结构的形成方法，其中，形成所述孔洞的步骤进一步包括：采用各向同性刻蚀工艺，通过刻蚀所述暴露出凹孔的侧壁形成所述孔洞，所述孔洞连续排布于所述凹孔底部四周内。
5. 根据权利要求 1 所述的半导体结构的形成方法，其中，还包括：所述孔洞的横截面的形状为圆形或者椭圆形；所述孔洞的尺寸为 1 至 5 微米。
6. 根据权利要求 1 所述的半导体结构的形成方法，其中，所述凹孔的尺寸为 5-30 微米。
7. 根据权利要求 1 所述的半导体结构的形成方法，其中，所述黏附层的材料包括：钽、氮化钽或其组合。
8. 根据权利要求 1 所述的半导体结构的形成方法，其中，在所述黏附层表面沉积种子层。
9. 根据权利要求 1 所述的半导体结构的形成方法，其中，在形成所述凹孔底部内的孔洞后，还包括：形成一阻挡层于所述孔洞内的表面。
10. 根据权利要求 9 所述的半导体结构的形成方法，其中，所述阻挡层厚度为 80-120 纳米。
11. 根据权利要求 1 所述的半导体结构的形成方法，其中，还包括：填充金属层至所述凹孔内。
12. 一种半导体结构，其中，包括：

半导体衬底，所述半导体衬底表面具有显露的导电结构；
钝化层，沉积于所述半导体衬底和所述显露的导电结构的表面；
凹孔，位于所述钝化层内，所述凹孔的底部暴露出所述导电结构的一端；
黏附层，沉积于所述凹孔表面；
孔洞，位于所述凹孔底部；
金属层，填充于所述凹孔内。

13. 根据权利要求 12 所述的半导体结构，其中，还包括：阻挡层，沉积于所述孔洞内的表面。
14. 根据权利要求 12 所述的半导体结构，其中，所述孔洞连续排布于所述凹孔底部四周内。

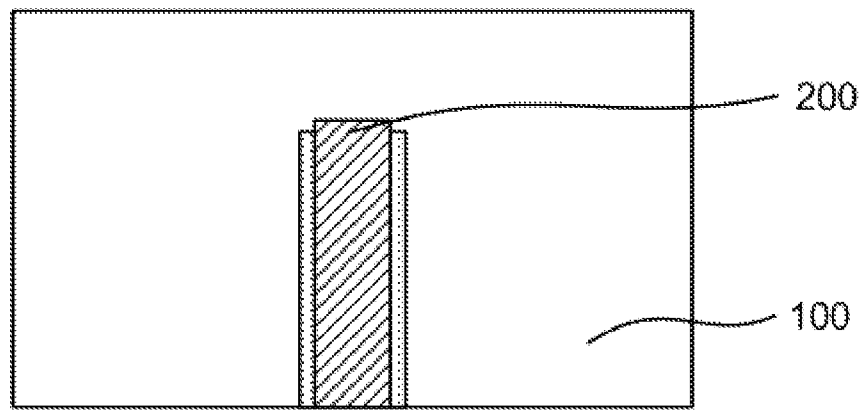


图 1

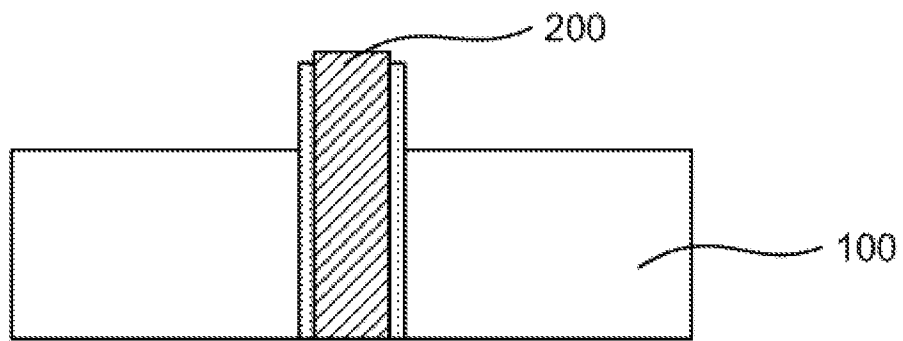


图 2

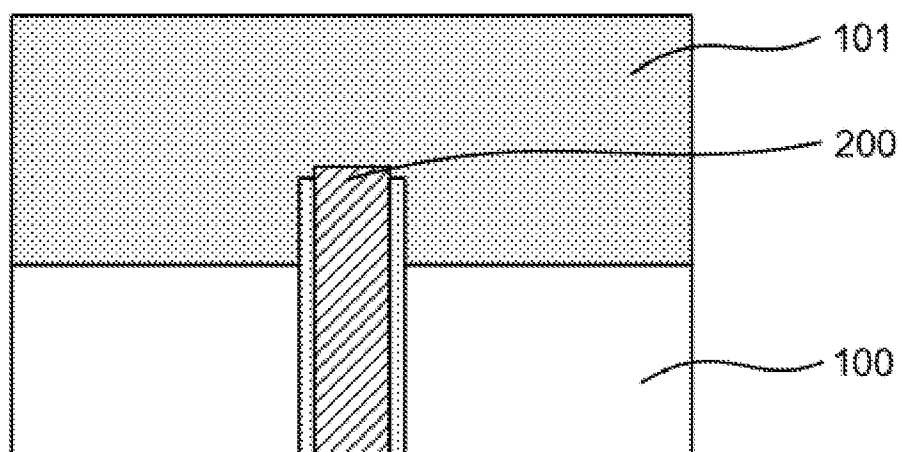


图 3

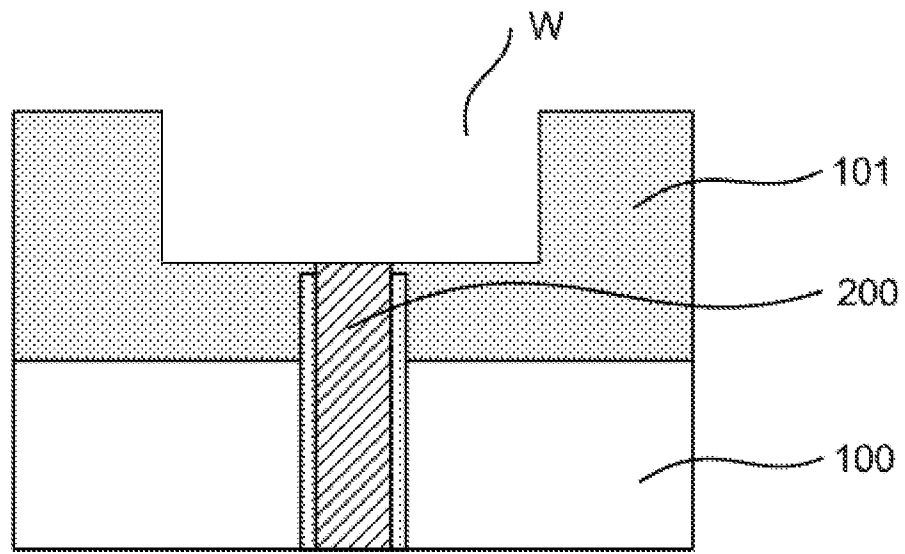


图 4

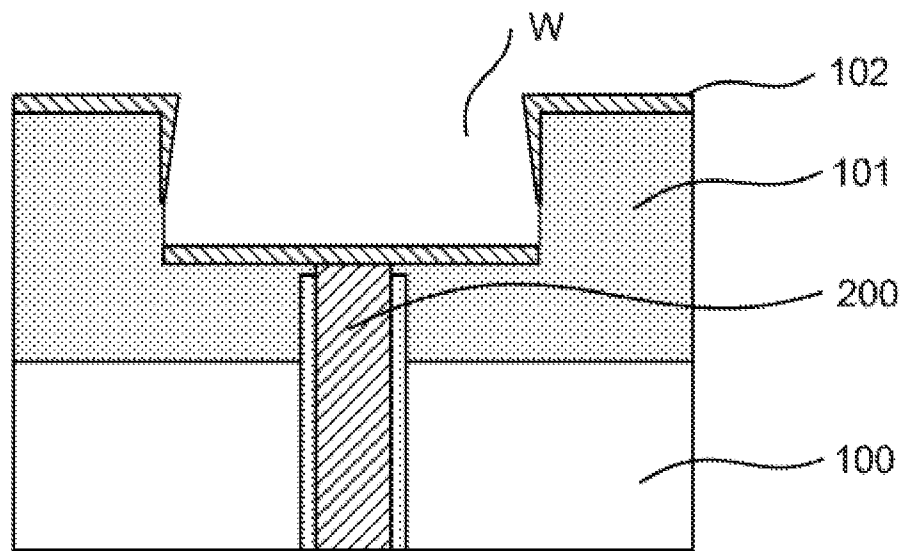


图 5

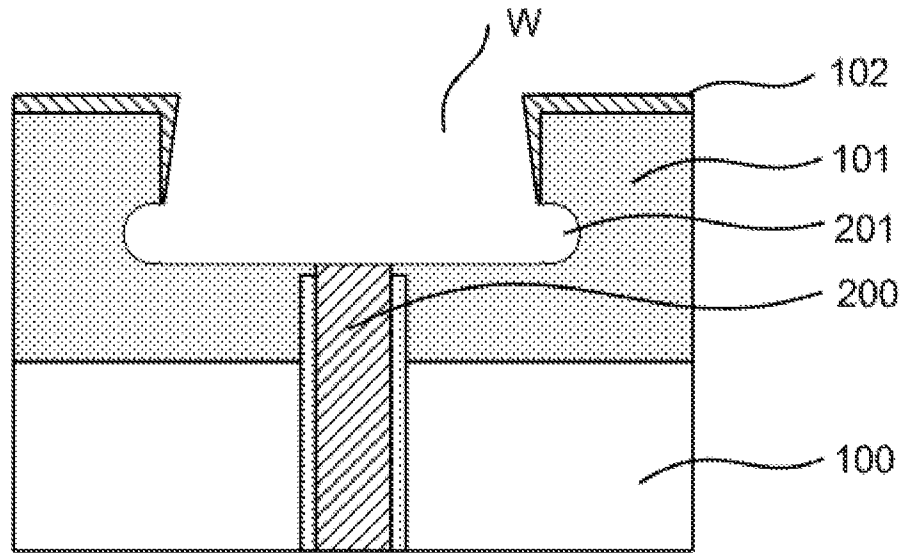


图 6

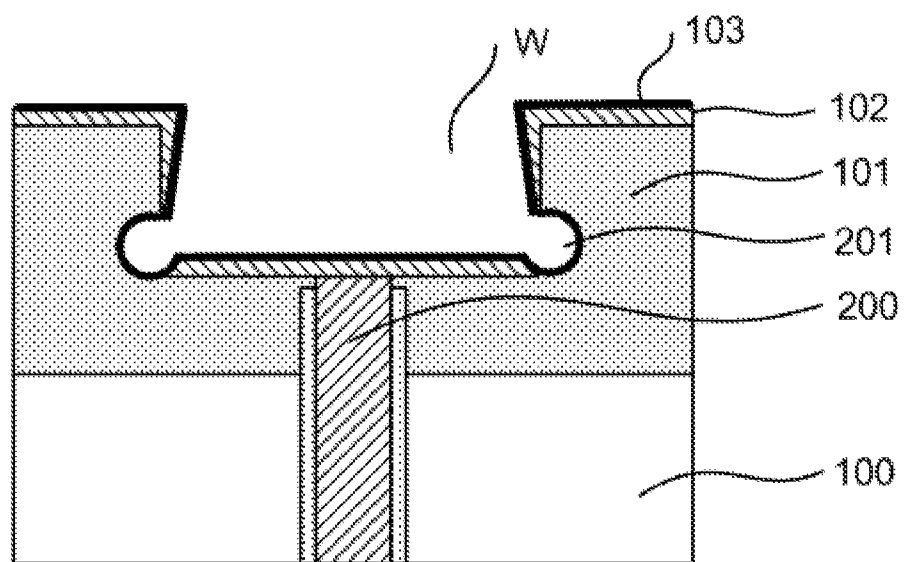


图 7

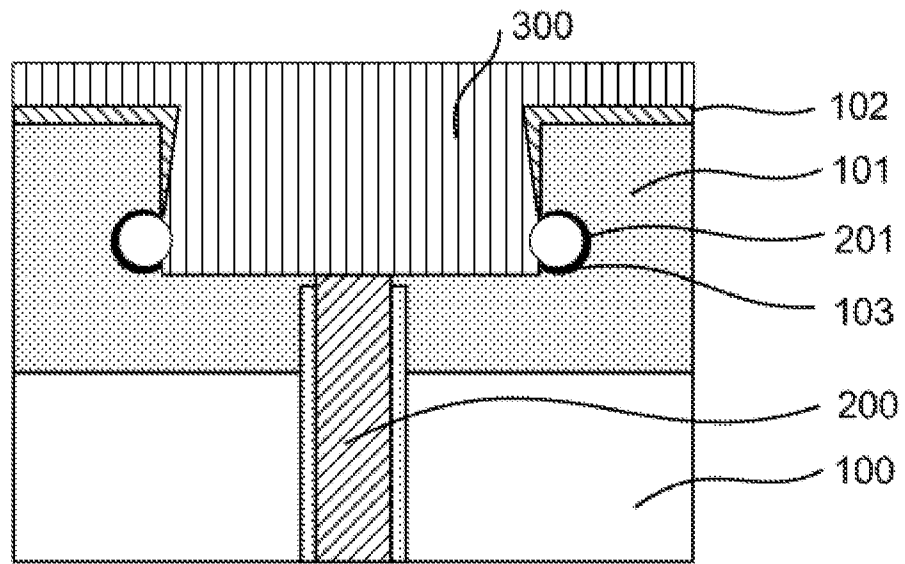


图 8

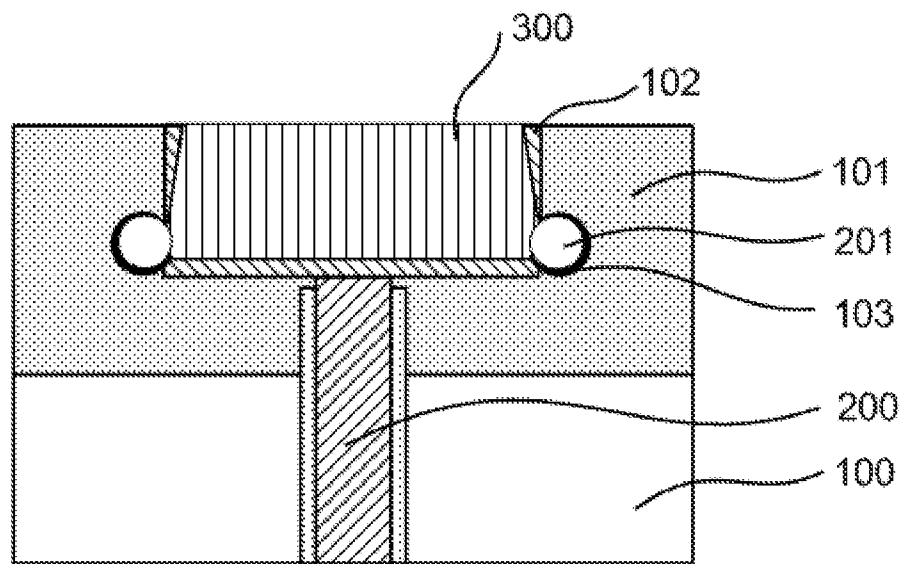


图 9

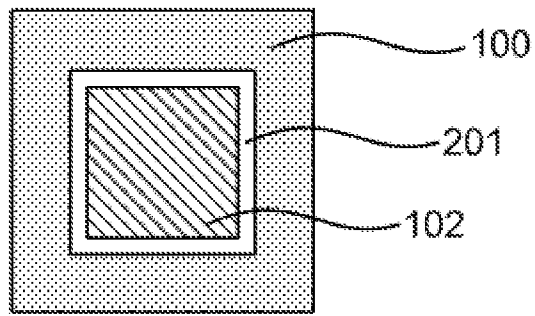


图 10A

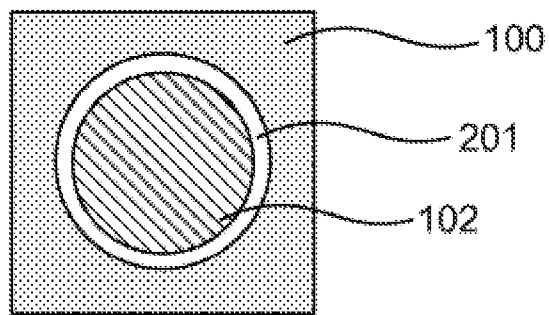


图 10B

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/086620

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/768(2006.01)i; H01L 23/528(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN; CNABS; CNTXT; USTXT; EPTXT; WOTXT; CNKI: 穿通, 孔, 槽, 填, 刻蚀, 蚀刻, 电极, 柱, 导电, 互连, 互联, 铝, 铜, 金属, 钝化, 凹, 凸, 空, 洞, 坑, 底, 角, 热, 应力, 膨胀, passivat+, fill+, trench+, hole+, through+, etch+, metal+, bottom+, Cu +, copper+, via+, heat+, recess+, expand+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 9159672 B1 (AMKOR TECHNOLOGY INC.) 13 October 2015 (2015-10-13) description, column 2 line 25 to column 8 line 65, figures 1-12	1-14
A	CN 100429963 C (SANYO ELECTRIC CO., LTD. et al.) 29 October 2008 (2008-10-29) entire document	1-14
A	TW 507323 B (SAMSUNG ELECTRONICS CO., LTD.) 21 October 2002 (2002-10-21) entire document	1-14
A	JP 2009259876 A (FUJIKURA LTD.) 05 November 2009 (2009-11-05) entire document	1-14
A	CN 1779961 A (SANYO ELECTRIC CO., LTD. et al.) 31 May 2006 (2006-05-31) entire document	1-14
A	CN 104733428 A (SK HYNIX INC.) 24 June 2015 (2015-06-24) entire document	1-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

11 June 2021

Date of mailing of the international search report

02 July 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/086620

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	9159672	B1	13 October 2015	US	8440554	B1	14 May 2013
CN	100429963	C	29 October 2008	EP	1701379	A2	13 September 2006
				EP	1701379	A3	29 July 2009
				TW	200711065	A	16 March 2007
				CN	1841718	A	04 October 2006
				US	2009124078	A1	14 May 2009
				TW	I319220	B	01 January 2010
				US	2006202348	A1	14 September 2006
				US	9165898	B2	20 October 2015
				KR	100709662	B1	23 April 2007
				KR	20060097637	A	14 September 2006
				US	7485967	B2	03 February 2009
				JP	2006287206	A	19 October 2006
				JP	47266221	B2	20 July 2011
TW	507323	B	21 October 2002	KR	20020034351	A	09 May 2002
				JP	4230689	B2	25 February 2009
				US	2002050649	A1	02 May 2002
				JP	2002184778	A	28 June 2002
				KR	366635	B1	09 January 2003
JP	2009259876	A	05 November 2009	None			
CN	1779961	A	31 May 2006	KR	20060049324	A	18 May 2006
				US	2006108695	A1	25 May 2006
				US	2008132038	A1	05 June 2008
				JP	4443379	B2	31 March 2010
				CN	100429770	C	29 October 2008
				TW	I267132	B	21 November 2006
				JP	2006128172	A	18 May 2006
				US	7670955	B2	02 March 2010
				EP	1653509	A2	03 May 2006
				US	7339273	B2	04 March 2008
				EP	1653509	A3	03 June 2009
				TW	200616055	A	16 May 2006
				KR	647760	B1	23 November 2006
				JP	5258735	B2	07 August 2013
				JP	2010074175	A	02 April 2010
CN	104733428	A	24 June 2015	US	2015179545	A1	25 June 2015
				KR	20150073473	A	01 July 2015

国际检索报告

国际申请号

PCT/CN2021/086620

A. 主题的分类

H01L 21/768(2006.01)i; H01L 23/528(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

VEN;CNABS;CNTXT;USTXT;EPTXT;WOTXT;CNKI:穿透, 孔, 槽, 填, 刻蚀, 蚀刻, 电极, 柱, 导电, 互连, 互联, 铝, 铜, 金属, 钝化, 凹, 凸, 空, 洞, 坑, 底, 角, 热, 应力, 膨胀, passivat+, fill+, trench+, hole+, through+, etch+, metal+, bottom+, Cu+, copper+, via+, heat+, recess+, expand+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	US 9159672 B1 (AMKOR TECHNOLOGY INC) 2015年 10月 13日 (2015 - 10 - 13) 说明书第2栏第25行至第8栏第65行, 图1-12	1-14
A	CN 100429963 C (三洋电机株式会社 等) 2008年 10月 29日 (2008 - 10 - 29) 全文	1-14
A	TW 507323 B (三星电子股份有限公司) 2002年 10月 21日 (2002 - 10 - 21) 全文	1-14
A	JP 2009259876 A (FUJIKURA LTD) 2009年 11月 5日 (2009 - 11 - 05) 全文	1-14
A	CN 1779961 A (三洋电机株式会社 等) 2006年 5月 31日 (2006 - 05 - 31) 全文	1-14
A	CN 104733428 A (爱思开海力士有限公司) 2015年 6月 24日 (2015 - 06 - 24) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2021年 6月 11日

国际检索报告邮寄日期

2021年 7月 2日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

谢添

电话号码 (86-512)88995958

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/086620

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	9159672	B1	2015年 10月 13日	US	8440554	B1	2013年 5月 14日
CN	100429963	C	2008年 10月 29日	EP	1701379	A2	2006年 9月 13日
				EP	1701379	A3	2009年 7月 29日
				TW	200711065	A	2007年 3月 16日
				CN	1841718	A	2006年 10月 4日
				US	2009124078	A1	2009年 5月 14日
				TW	1319220	B	2010年 1月 1日
				US	2006202348	A1	2006年 9月 14日
				US	9165898	B2	2015年 10月 20日
				KR	100709662	B1	2007年 4月 23日
				KR	20060097637	A	2006年 9月 14日
				US	7485967	B2	2009年 2月 3日
				JP	2006287206	A	2006年 10月 19日
				JP	47266221	B2	2011年 7月 20日
TW	507323	B	2002年 10月 21日	KR	20020034351	A	2002年 5月 9日
				JP	4230689	B2	2009年 2月 25日
				US	2002050649	A1	2002年 5月 2日
				JP	2002184778	A	2002年 6月 28日
				KR	366635	B1	2003年 1月 9日
JP	2009259876	A	2009年 11月 5日	无			
CN	1779961	A	2006年 5月 31日	KR	20060049324	A	2006年 5月 18日
				US	2006108695	A1	2006年 5月 25日
				US	2008132038	A1	2008年 6月 5日
				JP	4443379	B2	2010年 3月 31日
				CN	100429770	C	2008年 10月 29日
				TW	1267132	B	2006年 11月 21日
				JP	2006128172	A	2006年 5月 18日
				US	7670955	B2	2010年 3月 2日
				EP	1653509	A2	2006年 5月 3日
				US	7339273	B2	2008年 3月 4日
				EP	1653509	A3	2009年 6月 3日
				TW	200616055	A	2006年 5月 16日
				KR	647760	B1	2006年 11月 23日
				JP	5258735	B2	2013年 8月 7日
				JP	2010074175	A	2010年 4月 2日
CN	104733428	A	2015年 6月 24日	US	2015179545	A1	2015年 6月 25日
				KR	20150073473	A	2015年 7月 1日