



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0110041
(43) 공개일자 2007년11월15일

- | | |
|---|---|
| <p>(51) Int. Cl.
<i>C23C 16/34</i> (2006.01)</p> <p>(21) 출원번호 10-2007-7019462</p> <p>(22) 출원일자 2007년08월24일
심사청구일자 없음
번역문제출일자 2007년08월24일</p> <p>(86) 국제출원번호 PCT/JP2006/302179
국제출원일자 2006년02월08일</p> <p>(87) 국제공개번호 WO 2006/087958
국제공개일자 2006년08월24일</p> <p>(30) 우선권주장
JP-P-2005-00080384 2005년02월21일 일본(JP)</p> | <p>(71) 출원인
미쓰비시 가가꾸 가부시킴이샤
일본 도쿄도 미나토구 시바 4초메 14방 1고</p> <p>(72) 발명자
기요미 가즈마사
일본 이바라키켄 우시쿠시 히가시마미아나쵸 100
0반치 미쓰비시가가꾸 가부시킴이샤 나이
호리에 히데요시
일본 이바라키켄 우시쿠시 히가시마미아나쵸 100
0반치 미쓰비시가가꾸 가부시킴이샤 나이
(뒷면에 계속)</p> <p>(74) 대리인
특허법인코리아나</p> |
|---|---|

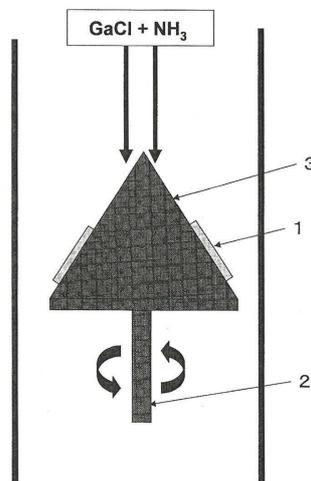
전체 청구항 수 : 총 34 항

(54) 질화물 반도체 재료 및 질화물 반도체 결정의 제조 방법

(57) 요약

반도체 또는 유전체 기판 상에 제 1 질화물 반도체층 균을 갖는 질화물 반도체 재료로서, 상기 제 1 질화물 반도체층 균의 표면은 RMS 가 5nm 이하이고, X 선의 반값폭의 변동이 ±30% 이내이고, 표면의 광 반사율은 15% 이상이고, 그 변동은 ±10% 이하이고, 또한 상기 제 1 질화물 반도체층 균의 두께가 25 μ m 이상인 것을 특징으로 하는 질화물 반도체 재료. 이 질화물 반도체 재료는 균일성이나 안정성이 우수하고, 제조 비용이 저렴하여, 질화물 반도체계 디바이스용 기판으로서 유용하다.

대표도 - 도4



(72) 발명자

이시와타리 도시오

일본 이바라키켄 우시쿠시 히가시마미아나쵸 1000
반치 미쓰비시가가꾸 가부시카이사 나이

후지무라 이사오

일본 이바라키켄 우시쿠시 히가시마미아나쵸 1000
반치 미쓰비시가가꾸 가부시카이사 나이

특허청구의 범위

청구항 1

반도체 또는 유전체 기관 상에 제 1 질화물 반도체층 군을 갖는 질화물 반도체 재료로서,

상기 제 1 질화물 반도체층 군의 표면은, RMS 가 5nm 이하이고, X 선의 반값폭의 변동이 $\pm 30\%$ 이내이고, 표면의 광 반사율은 15% 이상이고, 그 변동은 $\pm 10\%$ 이하이고, 또한 상기 제 1 질화물 반도체층 군의 두께가 25 μm 이상인 것을 특징으로 하는 질화물 반도체 재료.

청구항 2

제 1 항에 있어서,

상기 제 1 질화물 반도체층 군의 두께가 25 μm ~ 500 μm 인 것을 특징으로 하는 질화물 반도체 재료.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 반도체 또는 유전체 기관과 상기 제 1 질화물 반도체층 군 사이에 제 2 질화물 반도체층 군을 더 갖는 것을 특징으로 하는 질화물 반도체 재료.

청구항 4

제 3 항에 있어서,

상기 제 2 질화물 반도체층 군의 두께가 1 ~ 50 μm 인 것을 특징으로 하는 질화물 반도체 재료.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 기관이 육방정계 또는 육방정계에 속하는 결정 구조를 갖는 것을 특징으로 하는 질화물 반도체 재료.

청구항 6

제 5 항에 있어서,

상기 입방정계의 기관이 Si, GaAs, InGaAs, GaP, InP, ZnSe, ZnTe 또는 CdTe 중 어느 하나인 것을 특징으로 하는 질화물 반도체 재료.

청구항 7

제 6 항에 있어서,

상기 육방정계의 기관이 사파이어, SiC, GaN, 스피넬 또는 ZnO 중 어느 하나인 것을 특징으로 하는 질화물 반도체 재료.

청구항 8

제 7 항에 있어서,

상기 사파이어 기관의 성장면이 (ABCD) 면 또는 (ABCD) 면 [여기서 A, B, C, D 는 자연수] 으로부터 미경사진 면인 것을 특징으로 하는 질화물 반도체 재료.

청구항 9

제 1 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 기관의 두께가 100 μm ~ 1mm 인 것을 특징으로 하는 질화물 반도체 재료.

청구항 10

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,
상기 기관은 직경이 2cm 이상인 것을 특징으로 하는 질화물 반도체 재료.

청구항 11

제 1 항 내지 제 10 항 중 어느 한 항에 있어서,
상기 제 1 질화물 반도체층 군의 표면은 연마되지 않은 것을 특징으로 하는 질화물 반도체 재료.

청구항 12

제 1 항 내지 제 11 항 중 어느 한 항에 있어서,
상기 기관의 면 내 방향에 대해서, 상기 제 1 질화물 반도체층 군이 결함 밀도의 공간적인 주기성을 갖지 않는 것을 특징으로 하는 질화물 반도체 재료.

청구항 13

제 3 항 내지 제 12 항 중 어느 한 항에 있어서,
상기 제 2 질화물 반도체층 군이 복수의 상이한 도전형을 나타내는 것을 특징으로 하는 질화물 반도체 재료.

청구항 14

제 13 항에 있어서,
상기 제 2 질화물 반도체층 군이 n 형 반도체인 것을 특징으로 하는 질화물 반도체 재료.

청구항 15

제 14 항에 있어서,
상기 제 2 질화물 반도체층 군에 포함되는 n 형 GaN 이 실리콘, 산소 또는 탄소 중 하나 이상의 원소를 함유하는 것을 특징으로 하는 질화물 반도체 재료.

청구항 16

제 13 항에 있어서,
상기 제 2 질화물 반도체층 군이 p 형 반도체인 것을 특징으로 하는 질화물 반도체 재료.

청구항 17

제 16 항에 있어서,
상기 제 2 질화물 반도체층 군에 포함되는 p 형 GaN 이 Zn 또는 Mg 중 하나 이상의 원소를 함유하는 것을 특징으로 하는 질화물 반도체 재료.

청구항 18

제 3 항 내지 제 17 항 중 어느 한 항에 있어서,
상기 제 2 질화물 반도체층 군이 $In_xGa_{1-x}N$ ($0 \leq x \leq 1$), $Al_yGa_{1-y}N$ ($0 \leq y \leq 1$) 또는 $In_xAl_yGa_zN$ ($x + y + z = 1$) 중 하나 이상을 함유하는 것을 특징으로 하는 질화물 반도체 재료.

청구항 19

제 3 항 내지 제 18 항 중 어느 한 항에 있어서,
상기 제 2 질화물 반도체층 군이 유기 금속 기상 성장법, 펄스 레이저 퇴적법, 펄스 전자 퇴적법, 하이드라이드 기상 성장법, 분자선 에피택시법 또는 액상 성장법 중 어느 하나, 또는 그 조합 방법에 따라 형성되는 것을 특징으로 하는 질화물 반도체 재료.

청구항 20

제 1 항 내지 제 19 항 중 어느 한 항에 있어서,
 상기 제 1 질화물 반도체층 군이 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 또는 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y \leq 1$) 을 함유하는 것을 특징으로 하는 질화물 반도체 재료.

청구항 21

제 20 항에 있어서,
 상기 제 1 질화물 반도체층 군이 복수의 상이한 도전형을 나타내는 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 또는 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y \leq 1$) 을 함유하는 것을 특징으로 하는 질화물 반도체 재료.

청구항 22

제 21 항에 있어서,
 상기 제 1 질화물 반도체층 군이 n 형 반도체인 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 또는 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y \leq 1$) 으로 이루어지는 것을 특징으로 하는 질화물 반도체 재료.

청구항 23

제 22 항에 있어서,
 상기 제 1 질화물 반도체층 군에 포함되는 n 형 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 또는 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y \leq 1$) 이 실리콘, 산소 또는 탄소 중 하나 이상의 원소를 함유하는 것을 특징으로 하는 질화물 반도체 재료.

청구항 24

제 21 항에 있어서,
 상기 제 1 질화물 반도체층 군이 반절연성 반도체층을 포함하는 것을 특징으로 하는 질화물 반도체 재료.

청구항 25

제 24 항에 있어서,
 상기 반절연성 반도체층이 Fe, Cr, C 또는 Zn 중 하나 이상의 원소를 함유하는 질화 갈륨층인 것을 특징으로 하는 질화물 반도체 재료.

청구항 26

제 1 항 내지 제 25 항 중 어느 한 항에 있어서,
 상기 제 1 질화물 반도체층 군의 면 내 방향에 대해, 상기 제 1 질화물 반도체층 군이 결함 밀도의 공간적인 주기성을 갖지 않는 것을 특징으로 하는 질화물 반도체 재료.

청구항 27

제 1 항 내지 제 26 항 중 어느 한 항에 있어서,
 상기 제 1 질화물 반도체층 군이 하이드라이드 기상 성장법 또는 액상 성장법 중 어느 하나에 따라 형성되는 것을 특징으로 하는 질화물 반도체 재료.

청구항 28

제 3 항 내지 제 27 항 중 어느 한 항에 있어서,
 상기 제 1 질화물 반도체층 군과 상기 제 2 질화물 반도체층 군은 동일한 성장 장치를 사용하여 연속하여 형성되는 것을 특징으로 하는 질화물 반도체 재료.

청구항 29

기관 상에 질화물 반도체 결정을 성장시킬 때, 이하의 (1) 또는 (2) 중 하나 이상을 만족하도록 조건을 설정하는 것을 특징으로 하는 질화물 반도체 결정의 제조 방법.

- (1) 결정 성장 개시시에는 성장 속도를 30 μ m/h 이상으로 설정한다.
- (2) 결정 성장이 진행됨에 따라 성장 속도를 서서히 저하시킨다.

청구항 30

제 29 항에 있어서,

상기 기관 표면의 법선에 대해 45 ~ 90 $^{\circ}$ 의 각도에서 가스를 흐르게 함으로써, 상기 기관 상에 질화물 반도체 결정을 성장시키는 것을 특징으로 하는 질화물 반도체 결정의 제조 방법.

청구항 31

제 30 항에 있어서,

상기 가스의 흐름에 대해 상류측의 기관 단부의 온도를 하류측의 기관 단부의 온도보다도 높게 하는 것을 특징으로 하는 질화물 반도체 결정의 제조 방법.

청구항 32

제 31 항에 있어서,

상기 상류측의 기관 단부와 상기 하류측의 기관 단부의 온도차를, 상류측 단부와 하류측 단부 사이의 거리로 나눈 값이 0.5 $^{\circ}$ C/cm ~ 10.0 $^{\circ}$ C/cm 인 것을 특징으로 하는 질화물 반도체 결정의 제조 방법.

청구항 33

제 29 항 내지 제 32 항 중 어느 한 항에 있어서,

공급하는 가스 중에 염화 수소 가스를 함유시키는 것을 특징으로 하는 질화물 반도체 결정의 제조 방법.

청구항 34

제 33 항에 있어서,

상기 공급하는 가스 중의 염화 수소 가스의 농도를 결정 성장이 진행됨에 따라 저하시키는 것을 특징으로 하는 질화물 반도체 결정의 제조 방법.

명세서

기술분야

<1> 본 발명은 반도체 디바이스에 바람직하게 사용되는 질화물 반도체 재료에 관한 것이다. 또 본 발명은 상기 질화물 반도체 재료를 제조하기 위해 유용한 질화물 반도체 결정의 제조 방법에도 관한 것이다.

배경기술

<2> 종래부터 Ga, Al, B, As, In, P 또는 Sb 중 1 개 이상의 원소와 N 을 조성에 함유하는 화합물 반도체 (이하, 「질화물 반도체」라고 한다) 는 그 밴드 갭이 1.9 ~ 6.2eV 로 광범위하고, 자외부터 가시역에 미치는 광범위한 밴드 갭 에너지를 갖는 점에서 발광·수광 디바이스용 반도체 재료로서 유망하다는 것이 알려져 있다. 이 질화물 반도체의 대표예로서는, 일반식이 $B_xAl_yGa_zIn_{1-x-y-z}N$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq z \leq 1, 0 \leq x+y+z \leq 1$) 로 표시되는 화합물 반도체가 있다. 그리고, 질화물 반도체 디바이스는 주로 사파이어를 성장용 기관으로 하여 형성되고, 현재, 사파이어 기관 상에 형성된 GaN 막 및 그 위의 질화물 반도체막을 이용한 발광 다이오드가 시판되기에 이르고 있다.

<3> 그런데, 사파이어 기관과 GaN 의 격자 부정합률은 약 16% 로 크고, 사파이어 기관 상에 성장한 GaN 막의 결함

밀도는 $10^9 \sim 10^{10} \text{ cm}^{-2}$ 에 이르고 있다. 이러한 높은 결함 밀도는, 특히 사파이어 기판 상에 형성된 청색 반도체 레이저의 수명을 짧게 하는 원인이 되었다.

- <4> 또한 질화물 반도체가 성장 가능한 기판 상에 질화물 반도체를 성장시키면, 그 막두께가 증가함으로써 결정 결함이 적어지는 것을 알 수 있다. 그러나 사파이어 기판 등에서 GaN 의 막을 두껍게 형성하면 GaN 에 크랙이나 균열이 발생하고, 또한 하지 기판으로부터 GaN 이 박리되어 버린다는 문제점이 있었다 (비특허 문헌 1 및 비특허 문헌 2 참조).
- <5> 또한 예를 들어 GaN 을 수백 μm 성장시켜도, 성장 후의 표면은 결함이 발생되거나, 성장하는 면이 복수 발생되는 경우가 있었다 (비특허 문헌 3 및 특허 문헌 1 ~ 8 참조).
- <6> 여기서, GaN 막의 제조에 이용할 수 있는 가장 이상적인 기판은, 역시 GaN 기판이다. 그러나, GaN 은 질소의 평형 증기압이 Ga 에 비해 극단적으로 높기 때문에, 종래의 인상법 (pulling method) 등을 이용하여 벌크 결정을 성장시키는 것이 곤란하다. 그로 인해, 질화물 반도체와는 상이한 재료로 이루어지는 기판 즉, 상이한 재료로 이루어지는 기판 (예를 들어 사파이어 기판, SiC 기판, Si 기판, GaAs 기판 등이 있고, 이하, 「이종 기판」이라고 한다) 상에 두꺼운 GaN 막을 성장시킨 후, 이종 기판을 제거함으로써, 질화물 반도체 재료를 제조하는 방법이 제안되어 있다 (특허 문헌 6 ~ 8 참조).
- <7> 그런데 이들 방법으로 제조한 GaN 기판은, 결정의 균일성이나 안정성의 면에서 충분히 품질이 안정적이라고 말할 수 없고, 가격도 종래 기술의 사파이어 기판에 비해 고가이다.
- <8> 특허 문헌 1 : 일본 공개특허공보 평10-173288호
- <9> 특허 문헌 2 : 일본 공개특허공보 평10-316498호
- <10> 특허 문헌 3 : 일본 공개특허공보 2001-200366호
- <11> 특허 문헌 4 : 일본 공개특허공보 2002-184696호
- <12> 특허 문헌 5 : 일본 특허공보공표 2004-508268호
- <13> 특허 문헌 6 : 일본 공개특허공보 평10-256662호
- <14> 특허 문헌 7 : 일본 공개특허공보 2002-293697호
- <15> 특허 문헌 8 : 일본 공개특허공보 2003-7616호
- <16> 비특허 문헌 1 : Japanese Journal of Applied Physics 32(1993) p1528
- <17> 비특허 문헌 2 : Vaudo, R.P.et al., Proceedings Electrochemical Society, 1999 98-18 p79-86
- <18> 비특허 문헌 3 : Crystal Properties and Preparation 32-34 (1991) p154

발명의 상세한 설명

- <19> 발명의 개시
- <20> 발명이 해결하고자 하는 과제
- <21> 그래서 본 발명은, 질화물 반도체 결정이 어느 정도의 두께를 가지고 있으면서 균일성이나 안정성이 우수하고, 제조 비용이 저렴하여, 질화물 반도체계 디바이스용 기판으로서 유용한 질화물 반도체 재료를 제공하는 것을 과제로 하였다. 또한, 본 발명은, 어느 정도의 두께로 성장해도 크랙이나 균열이 발생하지 않아 하지 기판으로부터 박리되지 않고, 표면의 연마 공정을 필요로 하지 않는 성장면이 단일면으로 구성되는 질화물 반도체 결정의 제조 방법을 제공하는 것도 과제로 하였다.
- <22> 과제를 해결하기 위한 수단
- <23> 본 발명자들은 예의 검토를 거듭한 결과, 이하의 구성을 갖는 본 발명에 의해 과제를 해결할 수 있는 것을 발견하였다.
- <24> 본 발명은 반도체 또는 유전체 기판 상에 제 1 질화물 반도체층 균을 갖는 질화물 반도체 재료로서, 상기 제 1 질화물 반도체층 균의 표면은, RMS 가 5nm 이하이며, X 선의 반값폭의 변동이 $\pm 30\%$ 이내이고, 표면의 광 반사율은 15% 이상이며, 그 변동은 $\pm 10\%$ 이하이고, 또한, 상기 제 1 질화물 반도체층 균의 두께가 25 μm 이상인 것

을 특징으로 하는 질화물 반도체 재료를 제공한다.

<25> 또, 본 발명은 기판 상에 질화물 반도체 결정을 성장시킬 때, 이하의 (1) 또는 (2) 중 하나 이상을 만족하도록 조건을 설정하는 것을 특징으로 하는 질화물 반도체 결정의 제조 방법도 제공한다.

<26> (1) 결정 성장 개시시에는 성장 속도를 30 μ m/h 이상으로 설정한다.

<27> (2) 결정 성장이 진행됨에 따라 성장 속도를 서서히 저하시킨다.

<28> 발명의 효과

<29> 본 발명의 질화물 반도체 재료는 결정 중에 존재하는 전위 결함이 적고, 양질인 결정성과 양호한 표면 평탄성을 구비하고 있으므로, 반도체 소자 제조에 유리한 두께를 가지고 있다. 본 발명의 제조 방법을 사용하면, 이러한 질화물 반도체 재료를 종래의 성장 장치로서 대량으로 또한 저렴하게 제조할 수 있다. 특히, 결정 성장 효율이 높고, 연마 공정을 생략할 수 있는 면에서 매우 유리하다.

실시예

<79> 이하의 실시예를 들어 본 발명의 특징을 더욱 구체적으로 설명한다. 이하의 실시예에 나타내는 재료, 사용량, 비율, 처리 내용, 처리 순서 등은 본 발명의 취지를 일탈하지 않는 한 적절하게 변경할 수 있다. 따라서, 본 발명의 범위는 이하에 나타내는 구체예에 의해 한정적으로 해석되어서는 안된다.

<80> (실시예 1)

<81> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 면으로부터 m 축 방향으로 0.15° 오프 (미경사) 하고 있는 기판 상에, MOVPE 법에 따라 3 μ m 의 인도프 GaN 을 성장시켰다. 그 후, GaN 층을 성장시킨 기판을 HVPE 장치에 넣고, 기판의 법선에 대해 가스 흐름의 각도가 80° 가 되도록 기판을 설치하여 GaN 층을 성장시켰다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.

<82> HCl 분압 : 1.14kPa (1.13 $\times 10^{-2}$ atm)

<83> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)

<84> NH₃ 분압 : 4.58kPa (4.52 $\times 10^{-2}$ atm)

<85> 성장 온도 : 1000°C (상류측의 기판 단부)

<86> 970°C (하류측의 기판 단부)

<87> 캐리어 가스 : H₂ (16[L])

<88> 성장 시간 : 5 시간

<89> 성장 후의 GaN 층의 결정은 도 1 에서 볼 수 있는 바와 같이, 두께가 170 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 통상, 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각별의 결함이 보통 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 웨이퍼 중심 (도 2 의 b) 의 반값폭은 183.1 (arcaec) 이었다. 또, 도 2 에 나타내는 바와 같이 추가로 웨이퍼 표면을 4 지점 선택하여 X 선의 반값폭을 측정한 결과, a 점은 185.5 (arcaec), c 점은 202.8 (arcaec), d 점은 188.0 (arcaec), e 점은 189.7 (arcaec) 이고, 면 내의 변동은 $\pm 6\%$ 이내였다. 성장한 표면의 RMS 치는 0.7nm 였다. 또한 표면의 PL (포토루미네선스) 측정으로 밴드단 발광의 피크 강도를 측정한 결과, MOVPE 법으로 성장한 3 μ m 의 막 (도 3의 (b)) 에 대해, 두께 200 μ m 의 GaN 막 (도 3의 (a)) 은 70 배의 발광 강도를 나타냈다. 또한, 할로젠 램프에 의한 웨이퍼 표면의 365nm 의 광 반사율은 19.6% 이고, 그 면 내에서의 변동은 7.4% 였다.

<90> (실시예 2)

<91> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 기판 상에 MOVPE 법에 따라 3 μ m 의 인도프 AlGaIn 층을 성장시켰다. AlGaIn 층을 성장시킨 기판을 가스 흐름에 대해 기판 표면이 평행이 되도록 (기판 표면의 법선에 대해서 가스 흐름의 각도가 90° 가 되도록) HVPE 장치에 설치하였다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.

- <92> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <93> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)
- <94> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)
- <95> 성장 온도 : 1000°C (상류측의 기판 단부)
- <96> 970°C (하류측의 기판 단부)
- <97> 캐리어 가스 : H₂ (16[L])
- <98> 성장 시간 : 5 시간
- <99> 성장 후의 GaN 층의 결정은 두께가 170 μ m 로, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 통상, 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 보통 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 면 이외의 면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 반값폭은 200 (arcae) 이고, 면 내의 변동은 $\pm 10\%$ 이내였다. 표면의 RMS 치는 0.8 nm 였다. 할로겐 램프에 의한 웨이퍼 표면의 365nm 의 광 반사율은 16.2% 이고, 그 면 내에서의 변동은 9.0% 였다.
- <100> (실시예 3)
- <101> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 기판 상에 MOVPE 법에 따라 두께 1.5 μ m 의 인도프 GaN 층을 형성하고, 그 위에 InGaN 층과 GaN 층의 두께가 각각 10nm 의 막을 교대로 5 주기 (5 층씩) 삽입된 초격자 버퍼층을 형성하고, 추가로 그 위에 두께 1.5 μ m 의 인도프 GaN 층을 성장시켰다. 그 기판을 가스 흐름에 대해서, 기판이 평행이 되도록 (기판 표면의 법선에 대해서 가스 흐름의 각도가 90° 가 되도록), HVPE 장치에 설치하였다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.
- <102> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <103> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)
- <104> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)
- <105> 성장 온도 : 1000°C (상류측의 기판 단부)
- <106> 970°C (하류측의 기판 단부)
- <107> 캐리어 가스 : H₂ (16[L])
- <108> 성장 시간 : 5 시간
- <109> 성장 후의 GaN 층의 결정은 두께가 200 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 통상 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 반값폭은 185 (arcae) 이고, 면 내의 변동은 $\pm 10\%$ 이내였다. 표면의 RMS 치는 1 nm 였다. 할로겐 램프에 의한 웨이퍼 표면의 365nm 의 광 반사율은 16.8% 이고, 그 면 내에서의 변동은 9.4% 였다.
- <110> (실시예 4)
- <111> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 기판 상에, MOVPE 법에 따라 두께 1.5 μ m 의 인도프 GaN 층을 형성하고, 그 위에 AlGaIn 층과 GaN 층의 각각 10nm 의 막을 교대로 5 주기 (5 층씩) 삽입된 초격자 버퍼층을 형성하고, 추가로 그 위에 두께 1.5 μ m 의 인도프 GaN 층을 형성시켰다. 그 후, HVPE 장치에 넣고, 기판 표면의 법선에 대해 가스 흐름의 각도가 80° 가 되도록 설치하여 GaN 층을 성장시켰다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.
- <112> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)

- <113> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)
- <114> NH₃ 분압 : 4.58kpa (4.52×10^{-2} atm)
- <115> 성장 온도 : 1000℃ (상류측의 기관 단부)
- <116> 970℃ (하류측의 기관 단부)
- <117> 캐리어 가스 : H₂ (16[L])
- <118> 성장 시간 : 5 시간
- <119> 성장 후의 GaN 층의 결정은 두께가 170 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 통상 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 반값폭은 150 (arcae) 이고, 면 내의 변동은 $\pm 10\%$ 이내였다. 표면의 RMS 치는 1 nm 이다. 할로겐 램프에 의한 웨이퍼 표면의 365nm 인 광 반사율은 16.2% 이고, 그 면 내에서의 변동은 9.4% 였다.
- <120> (실시예 5)
- <121> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 기관 상에 MOVPE 법에 따라 두께 3 μ m 의 언도프 GaN 층을 성장시킨 후, 기관을 HVPE 장치에 넣고, 기관 표면의 법선에 대해서 가스 흐름의 각도가 80° 가 되도록 설치하여 GaN 층을 성장시켰다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.
- <122> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <123> (이하, HCl 은 Ga 메탈과 반응하여 GaCl을 생성한다)
- <124> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)
- <125> SiH₄ 분압 : 0.286Pa (2.82×10^{-6} atm)
- <126> 성장 온도 : 1000℃ (상류측의 기관 단부)
- <127> 970℃ (하류측의 기관 단부)
- <128> 캐리어 가스 : H₂ (16[L])
- <129> 성장 시간 : 5 시간
- <130> 성장 후의 GaN 층의 결정은 두께가 170 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 통상 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 반값폭은 170 (arcae) 이고, 면 내의 변동은 $\pm 10\%$ 이내였다. 표면의 RMS 치는 1 nm 이고, 막두께의 캐리어 농도는 $2 \times 10^{18} \text{ cm}^{-3}$ 이었다. 할로겐 램프에 의한 웨이퍼 표면의 365nm 의 광 반사율은 17.8% 이고, 그 면 내에서의 변동은 8.5% 였다.
- <131> (실시예 6)
- <132> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 기관 상에 MOVPE 법에 따라 두께 3 μ m 의 Si 도프 GaN 층을 성장시킨 후, 기관을 HVPE 장치에 넣고, 기관 표면의 법선에 대해서 가스 흐름의 각도가 80° 가 되도록 설치하여 GaN 층을 성장시켰다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.
- <133> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <134> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)
- <135> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)

- <136> SiH₄ 분압 : 0.286Pa (2.82×10^{-6} atm)
- <137> 성장 온도 : 1000°C (상류측의 기관 단부)
- <138> 970°C (하류측의 기관 단부)
- <139> 캐리어 가스 : H₂ (16[L])
- <140> 성장 시간 : 5 시간
- <141> 성장 후의 GaN 층의 결정은 두께가 170 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 통상 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 반값폭은 180 (arcae) 이고, 면 내의 변동은 $\pm 10\%$ 이내였다. 표면의 RMS 치는 1 nm 이고, 막두께의 캐리어 농도는 $2 \times 10^{18} \text{ cm}^{-3}$ 이었다. 할로젠 램프에 의한 웨이퍼 표면의 365nm 의 광 반사율은 19.5% 이고, 그 면 내에서의 변동은 8.8% 였다.
- <142> (실시예 7)
- <143> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (11-20) 기관 상에 MOVPE 법에 따라 두께 3 μ m 의 언도프 GaN 층을 성장시킨 후, 기관을 HVPE 장치에 넣고, 기관 표면의 법선에 대해 가스 흐름의 각도가 80° 가 되도록 설치하여 GaN 층을 성장시켰다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.
- <144> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <145> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)
- <146> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)
- <147> SiH₄ 분압 : 0.286Pa (2.82×10^{-6} atm)
- <148> 성장 온도 : 1000°C
- <149> 성장 시간 : 5 시간
- <150> 성장 후의 GaN 층의 결정은 두께가 170 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 통상 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 반값폭은 250 (arcae) 이고, 면 내의 변동 $\pm 10\%$ 이내이었다. 표면의 RMS 치는 1 nm 이고, 막두께의 캐리어 농도는 $2 \times 10^{18} \text{ cm}^{-3}$ 이었다.
- <151> (실시예 8)
- <152> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 기관 상에 HVPE 법에 따라 두께 3 μ m 의 언도프 GaN 층을 성장시키고, 이어서 하기 조건으로 HVPE 장치로 GaN 층을 성장시켰다. 이 때, 언도프 GaN 층 성장시에서부터, 기관 표면의 법선에 대해 가스 흐름의 각도가 80° 가 되도록 기관을 설치하였다.
- <153> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <154> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)
- <155> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)
- <156> SiH₄ 분압 : 0.286Pa (2.82×10^{-6} atm)
- <157> 성장 온도 : 1000°C
- <158> 성장 시간 : 5 시간

- <159> 성장 후의 GaN 층의 결정은 두께가 170 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 통상 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 반값폭은 185 (arcae) 이고, 면 내의 변동은 $\pm 10\%$ 이내였다. 표면의 RMS 치는 1 nm 이고, 막두께의 캐리어 농도는 $2 \times 10^{18} \text{ cm}^{-3}$ 이었다.
- <160> (실시예 9)
- <161> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 면으로부터 m 축 방향으로 0.15° 오프 (미경사) 하고 있는 기관 상에 GaN 의 핵형성을 실시하기 위해, MOVPE 법에 따라 두께 3 μ m 의 p 형 (Mg) 도프 GaN 층을 성장시켰다. 그 후, 기관을 HVPE 장치에 넣어 기관 표면의 법선에 대해 가스 흐름의 각도가 75° 가 되도록 설치하여 GaN 층을 성장시켰다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.
- <162> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <163> (이하, HCl 은 Ga 메탈과 반응하여, GaCl가 생성된다)
- <164> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)
- <165> 성장 온도 : 1000°C
- <166> 성장 시간 : 5 시간
- <167> 성장 후의 GaN 층의 결정은 두께가 170 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는 곳이 없었다. 이만큼 두껍게 성장하면, 직경 5cm 이상의 큰 면 내에는 n 각뿔의 결함이 통상 발생하지만, 이 웨이퍼에는 그러한 결함은 없이 경면이며, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 웨이퍼 중심의 반값폭은 183.1 (arcae) 이고, 면 내의 변동은 $\pm 6\%$ 이내였다. 성장한 표면의 RMS 치는 0.7nm 였다. 또한 표면의 PL (포토루미네선스) 측정으로 밴드단 발광의 피크의 강도를 측정된 결과, MOVPE 법으로 성장한 3 μ m 의 막에 대해서, 두께 200 μ m 의 GaN 막은 70 배의 발광 강도를 나타냈다. 또한, 할로겐 램프에 의한 웨이퍼 표면의 반사율은 18.5% 이고, 그 면 내에서의 변동은 10% 이하였다.
- <168> (실시예 10)
- <169> 직경 5.08cm (2 인치) 의 원형으로 두께 430 μ m 의 사파이어 (0001) 면으로부터 m 축 방향으로 0.15° 오프 (미경사) 하고 있는 기관 상에, MOVPE 법에 따라 3 μ m 의 언도프 GaN 을 성장시켰다. 그 후, GaN 층을 성장시킨 기관을 HVPE 장치에 넣고, 기관의 법선에 대해 가스 흐름의 각도가 80° 가 되도록 기관을 설치하여 GaN 층을 성장시켰다. HVPE 법에서의 성장 조건은 다음과 같이 설정하였다.
- <170> HCl 분압 : 1.14kPa (1.13×10^{-2} atm)
- <171> (이하, HCl 은 Ga 메탈과 반응하여 GaCl 을 생성한다)
- <172> NH₃ 분압 : 4.58kPa (4.52×10^{-2} atm)
- <173> 성장 온도 : 1000°C (웨이퍼 상부)
- <174> 970°C (웨이퍼 하부)
- <175> 캐리어 가스 : H₂ (16[L])
- <176> 성장 시간 : 5 시간
- <177> 이 때, 최초의 1 시간은 Ga 리저버에 대한 배관과는 별도로 HCl 분압을 84.4Pa (8.33×10^{-4} atm) 로 하고, 다음 2 시간 동안 56.3Pa (5.56×10^{-4} atm) 로 하고, 추가로 다음 1 시간 동안 28.1Pa (2.78×10^{-4} atm) 가 되도록 서서히 낮췄다.
- <178> 성장 후의 GaN 층의 결정은 두께가 110 μ m 이고, 표면에는 크랙, 균열이나 공간적으로 주기적인 결함이 집중되는

곳이 없었다. 이 웨이퍼는 경면이고, 초기에 성장한 결정면 이외의 결정면은 관찰되지 않았다. X 선 회절 (0002) 에 의한 웨이퍼 중심 (도 2 의 b) 의 반값폭은 226.0 (arcae) 이었다. 면 내의 변동은 ±15% 였다. 성장한 표면의 RMS 치는 0.7nm 였다. 또한 할로겐 램프에 의한 웨이퍼 표면의 365nm 의 광 반사율은 19.5% 이고, 그 면 내에서의 변동은 10.0% 였다.

<179> (비교예 1)

<180> 디스크 회전형의 MOCVD 장치를 이용하고, 직경 5.08cm (2 인치) 의 원형으로 두께 430μm 의 사파이어 (0001) 기판 상에 두께 3μm 의 GaN 층을 성장시켰다. 또한 HVPE 법으로 기판 표면에 대해 수직으로 가스를 적용하고 (기판 표면의 법선에 대해 가스 흐름의 각도는 0°), 두께 300μm 의 GaN 막을 성장시킨 결과, 성장한 GaN 막에는 크랙이나 박리가 발생했다. 그 때의 웨이퍼 면 내의 막두께 분포는 중심에서 500μm 였다. 또한, 초기에 발생한 (0001) 면 이외의 면도 발생되어, 표면이 거칠었다.

<181> X 선 회절 (0002) 에 의한 반값폭은 중심 부근이 170 (arcae) 이고, 면 내의 변동은 ±10 이상이였다. 표면의 RMS 치는 중심 부근이 1nm 였다. 할로겐 램프에 의한 웨이퍼 표면의 365nm 의 광 반사율은 16.5% 이고, 그 면 내에서의 변동은 20.8% 였다.

<182> (비교예 2)

<183> 디스크 회전형의 MOCVD 장치를 이용하여, 직경 5.08cm (2 인치) 의 원형으로 두께 430μm 의 사파이어 (0001) 기판 상에 두께 3μm 의 GaN 층을 성장시켰다. 성장한 GaN 층의 결정의 X 선 회절 (0002) 에 의한 반값폭은 300 (arcae) 이었다. 또한 HVPE 법으로 기판에 대해 수직으로 가스를 적용하고 두께 25μm 의 GaN 막을 성장시킨 결과, 성장한 GaN 막의 표면의 일부는 탁해져 있어, 경면의 부분의 결함 밀도가 $2 \times 10^8 \text{ cm}^{-2}$ 로 컸다.

산업상 이용 가능성

<184> 본 발명의 질화물 반도체 재료는 어느 정도의 두께를 가지고 있으면서 균일성이나 안정성이 우수하므로, 질화물 반도체계 디바이스용 기판 등으로서 매우 유용하다. 또, 본 발명의 제조 방법을 사용하면, 이러한 질화물 반도체 재료를 종래의 성장 방법·장치로 대량으로 또한 저렴하게 제조할 수 있고, 자립 (self-supporting) 기판보다 저렴하게 제공할 수 있는 면에서 산업상의 이용 가능성이 높다. 본 발명은, 발광 다이오드, 반도체 레이저 등, 특히 청색, 백색의 발광 디바이스나 그것을 이용한 칩 및 모듈, 또한 전자 디바이스 등의 반도체 소자 등에 바람직하게 응용될 수 있는 것이다.

도면의 간단한 설명

<30> 도 1 은 실시예 1 에서 사파이어 기판 상에 형성한 GaN 결정의 확대 사진이다.

<31> 도 2 는 실시예 1 에서 형성한 GaN 결정 표면의 X 선 회절 (0002) 에 의한 반값폭의 면 내 분포를 나타내는 도면이다.

<32> 도 3 은 실시예 1 에서 형성한 GaN 층 표면의 PL 강도를 비교한 그래프이다.

<33> 도 4 는 본 발명의 제조 방법을 실시하기 위한 바람직한 리액터의 측단면도이다.

<34> 도 5 는 리액터에 다결정체가 형성되어 있는 것을 나타내는 측단면도이다. 도 4 및 도 5 에 있어서, 1 은 기판, 2 는 회전축, 3 은 서셉터, 4 는 질화 갈륨의 다결정체이다.

발명을 실시하기 위한 최선의 형태

<36> 이하에 있어서, 본 발명의 질화물 반도체 재료 및 질화물 반도체 결정의 제조 방법에 대해 상세하게 설명한다.

이하에 기재하는 구성 요건의 설명은 본 발명의 대표적인 실시형태에 기초하여 이루어지는 경우가 있는데, 본 발명이 그러한 실시형태로 한정되는 것은 아니다. 또한, 본 명세서에 있어서 「~」를 사용하여 표시되는 수치 범위는, 「~」의 전후에 기재되는 수치를 하한치 및 상한치로서 포함한 범위를 의미한다.

<37> 본 발명의 질화물 반도체 재료는, 반도체 또는 유전체 기판 상에 제 1 질화물 반도체층 균을 갖는다.

<38> 본 명세서에 있어서 「A 상에 형성된 B 층」이라는 표현은, A 의 상면에 B 층의 저면이 접하도록 B 층이 형성되어 있는 경우와, A 의 상면에 1 이상의 층이 형성되고, 그 층 상에 B 층이 형성되어 있는 경우의 양방을 포함한다. 또, A 의 상면과 B 층의 저면이 부분적으로 접하고 있고, 그 밖의 부분에서는 A 와 B 층 사이에 1 이상의 층이 존재하고 있는 경우에도 상기 표현에 포함된다. 구체적인 양태에 대해서는, 이하의 기판이나 각 층

의 설명과 실시예의 구체예로부터 분명해진다.

- <39> (기관)
- <40> 본 발명의 질화물 반도체 재료에서 이용할 수 있는 반도체 또는 유전체 기관은, 통상, 직경이 2cm 이상으로서, 표면 상에 후술하는 제 1 질화물 반도체층 군을 성장시킬 수 있는 것이면 그 종류는 특별히 제한되지 않는다. 바람직한 것은 입방정계 또는 육방정계에 속하는 결정 구조를 갖는 기관이고, 입방정계의 기관으로서 Si, GaAs, InGaAs, GaP, InP, ZnSe, ZnTe, CdTe 를 들 수 있다. 또, 육방정계의 기관으로서, 사파이어, SiC, GaN, 스피넬, ZnO 등을 이용할 수 있다. 특히 바람직한 기관은 사파이어이다.
- <41> 반도체 또는 유전체 기관은, 직경이 2cm 이상이면 그 구체적인 형상은 특별히 제한되지 않는다. 여기서 말하는 「직경이 2cm 이상」이란, 직경 2cm 의 원을 잘라낼 수 있는 크기를 갖고 있는 것을 의미하는 것이며, 기관의 형상은 원형이 아니어도 상관없다. 예를 들어, 한변이 2cm 이상인 직사각형이어도 된다. 이 직경 으로서는, 바람직하게는 2.5cm 이상, 보다 바람직하게는 5cm 이상이다. 또, 기관의 두께는 제조 및 사용시 에 있어서 취급에 지장을 초래하지 않는 범위이면 되고, 통상은 100 μ m ~ 1mm, 바람직하게는 200 ~ 750 μ m, 보다 바람직하게는 300 ~ 500 μ m 이다.
- <42> 본 발명에서는 오프 (off) 기관을 사용할 수도 있다. 예를 들어, 사파이어 기관이면, 그 질화물 반도체 재료를 성장시키는 면이 (ABCD) 면 또는 (ABCD) 면 [여기서 A, B, C, D 는 자연수] 으로부터 미 (微) 경사진 면인 기관을 사용할 수 있다. 여기서 말하는 미경사진 각도는, 통상 0 ~ 10°, 바람직하게는 0 ~ 0.50°, 보다 바람직하게는 0 ~ 0.20° 이다. 예를 들어, (0001) 면으로부터 m 축 방향으로 미경사져 있는 사파이어 기관을 바람직하게 사용할 수 있다. 그 밖에 예를 들어 a(11-20) 면, r(1-102) 면, m(1-100) 면과 각각의 등가인 면 등도 바람직하게 사용할 수 있다. 여기서 말하는 등가인 면이란, 입방정계에서는 90°, 육방정계에서는 60° 회전시키면 결정학적으로 원자의 배열이 동일해지는 면이 되는 경우를 말한다.
- <43> (제 1 질화물 반도체층 군)
- <44> 본 발명의 질화물 반도체 재료는, 반도체 또는 유전체 기관 상에 제 1 질화물 반도체층 군을 갖는 것을 특징으로 한다.
- <45> 제 1 질화물 반도체층 군은 단일 층으로 구성되어 있어도 되고, 복수 층으로 구성되어 있어도 된다. 복수 층으로 구성되어 있는 경우에는, 상이한 재료로 형성되는 복수 층으로 구성되는 경우나, 동일한 재료에서도 성장 온도나 성장 속도를 변화시키는 것에 의해 성장 조건이 상이한 층으로 구성되는 경우이어도 된다. 또, 제 1 질화물 반도체층을 구성하는 각 층은, 예를 들어 GaN 층에 Al 이나 In 의 혼정율 (混晶率) 등이 연속적으로 변화하는 층이 포함되어 있어도 된다.
- <46> 제 1 질화물 반도체층 군을 구성하는 각 층은 각각 도프되어 있어도 된다. 캐리어 농도는, 통상은 $1 \times 10^{17} \text{ cm}^{-3} \sim 1 \times 10^{19} \text{ cm}^{-3}$, 바람직하게는 $5 \times 10^{17} \text{ cm}^{-3} \sim 5 \times 10^{18} \text{ cm}^{-3}$, 보다 바람직하게는 $1 \times 10^{18} \text{ cm}^{-3} \sim 2 \times 10^{18} \text{ cm}^{-3}$ 으로 한다. 예를 들어, 제 1 질화물 반도체층 군이 n 형 GaN 을 함유하는 경우, 그 n 형 GaN 은 규소, 산소 또는 탄소 중 1 개 이상의 원소를 함유하는 것이 바람직하다. 또, 제 1 질화물 반도체층 군이 반절연성 GaN 을 함유하는 경우, Fe, Cr, C 또는 Zn 중 1 개 이상의 원소를 함유하는 것이 바람직하다.
- <47> 제 1 질화물 반도체층 군의 두께는, 통상은 25 μ m 이상, 바람직하게는 25 ~ 500 μ m, 보다 바람직하게는 30 ~ 300 μ m, 더 바람직하게는 50 ~ 250 μ m, 보다 더 바람직하게는 100 ~ 200 μ m, 특히 바람직하게는 130 ~ 180 μ m 이다.
- <48> 제 1 질화물 반도체층 군은 그 면 내 방향에 대해 결함 밀도의 공간적인 주기성을 갖지 않는 것이 바람직하다.
- <49> 제 1 질화물 반도체층 군의 표면은 RMS 가 5nm 이하이고, 바람직하게는 3nm 이하이고, 보다 바람직하게는 1nm 이하이고, 더욱 바람직하게는 0.8nm 이하이다. 여기서 말하는 RMS 는 표면 조도를 나타내는 것이며, 값이 작을수록 표면이 고른 것을 의미한다. 본 발명에 있어서의 RMS 는 AFM 에 의해 10 μ m 각의 표면 조도를 측정 한 데이터로부터 자승 평균 평방근으로 계산함으로써 측정된다.
- <50> 제 1 질화물 반도체층 군의 표면은 동일 종류의 결정면 (facet) 으로 이루어지고, 상이한 종류의 결정면을 포함 하지 않은 것이 바람직하다. 즉, 초기에 성장한 결정면 이외의 결정면을 갖지 않은 것이 바람직하다. 제 1 질화물 반도체층 군이 복수의 층으로 구성되는 경우에는, 후술하는 제 2 질화물 반도체층 상에 최초로 형

성되는 층의 초기 성장면 이외의 결정면을, 마지막에 형성되는 층의 표면이 갖지 않는 것을 의미한다. 표면이 초기에 성장한 결정면 이외의 결정면을 갖지 않는 것은, 성장을 개시한 결정면과 동일한 결정면만이 표면에 있는 것을 의미하고, 그렇지 않으면 상이한 결정면, 예를 들어 C 면에서 성장을 개시한 경우에 a 면이나 r 면이나 m 면이 발생하고 있고, 그러한 상이한 결정면은 육안으로 웨이퍼를 다양한 각도로 기울여 관찰하면, C 면 이외의 각도에서 반짝이는 광이 반사 됨으로써 확인할 수 있다.

- <51> 또, 제 1 질화물 반도체층 군의 표면은 X 선의 반값폭의 변동이 $\pm 30\%$ 이내, 바람직하게는 $\pm 20\%$ 이내, 보다 바람직하게는 $\pm 10\%$ 이내, 보다 더 바람직하게는 $\pm 5\%$ 이내, 특히 바람직하게는 $\pm 1\%$ 이내이다. X 선의 반값폭은 통상 사용되고 있는 X 선 회절에 의해 측정할 수 있다. 또한, 여기서 말하는 X 선의 반값폭의 변동이란, 도 2 에 나타내는 바와 같이 제 1 질화물 반도체층 군의 표면을 5 지점 이상 선택하고 X 선의 반값폭을 측정하여, 최대치와 최소치의 차의 1/2 을 평균치로 나눈 값을 계산함으로써 얻을 수 있다.
- <52> 상기와 동일하게 제 1 질화물 반도체층 군 표면의 광 반사율의 변동이 $\pm 10\%$ 이내, 바람직하게는 $\pm 8\%$ 이내, 보다 바람직하게는 $\pm 5\%$ 이내, 보다 더 바람직하게는 $\pm 3\%$ 이내, 특히 바람직하게는 $\pm 1\%$ 이내이다. 광 반사율은 통상 사용되고 있는 반사율 측정 장치에 의해 측정할 수 있다. 또, 여기서 말하는 광 반사율의 변동이란, 제 2 질화물 반도체층 군의 표면을 5 지점 이상 선택하고 X 선의 반값폭을 측정하여, 최대치와 최소치의 차의 1/2 을 평균치로 나눈 값을 계산함으로써 얻을 수 있다.
- <53> (제 2 질화물 반도체층 군)
- <54> 본 발명의 질화물 반도체 재료는 반도체 또는 유전체 기판과 제 1 질화물 반도체층 군 사이에 제 2 질화물 반도체층 군을 가지고 있어도 된다. 제 2 질화물 반도체층 군을 구성하는 질화물 반도체로서는, 구체적으로 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$), $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0 \leq y \leq 1$), $\text{In}_x\text{Al}_y\text{Ga}_z\text{N}$ ($x + y + z = 1$) 등을 들 수 있다. 제 2 질화물 반도체층을 구성하는 각 층은 혼정물 등이 연속적으로 변화하고 있어도 된다. 또, 기판의 면 내 방향에 대해서, 제 2 질화물 반도체층 군은 결함 밀도의 공간적인 주기성을 갖지 않는 것이 바람직하다.
- <55> 제 2 질화물 반도체층 군은 단일의 층으로 구성되어 있어도 되고, 복수의 층으로 구성되어 있어도 된다. 복수의 층으로 구성되어 있는 경우에는, 예를 들어 GaN 층 중에 Al 이나 In 을 함유하는 층을 단층으로 삽입하거나, GaN 과 AlInGaN 의 초격자로 구성해도 된다. 또는 격자 정수의 차이에 따라 발생하는 전위가 감소하는 것과 같은 구조, 예를 들어 기판과 제 2 층의 표면을 구성하는 재료 사이에 발생하는 격자 정수 차이보다도, 기판과의 사이에 발생하는 격자 상수 차가 큰 재료를 삽입한 구조이어도 된다. 제 2 질화물 반도체층 군은 단일의 도전형을 나타내도 되고, 복수의 상이한 도전형을 나타내도 된다.
- <56> 예를 들어, 제 2 질화물 반도체층 군이 n 형 GaN 을 함유하는 경우, 그 n 형 GaN 은 실리콘, 산소 또는 탄소 중 1 개 이상의 원소를 함유하는 것이 바람직하다. 또, 제 2 질화물 반도체층 군이 p 형 GaN 을 함유하는 경우, Zn 또는 Mg 중 1 개 이상의 원소를 함유하는 것이 바람직하다.
- <57> 제 2 질화물 반도체층 군의 두께는, 통상은 $1 \sim 50\mu\text{m}$, 바람직하게는 $2 \sim 10\mu\text{m}$, 보다 바람직하게는 $3 \sim 5\mu\text{m}$ 이다.
- <58> 제 1 질화물 반도체층 군과 제 2 질화물 반도체층 군의 두께 합은, 통상 $11 \sim 550\mu\text{m}$, 바람직하게 $30 \sim 350\mu\text{m}$, 보다 바람직하게 $50 \sim 250\mu\text{m}$, 보다 더 바람직하게 $100 \sim 200\mu\text{m}$, 특히 바람직하게 $130 \sim 180\mu\text{m}$ 이다.
- <59> (제조 방법)
- <60> 이러한 특징을 갖는 본 발명의 질화물 반도체 재료의 제조 방법은 특별히 제한되지 않지만, 이하에 바람직한 제조 방법을 들어 구체적으로 설명한다. 여기에서는, 제 2 질화물 반도체층을 형성한 경우에 대해 설명한다.
- <61> 우선, 제 2 질화물 반도체층을 기판 상에 성장시킨다. 제 2 질화물 반도체층의 성장은 기상 성장이어도 액상 성장이어도 되는데, 바람직하게는 기상 성장이다. 또한 기상 성장에서도 유기 금속 기상 성장법 (MOVPE 법), 펄스 레이저 퇴적법, 펄스 전자 퇴적법, 하이드라이드 기상 성장법 (HVPE 법), 분자선 에피택시법 또는 액상 성장법 중 어느 것이어도 되는데, 바람직하게는 유기 금속 기상 성장법이나 하이드라이드 기상 성장법으로 실시한다. 이어서, 형성된 제 2 질화물 반도체층 상에 제 1 질화물 반도체층을 추가로 성장시킨다. 제 1 질화물 반도체층의 성장 방법은, 하이드라이드 기상 성장법 또는 액상 성장법 중 어느 것이어도 되는데, 하이드라이드 기상 성장법이 바람직하다.

- <62> 본 발명의 질화물 반도체 재료는, 기판 표면의 법선에 대해 45 ~ 90°의 각도로부터 가스를 흐르게 함으로써 당해 기판 상에 질화물 반도체 결정을 성장시키는 공정을 이용하여 제조하는 것이 특히 바람직하다. 즉, 기판 상에 제 2 질화물 반도체층 균 및 제 1 질화물 반도체층 균을 성장시킬 때, 가스를 상기의 각도로 흐르게 하는 것이 바람직하다. 상기 각도로 가스를 흐르게 하면서 성장시키는 것은, 제 1 질화물 반도체층 균 및 제 2 질화물 반도체층 균을 구성하는 층의 전부일 필요는 없지만, 적어도 제 1 질화물 반도체층 균을 구성하는 층 중 표면층의 층을 성장시키는 것이 바람직하고, 제 1 질화물 반도체층 균을 구성하는 모든 층을 성장시키는 것이 보다 바람직하고, 제 2 질화물 반도체층 균 및 제 1 질화물 반도체층 균을 구성하는 층의 전부를 성장시키는 것이 특히 바람직하다. 가스를 흐르게 하는 각도는, 기판 표면의 법선에 대해 보다 바람직하게는 60 ~ 90°이고, 더욱 바람직하게는 70 ~ 90°이고, 특히 바람직하게는 80 ~ 90°이다.
- <63> 종래의 방법에서는, 가능한 한 결정 성장 속도를 빠르게 하기 위해, 기판 표면에 대해서 가스를 수직으로 흐르게 하고 있다. 이렇게 함으로써, 성장 속도는 150 μ m/h 이상으로 빨라지는데, 웨이퍼 면 내의 막두께 분포나 성장 속도가 빨라짐으로써 발생하는 결함의 밀도가 많았다. 또한 중형의 리액터를 사용하고 있으면, 웨이퍼를 상 방향으로 설치하기 때문에, 위에서부터 먼지 등의 이물이 떨어져 내리는 경우에, 그 이물이 결정의 품질을 떨어뜨리는 원인으로도 되고 있다.
- <64> 상기와 같이 예를 들어 기판 표면의 법선에 대해서 각도를 형성하여 가스를 흐르게 함으로써, 이들의 문제를 해결하고, 질화물 반도체의 막두께나 결정 품질의 균일성이 매우 높은 막을 얻을 수 있다. 가스의 흐름이 기판에 대해 수직인 경우에는, 기판의 중심 부분과 주변 부분에서 가스 농도의 차이가 발생하였는데, 기판 표면의 법선에 대해서 각도를 형성하여 가스를 흐르게 함으로써, 기판의 면 내에 있어서의 가스 농도의 불균일을 억제할 수 있다.
- <65> 본 발명에서는 복수의 질화물 반도체층을 기판 표면의 법선에 대해 각도를 형성하여 가스를 흐르게 함으로써 성장시키는 것이 바람직하다. 예를 들어, 기판 상에 제 2 질화물 반도체층을 형성한 후, 그 위에 제 1 질화물 반도체층을 형성하는 경우에는, 제 1 질화물 반도체층의 질화물 반도체 결정의 성장 개시에서부터 성장 속도를 제어하는 것이 특히 표면성을 개량하는데 바람직하다. 구체적으로, 이하 2개의 조건 중 하나 이상, 바람직하게는 양방을 만족하도록 성장을 실시하는 것이 좋다.
- <66> (1) 제 1 질화물 반도체층의 결정 성장 개시시에는 성장 속도를 30 μ m/h 이상으로 설정한다.
- <67> (2) 제 1 질화물 반도체층의 결정 성장이 진행됨에 따라 성장 속도를 서서히 저하시킨다.
- <68> 또, 제 2 질화물 반도체층은, 성장 속도를 5 μ m/h 이하로 설정하는 것이 바람직하다.
- <69> 기판을 가스 흐름에 대해서 수직으로 설치하는 경우에 비해 제 1 질화물 반도체층의 초기 성장 속도를 저하시킴으로써, 질화물 반도체의 성장 개시에서부터의 결정성을 현격히 향상시킬 수 있다. 예를 들어, 제 1 질화물 반도체층의 성장 개시시에 성장 속도를 30 μ m/h로 설정한 경우에는 성장이 진행됨에 따라 성장 속도는 서서히 저하되고, 200 μ m를 훨씬 초과하는 막두께를 성장한 경우에는 성장 속도는 20 μ m/h 이하 정도로 저하되며, 그 이후에는 일정해지는 경향이 있다. 통상은, 5 ~ 20 μ m/h 정도로 일정해진다. 이러한 성장 속도의 저하는, 초기 성장시 성장 속도가 높은 부분의 약간 거칠어져 있는 표면을 평탄하게 하는 효과가 있다고 생각된다.
- <70> 표면을 평탄하게 하기 위해서는, 가스의 흐름에 대해서 상류측의 기판 단부의 온도와 하류측의 기판 단부 사이에 온도차를 형성하는 것이 바람직하다. 구체적으로는 상류측의 온도를 높게 하고, 하류측의 온도를 낮게 하는 것이 바람직하다. 기판의 길이(상류측의 기판 단부에서 하류측의 기판 단부까지의 거리)가 15cm일 때의 상류측과 하류측의 온도차는, 통상 10 $^{\circ}$ C ~ 100 $^{\circ}$ C이고, 바람직하게는 15 $^{\circ}$ C ~ 75 $^{\circ}$ C이고, 보다 바람직하게는 20 $^{\circ}$ C ~ 45 $^{\circ}$ C이다. 즉, 기판의 단위 길이 당 온도차는, 통상 0.5 $^{\circ}$ C/cm ~ 10.0 $^{\circ}$ C/cm이고, 바람직하게는 0.67 $^{\circ}$ C/cm ~ 6.7 $^{\circ}$ C/cm이고, 보다 바람직하게는 1.0 $^{\circ}$ C/cm ~ 5.0 $^{\circ}$ C/cm이고, 특히 바람직하게는 1.3 $^{\circ}$ C/cm ~ 3.0 $^{\circ}$ C/cm이다. 이러한 온도차를 형성하면, 상류측부터 하류 측에 걸쳐 보다 평탄하고 균일한 표면을 형성하기 쉬워진다.
- <71> 도 4는 본 발명의 질화물 반도체 재료를 제조하기 위한 바람직한 리액터 예를 도시한 것이다. 기판 (1)은 회전축 (2)을 구비한 다각추 형상의 서셉터 (3) 상에 도시한 것과 같이 설치하고, 회전축 (2)을 화살표 방향으로 회전시키면서, 위에서부터 염화 갈륨과 암모니아의 혼합 가스를 유입한다. 혼합 가스는 처음에 서셉터 (3)의 정상부에 접촉되고, 정상부에서부터 서셉터 (3)의 측면을 따라 하방을 향하여, 기판 (1) 상을 통과하여 더욱 하방으로 흐르게 된다. 이 때, 정상부 및 그 근방에서는 도 5에 나타내는 것과 같이 질화 갈륨의 다결정체 (4)가 형성되고, 그 다결정체를 거친 혼합 가스가 기판 (1)에 흐르게 된다. 서셉터 (3)의 정상부

에는 다결정체를 형성시킬 수 있는 구조물을 설치해 두어도 된다. 예를 들어, 기관(웨이퍼)과 겹치지 않는 캡 등을 설치할 수 있다. 이러한 캡은 웨이퍼에 간섭하지 않는 것으로서, 분리하여 교환 가능한 것이 바람직하다.

<72> 여기서, 다각추 형상의 서셉터의 높이는 통상 8.0cm ~ 20.0cm, 바람직하게는 9.0cm ~ 15.0cm, 보다 바람직하게는 10.0cm ~ 13.0cm이다. 또, 다각추 형상의 서셉터 저면의 형상은, 다음 범위의 직경을 갖는 원을 내접하는 것과 같은 다각형이 되도록 설계되는 것이 바람직하다. 즉, 내접원의 직경은 통상 40cm ~ 80cm, 바람직하게는 50cm ~ 75cm, 보다 바람직하게는 60cm ~ 70cm이다. 기관의 설치 위치는, 도 5에 나타내는 질화 갈륨의 다결정체(4)가 제조시에 기관에 접촉되지 않는 위치로 한다. 통상은, 정상부의 하방 1cm ~ 10cm, 바람직하게는 2cm ~ 8cm, 보다 바람직하게는 3cm ~ 4cm의 위치에 기관을 설치한다. 서셉터의 회전 속도는 통상 5rpm ~ 30rpm, 바람직하게는 5rpm ~ 20rpm, 더욱 바람직하게는 5rpm ~ 15rpm이다.

<73> 본 발명의 질화물 반도체 재료를 제조할 때에는, 리액터 내에 공급하는 혼합 가스 중에 염화 수소 가스를 혼합시킬 수도 있다. 염화 수소 가스는 성장 개시부터 종료까지 일정한 유량을 계속 흐르게 해도 되고, 성장이 진행됨에 따라 변화시켜도 된다. 바람직한 것은, 서셉터 정상부 및 그 근방에 형성되는 질화 갈륨의 다결정체의 성장과 함께 염화 수소 가스의 유량을 줄이는 것이다. 즉, 성장 개시시에는 다결정체의 생성을 억제할 정도로 많이 흐르게 하고, 성장이 진행됨에 따라 유량을 서서히 감소시키는 것이 특히 바람직하다.

<74> 또, 이 방법을 이용하면, 제 2 질화물 반도체층의 성장시에 발생하는 전위가 제 1 질화물 반도체층에 전파되기 어렵다는 이점도 있다. 예를 들어, MOVPE로 성장한 전위를 갖는 3 μ m 정도의 막의 상에, HVPE 장치로 상기 방법에 따라 GaN 막을 성장시키면 전위가 전파되지 않으므로 바람직하다.

<75> 상기와 같이, 기관 표면의 법선에 대해 각도를 형성시켜 가스를 흐르게 함으로써, 200 μ m 정도의 막 두께에서도 크랙이나 균열이 없고, 하지 기관으로부터 박리되지 않고, 표면에 광택이 있으므로 연마 공정을 필요로 하지 않는, 성장면이 단일면으로 구성되는 표면을 형성할 수 있다. 연마 공정을 필요로 하지 않기 때문에, 제조 비용이나 제조 시간을 대폭 줄이는 것이 가능하고, 그 후의 프로세스에 그대로 사용할 수 있다는 점에서 우수하다.

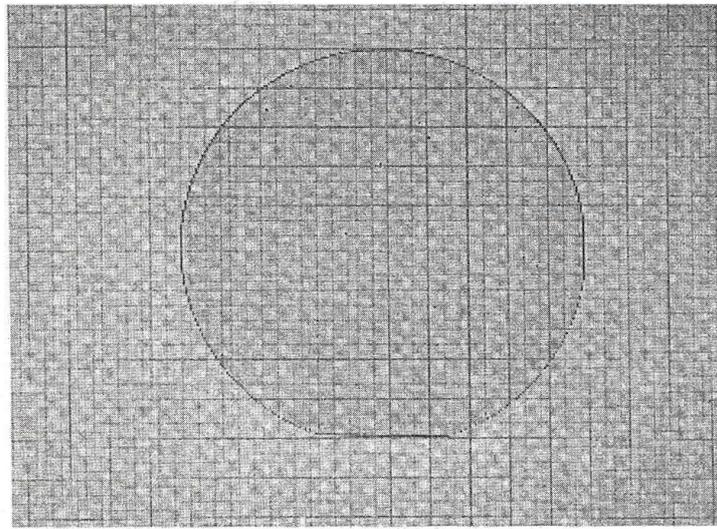
<76> (응용)

<77> 본 발명에 의해 얻어지는 질화물 반도체 재료는 다양한 분야에 이용할 수 있다. 예를 들어, 질화물 반도체 디바이스용의 기관으로서 유용하고, 본 발명의 질화물 반도체 재료 상에 제 3층 균으로서 반도체층을 형성하여 질화물 반도체 디바이스를 제공할 수 있다. 구체적으로, 발광 소자, 수광 소자, 광 커플러, 열전 변환 소자, 태양 전지 소자, 광 센서, 스위칭 소자, 인버터, 지연 소자, 논리 회로, 정류 소자, 발진 소자, 전류 증폭 소자, 전압 제어 소자, 전류에 대한 저항, 전하에 대한 캐패시터, 전류에 대한 인덕턴스, 초음파 전파 소자 또는 광음파 상호 작용 발현 소자 중 어느 기능을 갖는 층, 또는 이들을 집적화한 기능을 갖는 층을 제 2층 균과 제 1층 균 상에 형성할 수 있다.

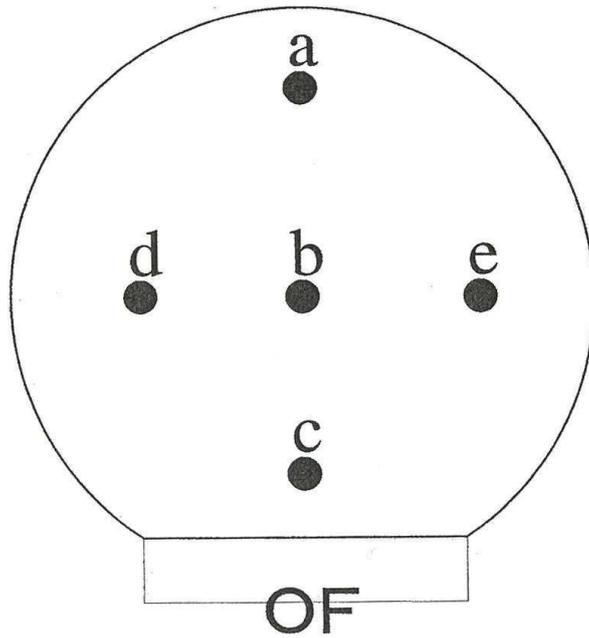
<78> 이러한 제 3층 균으로서의 반도체층을 형성한 후, 추가로 그 위에 제 4층 균으로서 광 추출 향상 등을 목적으로 한 층을 형성할 수도 있다. 또, 상술한 것과 같은 발광이나 수광 소자를 조립하는 경우에 소자 자체를 성장 방향과는 반대로 조립하는 경우가 있다(예를 들어, 플립 칩 등). 그 때, 소자의 토대로서 필요한 두꺼운 층 균으로서, 본 발명의 질화물 반도체 재료를 사용할 수도 있다. 또한, 본 발명의 질화물 반도체 재료를 기관으로 사용할 수 있는데, 예를 들어 사파이어 기관으로부터 레이저 박리법 등으로 제 1 질화물 반도체층을 박리하고, 박리한 질화물 반도체층을 각종 기관으로서 사용할 수 있다. 지금까지 기술한 형태는 물론이고, 그 이외에도 여러가지 형태로 응용할 수 있다.

도면

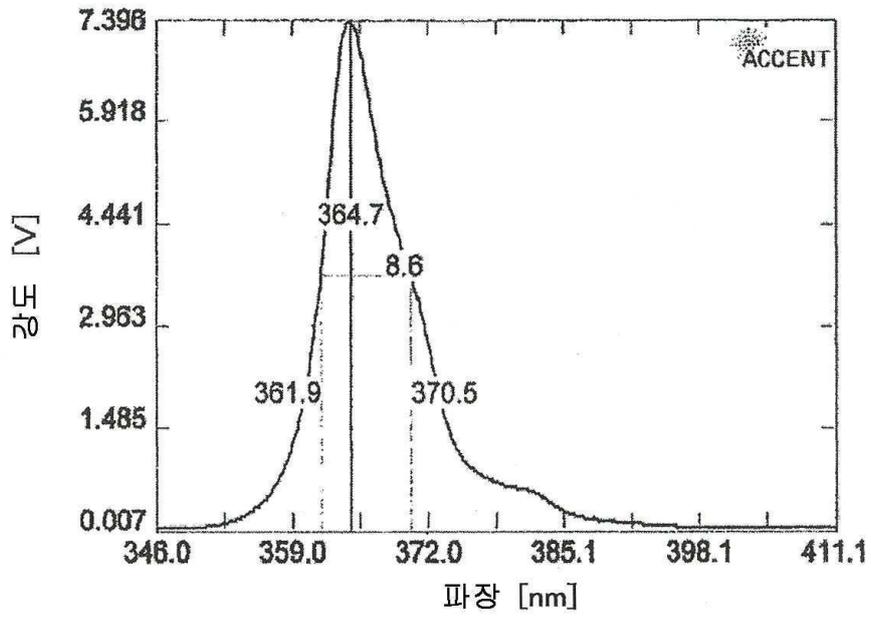
도면1



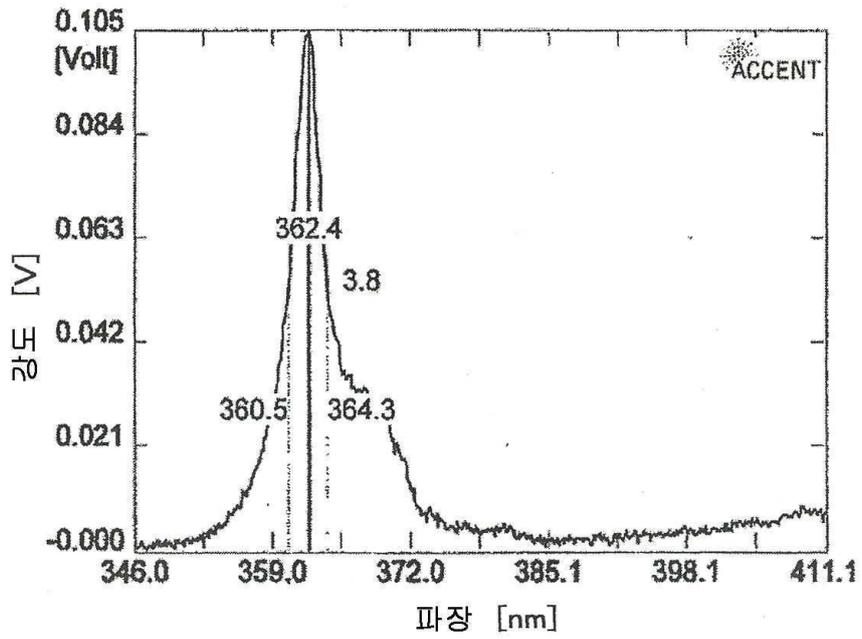
도면2



도면3

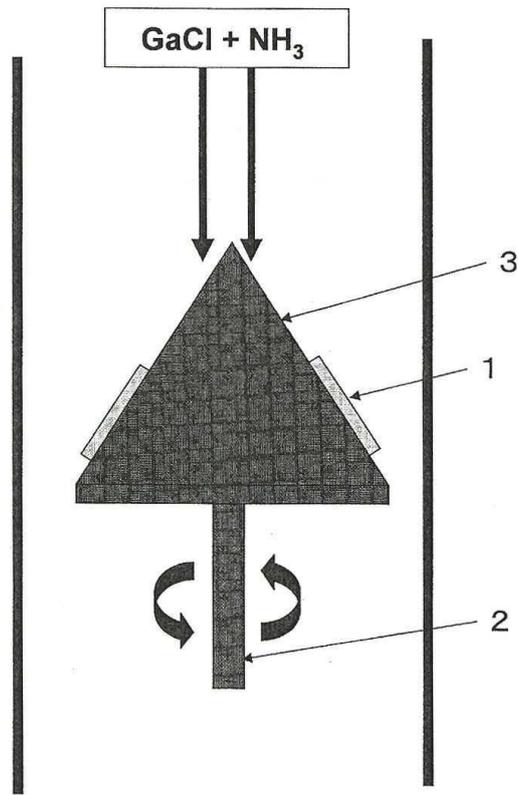


(a)



(b)

도면4



도면5

