

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年12月21日(21.12.2023)



(10) 国際公開番号

WO 2023/243169 A1

(51) 国際特許分類:

H02M 7/48 (2007.01)

(21) 国際出願番号:

PCT/JP2023/010455

(22) 国際出願日:

2023年3月16日(16.03.2023)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2022-096835 2022年6月15日(15.06.2022) JP

(71) 出願人: 日立 A s t e m o 株式会社(HITACHI
ASTEMO, LTD.) [JP/JP]; 〒3128503 茨城県ひ
たちなか市高場 2 5 2 0 番地 Ibaraki (JP).

(72) 発明者: 荒 木 隆 宏 (ARAKI, Takahiro);
〒1008280 東京都千代田区丸の内一丁目 6 番 6
号 株式会社日立製作所内 Tokyo (JP). 徳山 健
(TOKUYAMA, Takeshi); 〒1008280 東京都千代

田区丸の内一丁目 6 番 6 号 株式会社日立製作所
内 Tokyo (JP). 青柳 滋久(AOYAGI, Shigehisa);
〒3128503 茨城県ひたちなか市高場 2 5 2 0 番
地 日立 A s t e m o 株式会社内 Ibaraki (JP).
宮崎 英樹(MIYAZAKI, Hideki); 〒3128503 茨
城県ひたちなか市高場 2 5 2 0 番地 日立 A
s t e m o 株式会社内 Ibaraki (JP).

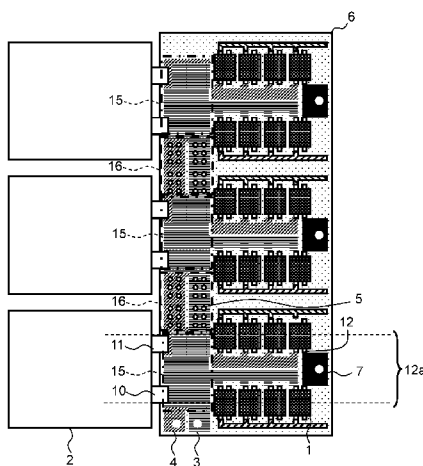
(74) 代理人: 弁理士法人サンネクト国際特許
事務所(SUNNEXT INTERNATIONAL PATENT
OFFICE); 〒1400002 東京都品川区東品川二丁
目 3 番 1 2 号 シーフォートスクエア センタ
ービルディング 1 6 階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH,

(54) Title: POWER CONVERSION DEVICE

(54) 発明の名称: 電力変換装置

図 3



(57) Abstract: This power conversion device comprises a plurality of circuit bodies, a wiring board, and a smoothing capacitor, wherein: the wiring board has a plurality of stacked wiring parts to which the plurality of circuit bodies and the plurality of smoothing capacitors are respectively connected; and inter-phase wiring parts respectively formed between the plurality of stacked wiring parts; in the stacked wiring parts, positive electrode wires and negative electrode wires are stacked to overlap each other; in the inter-phase wiring parts, a plurality of the positive electrode wires and a plurality of the negative electrode wires are stacked to be separated from each other on a plane of the wiring board; and the inter-phase wiring parts have a via passing therethrough in the thickness direction of the wiring board.

(57) 要約: 電力変換装置は、複数の回路体と、配線基板と、平滑キャパシタと、を備え、前記配線基板は、複数の前記回路体および複数の前記平滑キャパシタがそれぞれ接続される複数の積層配線部と、複数の前記積層配線部の間にそれぞれ形成される相間配線部とを有し、前記積層配線部において、前記正極配線と前記負極配線は互いに重なって積層し、前記相間配線部において、複数の前記正極配線と複数の前記負極配線は前記配線基板の平面においてそれぞれ分かれて積層し、前記相間配線部は、前記配線基板の厚さ方向に貫通するビアを有する。

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本発明は、電力変換装置に関する。

背景技術

[0002] 自動車に用いられるインバータは、通電電流を流すためのプリント基板を用いて主回路が構築されることで、ハイブリッド自動車や電気自動車の性能に対応しつつ、生産性向上と低インダクタンス化を両立する要求に応える必要がある。

[0003] 下記の特許文献1では、各パワーモジュールと各キャパシタを接続する正極配線と負極導体が積層され、インダクタンスの低減を実現した構成が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特許第5830480号公報

発明の概要

発明が解決しようとする課題

[0005] 特許文献1では、正極配線と負極配線が全ての領域で積層され、それぞれの配線が混在するような構成であったが、このような構成では、放熱用ビアを設けた際に各配線の分断箇所が多くなり断面積が減少することで、電気抵抗が増大する課題が発生する。これにより、配線温度を低減しにくくなり、冷却性能の向上が必要になる。これを鑑みて、本発明では、基板の大電流化と低インダクタンス化を両立しつつ、放熱性を向上させた電力変換装置を提供することを目的とする。

課題を解決するための手段

[0006] 電力変換装置は、複数のパワー半導体素子をそれぞれ有する複数の回路体と、前記回路体に電氣的に接続され、厚さ方向に複数の正極配線および負極

配線がそれぞれ積層されて設けられる配線基板と、複数の前記回路体にそれぞれ対応して設けられる複数の平滑キャパシタと、を備え、前記配線基板は、複数の前記回路体および複数の前記平滑キャパシタがそれぞれ接続される複数の積層配線部と、複数の前記積層配線部の間にそれぞれ形成される相間配線部とを有し、前記積層配線部において、前記正極配線と前記負極配線は互いに重なって積層し、前記相間配線部において、複数の前記正極配線と複数の前記負極配線は前記配線基板の平面においてそれぞれ分かれて積層し、前記相間配線部は、前記配線基板の厚さ方向に貫通するビアを有する。

発明の効果

[0007] 本発明によれば、基板の大電流化と低インダクタンス化を両立しつつ、放熱性を向上させた電力変換装置を提供できる。

図面の簡単な説明

[0008] [図1]電力変換装置における複数の回路体を示す電気回路図

[図2]本発明の第一実施形態に係る、電力変換装置の基板全体図

[図3]本発明の第一実施形態に係る、積層配線部、相間配線部、主回路端子の配置領域を示す図

[図4]図2のA-A'断面であり、積層配線部を示す図

[図5]図2のB-B'断面であり、相間配線部を示す図

[図6]図4の変形例（第1変形例）

[図7]図5の積層配線部に冷却器を配置した断面図

[図8]基板における積層配線部と相間配線部の関係を示す断面斜視図

[図9]図2の変形例（第2変形例）

[0009] 以下、図面を参照して本発明の実施形態を説明する。以下の記載および図面は、本発明を説明するための例示であって、説明の明確化のため、適宜、省略および簡略化がなされている。本発明は、他の種々の形態でも実施する事が可能である。特に限定しない限り、各構成要素は単数でも複数でも構わない。

[0010] 図面において示す各構成要素の位置、大きさ、形状、範囲などは、発明の

理解を容易にするため、実際の位置、大きさ、形状、範囲などを表していない場合がある。このため、本発明は、必ずしも、図面に開示された位置、大きさ、形状、範囲などに限定されない。

[0011] (本発明の一実施形態と全体構成)

(図1)

電力変換回路を構成する複数の回路体1は、それぞれIGBT (Insulated Gate Bipolar Transistor) やMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) などの半導体素子によって構成される。直列接続された2つの回路体1と1つのキャパシタ2が対になることでそれぞれ1相分の回路になり、3相の電力変換回路を構成している。それぞれの回路は、正極配線3および負極配線4と接続されている。

[0012] 回路体1は、主回路用高圧側端子(IGBTであればコレクタ端子、MOSFETであればドレイン端子)と、主回路用低圧側端子(IGBTであればエミッタ端子、MOSFETであればソース端子)と、制御用端子(ゲート端子)の3つの端子を有している。

[0013] (図2)

電力変換装置100は、複数のパワー半導体素子をそれぞれ有する複数の回路体1と、回路体1に電氣的に接続され、厚さ方向に複数の正極配線3および負極配線4がそれぞれ積層されて設けられる配線基板6(以下基板6)と、複数の回路体1にそれぞれ対応して設けられる複数の平滑キャパシタ2と、を備えている。正極配線3および負極配線4は、基板6の厚さ方向(図2の紙面手前-奥方向)に互いに積層され、かつ各相のキャパシタ2と回路体1を接続する(詳細は図4~図8で後述)。なお、図2は、回路体1を4つずつ並列配置し、8つの回路体1を1相の回路として、3相分を基板6上に備えた構成例を示している。このように、所望の出力電流値に応じて、回路体1は多並列接続する配置にしてもよい。

[0014] 基板6は、前述したように厚さ方向に複数の導体層を有し、それぞれの導体層は樹脂層を介して積層されている。基板6の導体層には、正極配線3と

、負極配線 4 と、出力配線 7 と、信号配線 9 が形成されている。正極配線 3 および負極配線 4 には、回路体 1 やキャパシタ 2 が、はんだなどの接合材によって接続される。回路体 1 は、信号配線 9 と接続するための信号端子 8 を有している。正極配線 3 と負極配線 4 と出力配線 7 は、回路体 1 に接続される信号配線 9 よりもそれぞれが太く形成されており、接続先の負荷へ供給するための電流が他の配線よりも大きい電流であることに対応している。

[0015] 正極配線 3 および負極配線 4 は、貫通ビア 5（以下ビア 5）を有している。ビア 5 は、各相の正極配線 3 および負極配線 4 が互いに積層されていない領域に設けられる。複数の正極配線 3 または負極配線 4 は、それぞれが基板 6 の厚さ方向に貫通してビア 5 が形成されることによって、同電位の配線同士が互いに電氣的に導通されている。

[0016] 正極配線 3 は図示されていないバッテリーなどの直流電圧源の正極端子に接続され、負極配線 4 は図示されていないバッテリーなど直流電圧源の負極端子に接続される。これにより、各相の回路には直流電圧が供給される。

[0017] キャパシタ 2 は、所望の入力電圧変動量に応じて定まるキャパシタ容量を満足させるため、基板 6 に沿って並んで接続されており、また、基板 6 の正極配線 3 および負極配線 4 に接続するための端子として、正極端子 10 および負極端子 11 を有している。

[0018] キャパシタ 2 の正極端子 10 は、正極配線 3 に接続されることで、ハイサイド（上アーム）側の回路体 1 の主回路用高圧側端子に電氣的に接続される。また、正極配線 3 は、他相のキャパシタ 2 の正極端子 10 および他相のハイサイド側の回路体 1 の主回路用高圧側端子に接続される。キャパシタ 2 の負極端子 11 は、負極配線 4 に接続されることで、ローサイド（下アーム）側の回路体 1 の主回路低圧側端子に接続される。負極配線 4 は、他相のキャパシタ 2 の負極端子 11 および他相のローサイド側回路体 1 の主回路用低圧側端子 12 に接続される。ハイサイド側の回路体 1 の主回路低圧側端子は、各相の出力配線 7 によってローサイド側の回路体 1 の主回路高圧側端子に接続される。各相の出力配線 7 は、図示されていないモータなどの負荷に接続

される。

[0019] 回路体 1 の制御用端子は図示されていない制御回路に接続され、マイコンなど上位の制御装置より入力される信号に基づいてオンまたはオフされることにより、モータなどの負荷へ交流の電圧を出力する。

[0020] (図 3)

基板 6 は、複数の回路体 1 および複数の平滑キャパシタ 2 がそれぞれ接続される複数の積層配線部 15 と、複数の積層配線部 15 の間にそれぞれ形成される相間配線部 16 とを有している。積層配線部 15 において、正極配線 3 と負極配線 4 は互いに重なって積層しているが、相間配線部 16 においては、複数の正極配線 3 と複数の負極配線 4 は基板 6 の平面においてそれぞれ分かれ、かつ並行に配線されてそれぞれ積層している。つまり、相間配線部 16 は、正極配線 3 と負極配線 4 は基板 6 の厚さ方向に互いに積層されていない領域である。

[0021] また、相間配線部 16 は、基板 6 の厚さ方向に貫通するビア 5 を有しているが、積層配線部 15 はビア 5 を有していない。相間配線部 16 は、ビア 5 を有していることで放熱性を向上させている。一方で、積層配線部 15 はビア 5 を有していないことで、正極配線 3 および負極配線 4 が貫通ビア 5 で分断されないような構造になっているため、正極配線 3 および負極配線 4 の配線断面積の低下を抑制でき、インダクタンスを低減している。

[0022] 複数の回路体 1 は、基板 6 上に主回路端子 12 を有している。この主回路端子 12 は、平滑キャパシタ 2 の正極端子 10 と負極端子 11 との間の距離で定義される 1 辺に対して垂直の領域 12a 内に配置される。このように主回路端子 12 を配置することで、キャパシタ 2 と回路体 1 を接続する積層配線の配線長を短縮することができるため、積層配線部 15 の配線インダクタンスが低減され、回路体 1 をより高速にスイッチング制御させることが可能となる。また、回路体 1 で発生するスイッチング損失が低減され、かつ回路体 1 およびインバータ 100 全体を小型化できる。

[0023] 以上説明した構成により、基板 6 の低インダクタンス化と大電流化（出力

向上)の両立を維持しつつ放熱性を向上させることを実現している。

[0024] (図4、図5)

図4に示すように、積層配線部15では、例えば基板6の導体層が4層の場合、基板6の上面から1層目と3層目が正極配線3、2層目と4層目が負極配線4となる。このように、積層配線部15は、正極配線3と負極配線4が互いに重なって積層している領域である。一方で、図5に示すように、相間配線部16は、積層配線部15同士の間設けられる領域であり、正極配線3と負極配線4は重ならずそれぞれの配線同士で積層している。また、相間配線部16は、基板6の厚さ方向に設けられているビア5により、正極配線3と負極配線4それぞれ同電位の配線同士を、基板6の上から下まで互いに電氣的に接続している。

[0025] 相間配線部16のビア5は、正極配線3および負極配線4にそれぞれ2つ以上設けられている。また、ビア5は、相間配線部16において、積層配線部15と相間配線部16の配列方向に対して垂直な中心線6aよりも、相間配線部16に隣接する積層配線部15に近い位置にそれぞれ設けられる。これにより、少ないビア5が設けられるだけであっても、効率的に基板6の配線温度を低減できる。また、ビア5が設けられておらず、配線の冷却が難しい積層配線部15に対しては、相間配線部16において積層配線部15の近傍にビア5を配置することで、積層配線部15の配線温度を低減している。

[0026] (第1変形例)

(図6)

積層配線部15は、ブラインドビア5aを用いて各配線を積層させることができる。つまり、基板6の上面から1層目と2層目を正極配線3、3層目と4層目を負極配線4として、それぞれ同電位の配線をブラインドビア5aで接続する構成にすることで、正極配線3および負極配線4の断面積を低下させずに、正極配線3と負極配線4をそれぞれ積層することができる。

[0027] (図7)

基板6の一方の面には、複数の回路体1を冷却する冷却器14が配置され

る。冷却器 1 4 と基板 6 の間には、絶縁性の放熱部材 1 3 が設けられる。放熱部材 1 3 は、基板 6 の段差や反りに追従して密着性を向上させる部材であるため、低硬度の樹脂などが用いられる。また、冷却器 1 4 は、アルミなど熱伝導率の高い材料により構築される。これにより、正極配線 3 および負極配線 4 へ電流を流した際に生じる熱は、相間配線部 1 6 のビア 5 を介して基板 6 から放熱部材 1 3 を介して冷却器 1 4 へと放熱されるため、基板 6 の配線温度を低減できる。

[0028] (図 8)

積層配線部 1 5 では、基板 6 の厚さ方向に対して、複数の正極配線 3 と負極配線 4 が互いに重なり合うことでそれぞれの配線が積層している。一方で、相間配線部 1 6 では、基板 6 の厚さ方向に対して、複数の正極配線 3 と負極配線 4 は重ならず、それぞれの配線同士で積層されており、正極配線 3 と負極配線 4 は、基板 6 の平面において互いに並行するように配置される。また、相間配線部 1 6 では、正極配線 3 と負極配線 4 それぞれに同電位の配線を接続するビア 5 が設けられている。

[0029] このような構成により、従来で正極配線 3 と負極配線 4 が混在している基板 6 に対してビア 5 を設けなければならないことにより、ビア 5 の分だけ正極配線 3 と負極配線 4 の分断が増えていた課題を解消している。また、このように、相間配線部 1 6 において、正極配線 3 と負極配線 4 が並行するように配置されることにより、正極配線 3 を流れる電流と負極配線 4 を流れる電流が左右で逆方向に対向するため、磁界が打ち消されてインダクタンスが低減される。さらに、基板 6 に沿って並んで配置されている各キャパシタ 2 (図 2、図 3 参照) 間で生じる共振電流が抑制され、電流の減少に伴い相間配線部 1 6 で発生する損失が低減される。またさらに、相間配線部 1 6 を流れる電流が積層配線部 1 5 の近傍で全層に分散されるため、配線発熱を低減することができ、放熱性が向上する。

[0030] (第 2 変形例)

(図 9)

図9は、ハイサイド側の回路体1とローサイド側の回路体1をそれぞれ一体化した構成例である。これにより、回路体1を基板6へ容易に実装でき、かつ各相の配線インダクタンスの低減と基板6の温度低減を両立できる。

[0031] 以上図1～図9で説明した本発明のインバータは三相に限らなくてもよい。

[0032] 以上説明した本発明の一実施形態によれば、以下の作用効果を奏する。

[0033] (1) 複数のパワー半導体素子をそれぞれ有する複数の回路体1と、回路体1に電氣的に接続され、厚さ方向に複数の正極配線3および負極配線4がそれぞれ積層されて設けられる配線基板6と、複数の回路体1にそれぞれ対応して設けられる複数の平滑キャパシタ2と、を備える。配線基板6は、複数の回路体1および複数の平滑キャパシタ2がそれぞれ接続される複数の積層配線部15と、複数の積層配線部15の間にそれぞれ形成される相間配線部16とを有している。積層配線部15において、正極配線3と負極配線4は互いに重なって積層し、相間配線部16において、複数の正極配線3と複数の負極配線4は配線基板6の平面においてそれぞれ分かれて積層し、相間配線部16は、配線基板6の厚さ方向に貫通するビア5を有する。このようにしたことで、基板の大電流化と低インダクタンス化を両立しつつ、放熱性を向上させた電力変換装置100を提供できる。

[0034] (2) 相間配線部16の正極配線3と負極配線4は、配線基板6の平面において互いに並行するように配置される。このようにしたことで、正極配線3を流れる電流と負極配線4を流れる電流が左右で逆方向に対向するため、磁界が打ち消されてインダクタンスが低減される。

[0035] (3) 複数の回路体1は、配線基板6上に主回路端子12を有し、主回路端子12は、平滑キャパシタ2の正極端子10と負極端子11との間の距離で定義される1辺に対して垂直の領域12a内に配置される。このようにしたことで、キャパシタ2と回路体1を接続する積層配線の配線長を短縮することができるため、積層配線部15の配線インダクタンスが低減され、回路体1をより高速にスイッチング制御させることが可能となる。また、回路体1

で発生するスイッチング損失が低減され、かつ回路体 1 およびインバータ 100 全体を小型化できる。

[0036] (4) 相間配線部 16 は、正極配線 3 および負極配線 4 にそれぞれ 2 つ以上のビア 5 を有している。ビア 5 は、積層配線部 15 と相間配線部 16 の配列方向に対して垂直な相間配線部 16 の中心線 6a よりも、相間配線部 16 に隣接する積層配線部 15 に近い位置にそれぞれ設けられる。このようにしたことで、配線の冷却が難しい積層配線部 15 に対しては、相間配線部 16 において積層配線部 15 の近傍にビア 5 を配置することで、積層配線部 15 の配線温度を低減できる。

[0037] (5) 配線基板 6 の一方の面には、複数の回路体 1 を冷却する冷却器 14 が配置され、冷却器 14 と配線基板 6 の間には、絶縁性の放熱部材 13 が設けられる。このようにしたことで、正極配線 3 および負極配線 4 へ電流を流した際に生じる熱は、相間配線部 16 のビア 5 を介して基板 6 から放熱部材 13 を介して冷却器 14 へと放熱されるため、基板 6 の配線温度を低減できる。

[0038] なお、本発明は上記の実施形態に限定されるものではなく、その要旨を逸脱しない範囲内で様々な変形や他の構成を組み合わせることができる。また本発明は、上記の実施形態で説明した全ての構成を備えるものに限定されず、その構成の一部を削除したものも含まれる。

符号の説明

- [0039] 1 回路体（パワーモジュール）
2 キャパシタ
3 正極配線
4 負極配線
5 ビア
5a ブラインドビア
6 配線基板
6a 中心線

- 7 出力配線
- 8 信号端子
- 9 信号配線
- 1 0 キャパシタ正極端子
- 1 1 キャパシタ負極端子
- 1 2 回路体主回路端子
 - 1 2 a 配置領域
- 1 3 放熱部材
- 1 4 冷却器
- 1 5 積層配線部
- 1 6 相間配線部
- 1 0 0 電力変換装置

請求の範囲

- [請求項1] 複数のパワー半導体素子をそれぞれ有する複数の回路体と、
前記回路体に電氣的に接続され、厚さ方向に複数の正極配線および負極配線がそれぞれ積層されて設けられる配線基板と、
複数の前記回路体にそれぞれ対応して設けられる複数の平滑キャパシタと、を備え、
前記配線基板は、複数の前記回路体および複数の前記平滑キャパシタがそれぞれ接続される複数の積層配線部と、複数の前記積層配線部の間にそれぞれ形成される相間配線部とを有し、
前記積層配線部において、前記正極配線と前記負極配線は互いに重なって積層し、
前記相間配線部において、複数の前記正極配線と複数の前記負極配線は前記配線基板の平面においてそれぞれ分かれて積層し、
前記相間配線部は、前記配線基板の厚さ方向に貫通するビアを有する
電力変換装置。
- [請求項2] 請求項1に記載の電力変換装置であって、
前記相間配線部の前記正極配線と前記負極配線は、前記配線基板の平面において互いに並行するように配置される
電力変換装置。
- [請求項3] 請求項1に記載の電力変換装置であって、
複数の前記回路体は、前記配線基板上に主回路端子を有し、
前記主回路端子は、前記平滑キャパシタの正極端子と負極端子との間の距離で定義される1辺に対して垂直の領域内に配置される
電力変換装置。
- [請求項4] 請求項1に記載の電力変換装置であって、
前記相間配線部は、前記正極配線および前記負極配線にそれぞれ2つ以上の前記ビアを有し、

前記ビアは、前記積層配線部と前記相間配線部の配列方向に対して垂直な前記相間配線部の中心線よりも、前記相間配線部に隣接する前記積層配線部に近い位置にそれぞれ設けられる

電力変換装置。

[請求項5]

請求項 1 に記載の電力変換装置であって、

前記配線基板の一方の面には、複数の前記回路体を冷却する冷却器が配置され、

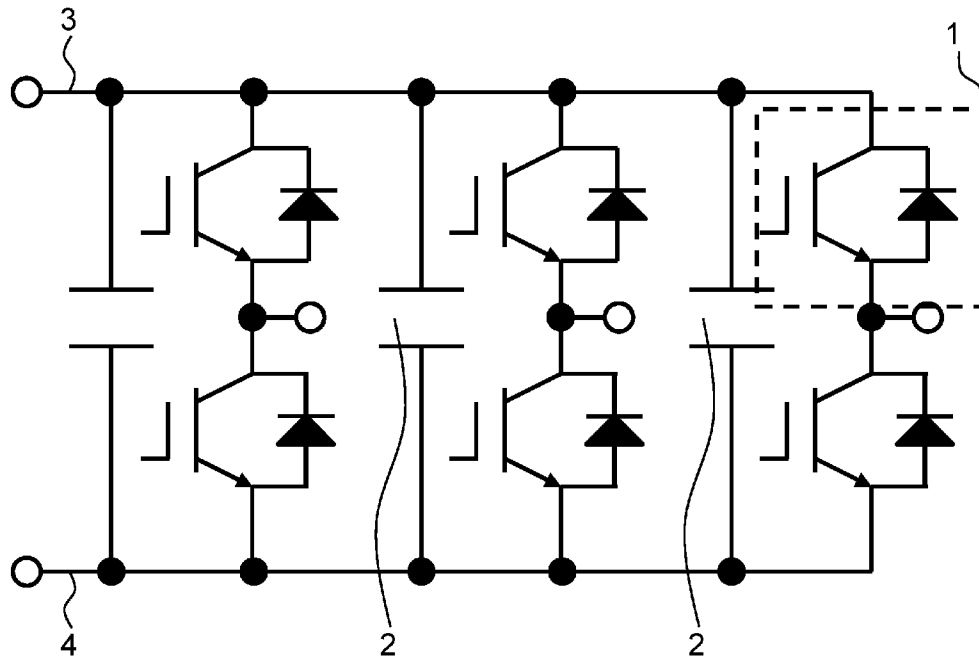
前記冷却器と前記配線基板の間には、絶縁性の放熱部材が設けられる

電力変換装置。

[図1]

図 1

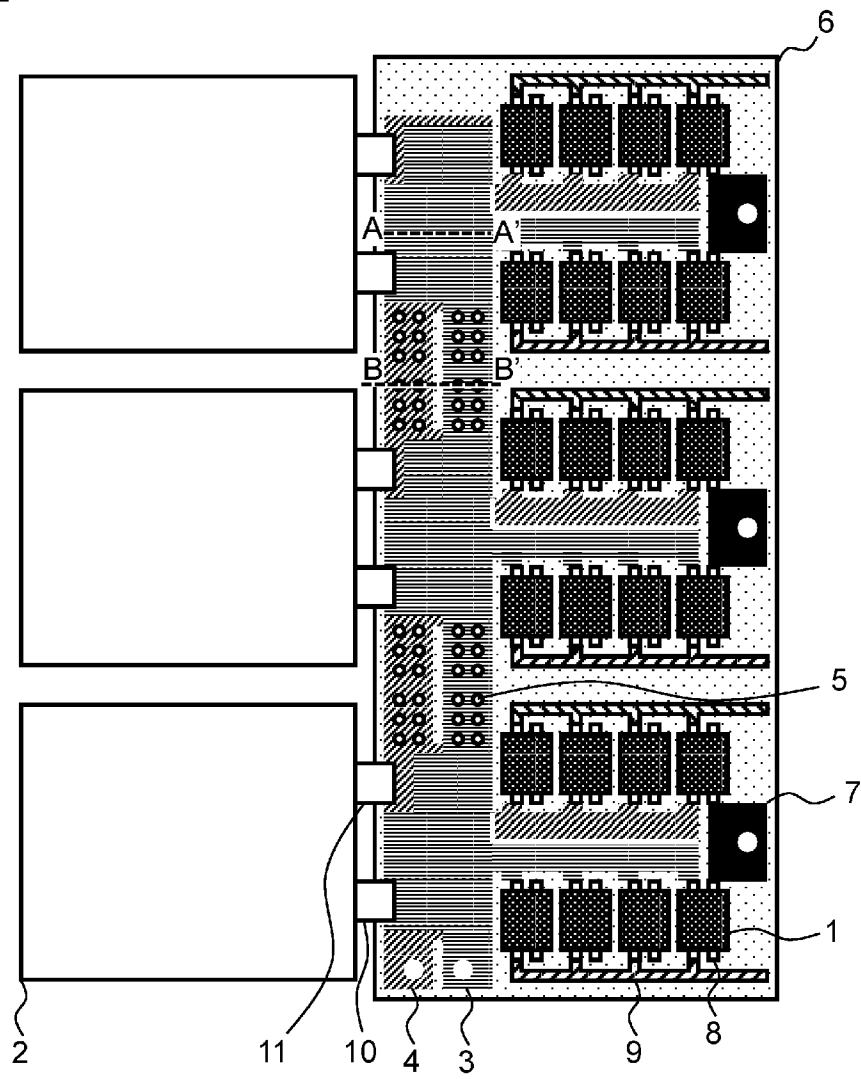
100



[図2]

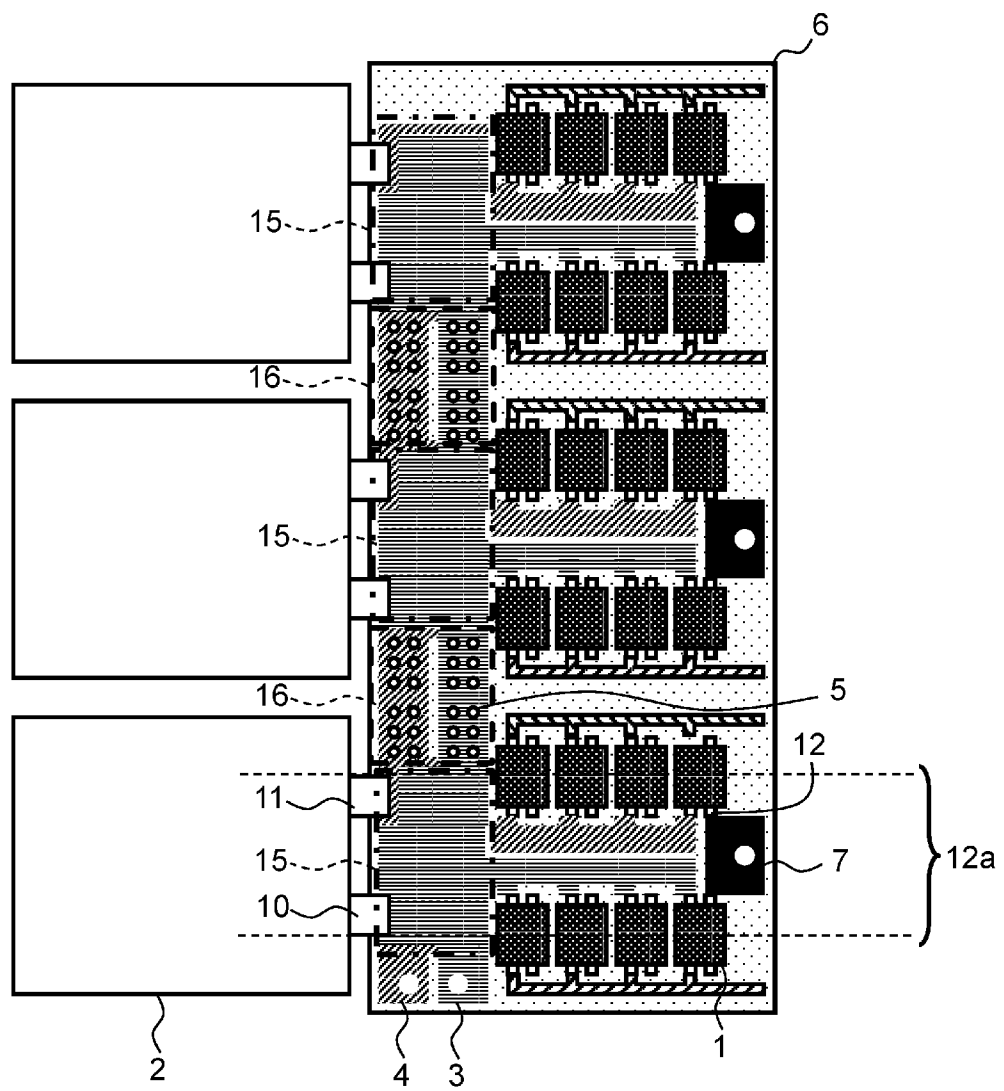
図 2

100



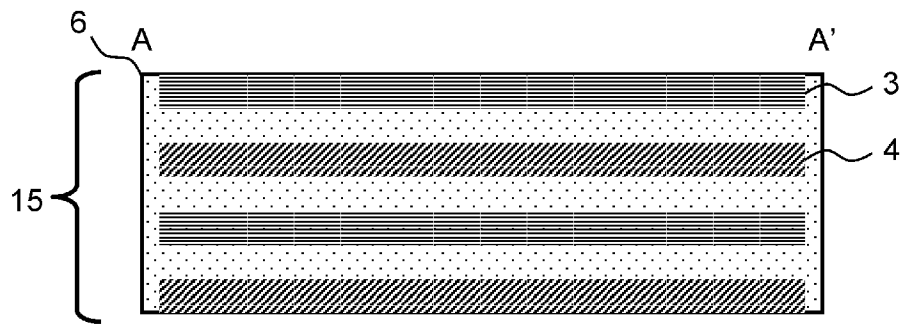
[図3]

図 3



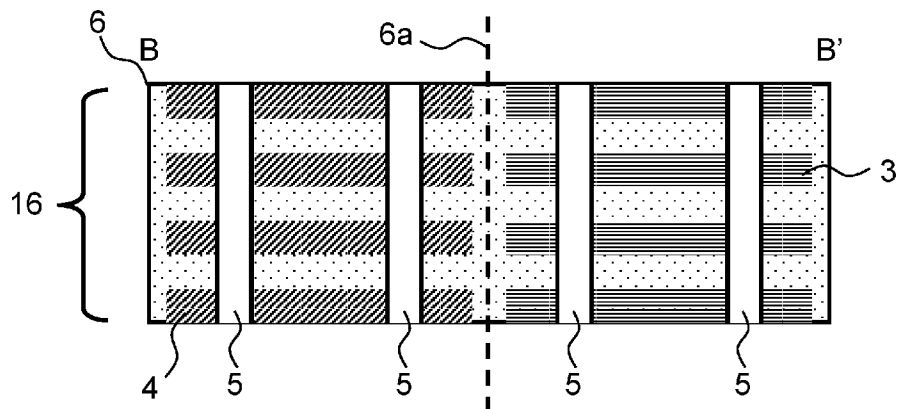
[図4]

図 4



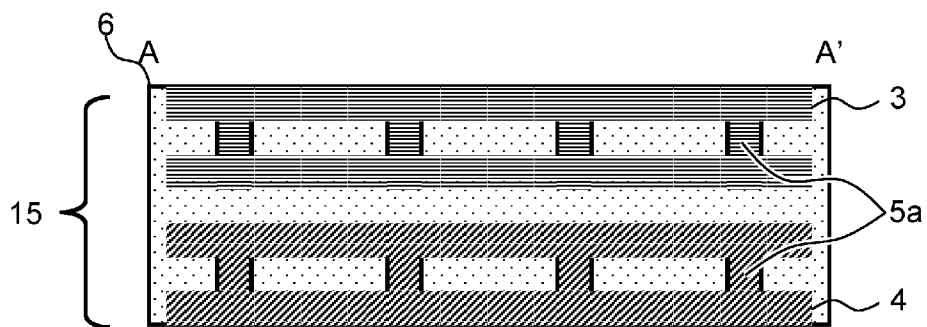
[図5]

図 5



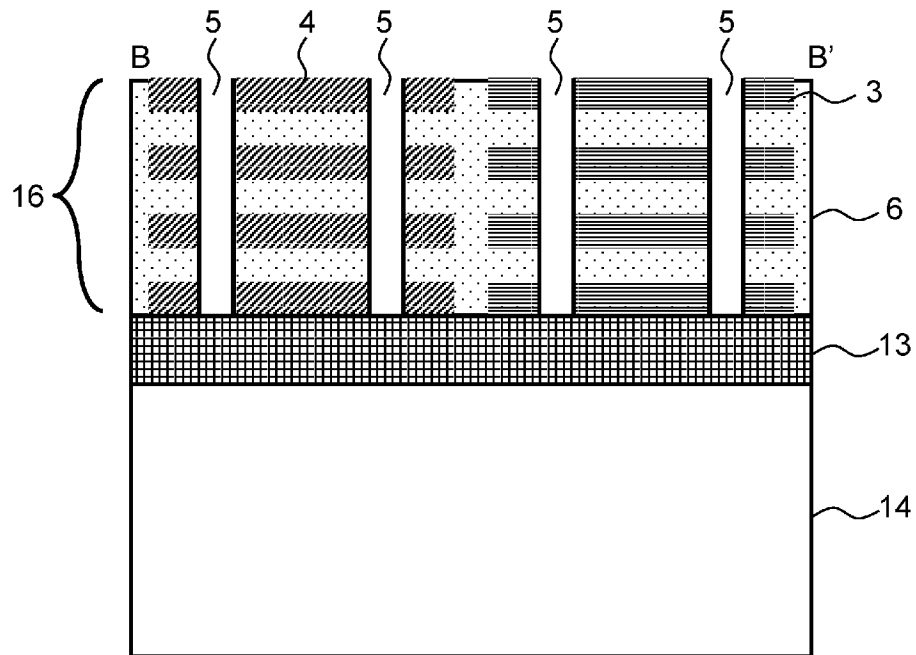
[図6]

図 6



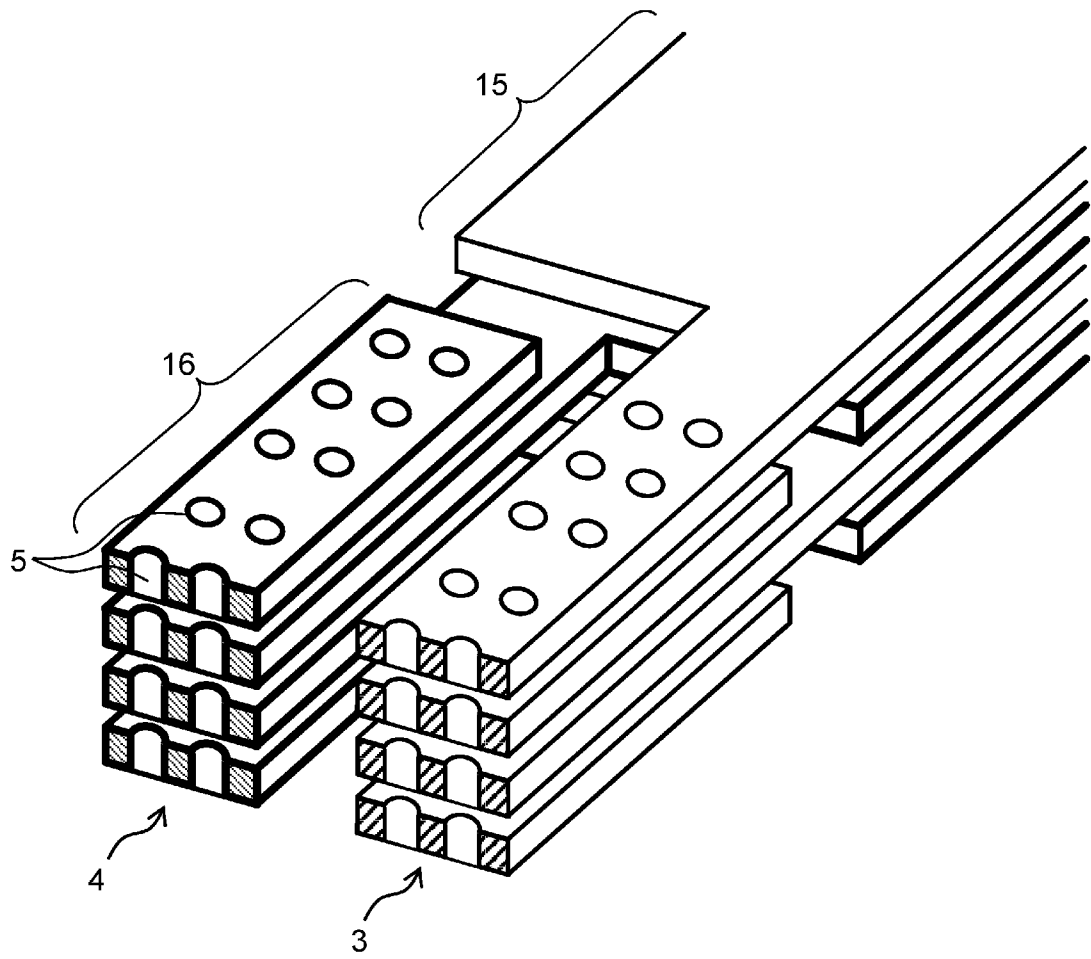
[図7]

図 7



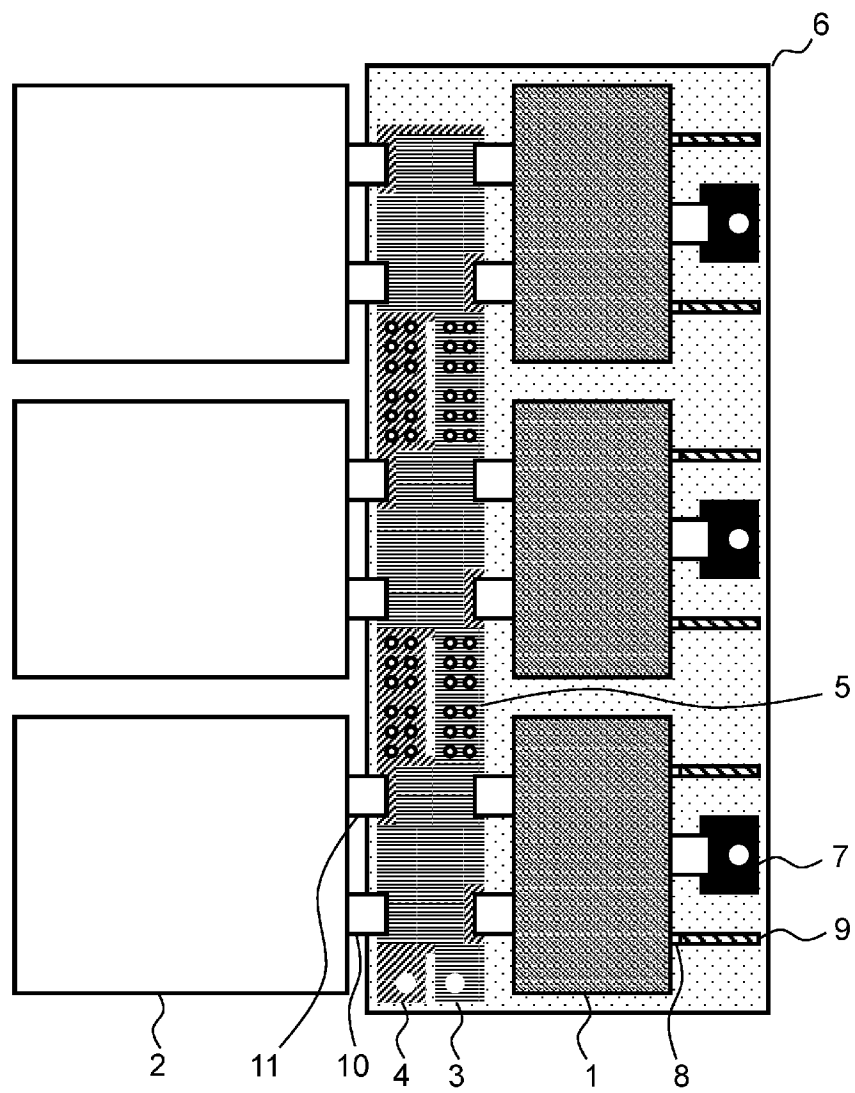
[図8]

図 8



[図9]

図 9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/010455

A. CLASSIFICATION OF SUBJECT MATTER**H02M 7/48**(2007.01)i

FI: H02M7/48 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/00-7/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2023

Registered utility model specifications of Japan 1996-2023

Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-35112 A (FUJI ELECTRIC CO., LTD.) 01 March 2021 (2021-03-01) entire text, all drawings	1-5
A	JP 2017-163774 A (NSK LTD.) 14 September 2017 (2017-09-14) entire text, all drawings	1-5
A	JP 2000-102253 A (HITACHI, LTD.) 07 April 2000 (2000-04-07) entire text, all drawings	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

26 May 2023

Date of mailing of the international search report

06 June 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/010455

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2021-35112	A	01 March 2021	(Family: none)	
JP	2017-163774	A	14 September 2017	(Family: none)	
JP	2000-102253	A	07 April 2000	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 7/48(2007.01)i FI: H02M7/48 Z										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M1/00-7/98 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2023年									
日本国実用新案登録公報	1996 - 2023年									
日本国登録実用新案公報	1994 - 2023年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	JP 2021-35112 A（富士電機株式会社）01.03.2021（2021 - 03 - 01） 全文，全図	1-5								
A	JP 2017-163774 A（日本精工株式会社）14.09.2017（2017 - 09 - 14） 全文，全図	1-5								
A	JP 2000-102253 A（株式会社日立製作所）07.04.2000（2000 - 04 - 07） 全文，全図	1-5								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
<table border="0"> <tr> <td> * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 </td> <td> “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献						
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献									
国際調査を完了した日 26.05.2023		国際調査報告の発送日 06.06.2023								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 東 昌秋 5G 3139 電話番号 03-3581-1101 内線 3526								

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/010455

引用文献			公表日	パテントファミリー文献	公表日
JP	2021-35112	A	01.03.2021	(ファミリーなし)	
JP	2017-163774	A	14.09.2017	(ファミリーなし)	
JP	2000-102253	A	07.04.2000	(ファミリーなし)	