

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-143804  
(P2016-143804A)

(43) 公開日 平成28年8月8日(2016.8.8)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/28 (2006.01)	H O 1 L 21/28 3 O 1 R	4 M 1 O 4
H O 1 L 29/78 (2006.01)	H O 1 L 29/78 6 5 2 M	
C 2 2 C 21/00 (2006.01)	C 2 2 C 21/00 A	
H O 1 L 29/739 (2006.01)	H O 1 L 29/78 6 5 3 A	
C 2 2 C 21/02 (2006.01)	H O 1 L 29/78 6 5 5 A	

審査請求 未請求 請求項の数 2 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2015-19692 (P2015-19692)  
(22) 出願日 平成27年2月3日 (2015.2.3)

(71) 出願人 000003207  
トヨタ自動車株式会社  
愛知県豊田市トヨタ町1番地  
(74) 代理人 110000110  
特許業務法人快友国際特許事務所  
(72) 発明者 西脇 剛  
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内  
Fターム(参考) 4M104 AA01 BB02 BB03 EE06 EE18  
FF13 GG09 GG18 HH20

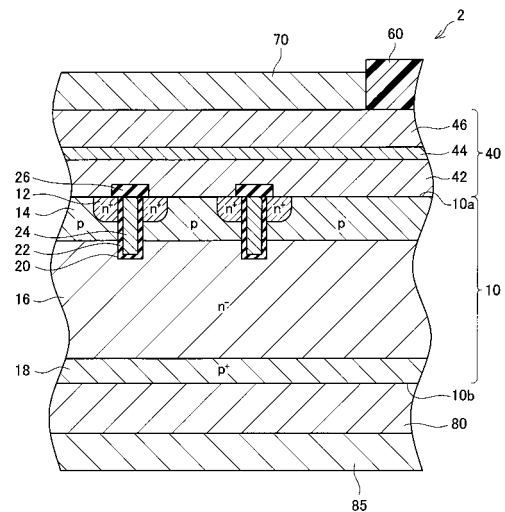
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】電極に生じたクラックが半導体基板内にまで伸展することを抑制できる構造の半導体装置を開示する。

【解決手段】半導体装置2は、半導体基板10と、半導体基板10上に形成された表面電極40を有している。表面電極40は、半導体基板10上に形成されているAlSi製の第1電極層42と、第1電極層42の表面に形成されているAl製の第2電極層44と、第2電極層44の表面に形成されているAlSi製の第3電極層46を有している。第2電極層44の強度は第3電極層46の強度よりも高い。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

半導体素子が形成されている半導体基板と、  
前記半導体基板上に形成されている電極、  
を有しており、

前記電極は、

前記半導体基板上に形成され、Alを含有する材料で形成されている第1電極層と、

前記第1電極層の表面に形成されている第2電極層と、

前記第2電極層の表面に形成され、Alを含有する材料で形成されている第3電極層、  
を有し、

10

前記第2電極層は、前記第1電極層及び前記第3電極層と異なる材料で形成されており

、前記第2電極層の強度が前記第3電極層の強度よりも高い、

半導体装置。

**【請求項 2】**

半導体素子が形成されている半導体基板と、

前記半導体基板上に形成されている電極、

を有しており、

前記電極は、

前記半導体基板上に形成され、Alを含有する材料で形成されている第1電極層と、

前記第1電極層の表面に形成されている第2電極層と、

前記第2電極層の表面に形成され、Alを含有する材料で形成されている第3電極層、  
を有し、

20

前記第2電極層は、前記第1電極層及び前記第3電極層と異なる材料で形成されており

、前記第2電極層の強度が前記第1電極層の強度よりも低い、

半導体装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

本明細書で開示する技術は、半導体装置に関する。

30

**【背景技術】****【0002】**

特許文献1には、半導体素子が形成された半導体基板上に形成する電極の強度を高めるために、AlにSiを含有させたAlSi合金製の電極を形成する技術が開示されている。

**【先行技術文献】****【特許文献】****【0003】**

【特許文献1】特開2005-347313号公報

**【発明の概要】**

40

**【発明が解決しようとする課題】****【0004】**

電極の表面には他部材（例えば、ポリイミド層、Niめっき層等）が配置される。半導体装置の動作に伴って熱が加わると、電極の表面のうち他部材と接触している部分に負荷が加わり、その部分を始点として、電極の表面から裏面に向けてクラックが生じる場合がある。特許文献1の技術では、電極にクラックが生じる場合、クラックが半導体基板内にまで伸展するおそれがある。

**【0005】**

本明細書では、電極に生じたクラックが半導体基板内にまで伸展することを抑制できる構造の半導体装置を開示する。

50

## 【課題を解決するための手段】

## 【0006】

本明細書が開示する半導体装置の一つは、半導体素子が形成されている半導体基板と、半導体基板上に形成されている電極を有している。電極は、半導体基板上に形成され、Alを含有する材料で形成されている第1電極層と、第1電極層の表面に形成されている第2電極層と、第2電極層の表面に形成され、Alを含有する材料で形成されている第3電極層を有している。第2電極層は、第1電極層及び第3電極層と異なる材料で形成されており、第2電極層の強度は第3電極層の強度よりも高い。

## 【0007】

この構成によると、半導体装置の動作に伴って熱が加わることにより、他部材と接触している電極の表面に負荷が加わり、電極の表面（即ち第3電極層）にクラックが生じた場合であっても、第2電極層の強度が第3電極層の強度よりも高いため、発生したクラックは、第3電極層内で伸展し続け、第2電極層内にまで伸展することが抑制される。クラックは、強度がより低い部分内で優先的に伸展する傾向があるためである。そのため、電極に生じたクラックが半導体基板内にまで伸展することを抑制することができる。

10

## 【0008】

「半導体基板上に形成された電極」とは、半導体基板の表面に電極が直接接続されていることと、半導体基板の表面と電極との間に別の層（例えばTi層等の導電体層）が介在していることのどちらも含む。また、「強度」とは、各電極層に作用する応力に対する強さを意味する。例えば、強度は、疲労強度によって定義することができる。疲労強度が高いほど、強度が高いと言えることができる。疲労強度は、例えば、JIS（Japanese Industrial Standard（日本工業規格）の略）に定められた試験方法（疲れ試験）によって測定することができる。また、疲労強度は、引張強度、0.2%耐力、硬さ、剪断強度等の他の機械的性質と密接な関係があることも知られており、疲労強度を明確に定めることができない材料（例えば明確な疲労限度を示さない材料）の場合は、例えば、引張強度、0.2%耐力、硬さ、剪断強度、のいずれか1つ以上を疲労強度の代替としてもよいことも知られている。これらの機械的性質も、例えば、JISに定められた試験方法（引張試験等）によって測定することができる。本明細書では、引張強度のことを「強度」の一例として説明する場合がある。

20

## 【0009】

本明細書が開示する半導体装置の他の一つは、半導体素子が形成されている半導体基板と、半導体基板上に形成されている電極を有している。電極は、半導体基板上に形成され、Alを含有する材料で形成されている第1電極層と、第1電極層の表面に形成されている第2電極層と、第2電極層の表面に形成され、Alを含有する材料で形成されている第3電極層を有している。第2電極層は、第1電極層及び第3電極層と異なる材料で形成されており、第2電極層の強度は第1電極層の強度よりも低い。

30

## 【0010】

この構成によると、電極の表面（即ち第3電極層）にクラックが生じた場合であっても、第2電極層の強度が第1電極層の強度より低いため、発生したクラックは、第3電極層から第2電極層まで伸展した後、第2電極層内で伸展し続け、第1電極層内にまで伸展することが抑制される。クラックは、強度がより低い部分内で優先的に伸展する傾向があるためである。そのため、電極に生じたクラックが半導体基板内にまで伸展することを抑制することができる。

40

## 【図面の簡単な説明】

## 【0011】

【図1】第1実施例の半導体装置2を模式的に示す断面説明図。

【図2】比較例の半導体装置102の表面電極140にクラック190が発生する様子を模式的に示す断面説明図。

【図3】第1実施例の半導体装置2の表面電極40にクラック90が発生する様子を模式的に示す断面説明図。

50

【図4】第2実施例の半導体装置202を模式的に示す断面説明図。

【図5】第2実施例の半導体装置202の表面電極240にクラック290が発生する様子を模式的に示す断面説明図。

【発明を実施するための形態】

【0012】

(第1実施例)

図1に示すように、本実施例の半導体装置2は、半導体基板10と表面電極40とポリイミド層60と表面Ni層70と裏面電極80と裏面Ni層85を有する。

【0013】

半導体基板10は、Si基板である。半導体基板10には、IGBTが形成されている。半導体基板10には、n型のエミッタ領域12、p型のボディ領域14、n型のドリフト領域16、及び、p型のコレクタ領域18が形成されている。エミッタ領域12は、半導体基板10の表面10a(図1の上側の面)に臨む範囲に形成されている。ボディ領域14は、エミッタ領域12の側方及び下側に形成されている。ドリフト領域16は、ボディ領域14の下側に形成されている。コレクタ領域18は、ドリフト領域16の下側であって、半導体基板10の裏面10b(図1の下側の面)に臨む範囲に形成されている。エミッタ領域12の表面10aに臨む範囲とボディ領域14の表面10aに臨む範囲は、表面電極40にオーミック接続している。コレクタ領域18の裏面10bに臨む範囲は、裏面電極80にオーミック接続している。

10

【0014】

また、半導体基板10の表面10aには複数本のゲートトレンチ20が形成されている。各ゲートトレンチ20の内側にはゲート絶縁膜22が形成されており、ゲート絶縁膜22の内側にはゲート電極24が形成されている。ゲート電極24の上面には層間絶縁膜26が形成されている。層間絶縁膜26により、ゲート電極24は表面電極40から電氣的に絶縁されている。ゲート電極24は、図示しない位置で、半導体基板10の表面10aに設けられているゲート電極パッド(図示しない)に電氣的に接続されている。

20

【0015】

表面電極40は、半導体基板10の表面10aに形成されている。表面電極40は、IGBTのエミッタ領域12とボディ領域14に接続されるエミッタ電極である。表面電極40は、第1電極層42、第2電極層44、及び、第3電極層46を有する。

30

【0016】

第1電極層42は、半導体基板10の表面10aに形成されている。第1電極層42は、AlにSiが加えられたAlSi合金製の電極層である。第1電極層42のSi濃度は、例えば、1.0~3.0%である。第1電極層42の厚さは、例えば1.0~10 $\mu$ mである。第1電極層42の引張強度は、例えば、108N/mm<sup>2</sup>である。以下、本実施例では、「強度」の基準として引張強度を採用する場合を例として説明する。

【0017】

第2電極層44は、第1電極層42の表面に形成されている。第2電極層44は、AlにCuが加えられたAlCu合金製の電極層である。第2電極層44のCu濃度は、例えば、0.5~3.0%である。第2電極層44の厚さは、例えば、0.1~1.0 $\mu$ mである。第2電極層44の引張強度は、例えば、490N/mm<sup>2</sup>であり、第1電極層42の引張強度よりも高い。

40

【0018】

第3電極層46は、第2電極層44の表面に形成されている。第3電極層46は、第1電極層42と同様のAlSi合金製の電極層である。第3電極層46の厚さも、第1電極層42と同様に、例えば1.0~10 $\mu$ mである。また、第3電極層46の引張強度も、第1電極層42の引張強度と同様に、例えば108N/mm<sup>2</sup>である。即ち、上記の第2電極層44の引張強度は、第3電極層46の引張強度よりも高い。

【0019】

ポリイミド層60は、表面電極40(即ち、第3電極層46)の表面の一部に形成され

50

ている絶縁層である。

【0020】

表面Ni層70は、表面電極40（即ち、第3電極層46）の表面のうち、ポリイミド層60が形成されていない範囲に形成されているNiめっき層である。

【0021】

裏面電極80は、半導体基板10の裏面10b全面に形成されている。裏面電極80は、IGBTのコレクタ領域18に接続されるコレクタ電極である。裏面電極80は、上記の第1電極層42と同様のAlSi合金製の電極である。

【0022】

裏面Ni層85は、裏面電極80の裏面全面に形成されているNiめっき層である。

【0023】

半導体装置2を使用する際には、表面Ni層70の表面にはんだを介してスペーサ材を接続し、そのスペーサ材の表面にはんだを介してリードフレームを接続する。また、裏面Ni層85の裏面にも、はんだを介してリードフレームを接続する。また、ゲート電極24と電氣的に接続されているゲート電極パッド（図示しない）にはワイヤを接続する。

【0024】

本実施例の半導体装置2の作用効果を十分に説明するために、図2を参照して、比較例である従来半導体装置102について説明する。図2では、本実施例の半導体装置2（図1参照）と同様の構成を備える要素は、図1と同様の符号で示している。従来半導体装置102は、表面電極140の構成が本実施例の半導体装置2とは異なる。表面電極140は、AlSi合金製の電極である。表面電極140は、本実施例の表面電極40のように、3つの電極層を有していない。即ち、表面電極140は、どの部分もほぼ同じ引張強度を有する。

【0025】

半導体装置102の動作に伴って熱が加わると、ポリイミド層60及び表面Ni層70と接触している表面電極140の表面部分（特に、ポリイミド層60と表面Ni層70と表面電極140の三者が接触する部分）に負荷が加わり、表面電極140の表面から裏面に向けてクラック190が生じる場合がある。表面電極140は、どの部分もほぼ同じ引張強度を有するため、クラック190は、表面電極140の裏面に向けて伸展し、半導体基板10内にまで達するおそれがある。

【0026】

これに対し、上記の通り、本実施例の半導体装置2では、表面電極40は、第1電極層42、第2電極層44、及び、第3電極層46を有している。そのため、仮に、第3電極層46の表面部分に負荷が加わり、図3に示すように第3電極層46にクラック90が生じた場合であっても、第2電極層44の引張強度は第3電極層46の強度よりも高いため、発生したクラック90は、第3電極層46内で伸展し続け、第2電極層44内にまで伸展しない。クラック90は、引張強度がより低い部分内で優先的に伸展する傾向があるためである。従って、本実施例では、表面電極40に生じたクラック90が半導体基板10内にまで伸展することを抑制することができる。

【0027】

（第2実施例）

図4を参照して、本実施例の半導体装置202について、第1実施例と異なる点を中心に説明する。図4でも、第1実施例の半導体装置2（図1参照）と同様の構成を備える要素は、図1と同様の符号で示している。本実施例の表面電極240も、第1電極層242、第2電極層244、及び、第3電極層246を有している。第1電極層242、第3電極層246は、第1実施例の第1電極層42、第3電極層46と同様の構成を有するため、詳しい説明は省略する。

【0028】

本実施例の第2電極層244も、第1電極層242と第3電極層246の間に形成された電極層である点で、第1実施例の第2電極層44と共通する。ただし、本実施例の第2

10

20

30

40

50

電極層 244 は、不純物が加えられていない Al 製の電極層である。第 2 電極層 244 の厚さは、例えば、 $0.1 \sim 1.0 \mu\text{m}$  である。第 2 電極層 244 の引張強度は、例えば、 $68 \text{ N/mm}^2$  であり、第 1 電極層 242、第 3 電極層 246 の引張強度よりも低い。

【0029】

本実施例の半導体装置 202 でも、表面電極 240 は、第 1 電極層 242、第 2 電極層 244、及び、第 3 電極層 246 を有している。そのため、仮に、第 3 電極層 246 の表面部分に負荷が加わり、図 5 に示すように第 3 電極層 246 にクラック 290 が生じた場合であっても、第 2 電極層 244 の引張強度は第 1 電極層 242 の引張強度よりも低いため、発生したクラック 290 は、第 3 電極層 246 から第 2 電極層 244 まで伸展した後、第 2 電極層 244 内で伸展し続け、第 1 電極層 242 内にまで伸展することが抑制される。クラック 290 は、引張強度がより低い部分に優先的に伸展する傾向があるためである。従って、本実施例でも、表面電極 240 に生じたクラック 290 が半導体基板 10 内にまで伸展することを抑制することができる。

10

【0030】

以上、本明細書に開示の技術の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。例えば、以下の変形例を採用してもよい。

【0031】

(変形例 1) 上記の第 1 実施例では、第 2 電極層 44 は、AlCu 製の電極層である。しかしながら、第 2 電極層 44 は、第 3 電極層 46 よりも引張強度が高い金属であれば、AlCu に限られず、どのような金属によって形成されていてもよい。例えば、第 3 電極層 46 が AlSi 製の電極層である場合、第 2 電極層 44 は、AlTi、Ti、Ta、W、Mo、Fe、Cr のいずれかによって形成されていてもよい。AlTi、Ti、Ta、W、Mo、Fe、Cr は、いずれも、AlSi よりも引張強度が高い。

20

【0032】

(変形例 2) 上記の第 1 実施例では、第 1 電極層 42 と第 3 電極層 46 は、ともに AlSi 製の電極層である。しかしながら、第 2 電極層 44 の引張強度が、第 3 電極層 46 の引張強度よりも高く、かつ、第 1 電極層 42 と第 3 電極層 46 がともに Al を含む材料であれば、第 1 電極層 42 と第 3 電極層 46 は、AlSi 以外の材料 (例えば、Al、AlCu、AlTi 等) で形成されていてもよい。また、第 1 電極層 42 と第 3 電極層 46 が異なる材料で形成されていてもよい。従って、例えば、第 1 電極層 42 が AlSi 製であり、第 2 電極層 44 が AlCu 製であり、第 3 電極層 46 が Al 製であってもよい。ここで、第 1 電極層 42 が Al を含む材料で形成されている必要があるのは、Si 製の半導体基板 10 の表面 10a に接続する際に、他の材料に比べて接続が容易であるためである。また、第 3 電極層 46 が Al を含む材料で形成されている必要があるのは、第 3 電極層 46 の表面に無電解めっき法によって表面 Ni 層 70 を形成するためである。

30

【0033】

(変形例 3) 上記の第 2 実施例では、第 2 電極層 244 は、Al 製の電極層である。しかしながら、第 2 電極層 244 は、第 1 電極層 242 よりも引張強度が低い金属であれば、Al に限られず、どのような金属によって形成されていてもよい。例えば、第 1 電極層 242 が AlCu 製の電極層である場合において、第 2 電極層 244 は、AlSi、Ti、Cu のいずれかによって形成されていてもよい。AlSi、Ti、Cu は、いずれも、AlCu よりも引張強度が低い。

40

【0034】

(変形例 4) 上記の第 2 実施例では、第 1 電極層 242 と第 3 電極層 246 は、ともに AlSi 製の電極層である。しかしながら、第 2 電極層 244 の引張強度が、第 1 電極層 242 の引張強度よりも低く、かつ、第 1 電極層 42 と第 3 電極層 46 がともに Al を含む材料であれば、第 1 電極層 42 と第 3 電極層 46 は、AlSi 以外の材料 (例えば、Al、AlCu、AlTi 等) で形成されていてもよい。また、第 1 電極層 42 と第 3 電極層

50

4 6 が異なる材料で形成されていてもよい。従って、例えば、第 1 電極層 2 4 2 が A l C u 製であり、第 2 電極層 2 4 4 が A l S i であり、第 3 電極層 2 4 6 が A l 製であってもよい。A l S i は、A l C u よりも引張強度が低い。第 1 電極層 2 4 2 と第 3 電極層 2 4 6 がそれぞれ A l を含む材料で形成されている必要がある理由は、上記の通りである。

【 0 0 3 5 】

( 変形例 5 ) 上記の各実施例では、表面電極 4 0、2 4 0 は、半導体基板 1 0 の表面 1 0 a ( 即ちエミッタ領域 1 2 の表面 ) に直接接続されている。これに限られず、表面電極 4 0、2 4 0 と半導体基板 1 0 の表面 1 0 a との間に別の導電体層 ( 例えば T i 層等 ) が介在していてもよい。この変形例も「半導体基板上に形成された電極」の一例である。

【 0 0 3 6 】

( 変形例 6 ) 上記の各実施例では、「強度」の基準として引張強度を採用する場合を例として説明した。これに限られず、「強度」の基準は、各電極層に作用する応力に対する強さを表す基準であれば、引張強度に限らず、疲労強度、0 . 2 % 耐力、硬さ、剪断強度等、任意の基準を採用してもよい。例えば、第 1 実施例において、強度の基準として疲労強度を採用する場合、第 2 電極層 4 4 の疲労強度が、第 3 電極層 4 6 の疲労強度よりも高ければよい。同様に、第 2 実施例において、強度の基準として疲労強度を採用する場合、第 2 電極層 2 4 4 の疲労強度が、第 1 電極層 2 4 2 の疲労強度よりも低ければよい。

【 0 0 3 7 】

( 変形例 7 ) 上記の各実施例では、半導体基板 1 0 に I G B T が形成されている例について説明した。これに限られず、半導体基板 1 0 に他の半導体素子 ( 例えば、パワー M O S F E T 等 ) が形成されていてもよい。

【 0 0 3 8 】

本明細書又は図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書又は図面に例示した技術は複数目的を同時に達成するものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

【 符号の説明 】

【 0 0 3 9 】

2 : 半導体装置

1 0 : 半導体基板

1 2 : エミッタ領域

1 4 : ボディ領域

1 6 : ドリフト領域

1 8 : コレクタ領域

2 0 : ゲートトレンチ

2 2 : ゲート絶縁膜

2 4 : ゲート電極

2 6 : 層間絶縁膜

4 0 : 表面電極

4 2 : 第 1 電極層

4 4 : 第 2 電極層

4 6 : 第 3 電極層

6 0 : ポリイミド層

7 0 : 表面 N i 層

8 0 : 裏面電極

8 5 : 裏面 N i 層

9 0 : クラック

1 0 2 : 半導体装置

1 4 0 : 表面電極

1 9 0 : クラック

10

20

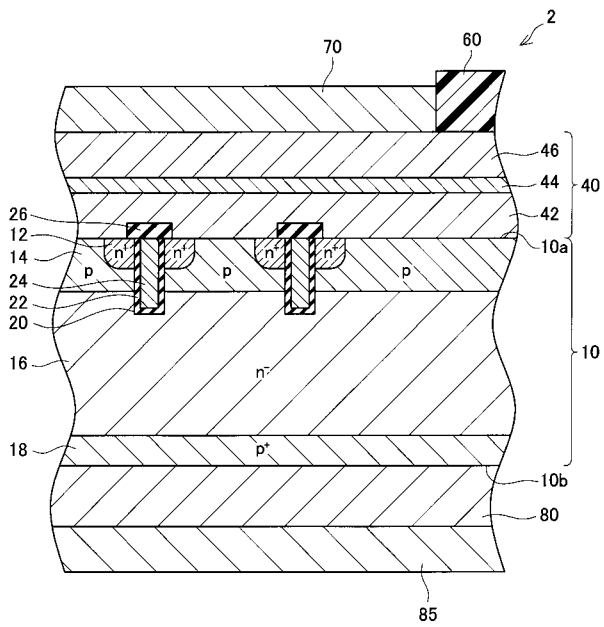
30

40

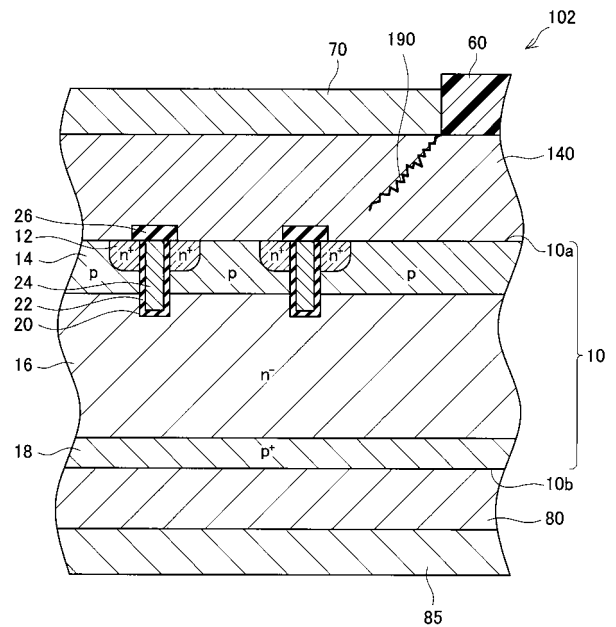
50

- 202 : 半導体装置
- 240 : 表面電極
- 242 : 第1電極層
- 244 : 第2電極層
- 246 : 第3電極層
- 290 : クラック

【図1】

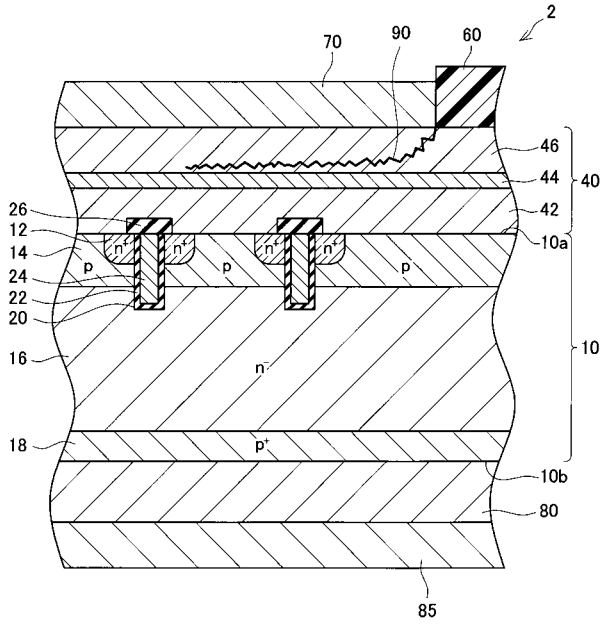


【図2】

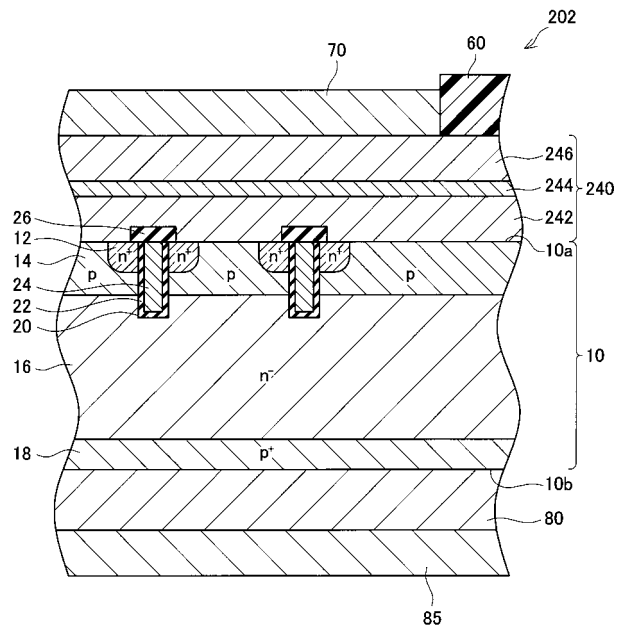




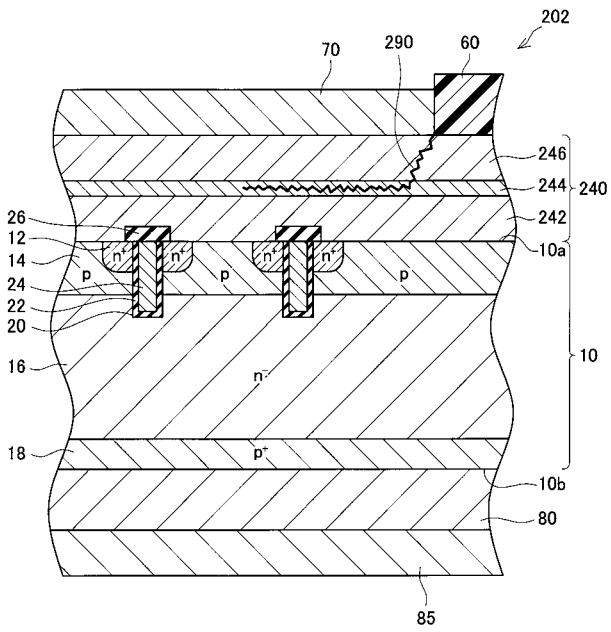
【 図 3 】



【 図 4 】



【 図 5 】



---

フロントページの続き

(51)Int.Cl.

C 2 2 C 21/12 (2006.01)

F I

C 2 2 C 21/02

C 2 2 C 21/12

テーマコード(参考)