(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년06월10일
(11) 등록번호 10-0901951
(24) 등록일자 2009년06월02일

(51) Int. Cl.
H01S 5/183 (2006.01)
(21) 출원번호 10-2002-0022262
(22) 출원일자 2002년04월23일
심사청구일자 2007년04월23일
(65) 공개번호 10-2002-0082159
(43) 공개일자 2002년10월30일
(30) 우선권주장
09/840,592 2001년04월23일 미국(US)
(56) 선행기술조사문헌
US5991326 A
US5838705 A
US6014395 A
전체 청구항 수 : 총 12 항

(73) 특허권자
아바고 테크놀로지스 파이버 아이피 (싱가포르) 피티이 리미티드
싱가포르 768923 이슌 애비뉴 7 넘버 1
(72) 발명자
뎅큉
미국캘리포니아주95148산호세주디앤코트3433
허니만존
미국캘리포니아주95409산타로사뷰먼트웨이5224
(74) 대리인
김창세

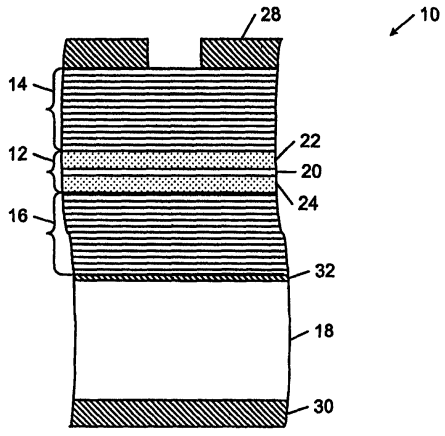
심사관 : 이용배

(54) 수직 공동 표면 방출 레이저 및 그 제조 방법

(57) 요 약

수직 공동 표면 방출 레이저(VCSEL) 및 그 제조 방법이 설명된다. VCSEL은 VCSEL 구조(40,50,60) 내부 하나 이상의 중요 위치에서 결함 형성 및 이동을 줄이거나 방지하도록 하는 특정한 기능을 수행하는 신뢰도 강화층(48,54,66)을 포함하는데, 만약 그렇지 않았다면 그 결함 형성 및 이동은 예컨대, 미러 스택에서 광 흡수를 증가시키거나 활성 영역의 전자 광 특성을 열화시킴으로써 VCSEL 성능을 열화시킬 수 있다. 특히, 신뢰도 강화층(48,54,66)은 VCSEL 구조(40,50,60) 내에서, 게터링(즉, 중요 영역에서 결함이나 불순물을 제거), 변형 밸런싱(즉, 변형을 최소화하도록 그 구조 내부의 격자 부정합을 보상), 그리고 결함 억제(즉, 성장 동안 또는 성장 이후 활동 동안 결함의 형성을 줄이는 합금 생성) 등의 기능 중 하나 이상을 수행하도록 구성된다. 확인된 결함 소스에 관련하여 적절하게 구성된 신뢰도 강화층(48,54,66)을 전략적으로 배치함으로써, 본 발명은 VCSEL 구조(40,50,60)가 VCSEL 장치의 신뢰도 및 성능을 강화하도록 변형될 수 있게 한다.

대 표 도 - 도1



특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

수직 공동 표면 방출 레이저(vertical cavity surface emitting laser : VCSEL)로서,

제 1 미러 스택(first mirror stack)(14)과,

제 2 미러 스택(16)과,

상기 제 1 미러 스택(14)과 상기 제 2 미러 스택(16) 사이에 배치되고 활성 영역(active region)(20)을 포함하는 공동 영역(cavity region)(12)과,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스(defect source)와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 위치하고 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화(defect-induced degradation)를 줄이도록 배치된 제 1 신뢰도 강화층(reliability-enhancing layer)(48, 54, 66)과,

상기 제 1 신뢰도 강화층(48,54,66)으로부터 하나 이상의 다른 층에 의하여 격리되는 제 2 신뢰도 강화층을 포함하는

수직 공동 표면 방출 레이저.

청구항 4

수직 공동 표면 방출 레이저(vertical cavity surface emitting laser : VCSEL)로서,

제 1 미러 스택(first mirror stack)(14)과,

제 2 미러 스택(16)과,

상기 제 1 미러 스택(14)과 상기 제 2 미러 스택(16) 사이에 배치되고 활성 영역(active region)(20)을 포함하는 공동 영역(cavity region)(12)과,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스(defect source)와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 위치하고 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화(defect-induced degradation)를 줄이도록 배치된 신뢰도 강화층(reliability-enhancing layer)(48, 54, 66)을 포함하되,

상기 신뢰도 강화층(48,54,66)은 인듐(indium), 붕소(boron), 인(phosphorus), 안티몬(antimony), 및 질소(nitrogen) 중 하나 이상의 원소를 포함하는

수직 공동 표면 방출 레이저.

청구항 5

수직 공동 표면 방출 레이저(vertical cavity surface emitting laser : VCSEL)로서,

제 1 미러 스택(first mirror stack)(14)과,

제 2 미러 스택(16)과,

상기 제 1 미러 스택(14)과 상기 제 2 미러 스택(16) 사이에 배치되고 활성 영역(active region)(20)을 포함하는 공동 영역(cavity region)(12)과,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스(defect source)와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 위치하고 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화(defect-induced degradation)를 줄이도록 배치된 신뢰도 강화층(reliability-enhancing layer)(48, 54, 66)을 포함하되,

상기 신뢰도 강화층(48,54,66)은 주변층(surrounding layer)에 격자 정합(lattice-matched)되는

수직 공동 표면 방출 레이저.

청구항 6

수직 공동 표면 방출 레이저(vertical cavity surface emitting laser : VCSEL)로서,

제 1 미러 스택(first mirror stack)(14)과,

제 2 미러 스택(16)과,

상기 제 1 미러 스택(14)과 상기 제 2 미러 스택(16) 사이에 배치되고 활성 영역(active region)(20)을 포함하는 공동 영역(cavity region)(12)과,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스(defect source)와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 위치하고 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화(defect-induced degradation)를 줄이도록 배치된 신뢰도 강화층(reliability-enhancing layer)(48, 54, 66)을 포함하되,

상기 신뢰도 강화층(48,54,66)이 하나 이상의 변형층(strained layer)이나 초격자(superlattice), 또는 양자 모두를 포함하는

수직 공동 표면 방출 레이저.

청구항 7

삭제

청구항 8

수직 공동 표면 방출 레이저(vertical cavity surface emitting laser : VCSEL)로서,

제 1 미러 스택(first mirror stack)(14)과,

제 2 미러 스택(16)과,

상기 제 1 미러 스택(14)과 상기 제 2 미러 스택(16) 사이에 배치되고 활성 영역(active region)(20)을 포함하는 공동 영역(cavity region)(12)과,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스(defect source)와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 위치하고 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화(defect-induced degradation)를 줄이도록 배치된 신뢰도 강화층(reliability-enhancing layer)(48, 54, 66)을 포함하되,

상기 신뢰도 강화층(48,54,66)은 상기 결함 소스에 의하여 생성되는 변형을 적어도 일부 밸런싱(balance)하도록 구성되는

수직 공동 표면 방출 레이저.

청구항 9

수직 공동 표면 방출 레이저(vertical cavity surface emitting laser : VCSEL)로서,

제 1 미러 스택(first mirror stack)(14)과,

제 2 미러 스택(16)과,

상기 제 1 미러 스택(14)과 상기 제 2 미러 스택(16) 사이에 배치되고 활성 영역(active region)(20)을 포함하는 공동 영역(cavity region)(12)과,

상기 VCSEL의 성능을 열화를 일으킬 수 있는 결함 소스(defect source)와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 위치하고 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화(defect-induced degradation)를 줄이도록 배치된 신뢰도 강화층(reliability-enhancing layer)(48, 54, 66)을 포함하되,

상기 결함 소스는 결함 이동(defect migration)을 유도하는 농도 그래디언트(concentration gradient)를 생성하고, 상기 신뢰도 강화층(48,54,66)은 상기 유도형 결함 이동을 줄이도록 구성되는

수직 공동 표면 방출 레이저.

청구항 10

삭제

청구항 11

삭제

청구항 12

수직 공동 표면 방출 레이저(VCSEL)를 제조하는 방법으로서,

제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 배치된 공동 영역(12)- 상기 공동 영역(12)은 활성 영역(active region)을 포함함 -을 형성하는 단계와,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스를 형성하는 단계와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화를 줄이도록 배치된 제 1 신뢰도 강화층(48, 54, 66)을 형성하는 단계와,

상기 제 1 신뢰도 강화층(48,54,66)으로부터 하나 이상의 다른 층에 의하여 격리되는 제 2 신뢰도 강화층을 형성하는 단계를 포함하는

수직 공동 표면 방출 레이저 제조 방법.

청구항 13

수직 공동 표면 방출 레이저(VCSEL)를 제조하는 방법으로서,

제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 배치된 공동 영역(12)- 상기 공동 영역(12)은 활성 영역(active region)을 포함함 -을 형성하는 단계와,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스를 형성하는 단계와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화를 줄이도록 배치된 신뢰도 강화층(48, 54, 66)을 형성하는 단계를 포함하되,

상기 신뢰도 강화층(48,54,66)은 인듐, 붕소, 인, 안티몬, 및 질소 중 하나 이상의 원소를 포함하는

수직 공동 표면 방출 레이저 제조 방법.

청구항 14

수직 공동 표면 방출 레이저(VCSEL)를 제조하는 방법으로서,

제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 배치된 공동 영역(12)- 상기 공동 영역(12)은 활성 영역(active region)을 포함함 -을 형성하는 단계와,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스를 형성하는 단계와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화를 줄이도록 배치된 신뢰도 강화층(48, 54, 66)을 형성하는 단계를 포함하되,

상기 신뢰도 강화층(48,54,66)은 주변층에 격자 정합되는

수직 공동 표면 방출 레이저 제조 방법.

청구항 15

수직 공동 표면 방출 레이저(VCSEL)를 제조하는 방법으로서,

제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 배치된 공동 영역(12)- 상기 공동 영역(12)은 활성 영역(active region)을 포함함 -을 형성하는 단계와,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스를 형성하는 단계와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화를 줄이도록 배치된 신뢰도 강화층(48, 54, 66)을 형성하는 단계를 포함하되,

상기 신뢰도 강화층(48,54,66)은 하나 이상의 변형층이나 초격자, 또는 양자 모두를 포함하는

수직 공동 표면 방출 레이저 제조 방법.

청구항 16

삭제

청구항 17

수직 공동 표면 방출 레이저(VCSEL)를 제조하는 방법으로서,

제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 배치된 공동 영역(12)- 상기 공동 영역(12)은 활성 영역(active region)을 포함함 -을 형성하는 단계와,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스를 형성하는 단계와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화를 줄이도록 배치된 신뢰도 강화층(48, 54, 66)을 형성하는 단계를 포함하되,

상기 신뢰도 강화층(48,54,66)은 상기 결함 소스에 의하여 생성되는 변형을 적어도 일부 밸런싱하도록 구성되는

수직 공동 표면 방출 레이저 제조 방법.

청구항 18

수직 공동 표면 방출 레이저(VCSEL)를 제조하는 방법으로서,

제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 배치된 공동 영역(12)- 상기 공동 영역(12)은 활성 영역(active region)을 포함함 -을 형성하는 단계와,

상기 VCSEL의 성능 열화를 일으킬 수 있는 결함 소스를 형성하는 단계와,

상기 제 1 미러 스택 (14) 및 상기 제 2 미러 스택(16) 중 하나의 미러 스택 내에 상기 결함 소스와 관련되어 하나 이상의 VCSEL 영역의 결함 유도형 열화를 줄이도록 배치된 신뢰도 강화층(48, 54, 66)을 형성하는 단계를 포함하되,

상기 결함 소스는 결함 이동을 유도하는 농도 그래디언트를 생성하고, 상기 신뢰도 강화층(48,54,66)은 상기 유도형 결함 이동을 줄이도록 구성되는

수직 공동 표면 방출 레이저 제조 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<11> 본 발명은 수직 공동 표면 방출 레이저(vertical cavity surface emitting laser)에 있어서의 신뢰도 강화층(reliability-enhancing layer)과 그러한 층을 구성하는 방법에 관한 것이다.

<12> 수직 공동 표면 방출 레이저(VCSEL)는 한 쌍의 고반사 미러 스택(a pair of highly reflective mirror stack)(이는 금속 물질(metallic material)이나, 유전 물질(dielectric material)이나, 또는 애피택시얼 성장형 반도체 물질(epitaxially-grown semiconductor material)로 이루어진 층으로 구성될 수 있음) 사이에 샌드위치(sandwiched)된 광학 활성 반도체층(optically active semiconductor layer)(예컨대, AlInGaAs 또는 InGaAsP)으로 구성된 레이저 장치이다. 전형적으로, 미러 스택 중 하나가 다른 것 보다 반사를 덜 하도록 구성하여 미러 스택 사이에 형성된 공진 공동(resonating cavity)에 모이는 간섭광(coherent light) 부분이 그 장치로부터 방출될 수 있다. 전형적으로, VCSEL은 공진 공동의 상위 표면 또는 바닥 표면으로부터 비교적 적은 빔 확산(beam divergence)으로써 레이저 광선을 방출한다. VCSEL은 단일항(singlet)의, 1차원 또는 2차원 어레이로 정렬될 수 있고, 웨이퍼 상에서 테스트될 수 있으며, 용이하게 광송수신기 모듈에 통합되어 광섬유 케이블(fiber optic cable)로 연결될 수 있다.

<13> 일반적으로, VCSEL은 이득 유도형(gain-guided) VCSEL이거나 인덱스 유도형(index-guided) VCSEL일 수 있다. 상업적으로 이용 가능한 가장 일반적인 이득 유도형 VCSEL은 주입(implant) VCSEL이다. 주입 VCSEL은 전류를 집중(confinement)시키고 기생 전류(parasitic)를 줄이기 위하여 하나 이상의 고저항 주입 영역(high resistance implant region)을 포함한다. 한편, 가장 일반적인 (가로방향 및 수직방향) 인덱스 유도형 VCSEL은 산화(oxide) VCSEL이다. 산화 VCSEL은 전류 및 광 모두를 집중시키기 위한 산화층(그리고 아마도 주입 영역)을 포함한다.

<14> 서로 다른 여러 파장(예컨대, 650nm, 850nm, 980nm, 1300nm, 및 1550nm)에서 단일 모드 동작(single-mode operation) 및 멀티모드(multi-mode) 동작을 수행하기 위한 VCSEL 및 VCSEL 어레이가 성공적으로 개발되었다. 그러나, VCSEL 기술의 상업적 성공은 대부분 고성능 및 고신뢰도(high performance and high reliability)를 특징으로 하는 VCSEL 구조 개발에 의존하고 있다.

<15> VCSEL 및 에지 방출 레이저(edge emitting laser)를 포함하여, 광범위한 여러 다양한 반도체 레이저 장치들의 성능 및 신뢰도를 개선하기 위한 기법이 제안되어 왔다.

<16> 예컨대, 미국 특허 제 5,836,705호는 활성 영역(active area) 반대편(opposite side)에 형성되어 있는 두 개의 클래딩 영역(cladding region) 각각에 배치된 하나 이상의 결함 방지층(defect inhibition layer)을 포함하는 VCSEL 장치(즉, 비평면 리지(non-planar ridge) VCSEL 및 평면 주입 VCSEL)에 관하여 설명하고 있다. 특허 '705호에 따르면, 결함 방지층은 활성 영역 외부 어디에든 배치될 수 있다. 그러나, 활성 영역 외부에서 형성된 결함이 그 활성 영역 내부로 들어가거나 이를 통과하지 못하게 하는 장벽(barrier)을 제공하도록 그 결함 방지층은 바람직하게 활성 영역 어느 한 쪽 위에 또는 매우 근접하여 위치하여야 한다. 결함 방지층은 VCSEL 장치 내에서 변형(strain)을 일으키는 인듐-함유(indium-containing) 물질로 구성된다. 그 변형으로 인하여 활성 영역으로의 결함 이동이 억제되고, 결함이 그 결함 방지층으로 들어와 트랩(trap)되는 것으로 생각된다.

<17> 미국 특허 제 4,984,242호는 인듐을 함유하는 클래딩층을 적어도 하나 포함하는 GaAs/AlGaAs 에지 방출 레이저에 관하여 설명하고 있다. 특허 '242호에 따르면, 인듐은 클래딩층을 통하여 결함이 이동하는 것을 줄이고 사실상 이를 막기에 충분한 국부적 변형장(local strain field)을 생성한다. 인듐 함유 변형층은 활성 영역으로부터 멀리 떨어져 배치될 수도 있고 그 활성 영역에 인접하여 배치될 수도 있다. 인듐-함유층이 활성 영역 장벽층에 부가되어 에지 방출 레이저의 성능을 개선할 수 있다. 일실시예에서는, 결정 격자(crystal lattice)에서의 결함 성장 및 이동을 방해하기 위하여 에지 방출 레이저 헤테로 구조 전체에 대해 인듐을 균일하게 도핑한다. 또 다른 실시예에서는, 캡층(cap layer)에 인듐을 함유하여 표면 일함수(surface work function)를 줄이고, 그에 따라서 중첩 금속화층(overlying metallization layer)의 접촉 저항(contact resistance)을 줄인다.

특허 '242호는 VCSEL 내의 인듐 이용을 설명하거나 제시하고 있지 않고, 인듐이 VCSEL 구조로 전환되는 방법을 설명하거나 제시하지도 않는다.

발명이 이루고자 하는 기술적 과제

<18> 본 발명은 VCSEL 구조 내의 하나 이상의 중요 지점(critical location)에서 결함 형성 및 이동(이는, 예컨대, 미러 스택(mirror stack)에서 광흡수(optical absorption)를 증가시키거나 활성 영역의 전자광 특성(electro-optic properties)을 열화시킴으로써, VCSEL 성능을 열화시킬 수 있음)을 줄이거나 방지하기 위한 특별 기능을 수행하는 신뢰도 강화층을 특징으로 한다. 특히, 이러한 신뢰도 강화층은 VCSEL 구조 내에서 게터링(gettering) 기능(즉, 중요 영역에서 결함이나 불순물(impurity)을 제거하는 기능)과, 변형 밸런싱(strain balancing) 기능(즉, 변형을 최소화하기 위하여 그 구조 내 격자 부정합(lattice mismatch)을 보상하는 기능)과, 결함 억제(defect suppression) 기능(즉, 성장, 처리 기타 장치 동작 동안 결함 형성/이동을 차단/축소하는 기능) 등을 하나 이상 수행하도록 구성된다. 확인된 결함 소스에 대하여 적절하게 구성된 신뢰도 강화층 하나 이상을 전략적으로 배치함으로써, 본 발명은 VCSEL 장치의 신뢰도와 성능을 강화시키도록 VCSEL 구조가 변형될 수 있게 한다.

<19> 일특징에 있어서, 본 발명은 제 1 미러 스택과, 제 2 미러 스택과, 그 제 1 미러 스택 및 제 2 미러 스택 사이에 배치되어 활성 영역을 내포하고 있는 공동 영역으로 구성된 수직 공동 표면 방출 레이저(VCSEL)를 특징으로 한다. 또한 VCSEL은 결함 소스와 더불어 그 결함 소스에 관련되어 하나 이상의 VCSEL 영역에서 결함 유도형 열화(defect-induced degradation)를 줄이도록 배치된 신뢰도 강화층을 포함한다.

<20> 본 발명의 이러한 특징에 따르는 실시예에서는 다음의 특징 중 하나 이상을 포함할 수 있다.

<21> 신뢰도 강화층은 결함 소스와 공동 영역 사이에 배치될 수도 있고, 결함 소스 내부에 배치될 수도 있으며, 그 결함 소스 바로 가까이(위나 아래, 또는 양쪽 모두에) 배치될 수도 있다.

<22> 본 명세서에서 이용되는, "공동 영역"이라는 용어는 활성 영역과 스페이서층(spacer layer)을 내포하고 있는 VCSEL 구조를 지칭한다.

<23> 신뢰도 강화층은 인듐, 붕소(boron), 인(phosphorus), 안티몬(antimony) 그리고 질소(nitrogen) 성분 중 하나 이상을 포함할 수 있다. 신뢰도 강화층은 주변층(surrounding layer)에 대하여 격자 정합될 수 있다. 이와 달리, 신뢰도 강화층은 하나 이상의 변형층(strained layer)을 포함할 수 있다. 신뢰도 강화층은 초격자(superlattice)를 포함할 수 있으며, 그 초격자는 인장 변형(tensile strained)되거나, 압축 변형(compressive strained)되거나, 또는 변형 보상(strain compensated)될 수도 있다. 신뢰도 강화층들은 비신뢰도 강화층들에 의하여 분리될 수 있다.

<24> 결함 소스로 VCESL의 산화부(oxidized portion)와, VCSEL의 주입 영역(implant region)과, VCSEL의 노출 영역(exposed region)과, 하나 이상의 유전층과, VCSEL의 도핑 영역(doped region)과, 기판 중 하나 이상이 포함될 수 있다.

<25> 신뢰도 강화층은 그 결함 소스에 의하여 이루어진 변형을 밸런싱하도록 구성될 수 있다. 예컨대, 결함 소스는 압축 변형장을 유도하는 산화부를 포함할 수 있고, 신뢰도 강화층은 압축 변형장 내부에 배치되며 그 압축 변형장을 실제적으로 밸런싱하는 인장 변형을 특징으로 할 수 있다.

<26> 소정의 경우, 결함 소스는 결함 이동을 유도하는 농도 그래디언트(concentration gradient)를 형성한다. 이러한 실시예에서, 신뢰도 강화층은 이와 같이 유도되는 결함 이동을 줄이도록 구성될 수 있다. 예컨대, 결함 소스는 비교적 높은 그룹(V) 빈격자점 농도(relatively high group V vacancy concentration)를 특징으로 할 수 있는데, 그러한 경우에, 신뢰도 강화층은 바람직하게 빈격자점 결함의 확산 속도(lower diffusion rate of vacancy defects)를 낮추는 것을 특징으로 한다.

<27> 또 다른 관점에 있어서, 본 발명은 VCSEL을 제조하는 방법을 특징으로 한다. 이 방법에 따라서, 제 1 미러 스택이 형성되고, 제 2 미러 스택이 형성되고, 그 사이에 활성 영역을 내포하는 공동 영역이 형성된다. 결함 소스가 형성되고, 그 결함 소스에 관련하여 하나 이상의 VCSEL 영역에 있어서 결함 유도형 열화를 줄이도록 신뢰도 강화층이 배치된다.

<28> 본 발명의 또 다른 특징 및 이점은 도면 및 청구 범위와 함께, 다음의 상세한 설명으로 명백해질 것이다.

발명의 구성 및 작용

<29> 다음 설명에서는, 같은 소자를 식별하는데 같은 참조 번호를 이용한다. 나아가, 도면은 예시적 실시예의 주요한 특징을 도식적 방법으로 설명하고자 의도된 것이다. 도면은 실제 실시예의 모든 특징을 설명하고자 의도된 것은 아니며, 또한 도시된 소자가 상대적 치수로 도시된 것도 아니고, 축척으로 도시된 것도 아니다.

<30> 도 1을 참조하면, 일반화된 도면으로서, VCSEL(10)은, 기판(18) 상에 형성된 제 1 미러 스택(14)과 제 2 미러 스택(16), 그리고 그 사이에 샌드위치된 공동 영역(12)을 포함한다. 공동 영역(12)은 한 쌍의 스페이서층(22,24) 사이에 샌드위치된 하나 이상의 활성층(20)(예컨대, 양자 우물(quantum well) 또는 하나 이상의 양자 도트(quantum dot))을 내포한다. 이와 다른 실시예에서는, 활성층(20)이 단일 스페이서층 위아래에 배치될 수 있다. 한 쌍의 전기 접촉부(28,30)는 VCSEL(10)이 적합한 구동 회로에 의하여 구동될 수 있도록 한다. 동작시, 동작 전압(operating voltage)이 전기 접촉부(28,30)를 가로질러 인가되어 VCSEL(10)에 전류 흐름을 생성한다. 일반적으로, VCSEL 구조의 중앙 영역을 통하여 전류가 흐르고 공동 영역(12)의 중앙부(이하에서는 "활성 영역"이라고 지칭함)에서 레이저 광선(lasing)이 발생한다. 이하에서 설명되는 실시예에서 알 수 있는 바와 같이, 집중 영역(예컨대, 산화 영역이나 주입 영역, 또는 양자 모두)이 캐리어와 광자를 가로방향으로 집중시킬 수 있다. 캐리어 집중(carrier confinement)은 그 집중 영역의 상대적으로 높은 전기 저항으로 인한 것이며, 이는 전류가 우선적으로 VCSEL(10)의 중앙에 배치된 영역을 통하여 흐르도록 한다. 산화 VCSEL에서는, 그 광 집중(optical confinement)이 그 집중 영역(공동 영역(12)에서 생성되는 광자(photon)를 유도하는 가로방향 굴절률 프로파일(lateral refractive index profile)을 생성함)의 실질적 굴절율 축소로 인한 것이며, 반면 주입 VCSEL에서는, 광 집중이 일차적으로 열적 렌징(thermal lensing)과 주입 캐리어 분포(injected carrier distribution)로 인한 것이다. 가로방향 캐리어 집중 및 가로방향 광 집중은 활성 영역 내에서 캐리어와 광자의 밀도를 증가시키고, 결과적으로 그 활성 영역 내에서 광선이 효율적으로 생성되도록 한다. 일부 실시예에서, 그 집중 영역은 VCSEL(10)의 중앙 영역을 제한하여, VCSEL 전류가 바람직하게 흐르도록 하는 개구부를 정의한다. 이와 다른 실시예에서는, 산화층이 VCSEL 구조 내 DBR(distributed Bragg reflector)의 일부로서 이용될 수 있다.

<31> 활성층(20)은 AlInGaAs(즉, AlInGaAs, GaAs, AlGaAs, 및 InGaAs), InGaAsP(즉, InGaAsP, GaAs, InGaAs, GaAsP, 및 GaP), GaAsSb(즉, GaAsSb, GaAs, 및 GaSb), InGaAsN(즉, InGaAsN, GaAs, InGaAs, GaAsN, 및 GaN) 또는 AlInGaAsP(즉, AlInGaAsP, AlInGaAs, AlGaAs, InGaAs, InGaAsP, GaAs, InGaAs, GaAsP 및 GaP)로 구성될 수 있다. 이와 달리 양자 우물층 구성(quantum well layer composition)이 이용될 수도 있다. 제 1 및 제 2 스페이서층(22,24)은 활성층의 물질 구성에 기초하여 선택된 물질로 구성될 수 있다. 제 1 및 제 2 미러 스택(14,16) 각각은 굴절율이 서로 다른 층들을 번갈아 배치하는 구조로 구성되어 바람직한 동작 레이저 파장(예컨대, 650nm 내지 1650nm 범위의 파장)에 대하여 설계된 DBR을 형성한다. 예컨대, 제 1 및 제 2 미러 스택(14,16)은 고비율 알루미늄 함유 AlGaAs와 저비율 알루미늄 함유 AlGaAs로 이루어진 층들을 번갈아 배치하여 구성될 수 있다. 제 1 및 제 2 미러 스택(14,16)은 바람직하게 동작 레이저 파장의 약 4분의 1인 유효 광 두께(effective optical thickness)(즉, 그 층 두께를 그 층의 굴절률로 곱한 값)를 갖는다. 기판(18)은 GaAs, InP, 사파이어(sapphire)(Al_2O_3), 또는 InGaAs로 이루어질 수 있으며, 도핑되지 않거나, n-타입 도핑(예컨대, 규소(Si)로 도핑)되거나, 또는 p-타입 도핑(예컨대, 아연(Zn)으로 도핑)될 수 있다. VCSEL(10)이 형성되기 이전에 버퍼층(32)이 기판 상에 성장될 수 있다. 도 1에 도시된 바에 따르면, 제 1 및 제 2 미러 스택(14,16)은 레이저 광선이 VCSEL(10)의 상위 표면에서 방출되도록 설계되고, 다른 실시예에서, 그 미러 스택은 레이저 광선이 기판(18)의 바닥 표면에서 방출되도록 설계될 수 있다.

<32> VCSEL(10)은 금속 유기 화학 증기 증착(metal-organic chemical vapor deposition : MOCVD)과 분자 빔 에피택시(molecular beam epitaxy : MBE) 등의 통상적 애피택시얼 성장 처리에 의하여 구성될 수 있다. VCSEL(10)은 최소한 VCSEL(10)의 집중 영역에 대하여 에칭함으로써 구성되는 메사 구조(mesa structure)를 포함할 수 있다. 메사 구조는, 반응성 이온 에칭(reactive ion etching : RIE) 및 반응성 이온 빔 에칭(RIBE) 등의 통상적 습식(wet) 및 건식(dry) 에칭 처리에 의하여 에칭될 수 있다.

<33> 전술된 바에 따르면, 일부 결함 소스(예컨대, 산화 영역, 주입 영역, 에칭형 홀(etched hole), 에칭형 트렌치(trench), 에칭형 메사, 기판(18), 유전층, 하이 도핑형 영역(highly doped region))는 VCSEL(10)의 성능을 열화시킬 수 있는 변형, 긴장(stress) 또는 결함(예컨대, 인터페이스 공극(interfacial void)이나 포인트 결함(point defect), 또는 양자 모두)을 가져오는 경향이 있다. 다음 VCSEL 실시예는 VCSEL 구조 내부 하나 이상의 중요 위치에 배치되어 그 활성 영역이나 기타 VCSEL 영역(예컨대, 미러 스택(14,16)), 또는 양자 모두에서 결함

유도형 열화(defect-induced degradation)를 줄일 수 있는 신뢰도 강화층을 특징으로 한다. 특히, 신뢰도 강화층은 활성 영역과 결함 소스 사이에 배치될 수도 있고, 결함 소스 내부에 배치될 수도 있으며, 또는 그 결함 소스 바로 가까이(위나 아래, 또는 양쪽 모두에) 배치될 수도 있다. 신뢰도 강화층은 인듐(In), 인(P), 붕소(B), 질소(N) 및 안티몬(Sb) 중 하나 이상의 원소를 포함할 수 있다. 이들 원소는 주변층(surrounding layers), 얇은 변형층(thin strained layers), 그리고 초격자 구조(인장 변형형, 압축 변형형, 또는 비변형형일 수 있음)에 격자 정합된 두꺼운 층으로 통합될 수 있다. 예시적 신뢰도 강화층은 GaAsP, InGaAsP, AlInGaAsP, AlGaAsSb, InGaAs, InAlGaAs, InGaAsP, 및 $Ga_xB_{1-x}N$을 포함한다. 신뢰도 강화층은, 활성층, 공동층, DBR 미러 스택, 산화층, 캡층, 및 버퍼층 등의 하나 이상의 VCSEL 구성층에 대하여 통합될 수 있다. 신뢰도 강화층은 비신뢰도 강화층과 분리될 수 있다. 신뢰도 강화층은 결함 소스에 의하여 유도된 변형장을 밸런싱하는데 이용될 수 있다. 예컨대, 산화층에 의하여 유도된 압축 변형은 그 산화층의 압축 변형장이 둘러싸고 있는 영역 내에 인장 변형된 신뢰도 강화층(예컨대, GaAsP 층)을 배치함으로써 밸런싱될 수 있다. 신뢰도 강화층은 또한 결함 소스 내부 또는 그에 인접하여 배치되어 결함을 게터링(또는 트랩)할 수 있다. 또한, 신뢰도 강화층이 결함이나 도펀트의 이동을 차단하거나 줄이는데 이용될 수 있다. 특히, 결함 이동을 유도하는 농도 그래디언트를 형성하는 결함 소스에 관련하여, 신뢰도 강화층이 유도형 결함 이동을 줄이도록 구성될 수 있다. 예컨대, 결함 소스가 그룹 V 빈격자점 그래디언트를 생성하는 경우, 그룹 VI 도펀트 확산이 강화될 수 있다. 이러한 경우에, 낮은 그룹 V 빈격자점 농도를 특징으로 하는 신뢰도 강화층이 VCSEL 구조 내부에 배치되어 그룹 VI 도펀트(또는 이와 다른 포인트 결함)를 줄이거나 차단할 수 있다.

<34> 도 2a 내지 도 2c를 참조하면, 일실시예에서, 평면(planar) 인덱스 유도형 산화 VCSEL(40)은 기판 상에 형성된 제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 샌드위치된 공동 영역(12)을 포함한다. 공동 영역(12)은 한 쌍의 스페이서층(22,24) 사이에 샌드위치된 하나 이상의 활성층(20)(예컨대, 양자 우물이나 하나 이상의 양자 도트)을 내포한다. 도시된 바에 따르면, 이 실시예에서, VCSEL(40)은 제 1 미러 스택(14)의 많은 각 측면 영역을 노출하여 산화되도록 하는 많은 홀(42)을 포함하는 평면 구조를 갖는다. 제 1 미러 스택(14)의 일부분(26)은 노출된 측면 영역으로부터 중앙에 배치된 개구부 영역(46) 쪽으로 산화되어 들어간다. 이 실시예에서, 제 1 전극(44)의 중앙으로부터 등거리에 4개의 홀(42)이 개방되어 있다. 홀(42)은 VCSEL(40)의 제 1 표면으로부터 적어도 산화부(26)에 대응하는 층(또는 층들)까지 아래로 연장된다. VCSEL 구조가 가열된 수증기에 노출되면, 그 가열된 수증기가 홀(42)로 들어가서 홀(42)로부터 방사 방향으로 뻗어 나가 산화부(26)를 산화시킨다. 각 홀(42)로부터의 산화 프론트(front)가 결합(merge)하고 산화되지 않는 개구부(un-oxidized aperture)(46)를 형성하기까지 그러한 산화 처리가 계속된다. 이와 다른 산화 VCSEL 실시예에서는 이보다 더 많거나 더 적은 노출 홀(42)을 포함할 수도 있고, 또한 이와 다른 모양(예컨대, 트렌치(trench)나 아치(arch)형 등)으로 노출된 영역을 포함할 수도 있다.

<35> VCSEL(40)의 가로방향 산화는 VCSEL 구조 내에 변형이나 긴장을 유발할 수 있는데, 이는 시간이 경과(예컨대, 후속 처리 단계 동안 및 VCSEL 동작 동안)하면 그 활성 영역이나 기타 다른 VCSEL 영역으로 이동하는 경향이 있는 결함(예컨대, 인터페이스 공극이나 포인트 결함, 또는 양자 모두)을 가져올 수 있고, 따라서 VCSEL이 신뢰도를 손상시킬 수 있다. 도 2a 내지 도 2c의 실시예에서, 제 1 미러 스택(14)의 산화부(26)와 공동 영역(12) 사이에 신뢰도 강화층(48)이 배치된다. 이하에서 설명되는 바와 같이, 다른 실시예에서는, 신뢰도 강화층이 산화부(26) 내부나 그 산화부(26) 가까이(위나 아래 또는 양자 모두에) 배치될 수 있다. 신뢰도 강화층(48)은, 바람직하게, 제 1 미러 스택(14)의 산화부(26)와 공동 영역(12) 사이에서 실제적으로 그 신뢰도 강화층(48)을 통한 결함 이동을 줄이는 국부 변형장(localized strained field)을 생성하도록 선택되어 이로써 결함 유도형 열화로부터 공동 영역(12)을 보호한다. 도 2a 내지 도 2c의 실시예에 있어서, 신뢰도 강화층(48)은 알루미늄(Al)과, 갈륨(Ga)과, 비소(As)와, 그리고 인듐(In), 붕소(B), 인(P), 안티몬(Sb) 및 질소(N) 중 하나 이상의 원소로 형성된 반도체 합금으로 구성될 수 있다. 예컨대, 신뢰도 강화층(48)은 InGaAs, InAlGaAs, InGaAsP, 또는 GaAsP로 구성될 수 있다. 신뢰도 강화층(48)은 산화부(26)와 공동 영역(12) 사이에 배치된 하나 이상의 제 1 미러 스택(14) 구성층이 애피택시얼 성장하는 동안, 예컨대, 인듐(In), 붕소(B), 인(P), 안티몬(Sb) 및 질소(N) 중 하나 이상을 부가함으로써 구성될 수 있다.

<36> 소정의 실시예에서, 제 2 미러 스택(16)의 적어도 일부는 추가적인 캐리어 및 광자의 가로방향 집중을 달성함으로써 노출 홀(42)로부터 중앙 배치 영역으로 산화되어 들어갈 수 있다. 이들 실시예에서는, 신뢰도 강화층이 제 2 미러 스택(16)의 산화부와 공동 영역(12) 사이에 배치될 수 있다. 이런 신뢰도 강화층은, 바람직하게, 제 2 미러 스택(16)의 산화부와 공동 영역(12) 사이에서 실제적으로 그 신뢰도 강화층을 통한 결함 이동을 줄이는 국부 변형장을 생성하도록 선택되어 이로써 결함 유도형 열화로부터 공동 영역(12)을 보호한다. 이들 실시예에

서, 그 신뢰도 강화층은 신뢰도 강화층(48)과 동일한 구조를 가질 수 있다. 후술되는 바와 같이, 이와 다른 실시예에서는, 신뢰도 강화층이 제 2 미러 스택(16)의 산화부 내부에 배치될 수도 있고 제 1 미러 스택(16)의 산화부 가까이(위나 아래, 또는 양쪽 모두에) 배치될 수도 있다.

<37> 예컨대, 다른 실시예는 제 1 미러 스택(14)이나 제 2 미러 스택(16), 또는 양자 모두의 가로방향 산화로 인하여 발생한 변형을 밸런싱하도록 설계된 신뢰도 강화층을 포함할 수 있다. 일실시예에서, 신뢰도 강화층은 제 1 미러 스택(14)의 산화부와 제 2 미러 스택(16), 또는 양자 모두에 인접하여(예컨대, 위나 아래, 또는 양쪽 모두에) 배치될 수 있다. 또 다른 실시예에서는, 신뢰도 강화층이 제 1 미러 스택(14)의 산화부나 제 2 미러 스택(16)의 산화부, 또는 양자 모두의 내부에 배치될 수 있다. 또 다른 실시예에서는, 제 1 미러 스택(14)의 산화부나 제 2 미러 스택의 산화부, 또는 양자 모두가 각각의 신뢰도 강화층 쌍 사이에 샌드위치될 수 있다. 이들 실시예에서, 제 1 미러 스택(14) 산화부나 제 2 미러 스택(14) 산화부 또는 양자 모두에 의하여 발생하는 압축 변형은, 그 미러 스택에 보상 인장 변형(compensating tensile strain)을 일으키는 신뢰도 강화층에 의하여 실제적으로 밸런싱될 수 있다. 예컨대, AlGaAs 미러 스택을 포함하는 실시예에서, 신뢰도 강화층은 $In_1Ga_{1-x}P$(x < 0.5 인장도(tensile)))로 구성될 수 있다. 이들 실시예에서, 신뢰도 강화층은 결함이 형성되는 것을 억제할 수 있을 뿐만 아니라 공동 영역(12) 및 기타 VCSEL 구조의 다른 영역으로 결함이 이동하는 것을 차단할 수도 있다.

<38> 일부 실시예에서는, 제 1 미러 스택(14)이 산화층(26)에 도달하거나 또는 이를 통과하도록 주입되어 VCSEL(10)의 성능을 더 개선할 수 있다. 이들 실시예에서, 하나 이상의 신뢰도 강화층이 그 주입 영역 내부나 그 위에 형성되어 결함을 게터링하거나, 또는 그 주입 영역과 공동 영역(12) 사이에 형성되어 결함이 공동 영역(12)으로 전파되는 것을 억제할 수 있다.

<39> 도 3을 참조하면, 또 다른 실시예에서, 비평면(non-planar) 인덱스 유도형 산화 VCSEL(50)은 측벽이 노출된(exposed sidewall) 메사(또는 기둥(pillar)) 구조 내부에 형성된다. 제 1 미러 스택(14)의 적어도 일부(52)는 그 노출된 메사 측벽으로부터 중앙에 배치된 개구부 영역으로 산화되어 들어간다. 전술된 바와 같이, VCSEL(50)의 가로방향 산화는 VCSEL 구조 내에 변형이나 긴장을 유발할 수 있는데, 이는 시간이 경과(예컨대, 후속 처리 단계 동안 및 VCSEL 동작 동안)하면 그 활성 영역으로 이동하는 경향이 있는 결함(예컨대, 인터페이스 공극이나 포인트 결함, 또는 양자 모두)을 가져올 수 있으며, 따라서 VCSEL(50)의 신뢰도를 손상시킬 수 있다. 이러한 실시예에서, 신뢰도 강화층(54)은 제 1 미러 스택(14)의 산화부(52)와 공동 영역(12) 사이에 배치된다. 일부 경우에, 제 2 미러 스택(16)의 적어도 일부는 그 노출된 측벽으로부터 중앙에 배치된 영역으로 산화되어 들어가 캐리어 및 광자의 추가적 가로방향 집중을 달성할 수 있다. 이들 실시예에서는, 신뢰도 강화층이 제 2 미러 스택(16)의 산화부와 공동 영역(12) 사이에 배치될 수 있다. 다른 실시예에서, 신뢰도 강화층은 도 2a 내지 도 2c에 도시된 실시예와 관련하여 전술된 바와 같이, 제 1 미러 스택(14)이나 제 2 미러 스택(16)의 가로방향 산화에 의하여 발생하는 변형을 밸런싱하도록 설계될 수 있다. 이들 실시예에서, 신뢰도 강화층은 제 1 미러 스택의 산화부 내부나 제 2 미러 스택의 산화부 내부, 또는 양자 모두에 배치될 수 있고, 제 1 미러 스택의 산화부나 제 2 미러 스택의 산화부 바로 가까이(위나 아래, 또는 양자 모두) 또는 양자 모두에 배치될 수 있다.

<40> 도 4를 참조하면, 일실시예에서, 이득 유도형 주입 VCSEL(60)은, 기판(18) 상에 형성된 제 1 미러 스택(14) 및 제 2 미러 스택(16)과, 그 사이에 샌드위치된 공동 영역(12)을 포함한다. 공동 영역(12)은 한 쌍의 스페이서층(22,24) 사이에 샌드위치된 하나 이상의 활성층(20)(예컨대, 양자 우물이나 하나 이상의 양자 도트)을 내포한다. 도시된 바와 같이 이 실시예에서, VCSEL(60)은 개구부 영역(64)을 정의하는 주입 영역(62)을 포함한다. VCSEL(60)의 주입 영역(62)은, 특히 그 주입 프론트에서, 시간이 경과(예컨대, 후속 처리 단계 동안 및 VCSEL 동작 동안)하면 공동 영역 내로 이동하는 경향이 있는 포인트 결함을 생성하며, 따라서 VCSEL(60)의 신뢰도를 손상시킬 수 있다.

<41> 도 4의 실시예에서, 신뢰도 강화층(66)이 주입 영역(62)과 공동 영역(12) 사이에 배치된다. 다른 실시예에서, 신뢰도 강화층은 주입 영역(62) 내부 또는 주입 영역(62) 바로 가까이(위나 아래, 또는 양자 모두에) 배치될 수 있다. 주입 영역(62)과 공동 영역(12) 사이에 국부 변형장을 생성하거나 또는 결함 평형(defect equilibria)을 변화시켜 실제적으로 그 신뢰도 강화층(66)을 통한 결함 이동을 줄이고 이로써 결함 유도형 열화로부터 공동 영역(12)을 보호하도록 신뢰도 강화층(66)이 선택된다. 도 4의 실시예에서, 신뢰도 강화층(66)은 알루미늄(Al), 갈륨(Ga), 및 비소(As)와, 인듐(In), 붕소(B), 인(P), 안티몬(Sb) 및 질소(N) 중 하나 이상으로 형성된 반도체 합금으로 구성될 수 있다. 예컨대, 신뢰도 강화층(66)은 InGaAs, InAlGaAs, InGaAsP, 또는 GaAsP로 구성될 수

있다. 주입 영역(62)과 공동 영역(12) 사이에 배치된 제 1 미러 스택(14)의 하나 이상의 구성층이 애피택시얼 성장을 하는 동안, 예컨대, 인듐(In), 붕소(B), 인(P), 안티몬(Sb), 및 질소(N) 중 하나 이상을 부가함으로써 신뢰도 강화층(66)이 형성될 수 있다.

<42> 일부 실시예에서, 제 2 미러 스택(16)의 적어도 일부분이 캐리어 및 광자의 추가적 가로방향 집중을 달성하도록 주입될 수 있다. 이들 실시예에서는, 신뢰도 강화층이 제 2 미러 스택(16)의 주입 영역과 공동 영역(12) 사이에 배치될 수 있다. 이러한 신뢰도 강화층은 바람직하게 제 2 미러 스택(16)의 주입 영역과 공동 영역 사이에서 실제적으로 그 신뢰도 강화층을 통한 결함 이동을 줄이고 이로써 결함 유도형 열화로부터 공동 영역(12)을 보호하는 국부 변형장을 생성하도록 선택된다. 이들 실시예에서, 신뢰도 강화층은 신뢰도 강화층(66)과 동일한 구조를 갖는다. 다른 실시예에서, 신뢰도 강화층은 제 2 미러 스택(16)의 주입 영역 내에 배치되거나 제 2 미러 스택(16)의 내부 영역에 바로 가까이(위나 아래, 또는 양쪽 모두에) 배치될 수 있다.

<43> 이와 다른 주입 VCSEL 실시예에서는, 신뢰도 강화층이 제 1 미러 스택(14)이나 제 2 미러 스택(16) 또는 양자 모두의 주입 동안 생성될 수 있는 결함에 의한 활성층(20) 및 기타 VCSEL 영역의 열화를 방지하도록 설계된다. 예컨대, 일실시예에서, 신뢰도 강화층은 제 1 미러 스택(14) 또는 제 2 미러 스택(16), 또는 양자 모두의 주입 영역에 인접(예컨대, 위나 아래, 또는 양쪽 모두에)하여 배치될 수 있다. 다른 실시예에서, 신뢰도 강화층은 제 1 미러 스택(14)이나 제 2 미러 스택(16), 또는 양자 모두의 주입 영역 내부에 배치될 수 있다. 또 다른 실시예에서는, 제 1 미러 스택(14) 또는 제 2 미러 스택(16), 또는 양자 모두의 주입 영역이 각 신뢰도 강화층 쌍 사이에 샌드위치될 수 있다. 그러한 실시예에서, 신뢰도 강화층이 변형장을 변화시키고, 결함(예컨대, 포인트 결함)을 게터링하고, 그 결함 형성을 억제하며, 공동 영역 및 기타 VCSEL 구조 영역으로의 결함 이동을 차단할 수 있다.

<44> 전술된 각 실시예에서, 제 1 미러 스택(14)은 바람직하게 기판(18)과 반대 극성을 가지는 도펀트(예컨대, n-타입 기판(18)에 대하여 p-타입 도펀트 탄소(C)나 마그네슘(Mg))로 도핑된다. 제 2 미러 스택(16)은 바람직하게 기판(18)과 동일한 극성을 갖는 도펀트(예컨대, n-타입 기판(18)에 대하여 n-타입 도펀트 규소(Si))로 도핑된다. 또한 제 1 및 제 2 미러 스택(14,16)을 도핑하는 처리는 시간이 경과(예컨대, 후속 처리 단계 동안 및 VCSEL 동작 동안)하면 중요한 VCSEL 영역(예컨대, 활성층과 스페이서층을 내포하는 공동 영역)으로 이동하는 경향이 있는 결함을 VCSEL 구조 내로 가져올 수 있다. 따라서, 소정의 실시예에서는 신뢰도 강화층이 도핑부와 공동 영역 사이나, 도핑부 내부, 또는 그 도핑부 바로 가까이(위나 아래, 또는 양쪽 모두에) 배치된다. 신뢰도 강화층은 실제적으로 이를 통과하는 결함 이동을 줄이고 이에 따라 결함 유도형 열화로부터 공동 영역(12)을 보호하는 국부 변형장을 생성하도록 선택된다. 신뢰도 강화층 각각은 알루미늄(Al), 갈륨(Ga), 비소(As)와, 인듐(In), 붕소(B), 인(P), 안티몬(Sb), 질소(N) 중 하나 이상으로 구성된 반도체 합금으로 형성될 수 있다, 예컨대, 신뢰도 강화층은 InGaAs, InAlGaAs, InGaAsP, 또는 GaAsP로 형성될 수 있다. 신뢰도 강화층은 도핑부와 공동 영역(12) 사이에 배치된 제 1 및 제 2 미러 스택(14,16)의 하나 이상의 구성층이 애피택시얼 성장을 하는 동안 예컨대, 인듐(In), 붕소(B), 인(P), 안티몬(Sb) 및 질소(N) 중 하나 이상을 부가함으로써 형성될 수 있다.

<45> 반도체 기판(특히, 반절연성 반도체 기판)은 시간이 경과하면 중요한 VCSEL 영역(예컨대, 활성층과 스페이서층을 내포하는 공동 영역)으로 이동할 수 있는 잠재적 결함 소스이다. 이러한 이유로, 일부 실시예는 활성 영역과 기판 사이에 배치되거나 기판 바로 가까이 배치된 결함 이동 억제 신뢰도 강화층을 포함할 수 있다. 일부 실시예에서, 신뢰도 강화층은 제 2 미러 스택(16) 내부에 배치될 수 있다. 신뢰도 강화층은 알루미늄(Al), 갈륨(Ga), 비소(As)와, 인듐(In), 붕소(B), 인(P), 안티몬(Sb) 및 질소(N) 중 하나 이상으로 구성된 반도체 합금으로 형성될 수 있다. 예컨대, 신뢰도 강화층은 InGaAs, InAlGaAs, InGaAsP 또는 GaAsP로 형성될 수 있다. 신뢰도 강화층은 제 2 미러 스택(16)의 하나 이상의 구성층이 애피택시얼 성장을 하는 동안 예컨대, 인듐(In), 붕소(B), 인(P), 안티몬(Sb), 및 질소(N) 중 하나 이상을 부가함으로써 형성될 수 있다.

<46> 일부 실시예에서, 하나 이상의 신뢰도 강화층이 버퍼층(32)에 배치되어 결함을 게터링하거나 결함 형성을 버퍼링하거나, 또는 양자 모두 할 수 있다.

<47> 이와 다른 실시예도 청구 범위의 영역에 포함된다.

<48> 예컨대, 앞서의 실시예가 AlGaAs 미러 스택 시스템과 관련하여 설명되었으나, 다른 반도체 합금 구성 및 절연층이 DBR 미러 구조를 구성하는데 이용될 수 있다. 또한, 신뢰도 강화층은 전술된 바와 같이, 단일층으로 구성될 수도 있고, 초격자 구조(예컨대, 변형층 초격자나 변형-보상형 초격자)로 구성될 수도 있다.

<49> 또한 기타 이와 다른 실시예도 역시 청구 범위의 영역에 속한다.

발명의 효과

<50> 본 발명은 VCSEL 구조 내의 하나 이상의 중요 지점에서 결함 형성 및 이동(이는, 예컨대, 미러 스택에서 광흡수를 증가시키거나 활성 영역의 전자광 특성을 열화시킴으로써, VCSEL 성능을 열화시킬 수 있음)을 줄이거나 방지하기 위한 특별 기능을 수행하는 신뢰도 강화층을 특징으로 한다.

도면의 간단한 설명

<1> 도 1은 VCSEL 구조의 일부에 대한 측단면도,

<2> 도 2a는 제 1 미러 스택의 산화부와 공동 영역 사이에 배치된 신뢰도 강화층을 포함하는 평면 산화 VCSEL의 평면도,

<3> 도 2b는 라인 2b-2b를 따라서 얻어지는 도 2a의 평면 산화 VCSEL의 측단면도,

<4> 도 2c는 라인 2c-2c를 따라서 얻어지는 도 2a의 평면 산화 VCSEL의 측단면도,

<5> 도 3은 제 1 미러 스택의 산화부와 활성 영역 사이에 배치된 신뢰도 강화층을 포함하는 인덱스 유도형 산화 VCSEL의 측단면도,

<6> 도 4는 제 1 미러 스택의 주입 영역과 활성 영역 사이에 배치된 신뢰도 강화층을 포함하는 이득 유도형 주입 VCSEL의 측단면도.

<7> 도면의 주요 부분에 대한 부호의 설명

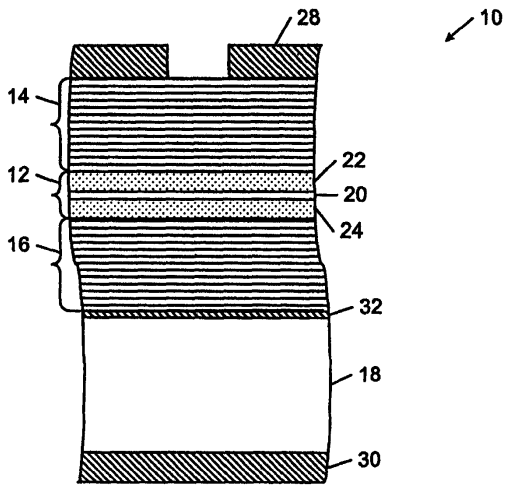
<8> 12 : 공동 영역 14 : 제 1 미러 스택

<9> 16 : 제 2 미러 스택 18 : 기판

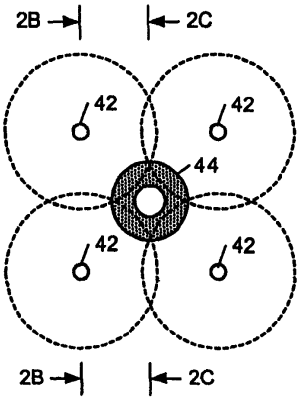
<10> 22, 24 : 스페이서층 28, 30 : 전기 접촉부

도면

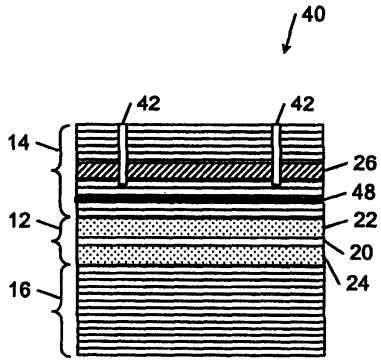
도면1



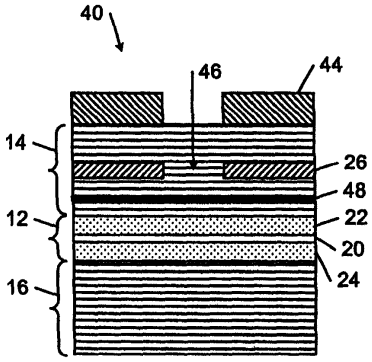
도면2a



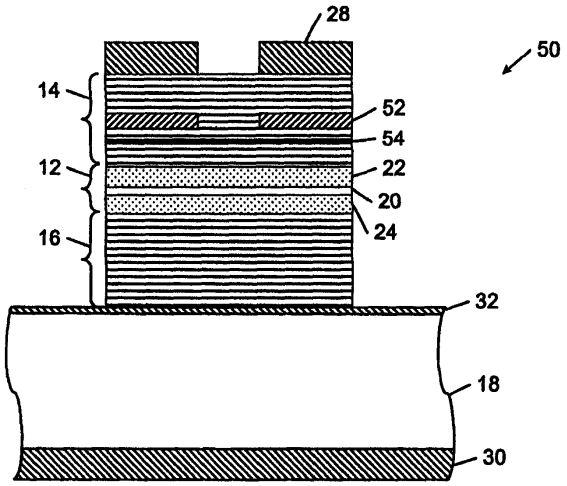
도면2b



도면2c



도면3



도면4

