

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 1 月 23 日 (23.01.2014)



(10) 国际公布号
WO 2014/012427 A1

- (51) 国际专利分类号:
H01L 21/336 (2006.01)
- (21) 国际申请号: PCT/CN2013/078547
- (22) 国际申请日: 2013 年 6 月 30 日 (30.06.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201210246922.1 2012 年 7 月 17 日 (17.07.2012) CN
- (71) 申请人: 无锡华润上华科技有限公司 (CSMC TECHNOLOGIES FAB2 CO., LTD.) [CN/CN]; 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。
- (72) 发明人: 王者伟 (WANG, Zhewei); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。 陈雪磊 (CHEN, Xuelei); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Ji-

angsu 214028 (CN)。 高留春 (GAO, Liuchun); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。 刘斌斌 (LIU, Binbin); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。

(74) 代理人: 无锡互维知识产权代理有限公司 (WUXI SINO INTELLECTUAL PROPERTY AGENCY, LTD.); 中国江苏省无锡市滨湖区锦溪路 100 号科教产业园 5 号楼 303 室, Jiangsu 214125 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV,

[见续页]

(54) Title: MANUFACTURING METHOD FOR DMOS SEMICONDUCTOR DEVICE

(54) 发明名称: DMOS 半导体器件的制造方法

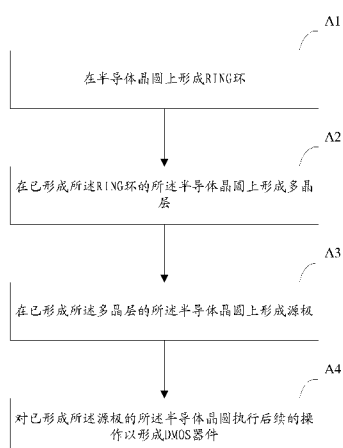


图 1 /Fig.1

(57) Abstract: Proposed is a method for manufacturing a DMOS semiconductor device. The method comprises the steps of: (A1) forming a RING ring on a semiconductor wafer; (A2) forming a polycrystalline layer on the semiconductor wafer with the RING ring having been formed; (A3) forming a source electrode on the semiconductor wafer with the polycrystalline layer having been formed thereon; and (A4) executing a subsequent operation on the semiconductor wafer with the source electrode having been formed, so as to form a DMOS device. The method for manufacturing a DMOS semiconductor device, disclosed in the present invention, can optimize the manufacturing process, thereby greatly reducing the cost.

(57) 摘要: 本发明提出了用于制造 DMOS 半导体器件的方法。其中, 所述方法包括下列步骤: (A1) 在半导体晶圆上形成 RING 环; (A2) 在已形成所述 RING 环的所述半导体晶圆上形成多晶层; (A3) 在已形成所述多晶层的所述半导体晶圆上形成源极; (A4) 对已形成所述源极的所述半导体晶圆执行后续的操作以形成 DMOS 器件。本发明所公开的用于制造 DMOS 半导体器件的方法可以优化制造工艺, 从而显著地降低成本。

A1 FORMING A RING RING ON A SEMICONDUCTOR WAFER
A2 FORMING A POLYCRYSTALLINE LAYER ON THE SEMICONDUCTOR WAFER WITH THE RING RING HAVING BEEN FORMED
A3 FORMING A SOURCE ELECTRODE ON THE SEMICONDUCTOR WAFER WITH THE POLYCRYSTALLINE LAYER HAVING BEEN FORMED
A4 EXECUTING A SUBSEQUENT OPERATION ON THE SEMICONDUCTOR WAFER WITH THE SOURCE ELECTRODE HAVING BEEN FORMED, SO AS TO FORM A DMOS DEVICE

WO 2014/012427 A1



SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC,
VN, ZA, ZM, ZW。

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG,
CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD,
TG)。

- (84) **指定国** (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

DMOS 半导体器件的制造方法

技术领域

本发明涉及半导体器件的制造方法，更具体地，涉及 DMOS 半导体
5 器件的制造方法。

背景技术

DMOS（双扩散金属氧化物半导体器件）晶体管是一种使用扩散形成晶体管区域的 MOSFET（半导体上的金属场效应晶体管），其具有比
10 双极型功率器件更好的性能（例如高输入阻抗、低驱动电流、开关速度快、具有负的电流温度系数、具有良好的电流自调节能力、热稳定性好、没有二次击穿等），因而已被广泛地应用于各种电子设备中，尤其被广泛应用于高压大电流的电路应用。

现有的 DMOS 半导体器件的制造方法通常包括以下步骤：（1）在半
15 导体晶圆上形成 RING 环（该 RING 环为 DMOS 器件的外围的环，用于提高 DMOS 器件的耐压能力），其中形成所述 RING 环包括：在整个半导体晶圆上生长氧化层，随之旋涂光刻胶，随之对需要构造 RING 环的区域曝光和显影，随之使用湿法氢氟酸腐蚀掉该区域的氧化层，随之进行 RING 环的注入和推阱以及氧化层全剥操作；（2）在已具有 RING 环的半
20 导体晶圆上形成有源区，其中形成所述有源区包括：涂胶，随之对管芯中需要构造源极的区域曝光并显影，随之使用干法刻蚀而蚀刻出所述有源区；（3）在已具有有源区的半导体晶圆上形成多晶层，其中形成所述多晶层包括：生长栅氧化层，随之生成多晶层，随之对所述多晶层进行曝光和显影，随之对所述多晶层进行干法刻蚀，随后注入 P 阱，从而形
25 成沟道，随之进行 P 阱推阱操作；（4）在已具有多晶层的半导体晶圆上形成源极，其中形成所述源极包括：进行源极注入和离子激活操作；（5）执行后续操作以形成 DMOS 器件，其中所述后续操作包括：沉积形成介质层、光刻腐蚀所述介质层形成接触孔、沉积形成金属层、光刻腐蚀所述金属层以形成布线、沉积形成钝化层并光刻和腐蚀所述钝化层。

然而，现有的 DMOS 半导体器件的制造方法存在如下问题：由于通常需要进行 5 次光刻，因此制造成本较高。

因此，存在如下需求：提供成本较低的 DMOS 半导体器件的制造方法。

5

发明内容

为了解决上述现有技术方案中所存在的问题，本发明提出了改进的用于制造 DMOS 半导体器件的方法。

本发明的目的是通过以下技术方案实现的：

10 一种用于制造 DMOS 半导体器件的方法，所述用于制造 DMOS 半导体器件的方法包括下列步骤：

(A1) 在半导体晶圆上形成 RING 环；

(A2) 在已形成所述 RING 环的所述半导体晶圆上形成多晶层；

(A3) 在已形成所述多晶层的所述半导体晶圆上形成源极；

15 (A4) 对已形成所述源极的所述半导体晶圆执行后续的操作以形成 DMOS 器件。

在上面所公开的方案中，优选地，所述步骤 (A1) 进一步包括：

(B1) 在整个半导体晶圆上生长氧化层；

(B2) 在所述氧化层上旋涂光刻胶；

20 (B3) 对需要形成 RING 环的区域进行曝光和显影操作，以为后续的腐蚀操作提供光罩掩蔽；

(B4) 使用湿法氢氟酸腐蚀掉该区域的氧化层，以为后续的注入操作提供掩蔽层；

(B5) 执行 RING 环的注入和推阱操作；

25 (B6) 执行氧化层全剥操作。

在上面所公开的方案中，优选地，所述步骤 (A2) 进一步包括：

(C1) 在已形成所述 RING 环的所述半导体晶圆上生长栅氧化层；

(C2) 在已形成所述栅氧化层的半导体晶圆上形成多晶层；

(C3) 对所述多晶层进行曝光和显影，以为后续的多晶刻蚀操作提

供掩蔽;

(C4) 对所述多晶层进行干法刻蚀操作, 以形成栅极;

(C5) 对所述栅氧化层进行干法蚀刻操作, 以蚀刻出源极和阱区;

(C6) 注入 P 阱, 以形成沟道;

5 (C7) 执行 P 阱推阱操作。

在上面所公开的方案中, 优选地, 所述步骤 (A3) 进一步包括: 执行源极注入和离子激活操作。

在上面所公开的方案中, 优选地, 所述步骤 (A4) 进一步包括:

(D1) 执行沉积操作以形成介质层;

10 (D2) 光刻腐蚀所述介质层以形成接触孔;

(D3) 执行沉积以形成金属层;

(D4) 光刻腐蚀所述金属层, 以形成金属引线;

(D5) 执行沉积操作以形成钝化层并光刻和腐蚀所述钝化层。

15 在上面所公开的方案中, 优选地, 步骤 (A1) 中的所述氧化层的厚度为 $8000\text{\AA}$ (埃)。

在上面所公开的方案中, 优选地, 步骤 (A2) 中的所述栅氧化层的厚度为 $1100\text{\AA}$ (埃)。

在上面所公开的方案中, 优选地, 步骤 (A2) 中的所述多晶层的厚度为 $7000\text{\AA}$ (埃)。

20 本发明所公开的用于制造 DMOS 半导体器件的方法具有如下优点: 由于仅需要进行 4 次光刻, 从而显著地降低了成本。

附图说明

25 结合附图, 本发明的技术特征以及优点将会被本领域技术人员更好地理解, 其中:

图1是根据本发明的实施例的用于制造 DMOS 半导体器件的方法的流程图。

具体实施方式

图1是根据本发明的实施例的用于制造 DMOS 半导体器件的方法的流程图。如图1所示,本发明所公开的用于制造 DMOS 半导体器件的方法包括下列步骤: A1在半导体晶圆上形成 RING 环; A2在已形成所述 RING 环的所述半导体晶圆上形成多晶层; A3在已形成所述多晶层的所述半导体晶圆上形成源极; A4对已形成所述源极的所述半导体晶圆执行后续的操作以形成 DMOS 器件。

优选地,在本发明所公开的用于制造 DMOS 半导体器件的方法中,所述步骤 A1进一步包括: B1在整个半导体晶圆上生长氧化层; B2在所述氧化层上旋涂光刻胶; B3对需要形成 RING 环的区域进行曝光和显影操作,以便为后续的腐蚀操作提供光罩掩蔽; B4使用湿法氢氟酸腐蚀掉该区域的氧化层,以便为后续的注入操作形成掩蔽层; B5执行 RING 环的注入和推阱操作(经过该推阱操作,器件的击穿电压被提高); B6执行氧化层全剥操作。

优选地,在本发明所公开的用于制造 DMOS 半导体器件的方法中,所述步骤 A2进一步包括: C1在已形成所述 RING 环的所述半导体晶圆上生长栅氧化层; C2在已形成所述栅氧化层的半导体晶圆上形成多晶层; C3对所述多晶层进行曝光和显影,以便为后续的多晶刻蚀提供掩蔽; C4对所述多晶层进行干法刻蚀操作,以形成栅极; C5对所述栅氧化层进行干法蚀刻操作,以形成源极和阱区,从而方便后续的注入操作; C6注入 P 阱,以形成沟道; C7执行 P 阱推阱操作。

优选地,在本发明所公开的用于制造 DMOS 半导体器件的方法中,所述步骤 A3进一步包括: 执行源极注入和离子激活操作。

优选地,在本发明所公开的用于制造 DMOS 半导体器件的方法中,所述步骤 A4进一步包括: D1执行沉积操作以形成介质层,从而将硅表面和金属隔离开来; D2光刻腐蚀所述介质层以形成接触孔; D3执行沉积以形成金属层(示例性地,所述金属层由铝构成); D4光刻腐蚀所述金属层,以形成金属引线; D5执行沉积操作以形成钝化层并光刻和腐蚀所述钝化层(该钝化层可以保护器件免受划伤和潮湿等环境的不利影响)。

优选地,在本发明所公开的用于制造 DMOS 半导体器件的方法中,

步骤 A1中的所述氧化层的厚度为8000Å（埃）。

优选地，在本发明所公开的用于制造 DMOS 半导体器件的方法中，步骤 A2中的所述栅氧化层的厚度为1100Å（埃）。

优选地，在本发明所公开的用于制造 DMOS 半导体器件的方法中，
5 步骤 A2中的所述多晶层的厚度为7000Å（埃）。

由上可见，在本发明所公开的用于制造 DMOS 半导体器件的方法中，由于漏极在晶圆的背面并且源极在晶圆的正面，故无需源极注入过程中的光刻，而是通过前层多晶层的掩蔽来形成自然的源极，即本发明所公开的用于制造 DMOS 半导体器件的方法仅需要进行4次光刻，从而显著
10 地降低了成本。此外，由于无源极注入过程中的光刻，故本发明所公开的用于制造 DMOS 半导体器件的方法不会将 P 阱（pwell）引出。

尽管本发明是通过上述的优选实施方式进行描述的，但是其实现形式并不局限于上述的实施方式。应该认识到：在不脱离本发明主旨和范围的情况下，本领域技术人员可以对本发明做出不同的变化和修改。

权利要求

1. 一种用于制造 DMOS 半导体器件的方法，所述用于制造 DMOS 半导体器件的方法包括下列步骤：

(A1) 在半导体晶圆上形成 RING 环；

5 (A2) 在已形成所述 RING 环的所述半导体晶圆上形成多晶层；

(A3) 在已形成所述多晶层的所述半导体晶圆上形成源极；

(A4) 对已形成所述源极的所述半导体晶圆执行后续的操作以形成 DMOS 器件。

2. 根据权利要求1所述的用于制造 DMOS 半导体器件的方法，其特征在于，所述步骤 (A1) 进一步包括：

(B1) 在整个半导体晶圆上生长氧化层；

(B2) 在所述氧化层上旋涂光刻胶；

(B3) 对需要形成 RING 环的区域进行曝光和显影操作，以为后续的腐蚀操作提供光罩掩蔽；

15 (B4) 使用湿法氢氟酸腐蚀掉该区域的氧化层，以为后续的注入操作提供掩蔽层；

(B5) 执行 RING 环的注入和推阱操作；

(B6) 执行氧化层全剥操作。

3. 根据权利要求2所述的用于制造 DMOS 半导体器件的方法，其特征在于，所述步骤 (A2) 进一步包括：

(C1) 在已形成所述 RING 环的所述半导体晶圆上生长栅氧化层；

(C2) 在已形成所述栅氧化层的半导体晶圆上形成多晶层；

(C3) 对所述多晶层进行曝光和显影，以为后续的多晶刻蚀操作提供掩蔽；

25 (C4) 对所述多晶层进行干法刻蚀操作，以形成栅极；

(C5) 对所述栅氧化层进行干法蚀刻操作，以蚀刻出源极和阱区；

(C6) 注入 P 阱，以形成沟道；

(C7) 执行 P 阱推阱操作。

4. 根据权利要求3所述的用于制造 DMOS 半导体器件的方法，其特

征在于，所述步骤（A3）进一步包括：执行源极注入和离子激活操作。

5. 根据权利要求4所述的用于制造 DMOS 半导体器件的方法，其特征在于，所述步骤（A4）进一步包括：

（D1）执行沉积操作以形成介质层；

5 （D2）光刻腐蚀所述介质层以形成接触孔；

（D3）执行沉积以形成金属层；

（D4）光刻腐蚀所述金属层，以形成金属引线；

（D5）执行沉积操作以形成钝化层并光刻和腐蚀所述钝化层。

6. 根据权利要求5所述的用于制造 DMOS 半导体器件的方法，其特
10 征在于，步骤（A1）中的所述氧化层的厚度为8000Å（埃）。

7. 根据权利要求6所述的用于制造 DMOS 半导体器件的方法，其特征在于，步骤（A2）中的所述栅氧化层的厚度为1100Å（埃）。

8. 根据权利要求7所述的用于制造 DMOS 半导体器件的方法，其特征在于，步骤（A2）中的所述多晶层的厚度为7000Å（埃）。

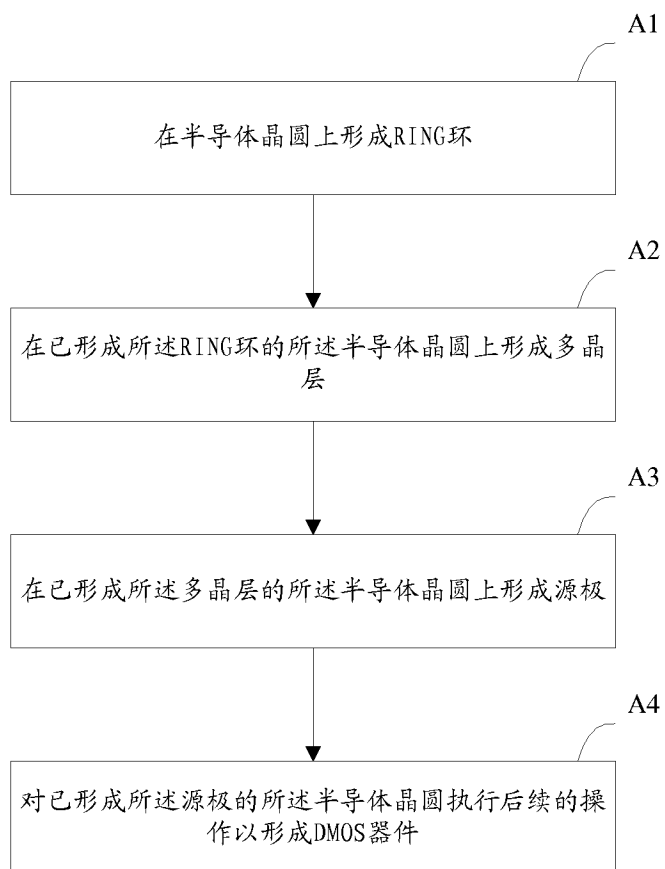


图 1

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2013/078547

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/336 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI; CNPAT; WPI; EPODOC: dmos, vdmoss, double+ d diffuse+, ring, self d align+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1779988 A (UNIVERSITY XIAN SCI & TECHNOLOGY) 31 May 2006 (31.05.2006) description, page 2, line 11 to page 4, line 24 and figures 1-3	1
Y	the same as above	2-8
Y	CN 102522335 (HANGZHOU SILAN INTEGRATED CIRCUIT CO., LTD.) 27 June 2012 (27.06.2012) description, paragraphs [0002] and [0031]-[0043] and figure 4	2-8
A	US 5684319 A (HEBERT, Francois) 04 November 1997 (04.11.1997) the whole document	1-8
A	US 5747851 A (TOMATSU, Yutaka et al.) 05 May 1998 (05.05.1998) the whole document	1-8

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search 04 September 2013 (04.09.2013)	Date of mailing of the international search report 10 October 2013 (10.10.2013)
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHAO, Shixin Telephone No. (86-10) 62413994

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.
PCT/CN2013/078547

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 1779988 A	31.05.2006	CN 100394616 C	11.06.2008
CN 102522335 A	27.06.2012	None	
US 5684319 A	04.11.1997	None	
US 5747851 A	05.05.1998	DE 19639035 A1	03.04.1997
		JP H09153613 A	10.06.1997
		DE 19639035 B4	02.06.2005

国际检索报告

国际申请号

PCT/CN2013/078547

A. 主题的分类

H01L21/336 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNKI;CNPAT: 双扩散金属氧化物半导体, 环, 自对准

WPI;EPODOC: dmos, vdmos, double+ d diffuse+, ring, self d align+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 1779988 A (西安电子科技大学) 31.5 月 2006 (31.05.2006) 说明书第 2 页第 11 行至第 4 页第 24 行, 图 1 至 3	1
Y	同上	2-8
Y	CN 102522335 A (杭州士兰集成电路有限公司) 27.6 月 2012 (27.06.2012) 说明书 0002 段, 0031 段至 0043 段, 图 4	2-8
A	US 5684319 A (HEBERT, Francois) 04.11 月 1997 (04.11.1997) 全文	1-8
A	US 5747851 A (TOMATSU, Yutaka 等) 05.5 月 1998 (05.05.1998) 全文	1-8

☐ 其余文件在 C 栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

04.9 月 2013 (04.09.2013)

国际检索报告邮寄日期

10.10 月 2013 (10.10.2013)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

赵世欣

电话号码: (86-10) 62413994

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2013/078547

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN 1779988 A	31. 05. 2006	CN 100394616 C	11. 06. 2008
CN 102522335 A	27. 06. 2012	无	
US 5684319 A	04. 11. 1997	无	
US 5747851 A	05. 05. 1998	DE 19639035 A1	03. 04. 1997
		JP H09153613 A	10. 06. 1997
		DE 19639035 B4	02. 06. 2005