公告本

申請日期：89.6.23	案號：89112401
類別：H01L 21/328	

（以上各欄由本局填註）

發明專利說明書 478074

一、發明名稱	中文	異接合雙極性電晶體及其製造方法
	英文	ヘテロ接合バイポーラトランジスタ及びその製造方法
二、發明人	姓名（中文）	1.塩田　昌弘 2.篠崎　敏幸 3.辻　秀行 4.紀之定　俊明
	姓名（英文）	1.MASAHIRO SHIOTA 2.TOSHIYUKI SHINOZAKI 3.HIDEYUKI TSUJI 4.TOSHIAKI KINOSADA
	國籍	1.日本 2.日本 3.日本 4.日本
	住、居所	1.日本國京都府相樂郡精華町光台8丁目21-17 2.日本國奈良縣天理市田井庄町117-2 3.日本國奈良縣奈良市七條町84-1-116 4.日本國大阪府和泉市府中町5-21-3-711
三、申請人	姓名（名稱）（中文）	1.日商夏普股份有限公司
	姓名（名稱）（英文）	1.SHARP KABUSHIKI KAISHA
	國籍	1.日本
	住、居所（事務所）	1.日本國大阪府大阪市阿倍野區長池町22番22號
	代表人姓名（中文）	1.町田 勝彥
	代表人姓名（英文）	1.KATSUHIKO MACHIDA

本案已向

國(地區)申請專利	申請日期	案號	主張優先權
日本 JP	1999/06/25	特願平11-180138	有

有關微生物已寄存於　　寄存日期　　寄存號碼

無

五、發明說明 (1)

[發明之領域]

本發明與一種行動電話用MMIC(單片微波積體電路)等所使用異接合雙極性電晶體及其製造方法有關。

[先前之技藝及發明欲解決之課題]

先前電源用異接合雙極性電晶體有熱損壞之問題。熱損壞係指異接合雙極性電晶體在工作時因集極電流發熱，由於發熱致集極電流增加而更發熱之正反饋以至破壞電晶體之現象。

為防止此種熱損壞，已知有改變AlGaAs發射層之Al組成比，或設置鎮流電阻器之方法。

以下說明先前之AlGaAs/GaAs異接合雙極性電晶體。

日本特開平7-7013號公報已提出具有Al組成比x為x>0.4之n-$Al_xGa_{1-x}As$發射層之異接合雙極性電晶體。此種電晶體因發射層做為發射極工作並做為鎮流電阻器，而可使用有效質量大之X谷(valley)之電子。結果、可減小電子移動度，在仍將$Al_xGa_{1-x}As$發射層保持實際膜厚之情形下，能有效加大Re(發射電阻)。

然而此種電晶體因以調整n-$Al_xGa_{1-x}As$發射層之Al組成比x提高Re(發射電阻)，故在集極電流增加前Re已高，並降低電晶體之特性。

一方面、專利第2662039號公報記載：在n-AlGaAs發射層上形成與發射層同一導電型，比發射層雜質濃度低，且與發射層組成不同之電阻體n-GaAs層，而電阻體具有鎮流電阻器作用之情形。又其實施例記載：具有Al組成比為

五、發明說明 (2)

0.3，n型雜質濃度為$5x10^{17}/cm^3$之AlGaAs發射層（膜厚0.25 μm），並具有n型雜質濃度為$1x10^{16}/cm^3$之電阻體n-GaAs層（膜厚0.4 μm）之電晶體。

又特開平10-335345號公報已提出：在AlGaAs發射層上設置具有GaAs層而成之鎮流電阻層，並在發射層與鎮流電阻層間具有接合時不致空乏化程度之載流子濃度之GaAs載流子供給層之電晶體。此種電晶體可以鎮流電阻層防止電晶體之熱損壞，且以載流子供給層防止電子從高雜質濃度之發射層擴散至低雜質濃度之鎮流電阻層中，結果、可防止電流放大率β之下降。

然而因此等電阻體n-GaAs層及鎮流電阻層當做寄生電阻作用，故有使異接合雙極性電晶體劣化之問題。

故鎮流電阻層需要在正常工作狀態、即電晶體溫度低之狀況時發射電阻值低，而熱損壞狀態、即電晶體溫度高之狀況時發射電阻值高者。

換言之、需要發射電阻值之溫度係數（以下簡稱溫度係數）高之鎮流電阻層。

惟先前之GaAs鎮流電阻層具有較低溫度係數，其值僅約$0.001\ ℃^{-1}$。

例如就專利第2662039號公報之實施例所示，具有GaAs鎮流電阻層，發射面積100 μm^2之異接合雙極性電晶體，及如特開平10-335345號公報提出之發射面積100 μm^2，AlGaAs發射層上具有由GaAs層而成之鎮流電阻層，在發射層與鎮流電阻層間具有接合時不致空乏化程度之載流子濃

五、發明說明 (3)

度之GaAs載流子供給層之電晶體，評價發射電阻(Re)之溫度特性結果[圖11顯示此等電晶體之發射電阻(Re)之溫度特性]，可知由於發射電阻(Re)對溫度幾乎無變化，而對熱損壞熱之負反饋之作用小。

又特開平6-349847號公報提出：如圖16所示、在AlGaAs發射層6上形成鎮流電阻層非GaAs層而為n-$Al_xGa_{1-x}As$層9之電晶體，並記載前述鎮流電阻層之Al組成比x以$0<x\leqq0.45$為宜。Al組成比x在上述範圍內時，可調整n-$Al_xGa_{1-x}As$層之傳導帶谷(valley)間之能隙，一定傳導帶構造溫度上昇，且更多電子從電子有效質量小之傳導帶(「Γ谷」)向電子有效質量大之傳導帶(X谷、L谷)被熱激勵，電子之移動度更小。結果、具有在熱損壞前之狀態，鎮流電阻層之發射電阻值低，由於集極電流之增加而熱損壞開始時鎮流電阻層之發射電阻值上昇之特性，而能有效防止電晶體之熱損壞。即由於形成此種鎮流電阻層，即可一邊抑制電晶體寄生電阻成分之增加，一邊防止電晶體之熱損壞。

然而此種電晶體因在p-GaAs基層上形成基極，故一般在p-GaAs基層表面形成SiN、SiO等絕緣層，由於此絕緣層不穩定之原因，而有異接合雙極性電晶體之特性改變之問題。

針對此問題，Extended Abstracts of the 1994 International Conference on Solid State Devices and Materials, Yokohama, 1994, pp.613~615(以下稱Extended Abstracts)提出：將基極非形成於p-GaAs基層

五、發明說明 (4)

上，而形成於p-GaAs基層上之n-AlGaAs發射層上之電晶體。

將此種在n-AlGaAs發射層上形成基極之構造，取入特開平6-349847號公報之構造時(圖15)，即在p^+-GaAs基層上連續形成n-$Al_{0.3}Ga_{0.7}As$發射層、n-$A_{0.35}Ga_{0.65}As$鎮流電阻層，在基極形成前需從基板表面側依序蝕刻n^+-GaAs接觸層、n-$Al_yGa_{1-y}As$漸變層、n-$Al_{0.35}Ga_{0.65}As$鎮流電阻層，露出n-$Al_{0.3}Ga_{0.7}As$發射層。

此時、因在露出n-$Al_{0.3}Ga_{0.7}As$發射層時如停止蝕刻之所謂無法選擇蝕刻，故不得不以管理蝕刻時間加以調整。因此、有發射層膜厚大為不均之問題。因發射層膜厚大為影響異接合雙極性電晶體之基極洩漏電流、基電阻、電流放大率及特性穩定性(一般為約50 nm)，故發射層膜厚不均時，有不易獲得具有穩定特性電晶體之問題。又發射層露出後更管理蝕刻時間繼續蝕刻，以去除發射層之一部分時，有使發射層膜厚更加不均勻之問題。

又在前述Extended Abstracts記載：為了發射極接觸電阻之減低及穩定化，在晶圓最表面形成由InGaAs而成之接觸層。

然而、將InGaAs接觸層形成於GaAs層上時，結晶柵常數大異，無失配錯位形成困難，又InGaAs接觸層厚度約為100 nm時，因失配錯位致有InGaAs接觸層表面產生約10~20 nm凹凸之問題。

於特開平6-349847號公報，在晶圓最表面形成InGaAs接

五、發明說明 (5)

觸層時，InGaAs層表面之凹凸，在基極形成前實施時間管理蝕刻，致仍舊殘留於n-AlGaAs發射層上，而產生使電晶體之特性更為不穩定之問題。

如此、特開平6-349847號公報之電晶體及Extended Abstracts之電晶體，甚至組合此等電晶體構造之電晶體，雖能有效防止熱損壞，惟因發射層膜厚不均勻，故製造具有穩定特性之電晶體困難。

如以上、以先前之技藝不易同時實現將發射電阻(Re)抑低於實用上無問題之範圍，有效抑制熱損壞，及製造具有穩定特性之電晶體。

發明之概述：

[解決課題之方法]

有鑑於上述問題，本發明人等發現鎮流電阻層以$n-Al_xGa_{1-x}As$(Al組成比x：$0.15 \leqq x \leqq 0.35$)構成之異接合雙極性電晶體，發生熱損壞前使用AlGaAs鎮流電阻層中移動度高之「Γ谷電子」於電子傳導，而熱損壞開始發生時，使用因其熱移動度低之「X谷電子、L谷電子」於電子傳導，故將電晶體之發射電阻(Re)溫度特性，仍舊保持於成為因集極電流增加之熱損壞防止用熱負反饋狀態下，可縮小至實用上無問題之範圍，又發現由於鎮流電阻層與發射層間具有GaAs選擇蝕刻層，即可將AlGaAs發射層構成均勻之膜厚，仍然保持小之發射電阻(Re)下改善控制性、重現性，以至完成本發明。

即本發明可提供之異接合雙極性電晶體，其在AlGaAs發

五、發明說明 (6)

射層與發射極間具有鎮流電阻層，其特徵為：前述鎮流電阻層由$n-Al_xGa_{1-x}As(0<x<1)$而成，前述發射層與前述鎮流電阻層之間具有GaAs選擇蝕刻層。

又依本發明可提供異接合雙極性電晶體及其製造方法，異接合雙極性電晶體係疊積：GaAs集極層、GaAs基極層、AlGaAs發射層、GaAs選擇蝕刻層、及$n-Al_xGa_{1-x}As$鎮流電阻層，並包括：集極、基極、及發射極，

而其製造方法包括：

a）疊積GaAs選擇蝕刻層及$n-Al_xGa_{1-x}As(0<x<1)$鎮流電阻層之步驟，在AlGaAs發射層上依序疊積；

b）蝕刻$n-Al_xGa_{1-x}As$鎮流電阻層或$n-Al_xGa_{1-x}As$鎮流電阻層與GaAs選擇蝕刻層之步驟，蝕刻成一定圖形至GaAs選擇蝕刻層止；

c）選擇蝕刻殘留之GaAs選擇蝕刻層之步驟，選擇蝕刻成一定圖形。

發明之實施形態：

本發明之異接合雙極性電晶體，在AlGaAs發射層與發射極間具有$n-Al_xGa_{1-x}As(0<x<1)$鎮流電阻層，而在前述發射層與前述鎮流電阻層間具有GaAs選擇蝕刻層。

AlGaAs發射層之膜厚可舉30~200 nm，以50~150 nm為宜。添加於AlGaAs發射層之雜質例如可舉Si、Se等，而以Si為宜。雜質之添加濃度依添加之雜質而異，例如可舉約$1x10^{17}$~$8x10^{17}/cm^3$。

$n-Al_xGa_{1-x}As$鎮流電阻層之Al組成比x可舉$0<x\leqq0.4$，而

五、發明說明 (7)

以0.15≦x≦0.35為宜。鎮流電阻層之膜厚可舉100~500 nm，以100~300 nm為宜。又添加於鎮流電阻層之雜質例如可舉Si、Se等，而以Si為宜。雜質之添加濃度依添加之雜質而異，例如可舉約$1x10^{16}$~$2\times10^{17}/cm^3$。

GaAs選擇蝕刻層以比鎮流電阻層低電阻為宜，其膜厚以實施非選擇蝕刻至後述GaAs選擇蝕刻層露出時，即使蝕刻量發生不均惟能易止於GaAs選擇蝕刻層，儘可能厚為宜。其膜厚例如可舉100~300 nm。又GaAs選擇蝕刻層，為了後述選擇蝕刻能完全實施，亦以與形成於GaAs選擇蝕刻層下之AlGaAs發射層之選擇比50以上為宜。又添加於GaAs選擇蝕刻層之雜質例如可舉Si、Se等，而以Si為宜。雜質之添加濃度依添加之雜質而異，例如可舉約$1x10^{17}$~$2x10^{18}/cm^3$。

本發明之異接合雙極性電晶體，為了防止發射極與鎮流電阻層間發生之擴散，以在發射極下形成InGaAs接觸層者為宜。InGaAs接觸層之膜厚雖未特加限制，惟例如可舉50~200 nm而以100~150 nm為宜。又添加於InGaAs接觸層之雜質例如可舉Si、Se等，而以Si為宜。雜質之添加濃度依添加之雜質而異，例如可舉約$2x10^{18}$~$2x10^{19}/cm^3$。

又，本發明之異接合雙極性電晶體，亦可於上述InGaAs接觸層之下另形成GaAs接觸層。

又本發明之異接合雙極性電晶體，在$n-Al_xGa_{1-x}As$鎮流電阻層上下形成AlGaAs漸變層者亦可。

本發明之異接合雙極性電晶體之製造方法包括：

五、發明說明 (8)

a）疊積GaAs選擇蝕刻層及AlGaAs鎮流電阻層之步驟，在AlGaAs發射層上依序疊積；

b）蝕刻AlGaAs鎮流電阻層或AlGaAs鎮流電阻層與GaAs選擇蝕刻層之步驟，蝕刻成一定圖形至GaAs選擇蝕刻層止；

c）選擇蝕刻GaAs選擇蝕刻層之步驟，選擇蝕刻成一定圖形。

AlGaAs發射層形成於GaAs集極層及GaAs基層依此序疊積之半導體基板上。其次、在AlGaAs發射層上依序形成、疊積GaAs選擇蝕刻層及AlGaAs鎮流電阻層。形成在半導體基板上之GaAs集極層及GaAs基層以及AlGaAs發射層、GaAs選擇蝕刻層及AlGaAs鎮流電阻層，例如可分別以分子線外延生長法、有機金屬氣相生長法等公知之方法形成。

又半導體基板上任意形成GaAs未摻雜層及GaAs集極接觸層亦可。

雖可用濕蝕刻或乾蝕刻等方法以GaAs選擇蝕刻層停止蝕刻，惟以濕蝕刻為宜。濕蝕刻所用蝕刻溶液例如可舉酸系蝕刻劑，惟其中以燐酸、過氧化氫水及水之混合溶液為宜。

茲以GaAs選擇蝕刻層停止蝕刻，即指完全去除鎮流電阻層，於選擇蝕刻層停止蝕刻，或完全去除鎮流電阻層，再去除選擇蝕刻層之一部分，在選擇蝕刻層中停止蝕刻之意。

為了以GaAs選擇蝕刻層停止蝕刻，本發明之方法一邊管理蝕刻時間一邊蝕刻。依此方法雖總蝕刻量易不均，惟預

五、發明說明 (9)

先形成較厚GaAs選擇蝕刻層膜厚，即容易將蝕刻止於GaAs選擇蝕刻層。

GaAs選擇蝕刻層之選擇蝕刻，雖可用濕蝕刻或乾蝕刻等方法，惟以濕蝕刻為宜。濕蝕刻所用蝕刻溶液，祇要以AlGaAs發射層為底能選擇蝕刻GaAs選擇蝕刻層者即可，而不另特加規定，例如可舉有機酸系蝕刻劑。惟其中以檸檬酸水溶液、過氧化氫水溶液之混合溶液為宜。

本發明之方法，為了將選擇蝕刻GaAs選擇蝕刻層而露出之AlGaAs發射層形成所希膜厚，再加蝕刻亦可。

然後、以光刻法等公知之方法，分別在鎮流電阻層上形成發射極，AlGaAs發射層上形成基極，集極層上形成集極，形成異接合雙極性電晶體。

[實施例]

以下參考圖詳細說明本發明之實施例。

首先、如圖2所示，在GaAs基板(1)上以有機金屬氣相生長法等方法，依序形成：膜厚300 nm之未摻雜GaAs層(2)、膜厚500 nm雜質Si濃度$5x10^{18}/cm^3$之GaAs集極接觸層(3)、膜厚500 nm雜質Si濃度$2x10^{16}/cm^3$之GaAs集極層(4)、膜厚90 nm雜質C濃度$2x10^{19}/cm^3$之GaAs基層(5)、膜厚120 nm雜質Si濃度$5x10^{17}/cm^3$之$Al_xGa_{1-x}As$(x=0.3)之發射層(6)、膜厚150 nm雜質Si濃度$5x10^{17}/cm^3$之GaAs選擇蝕刻層(7)、膜厚30 nm雜質Si濃度$2x10^{18}/cm^3$之AlGaAs漸變層(Al組成比0~0.35)(8)、膜厚200 nm雜質Si濃度$5x10^{16}/cm^3$之$Al_yGa_{1-y}As$(y=0.35)之鎮流層(9)、膜厚30 nm雜質Si濃度

五、發明說明 (10)

$2x10^{18}/cm^3$之AlGaAs漸變層(Al組成比0~0.35)(10)、膜厚100 nm雜質Si濃度$5x10^{18}/cm^3$之GaAs接觸層(11)、膜厚120 nm雜質Si濃度$2x10^{19}/cm^3$之$In_zGa_{1-z}As$(z=0.6)接觸層(12)。

其次、如圖3所示，以通常之光刻步驟將抗蝕圖形(13)形成於InGaAs接觸層(12)上。然後、以燐酸、過氧化氫水及水之混合溶液(混合比5：1：50)，從InGaAs接觸層(12)蝕刻至GaAs選擇蝕刻層(7)(圖4)。又此時使用之燐酸、過氧化氫水及水之混合溶液，因對InGaAs、GaAs、AlGaAs無選擇性，故以管理蝕刻時間蝕刻至所希望之層[GaAs選擇蝕刻層(7)]露出。由於如此管理蝕刻時間蝕刻，雖總蝕刻量發生不均，惟因預先加厚(150 nm)形成露出之GaAs選擇蝕刻層(7)之膜厚，故以GaAs選擇蝕刻層(7)停止蝕刻並非困難。

如圖4所示，形成於InGaAs接觸層(12)表面之凹凸，照樣複製於被蝕刻後之之GaAs選擇蝕刻層(7)表面。

然後、以檸檬酸水溶液(3重量%)、過氧化氫水溶液(30重量%)之混合溶液(混合比80：1)，選擇蝕刻GaAs選擇蝕刻層(7)，露出AlGaAs發射層(6)(圖5)。

以此選擇蝕刻完全去除GaAs選擇蝕刻層(7)表面之凹凸(圖5)。然後用燐酸、過氧化氫水及水之混合溶液(混合比5：1：50)，將AlGaAs發射層(6)蝕刻至約50 nm厚(圖6)。茲以管理蝕刻時間實施蝕刻，惟此時之總蝕刻量因極小至50 nm，故不致使AlGaAs發射層(6)之膜厚不均至發生實用

五、發明說明 (11)

上不妥之程度。

由於經如上步驟，即可無凹凸均勻形成AlGaAs發射層(6)至所希望之膜厚。

其次、用有機溶劑去除使用於抗蝕罩之抗蝕圖形(13)。然後如圖7所示、以通常之光刻法將W/Ti/Au而成之發射極(14)形成於InGaAs接觸層(12)上。

然後、用通常之光刻法將Pt/Ti/Au而成之基極(15)形成於AlGaAs發射層(6)上(圖8)。

然後、將如圖9所示抗蝕圖形(16)，形成於AlGaAs發射層(6)、基極(15)、InGaAs接觸層(12)及發射極(14)上，用燐酸、過氧化氫水及水之混合溶液(混合比5：1：50)，蝕刻$Al_xGa_{1-x}As$(x=0.3)之發射層(6)、GaAs基層(5)、GaAs集極層(4)及GaAs集極接觸層(3)。

然後、用有機溶劑去除抗蝕圖形(16)，接著將如圖10所示抗蝕圖形(17)，形成於GaAs集極接觸層(3)、AlGaAs發射層(6)、基極(15)、InGaAs接觸層(12)及發射極(14)上。

然後、完全去除雜質Si濃度$5x10^{18}/cm^3$之GaAs集極接觸層(3)，實施元件間分離。

然後、用有機溶劑去除抗蝕圖形(17)。

然後、用光刻法將AuGe/Ni/Au而成之集極(18)，形成於GaAs集極接觸層(3)上，得如圖1所示異接合雙極性電晶體。

將由上述實施例製成之異接合雙極性電晶體之發射電阻

五、發明說明 (12)

(Re)溫度特性顯示於圖11(圖11中之■記號)。又圖15表示、具有AlGaAs鎮流電阻層(9)，且基極(15)下具有AlGaAs發射層(6)，最表面具有InGaAs接觸層(12)之異接合雙極性電晶體(特開平6-349847號公報)。圖11表示其電晶體之發射電阻(Re)溫度特性(圖11中之●記號)。又圖12表示具有GaAs(AlGaAs組成比為0時)而成之鎮流電阻層之異接合雙極性電晶體(特開平10-335345號公報)。圖11表示其電晶體之發射電阻(Re)溫度特性(圖11中之▲記號)。

由圖11可知本發明之異接合雙極性電晶體，與特開平6-349847號公報之電晶體同樣，溫度上昇且發射電阻(Re)增加。此表示本發明之電晶體，與特開平6-349847號公報之電晶體同樣，具有抑制熱損壞之作用。

又依圖11可知本發明之電晶體，發射電阻(Re)並未增加太多。此乃因AlGaAs發射層與AlGaAs鎮流電阻層間，具有比AlGaAs鎮流電阻層低電阻之GaAs選擇蝕刻層之故。

又依圖11可知具有GaAs鎮流電阻層之電晶體，即使溫度上昇惟發射電阻(Re)並未增加。由此表示未具抑制熱損壞之作用。

比較例

除將實施例(8)、(9)、(10)各層，分別以將$Al_zGa_{1-z}As$鎮流層(9')之Al組成比z改變為0[但、0時省略鎮流層上下之漸變層(8')、(9')。]、0.15、0.25、0.35、0.4，以代替膜厚30 nm雜質Si濃度$2x10^{18}/cm^3$之AlGaAs漸變層(Al組成比0~z)(8')、膜厚200 nm雜質Si濃度$5x10^{16}/cm^3$之

五、發明說明 (13)

$Al_zGa_{1-z}As$ 鎮流層(9')、膜厚30 nm雜質Si濃度$2x10^{18}/cm^3$之AlGaAs漸變層(Al組成比z~0)(10')之外，以實施例同樣方法製作異接合雙極性電晶體。

圖13表示就此等電晶體，室溫附近之發射電阻(Re)與AlGaAs鎮流層之Al組成比之關係，以圖14表示電晶體溫度為130℃時之溫度依賴性[發射電阻(Re)之溫度坡度]。可知如圖13所示、當AlGaAs鎮流電阻層之Al組成比達0.4時，發射電阻(Re)顯著增大，又如圖14所示、Al組成比達0.15以上發射電阻(Re)之溫度特性為正。即AlGaAs鎮流電阻層之Al組成比下限(0.15)，由發射電阻(Re)之溫度特性決定，而上限(0.35)由熱損壞尚未發生之室溫附近之發射電阻(Re)之絕對值決定。

[本發明之效果]

依本發明之異接合雙極性電晶體，能有效抑制熱損壞，並因AlGaAs發射層上具有GaAs選擇蝕刻層，而可構成膜厚均勻之AlGaAs發射層。結果、可穩定異接合雙極性電晶體之特性，且可改善製造之成品率。

圖式之簡單說明：

圖1係依照本發明之異接合雙極性電晶體之構造斷面圖。

圖2係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖3係本發明之異接合雙極性電晶體之製程構造斷面圖。

五、發明說明 (14)

圖4係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖5係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖6係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖7係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖8係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖9係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖10係本發明之異接合雙極性電晶體之製程構造斷面圖。

圖11係本發明之異接合雙極性電晶體與先前之異接合雙極性電晶體之發射極電阻(Re)之溫度依賴性圖。

圖12係製作成本發明之異接合雙極性電晶體之比較對象之異接合雙極性電晶體構造斷面圖。

圖13係製作成本發明之異接合雙極性電晶體之比較對象之異接合雙極性電晶體室溫附近之發射極電阻(Re)與AlGaAs鎮流電阻層之Al組成比關係圖。

圖14係製作成本發明之異接合雙極性電晶體之比較對象之異接合雙極性電晶體溫度依賴性與AlGaAs鎮流電阻層之Al組成比關係圖。

五、發明說明 (15)

圖15係具有日本特開平6-349847號公報所示鎮流電阻層，在基極下具有AlGaAs發射層，且在最表面具有InGaAs接觸層之異接合雙極性電晶體構造斷面圖。

圖16係異接合雙極性電晶體構造斷面圖。

圖號說明：

1・・・半絕緣性GaAs基板
2・・・未摻雜GaAs層
3・・・GaAs集極接觸層
4・・・GaAs接觸層
5・・・GaAs基層
6・・・AlGaAs發射層
7・・・GaAs選擇蝕刻層
8・・・AlGaAs漸變層
9・・・AlGaAs鎮流電阻層
10・・・AlGaAs漸變層
11・・・GaAs接觸層
12・・・InGaAs接觸層
13・・・抗蝕圖形
14・・・發射極
15・・・基極
16・・・抗蝕圖形
17・・・抗蝕圖形
18・・・集極

四、中文發明摘要　（發明之名稱：異接合雙極性電晶體及其製造方法）

本發明之課題為提供有效抑制電晶體之熱損壞，且具有穩定特性之異接合雙極性電晶體。

本發明之解決方法為提供一種異接合雙極性電晶體，其在AlGaAs發射層與發射極間具有鎮流電阻層，其特徵為：前述鎮流電阻層由n-$Al_xGa_{1-x}As$（0<x<1）而成，且前述發射層與前述鎮流電阻層之間具有GaAs選擇蝕刻層。

英文發明摘要　（發明之名稱：ヘテロ接合バイポーラトランジスタ及びその製造方法

【課題】　トランジスタの熱暴走を有効に抑え、かつ安定した特性を有するヘテロ接合バイポーラトランジスタを提供する。

【解決手段】　ＡｌＧａＡｓエミッタ層とエミッタ電極の間にバラスト抵抗層を有するヘテロ接合バイポーラトランジスタにおいて、前記バラスト抵抗層はｎ－Al_x Ga_{1-x} Ａｓ（０＜ｘ＜１）で構成され、かつ前記エミッタ層と前記バラスト抵抗層との間にＧａＡｓ選択エッチング層を有するヘテロ接合バイポーラトランジスタを提供する。

【選択図】　図１

六、申請專利範圍

1. 一種異接合雙極性電晶體，其在AlGaAs發射層與發射極間具有鎮流電阻層，

其特徵為：前述鎮流電阻層由$n-Al_xGa_{1-x}As(0<x<1)$而成，前述發射層與前述鎮流電阻層之間具有GaAs選擇蝕刻層。

2. 如申請專利範圍第1項之異接合雙極性電晶體，其中在發射極正下方，更包括InGaAs接觸層。

3. 如申請專利範圍第1項之異接合雙極性電晶體，其中$n-Al_xGa_{1-x}As(0<x<1)$鎮流電阻層具有$0<x\leqq0.4$之Al組成比x。

4. 如申請專利範圍第1項之異接合雙極性電晶體，其中$n-Al_xGa_{1-x}As(0<x<1)$鎮流電阻層具有$0.15\leqq x\leqq0.35$之Al組成比x。

5. 如申請專利範圍第1項之異接合雙極性電晶體，其中GaAs選擇蝕刻層，比鎮流電阻層為低之電阻。

6. 如申請專利範圍第1項之異接合雙極性電晶體，其中GaAs選擇蝕刻層，具有100~300 nm膜厚。

7. 如申請專利範圍第1項之異接合雙極性電晶體，其中GaAs選擇蝕刻層，具有50以上與AlGaAs發射層之選擇比。

8. 一種異接合雙極性電晶體之製造方法，其特徵為包括：

a）疊積GaAs選擇蝕刻層及$n-Al_xGa_{1-x}As(0<x<1)$鎮流電阻層之步驟，在AlGaAs發射層上依序疊積；

b）蝕刻$n-Al_xGa_{1-x}As$鎮流電阻層或$n-Al_xGa_{1-x}As$鎮流電阻

六、申請專利範圍

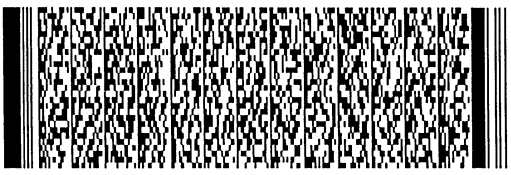
層與GaAs選擇蝕刻層之步驟，蝕刻成一定圖形至GaAs選擇蝕刻層止；

c）選擇蝕刻殘留之GaAs選擇蝕刻層之步驟，選擇蝕刻成一定圖形；及

d）形成發射極之步驟，在鎮流電阻層上形成。

9. 如申請專利範圍第8項之異接合雙極性電晶體之製造方法，其中蝕刻n-$Al_xGa_{1-x}As$鎮流電阻層或n-$Al_xGa_{1-x}As$鎮流電阻層與GaAs選擇蝕刻層之步驟，以濕蝕刻蝕刻成一定圖形。

10. 如申請專利範圍第8項之異接合雙極性電晶體之製造方法，其中選擇蝕刻殘留GaAs選擇蝕刻層之步驟，以濕蝕刻蝕刻成一定圖形。



89112401

圖式

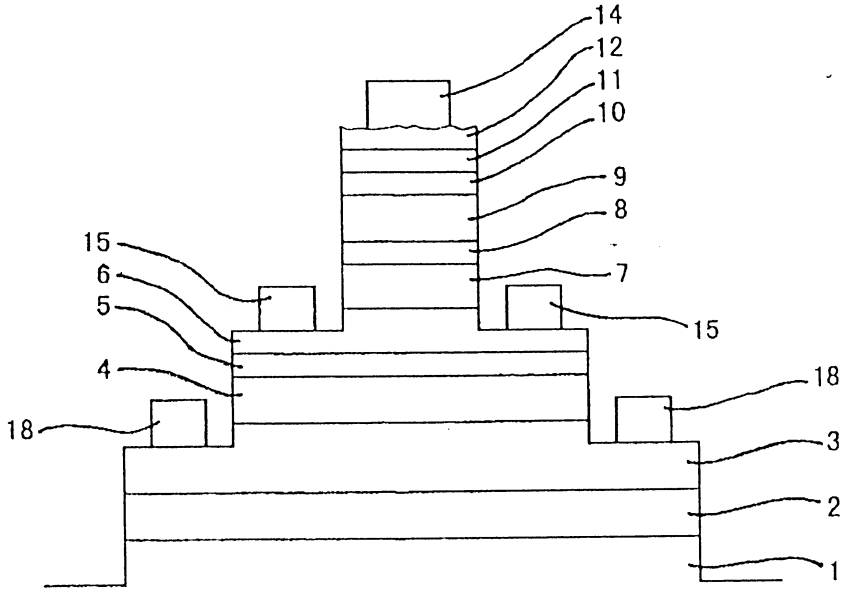


圖1

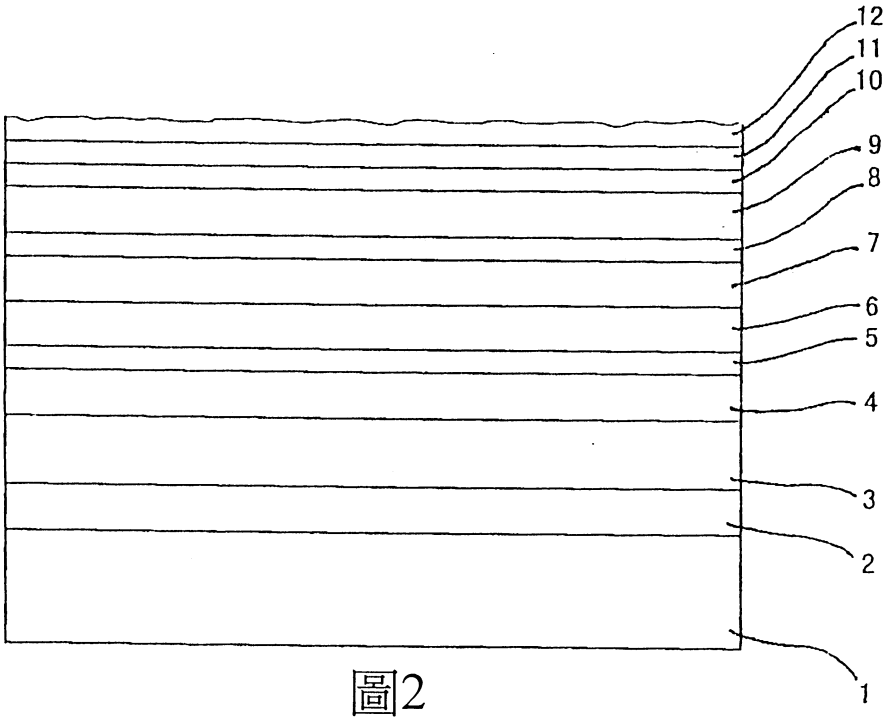


圖2

圖式

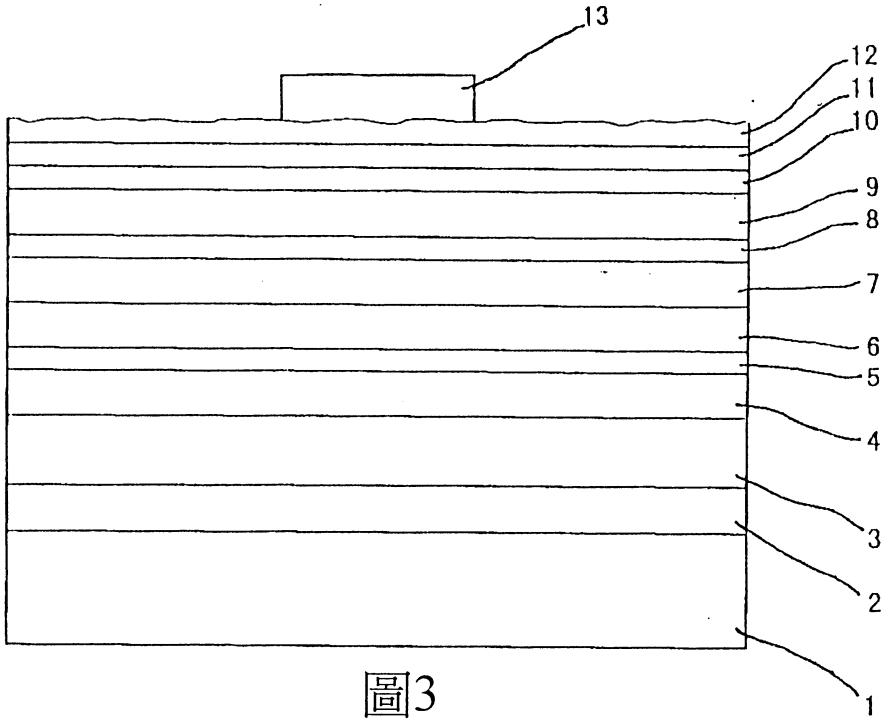


圖3

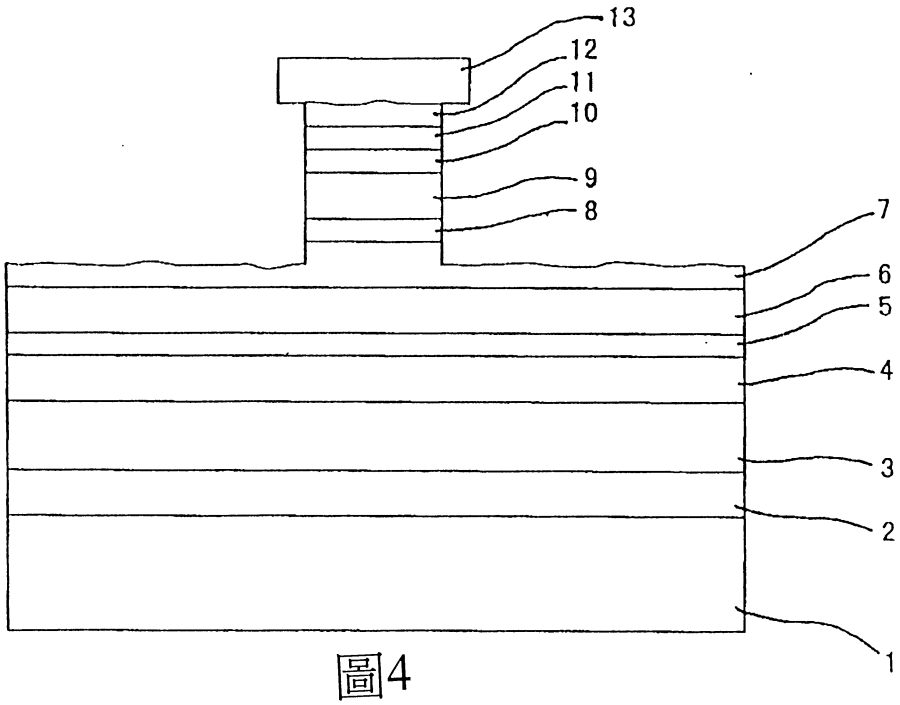


圖4

圖式

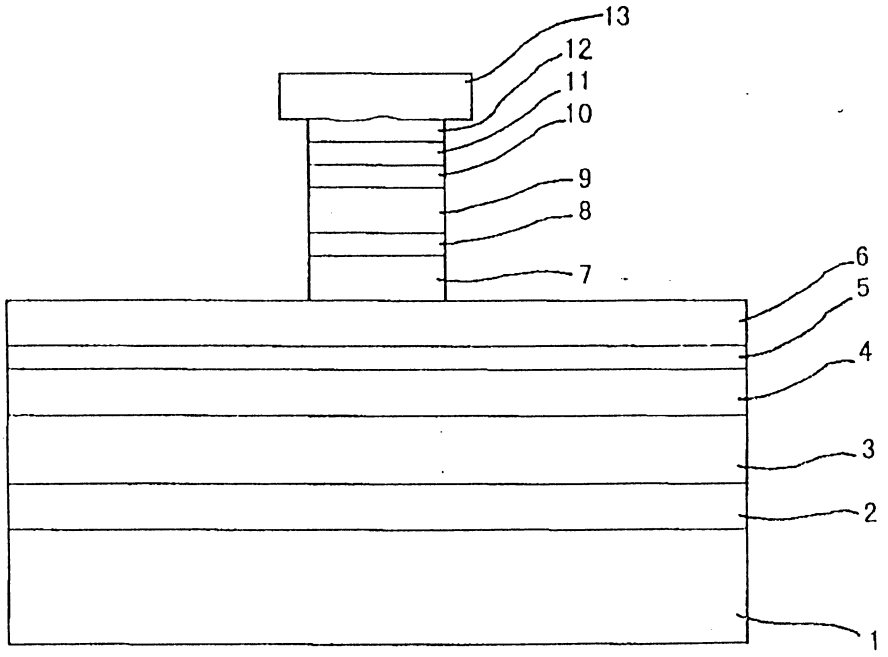


圖5

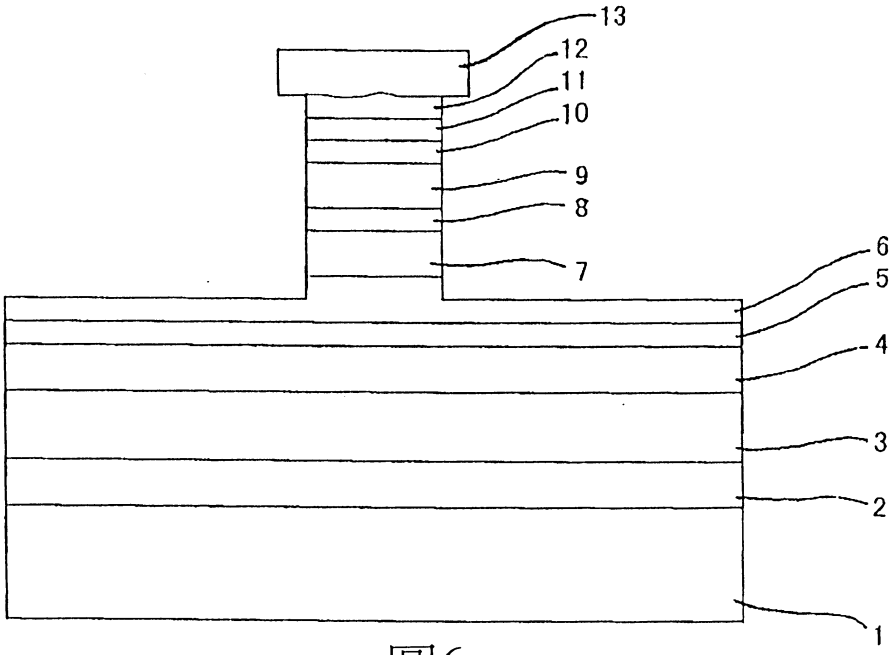


圖6

圖式

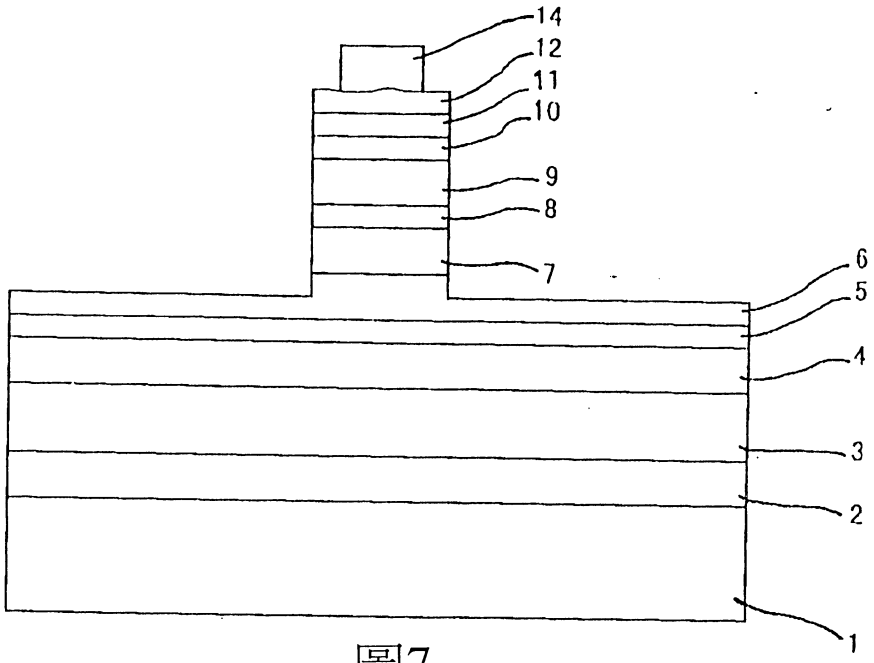


圖7

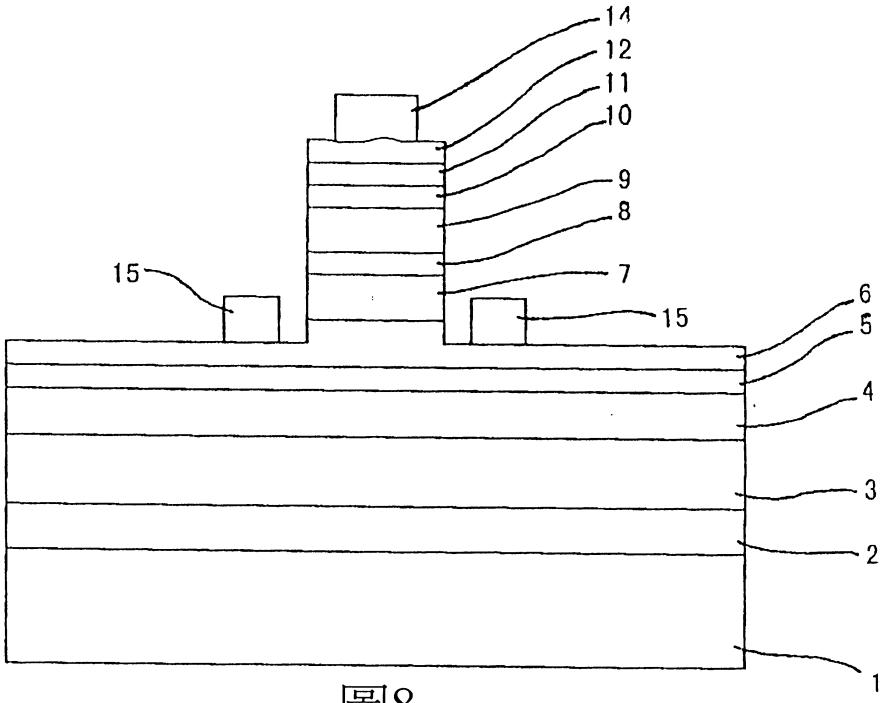


圖8

圖式

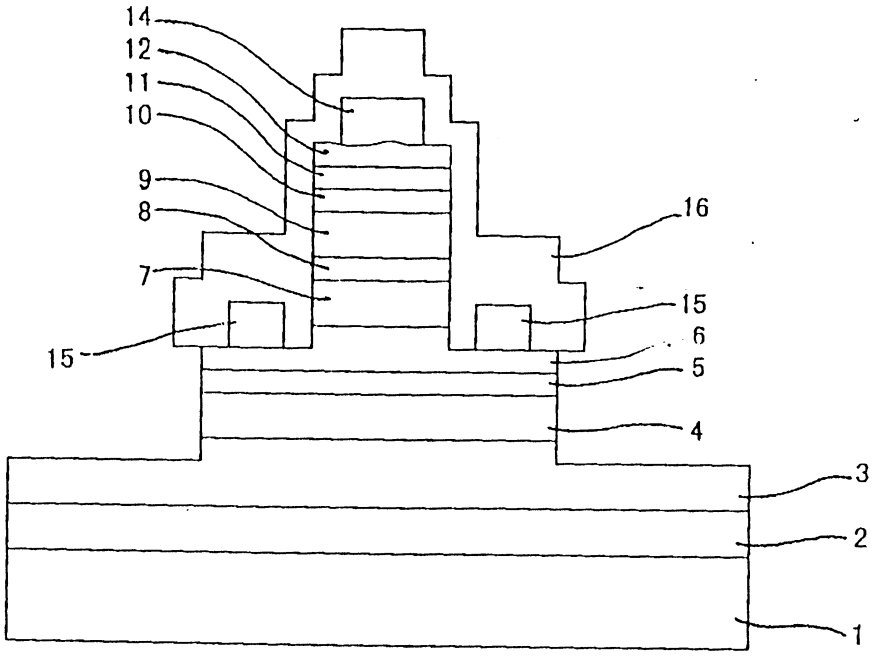


圖9

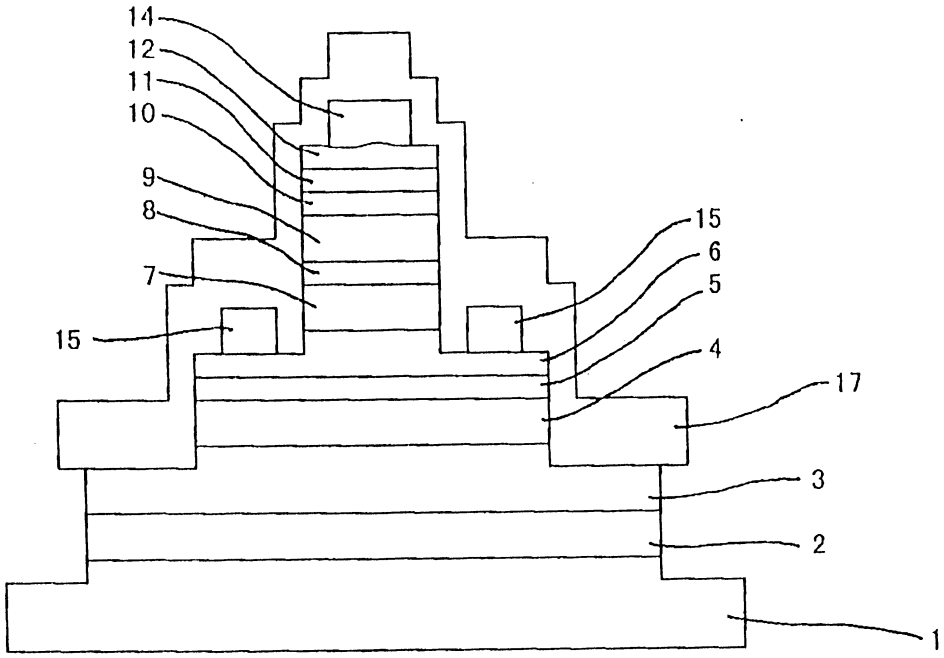


圖10

圖式

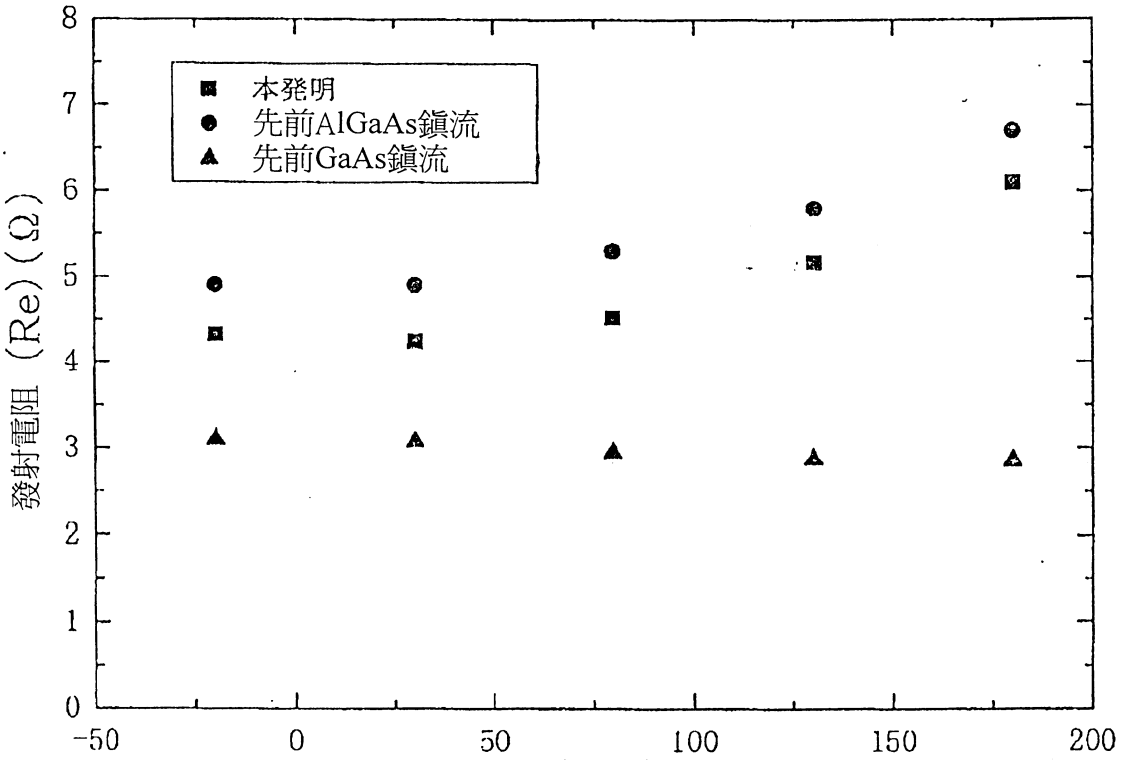

本發明
先前AlGaAs鎮流
先前GaAs鎮流
發射電阻 (Re) (Ω)
溫度(℃)
0
1
2
3
4
5
6
7
8
-50
0
50
100
150
200

圖11

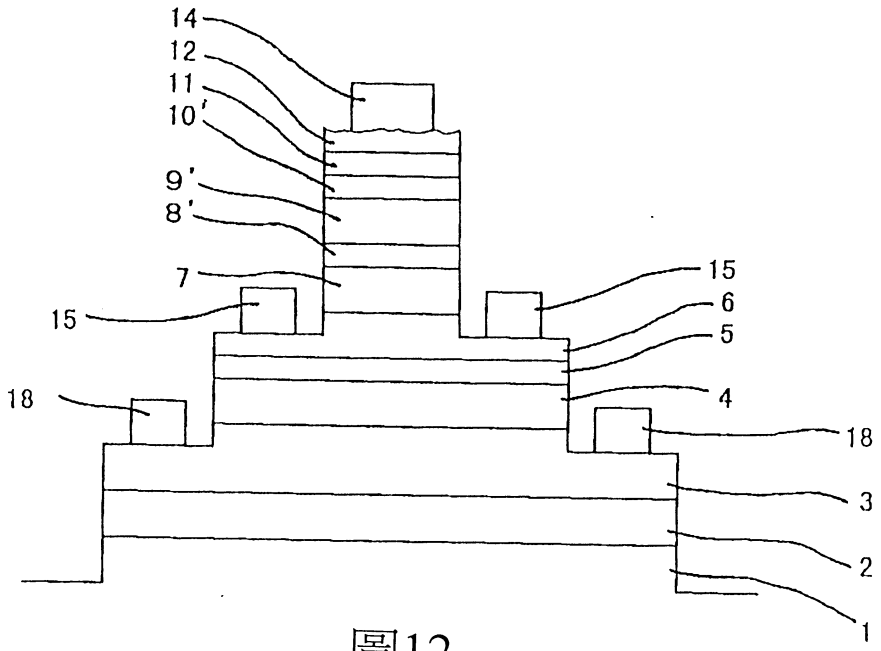

14
12
11
10'
9'
8'
7
15
18
15
6
5
4
18
3
2
1

圖12

圖式

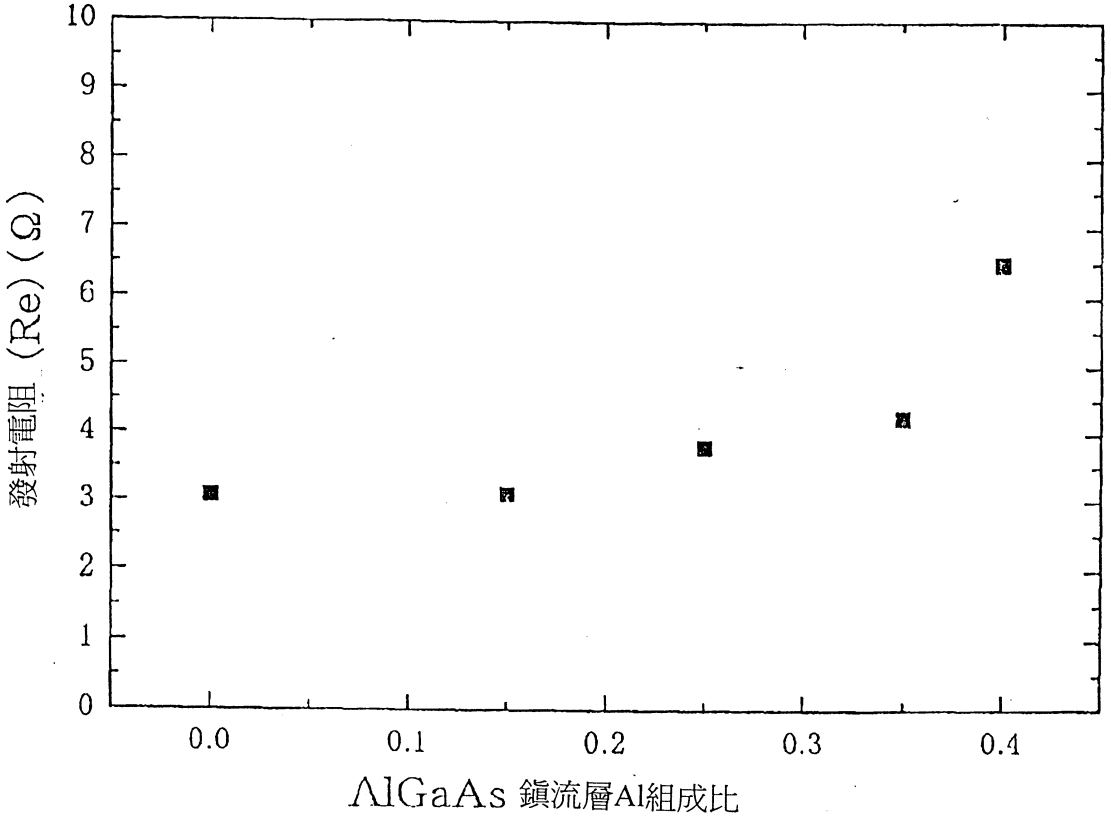

發射電阻 (Re) (Ω)
10
9
8
7
6
5
4
3
2
1
0
0.0
0.1
0.2
0.3
0.4
AlGaAs 鎮流層Al組成比

圖14

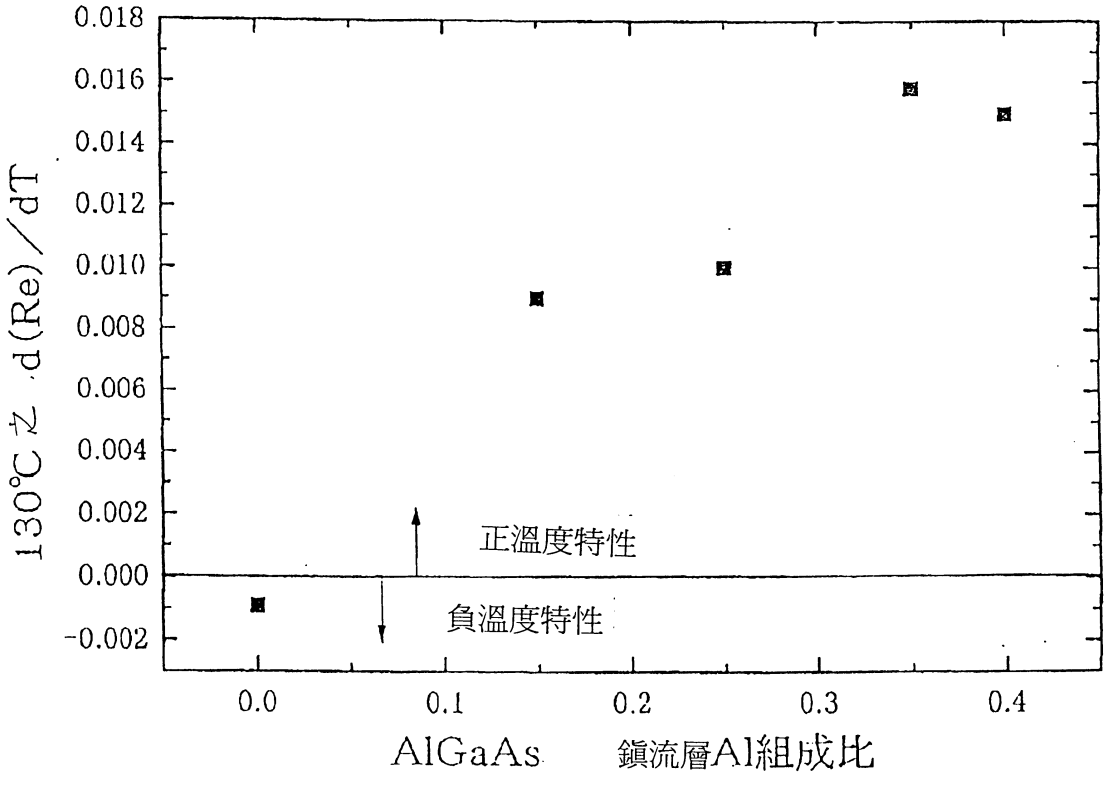

130°C 之 d(Re)/dT
0.018
0.016
0.014
0.012
0.010
0.008
0.006
0.004
0.002
0.000
-0.002
正溫度特性
負溫度特性
0.0
0.1
0.2
0.3
0.4
AlGaAs 鎮流層Al組成比

圖13

圖式

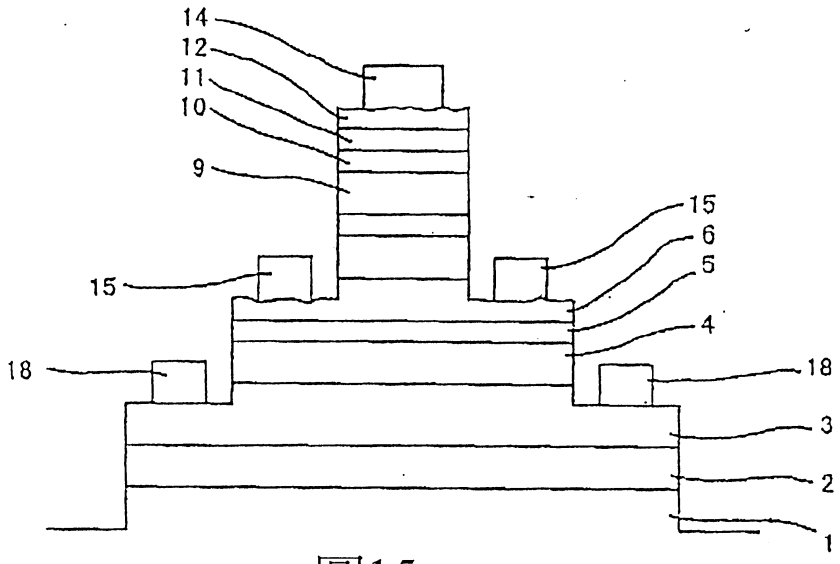


圖15

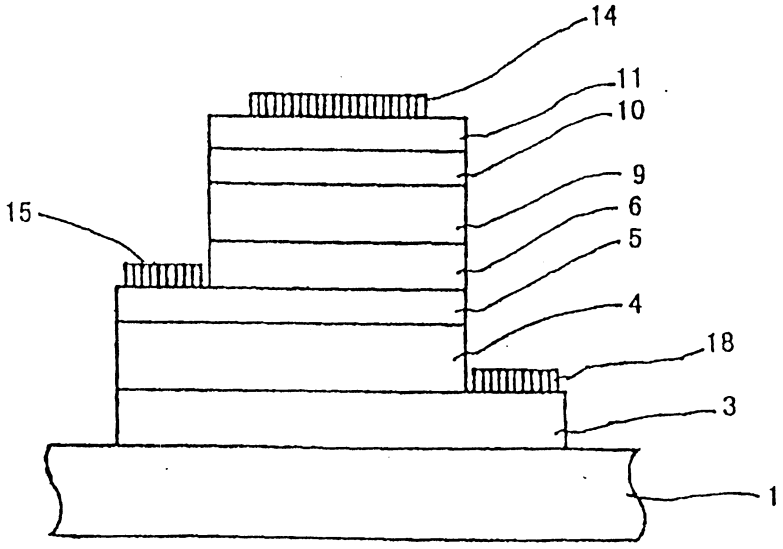


圖16