



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

240 905

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 23 01 84
(21) PV 504-84

(51) Int. Cl. 4

H 03 K 3/00

(40) Zveřejněno 16 07 85

(45) Vydáno 01 10 87

(75)
Autor vynálezu

STAŇKA KAREL ing.;
DVORSKÝ PAVEL ing.;
KRAUS JOSEF ing., PRAHA

(54)

Zapojení synchronních hodin

Řešení se týká zapojení synchronních hodin na vstupní straně zařízení pro přenos dat. Hodinový kmitočet z místního oscilátoru jde přes vyrovnávací obvod do děličového bloku, kde se vydělením vytváří výstupní hodinový signál. U obdélníkového signálu, odpovídajícího vstupním datům se v hranovém detektoru zjišťuje výskyt hrany. Informace o hraně se předává do řídicího bloku, kde se tato informace srovnává s informací o fázi výstupních hodin. Podle vzájemné fázové polohy vstupních a výstupních dat dává řídicí blok pokyn vyrovnávacímu obvodu k přidání nebo odebrání jednoho pulsu z proudu impulsů přicházejících z místního oscilátoru. Řešení se využije v energetice a u zabezpečovacích zařízení kolejové dopravy.

Vynález se týká zapojení synchron-
ních hodin na přijímací straně zařízení pro přenos dat.

Jsou známa zapojení, ve kterých se používá pro vytváření synchronních hodin přijímače analogový obvod pro fázový závěs, který ovládá místní laditelný oscilátor řízený napětím. Podle fázové polohy signálu, získaného vydělením signálu místního oscilátoru a signálu, získaného ze změn vstupních dat přijímače se vytváří analogové napětí, které se vede na obvod, jenž koriguje průběh regulační smyčky. Napětí, vystupující z tohoto obvodu ovládá laditelný oscilátor, z něhož se potom dělením odvozují synchronní hodiny. Nevýhodou tohoto uspořádání je, že se musí nastavovat frekvence laditelného oscilátoru; mezní kmitočty oscilátoru při krajních hodnotách řídicího napětí nejsou pevně definovány; frekvence oscilátoru je obvykle závislá na teplotě; a doba potřebná pro dosažení synchronního stavu není rovněž přesně definovaná.

Tyto nedostatky odstraňuje zapojení synchronních hodin na přijímací straně zařízení pro přenos dat podle vynálezu. Podstata vynálezu spočívá v tom, že vstup zapojení je spojen se vstupem hranového detektoru, jehož výstup je spojen s datovým vstupem řídicího bloku. Výstup řídicího bloku je spojen s řídicím vstupem vyrovnávacího obvodu. Stavový vstup řídicího bloku je spojen se stavovým výstupem děličového bloku, jehož hodinový vstup je spojen s výstupem vyrovnávacího obvodu. Hodinový vstup vyrovnávacího obvodu je spojen s výstupem

místního oscilátoru. Hodinový výstup děličového bloku je spojen s výstupem zapojení.

Výhodou uspořádání podle vynálezu je, že doba, potřebná pro dosažení synchronního stavu z krajní polohy, kdy je fázové podnutí 180° proti požadované poloze, je přesně definovaná a je určena dělicím poměrem děličového bloku a periodou synchronních hodin. Zapojení umožňuje použít krystalem řízeného oscilátoru o pevné frekvenci, u kterého není třeba frekvenci ladit. Krystalem řízený oscilátor není závislý na teplotě. Rychlost fázového posuvu je konstantní. Tím se zaručí, že porucha ve výstupních datech vychýlí synchronní hodiny ze správné polohy jen o jeden impuls. Zapojení lze proto použít s výhodou pro přenos dat v zařízeních, která používají sériové synchronní komunikace a nepřeměňují hodinovou frekvenci.

Příklad zapojení podle vynálezu je schematicky znázorněn v blokovém schématu na připojeném výkresu.

Jednotlivé bloky zapojení je možno charakterizovat takto. Místní oscilátor 1 je krystalem řízený oscilátor o pevné frekvenci. Slouží k vytváření hodinové frekvence pro řízení všech ostatních bloků zapojení. Vyrovnávací obvod 2 je vytvořen z hradel typu TTL. Slouží ke přidání nebo k vynechání jednoho pulsu ze série pulsů místního oscilátoru 1. Děličový blok 3 je vytvořen z děliče a z kombinačního obvodu sestaveného z TTL hradel. Slouží k vytvoření výstupní synchronní frekvence dělením vstupního hodinového kmitočtu. Hranový detektor 4 je tvořen dvojicí klopných obvodů typu D a kombinačním obvodem sestaveným z hradel typu TTL. Slouží ke zjištění výskytu hrany ve výstupních datech. Řídicí blok 5 je tvořen kombinačním logickým obvodem, sestave-

ným z hradel typu TTL. Na základě informace z hranového detektoru 4 a informace o stavu děličového bloku 3 ovládá řídicí vstup 22 vyrovnávacího bloku 2. Jednotlivé bloky synchronních hodin jsou zapojeny takto. Vstup 01 zapojení je spojen se vstupem 41 hranového detektoru 4. Výstup 42 hranového detektoru 4 je spojen s datovým vstupem 51 řídicího bloku 5. Výstup 53 řídicího bloku 5 je spojen s řídicím vstupem 22 vyrovnávacího obvodu 2. Stavový vstup 52 řídicího bloku 5 je spojen se stavovým výstupem 32 děličového bloku 3. Hodinový vstup 31 děličového bloku 3 je spojen s výstupem 23 vyrovnávacího obvodu 2. Hodinový vstup 21 vyrovnávacího obvodu 2 je spojen s výstupem 11 místního oscilátoru 1. Hodinový výstup 33 děličového bloku 3 je spojen s výstupem 02 zapojení.

Zapojení pracuje následovně. V místním oscilátoru 1 se vytváří hodinový kmitočet, který se přes vyrovnávací obvod 2 přivádí do děličového bloku 3. V děličovém bloku 3 se hodinový kmitočet vydělí, čímž se vytvoří výstupní synchronní hodinový signál, který přechází na výstup 02 zapojení. Současně přichází na vstup 01 zapojení obdélníkový signál, který odpovídá vstupním datům zařízení pro přenos dat. Tento signál přichází do hranového detektoru 4, ve kterém se zjišťuje, zda se v obdélníkovém signálu, odpovídajícím vstupním datům vyskytla hrana. Informaci o tom, že se ve vstupních datech objevila hrana se předává do řídicího bloku 5 přes jeho datový vstup 51. Současně přichází na stavový vstup 52 řídicího bloku 5 informace o fázi výstupních synchronních hodin ze stavového výstupu 32 děličového bloku 3. Vyhodnocením těchto dvou informací zjistí řídicí blok 5 vzájemnou fázovou polohu vstupních dat na vstupu 01 zapojení a výstupních dat na výstupu 02 zapojení. Podle této fázové polohy rozhodne

řídící blok 5, zda je nutno synchronní hodiny posunout fázově dopředu nebo dozadu. Podle pokynu z výstupu 53 řídícího bloku 5, který přichází na řídící vstup 22 vyrovnávacího obvodu 2, se ve vyrovnávacím obvodu 2 buď přidá jeden impuls do proudu impulsů přicházejících z místního oscilátoru 1 do děličového bloku 2, nebo se z proudu impulsů jeden impuls ubere. Tím se posunou výstupní synchronní hodiny žádaným směrem. Tímto způsobem se udržují synchronní hodiny ve správné poloze ke vstupním datům tak, aby ke vzorkování vstupních dat docházelo v žádaném okamžiku mimo oblast, v níž se vstupní data mění.

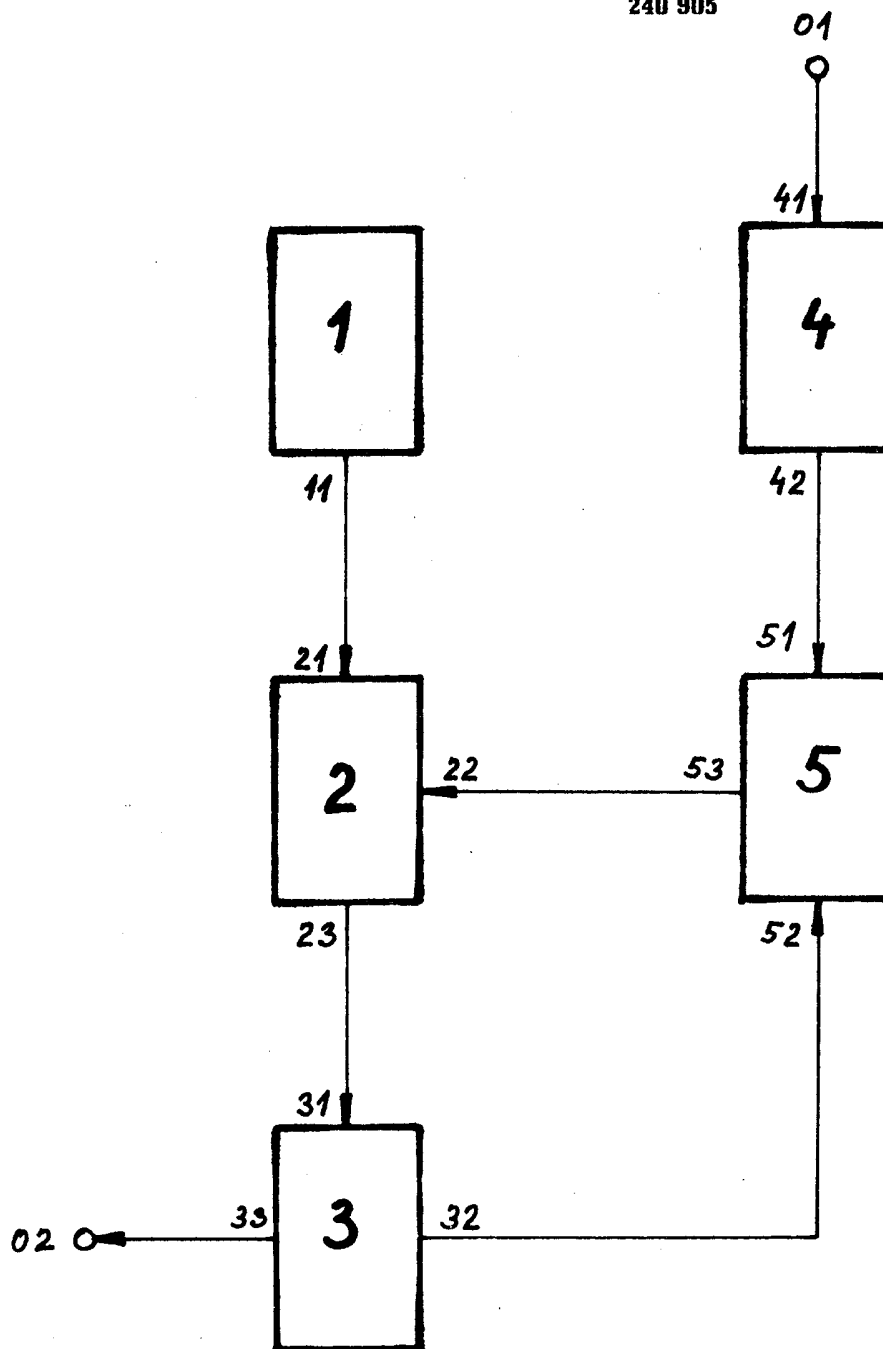
Vynálezu se využije v zařízeních pro přenos a zpracování dat v energetice, a při zabezpečovacích zařízeních kolejové dopravy.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení synchronních hodin na přijímací straně zařízení pro přenos dat, vyznačující se tím, že vstup (01) zapojení je spojen se vstupem (41) hranového detektoru (4), jehož výstup (42) je spojen s datovým vstupem (51) řídícího bloku (5), jehož výstup (53) je spojen s řídícím vstupem (22) vyrovnávacího obvodu (2) ^{přičemž} stavový vstup (52) řídícího bloku (5) je spojen se stavovým výstupem (32) děličového bloku (3), jehož hodinový vstup (31) je spojen s výstupem (21) vyrovnávacího obvodu (2), jehož hodinový vstup (21) je spojen s výstupem (11) místního oscilátoru (1), ^{z kterého} hodinový výstup (33) děličového bloku (3) je spojen s výstupem (02) zapojení.

1 výkres

240 905



Obv. 1