

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4667031号  
(P4667031)

(45) 発行日 平成23年4月6日(2011.4.6)

(24) 登録日 平成23年1月21日(2011.1.21)

(51) Int.Cl.	F 1
HO 1 J 9/02	(2006.01)
HO 1 J 1/304	(2006.01)
HO 1 J 29/04	(2006.01)
HO 1 J 31/12	(2006.01)
	HO 1 J 9/02
	HO 1 J 1/30
	HO 1 J 29/04
	HO 1 J 31/12

請求項の数 7 (全 30 頁)

(21) 出願番号 特願2004-358362 (P2004-358362)  
 (22) 出願日 平成16年12月10日 (2004.12.10)  
 (65) 公開番号 特開2006-164896 (P2006-164896A)  
 (43) 公開日 平成18年6月22日 (2006.6.22)  
 審査請求日 平成19年12月10日 (2007.12.10)

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100126240  
 弁理士 阿部 琢磨  
 (74) 代理人 100124442  
 弁理士 黒岩 創吾  
 (72) 発明者 西村 三千代  
 東京都大田区下丸子3丁目30番2号キヤ  
 ノン株式会社内  
 (72) 発明者 寺本 洋二  
 東京都大田区下丸子3丁目30番2号キヤ  
 ノン株式会社内

最終頁に続く

(54) 【発明の名称】電子放出素子の製造方法、および該製造方法を用いた、電子源並びに画像表示装置の製造方法

## (57) 【特許請求の範囲】

## 【請求項 1】

電子放出素子の製造方法であって、導電性材料を含む樹脂層を焼成することによって、該樹脂層中の樹脂成分をカーボン化せしめると共に前記導電性材料を粒子化せしめて、各々の表面の少なくとも一部が10nm以下の膜厚の絶縁層で覆われた複数の導電性粒子を用意する工程と、

前記複数の導電性粒子の各々を被覆する前記絶縁層の表面を水素で終端する工程と、  
 を有し、

前記導電性材料を含む樹脂層は、電極上に設けた樹脂パターンに前記導電性材料を含む液体を接触させて該樹脂パターンに前記導電性材料を吸収させた後に、前記導電性材料を吸収した前記樹脂パターンを乾燥させることで形成される、  
 ことを特徴とする電子放出素子の製造方法。

## 【請求項 2】

前記樹脂パターンへの前記導電性材料の吸収は、前記導電性材料を構成する金属を、イオン交換によって、前記樹脂パターンに吸収させることによって行うこととする請求項1に記載の電子放出素子の製造方法。

## 【請求項 3】

前記導電性粒子が金属粒子であることを特徴とする請求項1または2に記載の電子放出素子の製造方法。

## 【請求項 4】

前記絶縁層の抵抗率が、 $1 \times 10^8 \text{ } \cdot \text{cm}$ 以上 $1 \times 10^{14} \text{ } \cdot \text{cm}$ 以下であること  
を特徴とする請求項1乃至3のいずれか1項に記載の電子放出素子の製造方法。

**【請求項5】**

前記複数の金属粒子の密度が $10^4$ 個/ $\text{mm}^2$ 以上であることを特徴とする請求項3に記載の電子放出素子の製造方法。

**【請求項6】**

複数の電子放出素子を有する電子源の製造方法であって、前記複数の電子放出素子の各々が請求項1乃至5のいずれか1項に記載の製造方法により製造されることを特徴とする電子源の製造方法。

**【請求項7】**

電子源と該電子源から放出された電子の照射により発光する発光体とを具備する画像表示装置の製造方法であって、前記電子源が請求項6に記載の製造方法により製造されることを特徴とする画像表示装置の製造方法。

**【発明の詳細な説明】**

**【技術分野】**

**【0001】**

本発明は、電界放出型の電子放出素子の製造方法、該電子放出素子を多数配置してなる電子源の製造方法、該電子源を用いて構成したテレビジョンなどの画像表示装置の製造方法に関する。

**【背景技術】**

**【0002】**

電子放出素子には、電界放出型（以下、「FE型」と称する）や、表面伝導型等がある。

**【0003】**

FE型電子放出素子は、カソード電極（及びその上に配置された電子放出膜）と、ゲート電極との間に電圧を印加し、該電圧（電界）によってカソード電極側から電子を真空中に引き出すタイプの電子放出素子である。そのため、用いるカソード電極（電子放出膜）の仕事関数やその形状などによって動作電界が大きく左右され、一般には仕事関数の小さいカソード電極（電子放出膜）を選ぶことが必要といわれている。

**【0004】**

例えば特許文献1には、カソード電極としての金属体と、その金属体と接合された半導体（ダイアモンド、AlN、BN等）とを備えた電子放出装置が開示されている。上記文献には、膜厚が $10\text{nm}$ 程度以下のダイアモンドからなる半導体膜表面を水素終端することが開示されている。図13に特許文献1に開示された電子放出素子の電子放出原理を示すバンドダイヤグラムを示す。図中、1はカソード電極、141は半導体膜、3は引き出し電極（ゲート電極またはアノード電極）、4は真空障壁、6は電子である。

**【0005】**

ダイアモンドは負性電子親和力を持つ材料として代表的なものであり、負性電子親和力（NEA）を持つダイアモンド表面を電子放出面として利用する電子放出素子としては特許文献2、3、非特許文献1に開示されている。また、特許文献4には、導電性粒子が無機電気絶縁材料の層に埋設されるあるいは導電性粒子が絶縁材料の層によって被覆されている電子放出素子が開示されている。

**【特許文献1】特開平9-199001号公報**

**【特許文献2】米国特許第5283501号明細書**

**【特許文献3】米国特許第5180951号明細書**

**【特許文献4】特表平11-510307号公報**

**【非特許文献1】V.V.ジノフ（Zhinov），J.リュー（Liu）等著、「エンバイロメンタル エフェクト オン ジ エレクトロン エミッション フロム ダイアモンド サーフェイセズ（Environmental effect on the electron emission from diamond surfaces**

10

20

30

40

50

)」, J. Vac. Sci. Technol., B 16(3), 1998年5/6月, p  
p. 1188 - 1193

【発明の開示】

【発明が解決しようとする課題】

【0006】

上記した、従来のダイアモンドなどを用いた電子放出素子においては、低い閾値電界での電子放出及び大きな放出電流を可能とする。一方で、負の電子親和力を有する半導体ないしは非常に小さな正の電子親和力を有する半導体を電子放出素子に用いた場合、一旦電子が半導体に注入されると、その電子は必ずと言って良いほど、放出されてしまうことになる。そのため、この容易に電子を放出する特性は、ディスプレイや電子源などに適用する場合において、各電子放出素子からの電子の放出量の制御（特にオフとの切り替え）が非常に困難になる場合がある。

【0007】

一般に、F E型の電子放出素子をマトリクス状に配置した電子源や、このマトリクス状に配置した電子源を用いたディスプレイ（F E D）においては、各々の電子放出素子は、複数のX方向配線（走査信号が印加される走査配線）の中の1本、及び、複数のY方向配線（変調信号が印加される信号配線）の1本に接続される。1ライン毎にいわゆる「線順次駆動」を行う場合には、複数のX方向配線の中から所望のX方向配線を1本選択して走査信号を印加すると同時に、該走査信号に同期して該選択されたX方向配線に接続する複数の電子放出素子のうちの所望の電子放出素子に接続するY方向配線に変調信号を印加する。この操作を順次、他のX方向配線に対して行うことで、1ライン毎の「線順次駆動」が行われる。尚、「線順次駆動」においては、1ライン毎の駆動に限らず、複数ラインを同時に駆動する場合もある。

【0008】

この「線順次駆動」においては、非選択の電子放出素子（非選択の走査配線（X方向配線）に接続された電子放出素子）においては、0Vではない電圧（典型的には選択されている電子放出素子に印加されている駆動電圧の半分の電圧）が印加される電子放出素子が存在してしまう場合がある。これは、非選択の走査配線（X方向配線）に接続された電子放出素子の中には、上記変調信号が印加される信号配線（Y方向配線）に接続された電子放出素子が存在するためである。このような非選択の電子放出素子に印加される、選択時の駆動電圧よりも低い電圧であって、且つ、0Vではない電圧が印加された状態を「半選択」状態と呼ぶ。そして、この「半選択」状態の電子放出素子に印加される電圧を「半選択電圧」と呼ぶ。また、「半選択」状態の電子放出素子から放出される電流、及び／または、「半選択」状態の電子放出素子を流れる電流、を「半選択電流」と呼ぶ。そして、選択された電子放出素子から放出される電流、及び／または、選択状態の電子放出素子を流れる電流、を「選択電流」と呼び、上述した「半選択電流」と「選択電流」の比率を「半選択電流比」と呼ぶ。

【0009】

上述した負の電子親和力を有する半導体ないしは非常に小さな正の電子親和力を有する半導体を用いた電子放出素子を、上述したマトリクス状に配列し、線順次駆動することと、マトリクス型の電子源やテレビ等の画像表示装置に適用しようとすると、上述した「半選択電流」が生じ易い。そのため、テレビ等の画像表示装置に適用した場合には、意図しない画素（発光体）が意図しない強度で発光てしまい、その結果、表示画像のコントラストが下がってしまう。

【0010】

次に、コントラストに関わる「半選択電流」について説明する。F E型の電子放出素子からの電界放出電流Jは、Fowler-Nordheimモデルに従い、

【0011】

10

20

30

40

【数1】

$$J = \frac{AE^2}{\phi t} \exp(-B \frac{\phi^{1.5}}{E} \nu) \approx \frac{A(V\beta)^2}{\phi t} \exp(-B \frac{\phi^{1.5}}{V\beta}) \quad (1)$$

【0012】

で表される。ここで、A、Bは定数、 $\phi$ は障壁の高さ（電子親和力に相当）、Vは印加電圧、 $\beta$ は電界増強因子である。ゆえに半選択電流  $J_{half}$  は

【0013】

【数2】

$$J_{half} \approx \frac{A(V\beta)^2}{4\phi t} \exp(-B \frac{2\phi^{1.5}}{V\beta}) \quad (2)$$

10

【0014】

となり、半選択電流比は

【0015】

【数3】

$$\frac{J_{half}}{J} \approx \frac{\frac{A(V\beta)^2}{4\phi t} \exp(-B \frac{2\phi^{1.5}}{V\beta})}{\frac{A(V\beta)^2}{\phi t} \exp(-B \frac{\phi^{1.5}}{V\beta})} = \frac{1}{4} \exp(-B \frac{\phi^{1.5}}{V\beta}) \quad (3)$$

20

【0016】

と表される。

【0017】

上述した「半選択電流比」は、表示を行う場合の表示部（発光部）と非表示部（非発光部）とのコントラストに対応するものである。例えばディスプレイにおいては少なくともコントラスト比 = 1 / 1000 をとることが重要となるが、このコントラスト比 = 1 / 1000 を実現する場合において、カソード電極（または電子放出膜）から電界放出された電子の全てが発光体の発光に寄与すると仮定すると、「半選択電流比」は

30

【0018】

【数4】

$$\frac{1}{1000} > \frac{1}{4} \exp(-B \frac{\phi^{1.5}}{V\beta}) \quad (4)$$

であり、

$$B \frac{\phi^{1.5}}{V\beta} > 5.5 \quad (5)$$

40

【0019】

となる。

【0020】

(5)式から明らかなように、コントラスト比 = 1 / 1000 を少なくとも得るためににはV、 $\phi$ は小さく、 $\beta$ は大きいほうが良い。また負性電子親和力をもった材料を用いた場合、(5)式を満足することができず、このような電子放出素子を用いた画像表示装置では、充分なコントラストを実現できない。図14に各Vでの $\phi^{1.5}/V$ の関係を示した。

【0021】

尚、ここでは、カソード電極（または電子放出膜）から放出された電子が全て放出電流

50

になる場合について述べた。しかし、上記した「半選択」状態において、放出された電子の一部（或いは全て）がゲート電極などに流れてしまう場合においても、装置自体の消費電力が大きくなるだけでなく、いわゆる「線順次駆動」が実質的に行えない状態になってしまうなどの問題が生じる。

#### 【0022】

また、ここでは、電子放出素子をマトリクス駆動したときの問題を述べたが、上記した負の電子親和力を有する半導体ないしは非常に小さな正の電子親和力を有する半導体を用いた電子放出素子においては、他の問題もある。即ち、上記したような電子放出素子は、非常に低い閾値電界を有するため、画像表示装置などのように、アノード電極と電子放出素子とを対向させて配置する場合には、常に、アノード電極の電位に起因する高電界に晒されることとなる。そのため、単純に、アノード電極と電子放出素子を対向配置してしまうと、例え、カソードとゲート間の印加電圧が0Vの非選択の電子放出素子であっても、アノード電極の電位に起因する電界により容易に電子が放出されてしまう場合もある。その結果、上述した線順次駆動時の問題と同様に、オンとオフのコントラストに問題が生じ、結果、画像表示装置として機能できなくなる場合がある。10

#### 【0023】

本発明の課題は、上記問題を解決し、十分なオン・オフ特性を示し、低電圧で高効率な電子放出が可能な電子放出素子の簡易な製造方法を提供することにある。そして、該電子放出素子の製造方法を用いた、電子源および高いコントラストを示す画像表示装置（特に20  
はフラットパネル型のテレビジョン）の製造方法を提供することにある。

#### 【課題を解決するための手段】

#### 【0024】

本発明は、上記課題を解決するものであり、即ち、電子放出素子の製造方法であって、  
導電性材料を含む樹脂層を焼成することによって、該樹脂層中の樹脂成分をカーボン化せしめると共に前記導電性材料を粒子化せしめて、各々の表面の少なくとも一部が10nm以下の膜厚の絶縁層で覆われた複数の導電性粒子を用意する工程と、5

前記複数の導電性粒子の各々を被覆する前記絶縁層の表面を水素で終端する工程とを、有することを特徴とする。

#### 【0033】

また、本発明は、上記製造方法により製造される電子放出素子を複数有する電子源の製造方法並びに該電子源の製造方法を用いた画像表示装置の製造方法をもその特徴とする。30

#### 【発明の効果】

#### 【0034】

本発明の電子放出素子の製造方法は、充分なオン・オフ特性と低電圧で高効率な電子放出が可能な電界放出型の電子放出素子を、比較的安価でかつ再現性よく簡易に作製するができる。また、本発明の電子放出素子の製造方法を適用することにより、輝度が高く、コントラストの高いディスプレイ（典型的にはフラットパネル型のテレビジョン）を実現することができる。

#### 【発明を実施するための最良の形態】

#### 【0035】

本発明は、閾値電界（電子を放出し始めるのに必要とする電界強度）が低い電子放出素子を、前述したマトリクス駆動などのように、基板上に複数配列形成して選択的に駆動するに当り、その優れた電子放出特性を生かしつつ、その制御性を向上することができるものである。具体的には、絶縁層中のキャリアの量子学的トンネル現象と、電子放出材料を水素で終端することで低減した真空障壁のトンネル現象とを用いて、電子放出材料から真空中に電子を取り出す電子放出素子の製造方法を提供するものである。40

#### 【0036】

本発明が適用可能な電子放出素子は、基本構成として、（A）カソード電極と、（B）カソード電極と電気的に接続された複数の導電性粒子と、（C）導電性粒子の表面の少なくとも一部を覆い、表面にダイポール層を有する絶縁層と、（d）引き出し電極（ゲート

電極及び／或いはアノード電極)とを有している。

**【0037】**

以下に図面を参照して、本発明が適用可能な電子放出素子の実施の形態を例示的に詳しく述べる。但し、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、特に特定的な記載がない限りは、この発明の範囲をそれらのみに限定する趣旨のものではない。

**【0038】**

本発明が適用可能な電子放出素子における電子放出原理を単純化して、図1を用いて、説明する。図中、1はカソード電極、2は絶縁層、3は引き出し電極、4は真空障壁、5はダイポール層がその表面に形成された絶縁層2と真空との界面、6は電子である。

10

**【0039】**

尚、カソード電極1から電子6を真空中に引き出すための駆動電圧は、カソード電極1の電位に対して高い電位を引き出し電極3に印加した状態におけるカソード電極1と引き出し電極3との間の電圧である。

**【0040】**

図1(a)は本発明が適用される電子放出素子における駆動電圧が0[V]の時のバンドダイヤグラムであり、図1(b)は駆動電圧V[V]を印加した時のバンドダイヤグラムである。図1(a)において絶縁層2は表面に形成されたダイポール層により分極され

分電圧が印加された状態になっている。この状態にさらに電圧V[V]を印加すると上記絶縁層2のバンドはより急峻にベンディングし、同時に真空障壁4のベンディングもより急峻となる。この状態では絶縁層2の表面における伝導帯よりも、ダイポール層に接する真空障壁4が高い状態になっている〔図1(b)参照。〕。当該状態になると、カソード電極1から注入された電子6は絶縁層2および真空障壁4をトンネリングして真空へ電子放出することができる。尚、本発明が適用される電子放出素子における駆動電圧(カソード電極とゲート電極間の電圧)は好ましくは50[V]以下であり、さらに好ましくは5[V]以上、50[V]以下である。

20

**【0041】**

次に、図2を用いて、本発明の電子放出素子の基本構成に照らして、図1(a)の状態を説明する。図2においては、図1におけるカソード電極1に電気的に接続する複数の導電性粒子7を設けた場合を示している。図1においては説明を単純化するために複数の導電性粒子7を省いた。図2中、1はカソード電極、7は導電性粒子、20はダイポール層、21は炭素原子、22は水素原子である。導電性粒子7は、カソード電極1と電気的に接続されている。従って、図1(a)のバンドダイヤグラムにおいて符号1で示される部材は導電性粒子7と実質的に等価と考えることができる。ここでは各導電性粒子7が直接カソード電極1と接続した例を示しているが、後述するように、導電性粒子7とカソード電極1との間に抵抗層が設けられる場合もある。また、電気的に接続されれば良いので必ずしもカソード電極1と導電性粒子7が直接接触する必要はない。

30

**【0042】**

図2において、導電性粒子7の表面の少なくとも一部は、10nm以下の厚みの絶縁層2に覆われている。図2に示す場合においては、各導電性粒子7は完全に絶縁層2によって覆われた形態(絶縁層2に導電性粒子が埋め込まれた形態)を示している。この形態においては、導電性粒子7上の絶縁層2の膜厚の最も薄い部分が10nm以下に設定される。尚、本発明においては、絶縁層による導電性粒子の被覆形態は図2に示されるように導電性粒子7が絶縁層2に埋め込まれた形態に限定されるものではない。即ち、図19や図20などに示す様に、導電性粒子の各々は少なくともその一部が10nm以下の厚みの絶縁層で覆わなければ良い。尚、本発明においては、図2に示した形態および詳しくは後述する図17や図19や図20に示す形態において、導電性粒子7と絶縁層2とをまとめて、「導電性粒子7を含む絶縁層」と呼ぶこともできる。ダイポール層20は、絶縁層2の表面に形成される。導電性粒子7とダイポール層20の間の空間的な距離(膜厚)が10nm以下の部分が、図1(a)の絶縁層2に相当すると解釈できる。

40

50

## 【0043】

尚、ここでは、ダイポール層20が、水素22で絶縁層2の表面（真空との界面）を終端することで構成される場合を示すが、本発明におけるダイポール層20は、水素22によって終端されるものに限定されるものではない。また、ここでは、絶縁層2として、カーボン層を用いた例を示しているが、絶縁層2の材料もカーボンに限定されるものではない。しかし、電子放出特性や製造容易性の観点からはカーボン層であることが好ましい。絶縁層2の表面を終端する材料は、絶縁層2に対し、カソード電極1と引き出し電極3との間に電圧を印加していない状態下において、絶縁層2の表面準位を下げるものであればよいが、好ましくは水素が用いられる。また、絶縁層2の表面を終端する材料は、絶縁層2の表面準位を、カソード電極1と引き出し電極3との間に電圧を印加していない状態下において、0.5eV以上好ましくは1eV以上引き下げるものであることが好ましい。10

## 【0044】

但し、本発明の適用可能な電子放出素子においては、カソード電極1と引き出し電極3との間に駆動電圧を印加している時及び駆動電圧を印加していない時の両方において、絶縁層2の表面の準位は正の電子親和力を示す必要がある。

## 【0045】

また、アノード電極に印加される電圧は、一般に5kV以上30kV以下（好ましくは10kV以上25kV以下）である。そのため、アノード電極と電子放出素子との間に形成される電界強度は、一般に、 $1 \times 10^5 \text{ V/cm}$ 以下と考えられる。従って、この電界強度によって電子放出素子から電子が放出しないようにすることが好ましい。20

## 【0046】

そのため、ダイポール層が形成された絶縁層2の表面の電子親和力は、絶縁層2の膜厚も考慮して、2.5eV以上、好ましくは3eV以上とすることが実用上好ましい。

## 【0047】

また、導電性粒子7とダイポール層20の間に配する絶縁層2の膜厚は、駆動電圧によって決めることができるが、前述した駆動電圧の範囲（50V以下）を考慮すると、10nm以下に好ましく設定される。また、導電性粒子7とダイポール層20の間に配する絶縁層2の膜厚の下限としては、駆動時に、カソード電極1から供給された電子6が、トンネルすべき障壁（絶縁層2と真空バリア）を形成していれば良いが、成膜再現性などの観点から好ましくは1nm以上に設定される。30

## 【0048】

このように、本発明の適用可能な電子放出素子においては、絶縁層2が常に正の電子親和力を示すことで、従来課題としていた選択時と非選択時での明確な電子放出量のオン・オフの比を確保することができる。

## 【0049】

また、図1に示すバンドダイヤグラムを形成するには、理想的には、図2に示す導電性粒子7を用いずに、極めて平坦な表面を備えるカソード電極1の表面上に例えば膜厚10nmで均一に絶縁層2を形成すれば良い。しかしながら、電子放出点密度（ESD：Electron Emission Site Density）を十分に確保し、電子放出量のゆらぎを低減するためには、絶縁層2の膜厚を極めて均一性高く形成する必要があり、また、カソード電極1の表面も極めて平坦であることが要求される。しかしながら、そのような電子放出素子を再現性良く形成するためには、製造工程が複雑になるか、もしくは、製造工程の管理がシビアになり、製造上のコストの増加を招く場合がある。40

## 【0050】

そこで、図2に示すように、カソード電極1上に、カソード電極と電気的に接続された導電性粒子7を多数配置し、この複数の粒子7に例えば絶縁層2を構成する材料を斜方蒸着するなどすれば、自己整合的に、各導電性粒子7上に10nm以下の膜厚の絶縁層2を簡易に形成することができる。

## 【0051】

図2の例では、ダイポール層20は、絶縁層2の表面を水素22で終端された例を示し50

ている。一般に水素原子 2 2 は僅かながら正に分極 ( + ) する。これにより絶縁層 2 の表面の原子 ( この場合は炭素原子 2 1 ) は僅かながら負に分極 ( - ) され、ダイポール層 ( 「電気二重層」と言い換えることもできる ) 2 0 が形成されている。

#### 【 0 0 5 2 】

よって図 1 ( a ) に示すように、本発明が適用可能な電子放出素子においては、カソード電極 1 と引き出し電極 3 との間に駆動電圧が印加されていない状態であっても、前記絶縁層 2 の表面には、電気二重層の電位 [ V ] が印加されているのと等価の状態が形成される。また、図 1 ( b ) に示すように、駆動電圧 V [ V ] の印加により、絶縁層 2 の表面の準位降下は進行し、これと連動して、真空障壁 4 も引き下げられる。本発明においては、絶縁層 2 の膜厚は駆動電圧 V [ V ] によって電子が絶縁層 2 をトンネルできる膜厚に適宜設定されるが、駆動回路の負担などを考慮して前述のように 10 nm 以下に設定される。膜厚が 10 nm 以下になると、駆動電圧 V [ V ] の印加により、カソード電極 1 から供給された電子 6 の、絶縁層 2 を通りぬける空間的な距離も十分に縮めることができ、結果 10 、トンネル可能な状態となる。

#### 【 0 0 5 3 】

上記したように、駆動電圧 V [ V ] の印加に連動して真空障壁 4 も下げられ、且つその空間的距離も絶縁層 2 と同様に縮められるため、真空障壁 4 もトンネル可能な状態となるため、真空への電子放出が実現される。

#### 【 0 0 5 4 】

本発明が適用可能な電子放出素子では、前述のように、電子 6 は導電性粒子 7 上の絶縁層 2 をトンネルすると考えられるので、電子放出点は離散的に存在することとなる。 20

#### 【 0 0 5 5 】

一般に電子放出素子の電子放出点数が高いほど、揺らぎを低減することができることから、できるだけ電子放出点密度を高めることが望まれる。本発明が適用可能な電子放出素子に求められる電子放出点密度は、テレビジョンなどのディスプレイへの応用を考慮して、少なくとも、 $10^4$  個 / mm<sup>2</sup> 以上であり、望ましくは、 $10^6$  個 / mm<sup>2</sup> 以上である。

#### 【 0 0 5 6 】

本発明が適用可能な電子放出素子では、導電性粒子 7 が潜在的な電子放出点となり得ることから、導電性粒子 7 の数は、少なくとも  $10^4$  個 / mm<sup>2</sup> 以上であり、望ましくは、 $10^6$  個 / mm<sup>2</sup> 以上である。そして、さらに、10 nm 以下の膜厚の絶縁層 2 で覆われている導電性粒子 7 が  $10^4$  個 / mm<sup>2</sup> 以上であり、望ましくは、 $10^6$  個 / mm<sup>2</sup> 以上である。 30

#### 【 0 0 5 7 】

本発明が適用可能な電子放出素子においては、様々な形態を採用することができる。図 3 ~ 図 6 にその形態の一例を示す。図中、3 1 は基板、3 2 はカソード電極 1 側から電子を引き出すための引き出し電極として機能するゲート電極、3 3 はアノード電極である。

#### 【 0 0 5 8 】

図 3 ~ 図 6 に示す例においては、基板 3 1 の表面に、ゲート電極 3 2 とカソード電極 1 とが間隔をおいて配置されている。そして、カソード電極 1 が配置された基板 3 1 と対向するように、アノード電極 3 3 を配置することでいわゆる 3 端子構造の電子放出装置を形成することができる。尚、図 3 ~ 6 では、説明の簡略化のため、カソード電極 1 の表面に絶縁層 2 ( およびダイポール層 2 0 ) のみが配置されているように図示されているが、実際には、カソード電極 1 の表面上には、図 2 や図 17 、図 19 、図 20 などで示した形態と同様に、複数の導電性粒子 7 ( 不図示 ) と該複数の導電性粒子 7 の各々の表面の少なくとも一部を 10 nm 以下の膜厚で覆う絶縁層 2 とが配置されている。そして、さらに、導電性粒子 7 の表面を 10 nm 以下の厚みで覆う絶縁層 2 の表面にダイポール層 2 0 が形成されている。

#### 【 0 0 5 9 】

図 3 ~ 図 6 において、V<sub>g</sub> はゲート電極 3 2 とカソード電極 1 との間に印加される電圧 50

である。電子を放出させる際には、カソード電極 1 の電位はゲート電極 3 2 の電位よりも低く設定される。また、V<sub>a</sub> は V<sub>g</sub> よりも高い電圧であり、カソード電極 1 とアノード電極 3 3 との間に印加される電圧である。V<sub>a</sub> は、電子放出装置の駆動時には常にアノード電極 3 3 に印加されていることが好ましい。

#### 【0060】

図 3 ~ 図 6 の構成において、電子放出素子を駆動させるために、V<sub>g</sub> [ V ]、V<sub>a</sub> [ V ] を印加すると、カソード電極 1 上の導電性粒子 7 を含む絶縁層 2 に強い電界が形成される。その際の等電位面の形状は、V<sub>g</sub> [ V ] や絶縁層 2 の厚さ、形状、絶縁層 2 の誘電率等により定められる。

#### 【0061】

導電性粒子 7 を含む絶縁層 2 (「電子放出膜」と呼ぶこともできる) に印加される電界がある閾値を超えるとカソード電極 1 側から電子が放出される。放出された電子はアノード電極 3 3 に向かって加速される。アノード電極 3 3 に蛍光体(不図示)などの電子の衝突によって発光する発光体を設けておけば、発光体を発光させることができる。

#### 【0062】

尚、図 3 は、上記した導電性粒子 7 を含む絶縁層 2 がカソード電極 1 表面を実質的に全て覆い、その上に、ダイポール層 20 が形成された形態である。また、図 4 はカソード電極 1 のゲート電極 3 2 に対向する端部(側面)において、導電性粒子 7 を含む絶縁層 2 が基板 3 1 に接しておらず、カソード電極 1 の下部が一部露出している形態である。図 5 は導電性粒子 7 を含む絶縁層 2 がカソード電極 1 の上面(アノード電極 3 3 との対向面または基板 1 に対して実質的に平行な表面)のみに配置された形態である。また、図 6 は、図 5 の導電性粒子 7 を含む絶縁層 2 の端部を、カソード電極 1 のゲート電極 3 2 と対向する端部(エッジ)から後退させて、カソード電極 1 のエッジが露出した形態である。電子放出効率(カソード電極 1 側から放出された電子の総量に対するアノード電極 3 3 に到達した電子の割合)の観点においては、図 3 の形態 < 図 4 の形態 < 図 5 の形態 < 図 6 の形態のように優れる傾向にある。また、図 6 の形態においては、導電性粒子 7 を含む絶縁層 2 に印加される電界強度の均一性が図 3 ~ 図 5 の形態に比べて高いので、放出電流分布の均一性の観点でも、図 3 ~ 図 5 の形態より優れるので特に好ましい。

#### 【0063】

尚、上記した例においては、3 端子構造としたが、図 3 ~ 図 6 に示した構成からゲート電極 3 2 を省き、いわゆる 2 端子構造とすることもできる。この場合には、アノード電極が引き出し電極としての機能を担う。また、図 3 ~ 図 6 においては、ゲート電極 3 2 をカソード電極 1 と同一基板上に配置したが、いわゆるスピント型のように、ゲート電極 3 2 をカソード電極 1 とアノード電極 3 3 との間で、且つ、カソード電極 1 の上方に配置する形態を採用することもできる。このような形態においては、ゲート電極 3 2 に、カソード電極 1 側から放出された電子が通過できる開口部(いわゆる「ゲートホール」)を形成しておく。このような開口部を有するゲート電極を用いる場合には、例えば以下のようない形態を採用することができる。即ち、カソード電極 1 上に、カソード電極の少なくとも一部(導電性粒子 7 を含む絶縁層 2 の少なくとも一部)が露出する開口を備える絶縁層を設け、この絶縁層の開口と連通するように、開口を備えるゲート電極を絶縁層の上に配置させる形態を採用することができる。

#### 【0064】

また、図 3 ~ 図 6 などにおいて示した形態などの 3 端子構造においては、ゲート電極 3 2 およびアノード電極 3 3 の双方により作り出される複合電界によって、カソード電極 1 側から電子を放出させることもできる。このような場合においては、ゲート電極 3 2 とアノード電極 3 3 とが、引き出し電極の機能を有することになる。尚、本発明の電子放出素子は、典型的には、絶縁層 2 の表面と引き出し電極との間(絶縁層 2 は非常に薄いので実効的には「カソード電極 1 と引き出し電極との間」と見なすことができる)に、 $1 \times 10^{-6}$  V / cm 未満の低い電界を印加することで電子を放出し得る。

#### 【0065】

10

20

30

40

50

尚、本発明が適用可能な電子放出素子においては、カソード電極1の表面は、平坦であることが好ましいが、多少の凹凸を備えていても良い。また、同様に、導電性粒子7を含む絶縁層2の最表面の形状は、平坦であっても導電性粒子7の直径以下の凹凸を有してもよい。しかしながら、絶縁層2の最表面は平坦である方が放出された電子の拡散を抑えることができる。そのため、複数の導電性粒子7の各々は絶縁層中に完全に埋め込まれていることが好ましく、そして、実用上、絶縁層の最表面の表面粗さが導電性粒子7の平均粒径よりも小さい値の表面粗さに収まっていることが電子ビームの集束性の観点から好ましい。

#### 【0066】

次に、上述した電子放出素子の製造方法の一例を図7を用いて説明する。尚、図7では、説明の簡略化のため、カソード電極1の表面に絶縁層2（およびダイポール層20）のみが配置されているように図示している（図7（e））。しかしながら、実際には、カソード電極1の表面上には、図2や図17、図19、図20などで示した形態と同様に、複数の導電性粒子7（不図示）と該複数の導電性粒子7の各々の表面の少なくとも一部を10nm以下の膜厚で覆う絶縁層2とが配置されている。そして、導電性粒子7の表面を10nm以下の厚みで覆う絶縁層2の表面にダイポール層20が形成される。

#### 【0067】

##### （工程1）

予め、その表面を十分に洗浄した、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、基板表面にSiO<sub>2</sub>を積層した積層体、セラミックスなどから構成される絶縁性基板のうち、いずれか一つを基板31として用い、基板31上に電極層71を積層する。

#### 【0068】

電極層71は一般的に導電性を有しており、蒸着法、スパッタ法等の一般的真空成膜技術により形成される。電極層71の材料は、例えば、金属または合金材料から選択することができる。そして上記金属としては、Be、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Ni、Cr、Au、Pt、Pdを用いることができる。電極層71の厚さとしては、10nm以上100μm以下の範囲で設定され、好ましくは100nm以上10μm以下の範囲で選択される。

#### 【0069】

##### （工程2）

図7（a）に示すように電極層71上に導電性粒子7を含む絶縁層2を形成する。

#### 【0070】

導電性粒子を含む絶縁層2を形成する工程としては、

（工程2-A）導電性粒子7と絶縁層2とを別々に形成する方法、

（工程2-B）絶縁層2中に導電性粒子7を配置する方法、

（工程2-C）導電性粒子7と絶縁層3とを同時に形成する方法

のいずれかを採用することができる。

#### 【0071】

導電性粒子7の材料は、電極層71を構成する材料と同じであっても、異なってもよい。導電性粒子7の材料としては、金属または合金を選択することができる。上記金属としては、Be、Mg、Ti、Zr、Hf、V、Nb、Ta、Mo、W、Al、Cu、Fe、Co、Ni、Cr、Au、Pt、Pdの中から採用することができる。

#### 【0072】

導電性粒子7の形状は、真球状であっても、そうでなくとも良い。図20に示すような、導電性粒子7の表面が角張っている形状でもよい。用いる導電性粒子7の大きさは、その平均粒径（平均直径）が、1nm以上1μm以下の範囲で設定され、好ましくは3nm以上100nm以下の範囲で設定される。上記平均粒径は、各粒子の断面における最大の長さの平均とすることができる。

#### 【0073】

10

20

30

40

50

絶縁層2は、導電性粒子7の全体を覆っていてもよいが、少なくともその一部を覆っている。導電性粒子7を覆う絶縁層2は、電子がトンネルする程度の膜厚を備える。具体的には前述したように導電性粒子7上において10nm以下の膜厚の部分を備えており、好ましくは1nm以上10nm以下の範囲の膜厚の部分を導電性粒子7上に設ける。

#### 【0074】

絶縁層2の材料は、基本的にはどのような材料でも良いが、電界集中だけを考えると誘電率が小さい材料ほど好ましい。絶縁層2の材料の抵抗率の実用的な範囲としては $1 \times 10^8$  cm以上が好ましく、さらには $1 \times 10^{14}$  cm以下が好ましい。具体的な材料としては、好ましくは、炭素が用いられる。但し、前述したように、絶縁層2の抵抗は高く、実質的に絶縁体として機能することは重要である。そのため、上記絶縁層2の主体が、例えばダイアモンドライクカーボン(DLC)、アモルファスカーボン、金属の窒化物、金属の酸化物、金属の炭化物などを用いることができる。絶縁層2の材料として炭素を用いる場合は、sp<sup>3</sup>結合を含む炭素膜や水素結合を有する炭素膜を用いると絶縁層2の絶縁性が向上するので好ましい。特にsp<sup>3</sup>炭素を主成分とすることが好ましい。但し、sp<sup>3</sup>結合を含む結晶性ダイアモンド(典型的には単結晶ダイアモンド)の中にはNEAを示す結晶面を備える場合があるので、そのような結晶性のダイアモンドからなる炭素膜を上記絶縁層2に用いることは好ましくない。そのため、ダイアモンドを上記絶縁層2に用いる場合には、上記したNEAを示す表面を備えていないあるいは実質的にNEAを示す表面を備えていないダイアモンドライクカーボン膜やアモルファスカーボン膜などのアモルファス性を有するカーボン膜を用いることが好ましい。

10

20

#### 【0075】

上記した(工程2-A)の方法においては、複数の導電性粒子7を電極層71上に配置し、その上に絶縁層2を成膜する手法を採用することができる。例えば、以下のような手法により上記した(工程2-A)の方法を実現することができる。

#### 【0076】

##### (工程2-A-1)

まず、電極層71上に、一般的な蒸着法やスパッタ法を用いて導電性粒子7を形成する。尚、導電性粒子7を構成する材料を膜状に形成した後に、この膜を粒状化させてもよい。粒状化は、例えば、導電性粒子7を構成する材料の膜をアニールやプラズマ照射することで行うことができる。

30

#### 【0077】

##### (工程2-A-2)

そして、続いて、絶縁層2を、蒸着法、スパッタ法、プラズマCVD法、HF-CVD(ホットフィラメントCVD)法を用いて成膜する。また、導電性粒子7上の絶縁層2に膜厚分布を積極的に形成する目的で、斜方蒸着法を利用することもできる。このように絶縁層2の成膜を行うことで、導電性粒子7の形状を利用して、その表面に堆積する絶縁層2の膜厚に分布を与えることができる。その結果、各導電性粒子7の表面に自己整合的に膜厚が10nm以下の絶縁層を形成することができる。

#### 【0078】

また、上記した(工程2-B)の方法においては、予め形成した絶縁層中に、金属イオンを注入し、その後に、絶縁層ごと加熱するなどして、注入した金属イオンを導電性粒子7にせしめる方法を採用することができる。

40

#### 【0079】

また、上記した(工程2-C)の方法においては、絶縁層2を構成する材料を含む溶液に導電性粒子7を分散させて導電性粒子7の分散液を用意し、この分散液を塗布、乾燥(焼成)する方法を採用することができる。

#### 【0080】

分散液の塗布方法としては、各種印刷法(スクリーン印刷、オフセット印刷、フレキソ印刷)、スピナー法、ディッピング法、スプレー法、スタンプ法、ローリング法、スリットコーティング法、インクジェット法を採用することができる。

50

## 【0081】

また、上記した（工程2-C）の方法に分類される別 の方法としては、絶縁層の前駆体としての樹脂層を形成し、この樹脂層に導電性粒子7を構成する材料を含む液体（典型的には金属溶液）を接触させて樹脂層に上記材料を吸収させた後、樹脂層を乾燥（焼成）させる方法を採用することができる。

## 【0082】

樹脂層は感光性樹脂層であることが好ましく、樹脂構造中に感光基を有するタイプや、樹脂に感光剤が混合されたタイプを用いることができる。また、樹脂層に導電性粒子7を構成する材料を含ませる（吸収させる）ためには、樹脂層としてイオン交換可能な樹脂を用いることが好ましい。そして、導電性粒子7を構成する材料を含む液体としては、イオン交換可能な金属を有した溶液であることが好ましい、また、特には、金属の錯化合物の溶液であることが好ましい。

10

## 【0083】

導電性粒子7を構成する材料を樹脂に含ませる（吸収させる）方法としては、導電性粒子7を構成する材料を含む溶液に樹脂層を浸漬させる方法（ディッピング法）や、導電性粒子7を構成する材料を含む溶液を樹脂層に付与する方法（スプレー法やスピンドルコート法）などを用いることができる。

## 【0084】

樹脂層は、導電性粒子7を構成する材料を含ませた後、焼成することによって、樹脂中の有機成分が分解されて樹脂が無機化（カーボン化（アモルファスカーボンに変化））することで絶縁層2が形成されると共に、樹脂層中に含まれた導電性粒子7を構成する材料を粒子化させることができる。

20

## 【0085】

導電性粒子7を覆う絶縁層2の膜厚を10nm以下に制御する方法としては、絶縁層の成膜時の条件（例えば堆積レート）で制御する方法や、絶縁層2を形成した後に絶縁層を所望の厚みまでエッティングする方法や、絶縁層中に含まれる導電性粒子を構成する材料の濃度で制御する方法や、絶縁層中の導電性粒子の粒径で制御する方法などがある。

## 【0086】

## （工程3）

電極層71をカソード電極1とゲート電極32に分離するため、フォトトレジスト72のパターニングを行う〔図7（b）〕。

30

## 【0087】

## （工程4）

エッティング処理を行い、図7（c）に示すように、電極層71を2つの電極（ゲート電極32とカソード電極1）に分離する。電極層71及び絶縁層2のエッティング工程では、平滑且つ垂直、或いは平滑且つテーパー形状であるようなエッティング面を形成することが望ましい。エッティング方法はそれぞれの材料に応じて選択すれば良い。エッティングは、ドライエッティングでもウエットエッティングでも構わない。通常、開口部（凹部）73の幅Wは電子放出素子を構成する材料や抵抗値、電子放出素子の材料の仕事関数と駆動電圧、必要とする電子放出ビームの形状により適宜設定される。また、ゲート電極32とカソード電極1との間隔Wは100nm以上100μm以下に好ましくは設定される。

40

## 【0088】

尚、カソード電極1とゲート電極32間に露出する基板31の表面は、図7（c）に示すように、掘り込むことが好ましい。このように、カソード電極1とゲート電極32間の基板31表面を凹状にする（凹部）ことで、電子放出素子として駆動した際のカソード電極1とゲート電極32との間の沿面距離を実効的に長くすることができ、また、カソード電極1とゲート電極32間のリーク電流を低減することができる。

## 【0089】

## （工程5）

図7（d）に示すように、レジスト72を除去する。

50

## 【0090】

(工程6)

最後に絶縁層2の表面にダイポール層20を形成する。

## 【0091】

ダイポール層20は、例えば絶縁層2の表面を水素で終端することで行うことができる。図7(e)では、その一例として水素と炭化水素ガスとを含む雰囲気74中で加熱することによって行う場合を示している。また、炭化水素ガスとしては、特にアセチレンガス、エチレンガス、メタンガス等、鎖状炭化水素が好ましい。

## 【0092】

尚、ここで説明した形態においては、カソード電極1及びゲート電極32の双方の表面にダイポール層20を有する絶縁層2を形成する例を示しているが、好ましくは、カソード電極1上だけにダイポール層20を有する絶縁層2を形成する。

10

## 【0093】

また、本発明が適用可能な電子放出素子においては、図15(e)または図16(h)の示す様に、カソード電極1と絶縁層2との間に抵抗層161を配置することもできる。上記抵抗層161を加えることで、電子放出時の放出電流量の時間的变化が軽減される効果がある。詳細な作製方法などは後述する実施例において説明する。

## 【0094】

抵抗層161の膜厚は、10nm以上1μm以下であり、好ましくは、10nm以上500nm以下である。上記厚みの範囲における抵抗層161の抵抗値は、 $1 \times 10^5$ 以上 $1 \times 10^8$ 以下の範囲から選択され、実用的には、 $1 \times 10^6$ 以上 $1 \times 10^7$ 以下の範囲が選択される。抵抗層の材料としては、 DLC(ダイアモンドライクカーボン)、アモルファスカーボン、ドーピングされたアモルファシリコンなどを用いることができるが、これらの材料に限定されるものではない。

20

## 【0095】

次に本発明の適用可能な電子放出素子の応用例について以下に述べる。本発明の電子放出素子の複数個を基体上に配列し、例えば電子源、さらには画像表示装置が構成できる。

## 【0096】

電子放出素子の配列については、種々のものを採用することができる。一例としては、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子を構成するカソード電極或いはゲート電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子を構成するカソード電極或いはゲート電極の他方を、Y方向の配線に共通に接続するいわゆるマトリクス配置がある。

30

## 【0097】

以下、本発明を適用可能な電子放出素子を複数配して得られるマトリクス配置の電子源について、図8を用いて説明する。図8において、81は電子源基体、82はX方向配線、83はY方向配線である。84は本発明の電子放出素子、85は開口部である。ここで説明する本発明の電子放出素子においては、電子放出膜を有するカソード電極1上に、開口部85を有するゲート電極32を配置した形態の例である。

## 【0098】

40

m本のX方向配線82は、D×1、D×2...D×mからなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、幅は、適宜設計される。Y方向配線83は、Dy1、Dy2...Dynのn本の配線よりなり、X方向配線82と同様に形成される。これらm本のX方向配線82とn本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している(m、nは共に正の整数)。

## 【0099】

不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたSiO<sub>2</sub>等で構成される。X方向配線82とY方向配線83のそれぞれの端部は、外部回路との接続端子として用いられる。

50

**【0100】**

各々の電子放出素子84を構成する電極（即ち、カソード電極1、ゲート電極32）は、m本のX方向配線82のうちの1本と、n本のY方向配線83のうちの1本とに電気的に接続されている。

**【0101】**

X方向配線82とY方向配線83を構成する材料、及びカソード電極1、ゲート電極32を構成する材料は、その構成元素の一部或いは全部が同一であっても、またそれぞれ異なってもよい。カソード電極1、ゲート電極32を構成する材料と配線材料が同一である場合には、配線82及び83はそれぞれ、カソード電極1またはゲート電極32ということもできる。

10

**【0102】**

X方向配線82には、X方向に配列した電子放出素子84の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した電子放出素子84の各列を入力信号に応じて変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。尚、ここではゲート電極32に走査信号を印加し、カソード電極1に変調信号を印加した例を示したが、ゲート電極32に変調信号を印加し、カソード電極1に走査信号を印加する形態であってもよい。

**【0103】**

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができます。このような単純マトリクス配置の電子源を用いて構成した画像表示装置について、図9を用いて説明する。図9は、画像表示装置の表示パネルの一例を示す模式図である。図9において用いた符号のうち、図8で用いた符合と同じ符号で示した部材は、図8で説明した部材と同じである。

20

**【0104】**

図9において、81は本発明の電子放出素子84を複数配した電子源基体、91は電子源基体81を固定したリアプレート、96はガラスなどの透明な基体93の内面に、蛍光膜94とメタルバック95等からなる画像形成部材が形成されたフェースプレートである。92は支持棒であり、支持棒92には、リアプレート91、フェースプレート96がフリットガラス等を用いて接続されている。97は外囲器（パネル）である。

30

**【0105】**

外囲器97は、上述の如く、フェースプレート96、支持棒92、リアプレート91で構成される。リアプレート91は主に基体81の強度を補強する目的で設けられるため、基体81自体で十分な強度を持つ場合は別体のリアプレート91は不要とすることができる。即ち、基体81に直接支持棒92を封着し、フェースプレート96、支持棒92及び基体81で外囲器97を構成しても良い。一方、フェースプレート96、リアプレート91間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器97を構成することもできる。

**【0106】**

次に、封着工程を施した外囲器を封止する。封止工程は、外囲器97を加熱しながら、排気装置により排気管（不図示）を通じて外囲器97内部を排気した後、排気管を封じることによって行われる。外囲器97の封止後の圧力を維持するために、ゲッター処理を行うこともできる。ゲッターとしてはBa等の蒸発型や、非蒸発型を用いることができる。また、ここでは、封着後に排気管を封止する方法を示したが、真空チャンバー中で上記封着工程を行えば、上記封止工程を封着工程後に設ける必要はなく、さらには排気管 자체が必要なくなる。

40

**【0107】**

以上の工程によって製造されたマトリクス配置の電子源を用いて構成した画像表示装置は、各電子放出素子に、容器外端子Dx1～Dxm、Dy1～Dynを介して電圧を印加することにより、所望の電子放出素子から電子を放出させることができる。また、高圧端

50

子 9 8 を介してメタルバック 9 5、或いは透明電極（不図示）に高圧 V a（好ましくは 10 kV 以上 25 kV 以下）を印加して、電子ビームを加速する。加速された電子は、蛍光膜 9 4 に衝突し、発光が生じて画像が形成される。

#### 【 0 1 0 8 】

また、図 9 を用いて説明した本発明のディスプレイパネル（画像表示装置）9 7 を用いて、情報表示再生装置を構成することができる。

#### 【 0 1 0 9 】

情報表示再生装置は、具体的には、テレビジョン放送などの放送信号を受信する受信装置と、受信した信号を選曲するチューナーとを備え、選曲した信号に含まれる映像情報、文字情報および音声情報の少なくとも 1 つを、ディスプレイパネルに出力してディスプレイパネルのスクリーンに表示および／あるいは再生させる。この構成によりテレビジョンなどの情報表示再生装置を構成することができる。勿論、放送信号がエンコードされている場合には、本発明の情報表示再生装置はデコーダーも含むことができる。また、音声信号については、別途設けたスピーカーなどの音声再生手段に出力して、ディスプレイパネルに表示される映像情報や文字情報と同期させて再生する。

#### 【 0 1 1 0 】

ここで述べた情報表示再生装置の構成は、一例であり、本発明の技術思想に基づいて種々の変形が可能である。また、本発明の情報表示再生装置は、テレビ会議システムやコンピュータ等のシステムと接続することで、様々な情報表示再生装置を構成することができる。

10

20

#### 【 実施例 】

#### 【 0 1 1 1 】

以下、本発明の実施例を詳細に説明する。

#### 【 0 1 1 2 】

##### 〔 実施例 1 〕

図 1 7 に示す製造方法に従って、電子放出膜を作製した。

#### 【 0 1 1 3 】

基板 3 1 として石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極 1 として厚さ 500 nm の TiN を成膜した〔図 1 7 ( a )〕。成膜条件は、

R f 電源 : 13 . 56 MHz

30

R f パワー : 7 . 7 W / cm<sup>2</sup>

ガス圧 : 0 . 6 Pa

雰囲気ガス : N<sub>2</sub> / Ar ( N<sub>2</sub> : 10 % )

基板温度 : 室温

ターゲット : Ti

である。

#### 【 0 1 1 4 】

次いで、図 1 7 ( b ) に示すように、前記カソード電極 1 上に、以下の条件のスパッタ法にて、Pt の導電性粒子 7 を形成した。

R f 電源 : 13 . 56 Hz

40

R f パワー : 300 W

雰囲気ガス : Ar

基板温度 : 150

ターゲット : Pt

この後、カソード電極 1 の表面を電子顕微鏡にて観察すると、平均粒径が 10 nm の Pt 微粒子が 8 × 10<sup>5</sup> 個 / mm<sup>2</sup> の密度でカソード電極 1 上に形成されていた。

#### 【 0 1 1 5 】

次いでスパッタ法により炭素膜をカソード電極 1 および導電性粒子 7 上に 4 nm 堆積し、絶縁層 2 を形成した〔図 1 8 ( c )〕。ターゲットとしてグラファイトターゲットを用い、アルゴンと水素雰囲気中で成膜を行った。

50

## 【0116】

この後、カソード電極1上を電子顕微鏡にて観察すると、絶縁層2である炭素膜が導電性粒子7上およびカソード電極1上を被覆していた。

## 【0117】

次に、上記絶縁層2を、メタンと水素の混合ガス雰囲気中で熱処理し、表面にダイポール層20を形成した〔図17(d)〕。熱処理条件を以下に示す。

熱処理温度：600

加熱方式：ランプ加熱

処理時間：60min

混合ガス比：メタン／水素 = 15 / 6

熱処理時圧力：6.65KPa

10

## 【0118】

上記製造方法で得られた、ダイポール層20を備えた絶縁層2の二次電子エネルギー分光スペクトラム(以下、「SES」と略記する)を図10(a)に模式的に示す。

## 【0119】

SESは試料に電子線を照射し、その際放出される二次電子のエネルギー分布を測定するもので、SESの切片から測定試料の仕事関数を見積もることができる。

## 【0120】

また、図10(b)に、リファレンスとしてのダイアモンドライクカーボン(DLC)膜のSESを模式的に示す。尚、図10(b)のAは、DLC膜のSESで、図10(b)のBはDLC膜に2Vをバイアス印加した状態で測定したSESである。図10(b)に示されるように、DLC膜の表面に電位が印加されると、その見かけ上の仕事関数は与えられた電位分だけ減少していることがわかる。

20

## 【0121】

本発明の電子放出素子においては、絶縁層表面に形成されたダイポール層によりバンドがベンディングし、電子が放出されやすくなるわけであり、そのようなことが実際に起きていれば、試料のSESは、図10(b)のように、あたかも表面に電位を印加しているような測定結果が得られるはずである。

## 【0122】

図10(a)のDは本実施例で作製した、ダイポール層を備えた絶縁層のSESであり、図10(a)のCは本実施例において、絶縁層表面の熱処理だけを行わなかった、ダイポール層を有していない絶縁層のSESである。図10(a)において、そのSESから見積もられる仕事関数は、上記熱処理で約2eV減少している。図10(b)の結果とあわせて考察すると、熱処理により図2で説明したように絶縁層表面が水素により化学修飾され、ダイポール層が形成されたため、仕事関数が減少していると考えることができる。

30

## 【0123】

次に、本実施例で作製した絶縁層の電子放出特性を測定した。本実施例で作製した絶縁層から離れて、アノード電極(面積は $1\text{mm}^2$ )を対向して配置し、アノード電極とカソード電極との間に駆動電圧を印加した。この時の電圧電流特性を図11に示す。尚、横軸は電界強度、縦軸は放出電流密度である。図11においてAは本実施例で作製した、ダイポール層を備えた絶縁層の電圧電流特性であり、Bはメタンと水素との雰囲気下での熱処理を行わなかった、ダイポール層を持たない絶縁層の電圧電流特性である。

40

## 【0124】

本実施例で作製された、導電性粒子7上にダイポール層20を備えた絶縁層2を有した電子放出素子は明確な閾値電界を有し、低い電界強度で電子を放出する、良好な電子放出特性を示すことが確認できた。また、電子放出密度多く、ゆらぎの小さな電子放出膜となっていた。

## 【0125】

## [実施例2]

図17に示した製造方法に沿って、本発明にかかるダイポール層20を備えた導電性粒

50

子7を含む絶縁層2を作製した。

【0126】

基板31として石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極1として厚さ500nmのWを成膜した〔図18(a)〕。

【0127】

次いで、図17(b)に示すように、前記カソード電極1上に、以下の条件のスパッタ法にて、Coの導電性粒子7を形成した。

Rf電源：13.56Hz

Rfパワー：300W

雰囲気ガス：Ar

10

基板温度：150

ターゲット：Co

【0128】

この後、カソード電極1の表面を、電子顕微鏡にて観察すると、平均粒径が6nmのCo微粒子が $1 \times 10^6$ 個/mm<sup>2</sup>観察された。

【0129】

次いでスパッタ法によりSiO<sub>2</sub>をカソード電極1上に5nm堆積して絶縁層2を形成した〔図17(c)〕。雰囲気ガスはArとO<sub>2</sub>ガスの1/1の混合ガスを用いた。条件を以下に示す。

Rf電源：13.56MHz

20

Rfパワー：110W/cm<sup>2</sup>

基板温度：300

ターゲット：SiO<sub>2</sub>

【0130】

次に、メタンと水素の混合ガス雰囲気中で基板の加熱処理を行い、絶縁層2表面にダイポール層20を形成した〔図17(d)〕。熱処理条件を以下に示す。

熱処理温度：600

加熱方式：ランプ加熱

処理時間：60min

混合ガス比：メタン／水素 = 15 / 6

30

熱処理時圧力：7kPa

【0131】

このようにして作製した電子放出特性を測定した。上記ダイポール層を備えた絶縁層から離れて、アノード電極を対向して配置し、アノード電極とカソード電極との間に駆動電圧を印加した。その結果、実施例1と同様に、明確な閾値を持ち、低い電界強度で電子を放出する、良好な電子放出特性を得ることができた。

【0132】

[実施例3]

実施例1と同様に、基板31として石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極1として厚さ500nmのTiNを成膜した。

40

【0133】

次いで、前記カソード電極1上に、下記条件のスパッタ法にて、厚さ15nmのPt薄膜を形成した。

Rf電源：13.56Hz

Rfパワー：300W

雰囲気ガス：Ar

基板温度：室温

ターゲット：Pt

【0134】

その後Pt膜を水素雰囲気で加熱して、粒子化させた。カソード電極1の表面を観察す

50

ると、平均粒径が 20 nm の Pt 粒子 7 が  $4 \times 10^7$  個 / mm<sup>2</sup> の密度でカソード電極 1 上に形成されていた。

#### 【0135】

次いで斜方蒸着法により炭素膜をカソード電極 1 上および Pt 粒子 7 上に成膜し、炭素膜からなる絶縁層 2 を形成した。炭素膜は導電性粒子 7 上およびカソード電極 1 上に被覆されたが、図 19 に示すように、Pt の導電性粒子の影になった領域にはほとんど成膜されず、Pt からなる導電性粒子 7 上に 10 nm 以下の膜厚の絶縁層 2 が形成できた。

#### 【0136】

次に、上記 Pt の導電性粒子上に形成された絶縁層 2 を、実施例 1 と同様にメタンと水素の混合ガス雰囲気中で熱処理することで、絶縁層 2 の表面を水素で終端することで構成されたダイポール層 20 を形成した。10

#### 【0137】

本実施例の示す製造方法で作製された電子放出膜は、良好な電子放出特性を示すことが確認できた。また、実施例 1 より電子放出点密度も多くすることができた。

#### 【0138】

##### [実施例 4]

実施例 1 と同様に、基板 31 として石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極 1 として厚さ 500 nm の TiN を成膜した。

#### 【0139】

次いで、前記カソード電極 1 上に、予め用意してあった Pd - Co 合金の導電性粒子 7 の分散液を塗布した。その後、溶媒を加熱除去し、カソード電極 1 上に Pd - Co 合金の導電性粒子 7 を形成した。上記工程により形成された Pd - Co 合金の導電性粒子 7 は、短軸 5 nm、長軸 15 nm の異方性のある導電性粒子であった（図 20 参照）。20

#### 【0140】

次いで下記条件のホットフィラメント - CVD 法により、絶縁層 2 としての DLC 膜をカソード電極 1 および導電性粒子 7 上に形成した。

ガス : CH<sub>4</sub>

ガス圧 : 267 mPa

基板温度 : 室温

基板バイアス : -50 V

フィラメント温度 : 2100

#### 【0141】

DLC 膜は導電性粒子 7 上およびカソード電極 1 上に被覆されたが、図 20 に示すように、Pd と Co との合金からなる導電性粒子 7 上に最大で 6 nm である膜厚の絶縁層 2 が形成できた。

#### 【0142】

次に、実施例 1 と同様にメタンと水素の混合ガス雰囲気中で熱処理し、絶縁層 2 の表面を水素で終端することで構成されたダイポール層 20 を形成した。本実施例の示す製造方法で作製された電子放出膜は、 $3 \times 10^5$  個 / mm<sup>2</sup> の高い電子放出点密度の良好な電子放出特性を示すことが確認できた。40

#### 【0143】

##### [実施例 5]

実施例 1 と同様に、基板 31 として石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極 1 として厚さ 500 nm の TiN を成膜した。

#### 【0144】

ついで、カソード電極 1 上に、以下の条件の HF - CVD 法で、絶縁層 2 として DLC 膜を 40 nm 堆積した。

ガス : CH<sub>4</sub>

基板温度 : 室温

基板バイアス : -50 V

10

20

30

40

50

フィラメント温度：2100

【0145】

ついでイオン注入法でDLC膜にコバルトを25keV、ドーズ量 $5 \times 10^{16}$ 個/cm<sup>2</sup>で注入した。

【0146】

ついで、このコバルトを注入した DLC 膜を、水素雰囲気で 650 でアニールすることで、注入したコバルトを導電性粒子化し、Co からなる導電性粒子を多数含む絶縁層を形成した。

【0147】

この膜を、透過型電子顕微鏡で観察したところ、40nmの膜厚のうち、表面から 15 nm の深さの箇所よりも下の箇所（カソード電極側）に粒径が 4 nm であるコバルトの粒子を観察された。これは、イオン注入の分布が注入時のエネルギーに依存して、金属濃度の分布ができることがあるものである。10

【0148】

ついで、上記 DLC 膜を、その表面から、ドライエッチングで、10nmの深さまで除去した。

【0149】

その後、上記エッチング処理した DLC 膜を、実施例 1 と同様にメタンと水素の混合ガス雰囲気中で熱処理し、絶縁層（DLC 膜）の表面を水素で終端することで構成されたダイポール層 20 を形成した。20

【0150】

本実施例で形成した電子放出膜は、実施例 1 と同様に、良好な電子放出特性を示した。

【0151】

また、ドライエッチング量を調整することにより、より低電圧で電子を放出させることも、また、ESD をより多くすることも可能であることがわかった。

【0152】

[実施例 6]

実施例 1 と同様に、基板 31 として石英を用い、十分洗浄を行った後、スパッタ法によりカソード電極 1 として厚さ 500nm の TiN を成膜した。図 18 (a)

次いで、図 18 (b) に示すように、感光性樹脂膜 201 をカソード電極上に成膜し、ホットプレートで加熱することで乾燥した。30

【0153】

次いで、ネガフォトマスクを用い、露光した。次に、現像し、所望形状の樹脂パターンを得た（図 18 (c)）。

【0154】

次いで、この樹脂パターンを形成した基板 31 を、Pt 錫体溶液に浸漬した。その後、基板 31 を引き上げ、洗浄し、乾燥した（図 18 (d)）。

【0155】

次いで、600 で、真空中で、加熱処理を施した。得られた膜は、膜中に 4 nm の Pt 粒子を多数含むカーボン膜 204 であった。膜中の Pt 濃度は、12atm% で、膜厚は 15nm であった（図 18 (e)）。

【0156】

本構成では、加熱処理時には感光性樹脂膜を絶縁性のカーボン膜に変質させており、また、Pt 錫体溶液に樹脂膜を浸漬させたことで樹脂膜中に含まれた Pt は、上記加熱処理によって、カーボン膜内で Pt 導電性粒子になった。

【0157】

ついで、図 18 (f) に示すようにメタンと水素の混合ガス雰囲気中で熱処理することで、絶縁層（カーボン膜）の表面を水素で終端することで構成されたダイポール層 20 を形成した。

【0158】

10

20

30

40

50

本実施例で作製された膜では、実施例 1 と同様に良好な電子放出特性を示した。

**【0159】**

[実施例 7]

図 7 に示した製造工程に沿って電子放出素子を作製した。

**【0160】**

(工程 1)

基板 3 1 に石英を用い、十分洗浄を行った後スパッタ法により電極層 7 1 として厚さ 500 nm の TiN を形成した。

**【0161】**

(工程 2) 実施例 6 で示した方法で、Pt 導電性粒子 7 を多数含むカーボン層 2 を形成した。図 7 (a) 10

**【0162】**

(工程 3)

次に、図 7 (b) に示すように、フォトリソグラフィーで、ポジ型フォトレジスト (AZ 1500 / クラリアント社製) のスピンドルコーティング、フォトマスクパターンを露光し、現像し、マスクパターン (レジスト 7 2) を形成した。

**【0163】**

(工程 4)

図 7 (c) に示すように、マスクパターンをマスクとして Pt 導電性粒子 7 を多数含むカーボン膜と TiN 電極を連続してドライエッチングした。尚、ゲート電極 - カソード電極の熱処理時にごく僅かながら生成されるカーボンによるリークを低減させるためにエッティングは石英も多少エッティングされる程度の多少オーバーエッティングぎみで行った。 20

**【0164】**

(工程 5)

図 7 (d) に示すように、マスクパターンを完全に除去した。

**【0165】**

(工程 6)

最後に図 7 (e) に示すように、メタンと水素の混合ガス雰囲気中で基板加熱処理を行い、カーボン膜からなる絶縁層 2 表面にダイポール層 2 0 を形成し、電子放出素子を完成させた。熱処理条件を以下に示す。 30

熱処理温度 : 600

加熱方式 : ランプ加熱

処理時間 : 60 min

混合ガス比 : メタン / 水素 = 15 / 6

熱処理時圧力 : 6 kPa

**【0166】**

以上のようにして作製した電子放出素子の上方に、図 3 のようにアノード電極 3 3 を配置して、カソード電極 1 とゲート電極 3 2 との間、及びアノード電極 3 3 に電圧を印加し駆動した。図 12 は電子放出素子の電圧電流特性のグラフである。本実施例の電子放出素子では、低電圧で電子を放出することができ、且つ、明確な閾値をもつことができた。実際の駆動電圧としては、Vg (カソード電極 1 とゲート電極 3 2 間に印加する電圧) = 20 [V]、Va (アノード電極 3 3 とカソード電極 1 との間に印加する電圧) = 10 kV であった。 40

**【0167】**

[実施例 8]

実施例 7 で作製した電子放出素子を用いて画像表示装置を作製した。

**【0168】**

実施例 7 で形成した電子放出素子を 100 × 100 のマトリクス状に配置して電子源を構成した。配線の構造は、図 8 のように X 側の配線 8 2 をカソード電極 1 に、Y 側の配線 8 3 をゲート電極 3 2 に接続した。尚、図 8 においては、電子放出素子 8 4 は、カソード 50

電極 1 上に開口部 8 5 を有するゲート電極 3 2 を配置した模式図で示しているが、本例の画像表示装置の電子放出素子はこれには該当しない。本実施例は、電子放出素子の構造（実施例 3 で示した構造）を除いて図 8 に模式的に示した構成と同じである。本例の電子放出素子は、横 300 μm、縦 300 μm のピッチで配置した。各電子放出素子の上方に、赤、青、緑に発光する蛍光体の中のいずれかの蛍光体を配置した。

#### 【0169】

そして、上記電子源を線順次駆動することによって、画像を表示したところ、コントラストに優れた、高輝度・高精細な画像表示装置を行うことができた。

#### 【0170】

[実施例 9]

10

(工程 1)

先ず、図 15 (a) に示すように、基板 31 に石英を用い、十分洗浄を行った後スパッタ法により電極層 71 として厚さ 500 nm の TiN を形成した。

#### 【0171】

(工程 2)

次に、抵抗層 161 として、厚さ 50 nm のカーボンをスパッタ法により成膜した。このときのカーボンは、抵抗値として、 $1 \times 10^6$  となるように調整した。

ターゲット：グラファイト

ガス：Ar

r.f. パワー：500 W

20

#### 【0172】

(工程 3)

実施例 6 と同様の方法で、導電性粒子を含むカーボン層 2 を形成した（図 15 (a)）。

#### 【0173】

(工程 4)

次に、図 15 (b) に示すように、フォトリソグラフィーで、ポジ型フォトレジスト（AZ 1500 / クラリアント社製）のスピンドルコーティング、フォトマスクパターンを露光し、現像し、マスクパターン（レジスト 72）を形成した。

#### 【0174】

30

(工程 5)

図 15 (c) に示すように、マスクパターンをマスクとして、導電性粒子 7 を含む絶縁層 2 と抵抗層 161 と電極層 71 を連続してドライエッチングした。尚、エッチングは石英も多少エッチングされる程度の多少オーバーエッチングぎみで行った。尚、本実施例では、開口部 73 の幅 W は 2 μm に設定した。

#### 【0175】

(工程 6)

図 15 (d) に示すように、マスクパターンを完全に除去した。尚、膜応力は少なく、膜はがれやその他のプロセス上の問題は起きたなかった。

#### 【0176】

40

(工程 7)

最後に図 15 (e) に示すように、メタンと水素を含む雰囲気で基板を 600 、 60 分間ランプ加熱で熱処理を行い、ダイポール層 20 を形成し、本実施例の電子放出素子を完成させた。

#### 【0177】

以上のようにして作製した電子放出素子の上方にアノード電極を配置して、実施例 8 と同様にして駆動した。その結果、本実施例の電子放出素子では、実施例 8 の電子放出素子に比べ、電子放出時の放出電流量の時間的变化が軽減されていた。

#### 【0178】

[実施例 10]

50

## (工程1)

先ず、図16(a)に示すように、基板31に石英を用い、十分洗浄を行った後スパッタ法により電極層71として厚さ500nmのTiNを形成した。

## 【0179】

## (工程2)

次に、図16(b)に示すように、フォトリソグラフィーで、ポジ型フォトレジスト(AZ1500/クラリアント社製)のスピンドローティング、フォトマスクパターンを露光し、現像し、マスクパターン(レジスト72)を形成した。

## 【0180】

## (工程3)

図16(c)に示すように、マスクパターンをマスクとして、電極層71をドライエッティングした。尚、エッティングは石英も多少エッティングされる程度の多少オーバーエッティングぎみで行った。その後図16(d)に示すようにマスクを除去した。

## 【0181】

## (工程4)

次に、抵抗層161として、厚さ50nmのカーボンを以下の条件でスパッタ法により成膜した。このときのカーボンは、抵抗値として、 $1 \times 10^7$ となるように調整した。

ターゲット：グラファイト

ガス：Ar

r.f.パワー：500W

## 【0182】

## (工程5)

次いで、実施例6で示す方法と同様の方法で、Pt導電性粒子を多数含むカーボン層(絶縁層)2を形成した。図16(e)

## 【0183】

## (工程6)

次に、図16(f)に示すように、フォトリソグラフィーで、ポジ型フォトレジスト(AZ1500/クラリアント社製)のスピンドローティング、フォトマスクパターンを露光し、現像し、マスクパターン(レジスト72')を形成した。

## 【0184】

## (工程7)

図16(g)に示すように、マスクパターンをマスクとして、Pt導電性粒子を含むカーボン層2と抵抗層161とを連続してドライエッティングした後、マスクパターンを完全に除去した。尚、本実施例では、開口部73の幅Wは1μmに設定した。尚、膜応力は少なく、膜はがれその他のプロセス上の問題は起きなかった。

## 【0185】

## (工程8)

最後に図16(h)に示すように、メタンと水素を含む雰囲気で基板を、600、60分間ランプ加熱で熱処理を行い、ダイポール層20を形成し、本実施例の電子放出素子を完成させた。

## 【0186】

以上のようにして作製した電子放出素子の上方にアノード電極を配置して、実施例9と同様にして駆動した。その結果、本実施例の電子放出素子では、実施例9の電子放出素子に比べ、さらに電子放出時の放出電流量の時間的变化が軽減されていた。

## 【0187】

## [実施例11]

本実施例では、実施例9及び実施例10でそれぞれ作製した電子放出素子を多数配列した電子源をそれぞれ形成し、それぞれの電子源を用いた画像表示装置を作製した。

## 【0188】

それぞれの電子源において、電子放出素子の構造以外は実施例8と同様にして電子源を

10

20

30

40

50

作製した。そして、上記電子源を線順次駆動することによって、画像を表示させたところ、コントラストに優れた、高輝度・高精細な画像を長期に渡って安定に表示することができた。

【図面の簡単な説明】

【0189】

【図1】本発明の電子放出素子の電子放出原理を説明するバンドダイヤグラムである。

【図2】本発明の電子放出素子の部分拡大模式図である。

【図3】本発明の電子放出素子の構成例を示す断面模式図である。

【図4】本発明の電子放出素子の構成例を示す断面模式図である。

【図5】本発明の電子放出素子の構成例を示す断面模式図である。

10

【図6】本発明の電子放出素子の構成例を示す断面模式図である。

【図7】本発明の電子放出素子の製造方法の一例を示す断面模式図である。

【図8】本発明の電子源の一例を示す概略構成図である。

【図9】本発明の画像表示装置の一例を示す概略構成図である。

【図10】本発明の実施例1の絶縁層のSESスペクトルである。

【図11】本発明の実施例1の絶縁層の電子放出時の電流電圧特性を示す図である。

【図12】本発明の実施例3の電子放出素子の電圧電流特性を示す図である。

【図13】従来の電子放出素子の電子放出原理を説明するバンドダイヤグラムである。

【図14】本発明にかかる電子放出素子においてコントラスト比 = 1 / 1000 が得られる範囲を示した図である。

20

【図15】本発明の電子放出素子の製造方法の一例を示す断面模式図である。

【図16】本発明の電子放出素子の製造方法の一例を示す断面模式図である。

【図17】本発明の電子放出素子の製造方法の一例を示す断面模式図である。

【図18】本発明の電子放出素子の製造方法の一例を示す断面模式図である。

【図19】本発明の電子放出素子の製造方法で形成することのできる電子放出素子の断面の一部を示す図。

【図20】本発明の電子放出素子の製造方法で形成することのできる電子放出素子の断面の一部を示す図。

【符号の説明】

【0190】

30

1 カソード電極

2 絶縁層

3 引き出し電極

4 真空障壁

5 界面

6 電子

7 導電性粒子

20 ダイポール層

21 炭素原子

22 水素原子

40

31 基板

32 ゲート電極

33 アノード電極

71 電極層

72, 72' フォトレジスト

73 開口部(凹部)

74 雾囲気

81 電子源基体

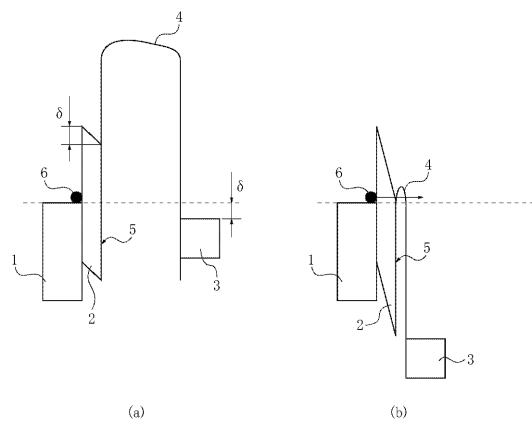
82 X方向配線

83 Y方向配線

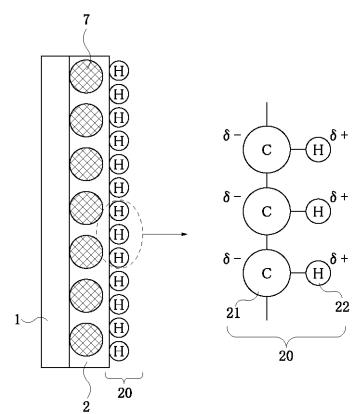
50

- 8 4 電子放出素子  
 8 5 開口部  
 9 1 リアプレート  
 9 2 支持枠  
 9 3 ガラス基体  
 9 4 蛍光膜  
 9 5 メタルバッケ  
 9 6 フェースプレート  
 9 7 外囲器  
 9 8 高圧端子 10  
 1 4 1 半導体膜  
 1 6 1 抵抗層  
 2 0 1 感光性樹脂  
 2 0 2 樹脂層  
 2 0 3 金属を吸収した樹脂層  
 2 0 4 導電性粒子を含むカーボン層

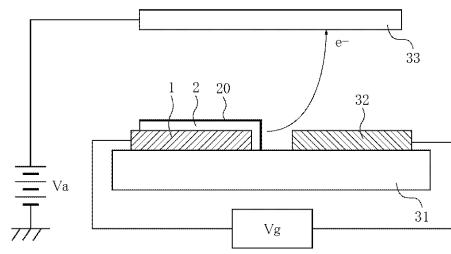
【図1】



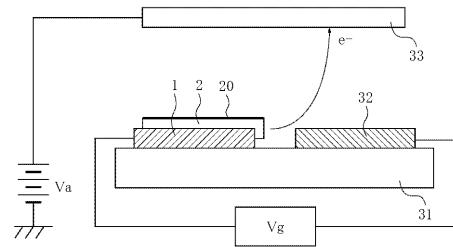
【図2】



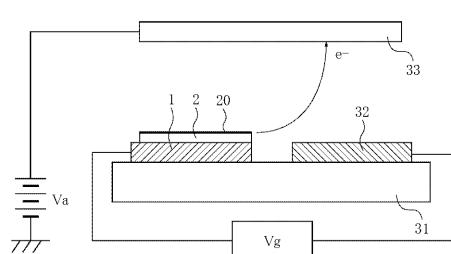
【図3】



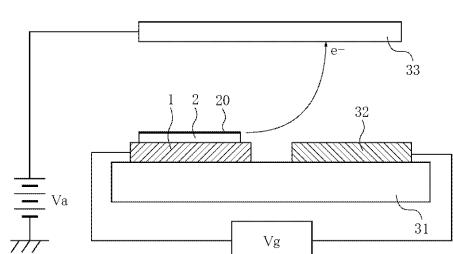
【図4】



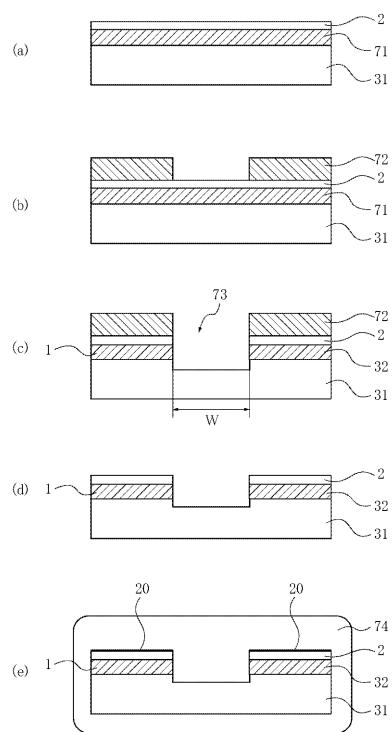
【図5】



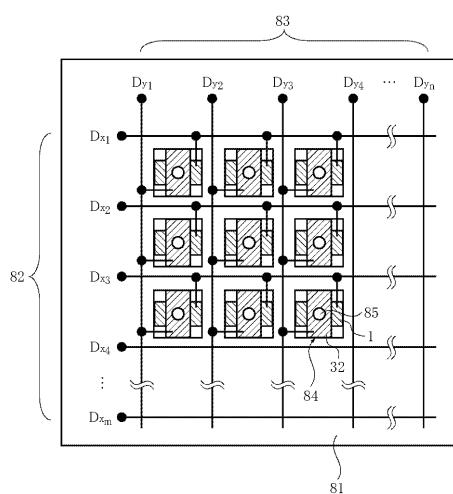
【図6】



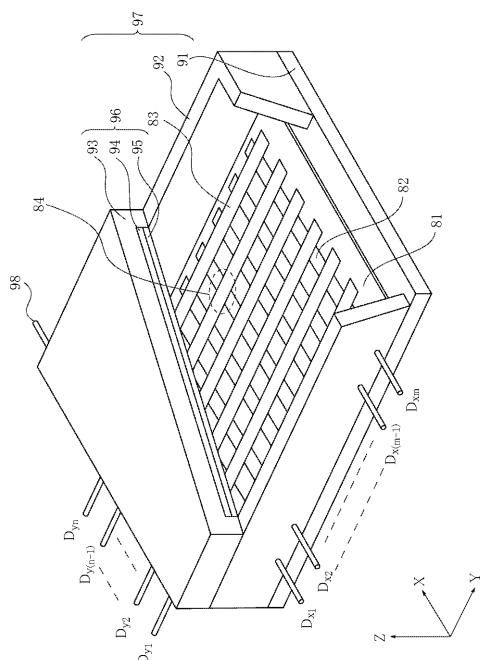
【図7】



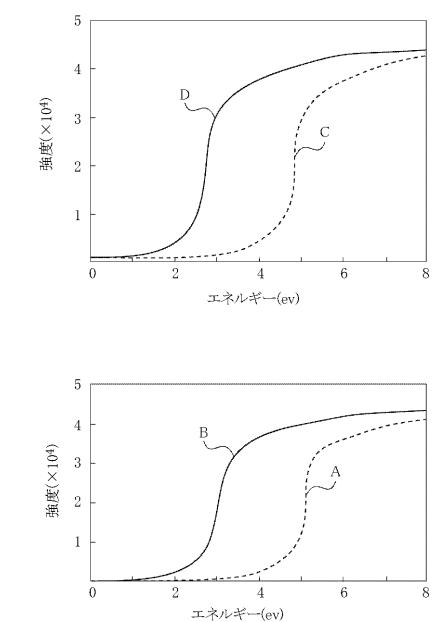
【図8】



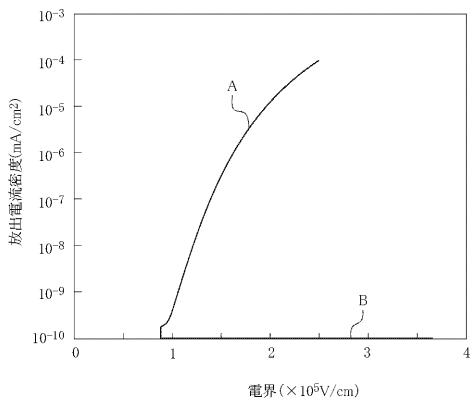
【図9】



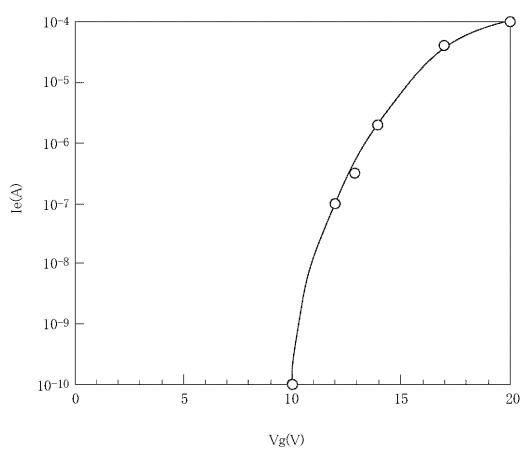
【図10】



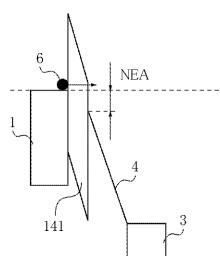
【図 1 1】



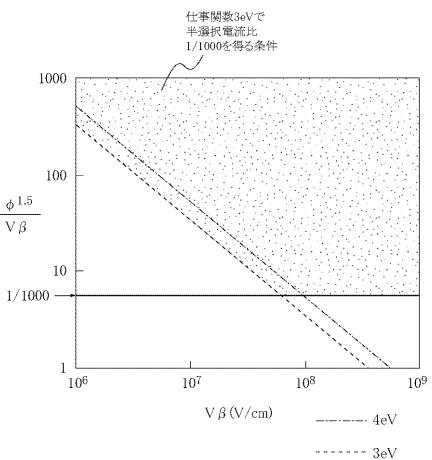
【図 1 2】



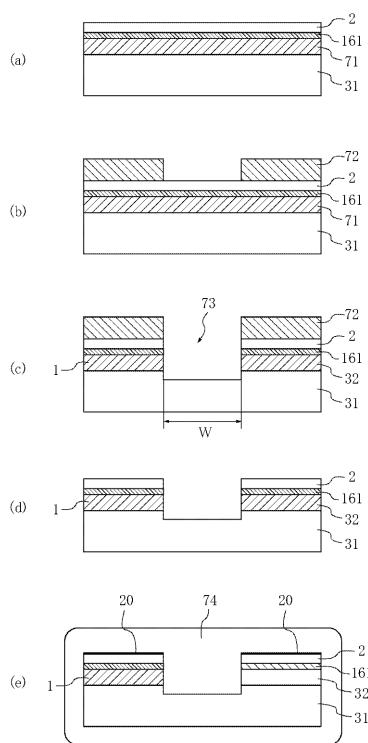
【図 1 3】



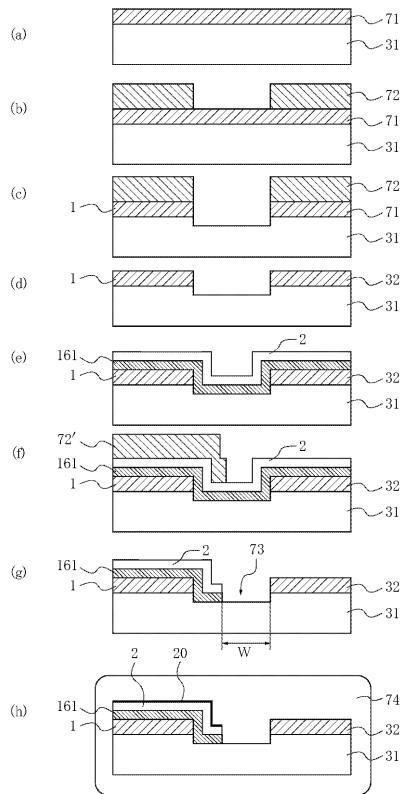
【図 1 4】



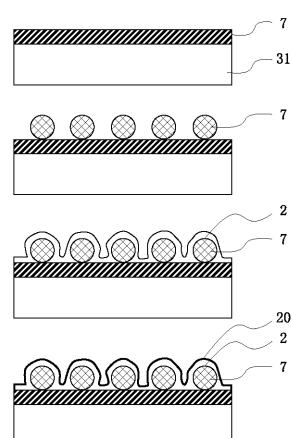
【図15】



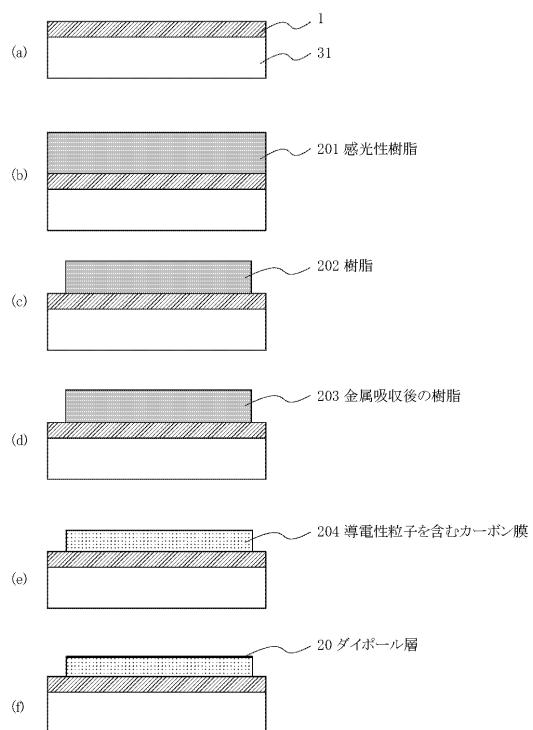
【図16】



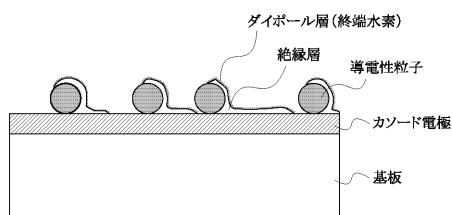
【図17】



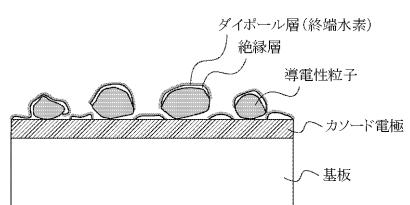
【図18】



【図19】



【図20】



---

フロントページの続き

(72)発明者 藤原 良治  
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 石田 佳久

(56)参考文献 特開2004-071536(JP,A)  
特開2003-317606(JP,A)  
特開2003-031922(JP,A)  
特開2001-006523(JP,A)  
特開2002-093305(JP,A)  
特開平09-185942(JP,A)  
特開2000-268707(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01J 9/02  
H01J 1/30 - 1/316  
H01J 29/04  
H01J 31/12