

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11)特許出願公開番号

**特開2016-82729**

(P2016-82729A)

(43) 公開日 平成28年5月16日(2016.5.16)

(51) Int. Cl.

H02M 3/155 (2006.01)

F I

H02M 3/155

P

テーマコード (参考)

5H730

H02M 3/155

V

審査請求 有 請求項の数 6 O L (全 22 頁)

(21) 出願番号 特願2014-212227 (P2014-212227)

(22) 出願日 平成26年10月17日 (2014.10.17)

(71) 出願人 000003207

トヨタ自動車株式会社

愛知県豊田市卜ヨ夕町1番地

(74) 代理人 110001210

特許業務法人 Y K I 国際特許事務所

(72) 発明者 井手 暁彦

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

(72) 発明者 浜田 英嗣

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

(72) 発明者 篠原 正俊

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

[最終頁に続く](#)

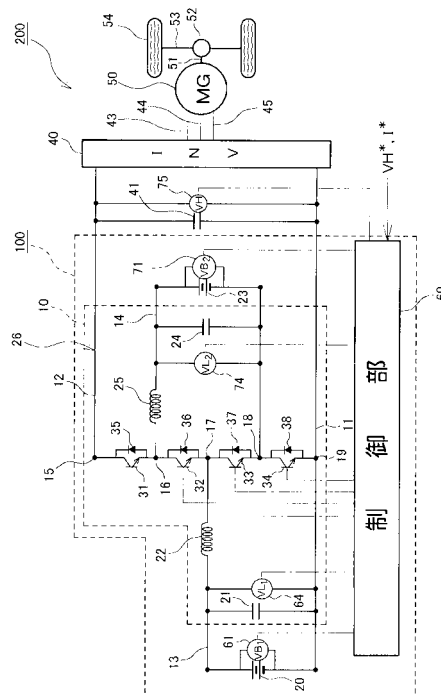
(54) 【発明の名称】 電源システム

(57) 【要約】

【課題】2つのパルス幅変調制御信号によって2つのバッテリーの電圧変換制御を行う電源システムの騒音を低減する。

【解決手段】２つのパルス幅変調制御信号（PWM１，PWM２）によって２つのバッテリー（Ｂ１（２０）、Ｂ２（２３））の電圧変換制御を行う電圧変換器１０を用いた電源システム１００において、PWM１の第１ハイレベル期間とPWM２の第２ハイレベル期間とが重ならないように、PWM１とPWM２との位相を制御する。

【選択図】図1



## 【特許請求の範囲】

## 【請求項 1】

第 1 バッテリーと、

第 2 バッテリーと、

前記第 1 バッテリーまたは前記第 2 バッテリーのいずれか一方または両方と出力電路との間で双方向に電圧変換を行うと共に、前記出力電路に対する前記第 1 バッテリーおよび前記第 2 バッテリーの接続を直列または並列に切替える複数のスイッチング素子を含む電圧変換器と、

前記複数のスイッチング素子をパルス幅変調制御に従ってオン・オフする制御部と、を含む電源システムであって、

前記出力電路は、第 1 の電路と前記第 1 の電路よりも電位の低い第 2 の電路とを含み、前記複数のスイッチング素子は、前記第 1 の電路から前記第 2 の電路に向かって直列に設けられた第 1、第 2、第 3、第 4 スwitchング素子を含み、

前記第 1 バッテリーは、前記第 3 および前記第 4 スwitchング素子と並列に接続され、

前記第 2 バッテリーは、前記第 2 および前記第 3 スwitchング素子と並列に接続され、

前記制御部は、前記第 1 バッテリーと前記出力電路との間に形成される第 1 電圧変換回路による第 1 電圧変換を制御する第 1 パルス幅変調制御信号のハイレベル期間である第 1 ハイレベル期間と、前記第 2 バッテリーと前記出力電路との間に形成される第 2 電圧変換回路による第 2 電圧変換を制御する第 2 パルス幅変調制御信号のハイレベル期間である第 2 ハイレベル期間との合計期間である合計ハイレベル期間が、各パルス幅変調制御信号の各ハイレベル期間と各ローレベル期間の合計期間であるデューティサイクル期間よりも短い場合に、前記第 1 パルス幅変調制御信号の前記第 1 ハイレベル期間と前記第 2 パルス幅変調制御信号の前記第 2 ハイレベル期間とが重ならないように、各パルス幅変調制御信号の位相を制御する電源システム。

## 【請求項 2】

請求項 1 に記載の電源システムであって、

前記制御部は、前記各パルス幅変調制御信号の前記各ハイレベル期間がそれぞれ前記デューティサイクル期間の 50%未満である場合、前記各パルス幅変調制御信号の位相をデューティサイクル期間の半期間毎に前記各ハイレベル期間が交互に発生するように位相を制御する電源システム。

## 【請求項 3】

第 1 バッテリーと、

第 2 バッテリーと、

前記第 1 バッテリーまたは前記第 2 バッテリーのいずれか一方または両方と出力電路との間で双方向に電圧変換を行うと共に、前記出力電路に対する前記第 1 バッテリーおよび前記第 2 バッテリーの接続を直列または並列に切替える複数のスイッチング素子を含む電圧変換器と、

前記複数のスイッチング素子をパルス幅変調制御に従ってオン・オフする制御部と、を含む電源システムであって、

前記出力電路は、第 1 の電路と前記第 1 の電路よりも電位の低い第 2 の電路とを含み、前記複数のスイッチング素子は、前記第 1 の電路から前記第 2 の電路に向かって直列に設けられた第 1、第 2、第 3、第 4 スwitchング素子を含み、

前記第 1 バッテリーは、前記第 3 および前記第 4 スwitchング素子と並列に接続され、

前記第 2 バッテリーは、前記第 2 および前記第 3 スwitchング素子と並列に接続され、

前記制御部は、前記第 1 バッテリーと前記出力電路との間に形成される第 1 電圧変換回路による第 1 電圧変換を制御する第 1 パルス幅変調制御信号のハイレベル期間である第 1 ハイレベル期間と、前記第 2 バッテリーと前記出力電路との間に形成される第 2 電圧変換回路による第 2 電圧変換を制御する第 2 パルス幅変調制御信号のハイレベル期間である第 2 ハイレベル期間との合計期間である合計ハイレベル期間が、各パルス幅変調制御信号の各ハイレベル期間と各ローレベル期間の合計期間であるデューティサイクル期間よりも短い場

10

20

30

40

50

合に、

前記第 1 パルス幅変調制御信号の前記第 1 ハイレベル期間と前記第 2 パルス幅変調制御信号の前記第 2 ハイレベル期間とが重なるように各パルス幅変調制御信号の位相を制御する第 1 の制御と、前記第 1 パルス幅変調制御信号の前記第 1 ハイレベル期間と前記第 2 パルス幅変調制御信号の前記第 2 ハイレベル期間とが重ならないように各パルス幅変調制御信号の位相を制御する第 2 の制御と、を混在させて位相制御を行う電源システム。

【請求項 4】

第 1 バッテリーと、

第 2 バッテリーと、

前記第 1 バッテリーまたは前記第 2 バッテリーのいずれか一方または両方と出力電路との間で双方向に電圧変換を行うと共に、前記出力電路に対する前記第 1 バッテリーおよび前記第 2 バッテリーの接続を直列または並列に切替える複数のスイッチング素子を含む電圧変換器と、

前記複数のスイッチング素子をパルス幅変調制御に従ってオン・オフする制御部と、を含む電源システムであって、

前記出力電路は、第 1 の電路と前記第 1 の電路よりも電位の低い第 2 の電路とを含み、

前記複数のスイッチング素子は、前記第 1 の電路から前記第 2 の電路に向かって直列に設けられた第 1、第 2、第 3、第 4 スwitchング素子を含み、

前記第 1 バッテリーは、前記第 3 および前記第 4 スwitchング素子と並列に接続され、

前記第 2 バッテリーは、前記第 2 および前記第 3 スwitchング素子と並列に接続され、

前記制御部は、前記第 1 バッテリーと前記出力電路との間に形成される第 1 電圧変換回路による第 1 電圧変換を制御する第 1 パルス幅変調制御信号がローレベルの期間に、前記第 2 バッテリーと前記出力電路との間に形成される第 2 電圧変換回路による第 2 電圧変換を制御する第 2 パルス幅変調制御信号をローレベルからハイレベルとした後にローレベルに戻すように変化させる電源システム。

【請求項 5】

請求項 4 に記載の電源システムであって、

前記制御部は、第 1 三角波と第 1 の閾値に基づいて第 1 パルス幅変調制御信号を生成し、第 2 三角波と第 2 の閾値に基づいて第 2 パルス幅変調制御信号を生成し、

第 1 パルス幅変調制御信号がローレベルの期間に、前記第 2 三角波の周波数を前記第 1 三角波の周波数よりも高くする電源システム。

【請求項 6】

請求項 5 に記載の電源システムであって、

前記制御部は、第 1 パルス幅変調制御信号がローレベルの期間に、前記第 2 三角波の値が前記第 2 の閾値を超える期間と超えない期間とができるように、前記第 2 の三角波の周波数を前記第 1 三角波の周波数よりも高くする電源システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電源システムの構造、特に 2 電源を並列接続して P W M 制御により電圧変換するシステムの制御装置に関する。

【背景技術】

【0002】

従来からスイッチング素子をパルス幅変調制御でオン・オフ動作させてバッテリーの電圧変換を行う電圧変換器が多く用いられているが、近年、4 つのスイッチング素子によって構成され、スイッチング素子のオン・オフ動作の組み合わせによって 2 つのバッテリーを直列に接続して電圧変換するシリーズモードと、2 つのバッテリーを並列に接続して電圧変換するパラレルモードとを備える電圧変換器を用いた電源システムが提案されている（例えば、特許文献 1 参照）。このような電源システムに用いられる電圧変換器をパラレルモードで動作させる際には、2 つのバッテリーに対応する 2 つのパルス幅変調制御信号に従って

10

20

30

40

50

各スイッチング素子をオン・オフさせて各バッテリーの電圧変換制御を行う。特許文献１では、このような電圧変換器をパラレルモードで動作させる際に、２つのパルス幅変調制御信号の位相を変化させてスイッチング素子の損失を抑制することが提案されている。

【先行技術文献】

【特許文献】

【０００３】

【特許文献１】特開２０１３－１３２３４号公報

【発明の概要】

【発明が解決しようとする課題】

【０００４】

10

ところで、スイッチング素子のオン・オフ動作によりバッテリーの電圧変換を行う従来の電圧変換器では、スイッチング素子のオン・オフ動作に起因して電磁音が発生することが知られている。この電磁音が人間の可聴域に入ると耳障りな騒音となるため、例えば、パルス幅変調制御のキャリア周波数を高くして電磁音の周波数を可聴域より高くすることにより騒音を低減する方法等が検討されている。しかし、特許文献１に記載されたような２つのパルス幅変調制御信号によって２つのバッテリーの電圧変換制御を行う電圧変換器を用いた電源システムの騒音低減については十分には検討されていなかった。

【０００５】

そこで、本発明は、２つのパルス幅変調制御信号によって２つのバッテリーの電圧変換制御を行う電源システムの騒音を低減することを目的とする。

20

【課題を解決するための手段】

【０００６】

本発明の電源システムは、第１バッテリーと、第２バッテリーと、前記第１バッテリーまたは前記第２バッテリーのいずれか一方または両方と出力電路との間で双方向に電圧変換を行うと共に、前記出力電路に対する前記第１バッテリーおよび前記第２バッテリーの接続を直列または並列に切替える複数のスイッチング素子を含む電圧変換器と、前記複数のスイッチング素子をパルス幅変調制御に従ってオン・オフする制御部と、を含む電源システムであって、前記出力電路は、第１の電路と前記第１の電路よりも電位の低い第２の電路とを含み、前記複数のスイッチング素子は、前記第１の電路から前記第２の電路に向かって直列に設けられた第１、第２、第３、第４スイッチング素子を含み、前記第１バッテリーは、前記第３および前記第４スイッチング素子と並列に接続され、前記第２バッテリーは、前記第２および前記第３スイッチング素子と並列に接続され、前記制御部は、前記第１バッテリーと前記出力電路との間に形成される第１電圧変換回路による第１電圧変換を制御する第１パルス幅変調制御信号のハイレベル期間である第１ハイレベル期間と、前記第２バッテリーと前記出力電路との間に形成される第２電圧変換回路による第２電圧変換を制御する第２パルス幅変調制御信号のハイレベル期間である第２ハイレベル期間との合計期間である合計ハイレベル期間が、各パルス幅変調制御信号の各ハイレベル期間と各ローレベル期間の合計期間であるデューティサイクル期間よりも短い場合に、前記第１パルス幅変調制御信号の前記第１ハイレベル期間と前記第２パルス幅変調制御信号の前記第２ハイレベル期間とが重ならないように、各パルス幅変調制御信号の位相を制御することを特徴とする。

30

40

【０００７】

本発明の電源システムにおいて、前記制御部は、前記各パルス幅変調制御信号の前記各ハイレベル期間がそれぞれ前記デューティサイクル期間の５０％未満である場合、前記各パルス幅変調制御信号の位相をデューティサイクル期間の半期間毎に前記各ハイレベル期間が交互に発生するように位相を制御することとしても好適である。

【０００８】

本発明の電源システムは、第１バッテリーと、第２バッテリーと、前記第１バッテリーまたは前記第２バッテリーのいずれか一方または両方と出力電路との間で双方向に電圧変換を行うと共に、前記出力電路に対する前記第１バッテリーおよび前記第２バッテリーの接続を直列または並列に切替える複数のスイッチング素子を含む電圧変換器と、前記複数のスイッチン

50

グ素子をパルス幅変調制御に従ってオン・オフする制御部と、を含む電源システムであって、前記出力回路は、第１の電路と前記第１の電路よりも電位の低い第２の電路とを含み、前記複数のスイッチング素子は、前記第１の電路から前記第２の電路に向かって直列に設けられた第１、第２、第３、第４スイッチング素子を含み、前記第１バッテリーは、前記第３および前記第４スイッチング素子と並列に接続され、前記第２バッテリーは、前記第２および前記第３スイッチング素子と並列に接続され、前記制御部は、前記第１バッテリーと前記出力回路との間に形成される第１電圧変換回路による第１電圧変換を制御する第１パルス幅変調制御信号のハイレベル期間である第１ハイレベル期間と、前記第２バッテリーと前記出力回路との間に形成される第２電圧変換回路による第２電圧変換を制御する第２パルス幅変調制御信号のハイレベル期間である第２ハイレベル期間との合計期間である合計ハイレベル期間が、各パルス幅変調制御信号の各ハイレベル期間と各ローレベル期間の合計期間であるデューティサイクル期間よりも短い場合に、前記第１パルス幅変調制御信号の前記第１ハイレベル期間と前記第２パルス幅変調制御信号の前記第２ハイレベル期間とが重なるように各パルス幅変調制御信号の位相を制御する第１の制御と、前記第１パルス幅変調制御信号の前記第１ハイレベル期間と前記第２パルス幅変調制御信号の前記第２ハイレベル期間とが重ならないように各パルス幅変調制御信号の位相を制御する第２の制御と、を混在させて位相制御を行うことを特徴とする。

10

#### 【０００９】

本発明の電源システムは、第１バッテリーと、第２バッテリーと、前記第１バッテリーまたは前記第２バッテリーのいずれか一方または両方と出力回路との間で双方向に電圧変換を行うと共に、前記出力回路に対する前記第１バッテリーおよび前記第２バッテリーの接続を直列または並列に切換える複数のスイッチング素子を含む電圧変換器と、前記複数のスイッチング素子をパルス幅変調制御に従ってオン・オフする制御部と、を含む電源システムであって、前記出力回路は、第１の電路と前記第１の電路よりも電位の低い第２の電路とを含み、前記複数のスイッチング素子は、前記第１の電路から前記第２の電路に向かって直列に設けられた第１、第２、第３、第４スイッチング素子を含み、前記第１バッテリーは、前記第３および前記第４スイッチング素子と並列に接続され、前記第２バッテリーは、前記第２および前記第３スイッチング素子と並列に接続され、前記制御部は、前記第１バッテリーと前記出力回路との間に形成される第１電圧変換回路による第１電圧変換を制御する第１パルス幅変調制御信号がローレベルの期間に、前記第２バッテリーと前記出力回路との間に形成される第２電圧変換回路による第２電圧変換を制御する第２パルス幅変調制御信号をローレベルからハイレベルとした後にローレベルに戻すように変化させることを特徴とする。

20

30

#### 【００１０】

本発明の電源システムにおいて、前記制御部は、第１三角波と第１の閾値に基づいて第１パルス幅変調制御信号を生成し、第２三角波と第２の閾値に基づいて第２パルス幅変調制御信号を生成し、第１パルス幅変調制御信号がローレベルの期間に、前記第２三角波の周波数を前記第１三角波の周波数よりも高くすることとしても好適である。

#### 【００１１】

本発明の電源システムにおいて、前記制御部は、第１パルス幅変調制御信号がローレベルの期間に、前記第２三角波の値が前記第２の閾値を超える期間と超えない期間とができるように、前記第２の三角波の周波数を前記第１三角波の周波数よりも高くすることとしても好適である。

40

#### 【発明の効果】

#### 【００１２】

本発明は、２つのパルス幅変調制御信号によって２つのバッテリーの電圧変換制御を行う電圧変換器を用いた電源システムの騒音を低減することができるという効果を奏する。

#### 【図面の簡単な説明】

#### 【００１３】

【図１】電動車両に搭載した本発明の電源システムの構成を示すシステム系統図である。

50

【図 2】本発明の電源システムの基本動作における第 1 バッテリにより第 1 リアクトルをチャージする際の電流の流れを示す説明図である。

【図 3】本発明の電源システムの基本動作における第 1 リアクトルにチャージした電力を出力電路に出力する際の電流の流れを示す説明図である。

【図 4】本発明の電源システムの基本動作における第 2 バッテリにより第 2 リアクトルをチャージする際の電流の流れを示す説明図である。

【図 5】本発明の電源システムの基本動作における第 2 リアクトルにチャージした電力を出力電路に出力する際の電流の流れを示す説明図である。

【図 6】本発明の電源システムの基本動作の際のパルス幅変調制御信号及びスイッチング素子制御信号を示すタイムチャートである。

10

【図 7】本発明の電源システムにおいて、PWM 1 に対する PWM 2 の位相を 180 度または 150 度ずらした際のパルス幅変調制御信号とスイッチング素子制御信号を示すタイムチャートである。

【図 8】図 7 に示す動作において、第 2 リアクトルへのチャージと第 1 バッテリからの電力出力の際の電流の流れを示す説明図である。

【図 9】図 7 に示す動作において、第 1 リアクトルへのチャージと第 2 バッテリからの電力出力の際の電流の流れを示す説明図である。

【図 10】本発明の電源システムにおいて、PWM 2 のデューティ比が 50% 以上で PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間の合計期間がデューティサイクル期間よりも短い場合に PWM 1 に対する PWM 2 の位相を 180 度ずらした際のパルス幅変調制御信号とスイッチング素子制御信号のタイミングを示すタイムチャートである。

20

【図 11】本発明の電源システムにおいて、第 2 パルス幅変調制御信号の位相をスケジュールによって変化させた際のパルス幅変調制御信号とスイッチング素子制御信号を示すタイムチャートである。

【図 12】本発明の電源システムにおいて、第 2 三角波の周波数を一時的に増加させた際のパルス幅変調制御信号とスイッチング素子制御信号とを示すタイムチャートである。

【発明を実施するための形態】

【0014】

以下、図面を参照しながら本発明の電源システム 100 について説明する。以下の実施形態では、電源システム 100 は電動車両 200 のモータジェネレータ 50 に電力を供給するものとして説明するが、汎用機械のモータ或いはモータジェネレータに電力を供給するものであってもよい。

30

【0015】

図 1 に示すように、本発明の電源システム 100 は、第 1 バッテリ 20 と、第 2 バッテリ 23 と、複数のスイッチング素子 31 ~ 34 及び第 1 リアクトル 22、第 2 リアクトル 25、第 1 コンデンサ 21、第 2 コンデンサ 24、出力電路 26 を含む電圧変換器 10 と、複数のスイッチング素子 31 ~ 34 をオン・オフする制御部 60 とを含んでいる。出力電路 26 には平滑コンデンサ 41 とインバータ 40 とが接続され、インバータ 40 には電動車両 200 を駆動するモータジェネレータ 50 が接続されている。なお、図 1 中の一点鎖線は信号線を示す。

40

【0016】

電圧変換器 10 の出力電路 26 は、電圧変換器 10 で昇圧した高電圧を出力する高圧電路 12 と、各バッテリ 20、23 のマイナス側に接続され、高圧電路よりも電位の低い基準電路 11 とを含み、複数のスイッチング素子 31 ~ 34 は、高圧電路 12 から基準電路 11 に向って直列に接続され、各スイッチング素子 31 ~ 34 には、それぞれダイオード 35 ~ 38 が逆並列に接続されている。また、電圧変換器 10 は、スイッチング素子 32 とスイッチング素子 33 との間の第 2 接続点 17 と基準電路 11 との間を接続する第 1 電路 13 と、スイッチング素子 31 とスイッチング素子 32 との間の第 1 接続点 16 と、スイッチング素子 33 とスイッチング素子 34 との間の第 3 接続点 18 との間を接続する第

50

2 電路 1 4 と、を有している。第 1 バッテリ 2 0 と第 1 リアクトル 2 2 とは第 1 電路 1 3 の上に直列に配置され、第 2 バッテリ 2 3 と第 2 リアクトル 2 5 とは第 2 電路 1 4 の上に直列に配置されており、第 1 コンデンサ 2 1 は第 1 バッテリ 2 0 と並列に接続され、第 2 コンデンサ 2 4 は第 2 バッテリ 2 3 と並列に接続されている。また、平滑コンデンサ 4 1 は、高圧電路 1 2 と基準電路 1 1 との間に接続されている。このように、第 1 バッテリ 2 0 は、スイッチング素子 3 3 , 3 4 と並列に接続され、第 2 バッテリ 2 3 は、スイッチング素子 3 2 , 3 3 と並列に接続されている。

#### 【 0 0 1 7 】

第 1 , 第 2 バッテリ 2 0 , 2 3 には、電圧  $V_{B1}$  ,  $V_{B2}$  を検出する電圧センサ 6 1 , 7 1 が取り付けられ、第 1 電路 1 3 と基準電路 1 1 との間には第 1 コンデンサ 2 1 の両端の電圧  $V_{L1}$  を検出する電圧センサ 6 4 が取り付けられ、第 2 電路 1 4 には、第 2 コンデンサ 2 4 の両端の電圧  $V_{L2}$  を検出する電圧センサ 7 4 が取り付けられており、高圧電路 1 2 と基準電路 1 1 との間には、平滑コンデンサ 4 1 の両端の電圧  $V_H$  を検出する電圧センサ 7 5 が取り付けられている。

#### 【 0 0 1 8 】

インバータ 4 0 は、内部に図示しない複数のスイッチング素子を備え、各スイッチング素子をオン・オフ動作させて電圧変換器 1 0 の出力電路 2 6 ( 基準電路 1 1 と高圧電路 1 2 とで構成される ) から出力された直流電力を  $U$  ,  $V$  ,  $W$  の三相交流電力に変換して各相の出力線 4 3 , 4 4 , 4 5 から出力する。 $U$  相、 $V$  相、 $W$  相の各出力線 4 3 , 4 4 , 4 5 はモータジェネレータ 5 0 に接続されている。モータジェネレータ 5 0 の出力軸 5 1 はギヤ装置 5 2 に接続され、ギヤ装置 5 2 には車軸 5 3 が接続され、車軸 5 3 には車輪 5 4 が取り付けられている。

#### 【 0 0 1 9 】

制御部 6 0 は、演算及び情報処理を行う  $CPU$  と、制御プログラム及び制御データを格納する記憶部と、各機器、センサが接続される機器・センサインターフェースとを含み、 $CPU$  と記憶部と機器・センサインターフェースとは相互にデータバスで接続されるコンピュータである。電圧変換器 1 0 の各スイッチング素子 3 1 ~ 3 4 は、機器・センサインターフェースを介して制御部 6 0 に接続され、制御部 6 0 の指令によってオン・オフ動作する。また、電圧センサ 6 1 , 6 4 , 7 1 , 7 4 , 7 5 は機器・センサインターフェースを介して制御部 6 0 に接続され、各センサによって検出されたデータは制御部 6 0 に入力される。また、制御部 6 0 には、他の制御装置から高電圧指令値  $V_H^*$ 、電流指令値  $I^*$  が入力される。

#### 【 0 0 2 0 】

##### < 電圧変換器 1 0 の基本動作 >

電圧変換器 1 0 は、4 つのスイッチング素子 3 1 ~ 3 4 のオン・オフ動作パターンを切換えることにより、第 1、第 2 バッテリ 2 0 , 2 3 の電圧を昇圧して出力電路 2 6 に出力或いは出力電路 2 6 の電圧を降圧して第 1、第 2 バッテリ 2 0 , 2 3 に充電するように、第 1、第 2 バッテリ 2 0 , 2 3 のいずれか一方または両方と出力電路 2 6 との間で双方向に電圧変換を行うと共に、出力電路 2 6 に対する第 1、第 2 バッテリ 2 0 , 2 3 の接続を直列と並列との間で切換え可能である。以下、図 2 ~ 図 4 を参照して第 1、第 2 バッテリ 2 0 , 2 3 の接続を並列とした場合の電圧変換器 1 0 の基本動作について簡単に説明する。なお、以下の説明では、第 1 スwitchング素子 3 1 は、記号  $S_1$  と符号 3 1 を用いて  $S_1(31)$  と記載し、第 2 スwitchング素子 3 2 は、記号  $S_2$  と符号 3 2 を用いて  $S_2(32)$  と記載し、第 3 スwitchング素子 3 3 は、記号  $S_3$  と符号 3 3 を用いて  $S_3(33)$  と記載し、第 4 スwitchング素子 3 4 は、記号  $S_4$  と符号 3 4 を用いて  $S_4(34)$  と記載する。また、各スイッチング素子 3 1 ~ 3 4 に逆並列に接続されている各ダイオード 3 5 ~ 3 8 は、記号  $D_1 \sim D_4$  と符号 3 5 ~ 3 8 を用いて  $D_1(35) \sim D_4(38)$  と記載する。同様に、第 1 バッテリ 2 0、第 2 バッテリ 2 3 はそれぞれ記号  $B_1$  ,  $B_2$  と符号 2 0 , 2 3 を用いて  $B_1(20)$ 、 $B_2(23)$  と記載し、第 1、第 2 コンデンサ 2 1 , 2 4 はそれぞれ記号  $C_1$  ,  $C_2$  と符号 2 1 , 2 4 を用いて  $C_1(21)$ 、 $C_2(24)$

と記載し、第 1、第 2 リアクトル 22, 25 はそれぞれ記号 L 1、L 2 と符号 22, 25 を用いて L 1 (22)、L 2 (25) と記載する。また、各スイッチング素子 31 ~ 34 は、オンとなると図 1 の矢印の方向にのみ電流が流れ、矢印と反対方向には電流が流れない IGBT 等の半導体素子であるが、図 3, 4, 6, 7 ではスイッチング素子 31 ~ 34 のオン・オフの状態が表示できるように単純なオン・オフスイッチとして図示する。

#### 【0021】

< B 1 (20), B 2 (23) 並列接続の場合の昇降圧動作 >

図 2 ~ 図 5 を参照して電圧変換器 10 における B 1 (20), B 2 (23) を並列接続した場合の昇降圧動作について説明する。

#### 【0022】

まず、図 2、図 3 を参照して、B 1 (20) と出力電路 26 との間の第 1 電圧変換について説明する。図 2 に示すように、S 3 (33)、S 4 (34) のペアをオンにし、S 1 (31)、S 2 (32) のペアをオフとすることによって、[ B 1 (20) L 1 (22) S 3 (33) S 4 (34) B 1 (20) ] と電流が流れる回路 R 1 が形成され、B 1 (20) から出力された電力は回路 R 1 を還流して L 1 (22) にチャージされる。次に、図 3 に示すように、S 3 (33)、S 4 (34) のペアをオフにし、S 1 (31)、S 2 (32) のペアをオンとすることによって、[ B 1 (20) L 1 (22) D 2 (36) D 1 (35) 高圧電路 12 基準電路 11 B 1 (20) ] と電流が流れる回路 R 5 (実線で示す) と、[ 高圧電路 12 S 1 (31) S 2 (32) L 1 (22) B 1 (20) 基準電路 11 高圧電路 12 ] と電流が流れる回路 R 7 (破線で示す) とが形成され、L 1 (22) にチャージされた電力は回路 R 5 を通って出力電路 26 に出力され、モータジェネレータ 50 からの回生電力は、回路 R 7 (破線で示す) を通って B 1 (20) に充電される。また、回生時に S 1 (31)、S 2 (32) のペアをオフとした場合、L 1 (22) にチャージされた電力は回路 R 1 と逆向きの電流回路によって B 1 (20) へ回生される。そして、S 3 (33)、S 4 (34) のペアがオンされている一方で、S 1 (31)、S 2 (32) の少なくとも一方がオフされている第 1 オン期間と、S 1 (31)、S 2 (32) がオンされる一方で S 3 (33)、S 4 (34) の少なくとも一方がオフとされる第 1 オフ期間とを交互に繰り返すことにより、B 1 (20) の電圧 V B 1 を昇圧して出力電路 26 に出力する。

#### 【0023】

このように、電圧変換器 10 では、B 1 (20) に対しては S 3 (33)、S 4 (34) のペアを L 1 (22) のチャージの際にオンとするスイッチング素子 (第 1 の等価的な下アーム素子) とし、S 1 (31)、S 2 (32) のペアを電力出力の際にオンとするスイッチング素子 (第 1 の等価的な上アーム素子) とする双方向の昇圧チョッパ回路が形成される。この昇圧チョッパ回路は、図 2, 3 を参照して説明した回路 R 1 と回路 R 5, R 7 であり、B 1 (20) と出力電路 26 との間に形成されて B 1 (20) と出力電路 26 との間の第 1 電圧変換を行う第 1 電圧変換回路である。

#### 【0024】

第 1 電圧変換回路における第 1 オン期間と第 1 オフ期間との合計期間はデューティサイクル期間であり、デューティサイクル期間に対する第 1 オン期間の比率は第 1 デューティ比 D 1 である。第 1 電圧変換回路において、B 1 (20) の電圧 V B 1 を高電圧指令値 V H\* に昇圧する際には、第 1 デューティ比 D 1 と、高電圧指令値 V H\*、B 1 (20) の電圧 V B 1 との関係が、

$$V H^* = [ 1 / ( 1 - D 1 ) ] \times V B 1 \quad \text{-----} \quad \text{(式 1)}$$

となるように、S 1 (31)、S 2 (32) のペア (第 1 の等価的な上アーム素子) と S 3 (33)、S 4 (34) のペア (第 1 の等価的な下アーム素子) とをパルス幅変調制御 (PWM 制御) する。実際の制御では、V B 1 に代えて C 1 (21) の両端の電圧である V L 1 を用いて、

$$V H^* = [ 1 / ( 1 - D 1 ) ] \times V L 1 \quad \text{-----} \quad \text{(式 2)}$$

となるように、S 1 (31)、S 2 (32) のペア (第 1 の等価的な上アーム素子) と S

10

20

30

40

50



3 ( 3 3 )、S 4 ( 3 4 ) のペア ( 第 1 の等価的な下アーム素子 ) とを P W M 制御する。  
この P W M 制御の制御信号を第 1 パルス幅変調制御信号 ( P W M 1 ) という。

【 0 0 2 5 】

次に、図 4、図 5 を参照して、B 2 ( 2 3 ) と出力電路 2 6 との間の第 2 電圧変換について説明する。図 4 に示すように、S 2 ( 3 2 )、S 3 ( 3 3 ) のペアをオンにし、S 1 ( 3 1 )、S 4 ( 3 4 ) のペアをオフとすることによって、[ B 2 ( 2 3 ) L 2 ( 2 5 ) S 2 ( 3 2 ) S 3 ( 3 3 ) B 2 ( 2 3 ) ] と電流が流れる回路 R 2 が形成され、B 2 ( 2 3 ) から出力された電力は回路 R 2 を還流して L 2 ( 2 5 ) にチャージされる。次に、図 5 に示すように、S 2 ( 3 2 )、S 3 ( 3 3 ) のペアをオフにし、S 1 ( 3 1 )、S 4 ( 3 4 ) のペアをオンとすることによって、[ B 2 ( 2 3 ) L 2 ( 2 5 ) D 1 ( 3 5 ) 高圧電路 1 2 基準電路 1 1 D 4 ( 3 8 ) B 2 ( 2 3 ) ] と電流が流れる回路 R 6 ( 実線で示す ) と、[ 高圧電路 1 2 S 1 ( 3 1 ) L 2 ( 2 5 ) B 2 ( 2 3 ) S 4 ( 3 4 ) 基準電路 1 1 高圧電路 1 2 ] と電流が流れる回路 R 8 ( 破線で示す ) とが形成され、L 2 ( 2 5 ) にチャージされた電力は回路 R 6 を通って出力電路 2 6 に出力され、モータジェネレータ 5 0 からの回生電力は、回路 R 8 ( 破線で示す ) を通って B 2 ( 2 3 ) に充電される。また、回生時に S 1 ( 3 1 )、S 4 ( 3 4 ) のペアをオフとした場合、L 2 ( 2 5 ) にチャージされた電力は回路 R 2 と逆向きの電流回路によって B 2 ( 2 3 ) へ回生される。そして、S 2 ( 3 2 )、S 3 ( 3 3 ) のペアがオンされている一方で、S 1 ( 3 1 )、S 4 ( 3 4 ) の少なくとも一方がオフされている第 2 オン期間と、S 1 ( 3 1 )、S 4 ( 3 4 ) がオンされる一方で S 2 ( 3 2 )、S 3 ( 3 3 ) の少なくとも一方がオフとされる第 2 オフ期間とを交互に繰り返すことにより、B 2 ( 2 3 ) の電圧 V B 2 を昇圧して出力電路 2 6 に出力する。

【 0 0 2 6 】

このように、電圧変換器 1 0 では、B 2 ( 2 3 ) に対しては S 2 ( 3 2 )、S 3 ( 3 3 ) のペアを L 2 ( 2 5 ) のチャージの際にオンとするスイッチング素子 ( 第 2 の等価的な下アーム素子 ) とする一方で、S 1 ( 3 1 )、S 4 ( 3 4 ) のペアを電力出力の際にオンとするスイッチング素子 ( 第 2 の等価的な上アーム素子 ) とする双方向の昇圧チョッパ回路が形成される。この昇圧チョッパ回路は、図 4、5 を参照して説明した回路 R 2 と回路 R 6、R 8 であり、B 2 ( 2 3 ) と出力電路 2 6 との間に形成されて B 2 ( 2 3 ) と出力電路 2 6 との間の第 2 電圧変換を行う第 2 電圧変換回路である。

【 0 0 2 7 】

第 2 電圧変換回路における第 2 オン期間と第 2 オフ期間との合計期間はデューティサイクル期間であり、デューティサイクル期間に対する第 2 オン期間の比率は第 2 デューティ比 D 2 であり、第 2 電圧変換回路において、B 2 ( 2 3 ) の電圧 V B 2 を高電圧指令値 V H<sup>\*</sup> に昇圧する際には、第 2 デューティ比 D 2 と、高電圧指令値 V H<sup>\*</sup>、B 2 ( 2 3 ) の電圧 V B 2 との関係が、

$$V H^* = [ 1 / ( 1 - D 2 ) ] \times V B 2 \quad \text{-----} \quad \text{( 式 3 )}$$

となるように、S 1 ( 3 1 )、S 4 ( 3 4 ) のペア ( 第 2 の等価的な上アーム素子 ) と S 2 ( 3 2 )、S 3 ( 3 3 ) のペア ( 第 2 の等価的な下アーム素子 ) とをパルス幅変調制御 ( P W M 制御 ) する。実際の制御では、V B 2 に代えて C 2 ( 2 4 ) の両端の電圧である V L 2 を用いて、

$$V H^* = [ 1 / ( 1 - D 2 ) ] \times V L 2 \quad \text{-----} \quad \text{( 式 4 )}$$

となるように、S 1 ( 3 1 )、S 4 ( 3 4 ) のペア ( 第 2 の等価的な上アーム素子 ) と S 2 ( 3 2 )、S 3 ( 3 3 ) のペア ( 第 2 の等価的な下アーム素子 ) とを P W M 制御する。この P W M 制御の制御信号を第 2 パルス幅変調制御信号 ( P W M 2 ) という。

【 0 0 2 8 】

< パルス幅変調制御信号とスイッチング素子制御信号の生成と電圧変換器の基本動作 >

次に、図 6 ( a ) から図 6 ( j ) を参照しながら第 1 パルス幅変調制御信号 ( P W M 1 ) と第 2 パルス幅変調信号 ( P W M 2 ) の生成及び、各パルス幅変調制御信号 ( P W M 1、P W M 2 ) から各スイッチング素子 S 1 ( 3 1 ) から S 4 ( 3 4 ) をオン・オフ動作さ

せるスイッチング素子制御信号  $SS1 \sim SS4$  を生成する方法について説明する。

【0029】

図6(a)、図6(d)に示すように、制御部60の内部で、第1パルス幅変調制御信号(PWM1)を生成するための所定の周波数の第1三角波81と、第2パルス幅変調制御信号(PWM2)を生成するための第2三角波83とを発生させる。図6(a)～図6(j)に示す本実施形態では、第1三角波81と第2三角波83の周波数(周期)は同一であり、この周波数をキャリア周波数という。なお、図6(a)～図6(j)の横軸は時間又は各三角波81, 83の位相角であり、一周期は位相角360度に対応する。また、第1、第2三角波81, 83の一周期をデューティサイクル期間という。図6(a)～図6(j)の横軸に記載した $t_0$ から $t_{24}$ は時刻を表し、各時刻の間隔は一周期或いはデューティサイクル期間を12等分した時間となっている。各時刻の間隔(例えば、時刻 $t_0$ と時刻 $t_1$ の間)を1区間という。従って、12区間が1デューティサイクル期間であり、第1、第2三角波81, 83の一周期で、位相角360度に対応する。

10

【0030】

次に、第1、第2三角波81, 83の山と谷の間に直線82, 84を設定する。そして、デューティサイクル期間の中で第1三角波81の値の方が直線82の値よりも大きくなる期間(ハイレベル期間)の割合が先に説明した第1デューティ比 $D_1$ となるように直線82の高さ(閾値)を設定する。同様に、デューティサイクル期間の中で第2三角波83の値の方が直線84の値よりも大きくなる期間(ハイレベル期間)の割合が先に説明した第2デューティ比 $D_2$ となるように直線84の高さ(閾値)を設定する。このように各三角波81, 83、直線(閾値)82, 84を設定することにより、図6(b)に示すように、デューティサイクル期間の中で信号がハイレベルとなる期間の割合が第1デューティ比 $D_1$ となる第1パルス幅変調制御信号(PWM1)と、図6(e)に示すように、デューティサイクル期間の中で信号がハイレベルとなる期間の割合が第2デューティ比 $D_2$ となる第2パルス幅変調制御信号(PWM2)とが生成される。

20

【0031】

図6(b)に示すように、PWM1では、デューティサイクル期間は時刻 $t_0$ から時刻 $t_{12}$ の12区間であり、信号がハイレベルとなる第1ハイレベル期間は時刻 $t_4$ から時刻 $t_8$ 間の4区間で、信号がローレベルとなる第1ローレベル期間は時刻 $t_0$ から時刻 $t_4$ 及び時刻 $t_8$ から時刻 $t_{12}$ の間の8区間であり、第1デューティ比 $D_1 = 4 / (4 + 8) = (4 / 12) < 50\%$ となる。図6(e)に示すように、PWM2もPWM1と同様である。また、図6(c)に示すように、PWM1の反転信号/ $PWM1$ は、信号がローレベルとなる期間が時刻 $t_4$ から時刻 $t_8$ 間の4区間で、信号がハイレベルとなる期間が時刻 $t_0$ から時刻 $t_4$ 及び時刻 $t_8$ から時刻 $t_{12}$ の間の8区間である。PWM2の反転信号/ $PWM2$ も同様である。つまり、図6(a)～図6(j)に示す動作では、PWM1、PWM2のハイレベル、ローレベルになるタイミングが同一、つまり、PWM1とPWM2との位相差がゼロで、各デューティ比 $D_1, D_2$ が $(4 / 12) < 50\%$ である。

30

【0032】

$SS1(31) \sim SS4(34)$ をオン・オフ動作させるスイッチング素子制御信号 $SS1 \sim SS4$ は、上記の各パルス幅変調制御信号PWM1, /PWM1, PWM2, /PWM2を用いて次の論理式で表わされる。

40

$$SS1 : ( / PWM1 ) \text{ or } ( / PWM2 ) \quad \text{----- (式5)}$$

$$SS2 : ( / PWM1 ) \text{ or } ( PWM2 ) \quad \text{----- (式6)}$$

$$SS3 : ( PWM1 ) \text{ or } ( PWM2 ) \quad \text{----- (式7)}$$

$$SS4 : ( PWM1 ) \text{ or } ( / PWM2 ) \quad \text{----- (式8)}$$

【0033】

図6(a)から図6(j)に示す動作において、 $SS1$ は、図6(g)に示すように、一周期(デューティサイクル期間)において、時刻 $t_0$ から時刻 $t_4$ の4区間は $SS1(31)$ をオンとし、時刻 $t_4$ から時刻 $t_8$ の4区間は $SS1(31)$ をオフとし、時刻 $t_8$ か

50

ら時刻  $t_{12}$  までの 4 区間は  $S_1(31)$  をオンとすることをデューティサイクル毎に繰り返す信号である。また、図 6 (h) に示すように、 $S_2$  は  $S_2(32)$  を常時オンとする信号であり、図 6 (i) に示すように、 $S_3$  は、時刻  $t_0$  から時刻  $t_4$  の 4 区間は  $S_3(33)$  をオフとし、時刻  $t_4$  から時刻  $t_8$  の 4 区間は  $S_3(33)$  をオンとし、時刻  $t_8$  から時刻  $t_{12}$  までの 4 区間は  $S_3(33)$  をオフとすることをデューティサイクル毎に繰り返す信号であり、図 6 (j) に示すように、 $S_4$  は、 $S_4(34)$  を常時オンとする信号である。従って、図 6 (a) ~ 図 6 (j) の時刻  $t_4$  から時刻  $t_8$  の間は、 $S_1(31)$  がオフ、 $S_2(32)$ 、 $S_3(33)$ 、 $S_4(34)$  がオンとなり、図 2 に示す回路 R1 と図 4 に示す回路 R2 とが同時に形成され、B1(20) により L1(22) がチャージされ、B2(23) により L2(25) がチャージされる。そして、時刻  $t_0$  から時刻  $t_4$  の間及び時刻  $t_8$  から  $t_{12}$  の間は、 $S_1(31)$ 、 $S_2(32)$ 、 $S_4(34)$  がオン、 $S_3(33)$  がオフであり、図 3 に示す回路 R5、R7 と図 5 に示す回路 R6、R8 とが同時に形成され、L1(22) にチャージされた電力及び L2(25) にチャージされた電力が同時に出力回路 26 に出力される。

#### 【0034】

図 6 (a) から図 6 (j) に示す動作では、図 6 (g)、図 6 (i) の黒三角マークで示すように、第 1、第 2 三角波 81、83 の一周期 (位相角 360 度) 或いは、1 デューティサイクル期間 (時刻  $t_0$  から時刻  $t_{12}$ ) の間に  $S_1(31)$ 、 $S_3(33)$  はオンからオフ或いはオフからオンへの切換えが 2 回ずつ行われている。また、切換えのタイミングは同時である。従って、電圧変換器 10 では、第 1、第 2 三角波 81、83 の一周期 (位相角 360 度) 或いは、1 デューティサイクル期間 (時刻  $t_0$  から時刻  $t_{12}$ ) の間に時刻  $t_4$ 、時刻  $t_8$  に 1 回ずつ合計 2 回、C1(21)、L1(22)、C2(24)、L2(25)、パスパー等の構成部品がローレンツ力や静電気力の変化を受け、これらの構成部品に 1 デューティサイクル期間 (時刻  $t_0$  から時刻  $t_{12}$ ) の間に 2 回の振動が発生することになるから、第 1、第 2 三角波 81、83 の周波数 (キャリア周波数) の 2 倍の周波数の振動或いは騒音が発生することとなる。第 1、第 2 三角波 81、83 の周波数 (キャリア周波数) が 10 kHz の場合には発生する電磁音の周波数は 20 kHz となり人間の可聴域の上限近傍の周波数となり、騒音として感じられる場合がある。

#### 【0035】

< PWM1、PWM2 の位相を変化させる >

次に、図 7 (a) から図 7 (j) を参照しながら、第 1、第 2 パルス幅変調制御信号 PWM1、PWM2 の位相を図 6 (a) から図 6 (j) に示した位相差ゼロの動作から位相差 180 度 (デューティサイクル期間 (時刻  $t_0$  から時刻  $t_{12}$ ) の半分) とした際の動作と発生騒音について説明する。

#### 【0036】

図 7 (a)、図 7 (d) に示すように、PWM2 を発生させる第 2 三角波を、PWM1 を発生させる第 1 三角波 81 の位相に対する位相差 1 が 180 度となる第 2 三角波 85 とする。より具体的には、図 7 (d) に示す第 2 三角波 85 の山のピークが時刻  $t_{12}$ 、時刻  $t_{24}$  となるように、図 6 (d) に示した第 2 三角波 83 を時間で 6 区間だけずらし、第 1 三角波 81 の山のピークとの時間差が 6 区間 ( $t_{12} - t_6$ )、( $t_{24} - t_{18}$ ) となるようにする。これにより、図 7 (b)、図 7 (e) に示すように、PWM2 の位相は PWM1 の位相に対して 180 度、時間でデューティサイクル期間の 12 区間の半分の 6 区間だけずれる。同様に / PWM2 の位相は / PWM1 の位相に対して 180 度、時間でデューティサイクル期間の 12 区間の半分の 6 区間だけずれる。また、PWM1 の第 1 デューティ比  $D_1$ 、PWM2 の第 2 デューティ比  $D_2$  は、図 6 (a) から図 6 (j) を参照して説明した動作と同様、それぞれ  $(4/12) < 50\%$  である。図 7 (b)、図 7 (e) に示すように、PWM1 がハイレベルになる第 1 ハイレベル期間は時刻  $t_4$  と時刻  $t_8$  の間であるのに対し、PWM2 がハイレベルになる第 2 ハイレベル期間は時刻  $t_0$  から時刻  $t_2$  の間と時刻  $t_{10}$  から時刻  $t_{12}$  の間である。したがって、PWM1 の第 1 ハイレベル期間と PWM2 の第 2 ハイレベル期間とは重なっておらず、時刻  $t_2$  から時刻

10

20

30

40

50

t 4 の間、時刻 t 8 から時刻 t 10 の間は、PWM 1、PWM 2 共にローレベルとなる。このように、PWM 1 の第 1 ハイレベル期間 (4 区間) と PWM 2 の第 2 ハイレベル期間 (4 区間) の合計期間 (8 区間) がデューティサイクル期間 (12 区間) よりも短い場合、別の表現をすると、パーセンテージで表した PWM 1 の第 1 デューティ比 D 1 の数値 ( $4 / 12 = 1 / 3 = 33\%$  数値は 33) と、パーセンテージで表した PWM 2 の第 2 デューティ比 D 2 の数値 ( $4 / 12 = 1 / 3 = 33\%$  数値は 33) との合計数値 ( $33 + 33 = 66$ ) がパーセンテージで表したデューティサイクル期間の数値 ( $12 / 12 = 100\%$  数値は 100) 未満で、PWM 2 の位相を PWM 1 の位相に対して 180 度、時間でデューティサイクル期間の 12 区間の半分の 6 区間だけずらした場合には、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間とは重ならない。つまり、PWM 1、PWM 2 の位相はデューティサイクル期間の半期間毎に各ハイレベル期間が交互に発生するように制御される。

10

#### 【0037】

この際の S 1 (31) から S 4 (34) をオン・オフさせる各制御信号 S S 1 から S S 4 は先に説明した (式 5) から (式 8) により計算され、図 7 (g) から図 7 (j) に示すようになる。S S 1 は、図 7 (g) に示すように S 1 (31) を常時オンとする信号となり、S S 2 は、図 7 (h) に示すように、一周期 (デューティサイクル期間) において、時刻 t 0 から時刻 t 4 の 4 区間は S 2 (32) をオンとし、時刻 t 4 から時刻 t 8 の 4 区間は S 2 (32) をオフとし、時刻 t 8 から時刻 t 12 までの 4 区間は S 2 (32) をオンとすることをデューティサイクル毎に繰り返す信号となる。また、S S 3 は、図 7 (i) に示すように、時刻 t 0 から t 2 の 2 区間は S 3 (33) をオンとし、時刻 t 2 から t 4 の 2 区間は S 3 (33) をオフとし、時刻 t 4 から時刻 t 8 までは S 3 (33) をオンとし、時刻 t 8 から時刻 t 10 までは S 3 (33) をオフとし、時刻 t 10 から t 12 までは S 3 (33) をオンとすることをデューティサイクル毎に繰り返す信号であり、S S 4 は、図 7 (j) に示すように、時刻 t 0 から時刻 t 2 の間は S 4 (34) をオフとし、時刻 t 2 から時刻 t 10 までは S 4 (34) をオンとし、時刻 t 10 から時刻 t 12 までは S 4 (34) をオフとすることをデューティサイクル毎に繰り返す信号である。従って、図 7 (a) ~ 図 7 (j) の時刻 t 0 から t 2、時刻 t 10 から t 12 の間は、S 1 (31) ~ S 3 (33) がオン、S 4 (34) がオフとなり、図 8 に示すように回路 R 5、R 7 と回路 R 2 とが同時に形成され、B 1 (20) により L 1 (22) にチャージされていた電力が回路 R 5 から出力電路 26 に出力されるとともに、B 2 (23) により L 2 (25) がチャージされる。そして、時刻 t 2 から時刻 t 4、時刻 t 8 から時刻 t 10 の間は、S 1 (31)、S 2 (32)、S 4 (34) がオン、S 3 (33) がオフであり、図 3 に示す回路 R 5、R 7 と図 5 に示す回路 R 6、R 8 とが同時に形成され、L 1 (22) にチャージされた電力及び L 2 (25) にチャージされた電力が同時に出力電路 26 に出力される。また、時刻 t 4 から t 8 の間は、S 1 (31)、S 3 (33)、S 4 (34) がオン、S 2 (32) がオフであり、図 9 に示すように回路 R 1 と回路 R 6、R 8 とが同時に形成され、B 2 (23) により L 2 (25) にチャージされていた電力が回路 R 6 から出力電路 26 に出力されるとともに、B 1 (20) により L 1 (22) がチャージされる。

20

30

40

#### 【0038】

図 7 (a) から図 7 (j) に示す動作では、図 7 (h) から図 7 (j) の黒三角マークで示すように、第 1、第 2 三角波 81、85 の一周期 (位相角 360 度) 或いは、1 デューティサイクル期間 (時刻 t 0 から時刻 t 12) の間に S 2 (32) は、時刻 t 4、時刻 t 8 にオンからオフ或いはオフからオンへの切換えが行われ、S 3 (33) は、時刻 t 2、時刻 t 4、時刻 t 8、時刻 t 10 にオンからオフ或いはオフからオンへの切換えが行われ、S 4 (34) は、時刻 t 2、時刻 t 10 にオンからオフ或いはオフからオンへの切換えが行われる。したがって、この動作では、電圧変換器 10 では 1 デューティサイクル期間 (時刻 t 0 から時刻 t 12) の間の時刻 t 2、時刻 t 4、時刻 t 8、時刻 t 10 に 4 回の振動が発生し、第 1、第 2 三角波 81、85 の周波数 (キャリア周波数) の 4 倍の周波数

50

の振動或いは騒音が発生することとなる。第 1、第 2 三角波 8 1, 8 3 の周波数 ( キャリア周波数 ) が 1 0 k H z の場合には発生する電磁音の周波数は 4 0 k H z となり人間の可聴域より高くなるので、人間には騒音として感じられなくなる。このように、P W M 1、P W M 2 の各デューティ比 D 1, D 2 がいずれも 5 0 % 以下の場合に P W M 1 を発生させる第 1 三角波 8 1 の位相に対する P W M 2 を発生させる第 2 三角波 8 5 の位相の位相差

1 を 1 8 0 度とすると、電圧変換器 1 0 の発生する電磁音の周波数は、第 1、第 2 三角波 8 1, 8 5 の周波数 ( キャリア周波数 ) の 4 倍となり、発生する電磁音の周波数を人間の可聴域外にすることができるので、電圧変換器 1 0 の発生騒音を低減することができる。つまり、P W M 1 に対する P W M 2 の位相を変化させることにより、疑似的にキャリア周波数を 2 倍にした場合と同様の騒音低減の効果を奏する。

10

#### 【 0 0 3 9 】

以上の説明では、第 1 三角波 8 1 に対する P W M 2 を発生させる第 2 三角波 8 5 の位相差を 1 8 0 度とすることとして説明したが、P W M 1 の第 1 ハイレベル期間と P W M 2 の第 2 ハイレベル期間とが重ならないような位相差であれば、1 8 0 度以外の位相差となるように第 1 三角波 8 1 の位相と第 2 三角波の位相をずらすようにしてもよい。例えば、図 7 ( d ) に示すように、P W M 1 を発生させる第 1 三角波 8 1 の位相に対して P W M 2 を発生させる第 2 三角波の位相を位相差 1 ' ( 1 5 0 度 )、時間で 5 区間とするような第 2 三角波 8 5 ' としてもよい。これにより、図 7 ( e )、図 7 ( f ) に示すように、P W M 2、/ P W M 2 の位相は、それぞれ P W M 1、/ P W M 1 の位相に対して 1 5 0 度 ( 時間で 5 区間 ) だけずれたものとなる。この際の S 1 ( 3 1 )、S 2 ( 3 2 ) をオン・オフさせるスイッチング素子制御信号 S S 1, S S 2 は、図 7 ( g )、図 7 ( h ) の破線に示すように、第 2 三角波 8 5 の場合と同様で、S 3 ( 3 3 ) をオン・オフさせるスイッチング素子制御信号 S S 3 は、第 2 三角波 8 5 の場合の時刻 t 2, t 1 0 でオンからオフ或いはオフからオンへの切換えがされたのが、時刻 t 1, 時刻 t 9 でオンからオフ或いはオフからオンへの切換えがされるようになり、1 デューティサイクル期間 ( 時刻 t 0 から時刻 t 1 2 ) の間に時刻 t 1, 時刻 t 4, 時刻 t 8, 時刻 t 9 に 4 回の振動が発生し、第 2 三角波 8 5 の場合と同様、第 1、第 2 三角波 8 1, 8 5 ' の周波数 ( キャリア周波数 ) の 4 倍の周波数の振動或いは騒音が発生する。したがって、この場合も、第 2 三角波 8 5 の場合と同様、電圧変換器 1 0 の発生する電磁音の周波数を人間の可聴域外にして騒音を低減することができる。

20

30

#### 【 0 0 4 0 】

図 7 ( a ) から図 7 ( j ) を参照して説明した上記の各動作では、P W M 1 の第 1 デューティ比 D 1、P W M 2 の第 2 デューティ比 D 2 は、それぞれ  $( 4 / 1 2 ) < 5 0 \%$  として説明したが、P W M 1 の第 1 ハイレベル期間 ( 4 区間 ) と P W M 2 の第 2 ハイレベル期間 ( 4 区間 ) の合計期間 ( 8 区間 ) がデューティサイクル期間 ( 1 2 区間 ) よりも短ければ、P W M 1 の第 1 ハイレベル期間と P W M 2 の第 2 ハイレベル期間とが重ならないように P W M 1 と P W M 2 との位相を調整することができる。別の表現をすると、パーセンテージで表した P W M 1 の第 1 デューティ比 D 1 の数値と、パーセンテージで表した P W M 2 の第 2 デューティ比 D 2 の数値との合計数値がパーセンテージで表したデューティサイクル期間の数値である 1 0 0 未満の場合には、P W M 1 の第 1 ハイレベル期間と P W M 2 の第 2 ハイレベル期間とが重ならないように P W M 1 と P W M 2 との位相を調整することができる。

40

#### 【 0 0 4 1 】

例えば、図 1 0 ( a ) に示すように、第 1 デューティ比 D 1 を設定する直線 9 1 の高さ ( 閾値 ) を図 7 ( a ) の直線 8 2 よりも高く ( 閾値を大きく ) し、デューティサイクル期間が時刻 t 0 から時刻 t 1 2 の 1 2 区間で、P W M 1 の第 1 ハイレベル期間が時刻 t 5 から時刻 t 7 の 2 区間で第 1 ローレベル期間が時刻 t 0 から t 5 および時刻 t 7 から時刻 t 1 2 までの 1 0 区間であり、第 1 デューティ比  $D 1 = 2 / ( 2 + 1 0 ) = ( 2 / 1 2 ) < 5 0 \%$  とし、第 2 デューティ比 D 2 を設定する直線 9 2 の高さ ( 閾値 ) を図 7 ( d ) の直線 8 4 よりも低く ( 閾値を小さく ) し、P W M 2 の第 2 ハイレベル期間が時刻 t 0 から時

50

刻  $t_4$  および時刻  $t_8$  から時刻  $t_{12}$  の 8 区間で第 2 ローレベル期間が時刻  $t_4$  から  $t_8$  までの 4 区間であり、第 2 デューティ比  $D_2 = 8 / (4 + 8) = (8 / 12) > 50\%$  とした場合、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間の合計期間は、2 区間 + 8 区間 = 10 区間となり、デューティサイクル期間の 12 区間よりも短くなる。この場合に、図 7 (a) から図 7 (j) を参照して説明したように、第 2 三角波の第 1 三角波 81 に対する位相差が 180 度となる第 2 三角波 85 を用いると、図 10 (h) から図 10 (j) の黒三角マークで示すように、第 1、第 2 三角波 81, 85 の一周期 (位相角 360 度) 或いは、1 デューティサイクル期間 (時刻  $t_0$  から時刻  $t_{12}$ ) の間に  $S_2$  (32) は、時刻  $t_5$ , 時刻  $t_7$  にオンからオフ或いはオフからオンへの切換えが行われ、 $S_3$  (33) は、時刻  $t_4$ , 時刻  $t_5$ , 時刻  $t_7$ , 時刻  $t_8$  にオンからオフ或いはオフからオンへの切換えが行われ、 $S_4$  (34) は、時刻  $t_4$ , 時刻  $t_8$  にオンからオフ或いはオフからオンへの切換えが行われる。したがって、この動作では、電圧変換器 10 では 1 デューティサイクル期間 (時刻  $t_0$  から時刻  $t_{12}$ ) の間に時刻  $t_4$ , 時刻  $t_5$ , 時刻  $t_7$ , 時刻  $t_8$  に 4 回の振動が発生し、第 1、第 2 三角波 81, 85 の周波数 (キャリア周波数) の 4 倍の周波数の振動或いは電磁音が発生する。このように、PWM 1 または PWM 2 のデューティ比  $D_1$ ,  $D_2$  のいずれか一方が 50% 以上であっても、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間の合計期間がデューティサイクル期間よりも短い場合には、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間とが重ならないように PWM 1 に対する PWM 2 の位相を調整することによって、電圧変換器 10 の電磁音の周波数を人間の可聴域以上に高くして騒音を低減することができる。なお、上記の説明では、PWM 1 と PWM 2 の位相差を 180 度とすることで説明したが、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間とが重ならないように位相を調整できれば、位相差は 180 には限定されない。

#### 【0042】

< 第 1、第 2 パルス幅変調制御信号が重なる制御と重ならない制御とを混在させる >

以上説明した実施形態では、PWM 1 と PWM 2 の位相は、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間とが重ならないような位相に設定して動作させることとして説明したが、図 11 (a) から図 11 (j) に示すように、第 1 パルス幅変調制御信号 (PWM 1) の第 1 ハイレベル期間と第 2 パルス幅変調制御信号 (PWM 2) の第 2 ハイレベル期間とが重なる、あるいは一部重なるように各パルス幅変調制御信号の位相を制御する第 1 の制御と、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハイレベル期間とが重ならないように各パルス幅変調制御信号の位相を制御する第 2 の制御とを混在させて位相制御を行うようにしてもよい。以下の説明では、PWM 1 に対する PWM 2 の位相をスケジュールによって変化させて第 1 の制御と第 2 の制御とが混在する場合について説明する。なお、図 7 (a) から図 10 (j) を参照して説明したのと同様の動作については簡単に説明する。

#### 【0043】

図 11 (a) に示す第 1 三角波 81、直線 82 (閾値) は、図 6 (a) と同様であり、図 11 (b)、図 11 (c) に示す PWM 1、/ PWM 1 は図 6 (b)、図 6 (c) を参照して説明した PWM 1、/ PWM 1 と同様である。図 11 (d) に示すように、PWM 2 を生成する第 2 三角波は、時刻  $t_0$  から時刻  $t_2$  までは、第 1 三角波 81 との位相差がゼロの第 2 三角波 83 であり、この間の PWM 1、/ PWM 1、PWM 2、/ PWM 2、 $SS_1 \sim SS_4$  は、図 6 (a) から図 6 (j) 各信号波形と同様である。

#### 【0044】

制御部 60 は、時刻  $t_2$  に第 2 三角波の位相を最初の第 2 三角波 83 或いは第 1 三角波 81 の位相から  $2$  (120 度) だけずらした第 2 三角波 86 に切換える。すると、図 11 (d) の時刻  $t_2$  から第 2 三角波 86 が始まる。第 2 三角波 86 は、時刻  $t_4$  に谷になり、その後、時刻  $t_{10}$  に山、時刻  $t_{16}$  に谷となり、時刻  $t_{17}$  まで継続する。図 11 (d) に示すように、この第 2 三角波 86 と PWM 2 の第 2 デューティ比  $D_2$  を規定する直線 84 (閾値) とは、時刻  $t_8$ 、時刻  $t_{12}$  で交差し、時刻  $t_8$  から時刻  $t_{12}$  まで

の間は、第 2 三角波 8 7 の値は直線 8 4 の値より高くなっており、これにより時刻  $t_8$  と時刻  $t_{12}$  の間、PWM 2 はハイレベルとなり、その他の区間で PWM 2 はローレベルとなる。また、時刻  $t_8$  と時刻  $t_{12}$  の間、 $\neg$  PWM 2 はローレベルとなり、その他の区間ではハイレベルとなる。このように、PWM 1 と PWM 2 及び  $\neg$  PWM 1 と  $\neg$  PWM 2 は、それぞれ時刻  $t_8$  で重なり、その他の期間では重ならない（第 1 の制御）。

#### 【0045】

第 2 三角波 8 6 が継続する時刻  $t_2$  から時刻  $t_{17}$  の間、 $S_1(31)$  から  $S_4(34)$  をオン・オフさせる各制御信号  $SS_1$  から  $SS_4$  は先に説明した（式 5）から（式 8）により計算され、図 11（g）から図 11（j）に示すようになる。 $SS_1$  は、図 11（g）に示すように  $S_1(31)$  を常時オンとする信号となり、 $SS_2$  は、図 11（h）に示すように、時刻  $t_2$  から時刻  $t_4$  の間は  $S_2(32)$  をオンとし、時刻  $t_4$  から時刻  $t_8$  の間は  $S_2(32)$  をオフとし、時刻  $t_8$  から時刻  $t_{16}$  の間は  $S_2(32)$  をオンとし、時刻  $t_{16}$  から時刻  $t_{17}$  の間は  $S_2(32)$  をオフとする信号となる。また、 $SS_3$  は、図 11（i）に示すように、時刻  $t_2$  から時刻  $t_4$  の間は  $S_3(33)$  をオフとし、時刻  $t_4$  から時刻  $t_{12}$  の間は  $S_3(33)$  をオンとし、時刻  $t_{12}$  から時刻  $t_{16}$  までは  $S_3(33)$  をオフとし、時刻  $t_{16}$  から時刻  $t_{17}$  の間は  $S_3(33)$  をオンとする信号となる。さらに、 $SS_4$  は、図 11（j）に示すように、時刻  $t_2$  から時刻  $t_8$  までは  $S_4(34)$  をオンとし、時刻  $t_8$  から  $t_{12}$  までは  $S_4(34)$  をオフとし、時刻  $t_{12}$  から時刻  $t_{17}$  の間は  $S_4(34)$  をオンとする信号となる。

#### 【0046】

制御部 60 は、時刻  $t_{17}$  に第 2 三角波の位相を更に  $3(60度)$  だけずらした第 2 三角波 8 7 に切替える。第 2 三角波 8 7 は、時刻  $t_{18}$  で谷になり、その後、時刻  $t_{24}$  に山となる。第 2 三角波 8 7 の最初の第 2 三角波 8 3 或いは第 1 三角波 8 1 に対する位相差は  $1(180度)$  となっている。したがって、図 7（a）から図 7（j）を参照して説明した動作と同様、PWM 1 と PWM 2 及び  $\neg$  PWM 1 と  $\neg$  PWM 2 は、全く重ならない（第 2 の制御）。

#### 【0047】

第 2 三角波 8 7 が継続する時刻  $t_{17}$  から時刻  $t_{24}$  の間、 $S_1(31)$  から  $S_4(34)$  をオン・オフさせる各制御信号  $SS_1$  から  $SS_4$  は先に説明した（式 5）から（式 8）により計算され、 $SS_1$  は、図 11（g）に示すように  $S_1(31)$  を常時オンとする信号となり、 $SS_2$  は、図 11（h）に示すように、時刻  $t_{17}$  から時刻  $t_{20}$  の間は  $S_2(32)$  をオフとし、時刻  $t_{20}$  から時刻  $t_{24}$  の間は  $S_2(32)$  をオンとする信号となる。また、 $SS_3$  は、図 11（i）に示すように、時刻  $t_{17}$  から時刻  $t_{20}$  の間は  $S_3(33)$  をオンとし、時刻  $t_{20}$  から時刻  $t_{22}$  の間は  $S_3(33)$  をオフとし、時刻  $t_{22}$  から時刻  $t_{24}$  の間は  $S_3(33)$  をオンとする信号となる。更に、 $SS_4$  は、図 11（j）に示すように、時刻  $t_{17}$  から時刻  $t_{22}$  の間は  $S_4(34)$  をオンとし、時刻  $t_{22}$  から時刻  $t_{24}$  の間は  $S_4(34)$  をオフとする信号となる。

#### 【0048】

以上、 $SS_1$  から  $SS_4$  は  $t_0$  から  $t_{24}$  の間で上記のような信号となるので、時刻  $t_0$  から時刻  $t_{12}$  の間の第 1 三角波 8 1 の最初の周期では、 $S_2(32)$  は時刻  $t_4$ 、時刻  $t_8$  にオンからオフ或いはオフからオンへの切替えが行われ、 $S_3(33)$  は、時刻  $t_4$ 、時刻  $t_{12}$  にオンからオフ或いはオフからオンへの切替えが行われ、 $S_4(34)$  は、時刻  $t_8$ 、時刻  $t_{12}$  にオンからオフ或いはオフからオンへの切替えが行われる。したがって、図 11（h）から図 11（j）の黒三角マークで示すように、電圧変換器 10 では第 1 三角波 8 1 の最初の周期（時刻  $t_0$  から時刻  $t_{12}$ ）の間に時刻  $t_4$ 、時刻  $t_8$ 、時刻  $t_{12}$  に 3 回の振動が発生し、第 1 三角波 8 1 周波数（キャリア周波数）の 3 倍の周波数の振動或いは電磁音が発生する。また、時刻  $t_{12}$  から時刻  $t_{24}$  の間の第 1 三角波 8 1 の次の周期では、 $S_2(32)$  は時刻  $t_{16}$ 、時刻  $t_{20}$  にオンからオフ或いはオフからオンへの切替えが行われ、 $S_3(33)$  は、時刻  $t_{16}$ 、時刻  $t_{20}$ 、時刻  $t_{22}$  にオンからオフ或いはオフからオンへの切替えが行われ、 $S_4(34)$  は、時刻  $t_{22}$  にオン

からオフ或いはオフからオンへの切換えが行われる。したがって、電圧変換器 10 では第 1 三角波 81 の次の周期（時刻  $t_{12}$  から時刻  $t_{24}$ ）の間の時刻  $t_{16}$ 、時刻  $t_{20}$ 、時刻  $t_{22}$  において 3 回の振動が発生し、第 1 三角波 81 周波数（キャリア周波数）の 3 倍の周波数の振動或いは電磁音が発生する。

#### 【0049】

また、第 2 三角波 87 は時刻  $t_{24}$  以降の第 1 三角波 81 の次の周期（時刻  $t_{24}$  から時刻  $t_{36}$  の間）も継続する。第 2 三角波 87 は、第 1 三角波 81 に対して位相が 180 度ずれているので、時刻  $t_{24}$  から時刻  $t_{36}$  の間、PWM1 と PWM2 及び / PWM1 と / PWM2 は、全く重ならない（第 2 の制御）。時刻  $t_{24}$  から時刻  $t_{36}$  の間の PWM2、/ PWM2 は、図 7（d）の時刻  $t_0$  から時刻  $t_{12}$  の間と同様の波形となるので、時刻  $t_{24}$  以降の第 1 三角波 81 の次の周期（ $t_{24}$  から  $t_{36}$  の間）の SS1 ~ SS4 は図 7（g）から図 7（j）に実線で示す波形と同様の波形となる。したがって、図 7（g）から図 7（j）を参照して説明したのと同様、電圧変換器 10 では第 1 三角波 81 の次の周期（時刻  $t_{24}$  から時刻  $t_{36}$ ）の間に 4 回の振動が発生し、第 1 三角波 81 周波数（キャリア周波数）の 4 倍の周波数の振動或いは電磁音が発生する。

10

#### 【0050】

このように、制御部 60 は、所定のスケジュールに従って、第 1 三角波 81 の周期毎に第 2 三角波の第 1 三角波 81 に対する位相差或いは PWM1 に対する PWM2 の位相差をゼロ（時刻  $t_2$  以前、第 1 の制御） 120 度（時刻  $t_2$  から時刻  $t_{17}$ 、第 1 の制御） 180 度（時刻  $t_{17}$  以降、第 2 の制御）と変化させていく。これにより、PWM1 と PWM2 とが、（1）PWM1 と PWM2 とが重なる状態（第 1 の制御）（2）PWM1 と PWM2 とが一部重なる状態（第 1 の制御）（3）PWM1 と PWM2 とが全く重ならない状態（第 2 の制御）と変化させていく。

20

#### 【0051】

位相差がゼロの場合は、図 6（a）から図 6（j）を参照して説明した基本動作であり、電圧変換器 10 では第 1 三角波 81 の一周期の間に 2 回の振動が発生し、位相差を 120 度に切換えた第 1 三角波の最初の周期では先に説明したように、第 1 三角波 81 の一周期の間に 3 回の振動が発生し、位相差を 180 度に切換えた次の周期でも第 1 三角波 81 の一周期の間に 3 回の振動が発生し、位相差を 180 度に維持した次の第 1 三角波 81 の周期では第 1 三角波 81 の一周期の間に 4 回の振動が発生する。したがって、第 1 三角波 81 に対する第 2 三角波の位相差を第 1 三角波 81 の周期毎にゼロ 120 度 180 度 180 度と変化させることにより、電圧変換器 10 から発生する電磁音の周波数は、第 1 三角波 81 の周波数の 2 倍 3 倍 3 倍 4 倍と変化する。つまり、PWM1 に対する PWM2 の位相差を PWM1 の周期毎にゼロ 120 度 180 度 180 度と変化させることにより、電圧変換器 10 から発生する電磁音の周波数は、PWM1 の周波数の 2 倍 3 倍 3 倍 4 倍と変化する。第 1 三角波 81 の周波数（キャリア周波数）が 10 kHz の場合、電圧変換器 10 が発生する電磁音の周波数は、20 kHz 30 kHz 30 kHz 40 kHz と変化する。これにより、騒音の周波数帯域が広い範囲で平均化され、人間の可聴域に入る 20 kHz 近傍の電磁音の平均レベルを低減することができ、電圧変換器 10 の騒音を抑制することができる。また、この動作は、先に図 7（a）から図 7（j）を参照して説明した動作のように第 1 三角波 81 に対する第 2 三角波 85 の位相差を 180 度に設定する場合に比べて各 S2（32）から S4（34）のオン・オフの平均回数を少なくすることができるので、先に図 7（a）から図 7（j）を参照して説明した動作に比べてスイッチング損失の増加を抑制しつつ騒音低減を図ることができる、つまり、スイッチング損失の増加と騒音低減とのバランスをとった動作である。

30

40

#### 【0052】

以上の説明では、制御部 60 は、所定のスケジュールに従って、第 1 三角波 81 に対する第 2 三角波の位相差或いは PWM1 に対する PWM2 の位相差を第 1 三角波 81 の周期毎にゼロ（第 1 の制御） 120 度（第 1 の制御） 180 度（第 2 の制御） 180 度（第 2 の制御）と変化させ、PWM1 と PWM2 とが、（1）PWM1 と PWM2 とが重

50



なる状態（第 1 制御）（2）PWM 1 と PWM 2 とが一部重なる状態（第 1 の制御）  
 （3）PWM 1 と PWM 2 とが全く重ならない状態（第 2 の制御）と変化させていくこと  
 により、スイッチング損失の増加を抑制しつつ騒音低減を行うこととして説明したが、  
 第 1 三角波 8 1 に対する第 2 三角波 8 5 の位相差を 180 度に設定する場合に比べて各 S  
 2（32）から S 4（34）のオン・オフの平均回数を少なくすることができれば、第 1  
 三角波 8 1 の周期毎に位相を変化させるスケジュールは上記の例に限らず、例えば、ゼロ  
 （第 1 の制御）180 度（第 2 の制御）ゼロ（第 1 の制御）180 度（第 2 の制御）  
 ）のように、ゼロ（第 1 の制御）と 180 度（第 2 の制御）とを交互に切替える、つまり  
 、PWM 1 と PWM 2 とが重なる状態（第 1 の制御）と PWM 1 と PWM 2 とが全く重な  
 らない状態（第 2 の制御）とを交互に切替えるようにしてもよいし、ゼロ、120 度、1  
 80 度をランダムに組み合わせたスケジュールによって第 1 三角波 8 1 の位相を変化させ  
 て PWM 1 と PWM 2 の位相をランダムに変化させるようにしてもよい。即ち、第 1 パルス  
 幅変調制御信号（PWM 1）の第 1 ハイレベル期間と第 2 パルス幅変調制御信号（PW  
 M 2）の第 2 ハイレベル期間とが重なる、あるいは一部重なるように各パルス幅変調制御  
 信号の位相を制御する第 1 の制御と、PWM 1 の第 1 ハイレベル期間と PWM 2 の第 2 ハ  
 イレベル期間とが重ならないように各パルス幅変調制御信号の位相を制御する第 2 の制  
 御とをランダムに混在させて位相制御を行うようにしてもよい。これにより、騒音の周波数  
 帯域が広い範囲で平均化され、人間の可聴域に入る 20 kHz 近傍の電磁音の平均レベル  
 を低減することができ、電圧変換器 10 の騒音を抑制することができる。

10

20

#### 【0053】

< PWM 1 がローレベルの期間に PWM 2 をローレベルからハイレベルとした後にロー  
 レベルに戻すように変化させる >

次に、図 12（a）から図 12（j）を参照しながら、PWM 1 がローレベルとなっ  
 ている期間（/ PWM 1 がハイレベルとなっている期間）に PWM 2 をローレベルからハイ  
 レベルとした後にローレベルに戻すように変化させる（/ PWM 2 をハイレベルからロー  
 レベルとした後にハイレベルに戻すように変化させる）動作について説明する。先に図 6  
 （a）から図 6（j）を参照して説明した動作と同様の動作については簡略に説明する。

#### 【0054】

図 12（a）に示す第 1 三角波 8 1、直線 8 2（閾値）は、図 6（a）と同様であり、  
 図 12（b）、図 12（c）に示す PWM 1、/ PWM 1 は図 6（b）、図 6（c）を参  
 照して説明した PWM 1、/ PWM 1 と同様である。図 12（d）に示すように、時刻 t  
 4 から時刻 t 8、時刻 t 16 から時刻 t 20 の間の PWM 2 を生成する第 2 三角波 8 9 は  
 、図 6（d）の時刻 t 4 から時刻 t 8、時刻 t 16 から時刻 t 20 の間の第 2 三角波 8 3  
 と同様である。したがってこの間の PWM 1、/ PWM 1、PWM 2、/ PWM 2、SS  
 1 ~ SS 4 は、図 6（a）から図 6（j）に示した各信号波形と同様である。また、第 2  
 三角波 8 9 の谷位置の時刻を図 12 の符号 t' 2、t' 9、t' 14、t' 14、t' 2  
 1 で示す。

30

#### 【0055】

制御部 60 は、図 12（d）に示すように、第 2 三角波 8 9 は、PWM 1 がローレベル  
 となる（/ PWM 1 がハイレベルとなる）時刻 t 0 から時刻 t 4、時刻 t 8 から時刻 t 1  
 6、時刻 t 20 から時刻 t 24 の間の各区間の間で、第 2 三角波 8 9 の値が直線 8 4（閾  
 値）を超える期間と第 2 三角波 8 9 の値が直線 8 4（閾値）を超えない期間ができるよう  
 に一時的に第 2 三角波 8 9 の周波数を第 1 三角波 8 1 の周波数よりも高くする。これによ  
 り、時刻 t 0 と時刻 t 1 の間、時刻 t 11 と時刻 t 13 の間、時刻 t 23 と時刻 t 24 の  
 間で第 2 三角波 8 9 の値が直線 8 4（閾値）を超え、PWM 2 がハイレベルとなり、時刻  
 t 1 から時刻 t 4 の間、時刻 t 8 から時刻 t 11 の間、時刻 t 13 から時刻 t 16 の間、  
 時刻 t 20 から時刻 t 23 の間は、第 2 三角波 8 9 の値が直線 8 4（閾値）を下回り、P  
 WM 2 がローレベルとなる。つまり、PWM 1 がローレベルの間（時刻 t 8 から時刻 t 1  
 6 の間）に PWM 2 はローレベルからハイレベルとなった後にローレベルに戻るように変  
 化する。

40

50

## 【 0 0 5 6 】

このような第 2 三角波 8 9 を用いた場合の  $S_1(31)$  から  $S_4(34)$  をオン・オフさせる各制御信号  $SS_1$  から  $SS_4$  は先に説明した(式 5) から(式 8) により計算され、図 1 2 (g) から図 1 2 (j) に示すようになる。 $SS_1$  と  $SS_2$  は、図 6 (g)、図 6 (h) を参照して説明した信号と同様の信号となる。 $SS_3$  は、図 6 (i) を参照して説明した信号に加えて、時刻  $t_1$  に  $S_3(33)$  をオフとし、時刻  $t_{11}$  に  $S_3(33)$  をオンとする信号を追加した信号となる。また、 $SS_4$  は、図 6 (j) では  $S_4(34)$  を常時オンとする信号であったが、時刻  $t_0$  から時刻  $t_1$  の間で  $S_4(34)$  をオフとし、時刻  $t_1$  と時刻  $t_{11}$  の間は  $S_4(34)$  をオンとし、時刻  $t_{11}$  と時刻  $t_{13}$  の間で  $S_4(34)$  をオフとする信号となる。このように、本動作では、図 6 (a) から図 6 (j) を参照して説明した動作に加えて、第 1 三角波 8 1 の一周期(時刻  $t_0$  から時刻  $t_{12}$ ) の間にスイッチング素子がオン・オフ動作する回数が 2 回(時刻  $t_1$  , 時刻  $t_{11}$ ) 増えて、合計 4 回となる。したがって、電圧変換器 1 0 から発生する電磁音の周波数は、図 7 (a) から図 7 (d) を参照して説明した動作と同様、第 1 三角波 8 1 の周波数の 4 倍の周波数となり、第 1 三角波 8 1 の周波数が 1 0 k H z の場合、発生する電磁音の周波数を人間の可聴域外の 4 0 k H z にできるので、電圧変換器 1 0 の騒音を低減することができる。

10

## 【 0 0 5 7 】

本動作では、 $S_1(31)$ 、 $S_2(32)$  のスイッチング回数は、図 6 (a) から図 6 (j) を参照して説明した動作と同様なので、 $S_1(31)$ 、 $S_2(32)$  のスイッチング回数を増加させないで電圧変換器 1 0 の騒音を低減することができる。このため、例えば、 $S_1(31)$ 、 $S_2(32)$  の温度が上昇し、 $S_1(31)$ 、 $S_2(32)$  のスイッチング回数を増加させることが難しい場合でも効果的に騒音を低減することができる。

20

## 【 0 0 5 8 】

以上説明したように、各実施形態は、2 つのパルス幅変調制御信号(PWM 1 , PWM 2) によって 2 つのバッテリー(B 1 (2 0) 、 B 2 (2 3) ) の電圧変換制御を行う電圧変換器 1 0 を用いた電源システム 1 0 0 において、PWM 1 と PWM 2 との位相を制御することによって効果的に騒音を低減することができる。

## 【 符号の説明 】

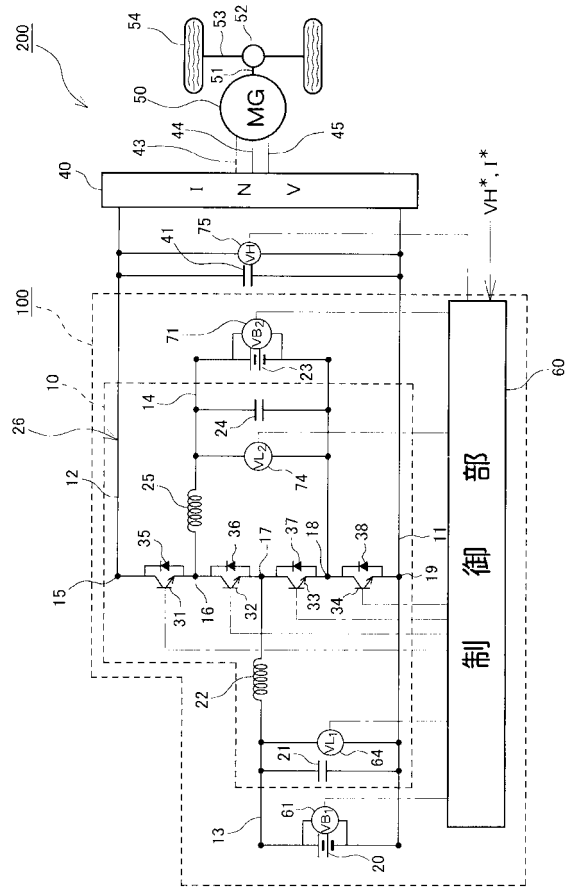
## 【 0 0 5 9 】

1 0 電圧変換器、1 1 基準電路、1 2 高圧電路、1 3 第 1 電路、1 4 第 2 電路、1 6 第 1 接続点、1 7 第 2 接続点、1 8 第 3 接続点、2 0 第 1 バッテリ、2 1 第 1 コンデンサ、2 2 第 1 リアクトル、2 3 第 2 バッテリ、2 4 第 2 コンデンサ、2 5 第 2 リアクトル、2 6 出力電路、3 1 - 3 4 スwitching素子、3 5 - 3 8 ダイオード、4 0 インバータ、4 1 平滑コンデンサ、4 3 , 4 4 , 4 5 出力線、5 0 モータジェネレータ、5 1 出力軸、5 2 ギヤ装置、5 3 車軸、5 4 車輪、6 0 制御部、6 1 , 6 4 , 7 1 , 7 4 , 7 5 電圧センサ、8 1 , 8 3 , 8 5 , 8 6 , 8 7 , 8 9 三角波、8 2 , 8 4 , 9 1 , 9 2 直線、1 0 0 電源システム、2 0 0 電動車両、PWM 1 , / PWM 1 , PWM 2 , / PWM 2 パルス幅変調制御信号、R 1 - R 8 回路、 $SS_1$  -  $SS_4$  スwitching素子制御信号。

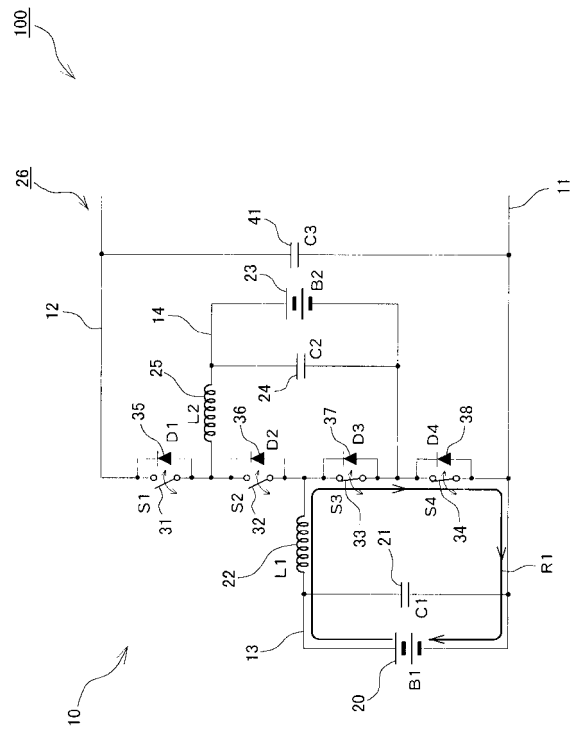
30

40

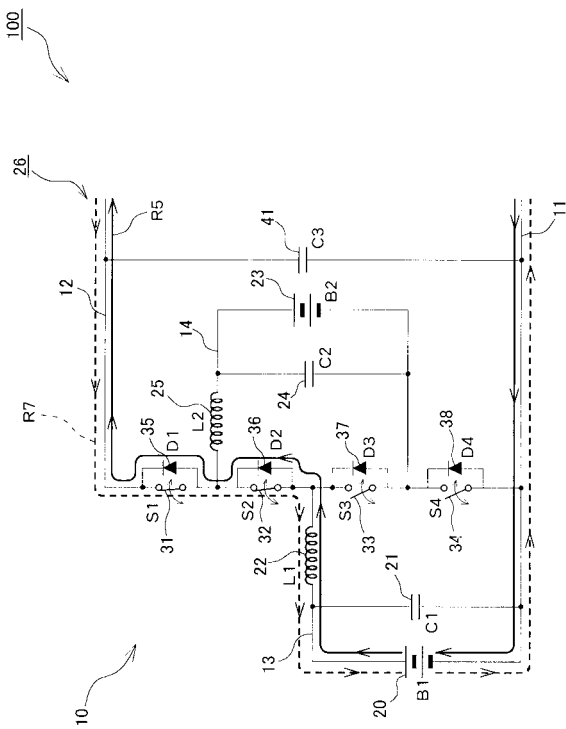
【図 1】



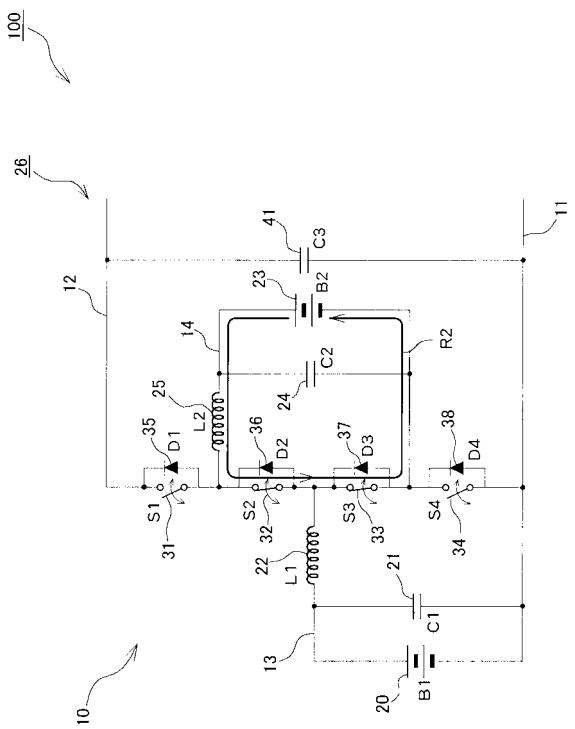
【図 2】



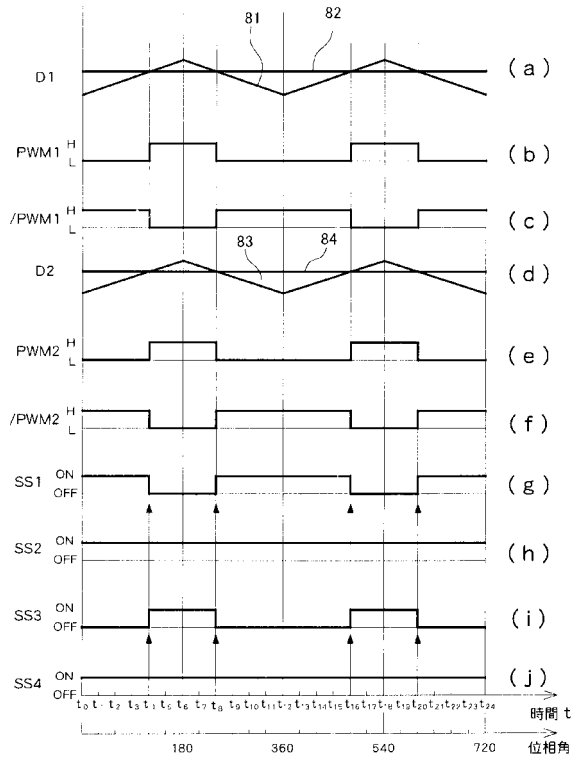
【図 3】



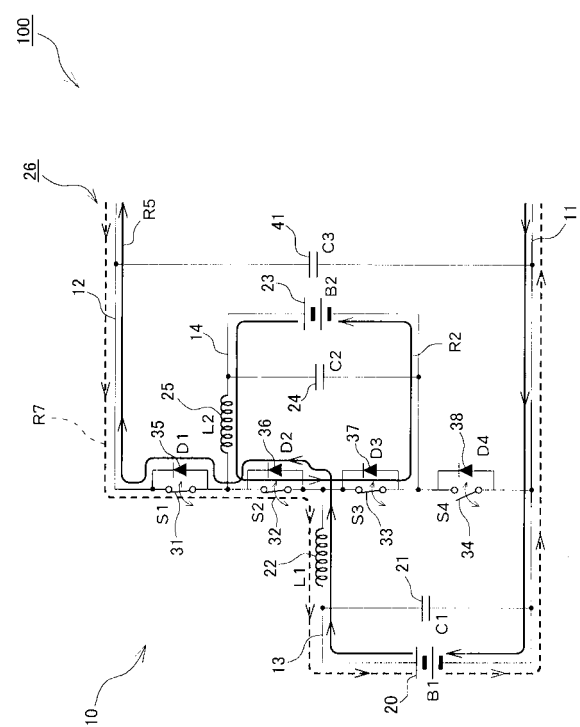
【図 4】



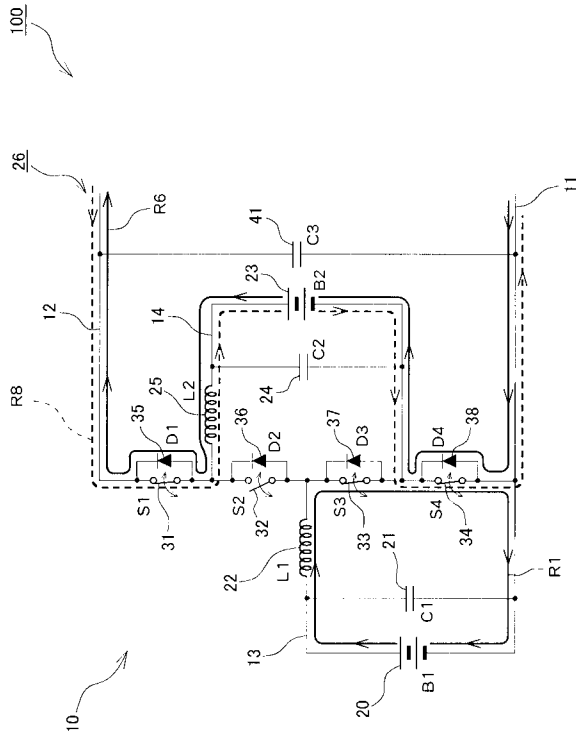
【 図 6 】



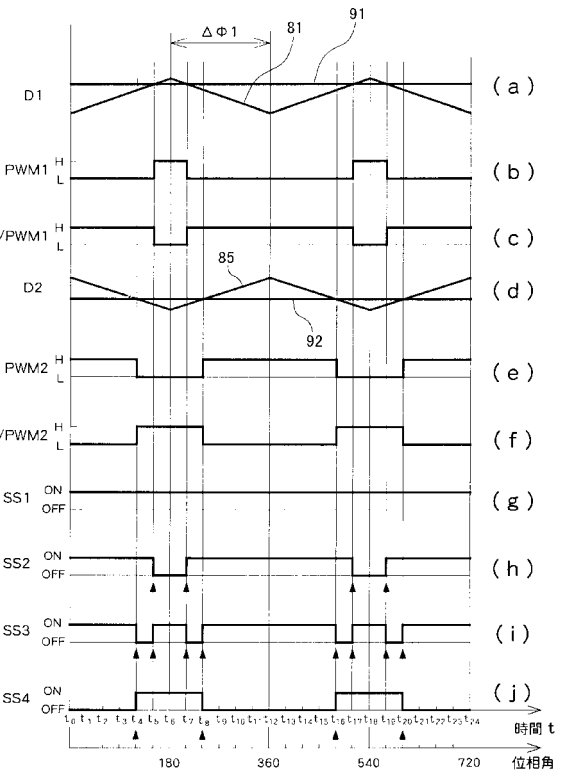
【 図 8 】



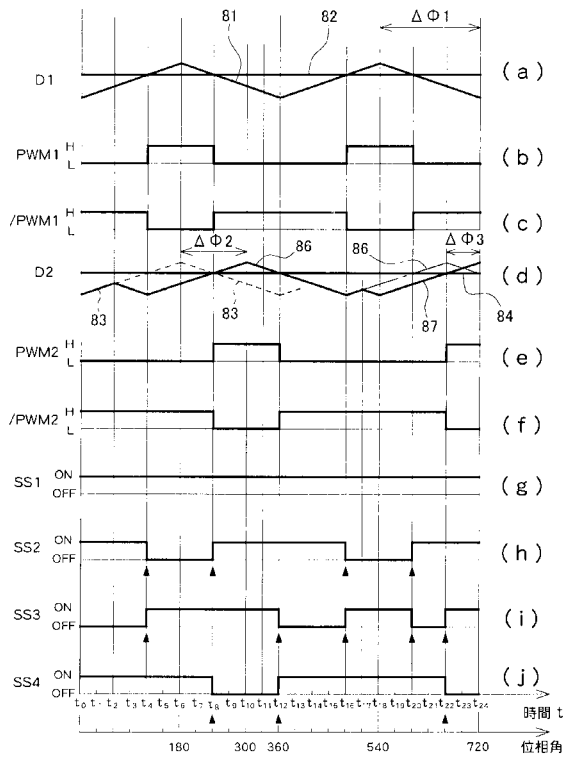
【図 9】



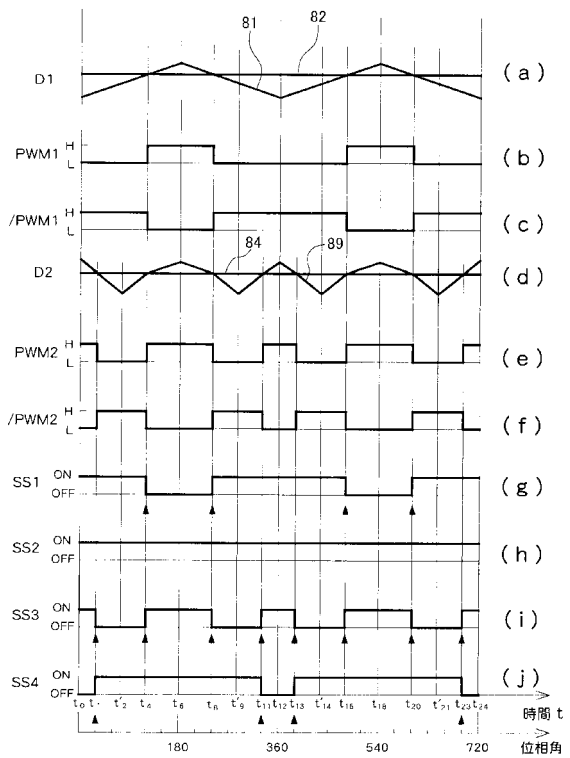
【図 10】



【図 11】



【図 12】



---

フロントページの続き

(72)発明者 砂原 昌平

愛知県豊田市トヨタ町 1 番地 トヨタ自動車株式会社内

F ターム(参考) 5H730 AA01 AS04 AS05 AS08 AS17 BB13 BB14 BB98 CC12 CC14  
DD02 EE65 FD01 FD11 FG05