

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5845929号  
(P5845929)

(45) 発行日 平成28年1月20日 (2016. 1. 20)

(24) 登録日 平成27年12月4日 (2015. 12. 4)

(51) Int. Cl.

F I

H O 1 L 23/12 (2006. 01)

H O 1 L 23/12

K

H O 3 H 3/02 (2006. 01)

H O 3 H 3/02

B

H O 3 H 9/02 (2006. 01)

H O 3 H 9/02

A

請求項の数 3 (全 12 頁)

(21) 出願番号 特願2012-15338 (P2012-15338)  
 (22) 出願日 平成24年1月27日 (2012. 1. 27)  
 (65) 公開番号 特開2013-157386 (P2013-157386A)  
 (43) 公開日 平成25年8月15日 (2013. 8. 15)  
 審査請求日 平成27年1月26日 (2015. 1. 26)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (74) 代理人 100091306  
 弁理士 村上 友一  
 (74) 代理人 100152261  
 弁理士 出口 隆弘  
 (72) 発明者 中川 尚広  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 橋本 和志

最終頁に続く

(54) 【発明の名称】 ベース基板、電子デバイス、ベース基板の製造方法、及び電子デバイスの製造方法

(57) 【特許請求の範囲】

【請求項 1】

絶縁基板を貫通する貫通孔であって、前記貫通孔の前記絶縁基板の厚み方向の少なくとも一部において、前記絶縁基板の一方の面側より他方の面側の内径が小さいテーパ形状となる壁面を形成することにより、前記他方の面側の開口部の内径を前記一方の面側の開口部の内径より小さくした前記貫通孔を形成する工程と、

前記貫通孔内に設ける貫通電極と、前記一方の面に電子部品を搭載するための搭載電極と、前記他方の面に設ける実装電極と、をメッキにより一体的に形成する工程と、

を含むことを特徴とするベース基板の製造方法。

【請求項 2】

前記貫通孔を形成する工程を、レーザー、またはサンドブラストにより行うことを特徴とする請求項 1 に記載のベース基板の製造方法。

【請求項 3】

請求項 1 又は 2 に記載の製造方法により製造された前記ベース基板上の前記搭載電極に電子部品を配置する工程と、

前記電子部品を収容する蓋体を前記ベース基板に接合して、前記電子部品を封止する工程と、

を含むことを特徴とする電子デバイスの製造方法。

【発明の詳細な説明】

【技術分野】

10

20

## 【 0 0 0 1 】

本発明はベース基板、電子デバイス、ベース基板の製造方法、及び電子デバイスの製造方法に関するものである。

## 【 背景技術 】

## 【 0 0 0 2 】

図 1 0 に示すように、特許文献 1 には、ベース基板 1 0 2 とキャップ 1 0 4 により形成された内部空間に圧電振動片 1 0 6 を配置した圧電デバイス 1 0 0 ( 電子デバイス ) が開示されている。

## 【 0 0 0 3 】

この圧電デバイス 1 0 0 は、ベース基板 1 0 2 に貫通孔 1 0 8 を形成し、この貫通孔 1 0 8 を貫通電極 1 1 0 により充填している。貫通電極 1 1 0 のベース基板 1 2 の内面 ( 上面 ) に露出した位置に搭載電極 1 1 2 が設けられている。また、圧電振動片 1 0 6 を、導電性接着剤 1 1 4 を用いて搭載電極 1 1 2 に機械的・電氣的に接続している。そして、真空環境下で、キャップ 1 0 4 をベース基板 1 0 2 の上面に接合して圧電振動片 1 0 6 を気密封止している。よって、貫通電極 1 1 0 は圧電振動片 1 0 6 と電氣的に接続されている。

10

## 【 0 0 0 4 】

上記構成において、貫通電極 1 1 0 は、ベース基板 1 0 2 の下面から搭載電極 1 1 2 が配置された上面に向かって断面の径が小さくなるテーパ形状となっている。これにより、真空封止に起因して貫通電極 1 1 0 に対して内部空間に引き込まれる力が作用しても、貫通電極 1 1 0 は、貫通孔 1 0 8 との楔効果により、貫通電極 1 1 0 の貫通孔 1 0 8 に対する嵌め込みが促進され、内部空間の気密封止を維持している。

20

## 【 0 0 0 5 】

図 1 1 に示すように、特許文献 2 は、特許文献 1 と同様の圧電デバイス 2 0 0 ( 電子デバイス ) である。しかし、貫通孔 2 0 2 は、ベース基板 1 0 2 の厚み方向の中央部の断面の径が最も小さくなる鼓型の壁面を有している。この圧電デバイス 2 0 0 は、貫通孔 2 0 2 の壁面とベース基板 1 0 2 の上面及び下面に互いに電氣的に接続する電極 2 0 4 が設けられている。また、ベース基板 1 0 2 の上面から端子用の合金 2 0 6 を貫通孔 2 0 2 に設置して合金 2 0 6 を加熱熔融させることにより、貫通孔 2 0 2 を封止するとともに圧電振動片 1 0 6 と電極 2 0 4 を電氣的に接続する貫通電極を形成している。そして、真空環境下でキャップ 1 0 4 をベース基板 1 0 2 の上面に接合することにより、圧電振動片 1 0 6 を気密封止している。

30

## 【 0 0 0 6 】

上記構成においても、内部空間は真空となっているが、貫通孔 2 0 2 のベース基板の下面側と合金 2 0 6 との間で上述の楔効果を奏し、内部空間の気密封止を維持している。

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 0 7 】

【 特許文献 1 】 特開 2 0 0 8 - 2 5 2 8 0 5 号公報

【 特許文献 2 】 特開平 6 - 2 8 3 9 5 1 号公報

40

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 0 8 】

一方、上述の圧電デバイスに代表される電子デバイスを小型化するためには、ベース基板の面積を小さくする必要がある。しかし、特許文献 1 の場合、貫通電極のベース基板の下面に露出する部分がベース基板の上面に露出する部分より大きくなるため、ベース基板の下面に配置する実装電極も必然的に大きな面積を有するものになる。また、特許文献 2 の場合、ベース基板 1 0 2 の下面の貫通孔 2 0 2 の周囲を囲む電極の大きさは、ベース基板 1 0 2 の上面の貫通孔 2 0 2 の周囲を囲む電極の大きさと同程度となる。よって、実装電極の配置パターンの自由度が低下して、顧客のニーズに対応しきれなくなるといった問

50

題があった。

【 0 0 0 9 】

もちろん、貫通電極のベース基板の下面に露出した部分の一部を残してマスクをし、貫通電極の露出部分に新たな電極材料を埋め込んで実装電極を形成するという方法もあるが、低背化に不利な構造となるばかりか製造工程が増えてコストがかかるといった問題があった。

【 0 0 1 0 】

さらに、特許文献 1、2 の構成の場合、貫通電極と実装電極との界面、及び貫通電極と搭載電極との界面において、接合が不十分な場合、または経年劣化により、その界面を通じて外気がリークして圧電振動片に対する気密が破壊される虞がある。

10

【 0 0 1 1 】

そこで、本発明は上記問題点に着目し、製造工程を増やすことなく実装電極を小さく形成可能なベース基板、これを用いた電子デバイス、ベース基板の製造方法、及び電子デバイスの製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 2 】

本発明は、上述の課題の少なくとも一部を解決するためになされたものであり、以下の形態、または適用例として実現することが可能である。

第 1 の形態に係るベース基板の製造方法は、基板を貫通する貫通孔であって、前記貫通孔の前記基板の厚み方向の少なくとも一部において、前記基板の一方の面側より他方の面側の幅が小さい壁面を形成することにより、前記他方の面側の開口部の幅を前記一方の面側の開口部の内径より小さくした前記貫通孔を形成する工程と、前記貫通孔内に設ける貫通電極と、前記一方の面に電子部品を搭載するための搭載電極と、前記他方の面に設ける実装電極と、をメッキにより一体的に形成する工程と、を含むことを特徴とする。

20

第 2 の形態に係るベース基板の製造方法は、第 1 の形態に係るベース基板の製造方法において、前記貫通孔を形成する工程を、レーザー、またはサンドブラストにより行うことを特徴とする。

本形態に係る電子デバイスの製造方法は、第 1 又は第 2 の形態に係る製造方法により製造された前記ベース基板上の前記搭載電極に電子部品を配置する工程と、前記電子部品を収容する蓋体を前記ベース基板に接合して、前記電子部品を封止する工程と、を含むことを特徴とする。

30

[ 適用例 1 ] 電子部品が搭載される搭載電極を有する搭載面、前記搭載面の裏面側となり実装電極を有する実装面、および前記搭載面と前記実装面との間を貫通する貫通孔を有する絶縁基板と、前記搭載電極と前記実装電極とを電気的に接続し、前記貫通孔を埋めている貫通電極と、を備え、前記貫通孔は、前記貫通孔の前記絶縁基板の厚み方向の少なくとも一部において、その内径が前記搭載面側よりも前記実装面側の方が小さいテーパ形状の壁面を有することにより、前記実装面側の開口部の内径が前記搭載面側の開口部の内径よりも小さくなっていることを特徴とするベース基板。

【 0 0 1 3 】

上記構成により、貫通電極は、貫通孔の内壁に倣ってテーパ状に形成される。よって、貫通電極の実装面側は、貫通電極の搭載面側より小さくなるので、貫通電極の実装面に露出した部分に形成する実装電極を小さく形成することができる。したがって、製造工程を増やすことなく実装電極を小さく形成可能なベース基板となる。

40

【 0 0 1 4 】

[ 適用例 2 ] 前記搭載電極、前記貫通電極及び前記実装電極は、一体的であることを特徴とする適用例 1 に記載のベース基板。

上記構成により、貫通孔の実装面側が搭載面側よりも早く埋まるので、少ないメッキ量で実装電極の平坦性を確保して、高品質化を図ることができる。また、ベース基板の搭載面側が真空封止されても、実装電極が貫通電極を支持することになるので、貫通電極の気密性を維持することができる。そして、搭載電極、貫通電極、実装電極は、一体的に形成

50

されているので、製造工程を削減してコストを抑制するとともに、各電極同士の間には界面は存在せず、界面を通じた気密破壊を回避することができる。

【 0 0 1 5 】

〔適用例 3〕適用例 1 または 2 に記載のベース基板の前記搭載電極に電子部品を配置し、蓋体を前記ベース基板に接合することで前記電子部品を封止してなることを特徴とする電子デバイス。

上記構成により、適用例 1 と同様の理由により、製造工程を増やすことなく実装電極を小さく形成可能とし、気密性を確保した電子デバイスとなる。

【 0 0 1 6 】

〔適用例 4〕絶縁基板を貫通する貫通孔であって、前記貫通孔の前記絶縁基板の厚み方向の少なくとも一部において、前記絶縁基板の一方の面側より他方の面側の内径が小さいテーパ形状となる壁面を形成することにより、前記他方の面側の開口部の内径を前記一方の面側の開口部の内径より小さくした前記貫通孔を形成する工程と、前記貫通孔内に設ける貫通電極と、前記一方の面に電子部品を搭載するための搭載電極と、前記他方の面に設ける実装電極と、を一体的に形成する工程と、を含むことを特徴とするベース基板の製造方法。

10

上記方法により、適用例 1、2 と同様の理由により、製造工程を増やすことなく実装電極を小さく形成可能なベース基板を製造することができる。

【 0 0 1 7 】

〔適用例 5〕前記一体的に形成する工程を、メッキにより行なうことを特徴とする適用例 4 に記載のベース基板の製造方法。

20

上記方法により、搭載電極、貫通電極、実装電極を一回のメッキ工程により形成することができるので、製造工程を削減してコストを抑制するとともに、各電極同士の間には界面は存在せず、界面を通じた気密破壊を回避することができる。

【 0 0 1 8 】

〔適用例 6〕前記貫通孔を形成する工程を、レーザー、またはサンドブラストにより行うことを特徴とする適用例 4 または 5 に記載のベース基板の製造方法。

上記方法により、貫通孔を容易に形成することができる。

【 0 0 1 9 】

〔適用例 7〕適用例 4 乃至 6 のいずれか 1 例に記載の製造方法により製造された前記ベース基板上の前記搭載電極に電子部品を配置する工程と、前記電子部品を収容する蓋体を前記ベース基板に接合して、前記電子部品を封止する工程と、を含むことを特徴とする電子デバイスの製造方法。

30

【 0 0 2 0 】

上記方法により、適用例 1、2 と同様の理由により、製造工程を増やすことなく実装電極を小さく形成可能とし、気密性を確保した電子デバイスを製造することができる。

【図面の簡単な説明】

【 0 0 2 1 】

【図 1】本実施形態の圧電デバイスの断面図である。

【図 2】本実施形態のベース基板の平面図である。

40

【図 3】本実施形態のベース基板の底面図である。

【図 4】本実施形態のベース基板の製造工程（その 1）を示す図である。

【図 5】本実施形態のベース基板の製造工程（その 2）を示す図である。

【図 6】本実施形態の圧電デバイスの変形例の断面図である。

【図 7】本実施形態のベース基板の変形例の平面図である。

【図 8】本実施形態の貫通孔の変形例の断面図である。

【図 9】本実施形態の貫通電極等の変形例の断面図である。

【図 10】特許文献 1 に記載の圧電デバイスの模式図である。

【図 11】特許文献 2 に記載の圧電デバイスの模式図である。

【発明を実施するための形態】

50

## 【 0 0 2 2 】

以下、本発明を図に示した実施形態を用いて詳細に説明する。但し、この実施形態に記載される構成要素、種類、組み合わせ、形状、その相対配置などは特定の記載がない限り、この発明の範囲をそのみに限定する主旨ではなく単なる説明例に過ぎない。

## 【 0 0 2 3 】

図 1 に、本実施形態の圧電デバイスの断面図を示す。また、図 2 に、本実施形態のベース基板の平面図を示し、図 3 に、本実施形態のベース基板の底面図を示す。

## 【 0 0 2 4 】

本実施形態の圧電デバイス 1 0 ( 電子デバイス ) は、ベース基板 1 2 と、ベース基板 1 2 に搭載される圧電振動片 3 2 と、ベース基板 1 2 に接合されるとともに圧電振動片 3 2 ( 電子部品 ) を気密封止するキャップ 4 0 と、により構成されている。

10

## 【 0 0 2 5 】

圧電振動片 3 2 は、水晶等の圧電材料により形成され、音叉型振動片、双音叉型振動片、A T カット水晶基板による厚みすべり振動片、S A W 共振片、ジャイロ振動片等を適用することができる。圧電振動片 3 2 は、基端 3 4 が導電性接着剤 3 8 によりベース基板 1 2 に接合されて固定端となり、先端 3 6 が自由端となり、片持ち支持状態でベース基板 1 2 に支持されている。

## 【 0 0 2 6 】

詳細は図示しないが、圧電振動片 3 2 の振動部には、振動部を固有の共振周波数で振動させる一対の励振電極が設けられている。また、各励振電極からは引出電極が引き出され、各引出電極は圧電振動片 3 2 の基端 3 4 の下面にまで延出している。

20

## 【 0 0 2 7 】

ベース基板 1 2 は、セラミック等の絶縁基板により形成され、圧電振動片 3 2 を搭載する搭載面 1 4 と、搭載面 1 4 の裏面であって実装先の基板 ( 不図示 ) に接合する実装面 1 6 と、を有する。

## 【 0 0 2 8 】

ベース基板 1 2 には、貫通孔 1 8 ( 図 4 ( b ) 参照 ) が設けられている。貫通孔 1 8 ( 1 8 A 、 1 8 B ) は、ベース基板 1 2 の厚み方向の断面形状が円形となる内壁を有し、搭載面 1 4 から実装面 1 6 までの間で、内径が単調に小さくなるテーパ形状の壁面を有している。よって、貫通孔 1 8 において、実装面 1 6 側の開口部の内径が搭載面 1 4 側の開口部の内径よりも小さくなっている。

30

## 【 0 0 2 9 】

この貫通孔 1 8 は、搭載面 1 4 側から研削用のレーザーの照射、あるいはサンドブラストにより形成される。レーザー照射及びサンドブラストは、ベース基板 1 2 の深さ方向のみならず、基板表面に平行な方向にもベース基板 1 2 の加工を進行させる。よって、レーザー照射及びサンドブラストを搭載面 1 4 側から行なうと、搭載面 1 4 側の方が実装面 1 6 側より前記平行な方向の加工が進行するので、結果的に実装面 1 6 側の内径が搭載面 1 4 側の内径よりも小さくなるテーパ形状の貫通孔 1 8 が形成される。

## 【 0 0 3 0 】

本実施形態において貫通孔 1 8 は、平面視でベース基板 1 2 の対角線上の 2 箇所に設けられている。このうち、貫通孔 1 8 A は、上述の引出電極 ( 不図示 ) の真下となる位置に設けられている。また貫通孔 1 8 B は、圧電振動片 3 2 の先端 3 6 側となる位置に設けられている。

40

## 【 0 0 3 1 】

貫通孔 1 8 内には貫通電極 2 0 ( 2 0 A , 2 0 B ) が埋め込まれている。貫通電極 2 0 は、貫通孔 1 8 の内壁に倣って外形が形成され、搭載面 1 4 側及び実装面 1 6 側に露出している。よって、貫通電極 2 0 の実装面 1 6 に露出した部分の直径は、貫通電極 2 0 の搭載面 1 4 に露出した部分の直径よりも小さくなっている ( 図 2 、 図 3 参照 ) 。

## 【 0 0 3 2 】

ベース基板 1 2 の搭載面 1 4 には、搭載電極 2 2 ( 2 2 A , 2 2 B ) が設けられている

50

。搭載電極 2 2 は、圧電振動片 3 2 の下面に引き出された引出電極（不図示）に対向する位置に設けられている。このうち、搭載電極 2 2 A は、貫通電極 2 0 A の搭載面 1 4 に露出した部分を覆うように設けられている。そして搭載電極 2 2 A 上には、導電性接着剤 3 8 が塗布され、この導電性接着剤 3 8 が圧電振動片 3 2 の引出電極（不図示）の一方に接合することで、搭載電極 2 2 A と引出電極（不図示）の一方とが電氣的に接続される。

【 0 0 3 3 】

一方、貫通電極 2 0 B の搭載面 1 4 に露出した位置には、接続電極 2 4 が設けられている。そして、搭載電極 2 2 B（図 2）からは、引き回し電極 2 2 B a が延出し接続電極 2 4 に接続している。搭載電極 2 2 B 上には導電性接着剤 3 8 が塗布され、この導電性接着剤 3 8 が引出電極（不図示）の他方と接合することで、搭載電極 2 2 B と引出電極（不図示）の他方とが電氣的に接続される。

10

【 0 0 3 4 】

ベース基板 1 2 の実装面 1 6 の貫通電極 2 0 が露出した位置には実装電極 2 6（2 6 A、2 6 B）が設けられている。実装電極 2 6 A は、貫通電極 2 0 A の実装面 1 6 に露出した部分を覆うように設けられ、実装電極 2 6 B は、貫通電極 2 0 B の実装面 1 6 に露出した部分を覆うように設けられている。しかし、貫通電極 2 0 の実装面 1 6 に露出した部分の直径は搭載面 1 4 に露出した部分より小さいので、実装電極 2 6 の寸法を小さく設計することができる。よって、ベース基板 1 2 の面積を小さくしても実装電極 2 6 の配置パターンの自由度を損なうことはない。

【 0 0 3 5 】

20

実装電極 2 6 のうち、実装電極 2 6 A は、貫通電極 2 0 A、搭載電極 2 2 A、及び導電性接着剤 3 8 を介して引出電極（不図示）の一方と電氣的に接続する。一方、実装電極 2 6 B（図 3）は、貫通電極 2 0 B、接続電極 2 4、引き回し電極 2 2 B a、搭載電極 2 2 B、及び導電性接着剤 3 8 を介して引出電極（不図示）の他方と電氣的に接続する。したがって、実装電極 2 6 に交流電圧を印加することにより、圧電振動片 3 2 の振動部（不図示）は固有の共振周波数で振動する。

【 0 0 3 6 】

実装電極 2 6 は、実装先の基板（不図示）に設けられた接続電極（不図示）に接合される。本実施形態では、実装電極 2 6 は実装面 1 6 に 2 つ設ければ十分であるが、実装先に安定的に接合させるため実装電極 2 6 と同一形状のダミー電極 2 8 が実装面 1 6 に設けられ、このダミー電極 2 8 を実装先の基板（不図示）の電極（不図示）に接合している。

30

【 0 0 3 7 】

貫通孔 1 8 の内壁、搭載電極 2 2 の形成位置、実装電極 2 6 の形成位置等にはシード電極 3 0 が設けられている。シード電極 3 0 は、後述のようにスパッタ等により形成され、メッキ用の電極として用いられる。そして、シード電極 3 0 上に貫通電極 2 0、搭載電極 2 2、引き回し電極 2 2 B a、接続電極 2 4、及び実装電極 2 6 が成長している。なお、上記各種電極は、Cu（銅）等の伝導率の高い金属により形成されている。

【 0 0 3 8 】

キャップ 4 0（蓋体）は、金属により形成され、下面が開口した凹部を有し、この凹部に圧電振動片 3 2 が収容可能となっている。キャップ 4 0 の下面を搭載面 1 4 に接合することにより、圧電振動片 3 2 を収容し、かつ圧電振動片 3 2 を気密封止（真空封止）する。

40

【 0 0 3 9 】

なお、詳細は図示しないが、ベース基板 1 2 のダミー電極 2 8 に対応する位置に貫通電極を設け、貫通電極の搭載面 1 4 に露出した位置に接続電極を設け、この接続電極をキャップ 4 0 に接続するようにしてもよい。これにより、ダミー電極 2 8 を接地してキャップ 4 0 を接地させ、圧電振動片 3 2 に対する外部からの電氣的な干渉を回避することができる。

【 0 0 4 0 】

図 4、図 5 に、本実施形態のベース基板の製造工程を示す。次に本実施形態のベース基

50

板 1 2 の製造工程について説明する。図 4 ( a ) に示すように、ベース基板 1 2 と同一寸法の基板母材 4 2 を用意し、図 4 ( b ) に示すように、基板母材 4 2 の搭載面 1 4 となる側からレーザー照射またはサンドブラストによりテーパ形状の貫通孔 1 8 を形成する。

【 0 0 4 1 】

図 4 ( c ) に示すように、スパッタ等の方法を用いて基板母材 4 2 の表面に C u ( 銅 ) 等の金属のシード電極 3 0 を形成する。このとき、貫通孔 1 8 はテーパ状に形成されているため、スパッタを用いても貫通孔 1 8 の内壁に容易にシード電極 3 0 を形成することができる。なお、図 4 ( c ) において、シード電極 3 0 は全て繋がっているものとする。

【 0 0 4 2 】

図 4 ( d ) に示すように、シード電極 3 0 上の貫通電極 2 0、搭載電極 2 2、引き回し電極 2 2 B a ( 図 4 では不図示 )、接続電極 2 4 ( 図 4 では不図示 )、実装電極 2 6、ダミー電極 2 8 に対応する位置を除いてレジスト膜 4 4 を形成する。

【 0 0 4 3 】

図 4 ( e ) に示すように、シード電極 3 0 及びレジスト膜 4 4 を形成した基板母材 4 2 を、C u ( 銅 ) 等の金属メッキ材料の電解液に投入してシード電極 3 0 に電界を印加する。このときシード電極 3 0 は、電極形成部分以外の部分で露出させておき、その部分に電界印加用のケーブル ( 不図示 ) を接続しておく。すると、シード電極 3 0 が露出した部分で、電極材料が成長してゆく。図 4 ( e ) においては、貫通電極 2 0 を形成する電極材料は未だ厚みが薄いので、貫通電極 2 0 の搭載面 1 4 側及び実装面 1 6 側が未だ開口しており、実装電極 2 6 及び搭載電極 2 2 等は、未だ中央部に孔を有することになる。

【 0 0 4 4 】

図 5 ( a ) に示すように、電極材料の成長が進行すると、貫通電極 2 0 の実装面 1 6 側の開口した部分が塞がり、実装電極 2 6 の中央部にあった孔も塞がることになる。しかし、搭載電極 2 2 の中央部で開口した凹部 4 6 が残ることになる。

【 0 0 4 5 】

図 5 ( b ) に示すように、電極材料の成長が図 5 ( a ) の場合よりも進行すると、貫通孔 1 8 が貫通電極 2 0 を形成する電極材料により埋まり始め、凹部 4 6 の直径及び深さが小さくなっていく。

【 0 0 4 6 】

図 5 ( c ) に示すように、電極材料の成長が図 5 ( b ) の場合よりも進行すると、貫通孔 1 8 が貫通電極 2 0 を形成する電極材料により完全に埋まり、凹部 4 6 も消滅する。そして、図 5 ( d ) に示すように、レジスト膜 4 4 を除去し、図 5 ( e ) に示すように、シード電極 3 0 の電極材料が成長した部分以外の部分を、エッチング等を用いて除去することによりベース基板 1 2 が得られる。

【 0 0 4 7 】

ベース基板 1 2 の搭載電極 2 2 A , 2 2 B に導電性接着剤 3 8 を塗布し、導電性接着剤 3 8 と引出電極 ( 不図示 ) を接合する形で圧電振動片 3 2 をベース基板 1 2 に支持させ、真空環境下でキャップ 4 0 を搭載面 1 4 に接合することにより圧電デバイス 1 0 が得られる。

【 0 0 4 8 】

本実施形態のベース基板 1 2 の製造方法は、一回のメッキ工程で、貫通電極 2 0、搭載電極 2 2、引き回し電極 2 2 B a、接続電極 2 4、実装電極 2 6、ダミー電極 2 8 を一体で形成することができる点が大きなメリットである。したがって、製造工程を増やすことなくこれらの電極を形成することができるのでコストを抑制することができる。さらに貫通電極 2 0、搭載電極 2 2、接続電極 2 4、及び実装電極 2 6 は、一体で形成されるので電極間での接触抵抗が低減される。また、貫通孔 1 8 が上述のようにテーパ形状を有するため、貫通孔 1 8 の実装面 1 6 側が搭載面 1 4 側よりも早く埋まるので、少ないメッキ量で実装電極 2 6 の平坦性を確保して、高品質化を図ることができる。

【 0 0 4 9 】

本実施形態では、貫通電極 2 0 が実装面 1 6 から搭載面 1 4 に向かって断面の直径が大

10

20

30

40

50

きくなる形状を有している。よって、搭載面 14 とキャップ 40 により形成された内部空間が真空となっている場合は、貫通電極 20 が内部空間側に引き寄せられるとも思われる。

#### 【0050】

しかし、本実施形態では、貫通電極 20 と実装電極 26 が一体に形成され、実装電極 26 が貫通電極 20 を支持する形となるので、貫通電極 20 が内部空間側に引き寄せられることはなく、内部空間の気密性が低下することはない。そして、搭載電極 22、貫通電極 20、実装電極 26 は、一体的に形成されているので、製造工程を削減してコストを抑制するとともに、各電極同士の間には界面は存在せず、界面を通じた気密破壊を回避することができる。

10

#### 【0051】

図 6 に、本実施形態の圧電デバイスの変形例の断面図を示し、図 7 に、本実施形態のベース基板の変形例の平面図を示す。変形例の圧電デバイス 10A（電子デバイス）の基本構成は、図 1 の圧電デバイス 10 と共通するが、キャップ 40 の代わりに側壁部 48 とリッド 52（蓋体）を用いている。側壁部 48 は、ベース基板 12 と同一の材料で形成され、矩形のリング形状を有している。そして、側壁部 48 の下面が搭載面 14 の周縁となる位置に接合されている。よって側壁部 48 の上面は搭載面 14 よりも高くなっており、側壁部 48 及び搭載面 14 により圧電振動片 32 を収容する凹部 50 が形成される。

#### 【0052】

リッド 52 は、金属により形成され、側壁部 48 の上面に接合して圧電振動片 32 を気密封止している。なお、側壁部 48 の上面に露出するとともに側壁部 48 及びベース基板 12 を連通し、ダミー電極 28 に接続する貫通電極（不図示）を形成し、リッド 52 を、ダミー電極 28 を介して接地できるようにしてもよい。

20

#### 【0053】

変形例の圧電デバイス 10A の組立は、搭載面 14 に側壁部 48 を接合し、圧電振動片 32 を搭載電極 22A、22B に接続したのちにリッド 52 を側壁部 48 に接合する工程となる。よって、圧電振動片 32 を側壁部 48 の内側（凹部 50）に配置して、圧電振動片 32 の気密封止時に接触等により圧電振動片 32 を破損させる虞を回避することができる。

#### 【0054】

30

図 8 に、本実施形態の貫通孔の変形例の断面図を示し、図 9 に、本実施形態の貫通電極等の変形例の断面図を示す。本実施形態において、貫通孔 18 は、ベース基板 12 の厚み方向の全域にわたって壁面が傾斜したテーパ形状の壁面を有している。しかし、本発明における貫通孔は、ベース基板 12 の厚み方向の少なくとも一部において、その内径が搭載面 14 側よりも実装面 16 側の方が小さいテーパ形状の壁面を有していればよい。そして、実装面 16 側の開口部の内径が搭載面 14 側の開口部の内径よりも小さくなっていればよい。

#### 【0055】

すなわち、変形例の貫通孔 54 のように、ベース基板 12 の搭載面 14 側に円筒形の壁面 54a を有し、実装面 16 側においても円筒形の壁面 54c を有し、壁面 54a、54c との間にテーパ形状の壁面 54b を有するものでもよい。

40

#### 【0056】

ベース基板 12 をセラミックで形成する場合、焼結前のベース基板 12 の焼結材料に型を用いて壁面 54a、54c を壁面として有する 2 つの凹部を形成する。焼結材料を焼結させたのち、壁面 54a からレーザー照射、またはサンドブラストにより壁面 54a を有する凹部の底面から、壁面 54c を有する凹部の底面までを貫通させ、壁面 54a と壁面 54c との間に壁面 54b を形成することにより貫通孔 54 を形成することができる。または、焼結前のベース基板 12 の焼結材料に型を用いて壁面 54a、54b、54c を形成する型を押し付け、焼結材料を焼結させることにより貫通孔 54 を形成することもできる。

50



## 【 0 0 5 7 】

図 9 に示すように、貫通孔 5 4 の壁面と貫通孔 5 4 を包含するベース基板 1 2 の両面の領域にシード電極 3 0 を配置し、シード電極 3 0 を用いたメッキにより貫通電極 5 6、搭載電極 2 2、実装電極 2 6 を一体的に形成することができる。なお、シード電極 3 0 をスパッタで形成する場合、スパッタのターゲットに対するベース基板 1 2 の向きをシード電極 3 0 の形成途中で変更させる等の制御を行なうことにより、壁面 5 4 a、5 4 c へのシード電極 3 0 の形成が可能となる。また、スパッタのベース基板に対するメッキの成長過程は図 4、図 5 と同様である。そして、一体的に形成された貫通電極 5 6、搭載電極 2 2、実装電極 2 6 の作用効果は、上述のように一体的に形成された貫通電極 2 0、搭載電極 2 2、実装電極 2 6 の作用効果と同様である。

10

## 【 0 0 5 8 】

なお、本実施形態において、貫通電極 2 0、搭載電極 2 2、実装電極 2 6 を一体で形成する旨説明したが、電極間の接合強度を維持できる限り、または電極間の接触抵抗が無視できるほど小さい場合は、これらの電極を一体ではなく、別々の工程で形成してもよい。

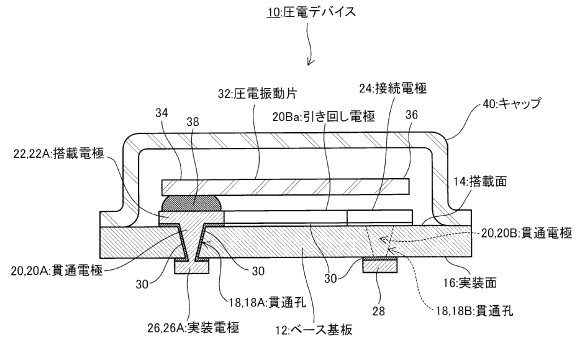
## 【 符号の説明 】

## 【 0 0 5 9 】

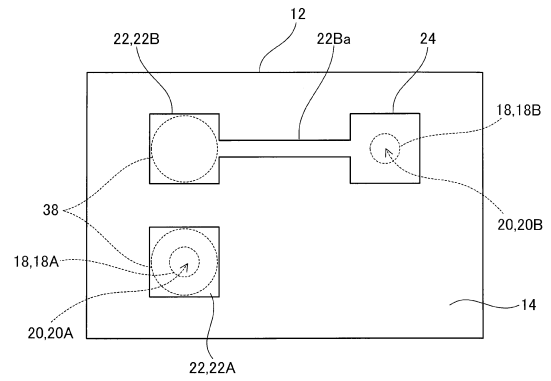
1 0 ..... 圧電デバイス、1 2 ..... ベース基板、1 4 ..... 搭載面、1 6 ..... 実装面、1 8, 1 8 A, 1 8 B ..... 貫通孔、2 0 ..... 貫通電極、2 2, 2 2 A, 2 2 B ..... 搭載電極、2 4 ..... 接続電極、2 6 ..... 実装電極、2 8 ..... ダミー電極、3 0 ..... シード電極、3 2 ..... 圧電振動片、3 4 ..... 基端、3 6 ..... 先端、3 8 ..... 導電性接着剤、4 0 ..... キャップ、4 2 ..... 基板母材、4 4 ..... レジスト膜、4 6 ..... 凹部、4 8 ..... 側壁部、5 0 ..... 凹部、5 2 ..... リッド、5 4 ..... 貫通孔、5 6 ..... 貫通電極、1 0 0 ..... 圧電デバイス、1 0 2 ..... ベース基板、1 0 4 ..... キャップ、1 0 6 ..... 圧電振動片、1 0 8 ..... 貫通孔、1 1 0 ..... 貫通電極、1 1 2 ..... 搭載電極、1 1 4 ..... 導電性接着剤、2 0 0 ..... 圧電デバイス、2 0 2 ..... 貫通孔、2 0 4 ..... 電極、2 0 6 ..... 合金。

20

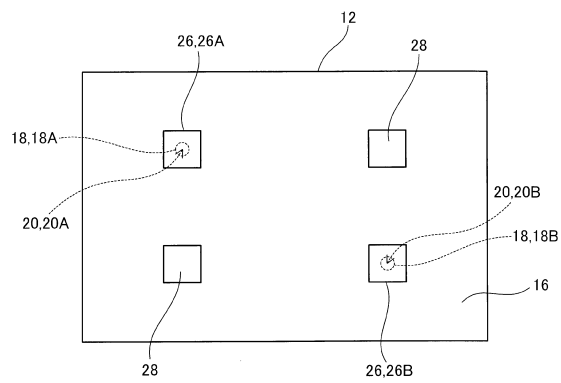
【図 1】



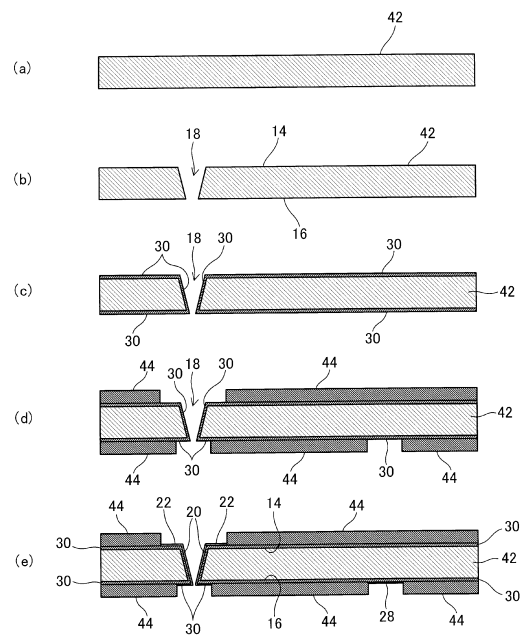
【図 2】



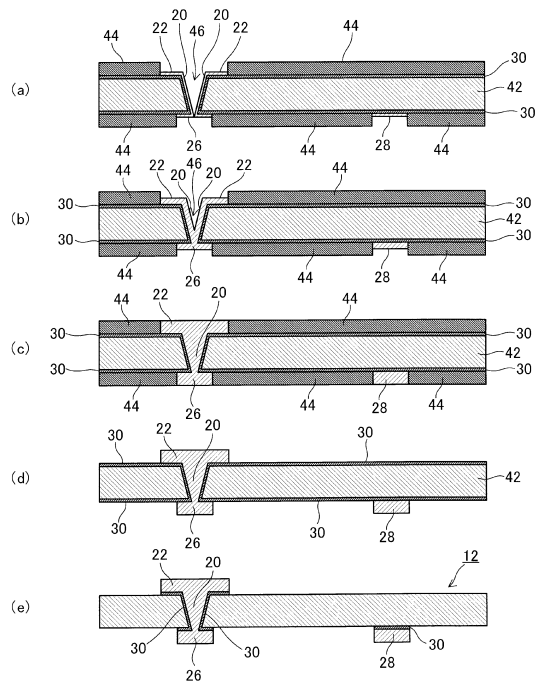
【図 3】



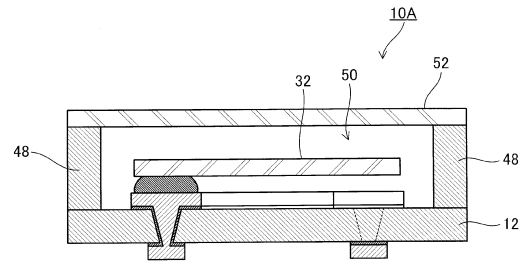
【図 4】



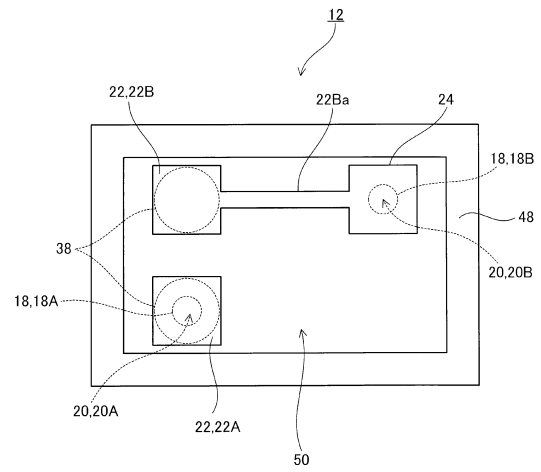
【図 5】



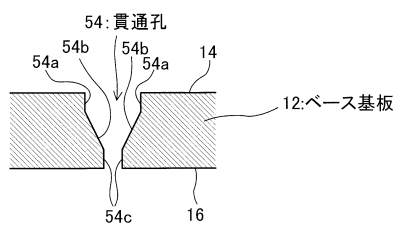
【図 6】



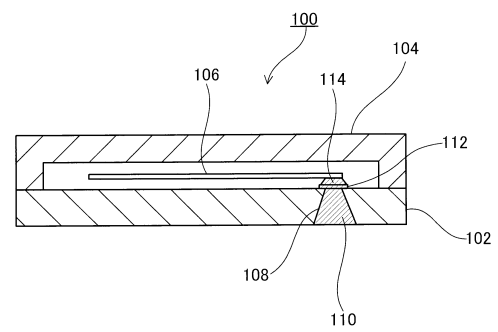
【図 7】



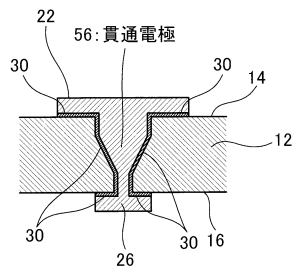
【図 8】



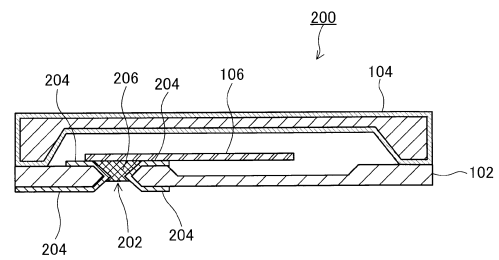
【図 10】



【図 9】



【図 11】



---

フロントページの続き

- (56)参考文献 特開2009-194859(JP,A)  
特開2010-124015(JP,A)  
国際公開第2009/104314(WO,A1)  
特開2006-295246(JP,A)  
特開2010-081413(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L	23/12
H03H	3/02
H03H	9/02