

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6916426号
(P6916426)

(45) 発行日 令和3年8月11日(2021.8.11)

(24) 登録日 令和3年7月20日(2021.7.20)

(51) Int.Cl.	F I
HO 1 L 21/365 (2006.01)	HO 1 L 21/365
C 2 3 C 16/40 (2006.01)	C 2 3 C 16/40
C 2 3 C 16/448 (2006.01)	C 2 3 C 16/448
HO 1 L 21/368 (2006.01)	HO 1 L 21/368 Z
HO 1 L 29/06 (2006.01)	HO 1 L 29/06 3 O 1 G
請求項の数 7 (全 26 頁) 最終頁に続く	

(21) 出願番号 特願2016-546608 (P2016-546608)
 (86) (22) 出願日 平成27年8月28日 (2015.8.28)
 (86) 国際出願番号 PCT/JP2015/074380
 (87) 国際公開番号 W02016/035696
 (87) 国際公開日 平成28年3月10日 (2016.3.10)
 審査請求日 平成30年8月27日 (2018.8.27)
 審判番号 不服2020-4635 (P2020-4635/J1)
 審判請求日 令和2年4月6日 (2020.4.6)
 (31) 優先権主張番号 特願2014-178601 (P2014-178601)
 (32) 優先日 平成26年9月2日 (2014.9.2)
 (33) 優先権主張国・地域又は機関 日本国 (JP)

(73) 特許権者 511187214
 株式会社 F L O S F I A
 京都府京都市西京区御陵大原 1 番 2 9 号
 (72) 発明者 織田 真也
 京都府京都市西京区御陵大原 1 番 3 6 号
 (72) 発明者 高塚 章夫
 京都府京都市西京区御陵大原 1 番 3 6 号
 (72) 発明者 人羅 俊実
 京都府京都市西京区御陵大原 1 番 3 6 号
 合議体
 審判長 恩田 春香
 審判官 小川 将之
 審判官 脇水 佳弘

最終頁に続く

(54) 【発明の名称】 積層構造体およびその製造方法、半導体装置ならびに結晶膜

(57) 【特許請求の範囲】

【請求項 1】

コランダム構造を有する結晶性酸化物を主成分として含む結晶膜であって、前記結晶膜が、c面と前記結晶膜表面とのなす角であるオフ角として、 $0.2^\circ \sim 6^\circ$ のオフ角を有しており、前記結晶膜に含まれる金属元素中のガリウムの原子比が、 0.5 以上であることを特徴とする結晶膜。

【請求項 2】

前記結晶膜の前記オフ角が $2^\circ \sim 5^\circ$ である請求項 1 に記載の結晶膜。

【請求項 3】

前記結晶膜の膜厚が $1 \mu\text{m}$ 以上である請求項 1 または 2 に記載の結晶膜。

10

【請求項 4】

原子間力顕微鏡を用いて測定される前記結晶膜の膜表面の中心線平均粗さ (Ra) が 10 nm 以下であり、最大高低差 (P-V 値) が 100 nm 以下である請求項 1 ~ 3 のいずれかに記載の結晶膜。

【請求項 5】

前記結晶性酸化物が半導体である請求項 1 ~ 4 のいずれかに記載の結晶膜。

【請求項 6】

前記結晶膜が、さらにドーパントを含んでいる請求項 5 に記載の結晶膜。

【請求項 7】

請求項 5 または 6 に記載の結晶膜と、電極とを少なくとも備えている半導体装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に有用な積層構造体およびその製造方法、前記積層構造体からなる半導体装置ならびに結晶膜に関する。

【背景技術】

【0002】

高耐圧、低損失および高耐熱を実現できる次世代のスイッチング素子として、バンドギャップの大きな酸化ガリウム (Ga_2O_3) を用いた半導体装置が注目されており、インバータなどの電力用半導体装置 (パワーデバイス) への適用が期待されている。当該酸化ガリウムは、非特許文献 1 によれば、インジウムやアルミニウムをそれぞれ、あるいは組み合わせて混晶とすることにより、バンドギャップを制御することが可能であり、中でも、 $In_x \cdot Al_y \cdot Ga_z \cdot O_3$ ($0 < X' < 2$ 、 $0 < Y' < 2$ 、 $0 < Z' < 2$ 、 $X' + Y' + Z' = 1.5 \sim 2.5$) で表される $InAlGaO$ 系半導体は、極めて魅力的な材料である。

10

【0003】

特許文献 1 には、ドーパント (4 価の錫) を添加した結晶性の高い導電性 $-Ga_2O_3$ 薄膜が記載されている。しかしながら、特許文献 1 記載の薄膜では、十分な耐圧性を維持することができず、また、炭素不純物が多く含まれており、導電性も含め、半導体特性もまだまだ満足のいくものではなく、半導体装置に用いることがまだまだ困難であった。

20

【0004】

また、非特許文献 2 には、 $-Ga_2O_3$ 薄膜が MBE 法によってサファイア上に成膜できることが記載されている。しかしながら、450 以下の温度で膜厚 100 nm まで結晶成長するが、膜厚がそれ以上になると結晶の品質が悪くなり、さらに、膜厚 1 μ m 以上の膜は得ることができない旨記載されている。

そのため、膜厚が 1 μ m 以上であり、結晶の品質も劣化していない $-Ga_2O_3$ 薄膜が待ち望まれていた。

【0005】

特許文献 2 には、ガリウム又はインジウムの臭化物又はヨウ化物を用いて、ミスト CVD 法により、酸化物結晶薄膜を製造する方法が記載されている。

30

特許文献 3 ~ 5 には、コランダム型結晶構造を有する下地基板上に、コランダム型結晶構造を有する半導体層と、コランダム型結晶構造を有する絶縁膜とが積層された多層構造体が記載されている。

なお、特許文献 2 ~ 5 はいずれも本出願人による特許または特許出願に関する公報である。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2013 - 28480 号公報

【特許文献 2】特許第 5397794 号

40

【特許文献 3】特許第 5343224 号

【特許文献 4】特許第 5397795 号

【特許文献 5】特開 2014 - 72533 号公報

【非特許文献】

【0007】

【非特許文献 1】金子健太郎、「コランダム構造酸化ガリウム系混晶薄膜の成長と物性」、京都大学博士論文、平成 25 年 3 月

【非特許文献 2】Raveen Kumaran, "New Solid State Laser Crystals Created by Epitaxial Growth", A thesis submitted for the degree of doctor of philosophy, The University of British Columbia, September 2012

50

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明は、結晶性に優れた積層構造体および移動度が良好な前記積層構造体の半導体装置ならびに結晶性に優れた結晶膜を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明者らは、上記目的を達成すべく鋭意検討した結果、コランダム構造を有する結晶基板上に、直接または別の層を介して、コランダム構造を有する結晶性酸化物を主成分として含む結晶膜が積層されている積層構造体であって、前記結晶基板が $0.2^\circ \sim 12.0^\circ$ のオフ角を有しており、前記結晶性酸化物が、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を含む積層構造体が、半導体特性、特に、移動度が良好であることを見出した。

また、本発明者らは、上記した各種知見を得た後、さらに検討を重ねて、本発明を完成させるに至った。

【0010】

すなわち、本発明は、以下の発明に関する。

[1] コランダム構造を有する結晶基板上に、直接または別の層を介して、コランダム構造を有する結晶性酸化物を主成分として含む結晶膜が積層されている積層構造体であって、前記結晶基板が $0.2^\circ \sim 12.0^\circ$ のオフ角を有しており、前記結晶性酸化物が、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を含むことを特徴とする積層構造体。

[2] 前記結晶基板のオフ角が $1^\circ \sim 8^\circ$ である前記[1]記載の積層構造体。

[3] 結晶基板がc面、m面、a面またはr面のサファイア基板である前記[1]または[2]に記載の積層構造体。

[4] 結晶膜の膜厚が $1\mu\text{m}$ 以上である前記[1]～[3]のいずれかに記載の積層構造体。

[5] 原子間力顕微鏡を用いて測定される結晶膜の膜表面の中心線平均粗さ(Ra)が 10nm 以下であり、最大高低差(P-V値)が 100nm 以下である前記[1]～[4]のいずれかに記載の積層構造体。

[6] 結晶性酸化物が半導体である前記[1]～[5]のいずれかに記載の積層構造体。

[7] 結晶膜が、さらにドーパントを含んでいる前記[6]記載の積層構造体。

[8] 原料溶液を霧化してミストを発生させ、ついで、キャリアガスを前記ミストに供給して、前記キャリアガスによって前記ミストを基板へ供給し、前記ミストを熱反応させて、前記基板表面の一部または全部に、結晶性酸化物からなる結晶膜を積層する積層構造体の製造方法であって、前記基板がコランダム構造を有する結晶基板であり、前記結晶基板が、 $0.2^\circ \sim 12.0^\circ$ のオフ角を有しており、前記原料溶液が、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を含んでいることを特徴とする製造方法。

[9] 熱反応を、 $400 \sim 700$ の温度で行う前記[8]記載の製造方法。

[10] 前記結晶基板のオフ角が $2^\circ \sim 5^\circ$ である前記[8]または[9]に記載の製造方法。

[11] 結晶基板がc面、m面、a面またはr面のサファイア基板である前記[8]～[10]のいずれかに記載の製造方法。

[12] 前記[6]または[7]に記載の積層構造体と電極とを少なくとも備えている半導体装置。

[13] コランダム構造を有する結晶性酸化物を主成分として含む結晶膜であって、前記結晶膜が $0.2^\circ \sim 12.0^\circ$ のオフ角を有しており、前記結晶性酸化物が、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を含むことを特

10

20

30

40

50

徴とする結晶膜。

[1 4] 前記結晶膜のオフ角が 1° ~ 8° である前記 [1 3] 記載の結晶膜。

[1 5] 結晶膜が c 面、m 面、a 面または r 面の結晶膜である前記 [1 3] または [1 4] に記載の結晶膜。

[1 6] 結晶膜の膜厚が $1 \mu\text{m}$ 以上である前記 [1 3] ~ [1 5] のいずれかに記載の結晶膜。

[1 7] 原子間力顕微鏡を用いて測定される結晶膜の膜表面の中心線平均粗さ (R a) が 10nm 以下であり、最大高低差 (P - V 値) が 100nm 以下である前記 [1 3] ~ [1 6] のいずれかに記載の結晶膜。

[1 8] 結晶性酸化物が半導体である前記 [1 3] ~ [1 7] のいずれかに記載の結晶膜。 10

[1 9] 結晶膜が、さらにドーパントを含んでいる前記 [1 8] 記載の結晶膜。

[2 0] 前記 [1 8] または [1 9] に記載の結晶膜と、電極とを少なくとも備えている半導体装置。

【発明の効果】

【 0 0 1 1 】

本発明の積層構造体は結晶性に優れており、前記積層構造体の半導体装置は、移動度が良好であり、前記結晶膜は結晶性に優れている。

【図面の簡単な説明】

【 0 0 1 2 】 20

【図 1】本発明のショットキーバリアダイオード (S B D) の好適な一例を模式的に示す図である。

【図 2】本発明のショットキーバリアダイオード (S B D) の好適な一例を模式的に示す図である。

【図 3】本発明のショットキーバリアダイオード (S B D) の好適な一例を模式的に示す図である。

【図 4】本発明の金属半導体電界効果トランジスタ (M E S F E T) の好適な一例を模式的に示す図である。

【図 5】本発明の高電子移動度トランジスタ (H E M T) の好適な一例を模式的に示す図である。 30

【図 6】本発明の金属酸化膜半導体電界効果トランジスタ (M O S F E T) の好適な一例を模式的に示す図である。

【図 7】図 6 の金属酸化膜半導体電界効果トランジスタ (M O S F E T) の製造工程の一部を説明するための模式図である。

【図 8】本発明の金属酸化膜半導体電界効果トランジスタ (M O S F E T) の一例を模式的に示す図である。

【図 9】本発明の静電誘導トランジスタ (S I T) の好適な一例を模式的に示す図である。

【図 1 0】本発明のショットキーバリアダイオード (S B D) の好適な一例を模式的に示す図である。 40

【図 1 1】本発明のショットキーバリアダイオード (S B D) の好適な一例を模式的に示す図である。

【図 1 2】本発明の高電子移動度トランジスタ (H E M T) の好適な一例を模式的に示す図である。

【図 1 3】本発明の金属酸化膜半導体電界効果トランジスタ (M O S F E T) の好適な一例を模式的に示す図である。

【図 1 4】本発明の接合電界効果トランジスタ (J F E T) の好適な一例を模式的に示す図である。

【図 1 5】本発明の絶縁ゲート型バイポーラトランジスタ (I G B T) の好適な一例を模式的に示す図である。 50

【図16】本発明の発光素子(LED)の好適な一例を模式的に示す図である。

【図17】本発明の発光素子(LED)の好適な一例を模式的に示す図である。

【図18】実施例で用いたミストCVD装置の構成図である。

【図19】実施例で用いたサセプタを説明する図である。

【図20】実施例で用いたサセプタと供給管との断面積の関係を示す図である。

【図21】実施例における結晶膜のAFM像を示す。

【図22】実施例における結晶膜のAFM像を示す。

【図23】実施例における結晶膜のAFM像を示す。

【発明を実施するための形態】

【0013】

本発明の積層構造体は、コランダム構造を有する結晶基板上に、直接または別の層を介して、コランダム構造を有する結晶性酸化物を主成分として含む結晶膜が積層されている積層構造体であって、前記結晶基板が $0.2^\circ \sim 12.0^\circ$ のオフ角を有しており、前記結晶性酸化物が、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を含むことを特徴とする。

【0014】

前記結晶基板は、コランダム構造を有しており、さらに、 $0.2^\circ \sim 12.0^\circ$ のオフ角を有していれば特に限定されない。コランダム構造を有する結晶基板は、前記結晶膜を支持することができ、さらにコランダム構造を基板の全部または一部に有していれば特に限定されない。なお、コランダム構造の有無はX線回折装置により同定することができる。前記結晶基板としては、例えばコランダム構造を有する結晶物を主成分として含む基板などが挙げられる。コランダム構造を有する結晶物を主成分として含む基板は、基板中の組成比で、コランダム構造を有する結晶物を50%以上含むものであれば、特に限定されないが、本発明においては、70%以上含むものであるのが好ましく、90%以上であるのがより好ましい。コランダム構造を有する結晶物を主成分とする基板としては、例えば、サファイア基板(例:c面サファイア基板)や、型酸化ガリウム基板などが挙げられる。前記結晶基板の厚さは、本発明においては特に限定されないが、好ましくは、 $50 \sim 2000 \mu\text{m}$ であり、より好ましくは $200 \sim 800 \mu\text{m}$ である。

【0015】

本発明においては、前記結晶基板が、サファイア基板(例:c面サファイア基板、m面サファイア基板、a面サファイア基板、r面サファイア基板等)または型酸化ガリウム基板であるのが好ましい。このような好ましい下地基板を用いることで、前記結晶性半導体膜の不純物のカーボン含有率、キャリア濃度および半値幅が、他の基板を用いた場合に比べてさらに低減することができる。

【0016】

また、前記結晶基板は、約 $0.2^\circ \sim 12.0^\circ$ のオフ角を有しているが、本発明においては、前記オフ角が約 $1^\circ \sim 8^\circ$ であるのが好ましく、約 $2^\circ \sim 5^\circ$ であるのがより好ましい。好ましいオフ角を有することにより、結晶基板に積層される結晶膜の半導体特性、特に移動度がさらにより優れたものになる。なお、結晶基板における「オフ角」とは、基板表面と結晶成長面とのなす角度をいう。

【0017】

本発明においては、オフ角を有する結晶基板を常法に従い製造することができる。例えば、研磨などの公知の手段を用いて結晶基板にオフ角を付与することなどが挙げられる。また、本発明においては、オフ角を結晶基板に付与した後、更に、公知の処理を施してもよい。このような処理としては、例えば、研磨後に、微小孔または微小突起を配列して、ついで熱処理することにより、マルチステップ構造を設けることなどが挙げられる。

【0018】

本発明では、コランダム構造を有する結晶基板上に、直接または別の層を介して、コランダム構造を有する結晶性酸化物を主成分として含む結晶膜が積層されている。前記結晶膜は、コランダム構造を有する結晶性酸化物を主成分として含んでいれば特に限定されな

10

20

30

40

50

いが、エピタキシャル成長によって形成されたエピタキシャル膜であるのが好ましい。本発明では、前記結晶性酸化物は、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を主成分として含むが、少なくともインジウムまたは/およびガリウムを主成分として含んでいるのがより好ましく、少なくともガリウムを主成分として含んでいるのが最も好ましい。なお、本発明において、「主成分」とは、前記のコランダム構造を有する結晶性酸化物が、原子比で、前記結晶膜の全成分に対し、好ましくは50%以上、より好ましくは70%以上、更に好ましくは90%以上含まれることを意味し、100%であってもよいことを意味する。また、前記結晶膜は、前記結晶基板上でエピタキシャル成長により形成されるため、約 $0.2^\circ \sim 12.0^\circ$ のオフ角を有しているが、本発明においては、前記オフ角が約 $1^\circ \sim 8^\circ$ であるのが好ましく、約 $2^\circ \sim 5^\circ$ であるのがより好ましい。好ましいオフ角を有することにより、結晶膜の半導体特性、特に移動度がさらにより優れたものになる。なお、結晶膜における「オフ角」とは、結晶膜表面と結晶成長面とのなす角度をいう。

10

【0019】

また、本発明においては、前記結晶性酸化物が半導体であるのが好ましく、前記結晶膜がさらにドーパントを含んでいるのも好ましい。前記結晶性酸化物が半導体である場合には、半導体特性、特に移動度が優れたものになる。なお、前記結晶性酸化物は半導体でなくてもよいが、本発明においては、前記結晶性酸化物が半導体でない場合でも、前記結晶膜がさらにドーパントを含んでいてもよく、ドーピングによって吸収波長を変えたり、光学結晶としたりすることができる。

20

【0020】

前記半導体としては、例えば、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を主成分として含む結晶性酸化物半導体などが挙げられ、本発明においては、好ましくは少なくともインジウムまたは/およびガリウムを主成分として含んでいるコランダム構造を有する結晶性酸化物半導体であり、より好ましくは少なくともガリウムを主成分として含んでいるコランダム構造を有する結晶性酸化物半導体である。なお、本発明においては、前記結晶膜に含まれる金属元素中のガリウム、インジウムおよびアルミニウムの合計の原子比が0.5以上であることが好ましく、0.8以上であることがより好ましい。また、前記結晶性酸化物半導体がガリウムを含む場合の好ましい組成は、前記結晶膜に含まれる金属元素中のガリウムの原子比が0.5以上であることが好ましく、0.8以上であるのがより好ましい。

30

【0021】

前記ドーパントとしては、例えば、スズ、ゲルマニウム、ケイ素、チタン、ジルコニウム、バナジウムまたはニオブ等のn型ドーパント、またはp型ドーパントなどが挙げられる。ドーパントの濃度は、通常、約 $1 \times 10^{16} / \text{cm}^3 \sim 1 \times 10^{22} / \text{cm}^3$ であってもよいし、また、ドーパントの濃度を例えば約 $1 \times 10^{17} / \text{cm}^3$ 以下の低濃度にして、例えばn型ドーパントの場合には、n-型半導体等とすることができる。また、さらに、本発明によれば、ドーパントを約 $1 \times 10^{20} / \text{cm}^3$ 以上の高濃度で含有させて、例えばn型ドーパントの場合にはn+型半導体等とすることもできる。本発明においては、n型ドーパントが、スズ、ゲルマニウム、ケイ素、チタン、ジルコニウム、バナジウムまたはニオブであるのが好ましく、スズ、ゲルマニウムまたはケイ素であるのがより好ましい。n-型半導体層を形成する場合、前記結晶膜中のn型ドーパントの濃度を、約 $1 \times 10^{13} \sim 5 \times 10^{17} / \text{cm}^3$ にすることが好ましく、約 $1 \times 10^{15} \sim 1 \times 10^{17} / \text{cm}^3$ にすることがより好ましい。また、n+型半導体層を形成する場合には、前記結晶膜中のn型ドーパントの濃度を、約 $1 \times 10^{17} / \text{cm}^3$ 以上の濃度にするのが好ましく、約 $3 \times 10^{17} / \text{cm}^3 \sim 3 \times 10^{19} / \text{cm}^3$ にすることがより好ましい。以上のようにして、前記結晶膜に、ドーパントを含ませることで、電気特性に優れた結晶膜とすることができる。

40

【0022】

前記結晶膜は、結晶基板上に直接形成してもよく、別の層を介して形成してもよい。別

50

の層としては、別の組成のコランダム構造結晶薄膜、コランダム構造以外の結晶薄膜、又はアモルファス薄膜などが挙げられる。構造としては、単層構造であってもよく、複数層構造であってもよい。また、同一の層内に2相以上の結晶相が混在していてもよい。複数層構造の場合、結晶膜は、例えば、絶縁性薄膜と導電性薄膜が積層されて構成されるが、本発明においては、これに限定されるものではない。なお、絶縁性薄膜と導電性薄膜とが積層されて複数層構造が構成される場合、絶縁性薄膜と導電性薄膜の組成は、同じであっても互いに異なっていてもよい。絶縁性薄膜と導電性薄膜の厚さの比は、特に限定されないが、例えば、(導電性薄膜の厚さ)/(絶縁性薄膜の厚さ)の比が0.001~100であるのが好ましく、0.1~5がさらに好ましい。このさらに好ましい比は、具体的には例えば、0.1、0.2、0.3、0.4、0.5、0.6、0.7、0.8、0.9、1、1.1、1.2、1.3、1.4、1.5、1.6、1.7、1.8、1.9、2、3、4、5であり、ここで例示した数値の何れか2つの間の範囲内であってもよい。

10

【0023】

本発明においては、ミスト・エピタキシー法により、前記結晶基板上に、そのまま又は他の層を介して、前記結晶膜を積層することができる。

【0024】

前記ミスト・エピタキシー法は、原料溶液を霧化してミストを発生させる工程(1)、ついで、キャリアガスを前記ミストに供給し、前記キャリアガスによって前記ミストを結晶基板へ搬送する工程(2)、前記ミストを熱反応させて、前記基板表面の一部または全部に、結晶性酸化物からなる結晶膜を積層する工程(3)を含む成膜方法であれば、特に限定されない。前記ミスト・エピタキシー法としては、より具体的には例えばミストCVD法などが挙げられる。

20

【0025】

前記工程(1)では、原料溶液を霧化してミストを発生させる。工程(1)には、原料溶液を霧化してミストを発生させるミスト発生器を用いることができる。前記ミスト発生器は、原料溶液を霧化してミストを発生させることができれば特に限定されず、公知のものであってもよいが、本発明においては、超音波により、原料を霧化してミストを発生させるのが好ましい。なお、原料溶液については、後述する。

【0026】

前記工程(2)は、キャリアガスを前記ミストに供給し、前記キャリアガスによって前記ミストを結晶基板へ搬送する。前記キャリアガスは、原料溶液を霧化して発生したミストを結晶基板上に搬送できるガス状のものであれば特に限定されない。前記キャリアガスとしては、特に限定されないが、例えば、酸素ガス、窒素ガスやアルゴンガス等の不活性ガス、フォーミングガスや水素ガス等の還元ガスなどが挙げられる。

30

【0027】

前記工程(3)では、前記ミストを熱反応させて、前記基板表面の一部または全部に、結晶膜を積層する。工程(3)には、ミストをキャリアガスによって前記結晶基板へ搬送して、供給管内にて成膜できる管状炉を好適に用いることができる。反応温度は、前記原料溶液が熱反応する温度であれば特に限定されないが、本発明においては、熱反応を、400~700の温度で行うのが好ましく、500~700の温度で行うのがより好ましい。

40

【0028】

本発明においては、工程(3)において、供給管内で成膜する場合、前記サセプタとして、例えば図19や図20に示されるサセプタを用いるのが好ましい。

【0029】

図19は、サセプタの一態様を示している。図19に示されるサセプタ51は、ミスト加速部52、基板保持部53および支持部54を備えている。支持部54は棒状であり、途中で角度を変えて、支持部54の供給管55との接触角を約90°にするように構成されている。このような構成とすることにより、サセプタ51の安定性が向上するが、本発明においては、支持部54の形状については、特に限定されず、適宜、種々の形状を用い

50

ることができる。

【0030】

図19(a)は、ミストの上流から下流方向に向けて、結晶基板に至るまでの供給管内の断面を示しており、供給管の基板側表面の外周形状が、略半円状であり、前記供給管の内周に沿って略同一となるような形状であることが分かる。図19(b)は、ミストの上流を左に、下流を右にしたときの、供給管、結晶基板およびサセプタの断面を示している。ミストはその性質上、供給管では沈降しやすいが、サセプタ101では、ミスト加速部102が傾斜して設けられており、沈降したミストを加速上昇させて結晶基板103に搬送できるように構成されている。

【0031】

図20は、供給管55内において、図19に示されるサセプタおよび結晶基板の領域を基板・サセプタ領域61として、未反応のミストを排出する領域を、排出領域62として示しており、サセプタと結晶基板との総面積と、排出領域の面積との関係が分かるようになっている。本発明では、図20に示されるように、前記サセプタが占めるサセプタ領域と、前記基板領域と、未反応のミストを排出する排出領域とに分けられる前記供給管内の断面において、前記サセプタ領域と前記結晶基板との総面積が、前記排出領域の面積よりも大きいことが好ましい。このような好ましいサセプタを用いることにより、結晶基板上でミストを加速させることができ、より均質でより厚い結晶膜を得ることができる。

【0032】

なお、本発明では、前記結晶膜形成の際に、ドーパントを用いて、ドーピング処理を行うことができる。また、本発明においては、ドーピング処理を、前記原料溶液に異常粒抑制剤を含めて行うのが好ましい。前記原料溶液に異常粒抑制剤を含めてドーピング処理を行うことで、表面平滑性に優れた結晶膜を得ることができる。ドーピング量は、本発明の目的を阻害しない限り、特に限定されないが、原料中、モル比で、0.01~10%であるのが好ましく、0.1~5%であるのがより好ましい。

【0033】

前記異常粒抑制剤は、成膜過程で副生する粒子の発生を抑制する効果を有するものをいい、結晶膜の表面粗さ(Ra)を例えば0.1μm以下とすることができれば特に限定されないが、本発明においては、Br、I、FおよびClから選択される少なくとも1種からなる異常粒抑制剤であるのが好ましい。安定的に膜形成をするために異常粒抑制剤として、BrやIを膜中に導入すると異常粒成長による表面粗さの悪化を抑制することができる。異常粒抑制剤の添加量は、異常粒を抑制できれば特に限定されないが、原料溶液中、体積比で50%以下であることが好ましく、30%以下であることがより好ましく、1~30%の範囲内であることが最も好ましい。このような好ましい範囲で異常粒抑制剤を使用することにより、異常粒抑制剤として機能させることができるので、結晶膜の異常粒の成長を抑制して表面を平滑にすることができる。

【0034】

結晶膜の形成方法は、本発明の目的を阻害しない限り、特に限定されないが、例えば、ガリウム化合物及び所望によりインジウム化合物またはアルミニウム化合物等を結晶膜の組成に合わせて組み合わせた原料を反応させることによって形成可能である。つまり、前記原料溶液は、インジウム、アルミニウムおよびガリウムから選ばれる1種または2種以上の金属を含んでいる。これによって、結晶基板上に、基板側から結晶膜を結晶成長させることができる。ガリウム化合物としては、ガリウム金属を出発材料として成膜直前にガリウム化合物に変化させたものであってもよい。ガリウム化合物としては、例えば、ガリウムの有機金属錯体(例：アセチルアセトナート錯体等)やハロゲン化物(例：フッ化、塩化、臭化又はヨウ化物等)などが挙げられるが、本発明においては、ハロゲン化物(例：フッ化、塩化、臭化又はヨウ化物等)を用いることが好ましい。原料化合物にハロゲン化物を用いてミストCVDで成膜することで、前記結晶膜に炭素を実質的に含まないようにすることができる。

【0035】

10

20

30

40

50

より具体的には、結晶膜は、原料化合物が溶解した原料溶液から生成された原料微粒子を成膜室に供給して、前記サセプタを用いて、前記成膜室内で前記原料化合物を熱反応させることによって形成することができる。原料溶液の溶媒は、特に限定されないが、水、過酸化水素水または有機溶媒であることが好ましい。本発明においては、通常、ドーパント原料の存在下で、上記原料化合物を反応させる。なお、ドーパント原料は、好ましくは、原料溶液に含められて、原料化合物と共に又は別々に微粒子化される。前記結晶膜に含まれる炭素が、ドーパントよりも少なくなり、好ましくは、前記結晶膜に炭素を実質的に含まないようにことができる。なお、本発明の結晶膜が、ハロゲン（好ましくはBr）を含むのも良好な半導体特性を発揮するため好ましい。ドーパント原料としては、例えば、スズ、ゲルマニウム、ケイ素、チタン、ジルコニウム、バナジウムまたはニオブの金属単体又は化合物（例：ハロゲン化物、酸化物等）などが挙げられる。

10

【0036】

以上のようにして成膜することにより、工業的有利に、結晶性に優れた結晶膜を得ることができる。また、上記の好ましい方法で結晶基板上に結晶膜を成膜することにより、原子間力顕微鏡を用いて測定される結晶膜の膜表面の中心線平均粗さ（Ra）が10nm以下であり、最大高低差（P-V値）が100nm以下とすることができる。なお、本発明においては、成膜時間を適宜調整することにより、結晶性を損なわずに、膜厚を1μm以上とすることができ、好ましくは3μm以上とすることができる。

【0037】

本発明においては、成膜後、アニール処理を行ってもよい。アニール処理の温度は、特に限定されないが、700以下が好ましく、300～700がより好ましく、300～550が最も好ましい。このような好ましい温度でアニール処理を行うことにより、より好適に前記結晶膜のキャリア濃度を調節することができる。アニール処理の処理時間は、本発明の目的を阻害しない限り、特に限定されないが、10秒～10時間であるのが好ましく、10秒～1時間であるのがより好ましい。

20

【0038】

前記積層構造体は、前記結晶性酸化物が半導体である場合には、前記積層構造体をそのまま又は所望により更に加工等の処理を施して、半導体装置に用いることができる。また、半導体装置に用いる場合には、そのまま半導体装置に用いてもよいし、さらに他の層（例えば絶縁体層、半絶縁体層、導体層、半導体層、緩衝層またはその他中間層等）などを形成してもよい。

30

【0039】

本発明の積層構造体は、様々な半導体装置に有用であり、とりわけ、パワーデバイスに有用である。また、半導体装置は、電極が半導体層の片面側に形成された横型の素子（横型デバイス）と、半導体層の表裏両面側にそれぞれ電極を有する縦型の素子（縦型デバイス）に分類することができ、本発明においては、前記積層構造体を横型デバイスにも縦型デバイスにも好適に用いることができる。前記半導体装置としては、例えば、ショットキーバリアダイオード（SBD）、金属半導体電界効果トランジスタ（MESFET）、高電子移動度トランジスタ（HEMT）、金属酸化膜半導体電界効果トランジスタ（MOSFET）、静電誘導トランジスタ（SIT）、接合電界効果トランジスタ（JFET）、絶縁ゲート型バイポーラトランジスタ（IGBT）または発光ダイオードなどが挙げられる。本発明においては、前記半導体装置が、SBD、MOSFET、SIT、JFETまたはIGBTであるのが好ましく、SBD、MOSFETまたはSITであるのがより好ましい。また、本発明においては、前記半導体装置が、p型半導体層を含まないものであってもよい。

40

【0040】

以下、前記半導体構造の結晶性半導体膜をn型半導体層（n+型半導体やn-型半導体等）に適用した場合の好適な例を、図面を用いて説明するが、本発明は、これらの例に限定されるものではない。なお、以下に例示する半導体装置において、本発明の目的を阻害しない限り、さらに他の層（例えば絶縁体層、半絶縁体層、導体層、半導体層、緩衝層ま

50

たはその他中間層等)などが含まれていてもよいし、また、緩衝層(バッファ層)なども適宜省いてもよい。

【0041】

(SBD)

図1は、本発明に係るショットキーバリアダイオード(SBD)の一例を示している。図1のSBDは、n-型半導体層101a、n+型半導体層101b、ショットキー電極105aおよびオーミック電極105bを備えている。

【0042】

ショットキー電極およびオーミック電極の材料は、公知の電極材料であってもよく、前記電極材料としては、例えば、Al、Mo、Co、Zr、Sn、Nb、Fe、Cr、Ta、Ti、Au、Pt、V、Mn、Ni、Cu、Hf、W、Ir、Zn、In、Pd、NdもしくはAg等の金属またはこれらの合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫(ITO)、酸化亜鉛インジウム(IZO)等の金属酸化物導電膜、ポリアニリン、ポリチオフェン又はポリピロ-ルなどの有機導電性化合物、またはこれらの混合物などが挙げられる。

10

【0043】

ショットキー電極およびオーミック電極の形成は、例えば、真空蒸着法またはスパッタリング法などの公知の手段により行うことができる。より具体的に例えば、ショットキー電極を形成する場合、Moからなる層とAlからなる層を積層させ、Moからなる層およびAlからなる層に対して、フォトリソグラフィの手法を利用したパターンニングを施すことにより行うことができる。

20

【0044】

図1のSBDに逆バイアスが印加された場合には、空乏層(図示せず)がn-型半導体層101aの中に広がるため、高耐圧のSBDとなる。また、順バイアスが印加された場合には、オーミック電極105bからショットキー電極105aへ電子が流れる。このようにして前記半導体構造を用いたSBDは、高耐圧・大電流用に優れており、スイッチング速度も速く、耐圧性・信頼性にも優れている。

【0045】

図2は、本発明に係るショットキーバリアダイオード(SBD)の一例を示している。図2のSBDは、図1のSBDの構成に加え、さらに絶縁体層104を備えている。より具体的には、n-型半導体層101a、n+型半導体層101b、ショットキー電極105a、オーミック電極105bおよび絶縁体層104を備えている。

30

【0046】

絶縁体層104の材料としては、例えば、GaO、AlGaO、InAlGaO、AlInZnGaO₄、AlN、Hf₂O₃、SiN、SiON、Al₂O₃、MgO、GdO、SiO₂またはSi₃N₄などが挙げられるが、本発明においては、コランダム構造を有するものであるのが好ましい。コランダム構造を有する絶縁体を絶縁体層に用いることで、界面における半導体特性の機能を良好に発現させることができる。絶縁体層104は、n-型半導体層101とショットキー電極105aとの間に設けられている。絶縁体層の形成は、例えば、スパッタリング法、真空蒸着法またはCVD法などの公知の手段により行うことができる。

40

【0047】

ショットキー電極やオーミック電極の形成や材料等については、上記図1のSBDの場合と同様であり、例えばスパッタリング法、真空蒸着法、圧着法、CVD法等の公知の手段を用いて、例えば、Al、Mo、Co、Zr、Sn、Nb、Fe、Cr、Ta、Ti、Au、Pt、V、Mn、Ni、Cu、Hf、W、Ir、Zn、In、Pd、NdもしくはAg等の金属またはこれらの合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫(ITO)、酸化亜鉛インジウム(IZO)等の金属酸化物導電膜、ポリアニリン、ポリチオフェン又はポリピロ-ルなどの有機導電性化合物、またはこれらの混合物などからなる電極を形成することができる。

50

【0048】

図2のSBDは、図1のSBDに比べ、さらに絶縁特性に優れており、より高い電流制御性を有する。

【0049】

図3のSBDは、本発明に係るショットキーバリアダイオード(SBD)の一例を示している。図3のSBDは、図1や図2のSBDの構成とは、トレンチ構造を有しており、半絶縁体層103を備えている点で大きく異なっている。図3のSBDは、n-型半導体層101a、n+型半導体層101b、ショットキー電極105a、オーミック電極105bおよび半絶縁体層103を備えており、耐圧性を維持したまま、リーク電流を大幅に低減することができ、大幅な低オン抵抗化も可能となる。

10

【0050】

半絶縁体層103は、半絶縁体で構成されていればそれでよく、前記半絶縁体としては、例えば、マグネシウム(Mg)、ルテニウム(Ru)、鉄(Fe)、ベリリウム(Be)、セシウム(Cs)、ストロンチウム、バリウム等の半絶縁体ドーパントを含むものやドーピング処理がなされていないもの等が挙げられる。

【0051】

(MESFET)

図4は、本発明に係る金属半導体電界効果トランジスタ(MESFET)の一例を示している。図4のMESFETは、n-型半導体層111a、n+型半導体層111b、緩衝層(バッファ層)118、半絶縁体層114、ゲート電極115a、ソース電極115bおよびドレイン電極115cを備えている。

20

【0052】

ゲート電極、ドレイン電極およびソース電極の材料は、公知の電極材料であってもよく、前記電極材料としては、例えば、Al、Mo、Co、Zr、Sn、Nb、Fe、Cr、Ta、Ti、Au、Pt、V、Mn、Ni、Cu、Hf、W、Ir、Zn、In、Pd、NdもしくはAg等の金属またはこれらの合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫(ITO)、酸化亜鉛インジウム(IZO)等の金属酸化物導電膜、ポリアニリン、ポリチオフェン又はポリピロ-ルなどの有機導電性化合物、またはこれらの混合物などが挙げられる。ゲート電極、ドレイン電極およびソース電極の形成は、例えば、真空蒸着法またはスパッタリング法などの公知の手段により行うことができる。

30

【0053】

半絶縁体層114は、半絶縁体で構成されていればそれでよく、前記半絶縁体としては、例えば、マグネシウム(Mg)、ルテニウム(Ru)、鉄(Fe)、ベリリウム(Be)、セシウム(Cs)、ストロンチウム、バリウム等の半絶縁体ドーパントを含むものやドーピング処理がなされていないもの等が挙げられる。

【0054】

図4のMESFETでは、ゲート電極下に良好な空乏層が形成されるので、ドレイン電極からソース電極に流れる電流を効率よく制御することができる。

【0055】

(HEMT)

図5は、本発明に係る光電子移動度トランジスタ(HEMT)の一例を示している。図5のHEMTは、バンドギャップの広いn型半導体層121a、バンドギャップの狭いn型半導体層121b、n+型半導体層121c、半絶縁体層124、緩衝層128、ゲート電極125a、ソース電極125bおよびドレイン電極125cを備えている。

40

【0056】

ゲート電極、ドレイン電極およびソース電極の材料は、それぞれ公知の電極材料であってもよく、前記電極材料としては、例えば、Al、Mo、Co、Zr、Sn、Nb、Fe、Cr、Ta、Ti、Au、Pt、V、Mn、Ni、Cu、Hf、W、Ir、Zn、In、Pd、NdもしくはAg等の金属またはこれらの合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫(ITO)、酸化亜鉛インジウム(IZO)等の金属酸化物導電

50

膜、ポリアニリン、ポリチオフェン又はポリピロ-ルなどの有機導電性化合物、またはこれらの混合物などが挙げられる。ゲート電極、ドレイン電極およびソース電極の形成は、例えば、真空蒸着法またはスパッタリング法などの公知の手段により行うことができる。

【0057】

なお、ゲート電極下のn型半導体層は、少なくともバンドギャップの広い層121aと狭い層121bとで構成されており、半絶縁体層124は、半絶縁体で構成されていればそれでよく、前記半絶縁体としては、例えばルテニウム(Ru)や鉄(Fe)等の半絶縁体ドーパントを含むものやドーピング処理がなされていないもの等が挙げられる。

図5のHEMTでは、ゲート電極下に良好な空乏層が形成されるので、ドレイン電極からソース電極に流れる電流を効率よく制御することができる。また、本発明においては、

10

【0058】

(MOSFET)

本発明の半導体装置がMOSFETである場合の一例を図6に示す。図6のMOSFETは、トレンチ型のMOSFETであり、n-型半導体層131a、n+型半導体層131b及び131c、ゲート絶縁膜134、ゲート電極135a、ソース電極135bおよびドレイン電極135cを備えている。

【0059】

ドレイン電極135c上には、例えば厚さ100nm~100μmのn+型半導体層131bが形成されており、前記n+型半導体層131b上には、例えば厚さ100nm~100μmのn-型半導体層131aが形成されている。そして、さらに、前記n-型半導体層131a上には、n+型半導体層131cが形成されており、前記n+型半導体層131c上には、ソース電極135bが形成されている。

20

【0060】

また、前記n-型半導体層131a及び前記n+型半導体層131c内には、前記n+半導体層131cを貫通し、前記n-型半導体層131aの途中まで達する深さの複数のトレンチ溝が形成されている。前記トレンチ溝内には、例えば、10nm~1μmの厚みのゲート絶縁膜134を介してゲート電極135aが埋め込み形成されている。

【0061】

図6のMOSFETのオン状態では、前記ソース電極135bと前記ドレイン電極135cとの間に電圧を印可し、前記ゲート電極135aに前記ソース電極135bに対して正の電圧を与えると、前記n-型半導体層131aの側面にチャネル層が形成され、電子が前記n-型半導体層131aに注入され、ターンオンする。オフ状態は、前記ゲート電極の電圧を0Vにすることにより、チャネル層ができなくなり、n-型半導体層131aが空乏層で満たされた状態になり、ターンオフとなる。

30

【0062】

図7は、図6のMOSFETの製造工程の一部を示している。例えば図7(a)に示すような半導体構造を用いて、n-型半導体層131aおよびn+型半導体層131cの所定領域にエッチングマスクを設け、前記エッチングマスクをマスクにして、さらに、反応性イオンエッチング法等により異方性エッチングを行って、図7(b)に示すように、前記n+型半導体層131c表面から前記n-型半導体層131aの途中にまで達する深さのトレンチ溝を形成する。次いで、図7(c)に示すように、熱酸化法、真空蒸着法、スパッタリング法、CVD法等の公知の手段を用いて、前記トレンチ溝の側面及び底面に、例えば50nm~1μm厚のゲート絶縁膜134を形成した後、CVD法、真空蒸着法、スパッタリング法等を用いて、前記トレンチ溝に、例えばポリシリコン等のゲート電極材料をn-型半導体層131aの厚み以下に形成する。

40

【0063】

そして、真空蒸着法、スパッタリング法、CVD法等の公知の手段を用いて、n+型半導体層131c上にソース電極135bを、n+型半導体層131b上にドレイン電極135cを、それぞれ形成することで、パワーMOSFETを製造することができる。なお

50

、ソース電極およびドレイン電極の電極材料は、それぞれ公知の電極材料であってもよく、前記電極材料としては、例えば、Al、Mo、Co、Zr、Sn、Nb、Fe、Cr、Ta、Ti、Au、Pt、V、Mn、Ni、Cu、Hf、W、Ir、Zn、In、Pd、NdもしくはAg等の金属またはこれらの合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫（ITO）、酸化亜鉛インジウム（IZO）等の金属酸化物導電膜、ポリアニリン、ポリチオフェン又はポリピロ-ルなどの有機導電性化合物、またはこれらの混合物などが挙げられる。

【0064】

このようにして得られたMOSFETは、従来のトレンチ型MOSFETに比べて、さらに耐圧性に優れたものとなる。なお、図6では、トレンチ型の縦型MOSFETの例を示したが、本発明においては、これに限定されず、種々のMOSFETの形態に適用可能である。例えば、図6のトレンチ溝の深さをn-型半導体層131aの底面まで達する深さまで掘り下げて、シリーズ抵抗を低減させるようにしてもよい。なお、横型のMOSFETの場合の一例を図8に示す。図8のMOSFETは、n-型半導体層131a、第1のn+型半導体層131b、第2のn+型半導体層131c、ゲート絶縁膜134、ゲート電極135a、ソース電極135b、ドレイン電極135c、緩衝層138および半絶縁体層139を備えている。図8に示すように、n+型半導体層をn-型半導体層に埋め込むことで、他の横型のMOSFETに比べ、より良好に電流を流すことができる。

【0065】

(SIT)

図9は、本発明の半導体装置がSITである場合の一例を示す。図9のSITは、n-型半導体層141a、n+型半導体層141b及び141c、ゲート電極145a、ソース電極145bおよびドレイン電極145cを備えている。

【0066】

ドレイン電極145c上には、例えば厚さ100nm~100μmのn+型半導体層141bが形成されており、前記n+型半導体層141b上には、例えば厚さ100nm~100μmのn-型半導体層141aが形成されている。そして、さらに、前記n-型半導体層141a上には、n+型半導体層141cが形成されており、前記n+型半導体層141c上には、ソース電極145bが形成されている。

【0067】

また、前記n-型半導体層141a内には、前記n+半導体層141cを貫通し、前記n-半導体層141aの途中の深さまで達する深さの複数のトレンチ溝が形成されている。前記トレンチ溝内のn-型半導体層上には、ゲート電極145aが形成されている。

図9のSITのオン状態では、前記ソース電極145bと前記ドレイン電極145cとの間に電圧を印可し、前記ゲート電極145aに前記ソース電極145bに対して正の電圧を与えると、前記n-型半導体層141a内にチャネル層が形成され、電子が前記n-型半導体層141aに注入され、ターンオンする。オフ状態は、前記ゲート電極の電圧を0Vにすることにより、チャネル層ができなくなり、n-型半導体層141aが空乏層で満たされた状態になり、ターンオフとなる。

【0068】

図9に示されるSITの製造には、公知の手段を用いることができる。例えば、図7(a)に示される半導体構造を用いて、上記の図7のMOSFETの製造工程と同様にして、n-型半導体層141aおよびn+型半導体層141cの所定領域にエッチングマスクを設け、前記エッチングマスクをマスクにして、例えば、反応性イオンエッチング法等により異方性エッチングを行って、前記n+型半導体層141c表面から前記n-型半導体層の途中まで達する深さのトレンチ溝を形成する。次いで、CVD法、真空蒸着法、スパッタリング法等で、前記トレンチ溝に、例えばポリシリコン等のゲート電極材料をn-型半導体層141aの厚み以下に形成する。そして、真空蒸着法、スパッタリング法、CVD法等の公知の手段を用いて、n+型半導体層141c上にソース電極145bを、n+型半導体層141b上にドレイン電極145cを、それぞれ形成することで、図9に示さ

10

20

30

40

50

れるSITを製造することができる。

【0069】

なお、ソース電極およびドレイン電極の電極材料は、それぞれ公知の電極材料であってもよく、前記電極材料としては、例えば、Al、Mo、Co、Zr、Sn、Nb、Fe、Cr、Ta、Ti、Au、Pt、V、Mn、Ni、Cu、Hf、W、Ir、Zn、In、Pd、NdもしくはAg等の金属またはこれらの合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫（ITO）、酸化亜鉛インジウム（IZO）等の金属酸化物導電膜、ポリアニリン、ポリチオフェン又はポリピロ-ルなどの有機導電性化合物、またはこれらの混合物などが挙げられる。

【0070】

上記例では、p型半導体を使用していない例を示したが、本発明においては、これに限定されず、p型半導体を用いてもよい。p型半導体を用いた例を図10～16に示す。これらの半導体装置は、上記例と同様にして製造することができる。なお、p型半導体は、n型半導体と同じ材料であって、p型ドーパントを含むものであってもよいし、異なるp型半導体であってもよい。

【0071】

図10は、n-型半導体層101a、n+型半導体層101b、p型半導体層102、絶縁体層104、ショットキー電極105aおよびオーミック電極105bを備えているショットキーバリアダイオード（SBD）の好適な一例を示す。

【0072】

図11は、n-型半導体層101a、n+型半導体層101b、p型半導体層102、ショットキー電極105aおよびオーミック電極105bを備えているトレンチ型のショットキーバリアダイオード（SBD）の好適な一例を示す。トレンチ型のSBDによれば、耐圧性を維持したまま、リーク電流を大幅に低減することができ、大幅な低オン抵抗化も可能となる。

【0073】

図12は、バンドギャップの広いn型半導体層121a、バンドギャップの狭いn型半導体層121b、n+型半導体層121c、p型半導体層123、ゲート電極125a、ソース電極125b、ドレイン電極125cおよび基板129を備えている高電子移動度トランジスタ（HEMT）の好適な一例を示す。

【0074】

図13は、n-型半導体層131a、第1のn+型半導体層131b、第2のn+型半導体層131c、p型半導体層132、p+型半導体層132a、ゲート絶縁膜134、ゲート電極135a、ソース電極135bおよびドレイン電極135cを備えている金属酸化膜半導体電界効果トランジスタ（MOSFET）の好適な一例を示す。なお、p+型半導体層132aは、p型半導体層であってもよく、p型半導体層132と同じであってもよい。

【0075】

図14は、n-型半導体層141a、第1のn+型半導体層141b、第2のn+型半導体層141c、p型半導体層142、ゲート電極145a、ソース電極145bおよびドレイン電極145cを備えている接合電界効果トランジスタ（JFET）の好適な一例を示す。

【0076】

図15は、n型半導体層151、n-型半導体層151a、n+型半導体層151b、p型半導体層152、ゲート絶縁膜154、ゲート電極155a、エミッタ電極155bおよびコレクタ電極155cを備えている絶縁ゲート型バイポーラトランジスタ（IGBT）の好適な一例を示す。

【0077】

（LED）

本発明の半導体装置が発光ダイオード（LED）である場合の一例を図16に示す。図

10

20

30

40

50

16の半導体発光素子は、第2の電極165b上にn型半導体層161を備えており、n型半導体層161上には、発光層163が積層されている。そして、発光層163上には、p型半導体層162が積層されている。p型半導体層162上には、発光層163が発生する光を透過する透光性電極167を備えており、透光性電極167上には、第1の電極165aが積層されている。なお、図16の半導体発光素子は、電極部分を除いて保護層で覆われていてもよい。

【0078】

透光性電極の材料としては、インジウム(In)またはチタン(Ti)を含む酸化物の導電性材料などが挙げられる。より具体的には、例えば、 In_2O_3 、 ZnO 、 SnO_2 、 Ga_2O_3 、 TiO_2 、 CeO_2 またはこれらの2以上の混晶またはこれらにドーピングされたものなどが挙げられる。これらの材料を、スパッタリング等の公知の手段で設けることによって、透光性電極を形成できる。また、透光性電極を形成した後に、透光性電極の透明化を目的とした熱アニールを施してもよい。

10

【0079】

図16の半導体発光素子によれば、第1の電極165aを正極、第2の電極165bを負極とし、両者を介してp型半導体層162、発光層163およびn型半導体層161に電流を流すことで、発光層163が発光するようになっている。

【0080】

第1の電極165a及び第2の電極165bの材料としては、例えば、Al、Mo、Co、Zr、Sn、Nb、Fe、Cr、Ta、Ti、Au、Pt、V、Mn、Ni、Cu、Hf、W、Ir、Zn、In、Pd、NdもしくはAg等の金属またはこれらの合金、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫(ITO)、酸化亜鉛インジウム(IZO)等の金属酸化物導電膜、ポリアニリン、ポリチオフェン又はポリピロ-ルなどの有機導電性化合物、またはこれらの混合物などが挙げられる。電極の形成法は特に限定されることはなく、印刷方式、スプレー法、コ-ティング方式等の湿式方式、真空蒸着法、スパッタリング法、イオンプレ-ティング法等の物理的方式、CVD、プラズマCVD法等の化学的方式などの中から前記材料との適性を考慮して適宜選択した方法に従って前記基板上に形成することができる。

20

【0081】

なお、発光素子の別の態様を図17に示す。図17の発光素子では、基板169上にn型半導体層161が積層されており、p型半導体層162、発光層163およびn型半導体層161の一部を切り欠くことによって露出したn型半導体層161の半導体層露出面上の一部に第2の電極165bが積層されている。

30

【実施例】

【0082】

以下、本発明の実施例を説明する。

【0083】

<実施例1>

1. 成膜装置

図18を用いて、本実施例で用いたミストCVD装置19を説明する。ミストCVD装置19は、基板20を載置するサセプタ21と、キャリアガスを供給するキャリアガス供給手段22と、キャリアガス供給手段22から送り出されるキャリアガスの流量を調節するための流量調節弁23と、原料溶液24aが収容されるミスト発生源24と、水25aが入れられる容器25と、容器25の底面に取り付けられた超音波振動子26と、内径40mmの石英管からなる供給管27と、供給管27の周辺部に設置されたヒーター28を備えている。サセプタ21は、石英からなり、基板20を載置する面が水平面から傾斜している。供給管27とサセプタ21をどちらも石英で作製することにより、基板20上に形成される膜内に装置由来の不純物が混入することを抑制している。

40

なお、サセプタ21として、図19に示されるサセプタ51を用いた。なお、サセプタの傾斜角を45°とし、供給管内の基板・サセプタの総面積を、図19に示される通り、

50

サセプタ領域を徐々に大きくなるようにし、排出領域を徐々に狭くなるようにし、図 20 に示される通り、サセプタ領域を排出領域よりも大きくなるように構成した。

【0084】

2. 原料溶液と結晶基板の調整

臭化ガリウムと酸化ゲルマニウムをガリウムに対するゲルマニウムの原子比が 1 : 0.05 となるように水溶液を調整した。この際、48% 臭化水素酸溶液を体積比で 10% を含有させた。条件 1 では、酸化ゲルマニウムの濃度は、 $5.0 \times 10^{-3} \text{ mol/L}$ とした。この原料溶液 24a をミスト発生源 24 内に収容した。また、結晶基板 20 として、 0.2° のオフ角を有する c 面サファイア基板 (1 辺が 10 mm の正方形で厚さ $600 \mu\text{m}$) を用いた。

10

【0085】

3. 成膜準備

結晶基板 20 をサセプタ 21 上に設置させ、ヒーター 28 を作動させて供給管 27 内の温度を 500°C にまで昇温させた。次に、流量調節弁 23 を開いてキャリアガス源 22 からキャリアガスを供給管 27 内に供給し、供給管 27 の雰囲気キャリアガスで十分に置換した後、キャリアガスの流量を 5 L/min に調節した。キャリアガスとしては、酸素ガスを用いた。

【0086】

4. 膜形成

次に、超音波振動子 26 を 2.4 MHz で振動させ、その振動を、水 25a を通じて原料溶液 24a に伝播させることによって、原料溶液 24a を微粒子化させて、原料微粒子を生成した。

20

この原料微粒子が、キャリアガスによって供給管 27 内に導入され、供給管 27 内で反応して、結晶基板 20 の成膜面での CVD 反応によって結晶基板 20 上に膜を積層し、積層構造体を得た。

【0087】

5. 評価

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、得られた結晶膜の相の同定をした。同定は、XRD 回折装置を用いて、 15° から 95° の角度で 2θ スキャンを行うことにより行った。測定は、CuK α 線を用いて行った。その結果、得られた膜は Ga_2O_3 であった。また、得られた結晶性半導体膜の膜厚は $3.5 \mu\text{m}$ であった。

30

【0088】

得られた膜の電気特性の評価としては van der Pauw 法により、ホール効果測定を行った。測定環境としては、室温で印加磁場の周波数は 50 mHz とした。その結果、移動度は $2 (\text{cm}^2/\text{V}\cdot\text{s})$ であった。

【0089】

< 実施例 2 >

結晶基板として、 0.6° のオフ角を有する c 面サファイア基板を用いたこと以外は、実施例 1 と同様にして、積層構造体を得た。

40

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は Ga_2O_3 であった。また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は $2 (\text{cm}^2/\text{V}\cdot\text{s})$ であった。

【0090】

< 実施例 3 >

結晶基板として、 1° のオフ角を有する c 面サファイア基板を用いたこと、および成膜温度を 600°C としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は Ga_2O_3 であった。

50

また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は $2 \text{ (cm}^2 / \text{V} \cdot \text{s)}$ であった。

【 0 0 9 1 】

< 実施例 4 >

結晶基板として、 2° のオフ角を有する c 面サファイア基板を用いたこと、および成膜温度を 600 としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は $4 \text{ (cm}^2 / \text{V} \cdot \text{s)}$ であった。

10

【 0 0 9 2 】

< 実施例 5 >

結晶基板として、 4° のオフ角を有する c 面サファイア基板を用いたこと、および成膜温度を 600 としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は $12 \text{ (cm}^2 / \text{V} \cdot \text{s)}$ であった。

【 0 0 9 3 】

< 実施例 6 >

結晶基板として、 5° のオフ角を有する c 面サファイア基板を用いたこと、および成膜温度を 600 としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は $4 \text{ (cm}^2 / \text{V} \cdot \text{s)}$ であった。

20

【 0 0 9 4 】

< 実施例 7 >

結晶基板として、 6° のオフ角を有する c 面サファイア基板を用いたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は $4 \text{ (cm}^2 / \text{V} \cdot \text{s)}$ であった。

30

【 0 0 9 5 】

< 比較例 1 >

結晶基板として、オフ角を有さない c 面サファイア基板を用いたこと、および成膜温度を 600 としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、一部白濁が見られた。しかし、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は測定不可であった。

40

【 0 0 9 6 】

< 比較例 2 >

結晶基板として、 16° のオフ角を有する c 面サファイア基板を用いたこと、および成膜温度を 600 としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は白濁していた。しかし、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例 1 と同様にして、ホール効果測定を行ったところ、移動度は測定不可であった。

【 0 0 9 7 】

< 比較例 3 >

50

成膜温度を500としたこと以外は、比較例2と同様にして、積層構造体を得た。

得られた結晶膜は白濁していた。しかし、実施例1と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例1と同様にして、ホール効果測定を行ったところ、移動度は測定不可であった。

【0098】

<比較例4>

結晶基板として、20°のオフ角を有するc面サファイア基板を用いたこと、および成膜温度を600としたこと以外は、実施例1と同様にして、積層構造体を得た。

得られた結晶膜は白濁していた。しかし、実施例1と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例1と同様にして、ホール効果測定を行ったところ、移動度は測定不可であった。

10

【0099】

<比較例5>

成膜温度を500としたこと以外は、比較例4と同様にして、積層構造体を得た。

得られた結晶膜は白濁していた。しかし、実施例1と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例1と同様にして、ホール効果測定を行ったところ、移動度は測定不可であった。

【0100】

<実施例8>

実施例5と同様にして、積層構造体を得た。得られた結晶膜につき、AFMを用いて、その表面を観察した。観察結果をAFM像として図21に示す。なお、中心線平均粗さは $1.125 \times 10^{-1} \text{ nm}$ であり、最大高低差(PV値)は $8.118 \times 10^{-1} \text{ nm}$ であった。また、前記と同様にして、再度、積層構造体を製作し、AFMを用いて、結晶膜表面のRaとPV値を測定した。その結果、中心線平均粗さは $1.042 \times 10^{-1} \text{ nm}$ であり、最大高低差(PV値)は 1.050 nm であった。これらの結果より、本発明の結晶膜は、表面平滑性に優れていることがわかる。

20

【0101】

<実施例9>

臭化ガリウムに代えてガリウムアセチルアセトナート(0.05 mol/L)を用いたこと、および酸化ゲルマニウムに代えて塩化第一スズ二水和物をガリウムに対するスズの原子比が1:0.001となるようにして用いたこと、48%臭化水素酸溶液に代えて36%塩酸を体積比で1.5%用いたこと、キャリアガスとしての酸素に代えて、第1のキャリアガスとしての窒素ガス(1.0 L/分)を、第2のキャリアガスとしての窒素ガス(0.5 L/分)を用いたこと、および成膜温度を500とし、さらに成膜時間を3時間としたこと以外は、実施例5と同様にして、積層構造体を得た。得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。また、実施例1と同様にして、ホール効果測定を行ったところ、移動度は $24 (\text{cm}^2/\text{V} \cdot \text{s})$ であった。

30

【0102】

<実施例10>

結晶基板として、0.4°のオフ角を有するm面サファイア基板を用いたこと以外は、実施例1と同様にして積層構造体を得た。得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例1と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。

40

【0103】

<比較例6>

結晶基板として、オフ角を有さないm面サファイア基板を用いたこと以外は実施例10と同様にして積層構造体を得た。得られた結晶膜は白濁していた。しかし、実施例1と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。

【0104】

50

<実施例 1 1 >

結晶基板として、 0.4° のオフ角を有するa面サファイア基板を用いたこと以外は、実施例 1 と同様にして積層構造体を得た。得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であった。

【0105】

<比較例 7 >

結晶基板として、オフ角を有さないa面サファイア基板を用いたこと以外は実施例 1 0 と同様にして積層構造体を得た。得られた結晶膜は白濁していた。しかし、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であ

10

【0106】

<実施例 1 2 >

結晶基板として、 0.4° のオフ角を有するr面サファイア基板を用いたこと以外は、実施例 1 と同様にして積層構造体を得た。得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であ

【0107】

<比較例 8 >

結晶基板として、オフ角を有さないr面サファイア基板を用いたこと以外は実施例 1 0 と同様にして積層構造体を得た。得られた結晶膜は白濁していた。しかし、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であ

20

【0108】

<実施例 1 3 >

結晶基板として、 8° のオフ角を有するc面サファイア基板を用いたこと、成膜温度を 580 とし、成膜時間を 130 分としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であ

30

また、得られた結晶膜の表面をAFM測定した。結果を図 2 2 に示す。

【0109】

<実施例 1 4 >

結晶基板として、 12° のオフ角を有するc面サファイア基板を用いたこと、成膜温度を 580 とし、成膜時間を 130 分としたこと以外は、実施例 1 と同様にして、積層構造体を得た。

得られた結晶膜は、白濁もなく、きれいな結晶であった。また、実施例 1 と同様にして、得られた結晶膜の相の同定を実施したところ、得られた膜は $\text{-Ga}_2\text{O}_3$ であ

また、得られた結晶膜の表面をAFM測定した。結果を図 2 3 に示す。

40

【産業上の利用可能性】

【0110】

本発明の積層構造体は、半導体（例えば化合物半導体電子デバイス等）、電子部品・電気機器部品、光学・電子写真関連装置、工業部材などあらゆる分野に用いることができるが、半導体特性に優れているため、特に、半導体装置に有用である。

【符号の説明】

【0111】

- 1 9 ミストCVD装置
- 2 0 結晶基板
- 2 1 サセプタ
- 2 2 キャリアガス供給手段

50

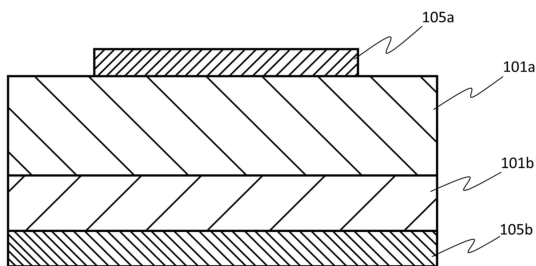
2 3	流量調節弁	
2 4	ミスト発生源	
2 4 a	原料溶液	
2 5	容器	
2 5 a	水	
2 6	超音波振動子	
2 7	成膜室	
2 8	ヒーター	
5 1	サセプタ	
5 2	ミスト加速手段	10
5 3	基板保持部	
5 4	支持部	
5 5	供給管	
6 1	基板・サセプタ領域	
6 2	排出領域	
1 0 1 a	n - 型半導体層	
1 0 1 b	n + 型半導体層	
1 0 2	p 型半導体層	
1 0 3	金属層	
1 0 4	絶縁体層	20
1 0 5 a	ショットキー電極	
1 0 5 b	オーミック電極	
1 1 1 a	n - 型半導体層	
1 1 1 b	n + 型半導体層	
1 1 4	半絶縁体層	
1 1 5 a	ゲート電極	
1 1 5 b	ソース電極	
1 1 5 c	ドレイン電極	
1 1 8	緩衝層	
1 2 1 a	バンドギャップの広いn型半導体層	30
1 2 1 b	バンドギャップの狭いn型半導体層	
1 2 1 c	n + 型半導体層	
1 2 3	p 型半導体層	
1 2 4	半絶縁体層	
1 2 5 a	ゲート電極	
1 2 5 b	ソース電極	
1 2 5 c	ドレイン電極	
1 2 8	緩衝層	
1 2 9	基板	
1 3 1 a	n - 型半導体層	40
1 3 1 b	第1のn + 型半導体層	
1 3 1 c	第2のn + 型半導体層	
1 3 2	p 型半導体層	
1 3 4	ゲート絶縁膜	
1 3 5 a	ゲート電極	
1 3 5 b	ソース電極	
1 3 5 c	ドレイン電極	
1 3 8	緩衝層	
1 3 9	半絶縁体層	
1 4 1 a	n - 型半導体層	50

- 1 4 1 b 第1のn+型半導体層
- 1 4 1 c 第2のn+型半導体層
- 1 4 2 p型半導体層
- 1 4 5 a ゲート電極
- 1 4 5 b ソース電極
- 1 4 5 c ドレイン電極
- 1 5 1 n型半導体層
- 1 5 1 a n-型半導体層
- 1 5 1 b n+型半導体層
- 1 5 2 p型半導体層
- 1 5 4 ゲート絶縁膜
- 1 5 5 a ゲート電極
- 1 5 5 b エミッタ電極
- 1 5 5 c コレクタ電極
- 1 6 1 n型半導体層
- 1 6 2 p型半導体層
- 1 6 3 発光層
- 1 6 5 a 第1の電極
- 1 6 5 b 第2の電極
- 1 6 7 透光性電極
- 1 6 9 基板

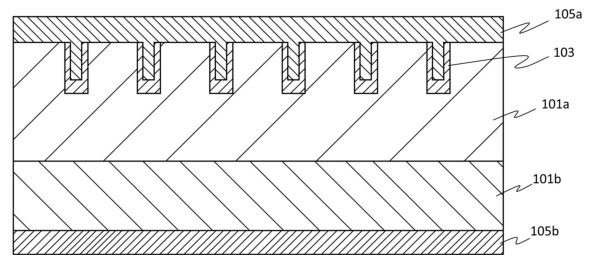
10

20

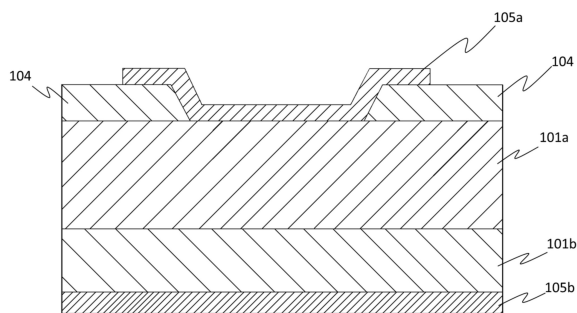
【図1】



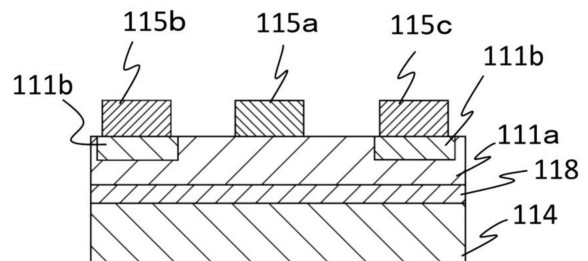
【図3】



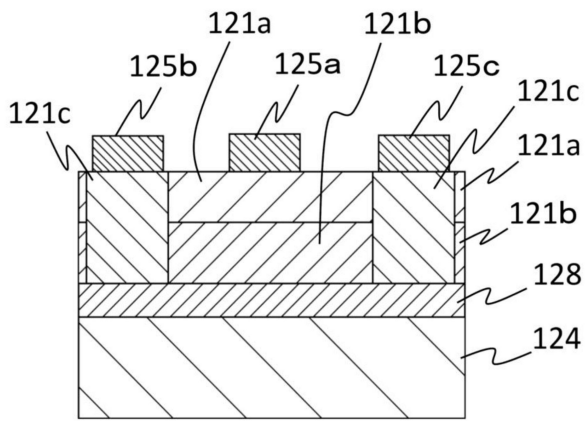
【図2】



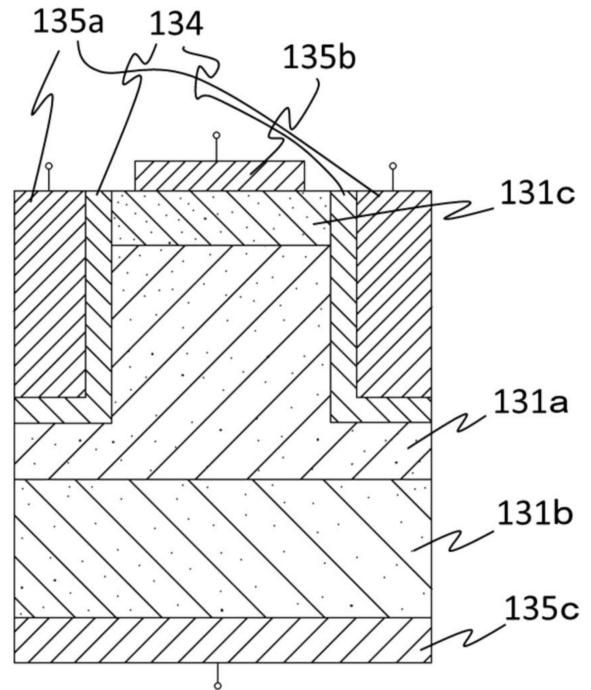
【図4】



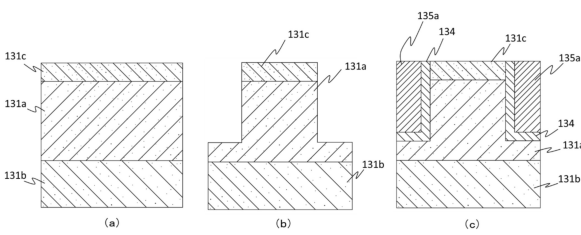
【図5】



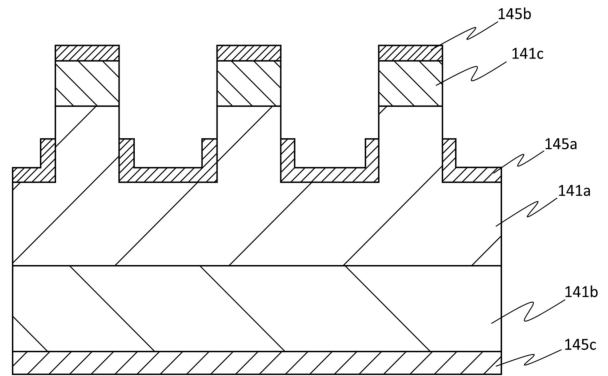
【図6】



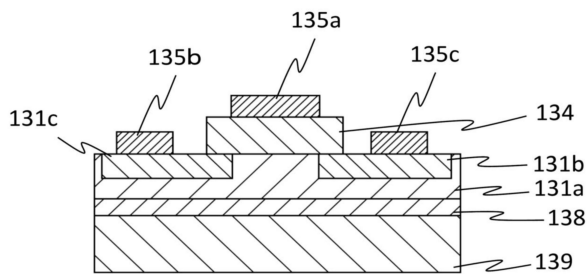
【図7】



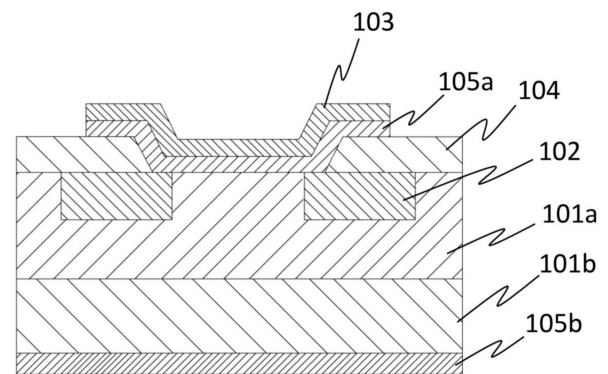
【図9】



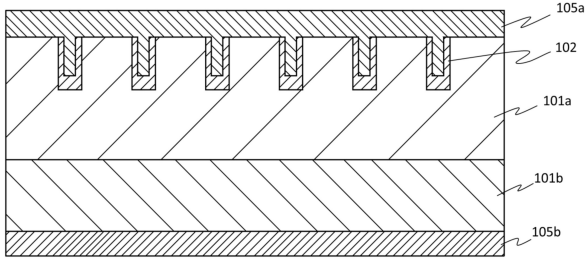
【図8】



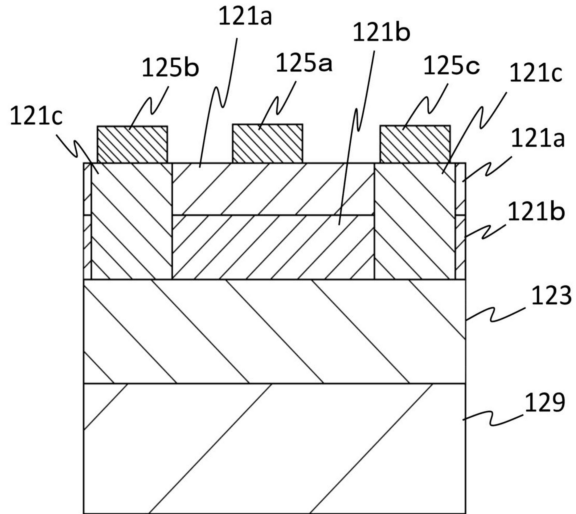
【図10】



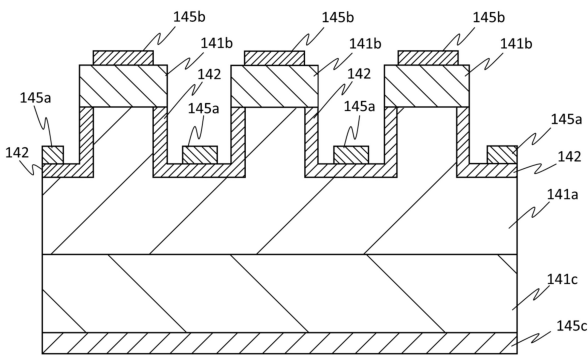
【図 1 1】



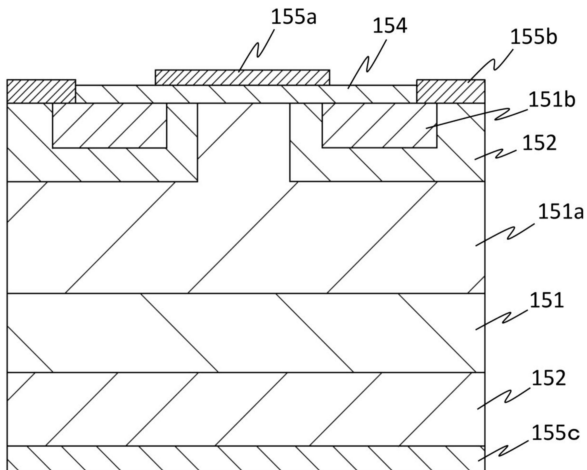
【図 1 2】



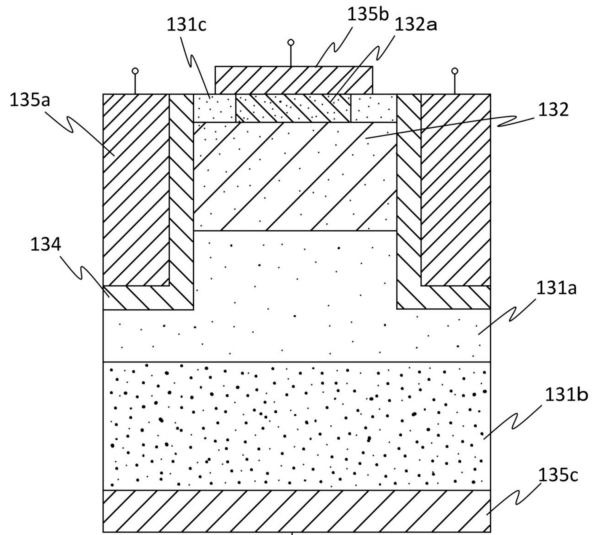
【図 1 4】



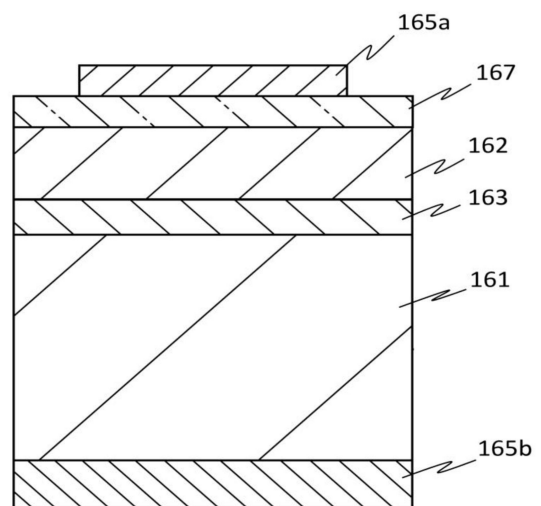
【図 1 5】



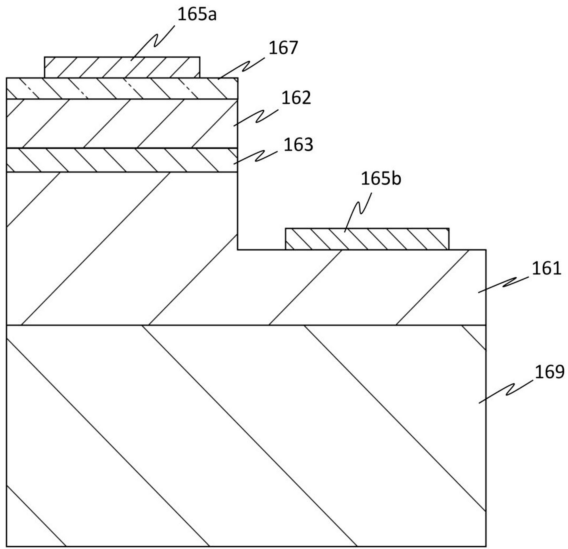
【図 1 3】



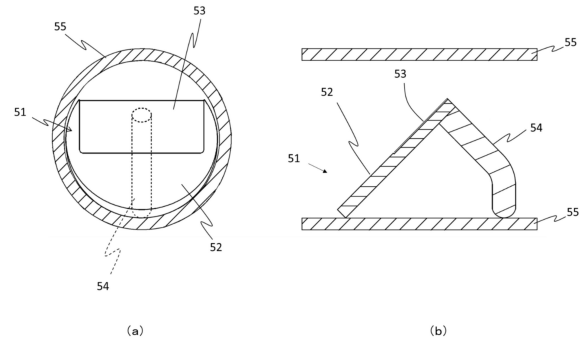
【図 1 6】



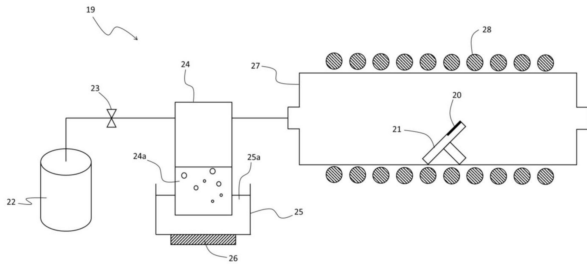
【図17】



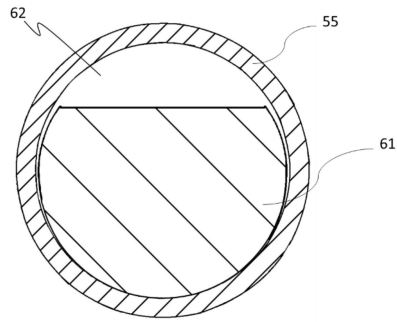
【図19】



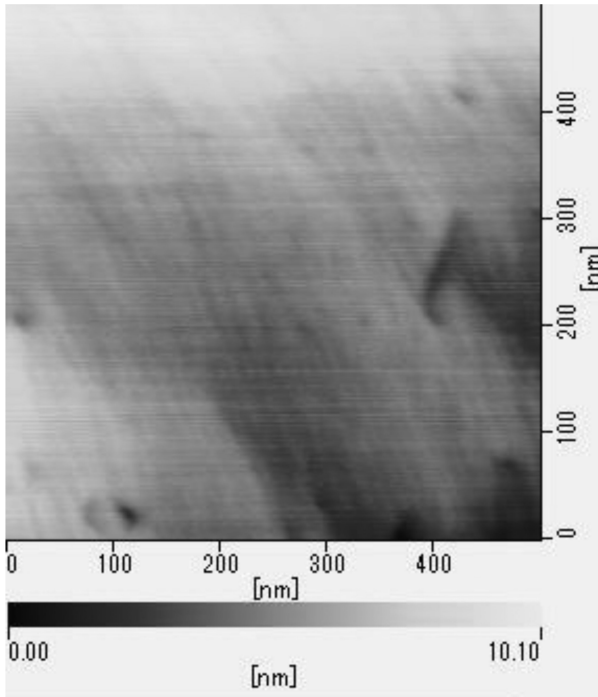
【図18】



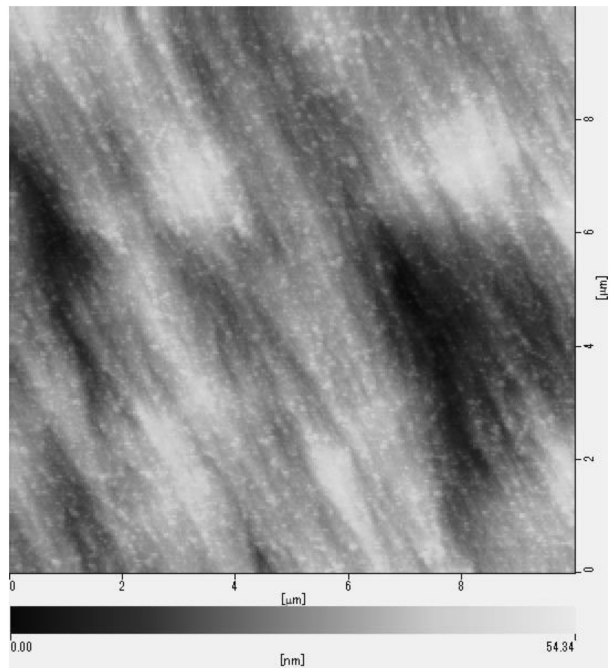
【図20】




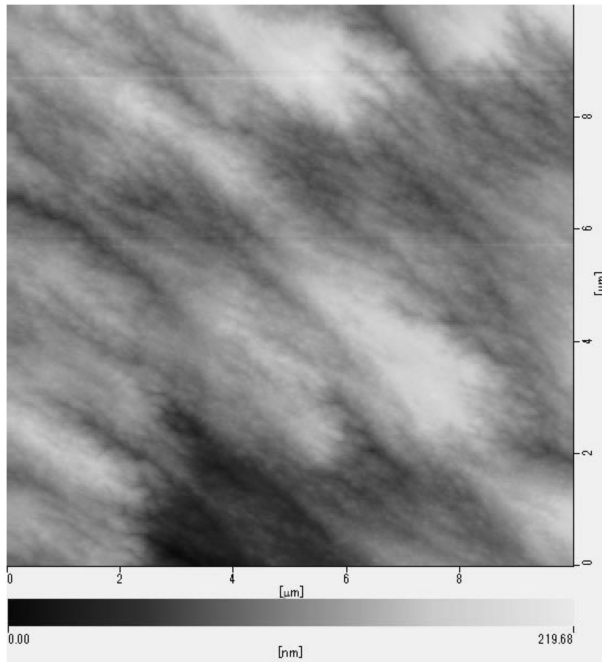
【図21】



【図22】



【 2 3】



フロントページの続き

(51)Int.Cl.		F I		
<i>H 0 1 L 29/47 (2006.01)</i>		H 0 1 L 29/06		3 0 1 V
<i>H 0 1 L 29/872 (2006.01)</i>		H 0 1 L 29/48		D
<i>H 0 1 L 29/12 (2006.01)</i>		H 0 1 L 29/48		F
<i>H 0 1 L 29/78 (2006.01)</i>		H 0 1 L 29/78		6 5 2 T
<i>H 0 1 L 29/739 (2006.01)</i>		H 0 1 L 29/78		6 5 3 A
<i>H 0 1 L 21/337 (2006.01)</i>		H 0 1 L 29/78		6 5 4 C
<i>H 0 1 L 29/808 (2006.01)</i>		H 0 1 L 29/78		6 5 5 A
<i>H 0 1 L 21/338 (2006.01)</i>		H 0 1 L 29/80		C
<i>H 0 1 L 29/778 (2006.01)</i>		H 0 1 L 29/80		H
<i>H 0 1 L 29/812 (2006.01)</i>		H 0 1 L 29/80		V
<i>H 0 1 L 33/16 (2010.01)</i>		H 0 1 L 29/86		3 0 1 D
<i>H 0 1 L 33/40 (2010.01)</i>		H 0 1 L 29/86		3 0 1 E
		H 0 1 L 29/86		3 0 1 F
		H 0 1 L 33/16		
		H 0 1 L 33/40		

- (56)参考文献 特開2014-72463(JP,A)
 国際公開第2013/021464(WO,A1)
 国際公開第2010/023846(WO,A1)
 特開2006-32911(JP,A)
 特開2013-30725(JP,A)

- (58)調査した分野(Int.Cl.,DB名)
 H01L 21/316
 H01L 21/365
 C23C 16/40
 C23C 16/448