



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0111053
(43) 공개일자 2021년09월10일

(51) 국제특허분류(Int. Cl.)

A61B 5/00 (2021.01) A61B 5/369 (2021.01)

A61B 5/389 (2021.01)

(52) CPC특허분류

A61B 5/7225 (2021.01)

A61B 5/30 (2021.01)

(21) 출원번호 10-2020-0026098

(22) 출원일자 2020년03월02일

심사청구일자 2020년03월02일

(71) 출원인

울산과학기술원

울산광역시 울주군 언양읍 유니스트길 50

(72) 발명자

김재준

울산광역시 울주군 언양읍 유니스트길 50 울산과학기술원

이광목

울산광역시 울주군 언양읍 유니스트길 50 울산과학기술원

(74) 대리인

제일특허법인(유)

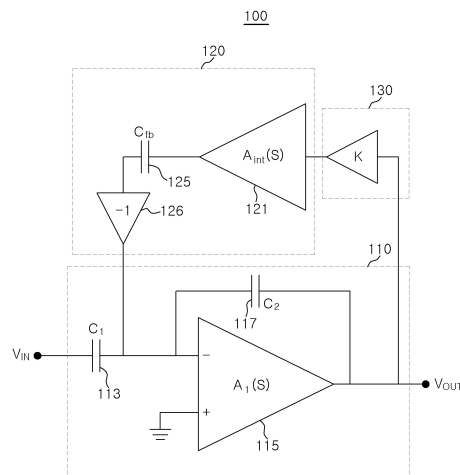
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 생체 신호 처리 장치

(57) 요약

일 실시예에 따른 생체 신호 처리 장치에 있어서, 생체 신호를 입력받아서 증폭하는 증폭 회로부; 상기 증폭된 생체 신호가 상기 증폭 회로부에게 피드백 제공되도록 마련되는 피드백 회로부; 및 상기 증폭된 생체 신호가 상기 증폭 회로부에게 피드백 제공되는 경로 중에 배치되어서, 상기 증폭된 생체 신호의 크기를 감쇄시키는 감쇄 회로부를 포함할 수 있다.

대표도 - 도1



(52) CPC특허분류

A61B 5/369 (2021.01)

A61B 5/389 (2021.01)

A61B 5/725 (2021.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711102811
과제번호	2019-0-00208-002
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	웨어러블스마트디바이스부품소재사업(R&D)
연구과제명	직무스트레스 측정관리를 위한 무자각 실시간 혈압-스트레스 웨어러블 시스템 개발
기 여 율	1/1
과제수행기관명	(주)소소
연구기간	2020.01.01 ~ 2020.12.31

명세서

청구범위

청구항 1

생체 신호를 입력받아서 증폭하는 증폭 회로부;

상기 증폭된 생체 신호가 상기 증폭 회로부에게 피드백 제공되도록 마련되는 피드백 회로부; 및

상기 증폭된 생체 신호가 상기 증폭 회로부에게 피드백 제공되는 경로 중에 배치되어서, 상기 증폭된 생체 신호의 크기를 감쇄시키는 감쇄 회로부를 포함하는

생체 신호 처리 장치.

청구항 2

제 1 항에 있어서,

상기 증폭 회로부에는 직류 전극 오프셋(DEO: DC electrode offset) 신호가 추가로 입력되되,

상기 피드백 회로부는,

상기 증폭 회로부가 상기 증폭 회로부에 입력된 상기 직류 전극 오프셋 신호를 증폭시켜서 출력하지 않도록 피드백 동작하는

생체 신호 처리 장치.

청구항 3

제 2 항에 있어서,

상기 피드백 회로부는,

저역 통과 필터를 포함하고,

상기 생체 신호 처리 장치는,

상기 저역 통과 필터를 포함하는 상기 피드백 회로부에 의해 고역 통과 필터로서 동작하며,

상기 감쇄 회로부는,

상기 감쇄 회로부가 상기 생체 신호 처리 장치에 포함된 경우에 상기 고역 통과 필터가 갖는 극점을,

상기 감쇄 회로부가 상기 생체 신호 처리 장치에 포함되지 않은 경우에 상기 고역 통과 필터가 갖는 극점보다 낮도록 마련되는

생체 신호 처리 장치.

청구항 4

제 3 항에 있어서,

상기 감쇄 회로부가 상기 생체 신호 처리 장치에 포함된 경우에 상기 고역 통과 필터가 갖는 극점은,

0Hz 보다 높고 1Hz보다 낮은

생체 신호 처리 장치.

청구항 5

제 1 항에 있어서,

상기 피드백 회로부는,

직류 서보 루프(DC servo loop) 회로부를 포함하는
생체 신호 처리 장치.

청구항 6

제 1 항에 있어서,
상기 증폭 회로부는,
상기 생체 신호를 입력 받는 제 1 커패시터;
상기 제 1 커패시터를 통과한 신호를 입력 받은 것에 기초하여 증폭 신호를 출력하는 제 1 증폭기; 및
상기 제 1 커패시터와 직렬 연결되고, 상기 제 1 증폭기와 병렬 연결되어 있는 제 2 커패시터를 포함하는
생체 신호 처리 장치.

청구항 7

제 6 항에 있어서,
상기 피드백 회로부는,
상기 감쇄 회로부와 연결된 저항, 상기 저항을 통과한 신호를 입력 받은 것에 기초하여 증폭 신호를 출력하는
제 2 증폭기 및 상기 저항과 직렬 연결되고, 상기 제 2 증폭기와 병렬 연결되어 있는 제 3 커패시터를 포함하는
적분 회로부;
상기 적분 회로부의 출력신호를 입력 받는 제 4 커패시터; 및
상기 제 4 커패시터와 연결되어 있는 반전 증폭기를 포함하는
생체 신호 처리 장치.

청구항 8

제 7 항에 있어서,
상기 생체 신호 처리 장치의 전달 함수(H(s))는 아래의 수식인

$$H(s) = \frac{-C_1}{C_2 - K * C_{fb} * A_{int}(s)}$$

(C₁은 상기 제 1 커패시터의 값이고, C₂는 상기 제 2 커패시터의 값이고, K는 상기 감쇄 회로부의 감쇄율이고,
C_{fb}는 상기 제 4 커패시터의 값이고, A_{int}(s)는 상기 적분 회로부의 적분율임)

생체 신호 처리 장치.

발명의 설명

기술 분야

[0001] 본 발명은 생체 신호 처리 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 생체전위신호(Bio potential signal)의 종류로는 심전도(ECG), 근전도(EMG), 뇌전도(EEG) 등을 포함하고 있으며, 이러한 생체전위신호는 신체에 부착되어 있는 전극을 통해 신체에서 발생하는 전기신호들을 입력 받는 생체 신호 처리 장치로부터 신체에서 발생하는 전기신호들을 증폭 및 필터링 하는 과정을 통해 측정될 수 있다.

[0003] 이때, 생체전위신호는 수uV ~ 1mV정도로 크기가 작은 반면에, 신체에 부착되는 각각의 전극의 직류 전극 오프셋(DEO: DC electrode offset)은 수십V 까지도 발생할 수 있기 때문에, 생체 신호 처리 장치는 전극의 직류 전극

오프셋(DEO: DC electrode offset)은 제거하고 생체전위신호만을 증폭시키는 것이 필수적으로 적용되어야 한다.

[0004] 한편, 생체전위신호들의 주파수대역은 대략 0.5Hz ~ 1kHz의 범위 내에 있으며, 특히 근전도(EMG)에 비해 심전도(ECG)와 뇌전도(EEG)는 1Hz 이하의 주파수대역부터 존재하므로 이러한 생체전위신호들은 정상적으로 증폭하면서도 전극의 직류 전극 오프셋(DEO)은 제거하기 위해서는 생체 신호 처리 장치의 고역 통과 필터(HPF: High-pass filter)의 극점이 1Hz 보다 현저히 낮은 곳에 있어야만 하였다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 한국공개특허공보, 10-2016-0063795호 (2016.06.07. 공개)

발명의 내용

해결하려는 과제

[0006] 본 발명의 해결하고자 하는 과제는, 생체 신호 처리 장치를 제공하는 것이다.

[0007] 또한, 생체 신호 처리 장치를 통해 생체 신호 처리 장치의 고역 통과 필터가 갖는 극점이 상대적으로 낮아지도록(0Hz 보다 높고 1Hz보다 낮은 범위) 하는 것 등이 본 발명의 해결하고자 하는 과제에 포함될 수 있다.

[0008] 다만, 본 발명의 해결하고자 하는 과제는 이상에서 언급한 것으로 제한되지 않으며, 언급되지 않은 또 다른 해결하고자 하는 과제는 아래의 기재로부터 본 발명이 속하는 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0009] 일 실시예에 따른 생체 신호 처리 장치는, 생체 신호를 입력받아서 증폭하는 증폭 회로부; 상기 증폭된 생체 신호가 상기 증폭 회로부에게 피드백 제공되도록 마련되는 피드백 회로부; 및 상기 증폭된 생체 신호가 상기 증폭 회로부에게 피드백 제공되는 경로 중에 배치되어서, 상기 증폭된 생체 신호의 크기를 감쇄시키는 감쇄 회로부를 포함할 수 있다.

[0010] 또한, 상기 증폭 회로부에는 직류 전극 오프셋(DEO: DC electrode offset) 신호가 추가로 입력되되, 상기 피드백 회로부는, 상기 증폭 회로부가 상기 증폭 회로부에 입력된 상기 직류 전극 오프셋 신호를 증폭시켜서 출력하지 않도록 피드백 동작할 수 있다.

[0011] 또한, 상기 피드백 회로부는, 저역 통과 필터를 포함하고, 상기 생체 신호 처리 장치는, 상기 저역 통과 필터를 포함하는 상기 피드백 회로부에 의해 고역 통과 필터로서 동작하며, 상기 감쇄 회로부는, 상기 감쇄 회로부가 상기 생체 신호 처리 장치에 포함된 경우에 상기 고역 통과 필터가 갖는 극점을, 상기 감쇄 회로부가 상기 생체 신호 처리 장치에 포함되지 않은 경우에 상기 고역 통과 필터가 갖는 극점보다 낮도록 마련될 수 있다.

[0012] 또한, 상기 감쇄 회로부가 상기 생체 신호 처리 장치에 포함된 경우에 상기 고역 통과 필터가 갖는 극점은, 0Hz 보다 높고 1Hz보다 낮을 수 있다.

[0013] 또한, 상기 피드백 회로부는, 직류 서보 루프(DC servo loop) 회로부를 포함할 수 있다.

[0014] 또한, 상기 증폭 회로부는, 상기 생체 신호를 입력 받는 제 1 커패시터; 상기 제 1 커패시터를 통과한 신호를 입력 받은 것에 기초하여 증폭 신호를 출력하는 제 1 증폭기; 및 상기 제 1 커패시터와 직렬 연결되고, 상기 제 1 증폭기와 병렬 연결되어 있는 제 2 커패시터를 포함할 수 있다.

[0015] 또한, 상기 피드백 회로부는, 상기 감쇄 회로부와 연결된 저항, 상기 저항을 통과한 신호를 입력 받은 것에 기초하여 증폭 신호를 출력하는 제 2 증폭기 및 상기 저항과 직렬 연결되고, 상기 제 2 증폭기와 병렬 연결되어 있는 제 3 커패시터를 포함하는 적분 회로부; 상기 적분 회로부의 출력신호를 입력 받는 제 4 커패시터; 및 상기 제 4 커패시터와 연결되어 있는 반전 증폭기를 포함할 수 있다.

[0016] 또한, 상기 생체 신호 처리 장치의 전달 함수($H(s)$)는 아래의 수식일 수 있다.

$$H(s) = \frac{-C_1}{C_2 - K * C_{fb} * A_{int}(s)}$$

[0018] (C_1 은 상기 제 1 커패시터의 값이고, C_2 는 상기 제 2 커패시터의 값이고, K 는 상기 감쇄 회로부의 감쇄율이고, C_{fb} 는 상기 제 4 커패시터의 값이고, $A_{int}(s)$ 는 상기 적분 회로부의 적분율임)

발명의 효과

[0019] 일 실시예에 따른 감쇄 회로부를 포함하는 생체 신호 처리 장치는 감쇄 회로부가 포함되지 않는 생체 신호 처리 장치의 고역 통과 필터가 갖는 극점보다 일 실시예에 따른 감쇄 회로부를 포함하는 생체 신호 처리 장치의 고역 통과 필터가 갖는 극점이 더 낮을 수 있다.

[0020] 또한, 생체 신호 처리 장치는 감쇄 회로부의 설계에 따라 생체 신호 처리 장치의 고역 통과 필터가 갖는 극점을 낮출 수 있다.

도면의 간단한 설명

[0021] 도 1은 일 실시예에 따른 생체 신호 처리 장치의 회로도이다.

도 2는 일 실시예에 따른 적분 회로부의 회로도이다.

도 3은 일 실시예에 따른 감쇄 회로부를 포함하지 않는 생체 신호 처리 장치의 피드백 회로부에서 저항을 높이기 위한 예시들을 설명하기 위한 도면이다.

도 4는 또 다른 실시예에 따른 생체 신호 처리 장치의 회로도 이다.

발명을 실시하기 위한 구체적인 내용

[0022] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0023] 본 발명의 실시예들을 설명함에 있어서 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다. 그리고 후술되는 용어들은 본 발명의 실시예에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

[0024] 도 1은 일 실시예에 따른 생체 신호 처리 장치(100)의 회로도이다.

[0025] 이때, 일 실시예에 따른 생체 신호 처리 장치(100)는 저잡음 증폭기(LNA: Low-noise amplifier)회로부를 포함할 수 있으며, 예컨대 용량 결합 계측 증폭기(CCIA: Capacitive-coupled Instrumentation Amplifier) 구조일 수 있다.

[0026] 도 1을 참조하면, 일 실시예에 따른 생체 신호 처리 장치(100)는 증폭 회로부(110), 피드백 회로부(120) 및 감쇄 회로부(130)를 포함할 수 있으나, 이에 한정되는 것은 아니다. 아울러, 이러한 생체 신호 처리 장치(100)에 포함된 구성 각각은 소프트웨어 모듈이나 하드웨어 모듈 형태로 구현되거나 또는 소프트웨어 모듈과 하드웨어 모듈이 조합된 형태, 예컨대 컴퓨터나 스마트 기기 등에서 구현될 수 있고, 각각의 구성들은 전기적으로 연결될 수 있다.

[0027] 증폭 회로부(110)는 생체 신호를 입력 받아서 증폭할 수 있다.

[0028] 일 실시예로서, 증폭 회로부(110)는 생체 신호 처리 장치(100)의 입력부(V_{IN})로부터 생체 신호를 입력 받은 후, 입력 받은 생체 신호를 증폭시켜 생체 신호 처리 장치(100)의 출력부(V_{OUT})로 출력시킬 수 있다.

[0029] 이때, 생체 신호 처리 장치(100)의 입력부(V_{IN})에 입력되는 생체신호는 사용자의 신체에 부착된 전극으로부터 입

력 받은 신체에서 발생하는 전기신호일 수 있으며, 생체 신호 처리 장치(100)의 입력부(V_{IN})에는 생체신호뿐만 아니라 전극에서 발생하는 직류 전극 오프셋(DEO: DC electrode offset)이 입력될 수 있다.

- [0030] 이러한, 증폭 회로부(110)는 제 1 커패시터(113, C_1), 제 1 증폭기(115, $A_1(s)$) 및 제 2 커패시터(117, C_2)를 포함할 수 있으나, 이에 한정되지 않는다.
- [0031] 보다 상세히, 제 1 커패시터(113, C_1)는 생체 신호 처리 장치(100)의 입력부(V_{IN})와 연결되며, 생체 신호 처리 장치(100)의 입력부(V_{IN})에 입력된 생체 신호를 전달받을 수 있다. 즉, 제 1 커패시터(113, C_1)는 생체 신호를 입력 받을 수 있다.
- [0032] 제 1 증폭기(115, $A_1(s)$)는 제 1 커패시터(113, C_1)를 통과한 신호를 입력 받은 것에 기초하여 증폭 신호를 출력할 수 있다.
- [0033] 일 실시예로서, 제 1 증폭기(115, $A_1(s)$)는 연산 증폭기일 수 있으며, 제 1 증폭기(115, $A_1(s)$)가 연산 증폭기 일 경우, 제 1 커패시터(113, C_1)를 통과한 신호 및 기준 전압을 입력 받아 증폭신호를 출력할 수 있다.
- [0034] 제 2 커패시터(117, C_2)는 제 1 커패시터(113, C_1)와 직렬 연결되고, 제 1 증폭기(115, $A_1(s)$)와는 병렬 연결되어 있을 수 있다.
- [0035] 피드백 회로부(120)는 증폭 회로부(110)를 통해 증폭된 생체 신호를 피드백한 후, 피드백 신호를 증폭 회로부(110)에게 제공할 수 있다.
- [0036] 보다 구체적으로, 피드백 회로부(120)는 증폭 회로부(110)가 증폭 회로부(110)에 입력된 직류 전극 오프셋(DEO: DC electrode offset) 신호를 증폭시켜서 출력하지 않도록 피드백 동작할 수 있다.
- [0037] 피드백 회로부(120)는 상기 피드백 동작과 관련된 저역 통과 필터(LPF: Low-pass filter)를 포함하는 직류 서보 루프(DC servo loop) 회로부를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [0038] 일 실시예로서, 피드백 회로부(120)는 적분 회로부(121, $A_{int}(s)$), 제 4 커패시터(125, C_{fb}) 및 반전 증폭기(126)를 포함할 수 있다.
- [0039] 적분 회로부(121, $A_{int}(s)$)는 후술할 감쇄 회로부(130)로부터 감쇄 회로부(130)의 출력신호를 적분 연산하여 출력할 수 있다.
- [0040] 보다 상세히, 적분 회로부(121)에 대해서 도 2를 통해 상세히 후술하도록 한다.
- [0041] 도 2는 일 실시예에 따른 적분 회로부(121)의 회로도이다.
- [0042] 도 2를 참조하면, 적분 회로부(121, $A_{int}(s)$)는 저항(122, R_{int}), 제 2 증폭기(123, $A_0(s)$) 및 제 3 커패시터(124, C_{int})를 포함할 수 있으나, 다만 이에 한정되지 않는다.
- [0043] 저항(122, R_{int})은 후술할 감쇄 회로부(130)와 연결되며, 감쇄 회로부(130)의 출력 신호를 입력 받을 수 있다.
- [0044] 제 2 증폭기(123, $A_0(s)$)는 저항(122, R_{int})을 통과한 신호를 입력 받은 것에 기초하여 증폭 신호를 출력할 수 있다.
- [0045] 일 실시예로서, 제 2 증폭기(123, $A_0(s)$)는 연산 증폭기일 수 있으며, 제 2 증폭기(123, $A_0(s)$)가 연산 증폭기 일 경우, 저항(122, R_{int})을 통과한 신호 및 기준 전압을 입력 받아 증폭신호를 출력할 수 있다.
- [0046] 제 3 커패시터(124, C_{int})는 저항(122, R_{int})과 직렬 연결되고, 제 2 증폭기(123, $A_0(s)$)와는 병렬 연결되어 있을 수 있다.
- [0047] 한편, 일 실시예에 따른 적분 회로부(121, $A_{int}(s)$)의 전달 함수($H(s)$)를 수식으로 나타내면 하기의 수학적 1과 같이 나타낼 수 있다.

수학식 1

$$H(s) = \frac{V_{OUT}}{V_{IN}} = \frac{-A_0(s)}{1+sR_{int}C_{int}\{1+A_0(s)\}}$$

[0048]

[0049]

여기서, V_{IN} 은 적분 회로부(121)의 입력부(감쇄 회로부의 출력신호를 입력 받는 노드)이고, V_{OUT} 은 적분 회로부(121)의 출력부(적분 회로부와 제 4 커패시터 사이의 노드)이다.

[0050]

또한, $A_0(s)$ 는 제 2 증폭기(123, $A_0(s)$)의 증폭율이고, 이때 제 2 증폭기(123, $A_0(s)$)의 증폭율은 V_{IN} 으로 입력되는 주파수 s 에 따라 달라질 수 있으며, R_{int} 는 저항(122)의 값이고, C_{int} 는 제 3 커패시터(124)의 값이다.

[0051]

더 나아가, 상기 수학식 1을 간소화하기 위하여 제 2 증폭기(123, $A_0(s)$)의 증폭율은 1보다 충분히 크다($A_0(s) \gg 1$)고 할 수 있으며, 이때 상기 수학식 1을 간소화한 수학식으로 하기 수학식 2와 같이 표현 할 수도 있다.

수학식 2

$$H(s) = \frac{-1}{sR_{int}C_{int}}$$

[0052]

[0053]

여기서, $H(s)$ 는 적분 회로부(121)의 전달함수이고, s 는 제 2 증폭기(123)의 증폭율이고, R_{int} 는 저항(122)의 값이고, C_{int} 는 제 3 커패시터(124)의 값이다.

[0054]

다시 도 1을 참조하여, 제 4 커패시터(125, C_{fb})는 적분 회로부(121, $A_{int}(s)$)와 직렬 연결되어 있으며, 적분 회로부(121)의 출력 신호를 입력 받을 수 있다.

[0055]

반전 증폭기(126)는 제 4 커패시터(125, C_{fb})와 직렬 연결되어 있으며, 제 4 커패시터(125, C_{fb})를 통과한 신호를 반전시킬 수 있다.

[0056]

보다 상세히, 반전 증폭기(126)는 제 1 증폭기(115)와 연결되어 있으며, 반전 증폭기(126)에서 제 4 커패시터(125, C_{fb})를 통과한 신호에 대해 반전시킨 신호가 제 1 증폭기(115)에 전달될 수 있다.

[0057]

감쇄 회로부(130)는 증폭 회로부(110)에서 증폭된 생체 신호가 증폭 회로부(110)에게 피드백 제공되는 경로 중에 배치되어, 증폭된 생체 신호의 크기를 감쇄시킬 수 있다.

[0058]

보다 상세하게, 감쇄 회로부(130)는 증폭 회로부(110)의 제 1 증폭기(115)의 출력 신호를 입력 받아, 제 1 증폭기(115)에서 증폭된 신호를 감쇄시켜 피드백 회로부(120)에 감쇄된 신호를 전달할 수 있으나 이에 한정되는 것은 아니다.

[0059]

한편, 생체 신호 처리 장치(100)는 이러한 감쇄 회로부(130)를 포함할 경우에 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)가 갖는 극점(pole)이 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(미도시)의 고역 통과 필터(HPF)가 갖는 극점(pole)보다 낮을 수 있다.

[0060]

즉, 생체 신호 처리 장치(100)에 감쇄 회로부(130)가 포함될 경우, 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)가 갖는 극점(pole)은 상대적으로 낮을 수 있다.

[0061]

보다 구체적으로, 감쇄 회로부(130)가 생체 신호 처리 장치(100)에 포함된 경우에 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)가 갖는 극점은 0Hz 보다 높고 1Hz보다 낮을 수 있으나, 이에 한정되지 않는다.

[0062]

한편, 생체전위신호들의 주파수대역은 예컨대 0.5Hz ~ 1kHz의 범위 내에 있으며, 생체전위신호들(근전도, 심전도, 뇌전도 등) 중 근전도(EMG)에 비해 심전도(ECG)와 뇌전도(EEG)는 1Hz 이하의 주파수대역부터 존재하므로 이러한 생체전위신호들은 정상적으로 증폭하면서도 전극의 직류 전극 오프셋(DEO)은 제거하기 위해서는 생체 신호 처리 장치의 고역 통과 필터(HPF: High-pass filter)의 극점이 1Hz 보다 현저히 낮은 곳에 있어야만 한다.

[0063] 따라서, 일 실시예에 따른 감쇄 회로부(130)를 포함하는 생체 신호 처리 장치(100)는 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)가 갖는 극점(pole)을 상대적으로 낮춤으로써 생체전위신호들은 정상적으로 증폭하면서도 전극의 직류 전극 오프셋(DEO)은 제거할 수 있다.

[0064] 이하에서는 생체 신호 처리 장치(100)에 감쇄 회로부(130)를 포함할 경우, 고역 통과 필터(HPF)가 갖는 극점이 상대적으로 낮아지는 것에 대하여 상세히 설명하도록 한다.

[0065] 먼저, 생체 신호 처리 장치(미도시)에 감쇄 회로부(130)가 포함되지 않을 경우, 생체 신호 처리 장치(미도시)의 전달 함수(H(s))는 하기 수학식 3과 같이 나타낼 수 있다.

수학식 3

$$H(s) = \frac{V_{OUT}}{V_{IN}} = \frac{-C_1}{C_2 - C_{fb} * A_{int}(s) + \frac{C_1 + C_2 + C_{fb}}{A_1(s)}}$$

[0066]

[0067] 여기서, V_{IN} 은 생체 신호 처리 장치(미도시)의 입력부이고, V_{OUT} 은 생체 신호 처리 장치(미도시)의 출력부이다.

[0068] 또한, C_1 은 제 1 커패시터의 값이고, C_2 는 제 2 커패시터의 값이고, C_{fb} 는 제 4 커패시터의 값이고, $A_{int}(s)$ 는 적분 회로부의 적분율이고, $A_1(s)$ 는 제 1 증폭기의 증폭율이다.

[0069] 더 나아가, 상기 수학식 3을 간소화하기 위하여 제 1 증폭기의 증폭율은 1보다 충분히 크다($A_1(s) \gg 1$)고 할 수 있으며, 이때 상기 수학식 3을 간소화한 수학식으로 하기 수학식 4와 같이 표현 할 수도 있다.

수학식 4

$$H(s) = \frac{-C_1}{C_2 - C_{fb} * A_{int}(s)} = \frac{-C_1}{C_2 + \frac{C_{fb}}{s R_{int} C_{int}}} = \frac{-C_1}{C_2} \cdot \frac{s}{s + \frac{C_{fb}}{R_{int} C_{int} * C_2}}$$

[0070]

[0071] 여기서, $H(s)$ 는 생체 신호 처리 장치(미도시)의 전달함수이고, C_1 은 제 1 커패시터(113에 대응되는 커패시터)의 값이고, C_2 는 제 2 커패시터(117에 대응되는 커패시터)의 값이고, C_{fb} 는 제 4 커패시터(125에 대응되는 커패시터)의 값이고, $A_{int}(s)$ 및 s 는 적분 회로부(121에 대응되는 적분 회로부)의 적분율이고, R_{int} 는 저항(122에 대응되는 저항)의 값이고, C_{int} 는 제 3 커패시터(124에 대응되는 커패시터)의 값이다.

[0072] 한편, 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(미도시)의 고역 통과 필터(HPF)의 극점(pole-frequency)은 하기 수학식 5와 같이 나타낼 수 있다.

수학식 5

$$HPF \text{ pole-frequency} = \frac{C_{fb}}{R_{int} C_{int} * C_2}$$

[0073]

[0074] 여기서, HPF pole-frequency는 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(미도시)의 고역 통과 필터(HPF)의 극점이고, C_{fb} 는 제 4 커패시터의 값이고, R_{int} 는 저항의 값이고, C_{int} 는 제 3 커패시터의 값이고, C_2 는 제 2 커패시터의 값이다.

[0075] 상기 수학식 5와 같이, 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(미도시)의 고역 통과 필터(HPF)의 극점(pole-frequency)은 증폭 회로부(110)의 제 2 커패시터(117, C_2)와 연관되어 있고, 제 4 커패시터(125, C_{fb})는 직류 전극 오프셋(DEO: DC electrode offset)의 최대 수용범위와 연관되어 있기 때문에 감쇄 회로

부(130)를 포함하지 않는 생체 신호 처리 장치(미도시)의 고역 통과 필터(HPF) 극점(pole-frequency)을 낮추기 위해서 제 2 커패시터(117, C_2) 및 제 4 커패시터(125, C_{fb})를 임의로 조정하는 데는 어려움이 발생한다.

[0076] 또한, 제 3 커패시터(124, C_{int})는 면적에 비례하여 증가하기 때문에 큰 값의 커패시터를 사용하기 어렵기 때문에, 고역 통과 필터(HPF)의 극점(pole-frequency)을 낮추기 위해서는 저항(122, R_{int})을 증가시키는 방법을 사용할 수 있다.

[0077] 이하, 도 3을 참조하여 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(100)의 피드백 회로부(120)에서 저항(122, R_{int})을 높이기 위한 예시들을 설명하도록 한다.

[0078] 도 3은 일 실시예에 따른 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(100)의 피드백 회로부(120)에서 저항(122, R_{int})을 높이기 위한 예시들을 설명하기 위한 도면이다.

[0079] 도 3을 참조하면, 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(100)는 고역 통과 필터(HPF)의 극점(pole-frequency)을 낮추기 위한 방법으로서 피드백 회로부(120)에서 저항(122, R_{int})을 높이기 위하여, 스위치 소자 또는 커패시터를 통한 회로 설계 및 클럭 신호의 듀티 사이클의 변화 등을 통해 피드백 회로부(120)에서 저항(122, R_{int})을 높일 수 있다.

[0080] 하지만, 피드백 회로부(120)에서 저항(122, R_{int})을 높이는 것에는 한계가 발생하기 때문에, 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(미도시)는 고역 통과 필터(HPF)의 극점(pole-frequency)을 낮추는 것에도 한계점이 발생한다.

[0081] 이에 따라 일 실시예에 따른 생체 신호 처리 장치(100)는 감쇄 회로부(130)를 포함함으로써 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)의 극점(pole-frequency)을 상대적으로 더 낮출 수 있으며, 이에 대한 자세한 내용을 설명하도록 한다.

[0082] 먼저, 감쇄 회로부(130)를 포함하는 생체 신호 처리 장치(100)의 전달함수($H(s)$)는 하기 수학적 식 6과 같이 나타낼 수 있다.

수학적 식 6

$$H(s) = \frac{-C_1}{C_2 - K * C_{fb} * A_{int}(s)} = \frac{-C_1}{C_2 + \frac{K * C_{fb}}{s R_{int} C_{int}}} = \frac{-C_1}{C_2} \cdot \frac{s}{s + \frac{K * C_{fb}}{R_{int} C_{int} * C_2}}$$

[0083]

[0084] 여기서 $H(s)$ 는 감쇄 회로부(130)를 포함하는 생체 신호 처리 장치(100)의 전달함수이고, C_1 은 제 1 커패시터(113)의 값이고, C_2 는 제 2 커패시터(117)의 값이고, K 는 감쇄 회로부(130)의 감쇄율이고, C_{fb} 는 제 4 커패시터(125)의 값이고, $A_{int}(s)$ 및 s 는 적분 회로부(121)의 적분율이다.

[0085] 또한, R_{int} 는 저항(122)의 값이고, C_{int} 는 제 3 커패시터(124)의 값이며, 이때 감쇄 회로부(130)의 감쇄율은 1 미만($K < 1$)일 수 있다.

[0086] 한편, 감쇄 회로부(130)를 포함하는 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)의 극점(pole-frequency)은 하기 수학적 식 7과 같이 나타낼 수 있다.

수학적 식 7

$$\text{HPF pole-frequency} = \frac{K * C_{fb}}{R_{int} C_{int} * C_2}$$

[0087]

[0088] 여기서, HPF pole-frequency는 감쇄 회로부(130)를 포함하는 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)

F)의 극점이고, K는 감쇄 회로부(130)의 감쇄율이고, C_{fb} 는 제 4 커패시터(125)의 값이고, R_{int} 는 저항(122)의 값이고, C_{int} 는 제 3 커패시터(124)의 값이고, C_2 는 제 2 커패시터(117)의 값이다.

- [0089] 상기 수학식 7에서와 같이, K의 값이 낮아질수록 감쇄 회로부(130)를 포함하는 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)의 극점(pole-frequency)은 낮아질 수 있는 것을 확인할 수 있다.
- [0090] 또한, 감쇄 회로부(130)는 상기 수학식 7을 도출하는데 사용되는 설계상수인 제 1 커패시터(113, C_1), 제 2 커패시터(117, C_2), 제 3 커패시터(124, C_{int}), 제 4 커패시터(125, C_{fb}) 및 저항(122, R_{int})과 연관 없이 설계자에 의해 자유롭게 설계 될 수 있다.
- [0091] 따라서, 일 실시예에 따른 감쇄 회로부(130)를 포함하는 생체 신호 처리 장치(100)의 고역 통과 필터(HPF)의 극점(pole-frequency)은 감쇄 회로부(130)를 포함하지 않는 생체 신호 처리 장치(미도시)보다 낮을 수 있다.
- [0092] 더 나아가, 일 실시예에 따른 생체 신호 처리 장치(100)는 LED, 포토 다이오드(PD)를 사용하여 측정되는 광용적 맥파(PPG), 바디 임피던스(body-impedance)등의 변화를 측정함으로써 얻어지는 생체 신호(호흡) 등 생체신호를 수집함에 있어 직류 전극 오프셋(DEO: DC electrode offset)을 캔슬링(cancelling)하는데 사용되는 생체 신호 처리 장치 전반적인 분야에 사용 가능하다.
- [0093] 도 4는 또 다른 실시예에 따른 생체 신호 처리 장치의 회로도 이다.
- [0094] 도 4를 참조하면, 또 다른 실시예에 따른 생체 신호 처리 장치는 증폭 회로부(110), 피드백 회로부(120) 및 감쇄 회로부(130)를 포함하되, 추가적으로 리플 저감 루프(ripple reduction loop, RRL), 임피던스 부스팅 루프(impedance boosting loop)등을 더 포함할 수 있으며, 이때 증폭 회로부 및 피드백 회로부에는 초퍼를 더 포함하는 것도 가능하나 이에 한정되는 것은 아니다.
- [0095] 이상에서 살펴본 바와 같이, 일 실시예에 따른 감쇄 회로부를 포함하는 생체 신호 처리 장치는 감쇄 회로부가 포함되지 않는 생체 신호 처리 장치의 고역 통과 필터가 갖는 극점보다 일 실시예에 따른 감쇄 회로부를 포함하는 생체 신호 처리 장치의 고역 통과 필터가 갖는 극점이 더 낮을 수 있다.
- [0096] 또한, 생체 신호 처리 장치는 감쇄 회로부의 설계에 따라 생체 신호 처리 장치의 고역 통과 필터가 갖는 극점을 낮출 수 있다.
- [0097] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 품질에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

- [0098] 100: 생체 신호 처리 장치
- 110: 증폭 회로부
- 113: 제 1 커패시터(C_1)
- 115: 제 1 증폭기($A_1(s)$)
- 117: 제 2 커패시터(C_2)
- 120: 피드백 회로부
- 121: 적분 회로부($A_{int}(s)$)
- 122: 저항(R_{int})
- 123: 제 2 증폭기($A_0(s)$)

124: 제 3 커패시터(C_{int})

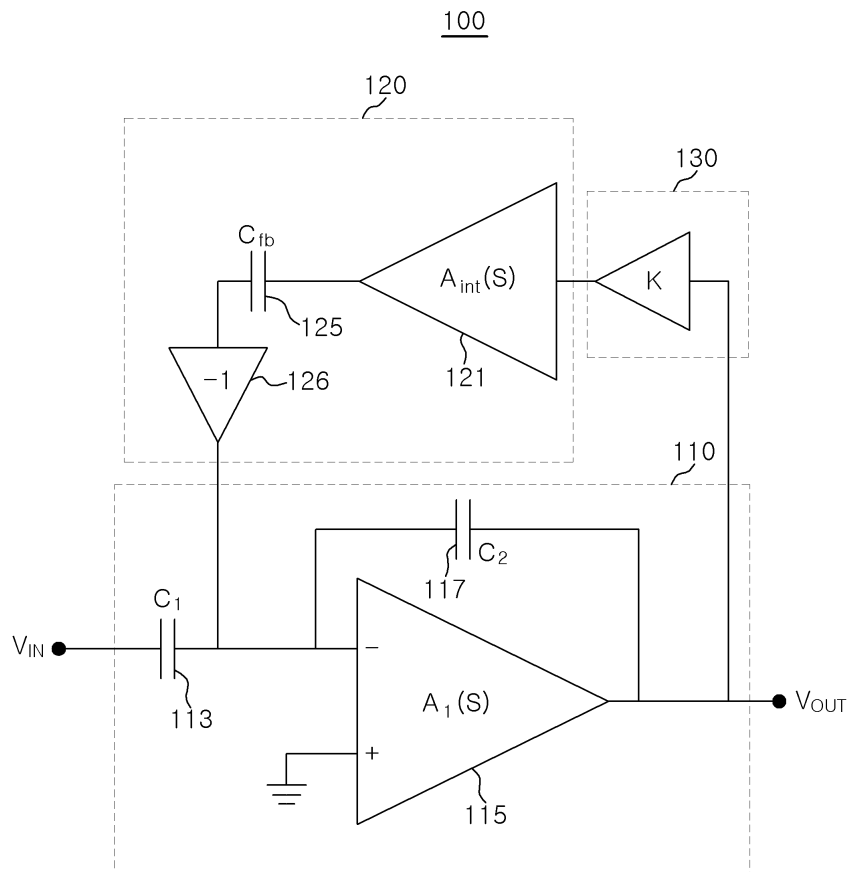
125: 제 4 커패시터(C_{fb})

126: 반전 증폭기

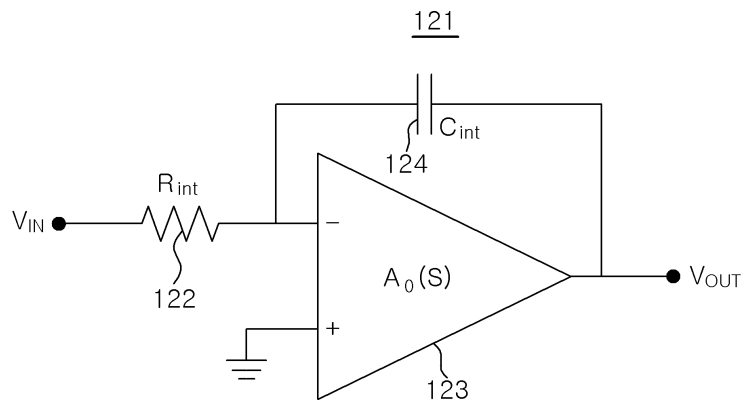
130: 감쇄 회로부

도면

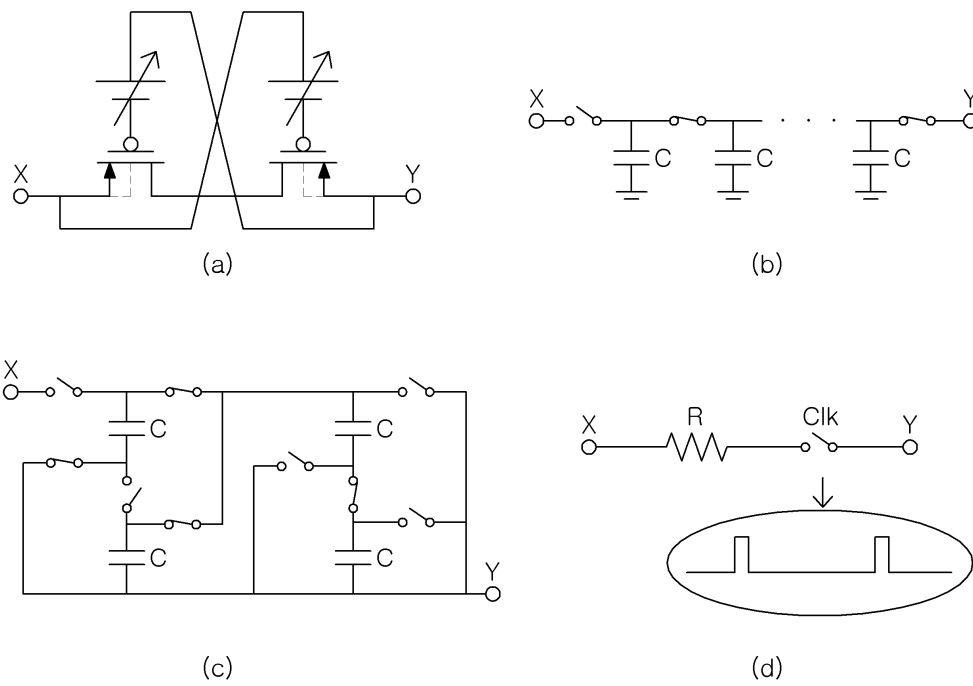
도면1



도면2



도면3



도면4

