

(12)

Patentschrift

(21) Anmeldenummer: A 278/2008
(22) Anmeldetag: 20.02.2008
(45) Veröffentlicht am: 15.11.2012

(51) Int. Cl. : **H04N 3/15** (2006.01)
H04N 5/335 (2011.01)
H01L 27/148 (2006.01)

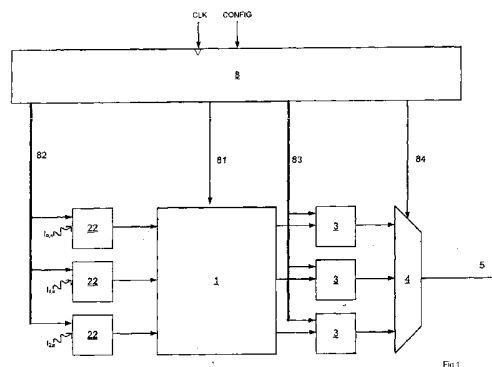
(56) Entgegenhaltungen:
US 5449908 A US 6825877 B1
WO 2003083510 A1

(73) Patentinhaber:
AUSTRIAN RESEARCH CENTERS
GMBH - ARC
1220 WIEN (AT)

(72) Erfinder:
BODENSTORFER ERNST DIPL.ING. DR.
BRUNN AM GEBIRGE (AT)
MAYER KONRAD DIPL.ING.
WIEN (AT)
HEISS DOROTHEA DIPL.ING.
WIEN (AT)
FÜRTLER JOHANNES DIPL.ING.
DÜRNSTEIN (AT)

(54) VERFAHREN UND SCHALTUNG ZUR INTEGRATION VON PIXELSIGNALWERTEN

(57) Die Erfindung betrifft ein Verfahren und eine Schaltung zur Integration von Pixelsignalwerten einer Anzahl von in einer Reihe befindlicher rücksetzbarer Pixel (22), an welchen ein zum Zeitintegral der Strahlungsstärke oder des Strahlungsflusses proportionales Helligkeitssignal anliegt, wobei das Helligkeitssignal insbesondere als Ladungswert vorliegt und zur Abspeicherung der Integrationsergebnisse in dafür vorgesehenen, Akkumulatorelementen (3) wobei eine Zuordnung zwischen jeweils einem Pixel (22) und jeweils einem Akkumulatorelement (3) getroffen wird, das im Pixel (22) gespeicherte Helligkeitssignal rückgesetzt bzw. auf einen Ausgangswert zurückgesetzt wird, der negative Wert eines unmittelbar nach Beendigung des Rücksetzens am Ausgang des Pixels (22) anliegenden Helligkeitssignals dem zugeordneten Akkumulatorelement (3) hinzugefügt wird, anschließend der Wert des am Pixel (22) anliegenden Helligkeitssignals demjenigen, dem Pixel (22) zugeordneten, Akkumulatorelement (3) zugeführt wird und zu dem in diesem Akkumulatorelement (3) bereits gespeicherten Wert hinzugezählt wird, die Schritte b) bis d) für alle Pixel (22) durchgeführt werden, und die Zuordnung nach Beendigung der voranstehenden Verfahrensschritte zyklisch geändert wird und die voranstehenden Verfahrensschritte erneut durchgeführt werden



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren gemäß dem Oberbegriff des Anspruches 1 sowie eine Schaltung gemäß dem Oberbegriff des Anspruches 6.

[0002] Als Schaltung wird in diesem Zusammenhang jede festverdrahtete oder programmierte Analog- oder Digitalschaltung verstanden, welche entweder als Verschaltung mehrerer Bauteile oder als integrierte Schaltung gefertigt sein kann.

[0003] Als Bildsensoren werden gleichermaßen Flächensensoren und Zeilensensoren verstanden, auf welchen einzelne Pixel nebeneinander oder aber auf einer Fläche angeordnet sind.

[0004] Erfindungsgemäße Schaltungen und Verfahren können insbesondere für die Bildaufnahme, vorzugsweise für eine automatisierte Überwachung bewegter Gegenstände, verwendet werden.

[0005] Eine große Herausforderung bei Hochgeschwindigkeitszeilenkameras stellt die kurze zur Verfügung stehende Belichtungszeit dar, die zu geringen Signalpegeln führt, da die Stärke der Beleuchtung fertigungsbedingt begrenzt ist. Ein wichtiges Design-Ziel einer Hochgeschwindigkeitszeilenkamera ist daher, das Bildrauschen möglichst klein zu halten, damit die Bildqualität auch bei den kleinen zur Verfügung stehenden Lichtmengen einigermaßen erhalten bleibt. Eine typische Anwendung von Hochgeschwindigkeitszeilenkameras stellt die optische Qualitätsinspektion bei industriellen Produktionsprozessen dar. Solche Anwendungen fordern im Allgemeinen einerseits einen möglichst hohen Durchsatz und andererseits eine möglichst feine Auflösung. Beide Forderungen zielen auf eine möglichst hohe Abtastrate der Zeilen oder Zeilenrate der Kamera ab. Der Möglichkeit, die Lichtintensität der Beleuchtung zu steigern, sind im Allgemeinen leider Grenzen gesetzt, sodass die Verkürzung der Belichtungszeit bei Hochgeschwindigkeitskameras oft nicht durch eine stärkere Beleuchtung kompensiert werden kann.

[0006] Zur Aufnahme von Gegenständen, welche gegenüber der Bildaufnahmeeinheit eine weitestgehend gleichmäßige Relativbewegung vollführen, wird vorzugsweise das TDI-Verfahren angewendet. Bei diesem Verfahren werden Pixelsignalwerte, welche denselben Gegenstandsbereich darstellen, jedoch zu unterschiedlichen Zeiten und mit unterschiedlichen Pixeln aufgenommen worden sind, akkumuliert bzw. zeitlich integriert. Somit ist es möglich, bewegte Gegenstände mit einer relativ geringen Anzahl von Bildzeilen aufzunehmen und entsprechende verzerrungsfreie Bilder zu erhalten.

[0007] Ferner ist für die Aufnahme unbewegter Bilder nach dem Stand der Technik eine Rauschkompensation (CDS) vorgesehen. Durch Messung eines entsprechenden Pixel-Signals vor und nach der Belichtung kann der rauschbedingte Fehler weitestgehend eliminiert bzw. herausgerechnet werden.

[0008] Ein Ansatz nach dem Stand der Technik besteht darin, die Responsivität der lichtempfindlichen Elemente des Bildsensors so groß wie möglich zu machen, damit bereits ein kleines Lichteingangssignal umgesetzt wird in ein möglichst großes elektrisches Signal. Damit wirken sich alle Störeffekte in der nachgeschalteten elektrischen Signalverarbeitung (Rauschen, Einkopplungen, Nichtlinearitäten, ...) prozentuell weniger stark auf das Sensorausgangssignal aus. Oder anders ausgedrückt, die bis zu einem gewissen Grade unvermeidlichen Störsignale in der Signalverarbeitung entsprechen - auf den Sensor-Eingang rückgerechnet - einer kleineren Lichtmenge. Dadurch wird der Sensor „empfindlicher“, wodurch kleinere Lichtmengen vom Rauschen unterschieden werden können. Der Nachteil dieses Ansatzes besteht darin, dass eine Steigerung der Responsivität meist nur durch Wahl einer anderen Halbleiterfertigungstechnologie möglich ist, was oft zu teuer ist (z.B. ein rückseitenbeleuchteter Prozess).

[0009] Weitere Ansätze, das eingangsbezogene Rauschen zu reduzieren, zielen direkt auf das Rauschen ab. Zumeist wird versucht, den dominanten Rauschterm zu reduzieren.

[0010] Bei langen Belichtungszeiten ist das oft das Dunkelstromrauschen, weshalb Sensoren für Kameras mit langen Belichtungszeiten oft stark unter die Umgebungstemperatur gekühlt

werden (das Dunkelstromrauschen steigt mit der Temperatur sehr stark an). Bei Hochgeschwindigkeitskameras spielt das Dunkelstromrauschen wegen der kurzen Belichtungszeit meist nur eine untergeordnete Rolle.

[0011] Bei kurzen Belichtungszeiten stellt sich in vielen Fällen das thermische Rauschen des Reset-Transistors als dominanter Rauschterm heraus. Dieser Rauschterm lässt sich fast vollständig mit dem Correlated Double Sampling (CDS) Verfahren eliminieren. Das thermische Rauschen des Reset-Transistors verfälscht den Startwert der Spannung an der Photodiode am Beginn der Belichtung durch einen statistischen Fehler, der aber für die Zeitdauer der Belichtung eingefroren wird, wodurch auch die Spannung an der Photodiode am Ende der Belichtung um denselben Fehlerbetrag verfälscht ist. Durch das CDS-Verfahren wird bereits der Startwert der Spannung und damit der statistische Fehler erfasst. Dieser kann am Ende der Belichtung vom Spannungsendwert subtrahiert werden. Dadurch wird das thermische Rauschen während des Rücksetzvorgangs für die nachfolgenden Signalverarbeitungsstufen eliminiert. Weiters werden alle niederfrequenten Störquellen vor der CDS-Schaltung unterdrückt und konstante Offsetfehler sogar bis zu 100% unterdrückt. Das CDS-Verfahren hat allerdings den Nachteil, dass die Startwerte der Pixelspannungen ausgelesen und über die gesamte Belichtungszeit gespeichert werden müssen, wofür für jedes Pixel ein separates Speicherelement notwendig ist. Das hat dazu geführt, dass CDS-Flächensensoren teuer sind und daher selten angewendet werden.

[0012] Eine Methode, welche bei Zeilen- und Flächensensoren Anwendung findet ist Time Delay Integration (TDI), welche die translatorische Bewegung des Objektes ausnützt, indem jeder Objektpunkt mehrfach aufgenommen wird, was einer Verlängerung der Belichtungszeit gleichkommt. Dadurch werden sowohl die Signalstärke, als auch das Rauschen erhöht. Der Gewinn besteht darin, dass durch die Akkumulation das Signal im Verhältnis zum Rauschen stärker ansteigt. TDI ist somit eine weitere bekannte Methode zur Verringerung des eingangsbezogenen Rauschens, die bevorzugt im Bereich der industriellen Bildverarbeitung verwendet wird. Besonders geeignet ist diese Methode für die Erfassung schnell bewegter Objekte, die mit hoher Auflösung aufgezeichnet werden müssen. Hervorragend einsetzbar ist TDI auch bei geringen Lichtverhältnissen. Im TDI-Modus erfassen Bildsensoren klare Bilder sich schnell bewegender Objekte, indem die gespeicherten Helligkeitswerte mehrerer Zeilen aufakkumuliert werden. Wenn sich in einem Aufnahmetakt eine Gegenstandszeile um genau eine Sensorzeile weiterbewegt, so kann jede Gegenstandszeile in aufeinander folgenden Aufnahmetakten mehrfach aufgenommen werden. Werden in jedem Aufnahmetakt beispielsweise 128 Zeilen aufgenommen, so wird jede Gegenstandszeile in 128 aufeinanderfolgenden Aufnahmetakten insgesamt 128 Mal aufgenommen, und das führt zu einer etwa 128 Mal höheren Signalstärke als dies bei herkömmlichen Sensoren der Fall ist.

[0013] Die Aufgabe der Erfindung besteht darin, eine Schaltung und ein Verfahren insbesondere für Flächensensoren von Bildaufnahmeeinrichtungen, vorzugsweise Kameras, zu entwickeln, welche die Vorteile der Zeitintegration einzelner Pixelsignalwerte (TDI) sowie der Rauschkompensation (CDS) vereinigen. Weiters soll der Aufbau der Schaltung möglichst wenig Leistung und Chipfläche verbrauchen, um den, insbesondere auf dem Trägersubstrat des Chips befindlichen, verbleibenden Platz für die fotoempfindlichen Dioden der einzelnen Pixel frei zu halten. Der Schaltungsaufbau sollte ferner möglichst fehlertolerant mit geringer Ausschussrate produzierbar sein und vorzugsweise mit konventionellen mikroelektronischen Fertigungsmechanismen auskommen, z.B. mit einem CMOS-Prozess fertigbar sein. Derartige Schaltungen werden vorteilhafterweise in Bildsensoren eingesetzt, welche ihrerseits für Bildaufnahmeeinheiten eingesetzt werden.

[0014] Die Erfindung löst diese Aufgabe mit einem Verfahren gemäß Anspruch 1 sowie einer Schaltung gemäß Anspruch 6.

[0015] Mit den Merkmalen des erfindungsgemäßen Verfahrens können die Zeitintegration TDI einzelner Pixelsignalwerte sowie eine Rauschkompensation CDS gleichzeitig vorgenommen werden. Ein derartiges Verfahren ist einfach zu implementieren, wobei die vom Verfahren benö-

tigte Zeit zur Durchführung etwa der Zeit zur Durchführung eines konventionellen TDI-Verfahrens entspricht. Der Vorteil besteht ferner darin, dass durch die Kombination von CDS und TDI eine besonders effiziente Reduktion des Rauschens möglich ist. Jedes einzelne Verfahren für sich kann das Rauschen nur in einem begrenzten Maße sinnvoll reduzieren. Da CDS gezielt das Reset-Rauschen eliminiert, ist der Gewinn von CDS abhängig vom Anteil des Reset-Rauschens am Gesamtrauschen und umso größer, je größer dieser Anteil ist.

[0016] Die Möglichkeiten von CDS sind damit aber limitiert. Etwas anders verhält es sich bei TDI, das das eingangsbezogene Rauschen proportional zur Wurzel der Anzahl der TDI-Stufen verringert. Damit kann zwar theoretisch das Rauschen beliebig klein gemacht werden, allerdings nur mit hohem Aufwand. Ein Rechenbeispiel mit der Annahme, dass durch CDS das Rauschen halbiert werden kann: TDI mit N Akkumulationen und CDS reduziert das Rauschen

auf $\frac{1}{2\sqrt{N}}$ des Wertes ohne TDI und ohne CDS. TDI mit $2N$ Akkumulationen, dafür kein CDS,

reduziert das Rauschen auf $\frac{1}{\sqrt{2N}}$ des Wertes ohne TDI und ohne CDS, was um den Faktor

Wurzel aus 2 mehr (ungünstiger) ist. Folglich erreicht man mit der Kombination von CDS und TDI bei gleichem Aufwand ein besseres Rauschverhalten.

[0017] Mit den Merkmalen des erfindungsgemäßen Verfahrens können die Zeitintegration einzelner Pixelsignalwerte (TDI) sowie eine Rauschkompensation (CDS) gleichzeitig vorgenommen werden.

[0018] Mit einem Verfahren nach Anspruch 2 wird eine einheitliche Helligkeit der einzelnen mit den Pixeln aufgenommenen Bildpunkten erreicht.

[0019] Mit einem Verfahren nach Anspruch 3 werden längere Belichtungszeiten pro Pixel bzw. höhere Geschwindigkeit des Verfahrens sowie eine stufenweise Parallelisierung des Belichtungsvorgangs erzielt.

[0020] Mit den Merkmalen der Ansprüche 4 und 5 wird eine einfache Zuordnung zwischen Pixeln und Akkumulatorelementen bzw. eine Änderung der Zuordnung für das TDI-Verfahren gewährleistet.

[0021] Mit den Merkmalen des Anspruchs 6 wird erreicht, dass die Zeitintegration einzelner Pixelsignalwerte (TDI) sowie eine Rauschkompensation (CDS) gleichzeitig mit einer einzigen Schaltung vorgenommen werden kann.

[0022] Mit den Merkmalen des Anspruchs 7 wird die Anzahl der benötigten Leitungen reduziert.

[0023] Mit den Merkmalen der Ansprüche 8 und 9 werden besonders vorteilhafte Ausführungsformen der Akkumulatorelemente beschrieben.

[0024] Die Merkmale des Anspruchs 10 beschreiben einen besonders einfachen Aufbau einer Auswahlhaltung.

[0025] Die Merkmale des Anspruchs 11 ermöglichen die effiziente Durchführung des erfindungsgemäßen Verfahrens.

[0026] Die Merkmale des Anspruchs 12 ergeben einen besonders einfachen Aufbau eines Pixels.

[0027] Die Merkmalen der Ansprüche 13 bis 14 vereinfachen den Aufbau der Auswahlhaltung bzw. geben besonders vorteilhafte Ausführungsformen dieser wieder.

[0028] Eine mit den Merkmalen des Anspruchs 15 versehene Schaltung ermöglicht eine besonders einfache Zuordnung von Pixeln und Akkumulatorelementen.

[0029] Mit den Merkmalen des Anspruchs 16 wird die Anordnung der Akkumulatorelemente vereinfacht.

[0030] Mit den Merkmalen des Anspruchs 17 kann ein Akkumulatorelement als analoge Schaltung realisiert werden. Die Anordnung umfasst nur wenige Bauteile und ist einfach und platzsparend auf einem Mikrochip zu integrieren.

[0031] Mit den Merkmalen des Anspruchs 18 kann bei einer erfindungsgemäßen Schaltung eine Einsparung von Bauelementen, Chipfläche und aufgenommener Leistung erzielt werden, wodurch das Verhältnis zwischen belichtbarer Fläche und Gesamtfläche vergrößert wird und die thermische Verlustleistung des Chips verringert wird.

[0032] Mit den Merkmalen des Anspruchs 19 kann eine verbesserte Abwägung zwischen der Verstärkung des eingehenden Signals in den Akkumulatorelementen und den durch die Fertigungstoleranzen verursachten systematischen Fehler der einzelnen Akkumulatorelemente erzielt werden.

[0033] Mit den Merkmalen des Anspruchs 20 werden eine verbesserte Aufteilung und Nutzung der Chipfläche erreicht sowie lange Zuleitungen mit parasitären Kapazitäten vermieden.

[0034] Mit den Merkmalen des Anspruchs 21 können für die Zeitintegration der gemessenen Pixelsignalwerte digitale Schaltungen verwendet werden. Das kann insbesondere bei niedrigen Zeilenfrequenzen ein Vorteil sein, wenn die analoge Speicherung von Signalwerten, z.B. wegen Leckströmen von Kondensatoren, nicht mehr möglich ist.

[0035] Mit den Merkmalen des Anspruchs 22 kann das Ausgangssignal der Schaltung von einer Digitalschaltung weiterverarbeitet werden.

[0036] Mit den Merkmalen des Anspruchs 23 vereinfacht sich der Aufbau der Schaltung für die einzelnen Pixel, wodurch ein Transistor pro Pixel eingespart wird.

[0037] Mit den Merkmalen des Anspruchs 24 wird durch Hinzunahme weniger Schalter eine Auswahlmöglichkeit geschaffen, wodurch bei größeren Lichtstärken die Kompensation des Rauschfehlers zu Gunsten einer erhöhten Anzahl von TDI-Stufen ausgeschaltet oder inaktiv gestellt werden kann. Ferner ermöglichen die Merkmale des Anspruchs 24 die Verringerung des Rauschens eines CMOS-Bildsensors. Da die Realisierung von CDS genauso viele Akkumulatorelemente für die Reset-Werte benötigt, wie er Pixel aufweist, ist der Aufwand für CDS oft für Anwendung bei Flächensensoren zu groß. Hingegen bei einem Bildsensor, insbesondere einen Flächensensor, mit TDI, der zu der Anzahl an Bildspalten wenige Bildzeilen aufweist, bleibt der Aufwand für CDS im vertretbaren Rahmen.

[0038] Mit den Merkmalen des Anspruchs 25 wird erreicht, dass die Steuerschaltung besonders einfach, insbesondere durch eine Allzweck-Digitalschaltung, realisiert werden kann.

[0039] Auf einem Datenträger gemäß Anspruch 26 kann sowohl ein Programm zur Durchführung eines Verfahrens mittels eines programmierbaren Rechners, insbesondere Prozessors, als auch der Verdrahtungsplan einer programmierbaren logischen Schaltung, insbesondere eines Schaltwerks, abgespeichert sein.

[0040] Fig. 1 zeigt schematisch eine erfindungsgemäße Schaltung.

[0041] Fig. 2 zeigt schematisch eine erfindungsgemäße Schaltung, wobei die Auswahlschaltung durch einen Multiplexer und einen Demultiplexer realisiert wird.

[0042] Fig. 3 zeigt eine analoge Ausführungsform eines Akkumulatorelements.

[0043] Fig. 4 zeigt eine digitale Ausführungsform eines Akkumulatorelements.

[0044] Fig. 5 zeigt eine Ausführungsform der Auswahlschaltung mittels Transistorschalter.

[0045] Fig. 6 zeigt den Aufbau einer Schaltung für ein Pixel.

- [0046]** Fig. 7 zeigt eine besonders vorteilhafte Ausführungsform der Erfindung, bei welcher lediglich ein Operationsverstärker pro Pixelspalte verwendet wird.
- [0047]** Fig. 8 zeigt eine Fortbildung der Schaltung von Fig. 7, bei der die Kompensation des Rauschfehlers zu Gunsten einer erhöhten Pixeldichte ausgeschaltet oder inaktiv gestellt werden kann.
- [0048]** Die Fig. 9a, 9b und 9c zeigen drei verschiedene Zuordnungen zwischen Pixeln und Akkumulatorelementen.
- [0049]** Fig. 10 zeigt schematisch einen Chip, auf dem eine erfindungsgemäße Schaltung realisiert ist.

[0050] Wie in Fig. 10 dargestellt, ist die erfindungsgemäße Schaltung auf dem Trägersubstrat eines Mikrochips M realisiert, wobei gegebenenfalls einzelne Elemente der erfindungsgemäßen Schaltung auf weiteren Mikrochips angeordnet sind, welche gegebenenfalls über Datenleitungen elektrisch wirksam verbunden sind. Die Oberfläche des Mikrochips M ist rasterartig in einzelne rechteckige Bereiche unterteilt, welche die lichtempfindliche Schaltung der Pixel 22, sowie gegebenenfalls Teile der Ansteuerungslogik bzw. der Auswahlschaltung 1 umfasst. Für jeweils eine Spalte P umfassend eine Vielzahl von Pixel 22 ist eine erfindungsgemäße Schaltung S vorgesehen. Um eine möglichst gute Ausbeute und ein möglichst geringes Rauschen zu erzielen, kann vorgesehen werden, dass die lichtempfindliche Diode 27 einen möglichst großen Anteil der für die einzelnen Pixel 22 zur Verfügung stehenden Fläche bedeckt. Jeder Spalte P kann eine erfindungsgemäße Schaltung zugeordnet werden, welche sich beispielsweise in einer weiteren, nicht von Pixeln 22 bedeckten Fläche des Mikrochips M befindet. Gegebenenfalls kann allen auf dem Mikrochip vorgesehenen Spalten eine gemeinsame Steuerlogik zugeordnet werden. Am Mikrochip M ist ein (nicht dargestellter) Ausgang vorgesehen, an welchem zu vorgegebenen Zeiten die einzelnen Helligkeitsinformationen, gegebenenfalls moduliert oder codiert, insbesondere digitalisiert, vorliegen. An diesen Ausgang können unterschiedliche Einheiten und Geräte wie z.B. Speichermedien oder Monitore angeschlossen werden.

[0051] Fig. 1 zeigt den Aufbau einer erfindungsgemäßen Schaltung. Diese umfasst eine Spalte von Pixeln 22, welche an jeweils einen Eingang einer Auswahlschaltung 1 angeschlossen sind. Die Ausgänge der Auswahlschaltung 1 sind jeweils an den Eingang eines Akkumulatorelementes 3 angeschlossen. Die Ausgänge der Akkumulatorelemente 3 sind jeweils an einen Eingang des Multiplexers 4 angeschlossen. Der Ausgang des Multiplexers 4 bildet den Ausgang 5 der gesamten Schaltung. Jedes der Pixel 22 liefert an seinem Ausgang ein Signal, welches der vom Pixel aufgenommenen Lichtintensität entspricht. In der Pixelschaltung wird die auf das Pixel 22 eintreffende Strahlungsleistung in ein Helligkeitssignal, insbesondere einen Ladungs- oder Spannungswert, umgewandelt und entsprechend kodiert am Ausgang des Pixels 22 zur Verfügung gestellt. Da die Pixel 22 an der Auswahlschaltung 1 angeschlossen sind, liegen die dem Helligkeitssignal der einzelnen Pixel 22 entsprechenden Signalwerte an den jeweiligen Eingängen der Auswahlschaltung 1 an. Die Auswahlschaltung 1 bietet die Möglichkeit, einzelne Eingänge mit einzelnen Ausgängen elektrisch zu verbinden. Somit können die Signale einzelner Pixel 22 an vorgegebene Akkumulatorelemente 3 geleitet werden. Die an den einzelnen Ausgängen der Akkumulatorelemente 3 anliegenden Signalwerte werden dem Multiplexer 4 zugeführt, durch welchen einer dieser Signalwerte ausgewählt und an den Ausgang 5 der Schaltung weitergeleitet wird.

[0052] Zur Steuerung der Pixel 22, der Auswahlschaltung 1, der Akkumulatorelemente 3 sowie des Multiplexers 4 ist eine Steuerschaltung 8 vorgesehen, welche über getrennte Steuerleitungen 81, 82, 83, 84 mit den einzelnen Schaltungselementen verbunden ist. Als Steuerleitungen 81, 82, 83, 84 sind sowohl einzelne Leitungen als auch eine Vielzahl von dieselbe Steuerinformation tragende Einzelverbindungen, insbesondere Steuerbusse, zu verstehen. Über eine Steuerleitung 82, welche an alle Pixel 22 geführt ist, wird das in den Pixeln 22 gespeicherte Helligkeitssignal bei entsprechend vorliegenden Steuersignalen zurückgesetzt.

[0053] Die jeweilige Verschaltung bzw. Verbindung eines Ausgang eines Pixels 22 mit dem Eingang eines Akkumulatorelements 3 durch die Auswahlschaltung 1 wird über die Steuerleitung 81, welche am Steuereingang 17 der Auswahlschaltung 1 angeschlossen ist, vorgegeben. Ein entsprechendes Steuersignal wird in der Steuerschaltung 8 erzeugt und bewirkt in der Auswahlschaltung 1 eine entsprechende Verschaltung. Über die Steuerleitung 83, welche von der Steuerschaltung 8 zu den einzelnen Akkumulatorelementen 3 führt, wird der Betriebszustand der jeweiligen Akkumulatorelemente 3 festgelegt. Ein entsprechendes Steuersignal gelangt von der Steuerschaltung 8 zum entsprechenden Akkumulatorelement 3 und bewirkt in diesem das Setzen des entsprechenden Betriebsmodus. Eine Steuerleitung 84 verbindet den Steuereingang des Multiplexers 4 mit einem entsprechenden Steuerausgang der Steuerschaltung 8. Ein entsprechendes Steuersignal wird von der Steuerschaltung 8 zum Multiplexer 4 geleitet, wodurch erreicht wird, dass lediglich eines der an den Eingängen des Multiplexers 4 anliegenden Signale an den Ausgang 5 übernommen wird.

[0054] An der Steuerschaltung 8 sind ein Konfigurationseingang sowie ein Takteingang vorgegeben. Über den Konfigurationseingang können beispielsweise Parameter zur Durchführung des Verfahrens weitergegeben werden. Am Takteingang wird ein externer Takt vorgegeben, welcher insbesondere zur Taktung der einzelnen Akkumulatorelemente 3 an diese mittels der Steuerleitung 83 weitergegeben werden kann.

[0055] Mit einer derartigen Schaltung kann nun das erfindungsgemäße Verfahren durchgeführt werden. Ein Programm zur Durchführung des erfindungsgemäßen Verfahrens ist insbesondere in der Steuerschaltung 8 abgespeichert. Die Reihung der einzelnen Pixel 22 bzw. der Akkumulatorelemente 3 kann im Prinzip willkürlich vorgegeben werden. Aus Effizienzgründen ist jedoch eine Zuordnung vorteilhaft, welche unter Ausnutzung der gegenseitigen Lage der einzelnen Pixel 22 bzw. Akkumulatorelemente 3 zueinander herangezogen wird.

[0056] Um die Veränderung der Zuordnung zwischen den einzelnen Pixeln 22 zu den jeweiligen Akkumulatorelementen 3 zu erleichtern, wird für jedes Pixel 22 ein nächstfolgendes Pixel 22 definiert. Als nächstfolgendes Pixel 22 bzw. Akkumulatorelement 3 des letzten Pixels 22 der Reihe bzw. Akkumulatorelements 3 wird das erste Pixel 22 bzw. Akkumulatorelement 3 angesehen. Zunächst wird eine Zuordnung, wie in Fig. 9a dargestellt, zwischen jeweils einem Pixel 22 und jeweils einem Akkumulatorelement 3 getroffen, wobei jeweils genau ein Pixel 22 jeweils genau einem Akkumulatorelement 3 zugeordnet wird.

[0057] Dies kann einfach dadurch geschehen, dass eine Zuordnung zwischen dem ersten Pixel 22 aus der Spalte der Pixel 22 und dem ersten Akkumulatorelement 3 aus der Spalte der Akkumulatorelemente 3 vorgenommen wird. Das jeweils nächstfolgende Pixel 22 in der Spalte wird dem jeweils nächstfolgenden Akkumulatorelement 3 in der Spalte der Akkumulatorelemente 3 zugeordnet.

[0058] Anschließend wird das im Pixel 22 gespeicherte Helligkeitssignal zurückgesetzt. Dies wird dadurch bewerkstelligt, dass ein entsprechendes Steuersignal über die Steuerleitung 82 an das jeweilige Pixel 22 geleitet wird. Über die Steuerleitung 81 wird eine Verbindung des entsprechenden Pixels 22 mit dem jeweiligen, diesem Pixel 22 zugeordneten Akkumulatorelement 3 in der Auswahlschaltung 1 erreicht. Das am zurückgesetzten Pixel 22 anliegende Helligkeitssignal wird an das entsprechende Akkumulatorelement 3 weitergeleitet und dessen negativer Wert dem im Akkumulatorelement 3 gespeicherten Wert hinzugefügt. Im ersten im Akkumulatorelement 3 durchgeführten Akkumulations- bzw. Integrationsschritt wird der negative Wert des am Pixel 22 anliegenden Helligkeitssignals in das Akkumulatorelement 3 übernommen. Das während des Rücksetzvorgangs am Pixel 22 anliegende Helligkeitssignal kann rauschbedingt nicht exakt festgelegt werden. Somit wird zur Kompensation der negative Wert dieses Helligkeitssignals im entsprechenden Akkumulatorelement 3 abgespeichert. Nach dem Ablauf einer vorgegebenen Belichtungszeit wird der Wert des im Pixel 22 gespeicherten Helligkeitssignals dem, dem Pixel 22 zugeordneten Akkumulatorelement 3 zugeführt und zu dem im Akkumulatorelement 3 gespeicherten Wert hinzugezählt bzw. akkumuliert.

[0059] Diese Schritte werden für alle in der Zuordnung festgelegten Paare von Pixeln 22 und

Akkumulatorelementen 3 durchgeführt. Dies kann insbesondere dadurch erfolgen, dass ein durch die Steuerschaltung 8 vorgegebener Takt herangezogen wird, wobei in jedem Takt ein Zeitfenster für den Rücksetzvorgang eines Pixels 22 und ein weiteres Zeitfenster für die Akkumulation eines in einem weiteren Pixel 22 gespeicherten Helligkeitssignals in einem diesem weiteren Pixel 22 zugeordneten Akkumulatorelement 3 vorgesehen ist. Die Zeitdauer der beiden Zeitfenster kann aus Gründen der Einfachheit gleich lang gewählt werden.

[0060] Die Durchführung des folgenden TDI-Schrittes wird nach der Beendigung dieser genannten Verfahrensschritte ausgelöst, nachdem sich die Projektion des bewegten Gegenstandes um eine definierte Strecke, die in der Regel der Höhe einer Pixelzeile entspricht, verschoben hat. Danach wird die Zuordnung zyklisch bzw. durch Verschiebung gegenüber der vorliegenden Zuordnung geändert und die oben genannten Verfahrensschritte erneut durchgeführt. Die zyklische Vertauschung der Zuordnung ist in den Fig. 9a, 9b, 9c dargestellt.

[0061] Die zyklische Veränderung der Zuordnung wird vorzugsweise so vorgenommen, dass jedem Pixel 22 das dem jeweils nachfolgenden Pixel 22 zugeordnete Akkumulatorelement zugeordnet wird und dem letzten Pixel 22 der Reihe das ursprünglich dem ersten Pixel 22 der Reihe zugeordnete Akkumulatorelement 3 zugeordnet wird.

[0062] Durch die zyklische Struktur der Pixel 22 bzw. der Akkumulatorelemente 3 gilt als nächstfolgendes Pixel des letzten Pixels das erste Pixel und als nächstfolgendes Akkumulatorelement 3 des letzten Akkumulatorelements 3 das erste Akkumulatorelement 3. Somit ergibt sich, dass das in einem bestimmten Schritt dem letzten Pixel 22 zugeordnete Akkumulatorelement 3 im darauffolgenden Schritt dem ersten Akkumulatorelement zugeordnet wird.

[0063] Die in Fig. 9b dargestellte Zuordnung ergibt sich durch zyklische Vertauschung der Zuordnung aus Fig. 9a. Die in Fig. 9c dargestellte Zuordnung ergibt sich durch zyklische Vertauschung der Zuordnung aus Fig. 9b. Die in Fig. 9a dargestellte Zuordnung ergibt sich durch zyklische Vertauschung der Zuordnung aus Fig. 9c.

[0064] Nach der Durchführung bzw. mehrmaligen schleifenartigen Wiederholung dieser Verfahrensschritte liegen in den einzelnen Akkumulatorelementen 3 die entsprechenden Helligkeitssignale des an der Bildaufnahmeeinheit vorbeibewegten Gegenstands vor. Ferner ist zu erwähnen, dass die zeitlichen Abstände zwischen zwei zyklischen Vertauschungen der Zuordnung von Pixeln 22 zu Akkumulatorelementen 3 an die Relativgeschwindigkeit des beobachteten Gegenstandes gegenüber der Bildaufnahmeeinheit angepasst sind. Bei einer größeren Geschwindigkeit wird die zyklische Verschiebung der Zuordnung zu Akkumulatorelementen 3 in der Zeiteinheit entsprechend öfters vorgenommen, bei einer Relativbewegung in die entsprechend entgegengesetzte Richtung wird die zyklische Verschiebung der Zuordnung in entsprechend entgegengesetzter Richtung vorgenommen.

[0065] Fig. 2 zeigt schematisch die Ausführung einer Auswahlschaltung 1 durch einen Multiplexer 18 mit nachgeschalteten Demultiplexer 19. Die Eingänge des Multiplexers 18 bilden die Eingänge 11 der Auswahlschaltung 1. Der Ausgang des Multiplexers 18 ist an den Eingang des Demultiplexers 19 mittels einer Verbindungsleitung 15 angeschlossen. Ferner bilden die Ausgänge des Demultiplexers 19 die Ausgänge der Auswahlschaltung 1. Bei dieser speziellen Ausführungsform umfasst die Steuerleitung 81 zwei getrennte Steuerleitungen, wobei die Steuerleitung 81 das Steuersignal zur Steuerung der Auswahlschaltung 1 an deren Eingang 17 führt, die erste der Steuerleitungen, die Schalterstellung des Multiplexers 18 und die zweite der Steuerleitungen die Schalterstellung des Demultiplexers 19 steuert. Durch den Aufbau der Auswahlschaltung ist klar, dass lediglich ein an einem der Eingänge 11 angeschlossenes Pixel 22 an ein einziges an einem Ausgang 12 angeschlossenes Akkumulatorelement 3 verbunden werden kann. Durch die mittels der Steuerleitung 81 übertragenen Steuersignale kann jeweils einer der Eingänge 11 und einer der Ausgänge 12 ausgewählt werden und ein dem ausgewählten Eingang 11 anliegendes Signal an den ausgewählten Ausgang 12 weitergeleitet werden.

[0066] Obwohl diese Schaltung eine Einschränkung gegenüber der allgemeinen Verschaltbarkeit einer im Prinzip beliebig groß gewählten Anzahl von Eingängen 11 mit einer ebenfalls

beliebig groß gewählten Anzahl von Ausgängen darstellt, ist diese Schaltung für die Durchführung des erfindungsgemäßen Verfahrens ausreichend und bietet eine sehr einfache Implementierung der durch das Verfahren geforderten Funktionalität, da die sequentielle Verarbeitung der Pixelwerte sehr gut zum Zeitmultiplex der Pixelzeilen bei der üblichen Sensorauslese passt.

[0067] In Fig. 5 wird eine entsprechende Implementierung der Auswahl schaltung 1 mittels einer Anzahl von Schaltern angegeben. Eine Anzahl von eingangsseitigen Schaltern 13 ist vorgesehen, die der Anzahl der Eingänge 11 entspricht, wobei der erste Anschluss jeweils eines der eingangsseitigen Schalter 13 an jeweils einem der Eingänge 11 der Auswahl schaltung 1 angeschlossen ist. Weiters ist der zweite Anschluss jedes eingangsseitigen Schalters 13 mit einer Verbindungsleitung 15 verbunden. Eine Anzahl von ausgangsseitigen Schaltern 14 ist vorgesehen, welche der Anzahl der Ausgänge 12 entspricht, wobei der zweite Anschluss jeweils eines der ausgangsseitigen Schalter 14 mit jeweils einem der Ausgänge 12 der Auswahl schaltung 1 verbunden ist bzw. als Ausgang 12 der Auswahl schaltung 1 fungiert. Der jeweils andere Anschluss jedes ausgangsseitigen Schalters 14 ist an der Verbindungsleitung 15 angeschlossen. Die eingangsseitigen Schalter 13 und die ausgangsseitigen Schalter 14 sind durch einen gemeinsamen Steuereingang 17 der Auswahl schaltung 1 ansteuerbar bzw. schaltbar. Dieser Steuereingang 17 ist an die Steuerleitung 81 angeschlossen und mit der Steuerschaltung 8 verbunden.

[0068] Der Aufbau eines Akkumulatorelements 3 mittels einer Analogschaltung 6 ist in Fig. 3 beschrieben. Diese Schaltung umfasst vier Schalter 64, 65, 66, 67 und zwei Kondensatoren 62, 63 sowie einen Operationsverstärker 61. Die gegenseitige Verschaltung der einzelnen Elemente ist folgendermaßen realisiert: Der Eingang 68 der Schaltung ist mit dem ersten Anschluss des ersten Schalters 64 verbunden. Der zweite Anschluss des ersten Schalters 64 ist mit dem ersten Anschluss des ersten Kondensators 62 verbunden. Der zweite Anschluss des ersten Kondensators 62 ist mit dem ersten Anschluss des zweiten Kondensators 63 verbunden. Der zweite Anschluss des zweiten Kondensators 63 ist mit dem ersten Anschluss des zweiten Schalters 65 sowie mit dem ersten Anschluss des dritten Schalters 66 verbunden. Der zweite Anschluss des dritten Schalters 66 liegt auf Massepotential. Der zweite Anschluss des zweiten Schalters 65 ist mit dem Ausgang 69 der Analogschaltung 6 verbunden. Der nicht-invertierende Eingang des Operationsverstärkers 61 liegt auf Massepotential. Der invertierende Eingang des Operationsverstärkers 61 ist mit dem zweiten Anschluss des ersten Kondensators 62 verbunden. Der Ausgang des Operationsverstärkers 61 ist mit dem Ausgang 69 der Analogschaltung 6 verbunden. Der vierte Schalter 67 ist an je einem seiner Anschlüsse mit dem invertierenden Eingang des Operationsverstärkers 61 sowie mit dem Ausgang des Operationsverstärkers 61 verbunden.

[0069] Das in der Analogschaltung 6 anliegende Helligkeitssignal wird durch die Differenz der in den beiden Kondensatoren 62, 63 gespeicherten Ladungen bzw. Ladungswerte repräsentiert bzw. dargestellt. Aus dem Aufbau ergibt sich, dass für die korrekte Durchführung der einzelnen Schritte immer einem Akkumulieren des positiven Ladungswerts ein negatives Setzen bzw. Akkumulieren eines eingehenden Ladungswerts vorangeht. Das negative Setzen eines gegebenen Ladungswerts kann zu jedem beliebigen Zeitpunkt erfolgen, das Akkumulieren eines negativen Ladungswerts kann nur nach dem Hinzufügen oder Akkumulieren eines (positiven) Ladungswerts erfolgen. Das korrekte Endergebnis der durchgeführten Rechenoperationen liegt jeweils am Ende des Akkumulierens eines (positiven) Ladungswerts am Ausgang 69 invertiert vor.

[0070] Zum Speichern bzw. Beibehalten eines Akkumulatorwerts in einem Akkumulatorelement 3 werden alle Schalter geöffnet. Die gespeicherte Ladung in den beiden Kondensatoren 62, 63 bleibt dabei unverändert und das anliegende bzw. gespeicherte Helligkeitssignal wird beibehalten.

[0071] Zum Akkumulieren des negativen Werts einer anliegenden Ladung bzw. des Helligkeitssignals werden der erste Schalter 64 und der vierte Schalter 67 geschlossen. Der zweite Schalter 65 und der dritte Schalter 66 werden geöffnet. Hierbei wird der erste Kondensator 62 gela-

den, d.h. die am Eingang 68 anliegende Ladung an den ersten Kondensator 62 geleitet. Das Schließen des vierten Schalters 67 bewirkt eine auftretende Rückkopplung des Operationsverstärkers 61 und in weiterer Folge, dass der zweite Anschluss des ersten Kondensators 62 näherungsweise auf Massepotential bzw. auf virtuellem Massepotential des Operationsverstärkers 61 liegt.

[0072] Zum Setzen des negativen Werts des am Eingang 68 anliegenden Spannungs- bzw. Ladungswerts werden der erste Schalter 64, der dritte Schalter 66 und der vierte Schalter 67 geschlossen, der zweite Schalter 65 verbleibt offen. Das Laden des ersten Kondensators 62 erfolgt hierbei genau wie beim Vorgang des negativen Akkumulierens einer am Eingang 68 anliegenden Spannung. Ferner wird der zweite Kondensator 63 über den zweiten Schalter 65 entladen.

[0073] Zum Addieren des Werts eines Pixels 21 zu einem Akkulatorelement 3 wird der erste Schalter 64 geschlossen, der zweite Schalter 65 geschlossen, der dritte Schalter 66 geöffnet und der vierte Schalter 67 geöffnet. Mit der im Pixel 22 gespeicherten Ladung wird der erste Kondensator 62 geladen und es fließt ein entsprechender Ausgleichsstrom, welcher auch durch den zweiten Kondensator 63 fließt. Auf Grund des Verhältnisses der beiden Kapazitäten der Kondensatoren 62, 63 liegt am Ausgang 69 der das Akkulatorelement 3 bildenden Analogschaltung 6 ein gegenüber dem am Eingang 68 anliegenden Spannungswert skaliertes Spannungswert an.

[0074] Ein Akkulatorelement 3 kann auch als digitale Schaltung 9 ausgestaltet werden. Eine derartige Schaltung ist in Fig. 4 dargestellt. Diese digitale Schaltung 9 umfasst einen Eingang 91 und einen Ausgang 92, einen Steuereingang 93, zwei Multiplexer 95, 96, ein Speicherelement 98 und einen Inverter 94, einen Addierer 97 sowie eine Steuerungsschaltung 99. Der Eingang 91 ist an einen Eingang des ersten Multiplexers 95a sowie an den Eingang des Inverters 94 angeschlossen. Der Ausgang des Inverters 94 ist an den zweiten Eingang 95b des ersten Multiplexers 95 angeschlossen. Der Ausgang des ersten Multiplexers 95 ist an einen Eingang des Addierers 97 sowie an einen Eingang 96a des zweiten Multiplexers 96 angeschlossen. Der Ausgang des Addierers 97 ist an einen weiteren Eingang 96b des zweiten Multiplexers 96 angeschlossen. Der Ausgang des zweiten Multiplexers 96 ist an das Speicherelement 98 angeschlossen. Der Ausgang des Speicherelements 98 ist an einen weiteren Eingang 96c des zweiten Multiplexers 96 angeschlossen bzw. rückgekoppelt sowie an den zweiten Anschluss des Addierers 97 angeschlossen.

[0075] Die Steuerungsschaltung 99 ist über zwei Steuerleitungen 99a, 99b an den ersten Multiplexer 95 sowie an den zweiten Multiplexer 96 angeschlossen. In diesen Steuerleitungen 99a, 99b liegt jeweils ein Signal an, welches jeweils einen Eingang der beiden Multiplexer 95, 96 selektiert und an den Ausgang weiterliefert. Der Steuereingang 93 der digitalen Schaltung 9 ist an die Steuerungsschaltung 99 angeschlossen. Die Steuerungsschaltung 99 weist eine weitere Steuerleitung 99c auf, welche an den Steuereingang des Speichers weitergeleitet ist und diesen triggert bzw. die Übernahme des am Eingang anliegenden Signalwertes auslöst.

[0076] Um den gespeicherten Wert beizubehalten kann der erste Multiplexer 95 einen seiner beiden Eingangswerte an seinen Ausgang übernehmen. Der zweite Multiplexer 96 übernimmt den Ausgang des Speicherelements 98 von seinem Eingang 96c an seinen Ausgang. Ein Triggerimpuls wird über die Leitung 99c gesendet.

[0077] Um den negativen Wert eines anliegenden Werts in das Speicherelement 98 zu übernehmen, übernimmt der erste Multiplexer 95 den Ausgangswert des Inverters 94 von seinem Eingang 95b an seinen Ausgang. Der zweite Multiplexer 96 übernimmt den Ausgangswert des ersten Multiplexers 95 von seinem Eingang 96a an seinen Ausgang. Ein Triggerimpuls wird über die Leitung 99c gesendet.

[0078] Um einen am Eingang 91 anliegenden Wert zum Speicher hinzuzuzählen, übernimmt der erste Multiplexer 95 den am Eingang 91 anliegenden Wert vom Eingang 95a an seinen Ausgang. Der zweite Multiplexer 96 übernimmt den an seinem Eingang 96b anliegenden Wert,

nämlich den Ausgang des Addierers 97, an seinen Ausgang. Ein Triggerimpuls wird über die Leitung 99c gesendet.

[0079] Um einen am Eingang 91 anliegenden Wert vom Speicherwert abzuziehen, übernimmt der erste Multiplexer 95 den am Ausgang des Inverters 94 anliegenden Wert vom Eingang 95b an seinen Ausgang. Der zweite Multiplexer 96 übernimmt den an seinem Eingang 96b anliegenden Wert, nämlich den Ausgang des Addierers 97, an seinen Ausgang. Ein Triggerimpuls wird über die Leitung 99c gesendet.

[0080] Weitere bevorzugte Ausführungsformen betreffen die Reduktion von Chipfläche durch die Reduktion der benötigten Operationsverstärker sowie eine Schaltungsvariante, bei welcher zwischen einer reinen TDI-Schaltung und einer kombinierten TDI-CDS-Schaltung ausgewählt werden kann.

[0081] Fig. 6 zeigt schematisch den Aufbau eines Pixels 22. Wesentlicher Bauteil dieser Schaltung ist eine fotoempfindliche Diode 27. Diese weist, bedingt durch ihren Aufbau, eine parasitäre Parallelkapazität 28 auf. Die Anode der lichtempfindlichen Diode 27 liegt auf Massepotential. An der Kathode der Diode 27 ist der Source-Anschluss eines MOS-Transistors 29 angeschlossen. Der Drain-Anschluss des MOS-Transistors 29 liegt auf dem Potential der Betriebsspannung. Am Gate des MOS-Transistors 29 ist eine der Steuerleitungen 82 angeschlossen, welche zur Steuerung des entsprechenden Pixels vorgesehen ist. Die Kathode der lichtempfindlichen Diode 27 ist ferner an das Gate eines weiteren MOS-Transistors 2a angeschlossen, dessen Drain-Anschluss auf Betriebsspannung liegt und dessen Source-Anschluss den Ausgang des Pixels bildet. In unmittelbarer örtlicher Nähe des Pixels, jedoch der Auswahlerschaltung 1 zugehörig, befindet sich ein Auswahltransistor oder eingangsseitiger Schalter 13 der Ausfallschaltung, welcher über eine der Steuerleitungen 81 gesteuert wird, welche zur Steuerung bzw. Durchschaltung des entsprechenden Pixels vorgesehen ist. In diesem Ausführungsbeispiel ist der eingangsseitige Schalter 13 als MOS-Transistor ausgeführt, wobei dessen Drain-Anschluss an den Source-Anschluss des MOS-Transistors 2a angeschlossen ist. Der Source-Anschluss des den eingangsseitigen Schalter 13 bildenden Transistors bildet die Verbindungsleitung 15. Die entsprechende Steuerleitung 81 ist an den Gateanschluss des MOS-Transistors 13 angeschlossen.

[0082] Fig. 7 zeigt eine Schaltung, welche für eine Vielzahl von m Analogschaltungen 6 nur einen einzigen Operationsverstärker 61 sowie einen einzigen vierten Schalter 67 aufweist. Der invertierende Anschluss des Operationsverstärkers 61 ist mit allen zweiten Anschlüssen des ersten Kondensators 62 verbunden. Ferner sind die Ausgänge aller Analogschaltungen mit dem Ausgang des Operationsverstärkers 61 verbunden, wobei der so entstehende Knoten den Ausgang der Analogschaltung 6 bildet. Die ersten Anschlüsse der ersten Schalter 64 sind miteinander verbunden und der durch diese Verbindung gebildete gemeinsame Knoten bildet den gemeinsamen Eingang 68 der Analogschaltung 6. Die Vielzahl der zweiten Schalter 65 fungiert hierbei als Multiplexer 4.

[0083] Bei einem seriellen Auslesen der einzelnen Pixel 22 bietet der in Fig. 7 dargestellte Schaltungsaufbau dieselbe Funktionalität wie eine Reihe parallel agierender Analogschaltungen 6. Da stets nur eines der Akkumulatorelemente 3 aktiv ist bzw. mittels des Multiplexers 4 oder der Auswahlerschaltung 1 einstellbar ist, wird auch stets nur ein Operationsverstärker 61 benötigt, um die benötigte Funktionalität bereit zu stellen. Die übrigen Akkumulatorelemente 3 haben stets offene Schalter 64, 65, 66, 67, was bewirkt, dass beide Kondensatoren 62, 63 dieser Schaltungen an je einem Anschluss unverbunden bzw. isoliert sind, wodurch die gespeicherte Ladung in den jeweiligen Kondensatoren 62, 63 verbleibt. Die Stellung des gemeinsamen vierten Schalters 67 richtet sich nach der Stellung des entsprechenden aktiven Akkumulatorelements 3.

[0084] Der spezielle Aufbau dieser Schaltung bewirkt, dass jeweils nur einer der an den zweiten Kondensatoren 63 anliegenden Ladungswerte bzw. Spannungswerte an den Ausgang 69 der Analogschaltung 6 weitergeleitet wird bzw. an diesem Ausgang 69 anliegt. Die übrigen zweiten Kondensatoren 63 sind gegenüber dem Ausgang durch die jeweiligen zweiten Schalter 65

getrennt bzw. isoliert.

[0085] Ferner fungieren die jeweiligen ersten Schalter 64 der Akkumulatorelemente 3 als ausgangsseitige Schalter 14 der Auswahlhaltung 1. Das am Eingang 68 anliegende Signal wird an dasjenige Akkumulatorelement 3 weitergeleitet, dessen erster Schalter 64 geschlossen ist.

[0086] Eine weitere Ausgestaltung des in Fig. 7 dargestellten Schaltungsaufbaus, welche zusätzlich als reine TDI-Schaltung verwendet werden kann, ist in Fig. 8 dargestellt. Für jedes einzelne Akkumulatorelement 3 ist ein fünfter Schalter 60 und ein sechster Schalter 6a vorgesehen, wobei der zweite Anschluss des ersten Schalters 64 mit dem ersten Anschluss des fünften Schalters 60 verbunden ist und der zweite Anschluss des fünften Schalters 60 auf Massepotenzial liegt. Weiteres ist der erste Anschluss des sechsten Schalters 6a mit dem zweiten Anschluss des ersten Schalters 64 verbunden und der zweite Anschluss des sechsten Schalters 6a ist mit dem Ausgang 69 der Analogschaltung 6 verbunden. Sind die beiden Schalter 60 und 6a geöffnet, kann die in Fig. 8 dargestellte Analogschaltung analog zur in Fig. 7 dargestellten Analogschaltung betrieben werden. Erforderlichenfalls kann vorgesehen werden, dass lediglich einer der ersten Kondensatoren 62 in der oben beschriebenen Weise verwendet wird, während die übrigen ersten Kondensatoren 62 analog den zweiten Kondensatoren 63 beschaltet werden. In diesem Fall entfällt jedoch die Möglichkeit der Rauschkompensation (CDS), die Anzahl der zur Verfügung stehenden Akkumulatorelemente 3 verdoppelt sich jedoch nahezu, wobei $2m-1$ Akkumulatorelemente 3 verfügbar sind, und m die Anzahl der Akkumulatorelemente 3 für das CDS-TDI-Verfahren bedeutet.

[0087] In diesem Zusammenhang sei eine Anzahl von zwei Schaltern und einem Kondensator, nämlich entweder des zweiten Schalters 65 und des dritten Schalters 66 sowie des zweiten Kondensators 63 oder aber des fünften und sechsten Schalters 60, 6a sowie des ersten Kondensators als erste Akkumulatorzelle 6y oder zweite Akkumulatorzelle 6z bezeichnet.

[0088] Besonders geeignet sind derartige Schaltungen, wenn ausreichend Licht zur Verfügung steht und die Bildqualität durch eine Dynamik, also eine höhere Bitbreite der Pixeldaten, erhöht werden soll. Wie bereits erwähnt wird ein Akkumulatorelement 3 analog der in Fig. 7 beschriebenen Funktionsweisen betrieben. Die beiden Schalter 60 und 6a sind dabei stets geöffnet. Bei den übrigen Akkumulatorelementen 3 sind die ersten Schalter 64 stets geöffnet. Durch diese Beschaltung wird durch den fünften Schalter 60 und den sechsten Schalter 6a sowie den ersten Kondensator 62 eine Akkumulatorzelle 6y gebildet, welche eine zu der durch den zweiten Kondensator 63, den zweiten Schalter 65 und den dritten Schalter 66 gebildeten Akkumulatorzelle 6z äquivalente Schaltungstopologie aufweist. Der fünfte Schalter 60 hat dabei dieselbe Funktion wie der dritte Schalter 66. Die Funktionen der Schalter 65 und 6a sind dabei ebenfalls äquivalent.

[0089] In einem Verfahren, welches mittels einer derartigen Schaltung durchgeführt wird, ist eine Rauschkompensation der Ladungswerte der einzelnen Pixel 21 nicht möglich bzw. wird als nicht erforderlich angesehen. Jede Akkumulatorzelle 6y, 6z umfasst einen der Kondensatoren 62, 63 sowie zwei Schalter, nämlich entweder den zweiten und den dritten Schalter 65, 66 oder den fünften und den sechsten Schalter 60, 6a. Durch Schließen des zweiten Schalters 65 oder des sechsten Schalters 6a wird der am Eingang 68 anliegende Spannungswert an den entsprechenden Kondensator 62, 63 einer Akkumulatorzelle 6y, 6z weitergeleitet. Der entsprechende andere Schalter, nämlich der dritte Schalter 66 oder der fünfte Schalter 60 bleibt hierbei offen.

[0090] Zum Rücksetzen der in einem der beiden Kondensatoren 62, 63 gespeicherten Ladung wird der dritte Schalter 66 oder der Schalter 60 geöffnet, wodurch der entsprechende Kondensator 62, 63 entladen wird.

[0091] Soll der im Kondensator 62, 63 gespeicherte Wert beibehalten werden, sind alle Schalter 65, 66 oder 60, 6a geöffnet. Dadurch ist der zweite Anschluss des zweiten Kondensators 63 bzw. der erste Anschluss des ersten Kondensators 62 isoliert, wodurch die Ladung gespeichert wird.

[0092] Im Laufe des Verfahrens können einzelne, den entsprechenden Akkumulatorzellen 6y,

6z zugeordnete Ladungswerte von Pixeln 22 an die entsprechenden Akkumulatorzellen 6y, 6z übertragen werden.

[0093] Die Darstellung ist bisher von nur einem Farbkanal ausgegangen (Monochrom-Sensor). Eine Verallgemeinerung des dargestellten Verfahrens auf mehrere Farbkanäle, beispielweise für Rot, Grün und Blau für einen Farb-Sensor ist leicht möglich.

[0094] Die erfindungsgemäße Schaltung kann gemeinsam mit den Pixeln 22 auf dem Trägersubstrat eines als Bildsensor ausgebildeten Mikrochips angeordnet sein. Die den Bildsensor aufweisende Bildaufnahmeeinheit, insbesondere eine Videokamera, umfasst alle erforderlichen elektronischen, optischen und mechanischen Bauteile zur Aufnahme der Gegenstände auf dem Sensor. Angeschlossen an die erfindungsgemäße Schaltung sind die weiteren Schaltungsbau- teile bzw. -elemente zur Darstellung und Auswertung der Helligkeitssignale der einzelnen Pixel, z.B. Monitore oder Speichermedien.

Patentansprüche

1. Verfahren zur Integration oder Akkumulation von Pixelsignalwerten einer Anzahl von in einer Reihe, insbesondere in jeweils einer Spalte eines Bildsensors, befindlicher rücksetzbarer Pixel (22), an welchen ein zum Zeitintegral der Strahlungsstärke oder des Strahlungsflusses proportionales Helligkeitssignal anliegt, wobei das Helligkeitssignal insbesondere als Ladungs- bzw. Spannungswert vorliegt, insbesondere bei Flächensensoren, und zur Abspeicherung der Integrationsergebnisse in dafür vorgesehenen, Akkumulatorelementen (3) **dadurch gekennzeichnet**, dass
 - a) eine Zuordnung zwischen jeweils einem Pixel (22) und jeweils einem Akkumulatorelement (3) getroffen wird, wobei jeweils genau ein Pixel (22) jeweils genau einem Akkumulatorelement (3) zugeordnet wird,
 - b) das im Pixel (22) gespeicherte Helligkeitssignal rückgesetzt bzw. auf einen Ausgangswert zurückgesetzt wird,
 - c) im ersten für ein Akkumulatorelement (3) durchgeführten Akkumulations- bzw. Integrationsschritt der negative Wert des am Ausgang des Pixels (22) anliegenden Helligkeitssignals in das Akkumulatorelement (3) übernommen wird, bzw. für die weiteren Integrationsschritte der negative Wert eines unmittelbar nach Beendigung des Rücksetzens am Ausgang des Pixels (22) anliegenden Helligkeitssignals dem zugeordneten Akkumulatorelement (3) hinzugefügt wird,
 - d) anschließend nach einer vorgegebenen Belichtungszeit der Wert des am Pixel (22) anliegenden Helligkeitssignals demjenigen, dem Pixel (22) zugeordneten, Akkumulatorelement (3) zugeführt wird und zu dem in diesem Akkumulatorelement (3) bereits gespeicherten Wert hinzugezählt bzw. akkumuliert wird,
 - e) die Schritte b) bis d) für alle Pixel (22) bzw. die diesen Pixeln (22) zugeordneten Akkumulatorelemente (3) durchgeführt werden, und
 - f) die Zuordnung nach Beendigung der Verfahrensschritte b) bis e) zyklisch bzw. durch Verschiebung gegenüber der vorliegenden Zuordnung geändert wird und die Verfahrensschritte b) bis e) für eine vorgegebene Anzahl von Wiederholungsschritten erneut durchgeführt werden.
2. Verfahren nach Anspruch 1, **dadurch gekennzeichnet**, dass die Zeit zwischen den einzelnen Rücksetzvorgängen eines Pixels (22) und der Akkumulation des gespeicherten Helligkeitssignals dieses Pixel (22) in dem diesem Pixel (22) zugeordneten Akkumulatorelement (3) für alle Pixel (22) bzw. für alle Akkumulatorelemente (3) gleich lang ist.
3. Verfahren nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, dass ein Takt vorgegeben ist und jeder Takt ein Zeitfenster für den Rücksetzvorgang eines Pixels (22) und ein weiteres Zeitfenster für die Akkumulation des an einem weiteren Pixel (22) anliegenden Helligkeitssignals in einem diesem weiteren Pixel (22) zugeordneten Akkumulatorelement (3) umfasst, wobei gegebenenfalls die Zeitdauer der beiden Zeitfenster einer Taktlänge entspricht und/oder gleich lang ist.

4. Verfahren nach Anspruch 1, 2 oder 3, **dadurch gekennzeichnet**, dass
 - unter den Akkumulatorelementen (3) und den Pixeln (22) eine zyklische Reihenfolge vorgegeben wird, wobei das erste Pixel (22) bzw. Akkumulatorelement (3) als nächstfolgendes Element des letzten Pixels (22) bzw. Akkumulatorelements (3) angesehen wird.
 - zu Beginn des Verfahrens eine Zuordnung zwischen einzelnen Pixeln (22) aus der Reihe von Pixeln (22) und einzelnen Akkumulatorelementen (3) aus der Reihe der Akkumulatorelementen (3) erstellt wird, bei der das erste Pixel (22) aus der Reihe der Pixel dem ersten Akkumulatorelement (3) aus der Reihe der Akkumulatorelemente zugeordnet wird und
 - das jeweils nächstfolgende Pixel (22) in der Reihe der Pixel (22) dem jeweils nächstfolgenden Akkumulatorelement (3) in der Reihe der Akkumulatorelemente (3) zugeordnet wird.
5. Verfahren nach Anspruch 4, **dadurch gekennzeichnet**, dass die zyklische Verschiebung der Zuordnung von Pixeln (22) zu Akkumulatorelementen (3) vorgenommen wird, indem jedem Pixel (22) das dem jeweils nächstfolgenden Pixel (22) zugeordnete Akkumulatorelement (3) zugeordnet wird.
6. Schaltung zur Auswertung von an einer Reihe, insbesondere einer Spalte eines Bildsensors, von Pixeln (22) anliegenden Helligkeitssignalen, vorzugsweise in Form von aufgenommenen vorliegenden Ladungswerten, wobei
 - jedes der an den einzelnen Pixeln (22) anliegenden Helligkeitssignale gesondert auf einen vorgegebenen Wert rücksetzbar ist,**dadurch gekennzeichnet**,
 - dass eine Auswahlschaltung (1) umfassend eine Anzahl von (n) Eingängen (11) und eine Anzahl von (m) Ausgängen (12) vorgesehen ist, mittels welcher einstellbar ist, welcher der Eingänge (11) mit welchem der Ausgänge (12) verbunden ist,
 - dass jedes Pixel (22) an einen der Eingänge (11) der Auswahlschaltung (1) angeschlossen ist,
 - dass jedes Akkumulatorelement (3) einem der Ausgänge (12) der Auswahlschaltung (1) zur Akkumulation eines dem Helligkeitssignal eines Pixels (22) entsprechenden Werts nachgeschaltet ist, und
 - dass eine Steuerschaltung (8) an die jeweiligen Steuereingänge der Auswahlschaltung (1) der Akkumulatorelemente (3) und der Pixel (22) angeschlossen ist, und diese von der Steuerschaltung (8) steuerbar sind.
7. Schaltung nach Anspruch 6, **dadurch gekennzeichnet**,
 - dass die einzelnen Ausgänge der jeweiligen Akkumulatorelemente (3) an die Eingänge eines Multiplexers (4) angeschlossen sind,
 - dass die Steuerschaltung (8) an den Steuereingang des Multiplexers (4) angeschlossen ist und diesen steuert, und
 - dass der Ausgang des Multiplexers (4) den Ausgang (5) der Schaltung bildet.
8. Schaltung nach Anspruch 6, **dadurch gekennzeichnet**, dass
 - jedes der Akkumulatorelemente (3) einen Steuereingang, gegebenenfalls für mehrere anliegende binär codierte Steuerinformationen, aufweist, über welchen mittels der Steuerschaltung (8) vorgegeben wird, ob das am Eingang des Akkumulatorelements (3) anliegende Eingangssignal
 - nicht beachtet wird und der Akkumulatorwert beibehalten wird oder
 - den Akkumulatorwert überschreibt, wobei der negative Wert des Eingangssignals im Akkumulatorelement (3) abgespeichert wird oder
 - dem Akkumulatorwert hinzuaddiert wird oder
 - vom Akkumulatorwert abgezogen wird oder
 - den Akkumulatorwert überschreibt.
9. Schaltung nach Anspruch 6 oder 7, **dadurch gekennzeichnet**, dass jedes der Akkumulatorelemente (3) einen Steuereingang, gegebenenfalls für mehrere anliegende binär codier-

- te Steuerinformationen, aufweist, über welche mittels der Steuerschaltung (8) vorgegeben wird, ob das am Eingang des Akkumulatorelements (3) anliegende Eingangssignal
- nicht beachtet wird und der Akkumulatorwert beibehalten wird oder
 - nicht beachtet wird und der Akkumulatorwert auf einen vordefinierten Wert gesetzt wird oder
 - dem Akkumulatorwert hinzuaddiert wird oder
 - vom Akkumulatorwert abgezogen wird.
10. Schaltung gemäß einem der Ansprüche 6 bis 9, **dadurch gekennzeichnet**, dass in der Auswahl­schaltung (1) bei Vorliegen eines Steuersignals an einem dafür vorgesehenen Steuereingang (17) genau ein Eingang (11) mit genau einem Ausgang (12) entsprechend der im Steuersignal enthaltenen Information verbunden wird und alle anderen Eingänge (11) und Ausgänge (12) unverbunden bzw. gegenüber einander isoliert sind.
11. Schaltung gemäß einem der Ansprüche 6 bis 10, **dadurch gekennzeichnet**, dass
- a) die Auswahl­schaltung (1) eine Zuordnung zwischen jeweils einem Pixel (22) und jeweils einem Akkumulatorelement (3) herstellt, wobei jeweils genau ein Pixel (22) jeweils genau einem Akkumulatorelement (3) zugeordnet wird,
 - b) das im Pixel (22) anliegende Helligkeitssignal weitergeleitet wird und das Pixel (22) in seinen Ausgangszustand mittels eines Steuerimpulses an der Steuerleitung des Pixels (22) zurückgesetzt wird,
 - c) nach Beendigung des Rücksetzens des Pixels (22) das anliegende Helligkeitssignal, insbesondere die gespeicherte Restladung, an das Akkumulatorelement (3) durch Setzen eines Steuerimpulses zur Übernahme des negativen Pixelwerts übernommen wird, wobei der negative Wert des am Pixel (22) anliegenden Helligkeitssignals zum Akkumulatorelement (3) hinzuakkumuliert wird,
 - d) anschließend nach einer vorgegebenen Belichtungszeit der Wert des im Pixel (22) anliegenden Helligkeitssignals dem dem Pixel (22) zugeordneten Akkumulatorelement (3) zugeführt wird und zu dem in diesem Akkumulatorelement (3) bereits gespeicherten Wert hinzugezählt bzw. akkumuliert wird,
 - e) in der Steuerschaltung eine programmierbare Digitalschaltung zur automatisierten Durchführung der Schritte b) bis d) für alle Pixel (22) bzw. die diesen Pixeln (22) zugeordneten Akkumulatorelemente (3) vorgesehen ist, und
 - f) eine Zuordnungsbildungsschaltung vorgesehen ist, welche nach Abfrage aller Pixelwerte die Zuordnung nach Beendigung der Schritte b) bis e) zyklisch bzw. durch Verschiebung gegenüber der vorliegenden Zuordnung durch Anlegen eines entsprechenden Steuersignals an die Auswahl­schaltung (1) abändert und erneut die Schaltung für eine vorgegebene Anzahl von Wiederholungen mit dieser neuen Zuordnung aktiviert.
12. Schaltung gemäß einem der Ansprüche 6 bis 11, **dadurch gekennzeichnet**, dass
- jedes Pixel (22) einen Rücksetzeingang (24) aufweist, über welchen das am Pixel (22) anliegende Helligkeitssignal, insbesondere der im Pixel (22) gespeicherte Ladungswert, auf einen vorgegebenen Wert, gegebenenfalls mit Rauschen behaftet, zurückgesetzt werden kann.
13. Schaltung nach einem der Ansprüche 6 bis 12, **dadurch gekennzeichnet**, dass die Auswahl­schaltung (1) durch einen Multiplexer (18) und einen nachgeschalteten Demultiplexer (19) realisiert ist, wobei die Eingänge des Multiplexers (18) als Eingänge (11) der Auswahl­schaltung (1) fungieren und die Ausgänge des Demultiplexers (19) als Ausgänge (12) der Auswahl­schaltung (1) fungieren und die beiden Steuereingänge des Multiplexers (18) und des Demultiplexers (19) als gemeinsamer Steuereingang (17) der Auswahl­schaltung (1) fungieren.
14. Schaltung nach einem der Ansprüche 6 bis 13, **dadurch gekennzeichnet**, dass
- eine Anzahl von eingangsseitigen Schaltern (13) vorgesehen ist, die der Anzahl der Eingänge (11) entspricht und der erste Anschluss jeweils eines der eingangsseitigen Schalter (13) an jeweils einem der Eingänge (11) der Auswahl­schaltung (1) angeschlossen ist,

- der zweite Anschluss jedes eingangsseitigen Schalters (13) mit einer Verbindungsleitung (15) verbunden ist,
 - eine Anzahl von ausgangsseitigen Schaltern (14) vorgesehen ist, die der Anzahl der Ausgänge (12) entspricht und der zweite Anschluss jeweils eines der ausgangsseitigen Schalter (14) mit jeweils einem der Ausgänge (12) der Auswahlhaltung (1) verbunden ist,
 - der jeweils andere Anschluss jedes ausgangsseitigen Schalters (14) an die Verbindungsleitung (15) angeschlossen ist,
- und
- die eingangsseitigen Schalter (13) und die ausgangsseitigen Schalter (14) durch einen gemeinsamen Steuereingang (17) der Auswahlhaltung (1) ansteuerbar bzw. schaltbar sind.
15. Schaltung nach einem der Ansprüche 6 bis 14, **dadurch gekennzeichnet**, dass
- die Anzahl der Pixel (22) der Anzahl der Akkumulatorelementen (3) entspricht und
 - die Anzahl der (n) Eingänge (11) der Auswahlhaltung (1) der Anzahl der (m) Ausgänge (12) der Auswahlhaltung entspricht.
16. Schaltung nach einem der Ansprüche 6 bis 15, **dadurch gekennzeichnet**, dass
- alle Akkumulatorelemente (3) gleich aufgebaut sind.
17. Schaltung nach einem der Ansprüche 6 bis 17, **dadurch gekennzeichnet**, dass eines der Akkumulatorelemente (3) als Analogschaltung (6) aufgebaut oder realisiert ist, welche einen Operationsverstärker (61), zwei Kondensatoren (62, 63), sowie vier Schalter (64, 65, 66, 67) umfasst, wobei
- der Eingang (68) der Schaltung mit dem ersten Anschluss des ersten Schalters (64) verbunden ist,
 - der zweite Anschluss des ersten Schalters (64) mit dem ersten Anschluss des ersten Kondensators (62) verbunden ist,
 - der zweite Anschluss des ersten Kondensators (62) mit dem ersten Anschluss des zweiten Kondensators (63) verbunden ist,
 - der zweite Anschluss des zweiten Kondensators (63) mit dem ersten Anschluss des zweiten Schalters (65) sowie mit dem ersten Anschluss des dritten Schalters (66) verbunden ist,
 - der zweite Anschluss des dritten Schalters (66) auf Massepotential liegt,
 - der zweite Anschluss des zweiten Schalters (65) mit dem Ausgang (69) der Analogschaltung (6) verbunden ist,
 - der nicht-invertierende Eingang des Operationsverstärkers (61) auf Massepotential liegt,
 - der invertierende Eingang des Operationsverstärkers (61) mit dem zweiten Anschluss des ersten Kondensators (62) verbunden ist,
 - der Ausgang des Operationsverstärkers (61) mit dem Ausgang (69) der Analogschaltung (6) verbunden ist, und
 - der vierte Schalter (67) an je einem seiner Anschlüsse mit dem invertierenden Eingang des Operationsverstärkers (61) sowie mit dem Ausgang des Operationsverstärkers (61) verbunden ist.
18. Schaltung nach Anspruch 17, **dadurch gekennzeichnet**, dass
- für die Vielzahl (m) von Analogschaltungen (6) nur ein einziger Operationsverstärker (61) sowie ein einziger vierter Schalter (67) vorgesehen ist, wobei
 - der invertierende Anschluss des Operationsverstärkers (61) mit allen zweiten Anschlüssen des ersten Kondensators (62) verbunden ist,
 - die ersten Anschlüsse aller ersten Schalter (64) miteinander verbunden sind und der dadurch entstehende Knoten den Eingang (68) die Analogschaltung (6) bildet.
 - die Ausgänge (69) aller Analogschaltungen (6) mit dem Ausgang des Operationsverstärkers (61) verbunden sind und dieser Knoten den Ausgang der Analogschaltung (6) bildet, wobei die Vielzahl (m) der zweiten Schalter (65) als Multiplexer (4) fungiert.

19. Schaltung nach Anspruch 16 oder 18, **dadurch gekennzeichnet**, dass
 - das Verhältnis der Kapazität des ersten Kondensators (62) zur Kapazität des zweiten Kondensators (63) zwischen 1:1 und 3:1 liegt, wobei der zweite Kondensator (63) stets die geringere oder höchstens die gleiche Kapazität aufweist.
20. Schaltung nach einem der Ansprüche 6 bis 19, **dadurch gekennzeichnet**, dass
 - die eingangsseitigen Schalter (13) im Pixel (22) integriert bzw. in dessen unmittelbarer Nähe, insbesondere auf dem Trägersubstrat des die Schaltung tragenden Mikrochips, angeordnet sind und gegebenenfalls dem Pixel (21) nachgeschaltet sind.
21. Schaltung nach einem der Ansprüche 6 bis 20, **dadurch gekennzeichnet**, dass
 - an der Verbindungsleitung (15) ein Analog-Digital-Wandler (16) angeordnet ist.
22. Schaltung nach einem der Ansprüche 6 bis 21, **dadurch gekennzeichnet**, dass
 - der Schaltung ein Analog-Digital-Wandler (16) nachgeschaltet ist.
23. Schaltung nach Anspruch 6 bis 22, **dadurch gekennzeichnet**, dass
 - eine Stromquelle (15a) mit der Verbindungsleitung (15) verbunden ist.
24. Schaltung nach Anspruch 6 bis 23, **dadurch gekennzeichnet**, dass
 - für jede Analogschaltung (6) ein fünfter Schalter (60) und ein sechster Schalter (6a) vorgesehen sind, wobei
 - a) der zweite Anschluss des ersten Schalters (64) mit dem ersten Anschluss des fünften Schalters (60) verbunden ist und der zweite Anschluss des fünften Schalters (60) auf Massepotenzial liegt
und
 - b) der erste Anschluss des sechsten Schalters (6a) mit dem zweiten Anschluss des ersten Schalters (64) verbunden ist und der zweite Anschluss des sechsten Schalters (6a) mit dem Ausgang (69) der Analogschaltung (6) verbunden ist.
25. Schaltung nach Anspruch 6 bis 24, **dadurch gekennzeichnet**, dass die Schalter (64, 65, 66, 67, 60, 6a) der einzelnen Akkumulatorelemente (3), die Schalter des Multiplexers (4) sowie die eingangsseitigen und ausgangsseitigen Schalter (13, 14) der Auswahlschaltung (1) elektronisch oder elektrisch schaltbar sind und insbesondere als Transistoren, vorzugsweise alle identisch, und gegebenenfalls in CMOS Technologie, ausgeführt sind.
26. Schaltung nach Anspruch 6 bis 25, **dadurch gekennzeichnet**, dass
 - die Akkumulatorelemente (3), die Pixel (22), die Auswahlschaltung (1) sowie der Multiplexer (4) einen Takteingang aufweisen, über welchen diese zu vorgegebenen Zeitabständen wirksam geschaltet werden.
27. Datenträger, **dadurch gekennzeichnet**, dass auf ihm ein Programm zur Ausführung des in den Ansprüchen 1 bis 5 beanspruchten Verfahrens gespeichert ist.
28. Programmierbare logische Schaltung, insbesondere umfassend einen ASIC oder FPGA, und vorzugsweise umfassend einen analogen Bildsensorbaustein, mit welcher ein Verfahren gemäß Anspruch 1 bis 5 durchführbar ist.

Hierzu 8 Blatt Zeichnungen

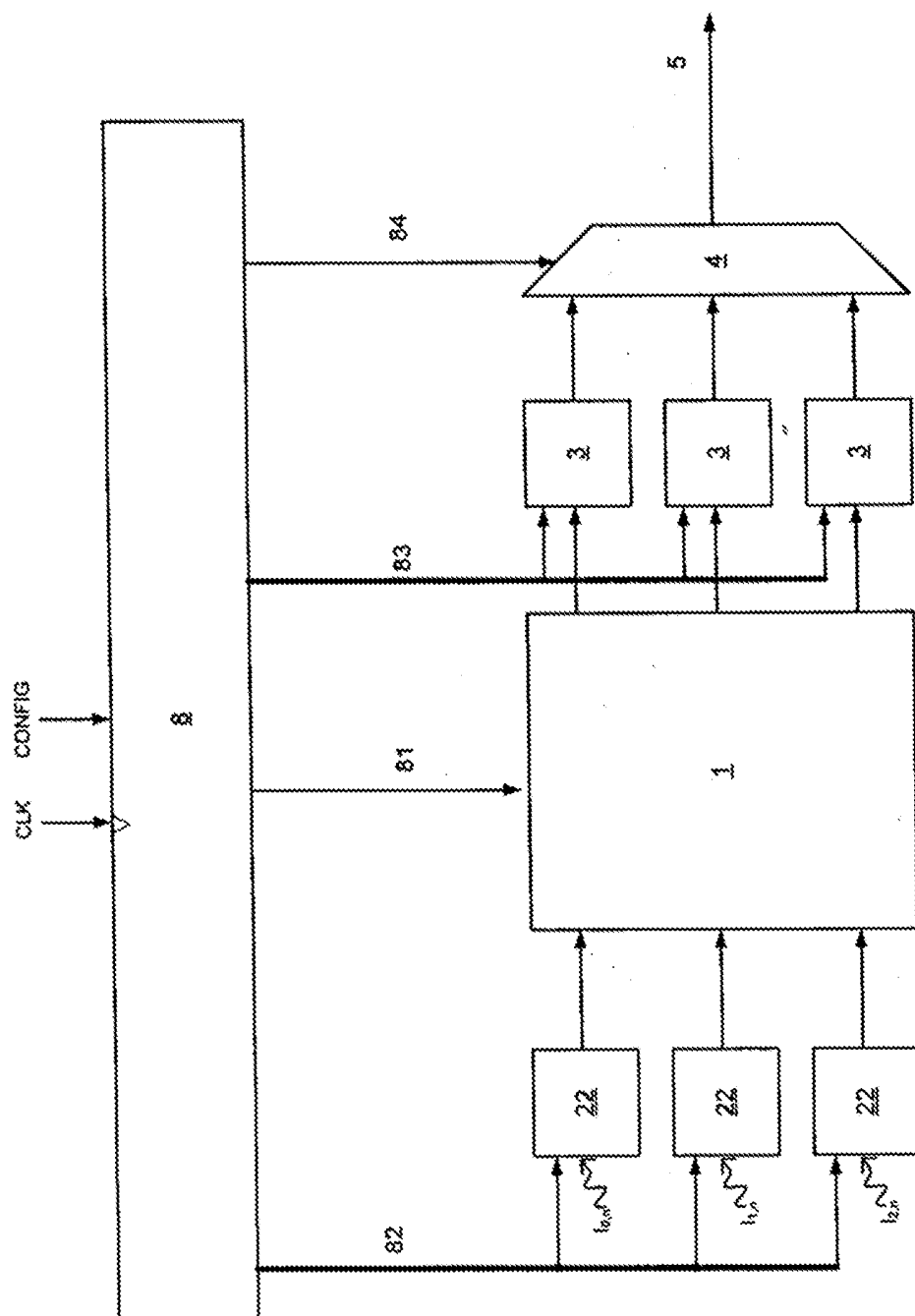


Fig. 1

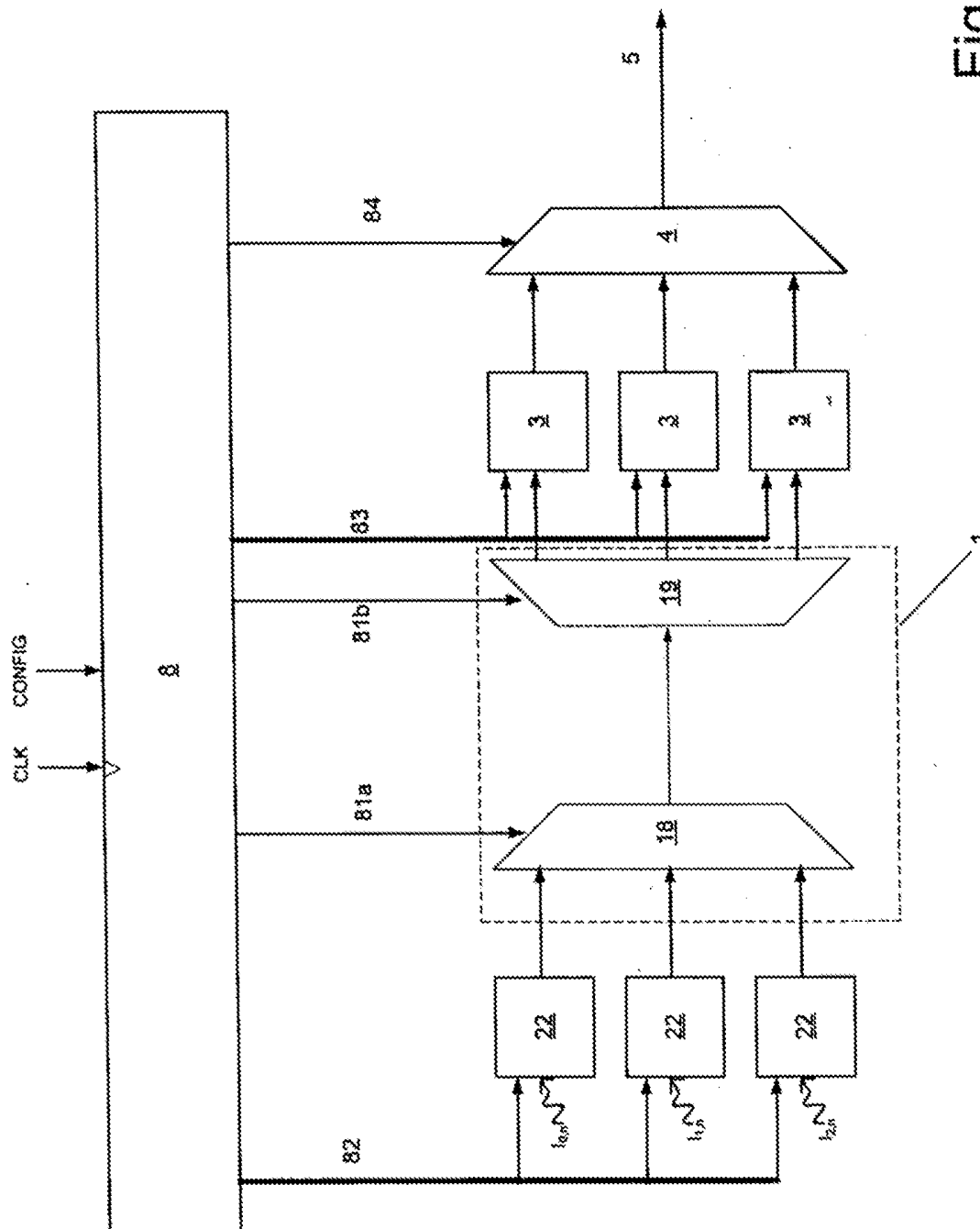


Fig. 2

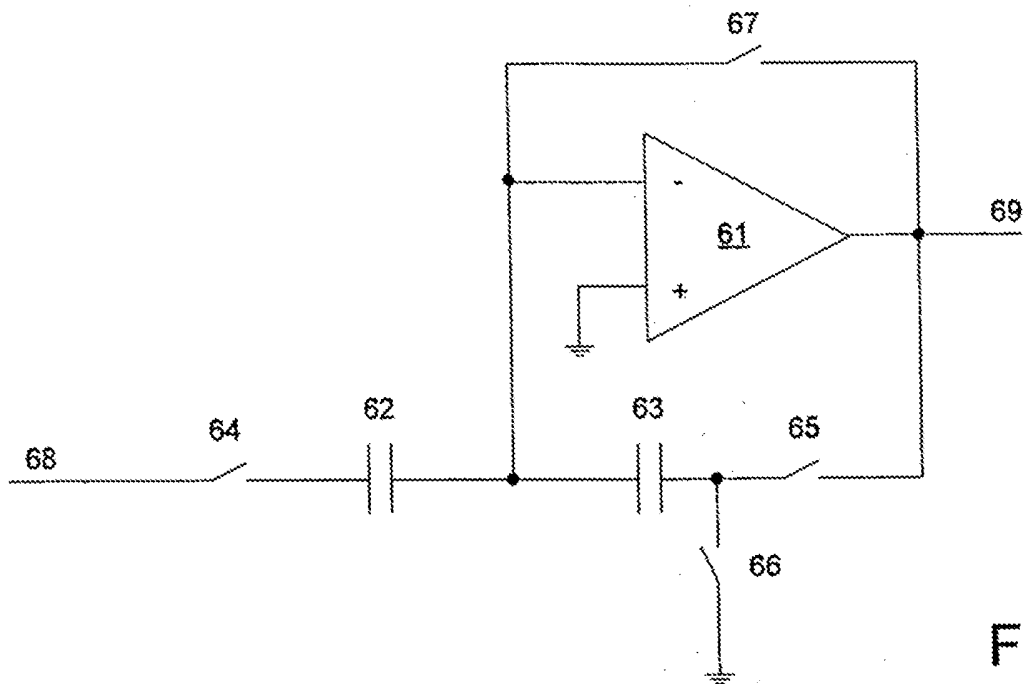


Fig. 3

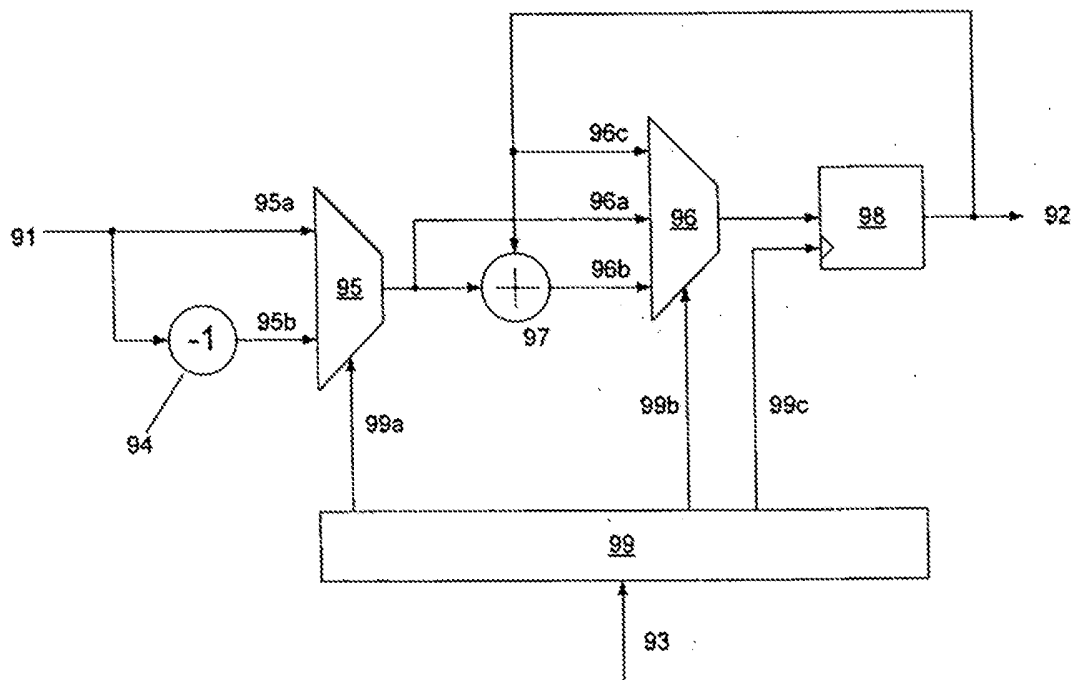


Fig. 4

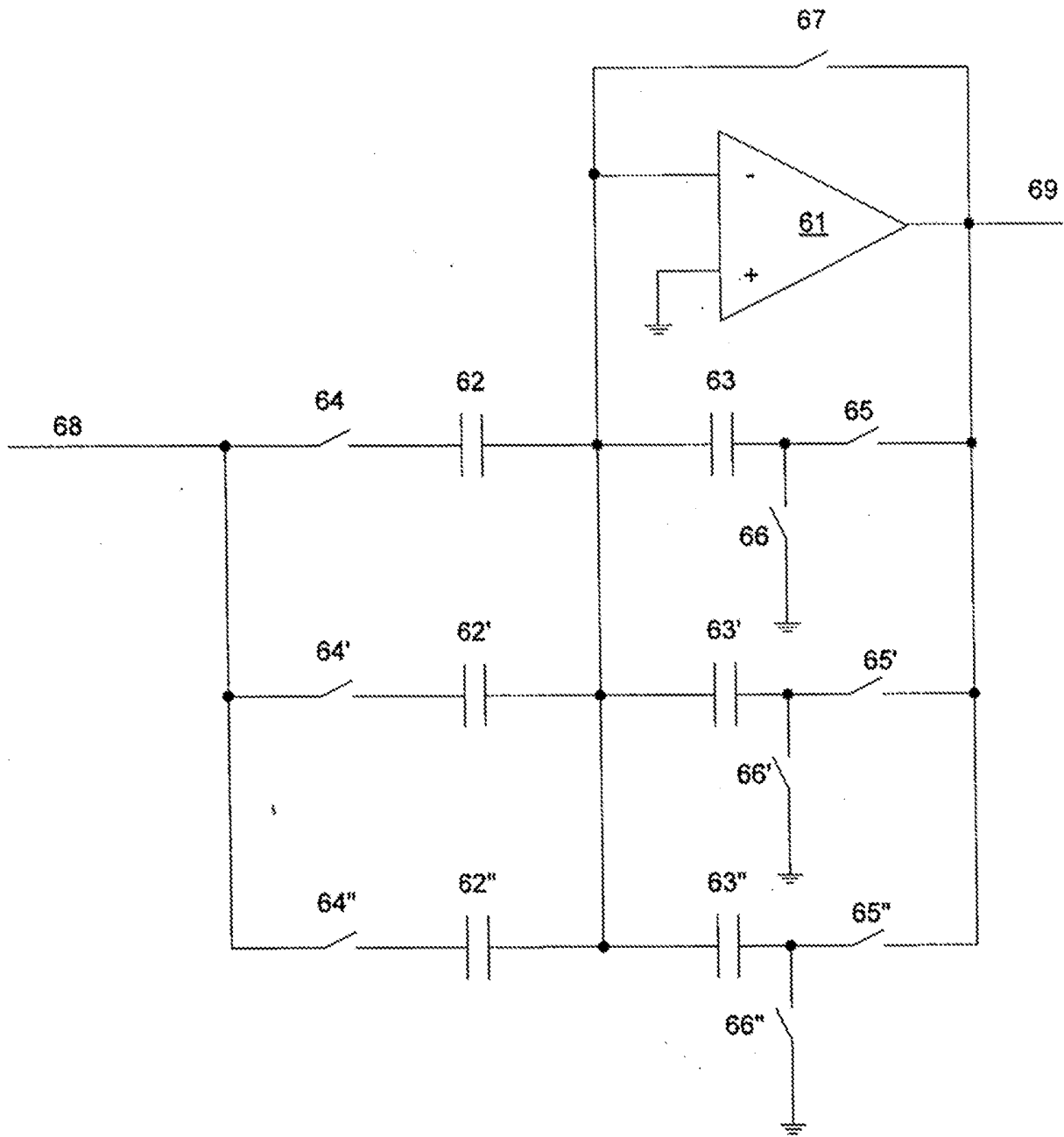


Fig. 7

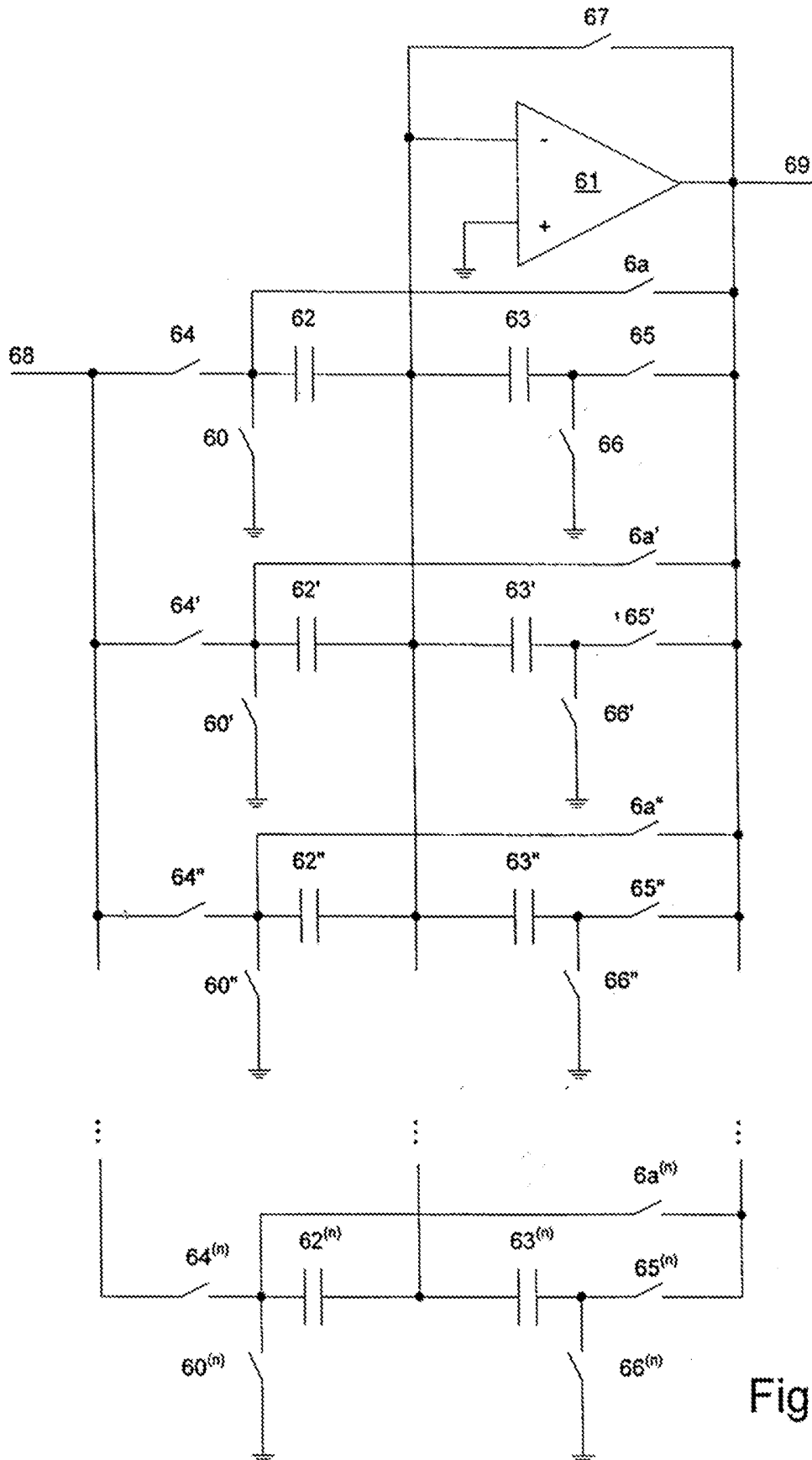


Fig. 8

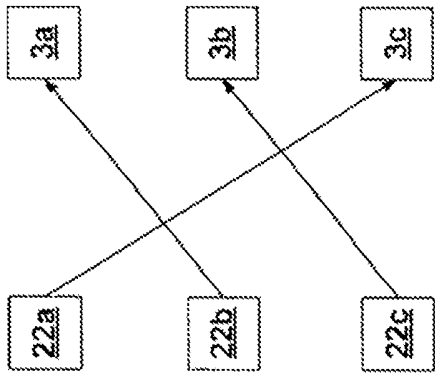


Fig. 9a

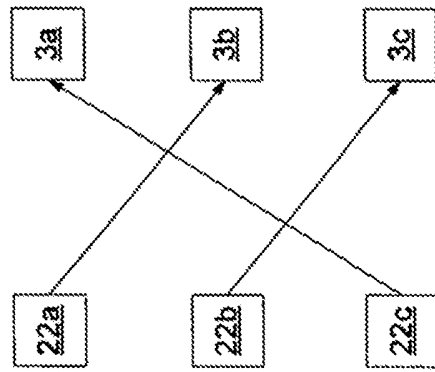


Fig. 9b

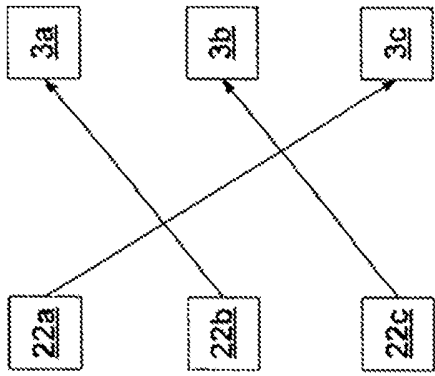


Fig. 9c

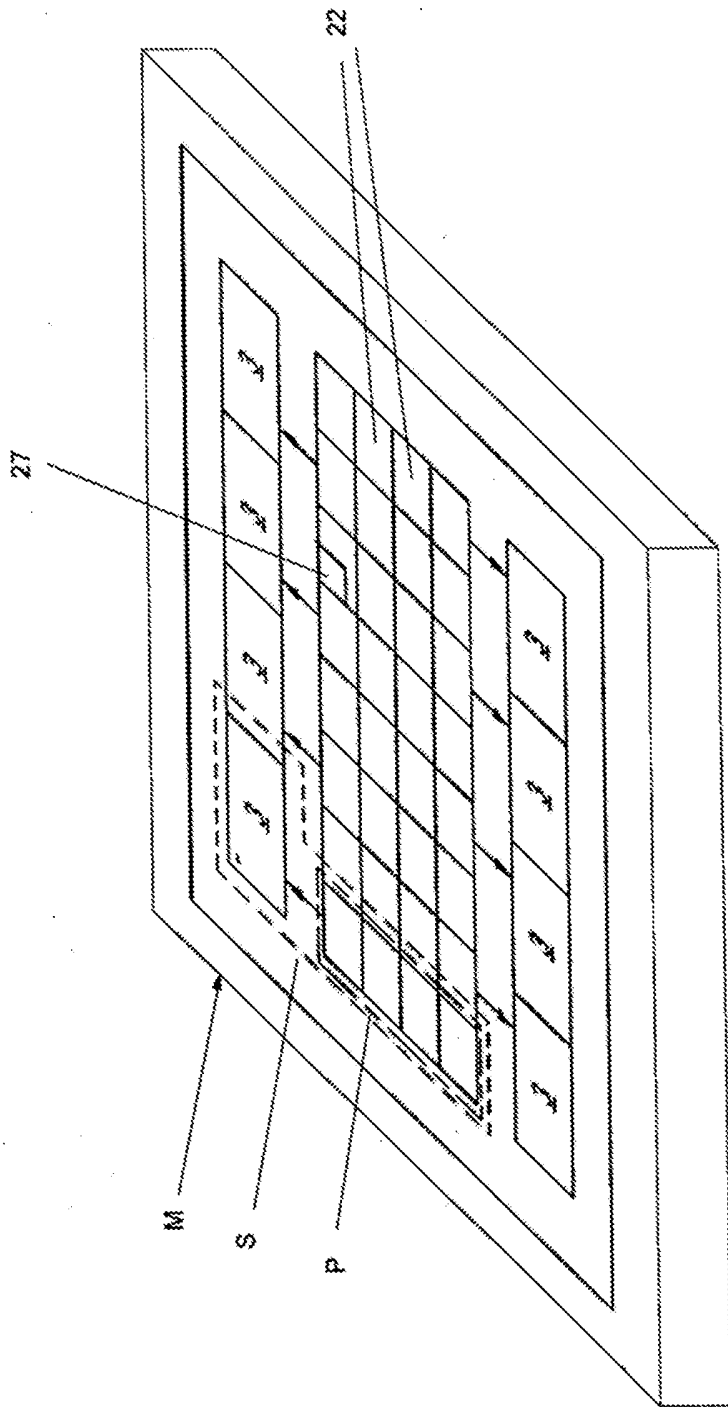


Fig. 10