



[12] 发明专利说明书

专利号 ZL 200610136035.3

[45] 授权公告日 2009 年 10 月 28 日

[11] 授权公告号 CN 100555452C

[22] 申请日 2006.10.20

[21] 申请号 200610136035.3

[30] 优先权

[32] 2005.11.17 [33] US [31] 11/281,181

[73] 专利权人 旺宏电子股份有限公司

地址 中国台湾新竹科学工业园区

[72] 发明人 何文乔 张钦鸿 张坤龙 洪俊雄

[56] 参考文献

US6958934B2 2005.10.25

US6011725A 2000.1.4

审查员 林萍娟

[74] 专利代理机构 永新专利商标代理有限公司

代理人 覃鸣燕

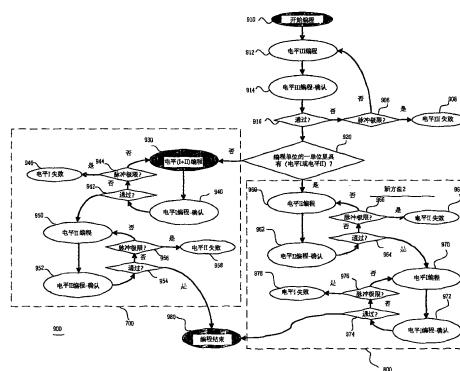
权利要求书 3 页 说明书 11 页 附图 11 页

[54] 发明名称

非易失性存储器的多电平单元编程方法

[57] 摘要

本发明披露了一种改变氮化物存储器单元中多位单元内多电平单元编程顺序的方法，该方法可降低或消除编程步骤之间起始电压移动，且同时避免因互补位扰乱所引起读取窗持续时间的抑制。在第一实施例中，本发明依下列顺序编程具四位的多位单元内的多电平单元：编程一第三编程电平(电平 III)，编程一第一编程电平(电平 I)与一第二编程电平(电平 II)至电平 I，以及自第一编程电平对第二编程电平进行编程。在第二实施例中，本发明依下列顺序编程具四个位的多位单元内的多电平单元：编程一第三编程电平(电平 III)，编程一第二编程电平(电平 II)及编程一第一编程电平(电平 I)。



1. 一种编程—四位氮化物捕获存储器单元中的一多位单元内的一多电平单元的方法，该方法包括：

进行该氮化物存储器单元内的电平三的编程，其中该电平三的编程具有一第三起始电压电平；

在该电平三编程后，进行该氮化物捕获存储器单元内的电平二的编程，其中该电平二的编程具有第二起始电压电平；及

在该电平二编程后，进行该氮化物捕获存储器单元内的电平一的编程，其中该电平一的编程具有第一起始电压电平；

其中该第三起始电压电平高于该第二起始电压电平，且其中该第二起始电压电平高于该第一起始电压电平。

2. 如权利要求1所述的方法，还包括如果该电平三的编程已经通过电平三确认测试，进行该电平二的编程。

3. 如权利要求1所述的方法，还包括如果该电平二的编程已经通过电平二确认测试，进行该电平一的编程。

4. 如权利要求1所述的方法，还包括确认该氮化物捕获存储器单元内的电平三的编程；确认该氮化物捕获存储器单元内的电平二的编程；及确认该氮化物捕获存储器单元内的电平一的编程。

5. 一种编程—存储器阵列中氮化物捕获存储器单元内的多电平单元的方法，该方法包括：

进行该氮化物捕获存储器单元内的电平三的编程；

在该电平三编程后，进行该氮化物捕获存储器单元内的电平一的编程及电平二的编程，其中该电平二编程被编程至该电平一编程；及

在该电平一编程后，以一个起始电压从该电平一的编程开始进

行该氮化物捕获存储器单元内的电平二的编程；

其中该电平三编程的起始电压电平高于该电平二编程的起始电压电平，且其中该电平二编程的起始电压电平高于该电平一编程的起始电压电平。

6. 如权利要求 5 所述的方法，还包括如果该电平三编程已经通过电平三确认测试，则进行至该电平一的编程。

7. 如权利要求 6 所述的方法，还包括如果该电平一编程已经通过电平一确认测试，则进行该电平二的编程。

8. 如权利要求 7 所述的方法，还包括确认该氮化物捕获存储器单元内电平三的编程；确认该氮化物捕获存储器单元内电平一的编程；及确认该氮化物捕获存储器单元内电平二的编程。

9. 一种在一具有电平一编程、电平二编程及电平三编程的存储器阵列内的一氮化物捕获存储器单元的一多位单元里进行一多电平单元编程的方法，该方法包括：

进行该氮化物捕获存储器单元内的电平三的编程；

在该电平三编程后，决定该氮化物捕获存储器单元是否具有该电平一或该电平二。

10. 如权利要求 9 所述的方法，还包括如果该氮化物捕获存储器单元具有该电平一或该电平二，则进行该电平二的编程。

11. 如权利要求 10 所述的方法，还包括进行电平一的编程。

12. 如权利要求 9 所述的方法，还包括如果该氮化物捕获存储器单元不具有电平一或电平二，则进行该电平一编程和该电平二编程。

13. 如权利要求 12 所述的方法，还包括自该电平一编程进行该电平二的编程。

14. 如权利要求 9 所述的方法，还包括如果该存储器阵列内的一编程单元具有该电平一或该电平二，则进行该电平二编程。

15. 如权利要求 9 所述的方法，还包括如果该存储器阵列内的一编程单元不具有该电平一或该电平二，则进行该电平一编程和该电平二编程。

非易失性存储器的多电平单元编程方法

发明领域

本发明是关于一种电子数据储存装置，具体而言，是关于一种非易失性多电平单元（MLC: multi-level-cell）半导体存储器装置及一种在对多单元（MBC）存储器内的多电平单元进行一系列编程时维持读取窗的持续时间的方法。

技术背景

已知为电子可擦除的可编程只读存储器（EEPROM）及闪存的以电荷储存结构为主的电子可编程的可擦除非易失性存储器技术已广泛应用于许多现代应用上。闪存被设计成可以单独编程及读取的存储器单元阵列。闪存内的读出放大器是用来测定储存于非易失性存储器内的数据或数值。在典型的检测机制里，通过被感测的存储器单元的电流是由一电流读出放大器与参考电流进行比较。

许多存储器单元结构可以用来作为 EEPROM 及闪存。随着集成电路越来越小，以电荷捕获介电层为主的存储器单元结构因为制造过程简单而越来越受到青睐。存储器单元结构介由捕获在捕获介电层内例如氮化硅层内的电荷的方式来储存数据。当负电荷被捕获时，存储器单元的起始电压会增加。存储器单元的起始电压是经由从电荷捕获层移除负电荷的方式来降低。

如图 1 所示，图 1 示出一种传统多单元编程方法 100，该方法是依次对具四位的氮化物捕获存储器单元进行编程的流程图。方法 100 依次进行对氮化物捕获存储器单元的编程：首先从电平（level）I 的编程（步骤 110）开始，接着进行电平 II 的编程（步骤 120），接着进行电平 III 的编程（步骤 130）。氮化物捕获存储器单元的顺序编程可能造成互补位扰乱（或第二位效应），这进而由于高边界位移的影响而缩小了读取窗的宽度。以下将进一步参照图 2 对这一缺点加以说

明。

图 2 示出说明氮化物捕获存储器单元内不同起始电压电平 (level) 的顺序编程的曲线图 200。擦除后，曲线图 200 起初为电平 0 210。在步骤 1 中，进行电平 I 的编程 (步骤 220)，其显示出起始电压分布 225。在步骤 2 中，进行电平 II 的编程 (步骤 230)，其显示出一起始电压分布 235。在步骤 3 中，进行电平 III 的编程 240，其显示一起始电压分布 245。每个编程顺序都将会造成较低 Vt 电平的高边界移动。在电平 II 编程 230 之后，在较低 Vt 电平的高边界右移，如 225-2 所示。符号 $\Delta Vt1$ 227 代表在电平 I 编程 220 中较低 Vt 电平的高边界位移量。在电平 III 编程 240 之后，电平 I 编程中的较低 Vt 电平的高边界右移，如 225-3 所示，而在电平 II 编程中较低 Vt 电平的高边界右移，如 235-2 所示。符号 $\Delta Vt2$ 237 表示电平 II 编程 230 中较低 Vt 电平的高边界的移动量。

对于一较高的 Vt 电平而言，会因互补位扰乱而引发较大的窗损失。结果，最高边界，H 区域 247，会产生对 Vt 移动量 ($\Delta Vt0$, $\Delta Vt1$ 及 $\Delta Vt2$) 的主要影响。读取速度因为每个电平编程顺序皆由一被擦除 Vt 区域开始而变得较慢。

因此，需要一种多电平单元编程方法，该方法可降低或消除一存储器阵列中一或多个氮化物捕获存储器单元的较低 Vt 电平的高边界移动。

发明内容

本发明是提供一种改变氮化物捕获存储器单元的多位单元内的多电平单元编程顺序的新颖方法，其降低或消除编程步骤之间的起始电压移动，同时避免因互补位扰乱所引起对读取窗持续时间的抑制。本发明的氮化物捕获材料存储器单元的一适当实施例是 SONOS 单元。在第一实施例中，本发明是依下列顺序对具四个位的多位单元内的多电平单元进行编程的：编程第三编程电平 (电平 III)，将第一编程电平 (电平 I) 及第二编程电平 (电平 II) 编程至电平 I，以及从第一编程电平编程第二编程电平。在第二实施例中，本发明是依下列顺序对

具四位的多位单元内的多电平单元进行编程：编程第三编程电平（电平 III），编程第二编程电平（电平 II），及编程第一编程电平（电平 I）。

广义而言，一具四位的氮化物捕获存储器单元的多位单元内的多电平单元的编程方法包括：在氮化物捕获存储器单元内执行电平 III 编程，该电平 III 的编程具有第三起始电压电平；在电平 III 编程后，在氮化物捕获存储器单元内进行电平 II 编程，电平 II 编程具有第二起始电压电平；及在电平 II 编程后，在氮化物捕获存储器单元内进行电平 I 编程，电平 I 编程具有第一起始电压电平；其中第三起始电压电平高于第二起始电压电平，且第二起始电压电平高于第一起始电压电平。

有利地，本发明因互补位状态的相互作用而产生一较快编程速度。本发明也有利地抑制由于互补位扰乱造成的读取窗损失。

以下是详细说明本发明的结构与方法。本发明内容的目地并非在于定义本发明。本发明是由权利要求所限定。本发明的这些实施例、特征、观点及优点等将可通过以下的说明书，所附的权利要求及附图而得到更好的理解。

附图说明

图 1 示出一种传统的多位单元编程方法的流程图，其依次对一具有四位的氮化物捕获存储器单元进行编程；

图 2 示出对氮化物捕获存储器单元内不同编程电压电平顺序进行编程的示意图；

图 3A 示出根据本发明的一种具二位的氮化物捕获存储器组件内多位单元的结构剖面图；

图 3B 示出根据本发明的利用沟道热电子编程技术进行编程的氮化物储存单元的简化操作剖面视图；

图 4 示出根据本发明的在一位单元内的多电平单元的不同编程电压电平的示意图；

图 5 示出根据本发明的在一位单元氮化物捕获材料内的多电平单元的结构视图；

图 6 示出根据本发明的在多电平单元内互补位扰乱的示意图；

图 7 示出根据本发明的第一实施例的一种提高多电平单元编程速度且同时抑制因互补位扰乱所引起的读取窗损失的方法；

图 8 示出根据本发明的第二实施例的一种以相反编程顺序提高多电平单元编程速度且同时抑制因互补位扰乱所引起的读取窗损失的方法；

图 9 示出根据本发明的第一和第二实施例中多电平单元的编程过程的流程图；以及

图 10 示出根据本发明的一个实施例的四编程电平的起始电压的示意图。

具体实施方式

现参考图 3A，该图示出一种具二位的氮化物捕获存储器组件 300 内的多位单元(MBC)的结构的剖面图。第一位，位 A 310，位于氮化物捕获存储器组件 300 的左侧上，而第二位 B 320 则位于氮化物捕获存储器组件 300 的右侧上。氮化物储存单元结构 300 是利用在 p 型基板 334 上的位线 n+植入 330 及一位线 n+植入 332 方式制得的。沟道 336 从位线 n+植入 330 的右侧延伸到位线 n+植入 332 的左侧。氧化物-氮化物-氧化物介电层 338 具有一被氮化硅层 342 覆盖的底部二氧化硅层 340，其中氮化硅层 342 被一上二氧化硅层 344 覆盖。硅化钨 (WSi2)及多晶硅导电栅极结构 (例如由多晶硅及硅化钨所构成) 348 覆盖上二氧化硅层 344。位线氧化物 346 位于位线 n+植入 332，WSi 及多晶硅 348 之间。

请参考图 3B，该图示出利用沟道热电子编程技术进行编程的氮化物储存单元的简化操作剖面视图 350。当对位 I 352 进行编程时，漏极区域 356 定义在右侧上，并连接阻障层扩散 N+(BD N+)358，而源极 364 则定义在左侧，并连接阻障层扩散 N+ 366。另一方面，阻障层扩散 N+ 366 连接作为虚拟接地 Vs 的源极区域 364。漏极及源极区域的认定与操作可利用虚拟接地 Vs 进行交换，使得当位 I 进行编程时漏极区域位于右侧而源极区域位于左侧，当位 II 进行编程时漏极

区域位于左侧而源极区域位于右侧。编程期间电子 364 是储存于一氮化物层 (Si_3N_4) 370 内的。

至于在既定存储器单元面积内增加氮化物捕获存储器组件 300 密度的技术，请参考图 4，其示出的图形 400 为一种利用分离起始电压电平的电方式达到位总数从两位增加到四位的多电平单元。在一 MLC 实现中，第一编程电平（电平 0）410，一第二编程电平（电平 I）420，一第三编程电平（电平 II）430，及一第四编程电平（电平 III）内的编程电平（或起始电压电平）分别由二进制数格式 11, 01, 10 及 00 表示。在另一 MLC 实现中，编程电压电平分别由二进制数格式 11, 01, 00 及 10 表示。在又一 MLC 实现中，编程电压电平是以二进制数格式 11, 10, 00 及 01 表示的。本领域技术人员应了解起始电压电平定义不限于此三个实施例，而其它起始电压电平定义亦可用于本发明，且不脱离本发明的精神范畴。

为了在多位单元的氮化物存储器单元内建立一多电平单元，在图 5 中的氮化物捕获存储器单元 500 内左侧及右侧上的每个位具有二个 V_t 电平，使得氮化物捕获存储器单元 500 有效地包含四个位。氮化物捕获存储器单元 500 的左侧包含位 I 510 及位 II 520，而氮化物捕获存储器单元 500 的右侧则包含位 III 530 及位 IV 540。换言之，氮化物捕获存储器单元 500 在左侧上具有二个位，位 I 510 及位 II 520，而右侧上具有二个位，位 III 530 及位 IV 540。本领域技术人员应了解可施加额外的 V_t 电平给氮化物捕获存储器单元 500 内的每个位，以为每个氮化物捕获存储器单元 500 产生 8 个，16 个或更多个位。

图 6 为示意图 600，其示出氮化物捕获存储器单元 500 左侧与右侧之间的互补位扰乱（或第二位效应）。由于左侧上两个位中之一（位 I 510 或位 II 520）与氮化物捕获存储器单元 500 内两个位中之一（位 III 530 或位 IV 540）之间的相互作用，起始电压将依互补位状态而受到影。在多位单元氮化物捕获存储器单元 500 内，左侧上两个位之一（位 I 510 或位 II 520）及右侧上两个位（位 III 530 或位 IV 540）之一落入 L1 区域 610 内，亦即落入低 V_t 区域内。在一实施例中，假设位 I 510 与位 III 530 落入 L1 区域 610。起始电压 V_t ，位 I 510 会升

到 L2 区域 620，如果位 III 530 被编程至高 Vt 电平区区域 630，即使位 I 510 未被编程。起始电压 Vt 的移动 ΔVt 是指一互补位扰乱。互补位扰乱造成互补较低 Vt (或被擦除 Vt) 位的类似编程行为。Vt 范围是指一起始电压状态，亦即施加于字线以使存储器单元可以被读取成相对于相应参考电流的被擦除状态的最小电压。

编程多电平单元的两个优先考虑因素为编程速度及读取窗。互补位扰乱是作为与改善氮化物捕获存储器单元的编程速度有关的因素。另一影响氮化物捕获存储器单元的编程速度的因素则为何时相邻位具有高起始电压 Vt。例如，如果位 I 510 具有高起始电压 Vt 状态，则位 III 530 的编程速度可能较快。

图 7 示出一种提高多电平单元编程速度且同时抑制因互补位扰乱所引起的读取窗损失的方法的示意图 700。示意图 700 显示出依下列顺序进行编程：(1) 进行电平 III 的编程；(2) 进行电平 I 的编程，及将电平 II 编程成电平 I，及 (3) 从电平 I 编程电平 II。起初，氮化物捕获存储器单元 500 在电平 0 710 操作时被擦除。步骤 1 不是开始在电平 I 进行编程，而是氮化物捕获存储器单元 500 被编程成电平 III 720。步骤 2 时，在 730 里，氮化物捕获存储器单元 500 被编程至电平 I，也将电平 II 编程至电平 I。步骤 3 时，在 740 里，氮化物捕获存储器单元 500 从电平 I 被编程至电平 II。

在第一实施例中，电平 I 位编程速度提升的理由有二。首先，就第一方法的编程顺序而言，如果相邻位为电平 III 且具有高 Vt，则编程速度较快。换言之，如果位 I 510 (左侧) 具有高 Vt 状态，则位 III 530 的编程将更快。其次在一些位的初始点处由电平 III 编程产生的互补位扰乱，不是来自被擦除状态，而是来自图 7 所示的 B 区域 725 (而非图 2 所示的 A 区域 215)，即转换至较高 Vt 区域。换言之，互补位扰乱是用以辅助编程。

电平 II 的编程速度在第一方法里获得提升，其原因有二。首先，在第一方法的编程顺序里，如果相邻位非电平 III 即电平 I 且二者皆为高 Vt，则编程速度将更快。换言之，如果位 I 510 (左侧) 具有高 Vt 状态，则位 III 530(右侧)的编程将更快。其次，假定电平 II 的编程

也在电平 I 编程状态时进行，则最终电平 II 编程期间一些位的初始点是来自图 7 所示的 C 区域 735，而非图 6 所示的 A 区域 215。

第一方法也维持了读取窗的持续时间。图 2 所示的读取窗损失 $\Delta Vt2$ 237 被消除，图 2 所示的 $\Delta Vt1$ 227 也明显受到抑制，因为第一方法的第一顺序是进行电平 III 720 的编程。如图 7 所示， $\Delta Vt1$ 744 小于图 2 所示的 $\Delta Vt1$ 227，因为 $\Delta Vt1$ 744 受到 H1 区域 750 影响而非来自 H 区域 752。参数 $\Delta Vt0$ 742 的起始电压移动也获得改善，因为在第一方法中电平 III 目标根据较紧凑的电平 I 及电平 II 的读取窗而降低。

图 8 是一种以相反顺序提高多电平单元编程速度且同时抑制因互补位扰乱所引起读取窗损失的方法的示意图 800。图 800 所示的第二方法采用逆向编程顺序：(1) 编程电平 III；(2) 编程电平 II 及 (3) 编程电平 I。图 800 所示的第二方法降低或消除电平 I 处的小读取窗损失 $\Delta Vt1$ 。

首先，氮化物捕获存储器单元 500 在电平 0 810 处操作时呈被擦除状态。在步骤 1 中，氮化物捕获存储器单元 500 被编程至电平 III 820，而不是在电平 I 开始进行程序。步骤 2 中，氮化物捕获存储器单元 500 被编程至电平 II 830。步骤 3 中，氮化物捕获存储器单元 500 被编程至电平 840。

在图 800 所示的第二方法的逆向编程顺序中，在完成较低电位编程后，除了不需要被编程的已擦除位区域外，相邻位（互补位）的不期望效应将被编程至较高电平。例如，电平 II 830 的编程完成后，不需要考虑相邻位是否稍后将被编程成较高电平（亦即电平 III），如互补位扰乱所引起的情况，因为电平 III 820 已经被编程了。因此，相对于传统方法而言，图 800 所示的第二方法的逆向编程顺序可降低或消除 $\Delta Vt1$ 及 $\Delta Vt2$ 读取窗损失。

请参考图 9，其示出第一及第二具体实施例中多位单元内多电平单元的编程过程的流程图。虽然图 7 所示的第一实施例的编程方法及图 8 所示的第二实施例的编程方法可以分别实施，但是存储器阵列的编程行为因电流泵的有限能力而希望以数个编程单元组合方式实施。

通常，如果编程单元在多电平单元内具有电平 I 或电平 II 等模式，则流程将遵照第二具体实施例的方法进行，否则将按照第一具体实施例的方法进行。

在步骤 910 里，过程启动编程顺序。因为图 700 所示的第一编程方法与图 800 所示的第二编程方法皆开始于电平 III 的编程，所以方法 900 在步骤 912 进行电平 III 的编程。步骤 914 时，方法 900 进行电平 III 编程的确认检查。在步骤 916 里检测上述确认结果，以决定是否通过电平 III 的确认。如果步骤 906 无法通过结果检测，则方法 900 决定一暂停极限。如果没有达到暂停极限，则方法 900 回到步骤 912，进行电平 III 的编程。如果已经达到暂停极限，则方法 900 在步骤 908 显示电平 III 失败。然而，如果步骤 916 通过确认检测，则方法 900 前进至一编程单元并在步骤 920 分析是否编程单元在一单元内具有电平 I 或电平 II。“一单元内具有电平 I 或电平 II”是指一单元的左侧为电平 I 而相同单元右侧为电平 II，或一单元左侧为电平 II 而相同单元右侧为电平 I。如果方法 900 测定到编程单元在一单元内没有电平 I 或电平 II，则方法进行图 700 所示的第一编程方法。如果方法 900 测定到编程单元在一单元内具有电平 I 或电平 II，则方法进行图 800 所示的第二编程方法。

在实施第一实施例的方法时，方法 900 在步骤 930 进行电平 I(I+II)的编程。在电平 I 的编程的同时，“预定电平 II 模式”至电平 I 也被编程，以降低接续编程电平 II 的时间。当步骤 950 编程电平 II 时，方法 900 只需要将模式从电平 I 编程至电平 II，而非如传统所教导的从电平 0 到电平 II。

在步骤 930 编程电平 I (I+II)后，方法 900 在步骤 940 进行电平 I (I+II)编程确认。步骤 942 里，方法 900 测定是否电平 I 确认测试已经通过。如果电平 I 确认未通过，则方法 900 在步骤 944 检查暂停极限。如果暂停极限未达到，则方法 900 回到步骤 930。如果暂停极限已经达到，则方法 900 在步骤 946 表示电平 I 编程失败。如果电平 I 确认未通过，则方法 900 进行到步骤 950，进行电平 I 的编程。

在开始编程电平 II 的步骤 950 后，方法 900 在步骤 952 进行电平

II 编程确认。步骤 954 里，方法 900 测定是否电平 II 确认测试已经通过。如果确认测试未通过，则方法 900 在步骤 956 检查暂停极限。如果暂停极限未达到，则方法 900 回到步骤 950。如果暂停极限已经达到，则方法 900 在步骤 958 表示电平 II 编程失败。如果确认通过，则方法 900 在步骤 980 结束编程流程。

在实施第二实施例的方法时，在步骤 960 里，方法 900 进行电平 II 的编程。方法 900 在步骤 962 进行电平 II 编程确认。步骤 964 里，方法 900 检查是否电平 II 编程确认通过。如果确认未通过，则方法 900 在步骤 966 测定一暂停极限。如果暂停极限未达到，则方法 900 进行步骤 960。如果暂停极限已经达到，则方法 900 在步骤 968 表示电平 II 编程失败。

如果编程确认通过，则方法 900 在步骤 970 进行电平 I 的编程。方法 900 在步骤 972 进行电平 I 的编程确认。步骤 974 里，方法 900 检查是否编程确认通过。如果编程确认未通过，则在步骤 976 里方法 900 检查一暂停极限。如果暂停极限没有达到，则方法 900 进行到步骤 970。然而，如果暂停极限已经达到，则方法 900 在步骤 978 显示电平 I 编程失败。如果编程确认通过，则方法 900 在步骤 980 结束编程操作。

每个多位单元具有一左侧位(或位 A 310)及一右侧位(位 B 320)，如图 3 所示。多位单元内的多电平单元创造出四个位：左侧上的位 I 510 及位 II 520 及右侧上的位 III 及位 IV，以及在单一多位单元内有四个编程电平，电平 0，电平 I，电平 II 及电平 III。因此，有十六个可能组合：(电平 0，电平 0)，(电平 0，电平 I)，(电平 0，电平 II)，(电平 0，电平 III)，(电平 I，电平 0)，(电平 I，电平 I)，(电平 I，电平 II)，(电平 I，电平 III)，(电平 II，电平 0)，(电平 II，电平 I)，(电平 II，电平 II)，(电平 II，电平 III)，(电平 III，电平 0)，(电平 III，电平 I)，(电平 III，电平 II) 及(电平 III，电平 III)。

多位单元氮化物捕获材料内多电平单元的编程的方法顺序可以视选定设计或实施方式而定。例如，方法顺序编程位于左侧上的第一位，右侧上的第三位，及左侧上的第二位。在另一实施例里，方法顺序编

程一位于右侧上的第三位，位于左侧上的第一位，及右侧上的第四位。

图 10 示出四个编程电平的起始电压的示意图 1000。在一具体实施例里，四个不同电平编码为：电平 0=11，电平 I=01，电平 II=10，电平 III=00。本领域技术人员应了解其它编码或定义也可以实施，且不脱离本发明的精神范畴。四个不同电平形成从多电平单元左侧到多电平单元右侧共十六个可能条件组合，如下表 1 所示。

表 1

(左侧, 右侧)	编程电平 (左侧, 右侧)
(电平 0, 电平 0)	(11, 11)
(电平 0, 电平 I)	(11, 01)
(电平 0, 电平 II)	(11, 10)
(电平 0, 电平 III)	(11, 00)
(电平 I, 电平 0)	(01, 11)
(电平 I, 电平 I)	(01, 01)
(电平 I, 电平 II)	(01, 10)
(电平 I, 电平 III)	(01, 00)
(电平 II, 电平 0)	(10, 11)
(电平 II, 电平 I)	(10, 01)
(电平 II, 电平 II)	(10, 10)
(电平 II, 电平 III)	(10, 00)
(电平 III, 电平 0)	(00, 11)
(电平 III, 电平 I)	(00, 01)
(电平 III, 电平 II)	(00, 10)
(电平 III, 电平 III)	(00, 00)

电平 0 1010 编程（以双位数 11 编码）具有大约 4.5 伏特的起始电压，设定约在擦除确认（EV）电压电平 I012。电平 I 1020 编程（以双位数 01 编码）具有大约 4.5 伏特 +200 微伏 +200 微伏 +350 微伏的起始电压。电平 II 1030 编程（以双位数 10 编码）具有大约 4.5 伏特 +200 微伏 +200 微伏 +350 微伏 +200 微伏 +200 微伏 +350 微伏的起

始电压。电平 III 1040 编程（以双位数 00 编码）具有大约 4.5 伏特 + 200 微伏 + 200 微伏 + 350 微伏 + 200 微伏 + 200 微伏 + 350 微伏 + 200 微伏 + 200 微伏 + 350 微伏的起始电压。第一读取电压 RD1 1014 设定在电平 0 1010 电压及电平 I 1020 电压。第二读取电压 RD2 1022 设定在电平 I 1020 电压及电平 II 1030 电压的间。第三读取电压 RD3 1032 设定在电平 II 1030 电压及电平 III 1040 电压的间。第一编程确认 PV1 1016 设定接近电平 I 1020 编程电压范围的底限。第二编程确认 PV10 1024 设定接近电平 II 1030 编程电压范围的底限。第三编程电压范围 PV00 1034 设定接近电平 III 1040 编程电压范围的底限。

虽然本发明是已参照较佳实施例来加以描述，应该理解的是，本发明创作并不受限于其详细描述内容。以电荷捕获介电层为主实施多位单元内的多电平单元的存储器单元结构，例如包括本领域所知的氮化物只读存储器 (NROM)，SONOS 及 PHINES 等。虽然多位单元内的多电平单元的编程已揭露如上，但是本发明仍可应用于页编程或其它类型如存储器阵列内的 MBC 的 MLC 区块，区段或次区块的编程。替换方式及修改样式已于先前描述中作出了建议，并且其它替换方式及修改样式将为本领域技术人员所思及。特别是，根据本发明的结构与方法，所有具有实质上相同于本发明的构件结合而达成与本发明实质上相同结果者皆不脱离本发明的精神范畴。因此，所有此等替换方式及修改样式是意欲落在本发明于所附权利要求及其等价物所界定的范畴中。

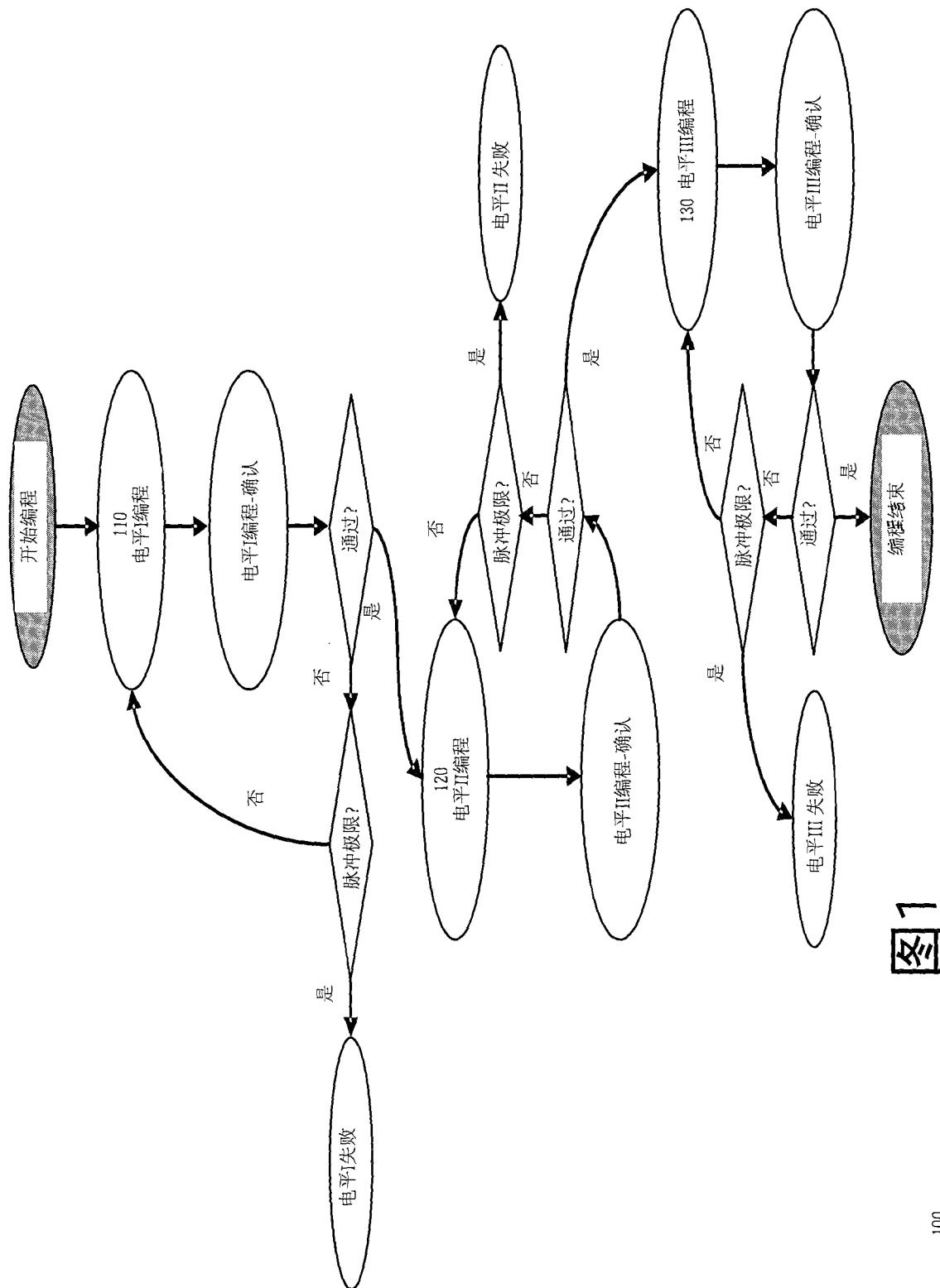


图1

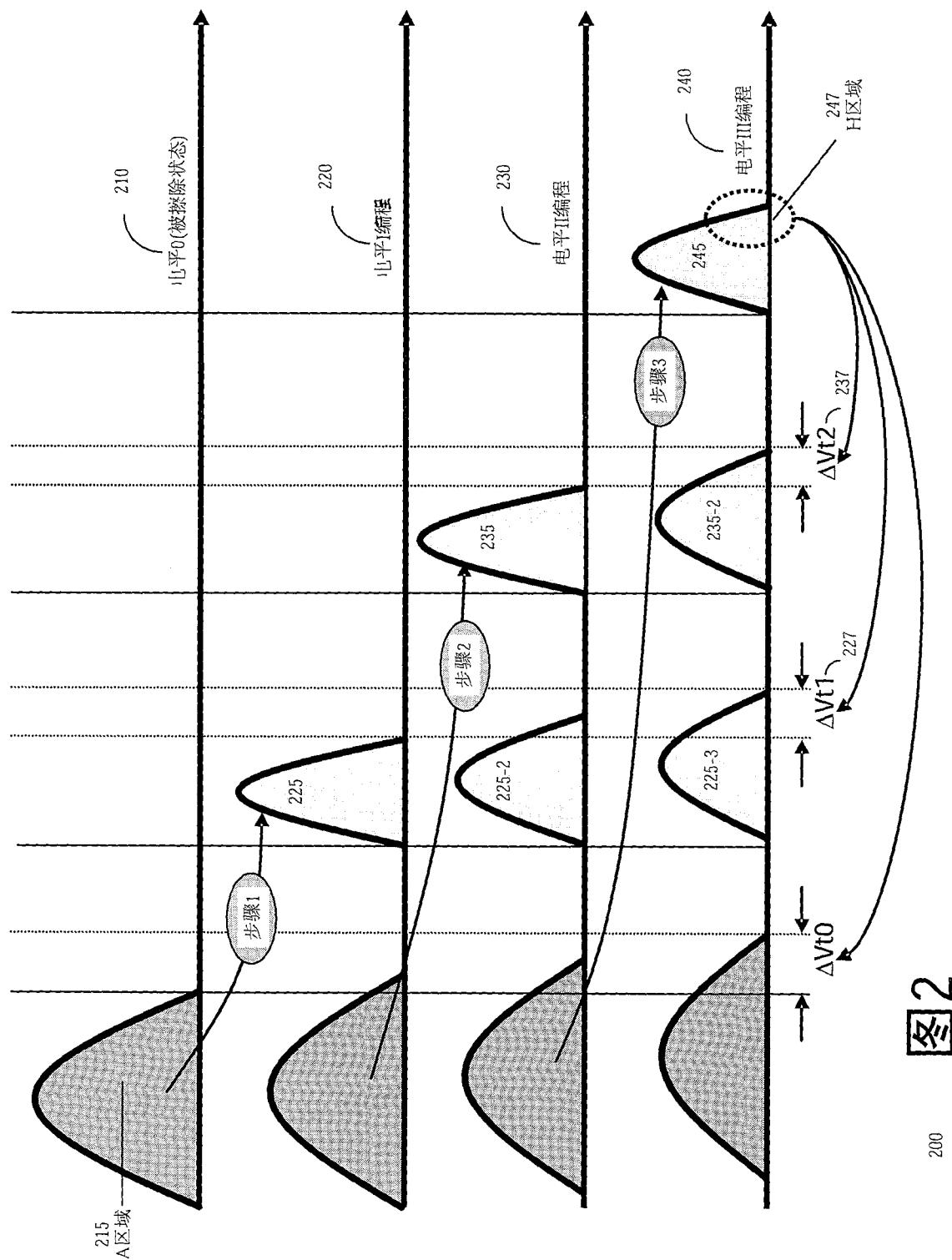


图2

200

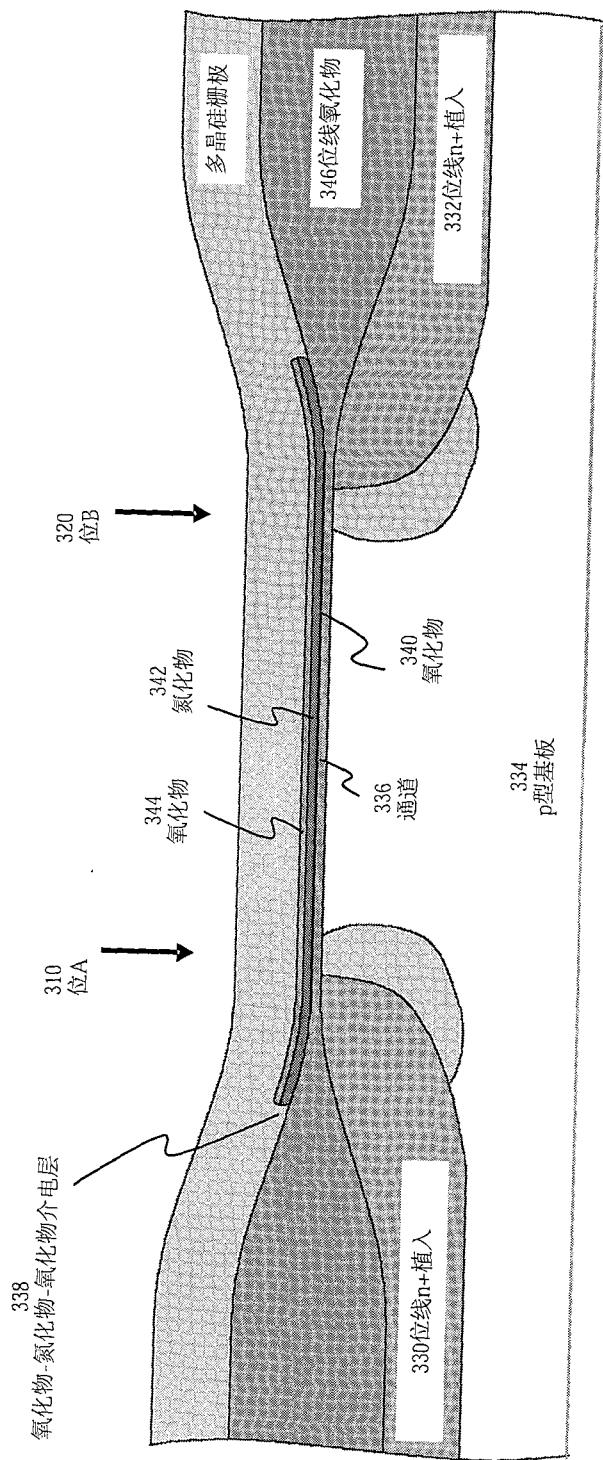
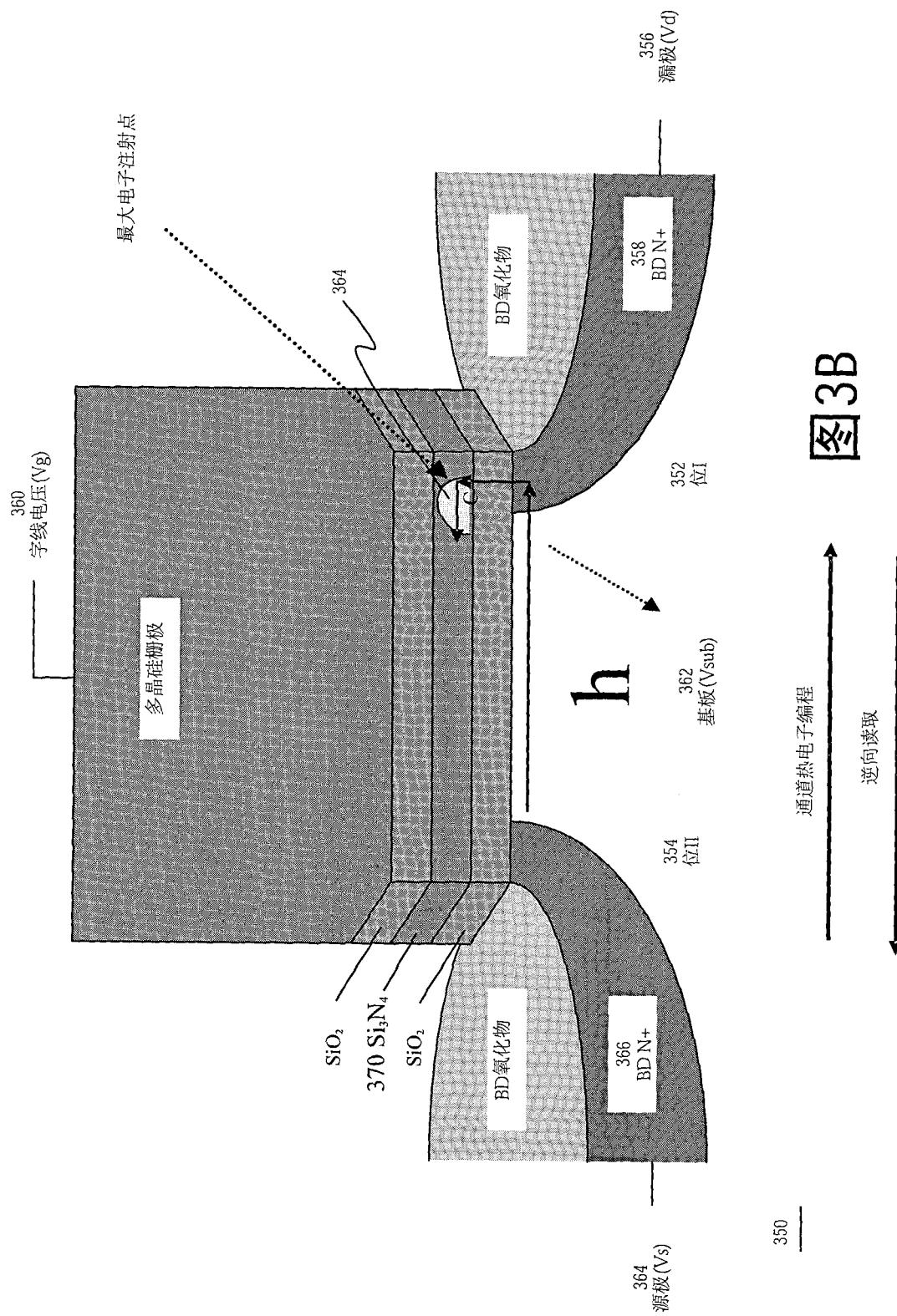
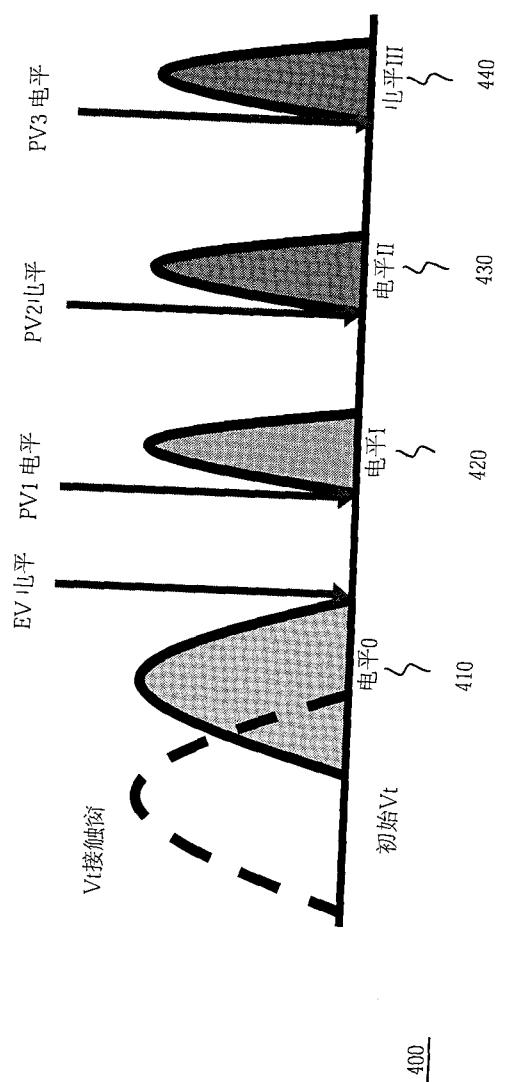
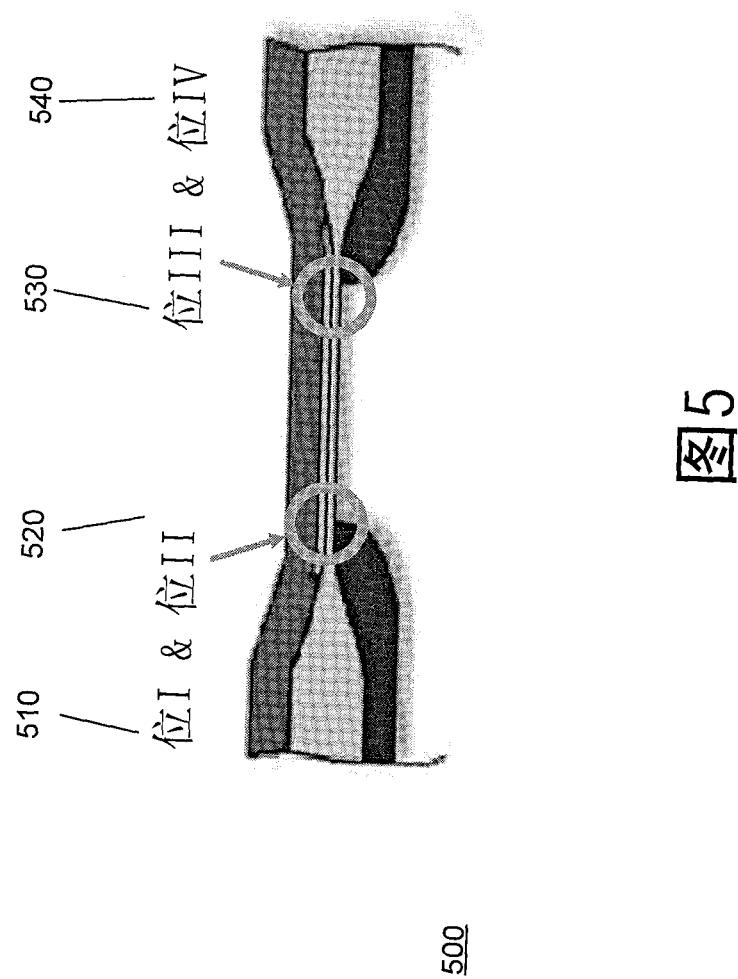


图 3A

300







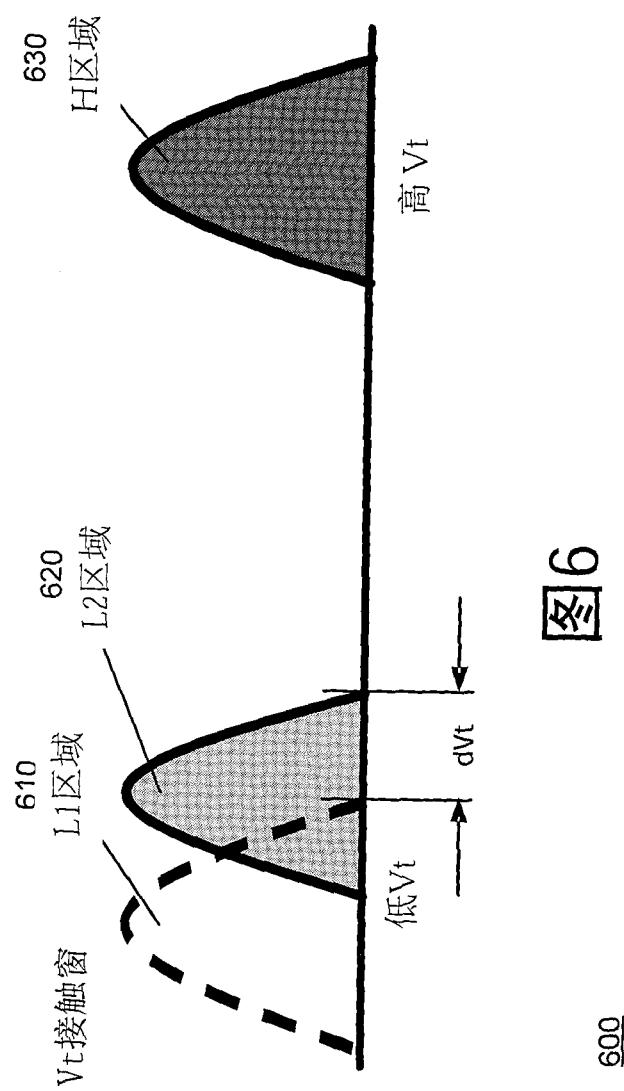
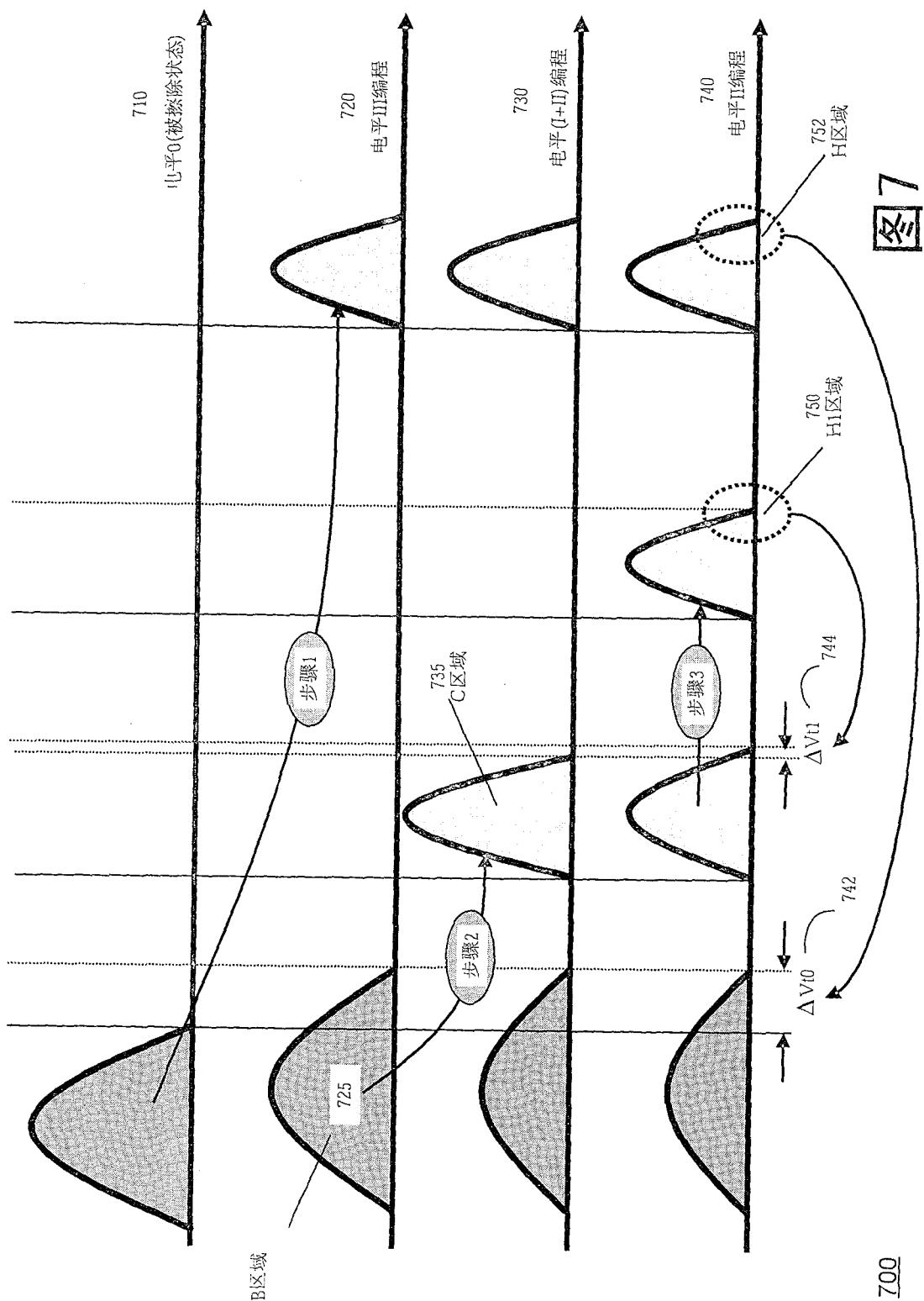


图6

600



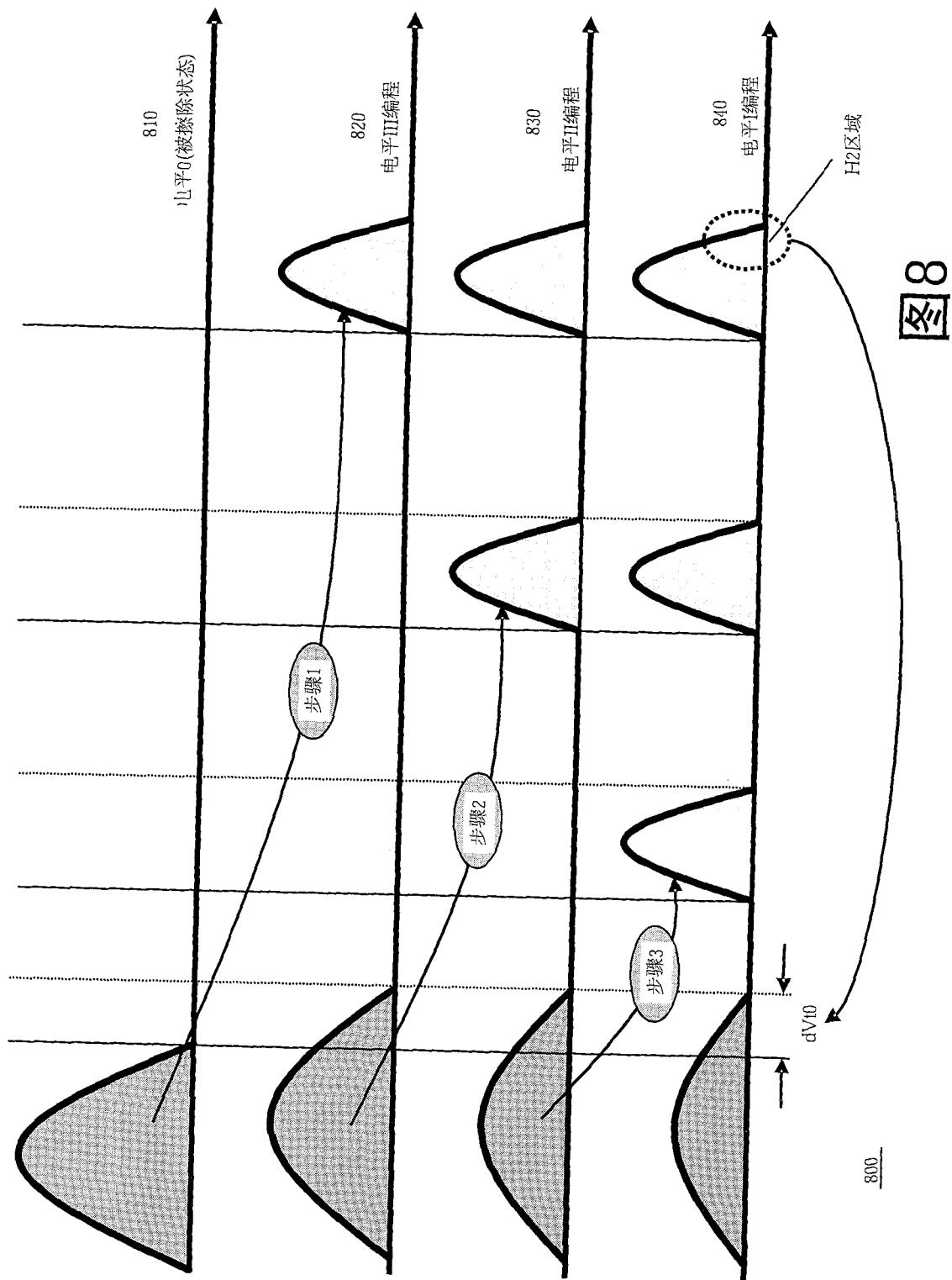


图9

