

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6973068号
(P6973068)

(45) 発行日 令和3年11月24日(2021.11.24)

(24) 登録日 令和3年11月8日(2021.11.8)

(51) Int.Cl. F I
H03F 3/68 (2006.01) H03F 3/68 220
H03F 3/24 (2006.01) H03F 3/24

請求項の数 6 (全 12 頁)

(21) 出願番号	特願2017-254608 (P2017-254608)	(73) 特許権者	000005223 富士通株式会社
(22) 出願日	平成29年12月28日(2017.12.28)		神奈川県川崎市中原区上小田中4丁目1番1号
(65) 公開番号	特開2019-121877 (P2019-121877A)	(74) 代理人	100107766 弁理士 伊東 忠重
(43) 公開日	令和1年7月22日(2019.7.22)	(74) 代理人	100070150 弁理士 伊東 忠彦
審査請求日	令和2年10月8日(2020.10.8)	(72) 発明者	倉橋 菜緒子 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72) 発明者	佐藤 優 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 増幅器

(57) 【特許請求の範囲】

【請求項 1】

入力部と出力部との間で並列に接続される複数の増幅段と、帰還回路とを備え、
 前記複数の増幅段は、それぞれ、
 前記入力部から入力される高周波信号を増幅するトランジスタと、
 前記トランジスタの出力端子に接続され、前記出力端子から出力される増幅された高周波信号に含まれる高調波を処理する高調波処理部と、
 前記出力端子と前記高調波処理部とが接続される接続部と、
 前記接続部と前記出力部との間に接続される伝送線路とを有し、
 前記帰還回路は、2次の前記高調波の定在波の節となる前記伝送線路の途中又は前記出力部における信号を、2次の前記高調波の定在波の腹となる前記複数の増幅段の各々の前記接続部の間に接続される抵抗の両端に帰還する、増幅器。

【請求項 2】

前記高調波処理部は、2次の前記高調波に対してショート状態となる、請求項 1 に記載の増幅器。

【請求項 3】

前記高調波処理部は、2次の前記高調波の4分の1波長の長さを有するオープンスタブである、請求項 1 又は 2 に記載の増幅器。

【請求項 4】

前記帰還回路は、前記出力部における信号を前記抵抗の両端に帰還し、

前記伝送線路の長さは、2次の前記高調波の4分の1波長である、請求項2又は3に記載の増幅器。

【請求項5】

前記帰還回路は、前記伝送線路の途中における信号を前記抵抗の両端に帰還し、前記伝送線路の途中は、前記接続部から、2次の前記高調波の4分の1波長となる箇所である、請求項2又は3に記載の増幅器。

【請求項6】

前記帰還回路は、インダクタと抵抗の少なくとも一方である、請求項1から5のいずれか一項に記載の増幅器。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、増幅器に関する。

【背景技術】

【0002】

従来、複数のトランジスタの各々に対して配置され各々のトランジスタから出力される信号に含まれる高調波を処理する高調波処理回路と、高調波処理回路の後段において各々のトランジスタから出力される信号を合成する整合回路とを備える増幅器が知られている。このような増幅器において、各々のトランジスタから出力される信号間の位相差によって生ずる発振を抑制するため、複数のトランジスタの各々の出力端子を互いに抵抗を介して接続する場合がある（例えば、特許文献1参照）。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献1】国際公開第2012/160755号

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところが、複数のトランジスタの各々に対して配置される高調波処理回路が接続される各箇所は、定在波の腹となる場合がある。この場合、各箇所が発生する定在波の間に位相差が生ずると、この位相差の影響によって、各箇所を繋ぐ発振抑制用の抵抗に許容を超える大きな電力が加わり、当該抵抗がオープン故障するおそれがある。

30

【0005】

そこで、本開示は、抵抗のオープン故障を抑えることができる増幅器を提供する。

【課題を解決するための手段】

【0006】

本開示は
入力部と出力部との間で並列に接続される複数の増幅段と、帰還回路とを備え、
前記複数の増幅段は、それぞれ、
前記入力部から入力される高周波信号を増幅するトランジスタと、
前記トランジスタの出力端子に接続され、前記出力端子から出力される増幅された高周波信号に含まれる高調波を処理する高調波処理部と、
前記出力端子と前記高調波処理部とが接続される接続部と、
前記接続部と前記出力部との間に接続される伝送線路とを有し、
前記帰還回路は、2次の前記高調波の定在波の節となる前記伝送線路の途中又は前記出力部における信号を、2次の前記高調波の定在波の腹となる前記複数の増幅段の各々の前記接続部の間に接続される抵抗の両端に帰還する、増幅器を提供する。

40

【発明の効果】

【0007】

本開示によれば、抵抗のオープン故障を抑えることができる。

50

【図面の簡単な説明】

【0008】

【図1】送信機の構成の一例を示す図である。

【図2】増幅器の比較例を示す図である。

【図3】増幅器の第1の実施例を示す図である。

【図4】増幅器の第2の実施例を示す図である。

【図5】増幅器の第3の実施例を示す図である。

【図6】増幅器の第4の実施例を示す図である。

【図7】S21特性の測定結果を示す図である。

【図8】電力付加効率の測定結果を示す図である。

10

【発明を実施するための形態】

【0009】

以下、本開示の実施形態を図面を参照して説明する。

【0010】

図1は、本実施形態における増幅器を搭載する送信機の構成の一例を示す図である。送信機100は、例えば、電波を送受する無線通信装置、レーダーなどのセンサ装置、マイクロ波を送信して物体を加熱するマイクロ波加熱装置として使用することができる。

【0011】

送信機100は、例えば、ベースバンド回路1、ミキサ2、局部発振器3、パワーアンプ4及びアンテナ5を備える。ベースバンド回路1から変調処理されて出力されるベースバンド信号あるいは中間周波数信号は、ミキサ2及び局部発振器3により送信周波数帯にアップコンバートされ、パワーアンプ4により増幅される。パワーアンプ4により増幅された後の信号は、パワーアンプ4の出力ノードに接続されるアンテナ5から送信される。ミキサ2は、ベースバンド回路1からのベースバンド信号あるいは中間周波数信号を、局部発振器3から出力される局部発振信号とミキシングし、ミキシング後の信号をパワーアンプ4の入力端子に供給する。本実施形態における増幅器は、パワーアンプ4として使用することができる。

20

【0012】

次に、本実施形態における増幅器について説明する前に、本実施形態における増幅器と比較される増幅器について説明する。

30

【0013】

図2は、増幅器の比較例を示す図である。増幅器1000は、入力部141と出力部142との間で並列に接続される2つの増幅段110、120を備える。

【0014】

増幅段110は、トランジスタ111と、伝送線路112と、高調波処理部113と、伝送線路115とを有する。トランジスタ111は、入力部141から入力される高周波信号を増幅する。高調波処理部113は、トランジスタ111から出力される増幅された高周波信号に含まれる高調波を処理する回路である。トランジスタ111の出力端子は、伝送線路112を介して、高調波処理部113に接続される。高調波処理部113が接続される接続部114は、伝送線路115を介して、出力部142に接続される。

40

【0015】

同様に、増幅段120は、トランジスタ121と、伝送線路122と、高調波処理部123と、伝送線路125とを有する。トランジスタ121は、入力部141から入力される高周波信号を増幅する。高調波処理部123は、トランジスタ121から出力される増幅された高周波信号に含まれる高調波を処理する回路である。トランジスタ121の出力端子は、伝送線路122を介して、高調波処理部123に接続される。高調波処理部123が接続される接続部124は、伝送線路125を介して、出力部142に接続される。

【0016】

つまり、増幅器1000は、入力部141から入力される高周波信号を、トランジスタ111、121の各々で増幅し、トランジスタ111、121の各々から出力される増幅

50

された信号を、伝送線路 1 1 5 , 1 2 5 を介して合成して出力部 1 4 2 に出力する。また、トランジスタ 1 1 1 , 1 2 1 の各々から出力される信号間の位相差によって生ずる発振を抑制するため、増幅器 1 0 0 0 は、接続部 1 1 4 と接続部 1 2 4 との間に接続される抵抗 1 5 1 を備える。

【 0 0 1 7 】

ここで、高調波処理部 1 1 3 , 1 2 3 の各々は、例えば、トランジスタ 1 1 1 , 1 2 1 の各々から出力される増幅された高周波信号に含まれる 2 次高調波の 4 分の 1 波長の長さを有するオープンスタブとする。この場合、2 次高調波の 4 分の 1 波長の長さを有するオープンスタブが接続部 1 1 4 , 1 2 4 の各々に接続されているので、2 次高調波では、接続部 1 1 4 , 1 2 4 の各々は、図 2 に示されるように、定在波 X の腹となる。そのため、接続部 1 1 4 , 1 2 4 を繋ぐ抵抗 1 5 1 には、定在波が発生する。

10

【 0 0 1 8 】

このとき、増幅段 1 1 0 と増幅段 1 2 0 との間で回路特性にばらつきがあると、接続部 1 1 4 , 1 2 4 の各々で発生する定在波 X の間に位相差が生ずることがある。接続部 1 1 4 , 1 2 4 の各々で発生する定在波 X の間に位相差が生ずると、例えば、同一タイミングにおいて、接続部 1 2 4 の電位が接続部 1 1 4 の電位よりも低くなる。このように、接続部 1 1 4 と接続部 1 2 4 との間に電位差が発生すると、抵抗 1 5 1 に許容を超える大きな電力が加わることがあり、その結果、抵抗 1 5 1 がオープン故障するおそれがある。

【 0 0 1 9 】

本実施形態における増幅器は、このような各接続部を繋ぐ抵抗のオープン故障を抑えることが可能な構成を備える。次に、本実施形態における増幅器について説明する。

20

【 0 0 2 0 】

図 3 は、本実施形態における増幅器の第 1 の実施例を示す図である。増幅器 1 0 1 は、入力部 4 1 と出力部 4 2 との間で並列に接続される 2 つの増幅段 1 0 , 2 0 と、帰還回路 6 0 とを備える。

【 0 0 2 1 】

入力部 4 1 から入力される高周波信号（例えば、マイクロ波信号）は、増幅段 1 0 , 2 0 の各々に分配される。増幅段 1 0 , 2 0 の各々は、分配されて入力される高周波信号を増幅する。増幅段 1 0 , 2 0 の各々で増幅された高周波信号は、合成されて出力部 4 2 から出力される。出力部 4 2 は、増幅段 1 0 , 2 0 の各々で増幅された高周波信号が合成される合成点を表す。

30

【 0 0 2 2 】

増幅段 1 0 , 2 0 は、互いに同じ回路構成を有する。増幅段 1 0 は、例えば、トランジスタ 1 1 と、伝送線路 1 2 と、高調波処理部 1 3 と、接続部 1 4 と、伝送線路 1 5 とを有する。増幅段 2 0 は、例えば、トランジスタ 2 1 と、伝送線路 2 2 と、高調波処理部 2 3 と、接続部 2 4 と、伝送線路 2 5 とを有する。

【 0 0 2 3 】

トランジスタ 1 1 , 2 1 の各々は、入力部 4 1 から入力される高周波信号を増幅する。例えば、トランジスタ 1 1 , 2 1 の各々は、ゲート、ソース及びドレインを有する F E T (Field Effect Transistor) である。この場合、入力部 4 1 から入力される高周波信号は、トランジスタ 1 1 , 2 1 の各々のゲートに入力され、増幅された高周波信号は、出力端子であるドレインから出力される。また、例えば、トランジスタ 1 1 , 2 1 の各々は、ゲートが共通に接続された複数のトランジスタセルにより形成されるユニットトランジスタである。

40

【 0 0 2 4 】

高調波処理部 1 3 は、トランジスタ 1 1 の出力端子に接続され、トランジスタ 1 1 の出力端子から出力される増幅された高周波信号に含まれる高調波を処理する回路である。トランジスタ 1 1 の出力端子は、伝送線路 1 2 を介して、高調波処理部 1 3 の一端に接続部 1 4 で接続される。同様に、高調波処理部 2 3 は、トランジスタ 2 1 の出力端子に接続され、トランジスタ 2 1 の出力端子から出力される増幅された高周波信号に含まれる高調波

50

を処理する回路である。トランジスタ 21 の出力端子は、伝送線路 22 を介して、高調波処理部 23 の一端に接続部 24 で接続される。

【0025】

高調波処理部 13 は、トランジスタ 11 の出力端子から出力される増幅された高周波信号に含まれる 2 次高調波に対してショート状態（インピーダンスが略零）となる回路であることが好ましい。例えば、高調波処理部 13 は、2 次高調波以上の偶数次の高調波に対してショート状態となり、3 次高調波以上の奇数次の高調波に対してオープン状態となる。高調波処理部 23 についても同様である。

【0026】

高調波処理部 13 は、例えば、トランジスタ 11 の出力端子から出力される増幅された高周波信号に含まれる 2 次高調波 f_2 の 4 分の 1 波長の長さを有するオープスタブである。2 次高調波 f_2 に対して高調波処理部 13 をショート状態にするには、基本波の波長を λ とすると、オープスタブの長さを $\lambda/8$ とし、基本波の 2 倍波である 2 次高調波 f_2 の波長を $\lambda/2$ とすると、オープスタブの長さを $\lambda/4$ とすればよい。高調波処理部 23 についても同様である。

【0027】

高調波処理部 13 が接続される接続部 14 は、伝送線路 15 を介して、整合されて出力部 42 に接続される。高調波処理部 23 が接続される接続部 24 は、伝送線路 25 を介して、整合されて出力部 42 に接続される。

【0028】

つまり、増幅器 101 は、入力部 41 から入力される高周波信号を、トランジスタ 11, 21 の各々で増幅し、トランジスタ 11, 21 の各々から出力される増幅された信号を、伝送線路 15, 25 を介して合成して出力部 42 に出力する。また、トランジスタ 11, 21 の各々から出力される信号間の位相差によって生ずる発振を抑制するため、増幅器 101 は、接続部 14 と接続部 24 との間に接続される抵抗 51 を備える。抵抗 51 は、隣り合う増幅段 10, 20 の各々の接続部間に接続される発振抑制用の抵抗（発振安定化抵抗）である。

【0029】

ここで、図 3 に示される増幅器 101 では、接続部 14 と出力部 42 との間に接続される伝送線路 15 の長さ（つまり、接続部 14 から出力部 42 までの長さ）は、2 次高調波の 4 分の 1 波長である。同様に、接続部 24 と出力部 42 との間に接続される伝送線路 25 の長さ（つまり、接続部 24 から出力部 42 までの長さ）は、2 次高調波の 4 分の 1 波長である。

【0030】

したがって、高調波処理部 13, 23 が接続部 14, 24 に接続されていることにより、2 次高調波の定在波 X の腹が接続部 14, 24 の各々に現れる場合、接続部 14, 24 から 2 次高調波の 4 分の 1 波長離れている出力部 42 は、定在波 X の節となる。そこで、本実施形態における増幅器 101 は、出力部 42 における信号を、増幅段 10, 20 の各々の接続部 14, 24 の間に接続される抵抗 51 の両端に帰還する帰還回路 60 を備える。

【0031】

このような帰還回路 60 が備えられていることにより、増幅段 10, 20 の各々で増幅された高周波信号の合成箇所である出力部 42 の位相が、定在波が発生している抵抗 51 の両端にフィードバックされる。これにより、抵抗 51 の一端が接続される接続部 14 に生ずる 2 次高調波の定在波の位相と、抵抗 51 の他端が接続される接続部 24 に生ずる 2 次高調波の定在波の位相とを同じにすることができる。よって、抵抗 51 の両端に加わる電力が低減され、抵抗 51 のオープン故障を抑制することができる。また、接続部 14 における信号と接続部 24 における信号との間の位相差が抑制されるため、抵抗 51 による基本波の発振抑制効果が更に高まり、増幅器 101 の電力付加効率が向上する。

【0032】

10

20

30

40

50

帰還回路 60 は、例えば、インダクタと抵抗の少なくとも一方である。図 3 の帰還回路 60 では、出力部 42 と抵抗 51 の一端（接続部 14）との間に、インダクタ 61 と抵抗 71 との少なくとも一方が接続され、出力部 42 と抵抗 51 の他端（接続部 24）との間に、インダクタ 62 と抵抗 72 との少なくとも一方が接続される。帰還回路 60 は、例えば、インダクタンス成分を含むボンディングワイヤによって形成される。

【0033】

図 4 は、本実施形態における増幅器の第 2 の実施例を示す図である。第 2 の実施例のうち第 1 の実施例と同一の構成及び効果の説明については、上述の説明を援用することで省略する。図 4 に示される第 2 の構成例の増幅器 102 は、伝送線路 15、25 の各々の長さが、2 次高調波の 4 分の 1 波長よりも長い点で、図 3 に示される第 1 の構成例の増幅器 101 と異なる。

10

【0034】

図 4 に示される伝送線路 15 は、伝送線路部 15a と、伝送線路部 15b とを有する。伝送線路部 15a は、一端が接続部 14 に接続され、他端が伝送線路部 15b の一端に接続される。伝送線路部 15a の長さは、2 次高調波の 4 分の 1 波長である。伝送線路部 15b は、一端が伝送線路部 15a の他端に接続され、他端が出力部 42 に接続される。同様に、図 4 に示される伝送線路 25 は、伝送線路部 25a と、伝送線路部 25b とを有する。伝送線路部 25a は、一端が接続部 24 に接続され、他端が伝送線路部 25b の一端に接続される。伝送線路部 25a の長さは、2 次高調波の 4 分の 1 波長である。伝送線路部 25b は、一端が伝送線路部 25a の他端に接続され、他端が出力部 42 に接続される。

20

【0035】

したがって、高調波処理部 13、23 が接続部 14、24 に接続されていることにより、2 次高調波の定在波 X の腹が接続部 14、24 の各々に現れる場合、接続部 14、24 から 2 次高調波の 4 分の 1 波長離れている箇所 15c、25c は、定在波 X の節となる。そこで、本実施形態における増幅器 102 は、伝送線路 15、25 の途中の箇所 15c、25c における信号を、増幅段 10、20 の各々の接続部 14、24 の間に接続される抵抗 51 の両端に帰還する帰還回路 65 を備える。

【0036】

このような帰還回路 65 が備えられていることにより、定在波の節が現れる箇所 15c、25c の位相が、定在波が発生している抵抗 51 の両端にフィードバックされる。これにより、抵抗 51 の一端が接続される接続部 14 に生ずる 2 次高調波の定在波の位相と、抵抗 52 の他端が接続される接続部 24 に生ずる 2 次高調波の定在波の位相とを同じにすることができる。よって、抵抗 51 の両端に加わる電力が低減され、抵抗 51 のオープン故障を抑制することができる。また、接続部 14 における信号と接続部 24 における信号との間の位相差が抑制されるため、抵抗 51 による基本波の発振抑制効果が更に高まり、増幅器 102 の電力付加効率が向上する。

30

【0037】

図 5 は、本実施形態における増幅器の第 3 の実施例を示す図である。第 3 の実施例のうち第 1 の実施例と同一の構成及び効果の説明については、上述の説明を援用することで省略する。図 5 に示される第 3 の構成例の増幅器 103 は、入力部 41 と出力部 42 との間で並列に接続される増幅段の数が 3 つある点で、図 3 に示される第 1 の構成例の増幅器 101 と異なる。

40

【0038】

図 5 に示される増幅器 103 は、3 つの増幅段 10、20、30 を備える。増幅段 10、20、30 は、互いに同じ回路構成を有する。増幅段 30 は、例えば、トランジスタ 31 と、伝送線路 32 と、高調波処理部 33 と、接続部 34 と、伝送線路 35 とを有する。

【0039】

つまり、増幅器 103 は、入力部 41 から入力される高周波信号を、トランジスタ 11、21、31 の各々で増幅し、トランジスタ 11、21、31 の各々から出力される増幅

50

された信号を、伝送線路 1 5 , 2 5 , 3 5 を介して合成して出力部 4 2 に出力する。また、トランジスタ 1 1 , 2 1 , 3 1 の各々から出力される信号間の位相差によって生ずる発振を抑制するため、増幅器 1 0 3 は、接続部 1 4 と接続部 2 4 との間に接続される抵抗 5 1 と、接続部 2 4 と接続部 3 4 との間に接続される抵抗 5 2 とを備える。安定化抵抗の数は、増幅段の数よりも一つ少ない。

【 0 0 4 0 】

したがって、第 1 の構成例と同様の帰還回路 6 0 が備えられていることにより、増幅段 1 0 , 2 0 , 3 0 の各々で増幅された高周波信号の合成箇所である出力部 4 2 の位相が、定在波が発生している抵抗 5 1 , 5 2 の両端にフィードバックされる。これにより、抵抗 5 1 の両端は同位相となり、抵抗 5 2 の両端も同位相となる。よって、抵抗 5 1 , 5 2 の各々の両端に加わる電力が低減され、抵抗 5 1 , 5 2 のオープン故障を抑制することができる。また、抵抗 5 1 の両端は同位相となり、抵抗 5 2 の両端も同位相となるため、抵抗 5 1 , 5 2 による基本波の発振抑制効果が更に高まり、増幅器 1 0 3 の電力付加効率が向上する。

【 0 0 4 1 】

第 3 の実施例の帰還回路も、第 1 の実施例の帰還回路と同様に、例えば、インダクタと抵抗の少なくとも一方である。図 5 に示される帰還回路 6 0 は、出力部 4 2 と抵抗 5 1 の両端との間に接続されるインダクタ 6 1 , 6 2 と、出力部 4 2 と抵抗 5 2 の両端との間に接続されるインダクタ 6 3 , 6 4 とを有する。

【 0 0 4 2 】

図 6 は、本実施形態における増幅器の第 4 の実施例を示す図である。第 4 の実施例のうち第 3 の実施例と同一の構成及び効果の説明については、上述の説明を援用することで省略する。図 6 に示される第 4 の構成例の増幅器 1 0 4 は、伝送線路 1 5 , 2 5 , 3 5 の各々の長さが、2 次高調波の 4 分の 1 波長よりも長い点で、図 5 に示される第 3 の構成例の増幅器 1 0 3 と異なる。

【 0 0 4 3 】

図 6 に示される伝送線路 3 5 は、伝送線路部 3 5 a と、伝送線路部 3 5 b とを有する。伝送線路部 3 5 a は、一端が接続部 3 4 に接続され、他端が伝送線路部 3 5 b の一端に接続される。伝送線路部 3 5 a の長さは、2 次高調波の 4 分の 1 波長である。伝送線路部 3 5 b は、一端が伝送線路部 3 5 a の他端に接続され、他端が出力部 4 2 に接続される。

【 0 0 4 4 】

したがって、第 2 の構成例と同様の帰還回路 6 5 が備えられていることにより、定在波の節が現れる箇所 1 5 c , 2 5 c の位相が、定在波が発生している抵抗 5 1 の両端にフィードバックされる。また、定在波の節が現れる箇所 2 5 c , 3 5 c の位相が、定在波が発生している抵抗 5 2 の両端にフィードバックされる。これにより、抵抗 5 1 の両端は同位相となり、抵抗 5 2 の両端も同位相となる。よって、抵抗 5 1 , 5 2 の各々の両端に加わる電力が低減され、抵抗 5 1 , 5 2 のオープン故障を抑制することができる。また、抵抗 5 1 の両端は同位相となり、抵抗 5 2 の両端も同位相となるため、抵抗 5 1 , 5 2 による基本波の発振抑制効果が更に高まり、増幅器 1 0 4 の電力付加効率が向上する。

【 0 0 4 5 】

図 7 は、S パラメータの一つである S 2 1 の特性の測定結果の一例を示す図である。S 2 1 は、増幅器の増幅利得を表す。図 7 において、実線は、図 2 の増幅器 1 0 0 0 (比較例) の増幅利得を示し、点線は、図 3 の増幅器 1 0 1 (第 1 の実施例) の増幅利得を示す。帰還回路が無い増幅器 1 0 0 0 では、中間周波数 F C から高周波数 F H の間で発振が生じている。これに対し、帰還回路 6 0 を備える増幅器 1 0 1 では、発振が抑制されるとともに、低周波数 F L から高周波数 F H にかけて増幅利得が増大している。

【 0 0 4 6 】

図 8 は、増幅器に入力される入力電力 P i n に対する電力付加効率 (P A E : P o w e r A d d e d E f f i c i e n c y) の測定結果の一例を示す図である。図 8 において、実線は、図 2 の増幅器 1 0 0 0 (比較例) の P A E を示し、点線は、図 3 の増幅器 1

10

20

30

40

50

01 (第1の実施例)のPAEを示す。図8に示されるように、増幅器101のPAEは、増幅器1000のPAEよりも向上し、比較的高い入力電力Pinでは、7%向上している。

【0047】

以上、増幅器を実施形態により説明したが、本発明は上記実施形態に限定されるものではない。他の実施形態の一部又は全部との組み合わせや置換などの種々の変形及び改良が、本発明の範囲内で可能である。

【0048】

例えば、増幅段の数が4つ以上ある場合も、上述の実施例のような回路構成とすることで、上述の実施例と同様の効果が得られる。

【0049】

以上の実施形態に関し、更に以下の付記を開示する。

(付記1)

入力部と出力部との間で並列に接続される複数の増幅段と、帰還回路とを備え、
前記複数の増幅段は、それぞれ、
前記入力部から入力される高周波信号を増幅するトランジスタと、
前記トランジスタの出力端子に接続され、前記出力端子から出力される増幅された高周波信号に含まれる高調波を処理する高調波処理部と、
前記出力端子と前記高調波処理部とが接続される接続部と、
前記接続部と前記出力部との間に接続される伝送線路とを有し、
前記帰還回路は、前記伝送線路の途中又は前記出力部における信号を、前記複数の増幅段の各々の前記接続部の間に接続される抵抗の両端に帰還する、増幅器。

(付記2)

前記高調波処理部は、2次の前記高調波に対してショート状態となる、付記1に記載の増幅器。

(付記3)

前記高調波処理部は、2次の前記高調波の4分の1波長の長さを有するオープンスタブである、付記1又は2に記載の増幅器。

(付記4)

前記帰還回路は、前記出力部における信号を前記抵抗の両端に帰還し、
前記伝送線路の長さは、2次の前記高調波の4分の1波長である、付記2又は3に記載の増幅器。

(付記5)

前記帰還回路は、前記伝送線路の途中における信号を前記抵抗の両端に帰還し、
前記伝送線路の途中は、前記接続部から、2次の前記高調波の4分の1波長となる箇所である、付記2又は3に記載の増幅器。

(付記6)

前記帰還回路は、インダクタと抵抗の少なくとも一方である、付記1から5のいずれか一項に記載の増幅器。

(付記7)

増幅器と、前記増幅器の出力ノードに接続されるアンテナとを備え、
前記増幅器は、
入力部と出力部との間で並列に接続される複数の増幅段と、帰還回路とを備え、
前記複数の増幅段は、それぞれ、
前記入力部から入力される高周波信号を増幅するトランジスタと、
前記トランジスタの出力端子に接続され、前記出力端子から出力される増幅された高周波信号に含まれる高調波を処理する高調波処理部と、
前記出力端子と前記高調波処理部とが接続される接続部と、
前記接続部と前記出力部との間に接続される伝送線路とを有し、
前記帰還回路は、前記伝送線路の途中又は前記出力部における信号を、前記複数の増幅

10

20

30

40

50

段の各々の前記接続部間に接続される抵抗の両端に帰還する、送信機。

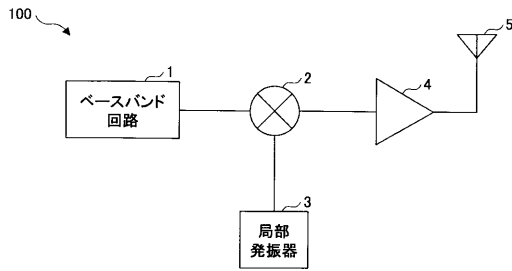
【符号の説明】

【0050】

- 1 ベースバンド回路
- 2 ミキサ
- 3 局部発振器
- 4 パワーアンプ
- 5 アンテナ
- 10, 20, 30 増幅段
- 11, 21, 31 トランジスタ
- 15, 25, 35 伝送線路
- 41 入力部
- 42 出力部
- 51, 52 抵抗
- 60, 65 帰還回路
- 101 ~ 104, 1000 増幅器
- 100 送信機

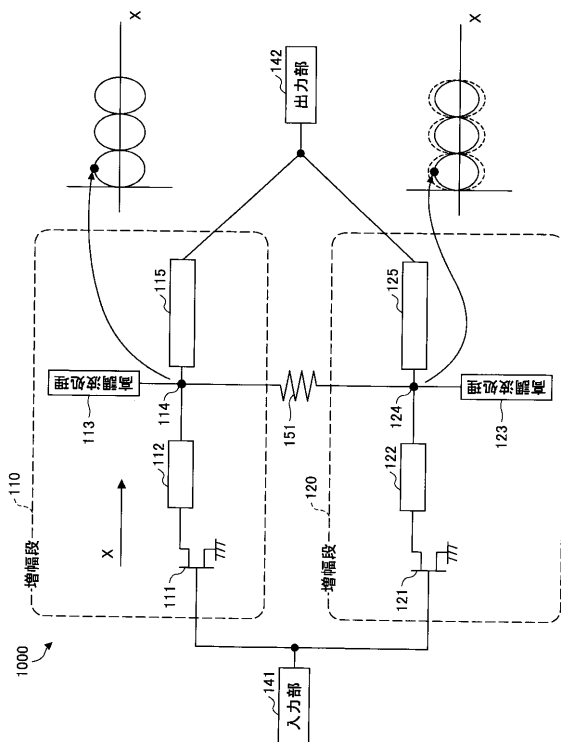
【図1】

送信機の構成の一例を示す図



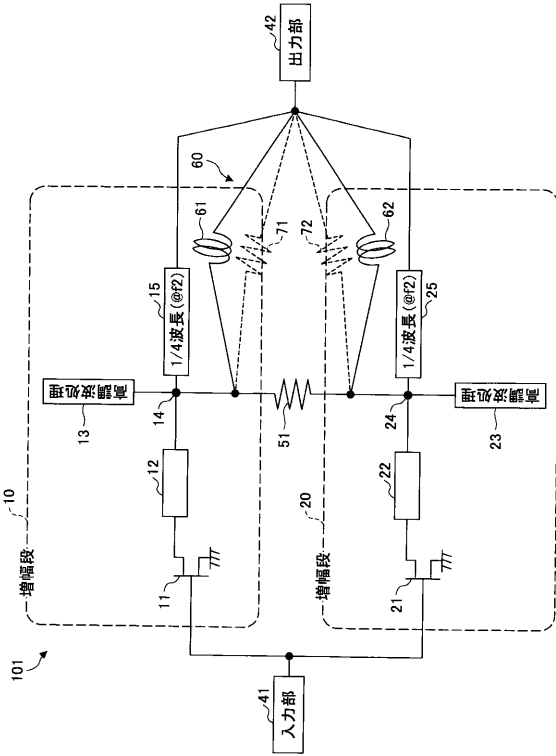
【図2】

増幅器の比較例を示す図



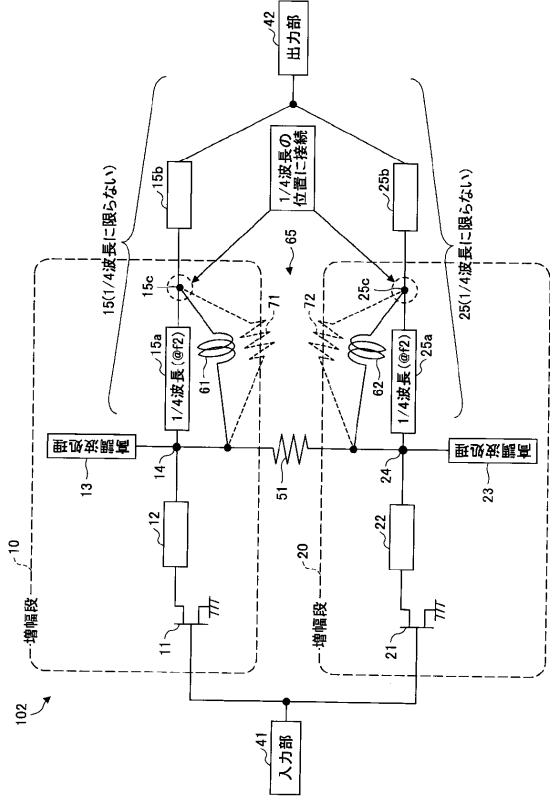
【図3】

増幅器の第1の実施例を示す図



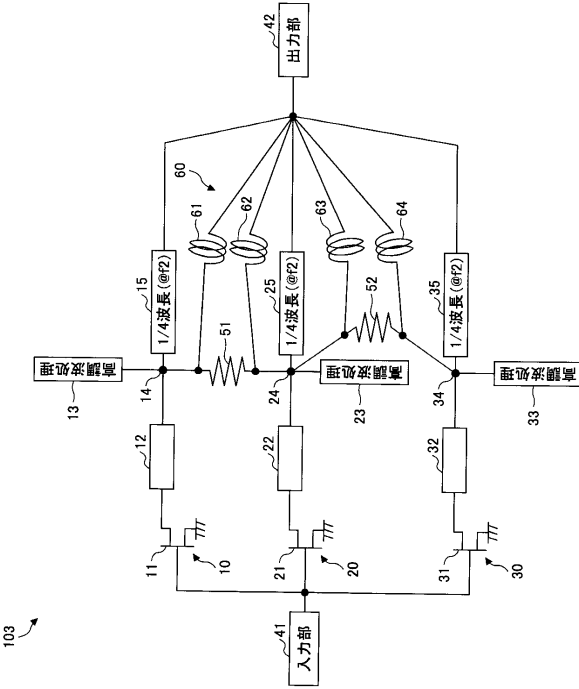
【図4】

増幅器の第2の実施例を示す図



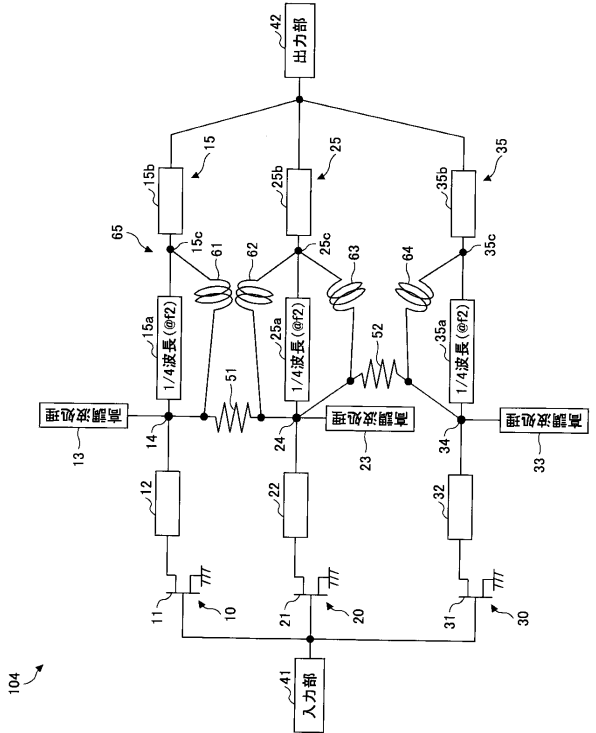
【図5】

増幅器の第3の実施例を示す図



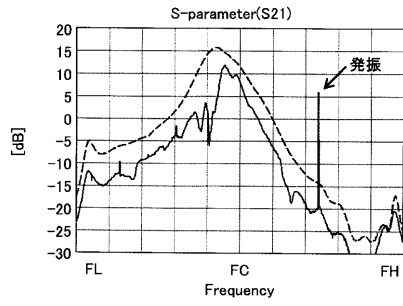
【図6】

増幅器の第4の実施例を示す図



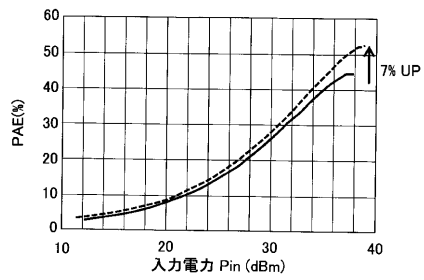
【 図 7 】

S21特性の測定結果を示す図



【 図 8 】

電力付加効率の測定結果を示す図



フロントページの続き

審査官 渡井 高広

- (56)参考文献 国際公開第2012/160755(WO, A1)
特公昭38-025909(JP, B2)
国際公開第2011/007529(WO, A1)
特開2011-035761(JP, A)
特公平07-093547(JP, B2)

- (58)調査した分野(Int.Cl., DB名)
H03F 3/68
H03F 3/24