



Wirtschaftspatent

Erteilt gemäß § 5 Absatz 1 des Änderungsgesetzes
zum Patentgesetz

ISSN 0433-6461

(11) **205 304**

Int.Cl.³ 3(51) H 01 L 29/78
H 01 L 21/316
G 11 C 11/40

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) WP H 01 L/ 2367 818

(22) 15.01.82

(44) 21.12.83

- (71) VEB ZFT MIKROELEKTRONIK;DD;
(72) PFEIL, MARTIN,DIPL.-PHYS.;BOSIEN, WOLFHART,DIPL.-PHYS.;KELM, GEORG,DIPL.-ING.;DD;
(73) siehe (72)
(74) HERBERT FISSLER VEB ZFT MIKROELEKTRONIK 8080 DRESDEN KARL-MARX-STRASSE

(54) **HALBLEITERSPEICHERELEMENT UND VERFAHREN ZU SEINER HERSTELLUNG**

(57) Die Erfindung betrifft ein Halbleiterspeicherelement, welches zur digitalen, nichtflüchtigen Informationsspeicherung eingesetzt wird, und ein Verfahren zu dessen Herstellung. Ziel der Erfindung ist es, ein Halbleiterspeicherelement und ein Verfahren zu dessen Herstellung zu schaffen, bei dem das Speichergate gegenüber dem Steuergate so isoliert ist, daß die Speicherung einer großen Ladungsmenge bei hoher Zuverlässigkeit möglich wird. Diese Aufgabe wird dadurch gelöst, daß sich bei dem erfindungsgemäßen Halbleiterspeicherelement zwischen der Isolierschicht (SiO₂-Schicht) und dem darüberbefindlichen Steuergate eine Phosphorglasschicht befindet.

Halbleiterspeicherelement und Verfahren zu seiner Herstellung

Anwendungsgebiet der Erfindung

Die Erfindung betrifft ein Halbleiterspeicherelement, welches zur digitalen, nichtflüchtigen Informationsspeicherung eingesetzt wird, und ein Verfahren zu dessen Herstellung.

Charakteristik der bekannten technischen Lösungen

Bekannt sind Halbleiterspeicherelemente, bei denen auf einem Halbleitersubstrat, in dem eine Source- und eine Drain-Zone ausgebildet sind, über der zwischen der Source- und Drain-Zone befindlichen ersten Isolierschicht ein Speichergate aufgebracht ist, welches durch eine zweite Isolierschicht von einem darüberbefindlichen Steuergate getrennt ist.

Bringt man auf das gegenüber seiner Umgebung vollkommen isolierte Speichergate eine Ladung auf (Programmieren), so erhöht sich gegenüber dem ungeladenem Zustand des Speichergates die Schwellspannung. Die durch die unterschiedliche Höhe der Schwellspannung erzeugten deutlich unterscheidbaren Zustände des Halbleiterspeicherelements bilden die Grundlage der digitalen Informationsspeicherung in entsprechenden Speicheranordnungen (US-P 3938 108).

Bei der Herstellung derartiger Halbleiterspeicherelemente wird, wie in US-P 4087 795; US-P 4112 509 und DE-OS 2547 828 beschrieben, von einem Siliziumsubstrat von P-Leitungstyp ausgegangen. Zuerst wird das Siliziumsubstrat mit einer

dünnen SiO_2 -Schicht überzogen. Anschließend wird eine erste Polysiliziumschicht aufgebracht und mit bekannten fotolithografischen Methoden strukturiert. Die entstehende strukturierte Polysiliziumschicht bildet das Speichergate. Nach dem Entfernen der SiO_2 -Schicht und der ersten Dotierung der Source- und der Drain-Zone wird eine zweite SiO_2 -Schicht aufgebracht. Durch die Strukturierung der nachfolgend abgeschiedenen zweiten Polysiliziumschicht wird das Steuergate gebildet. Anschließend wird die zweite SiO_2 -Schicht so entfernt, daß das Speichergate vollkommen von einer SiO_2 -Schicht umgeben bleibt.

Nach der zweiten Dotierung der Source- und der Drain-Zone werden die Anschlüsse des Halbleiterspeicherelementes hergestellt.

Bei der Programmierung der durch die Zusammenschaltung einer Vielzahl von oben beschriebenen Halbleiterspeicherelementen erzeugten Speicheranordnung treten in den Isolationsschichten Feldstärken von $1 - 2 \cdot 10^6 \text{ V/cm}$ auf. Die auf dem Speichergate aufgebrachte Ladung führt in den Isolationsschichten ebenfalls zu Feldstärken bis $1 \cdot 10^6 \text{ V/cm}$.

Bei den angegebenen Feldstärken kann durch die zur Isolation des Speichergates dienenden SiO_2 -Schichten ein erhöhter Ladungsabfluß nicht vermieden werden.

Die begrenzte Isolationsfähigkeit trifft vor allem auf die SiO_2 -Schicht zwischen dem Speichergate und dem Steuergate zu.

Wachstumsgrundlage dieser SiO_2 -Schicht ist das Polysilizium des Speichergates. Die kristalline Mikrostruktur und die Oberflächenrauigkeit des Polysiliziums bewirken, daß die wachsende SiO_2 -Schicht gegenüber einer SiO_2 -Schicht, die auf einer glatten einkristallinen Unterlage aufgewachsen wurde, schlechtere Eigenschaften aufweist.

Die erhöhte Defektdichte führt zu einem vorzeitigen Zusammenbruch der Isolationsfähigkeit. Hinzu kommen Feldstärkeüberhöhungen an den Spitzen der rauhen Polysiliziumoberfläche, die zu einem beschleunigten Ladungsabfluß beitragen,

obwohl die mittlere Feldstärke unterhalb des kritischen Wertes liegt. Das bedeutet, daß durch die Eigenschaften der SiO_2 -Schicht die Menge an elektrischer Ladung, die auf das Speichergate aufgebracht werden kann, begrenzt ist und sich nach dem Aufbringen (Programmieren) allmählich verringert.

Ein Halbleiterspeicherelement wird innerhalb einer Speicheranordnung aber nur als programmiert erkannt, wenn seine Schwellspannung hinreichend hoch ist. Durch die beschriebenen Prozesse des Ladungsverlustes wird die Zeitdauer, während der die als Ladung gespeicherte Information erhalten bleibt, begrenzt.

Diese Zeitdauer kann beträchtlichen Schwankungen unterliegen, d.h. der Ladungsverlust kann momentan eintreten (sofort nach Programmierung) oder sich über Jahre erstrecken.

Ziel der Erfindung

Ziel der Erfindung ist es, ein Halbleiterspeicherelement und ein Verfahren zu dessen Herstellung zu schaffen, das die Speicherung einer großen Ladungsmenge mit hoher Zuverlässigkeit gewährleistet.

Darlegung des Wesens der Erfindung

Die Aufgabe der Erfindung besteht darin, ein Halbleiterspeicherelement zu schaffen, bei dem das Speichergate gegenüber dem Steuergate so isoliert ist, daß die Speicherung einer großen Ladungsmenge bei hoher Zuverlässigkeit möglich wird, sowie ein Verfahren zur Herstellung eines solchen Halbleiterspeicherelementes anzugeben.

Erfindungsgemäß wird die Aufgabe dadurch gelöst, daß bei dem Halbleiterspeicherelement zwischen der Isolierschicht, die das Speichergate umschließt und dem darüberbefindlichen Steuergate eine Phosphorglasschicht aufgebracht ist.

Bei der Herstellung eines erfindungsgemäßen Halbleiterspeicherelements wird in bekannter Weise auf ein Halbleiter-

substrat eine erste Isolierschicht mit darüberliegendem Speichergate gebildet, eine Source- und eine Drain-Zone ausgebildet und über dem Speichergate eine zweite Isolierschicht, bestehend aus SiO_2 , gebildet.

Über die zweite Isolierschicht wird erfindungsgemäß eine dünne hochkonzentrierte Phosphorglasschicht abgeschieden. Die Abscheidung erfolgt bei Temperaturen von 900 bis 1000 °C und einem hohen Phosphorangebot, wodurch eine oberflächliche Aufschmelzung der darunterliegenden Isolierschicht erreicht wird.

Durch die Phosphorglasschicht und die mit der Aufschmelzung verbundenen Strukturumbildungen der Isolierschicht werden grobe Defekte, z.B. Mikroporen, beseitigt und die Durchbruchfeldstärke erhöht.

Anschließend erfolgt in bekannter Weise das Aufbringen des Steuergates, das Abscheiden einer Silox-Schicht, das Einbringen von Kontaktfenstern und das Aufdampfen von Aluminiumleitbahnen.

Ausführungsbeispiel

Das Verfahren zur Herstellung eines erfindungsgemäßen Halbleiterspeicherelements, bei dem in einem Halbleitersubstrat eine Source-Zone und eine Drain-Zone ausgebildet sind und bei dem über der auf dem Halbleitersubstrat im Gatebereich zwischen Source- und Drain-Zone befindlichen ersten Isolierschicht ein Speichergate aufgebracht ist, welches durch eine zweite Isolierschicht, über dem sich eine dünne Phosphorglasschicht befindet, von einem Steuergate getrennt ist, soll nachstehend an Hand eines Beispiels erläutert werden.

Ausgangsmaterial ist ein p-leitendes, ein-kristallines Siliziummaterial der Orientierung (100) mit einem spezifischen Widerstand von 10 - 20 Ω cm.

In bekannter Weise wird mittels Si_3N_4 -Masken, thermischer Oxidation sowie Borimplantation in die Siliziumoberfläche

die Schwellspannung des Halbleiterspeicherelementes eingestellt. Anschließend erfolgen die erste Gateoxydation, die erste Polysiliziumabscheidung und eine Phosphorvorbelegung zur starken Dotierung der Polysiliziumschicht.

Mit bekannten fotolithografischen und Ätztechniken wird durch Strukturierung der ersten Polysiliziumschicht ein Speichergate gebildet.

Nach dem mittels Phosphorimplantation auf dem ersten Gateoxid die Source- und Drain-Gebiete erzeugt wurden, wird durch eine zweite Gateoxydation das Speichergate vollkommen mit SiO_2 umkleidet. Um die Isolation des Speichergates zu verbessern, wird auf das zweite Gateoxid eine Phosphorglasschicht abgeschieden.

Diese Phosphorglasschichtabscheidung erfolgt bei ca. 1000°C und unter Verwendung eines Stickstoffgasstromes, dem Phosphoroxychlorid und Sauerstoff beigemischt sind, in einem Diffusionsofen.

Der Gehalt an Phosphoroxychlorid im Stickstoffgasstrom sowie die Zeitdauer der Phosphoroxychloridbeimischung steuert die Phosphorkonzentration in der Phosphorglasschicht.

Eine hohe Wirksamkeit der Phosphorglasschicht wird erreicht, wenn der Schichtwiderstand an einer unbedeckten Siliziumscheibe, die sich während der Phosphorglasabscheidung als Kontrollscheibe mit am Diffusionsofen befindet, $8 \pm 2 \frac{\Omega}{\square}$ beträgt.

Erfolgt die Phosphorglasabscheidung bei ca. 900°C , schließt sich eine Inertgastemperatur bei 1000°C an.

Nach der Erzeugung der Phosphorglasschicht erfolgt die zweite Polysiliziumabscheidung.

Durch Strukturierung der zweiten Polysiliziumschicht wird das Steuergate hergestellt.

Nachdem durch einen Ätzschritt die Oxidschichten von dem Source-Drain-Gebieten entfernt wurden, wird eine zweite Source-Drain-Diffusion, die auch das Steuergate dotiert, durchgeführt.

Anschließend wird das Halbleiterspeicherelement durch Abscheiden einer Siloxschicht, Einbringen von Kontaktfenstern und Aufdampfen von Aluminiumleitbahnen komplettiert.

Erfindungsanspruch

1. Halbleiterspeicherelement, bei dem in einem Halbleitersubstrat eine Source-Zone und eine Drain-Zone ausgebildet sind und bei dem über der auf dem Halbleitersubstrat im Gatebereich zwischen Source- und Drain-Zone befindlichen ersten Isolierschicht ein Speichergate aufgebracht ist, welches durch eine zweite Isolierschicht von einem Steuergate getrennt ist, gekennzeichnet dadurch, daß sich zwischen der zweiten Isolierschicht und dem Steuergate eine dünne Phosphorglasschicht befindet.
2. Verfahren zur Herstellung eines Halbleiterspeicherelements nach Punkt 1, bei dem auf ein Halbleitersubstrat eine erste Isolierschicht mit darüberliegendem Speichergate gebildet wird, eine Source- und eine Drain-Zone ausgebildet werden, danach über dem Speichergate eine zweite Isolierschicht erzeugt wird und anschließend auf die zweite Isolierschicht ein Steuergate aufgebracht wird, gekennzeichnet dadurch, daß nach Erzeugen der zweiten Isolierschicht eine dünne Phosphorglasschicht bei einer bestimmten Temperatur, insbesondere bei ca. 1000 °C, abgeschieden wird.
3. Verfahren zur Herstellung eines Halbleiterspeicherelements nach Punkt 2, gekennzeichnet dadurch, daß das Aufbringen der Phosphorglasschicht unter Verwendung von Phosphoroxychlorid und Sauerstoff in einem Diffusionsofen erfolgt.
4. Verfahren zur Herstellung eines Halbleiterspeicherelements nach Punkt 2, gekennzeichnet dadurch, daß die Phosphorglasschicht bei ca. 900 °C abgeschieden wird und anschließend eine Inertgastemperung bei 1000 °C erfolgt.