



(12) Wirtschaftspatent

Erteilt gemäß § 17 Absatz 1 Patentgesetz

(19) **DD** (11) **276 541 A1**

4(51) G 05 B 19/21

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

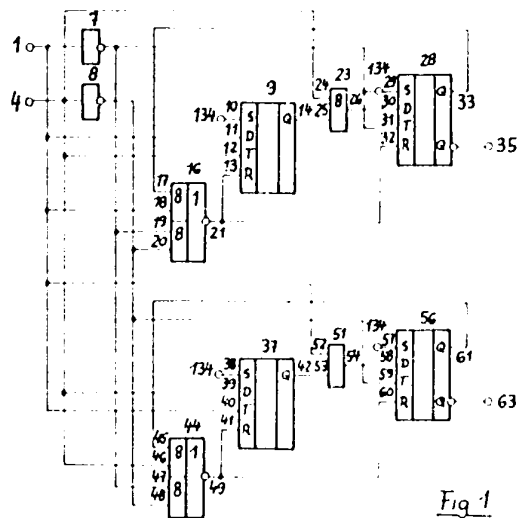
(21) WP G 05 B / 321 136 6 (22) 27.10.88 (44) 28.02.90

(71) VEB PCK Schwedt, Direktion F/E, Schwedt (O.), 1330, DD
 (72) Bräuniger, Bernd, Dipl.-Ing.; Schneiderei, Martina, DD

(54) **Richtungsdiskriminator zur Unterdrückung unerwünschter Mehrfacherfassung eines Wege- oder Winkelinkrements bei inkrementalen Gebern in Meß- und Positioniersystemen von Digitalisierereinrichtungen und numerischen Steuerungen**

(55) Richtungsdiskriminator, richtungsabhängige Impulsauswertung von inkrementalen Gebern mit zwei um 90° versetzten Taktsignalen

(57) Die Erfindung betrifft elektronische Schaltungsanordnungen von Richtungsdiskriminatoren zur Auswertung von zwei um 90° phasenverschobenen Taktsignalen inkrementaler Geber in Meß- und Positioniersystemen von Digitalisierereinrichtungen und numerischen Steuerungen, die die eindeutige Auswertung der um 90° verschobenen Taktsignale sicherstellen und insbesondere verhindern, daß für ein verfahrenes Wege- oder Winkelinkrement mehr als ein Impuls auf den dem Richtungsdiskriminator nachgeschalteten Vor-Rückwärtszähler zur Ausführung gebracht wird. Der Spezifik besonders der mit integrierten Schaltkreisen der T12- und CMOS-4000-Serie realisierten Zähler wird ein Richtungsdiskriminator mit einer Taktleitung für die Vorwärts- und einer Taktleitung für die Rückwärtszählung vorgestellt, bei dem die jeweils nicht benötigte Taktleitung ein pull-up-Signal führt. Wird dieser Richtungsdiskriminator um einen Schaltungs teil erweitert, so wird für andere Zählertypen je ein Ausgang mit einem Zählrichtungssignal und einem Taktsignal zur Verfügung gestellt. Fig. 1



Patentansprüche:

1. Richtungsdiskriminator zur Unterdrückung unerwünschter Mehrfacherfassung eines Wege- oder Winkelinkrements bei inkrementalen Gebern in Maß- und Positioniersystemen von Digitalisierereinrichtungen und numerischen Steuerungen, **gekennzeichnet dadurch**, daß
 - für einen in Vorwärtszählrichtung zu bildenden Impuls die Taktsignale (2) und (5) zur Zwischenspeicherung auf ein Master-D-Flipflop (9),
 - der gebildete Vorwärtszählimpuls bei stetiger Vorwärtsbewegung mit dem Taktsignal (5) über das AND-Gatter (23) verknüpft,
 - zur 90°-Verzögerung mit dem negierten Taktsignal (2) auf das Slave-D-Flipflop (28) und
 - zur Rücksetzung des Taktsignals (2), das Ausgangssignal (34) des Slave-D-Flipflops (28) und die negierten Taktsignale (2) und (5) über das AND/NOR-Gatter (16) auf die Rücksetzeingänge (13) und (32) der D-Flipflops (9) und (28) und
 - für einen in Rückwärtszählrichtung zu bildenden Impuls die Taktsignale (5) und (2) zur Zwischenspeicherung auf ein Master-D-Flipflop (37),
 - der gebildete Rückwärtszählimpuls bei stetiger Rückwärtsbewegung mit dem Taktsignal (2) über das AND-Gatter (51) verknüpft,
 - zur 90° Verzögerung mit dem negierten Taktsignal (5) auf das Slave-D-Flipflop (56) und
 - zur Rücksetzung des Taktsignals (5), das Ausgangssignal (62) des Slave-D-Flipflops (56) und die negierten Taktsignale (2) und (5) über das AND/NOR-Gatter (44) auf die Rücksetzeingänge (41) und (60) der D-Flipflops (37) und (56) verschaltet sind.
2. Richtungsdiskriminator nach Anspruch 1, **gekennzeichnet dadurch**, daß
 - ein Taktsignal [2(3)] über einen Eingang (1) auf einen Negator (7), auf den D-Eingang (11) des Master-Flipflops (9), den Takteingang (40) des Master-Flipflops (44), auf den AND-Eingang (18) des AND/NOR-Gatters (16) verknüpft mit dem Eingang (17) des Ausgangs (33) des Slave-Flipflops (28) und auf den AND-Eingang (52) des AND-Gatters (51) verknüpft mit dem Eingang (53) des Ausgangs (42) des Master-Flipflops (37),
 - ein Taktsignal 5(6) über einen Eingang (4) auf einen Negator (8), auf den D-Eingang (39) des Master-Flipflops (37), den Takteingang (12) des Master-Flipflops (9), auf den AND-Eingang (46) des AND/NOR-Gatters (44) verknüpft mit dem Eingang (45) des Ausgangs (61) des Slave-Flipflops (28) und auf den AND-Eingang (24) des AND-Gatters (23) verknüpft mit dem Eingang (25) des Ausgangs (14) des Master-Flipflops (9),
 - das negierte Ausgangssignal des Taktsignals 2(3) am Ausgang des Negators (7) auf den Takteingang (31) des Slave-Flipflops (28),
 - das negierte Ausgangssignal des Taktsignals 5(6) am Ausgang des Negators (8) auf den Takteingang (59) des Slave-Flipflops (56), die Ausgangssignale der Negatoren (7) und (8) AND-verknüpft auf die AND-Eingänge (19) und (20) des AND/NOR-Gatters (21) und auf die AND-Eingänge (47) und (48) des AND/NOR-Gatters (44),
 - der Ausgang (21) des AND/NOR-Gatters (16) auf die Reset-Eingänge (13) und (32) des Master-Flipflops (9) und des Slave-Flipflops (28),
 - der Ausgang (49) des AND/NOR-Gatters (44) auf die Reset-Eingänge (41) und (60) des Master-Flipflops (37) und des Slave-Flipflops (56),
 - der Ausgang (26) des AND-Gatters (23) auf den D-Eingang (30) des Slave-Flipflops (28),
 - der Ausgang (54) des AND-Gatters (51) auf den D-Eingang (58) des Slave-Flipflops (56),
 - die Set-Eingänge (10), (29), (38) und (57) der Flipflops (9), (28), (37) und (56) auf die feste Betriebsspannung (134),
 - der nichtnegierte Ausgang des Slave-Flipflops (28) als Ausgang (35) der Vorwärtszählrichtung des Richtungsdiskriminators und
 - der nichtnegierte Ausgang des Slave-Flipflops (56) als Ausgang (63) der Rückwärtszählrichtung des Richtungsdiskriminators verschaltet sind.
3. Richtungsdiskriminator nach Anspruch 2, **gekennzeichnet dadurch**, daß
 - der Ausgang (35) über den Eingang (113) auf den Eingang (116) des NAND-Gatters (115) und den Eingang (127) des NAND-Gatters (125),
 - der Ausgang (63) über den Eingang (114) auf den Eingang (122) des NAND-Gatters (120) und den Eingang (126) des NAND-Gatters (125),

- der Ausgang (123) des NAND-Gatters (120) auf den zweiten Eingang (117) des NAND-Gatters (115) und der Ausgang (118) des Zählrichtungssignals des NAND-Gatters (115) auf den zweiten Eingang (121) zu einem R-S-Flipflop und
- der Ausgang des NAND-Gatters (125) über die Negatoren (128) und (129) auf den Ausgang (130) des Zählertaktsignals verschaltet sind.

Hierzu 4 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft die Schaltungsanordnung eines Richtungsdiskriminators zur Auswertung und Verarbeitung zweier um 90° verschobener Taktsignale entsprechend der Bewegungs- oder Drehrichtung von inkrementalen Gebern, bei der nur der einer Bewegungsrichtung zugeordnete Ausgang während der Bewegung entsprechend den Weg- oder Winkelinkrementen Impulse liefert, während der andere Ausgang in dieser Bewegungsphase gespeist ist. Durch eine Erweiterung des Richtungsdiskriminators werden die Ausgangssignale für die Zählertypen angepaßt, für die ein Zählrichtungssignal und ein Taktsignal erforderlich ist.

Die Schaltungsanordnung stellt weiterhin sicher, daß bei kleinen Schwingungen des inkrementalen Gebers unzulässige Impulse auf den nachgeschalteten Vor-Rückwärts-Zähler unterdrückt werden und bei größeren Schwingungen für jeden unzulässigen Impuls der einen Bewegungsrichtung auch ein adäquater Impuls für die Gegenrichtung erzeugt wird, so daß die in den Zähler eingezählten Impulse immer den verfahrensmäßig Weg- oder Winkelinkrementen entsprechen.

Charakteristik des bekannten Standes der Technik

In der Literatur werden verschiedenen digitale Schaltungsanordnungen angegeben, die sich mit der Auswertung von zwei um 90° phasenverschobenen Taktsignalen zu richtungsbezogenen Takten befassen.

In „Taschenbuch der Betriebsmeßtechnik“, VEB Verlag Technik, Berlin 1974, Autoren Götte, Hart, Jeschke) Absatz 4.7.1.4., in „Wegemeßsysteme an Industrierobotern“ (Reihe Automatisierungstechnik Band 220, VEB Verlag Technik 1986, Autoren Ketting, Pietzsch) Absatz 2.3.2.3 und DE-OS 3406389 werden dynamische und statische Richtungsdiskriminatoren ohne und mit Vielfachauswertung vorgestellt, die im Prinzip dem statischen Richtungsdiskriminator des Vergleichsbeispiels in Fig. 5 entsprechen, die aber die im Vergleichsbeispiel näher beschriebenen Fehlinterpretationen bei der Auswertung der um 90° phasenverschobenen Taktsignale nicht eliminieren können. Andere Schaltungsanordnungen zur Wegfehlerkorrektur in numerischen Steuerungen mit inkrementalen Wegemeßsystemen (z. B. DE-OS 1200417, DD-WP 90 240) geben Positioniersysteme in numerischen Steuerungen an, in denen lediglich die durch den Datenträger in die Steuerung eingegebenen Verfahrenswege in Bezug auf die Bewegungsausführung der Maschine korrigiert werden. Die im Rückkopplungsweg der Steuerung angeordneten Meßsysteme werden auf die Richtigkeit ihrer Arbeitsweise bei Schwingungsbelastung nicht weiter kontrolliert, bzw. über den inneren Aufbau werden keine Ausführungen gemacht. In einem weiteren Positioniersystem mit inkrementaler Meßeinrichtung (DE-OS 3046363) ist der schaltungstechnische Aufbau des Richtungsdiskriminators ebenfalls nicht erkennbar. Nach den aufgeführten Taktdiagrammen wird auf die im Vergleichsbeispiel aufgezeigten Probleme nicht weiter eingegangen.

In der Zeitschrift „Messen, Steuern, Regeln“ (msr 4/1988, Seite 173-174, VEB Verlag Technik Berlin, W. Winkler „Fehlererkennung bei inkrementalen Positionsgebern“) wird ein Richtungsdiskriminator beschrieben, der Einkopplung von Störimpulsen auf die Übertragungsleitung, Verschmutzung und schlechte Kontaktgabe und die daraus insbesondere resultierenden Störimpulse auf einer Taktleitung des inkrementalen Gebers bewertet und ausblendet. Eine Bewertung der Taktsignale des Gebers entsprechend dem Vergleichsbeispiel erfolgt nicht.

Ziel der Erfindung

Es ist das Ziel der Erfindung, eine einfache Schaltungsanordnung eines Richtungsdiskriminators, der mit inkrementalen Gebern mit zwei um 90° verschobenen Taktsignalen arbeitet, anzugeben, der die im Vergleichsbeispiel angegebenen Nachteile unterdrückt und dadurch die Meßgenauigkeit und Meßsicherheit inkrementaler Meßsysteme erhöht.

Darlegung des Wesens der Erfindung

Die Aufgabe der Erfindung ist es, eine Schaltungsanordnung zu entwickeln, die verhindert, daß in einem dem Richtungsdiskriminator nachgeschalteten Vor-Rückwärts-Zähler für ein zurückgelegtes oder verfahrenes Weg- oder Winkelinkrement mehr als ein Impuls in der entsprechenden Richtung in den Zähler eingezählt wird.

Die Schaltungsanordnung soll so erweitert werden, daß Zähler mit zwei Richtungstakten (z. B. TT 2) oder mit einem Takt- und einem Zählrichtungssignal (z. B. CMOS-Serie 4000) angesteuert werden können.

Erfindungsgemäß wird die Eigenschaft der als D-Flipflops (z. B. 9) in der Technik bekannten Flipflops ausgenutzt, an ihrem Dateneingang 11 anliegende Informationen nur zu dem Zeitpunkt in das interne Flipflop zu übernehmen, an dem am Takteingang 12 eine 0/1 Schaltflanke anliegt und diese ständig bis zur Rücksetzung oder einer anderen Dateneingabe an seinem nichtnegierten Ausgang 14 auszugeben.

Um die im Vergleichsbeispiel entsprechend der Schaltungsanordnung (Fig. 5) näher erläuterten Fehlinterpretationen des Richtungsdiskriminators zu vermeiden, wurde eine Schaltungsanordnung nach Fig. 1 entwickelt, die einen gebildeten Impuls für eine Zählrichtung zunächst in einem als Masterspeicher zu bezeichnenden D-Flipflop 9 oder 37 für eine 1/4-Taktperiode hält und diesen Impuls nach dieser 1/4-Taktperiode über ein AND-Gatter 23 oder 51 auf ein Slave-Flipflop 28 oder 56 weitergibt. Dabei sichern das AND-Gatter 23 oder 51 und die am Takteingang 31 bzw. 59 der Slave-Flipflop anliegenden Taktflanken über die um 90° verschobenen Takteingangssignale 2 und 5, daß nur dann ein Impuls aus dem Masterspeicher 9 oder 37 in den

Slave-Speicher 28 oder 56 übergeben wird, wenn die Bewegungsrichtung für die der Impuls ursprünglich in den Masterspeicher 9 oder 37 eingespeichert wurde, weiterhin erhalten geblieben ist. Da ein einmal in den Slave-Speicher 28 oder 56 übergebener Impuls über die Ausgänge 35 bzw. 63 auch auf den nachgeschalteten Vor-Rückwärts-Zähler zur Ausführung kommt, sichert diese digitale 90°-Verzögerung z. B. bei Vorwärtslauf auch, daß bei einem Rücklauf des inkrementalen Gebers nach dem Einschreiben des Impulses in den Slave-Speicher 28 die Vorbedingungen für die Erzeugung eines Impulses für die Rückwärtsrichtung in den Masterspeicher 37 gegeben sind und nach einer wiederum abgelaufenen Verzögerung von 90°, nach der das Einschreiben des Vorwärtsimpulses ordnungsgemäß beendet ist, der Rückwärtsimpuls über den Slave-Speicher 56 für das entsprechende Wegekrement den Vor-Rückwärts-Zähler um ein Bit zurückzählt. Läuft der inkrementale Geber andererseits vor Ablauf dieser 90°-Verzögerung in die entgegengesetzte Richtung, so wird das Überschreiben des Impulses aus dem Masterspeicher 9 oder 37 in den Slave-Speicher 28 oder 56 verhindert und der Impuls kommt nicht erst auf dem nachgeschalteten Zähler zur Wirkung. Über die Ausgänge 35 und 63 werden den Zählern der TT 2-Technik und der pin-kompatiblen CMOS-Serie angepaßte Ausgangssignale abgegeben, bei denen die nicht beanspruchte Zählrichtung 1-Signal führen muß und die beanspruchte Zählrichtung das Taktsignal führt. Für die CMOS-Serie-4000 werden durch den Anschluß der Gatter 115, 120, 125, 128 und 129 an die Ausgänge 35 und 63 die Signale 36 und 64 so umgeformt, daß am Ausgang 118 das Taktrichtungssignal 119 und am Ausgang 130 das Taktsignal 131 anliegt.

Ausführungsbeispiel

Nachfolgend wird die Erfindung an Beispielen näher erläutert.
Dazu zeigt:

- Fig. 1: Richtungsdiskriminator mit Wegfehlerkorrektur und Richtungstaktsignalerzeugung
- Fig. 2 a: Taktdiagramm zu Fig. 1 bei ununterbrochener Vor- oder Rückwärtsbewegung
- Fig. 2 b: Taktdiagramm zu Fig. 1 bei wechselnder Bewegungsrichtung
- Fig. 3: Erweiterung des Richtungsdiskriminators für Zähler mit gesondertem Zählrichtung- und Taktsignal
- Fig. 4: Taktdiagramm zu Fig. 3
- Fig. 5: Richtungsdiskriminatorschaltung des Vergleichsbeispiels
- Fig. 6: Taktdiagramm zu Fig. 5

Die weiteren Aussagen beziehen sich auf die zum D-Flipflop gemachten Aussagen. Dabei sind unbenutzte Setz- und Rücksetzeingänge der TT 2 und kompatibler Typen auf 1-Signal, die der CMOS-4000-Serie auf 0-Signal zu legen.

Vergleichsbeispiel

Die in Fig. 5 angegebene Schaltung eines Richtungsdiskriminators und andere in der Literatur angegebene Modifikationen funktionieren solange zuverlässig, wie sich der inkrementale Geber in einer Richtung bewegt aber nicht in dem Wegebereich angehalten und in der Bewegungsrichtung umgekehrt wird, der zwischen den Wegepunkten z. B. 111 und 112 liegt, daß heißt, ab dem Einschreiben eines neuen Taktimpulses in das D-Flipflop 96 oder 103 durch eine 0/1-Flanke auf der Taktleitung (z. B. Wegepunkt 111 für Vorwärtsrichtung und Wegepunkt 112 für Rückwärtsrichtung) bis zur Rücksetzung des D-Flipflops durch die Datenleitung (z. B. nach Wegepunkt 112 für Vorwärtsrichtung und Wegepunkt 111 für Rückwärtsrichtung). Bewegt sich der inkrementale Geber entsprechend der Bahn 132 in Fig. 6 in Vorwärtsrichtung (positive Richtung der Wegeachse s), so wird am Wegepunkt 111 ein 1-Signal in das D-Flipflop 96 eingetragen und durch den negierten Ausgang 101 wird auf den Vorwärtseingang des Zählers ein Zählimpuls 88 zur Ausführung gebracht. Wird der inkrementale Geber danach bis über den Wegepunkt 110 hinaus rückwärts bewegt, so setzt nicht das 0-Signal des Taktsignals 2 nach dem Wegepunkt 112 über den Reset-Eingang 100 das D-Flip-Flop 96 zurück, sondern das 0-Signal des Taktsignals 2 vor dem Wegepunkt 110 und am Ausgang 101 erscheint wieder 1-Signal.

Damit ist ein voller Vorwärtszählimpuls 88 am Ausgang 101 ausgebildet worden. Wird jetzt der inkrementale Geber wieder in Vorwärtsrichtung bewegt, so wird am Wegepunkt 112 ein zweiter Zählimpuls 88 für das gleiche Wegekrement in Vorwärtsrichtung ausgebildet, obwohl dieses Wegekrement nur einmal zurückgelegt wurde. Während dieses gesamten Ablaufes ist das D-Flipflop 103 für die Rückwärtszählimpulse nicht verändert worden.

Diese größtenteils ungewollten Bewegungsabläufe der inkrementalen Geber (Fig. 2-92, Fig. 6-109) treten durch Schwingungen an den Meßsystemen beim ruckartigen Abbremsen bewegter Geräte- und Maschinenteile auf und werden bei seilgeführten Gebern, die einseitig mit Federn gespannt sind, noch begünstigt. Diese Fehler mitteln sich über mehrere Meßintervalle nicht aus, sondern addieren sich insbesondere dann schnell auf, wenn die bewegten Maschinenteile abschnittsweise in eine Richtung verfahren werden. So ließen sich an einem Digitalisierbrett bei 10 Meßschritten unter Umständen 20 bis 30 fehlerhaft eingezählte Inkremente nachweisen.

Ausführungsbeispiel

Beispiel 1

In einem ersten Ausführungsbeispiel entsprechend Fig. 1 und Fig. 2 soll die Schaltungsanordnung eines Richtungsdiskriminators entsprechend dem Wesen der Erfindung erläutert werden, die da Fehler des Vergleichsbeispiels vermeidet und in dem der der Bewegungsrichtung entsprechende Taktengang ein Taktsignal führt, während der andere Taktengang ständig 1-Signal führt. Die Taktsignale 2 bzw. 3 und 5 bzw. 6 des inkrementalen Gebers werden an die Eingänge 1 bzw. 4 der Schaltungsanordnung nach Fig. 1 angelegt. Die Taktdiagramme 2 bzw. 5 zeigen die Taktsignale, die entstehen, wenn der inkrementale Geber in einer Richtung bewegt wird. Die Taktdiagramme 3 bzw. 6 lassen sich aus den Taktdiagrammen 2 und 5 ableiten und werden gebildet, wenn der Geber entsprechend dem Bewegungsschema 132 in beiden Richtungen bewegt wird und entsprechen der verfahrenen Bahn ist des Weges s. Die Negatoren 7 und 8 stellen die negierten Signale der Eingänge 1 bzw. 4 zur Verfügung. Die D-Flipflops 9 und 28, das AND-Gatter 23 und das AND/NOR-Gatter 16 stellen die Impulse für die Vorwärtszählrichtung (positive Richtung der s-Achse),

die D-Flipflops 37 und 56, das AND-Gatter 51 und das AND/NOR-Gatter 44 für die Rückwärtszählrichtung (negative Richtung der s-Achse) bereit.

Ein Impuls soll in das Master-D-Flipflop 9 in Vorwärtsrichtung immer mit der 0/1-Flanke des Taktes 5 bzw. 6 (zwischen Wegepunkt 68 und 69) und in das Slave-D-Flipflop zum Zeitpunkt der 1/0-Flanke des Taktes 2 bzw. 3 (zwischen den Wegepunkten 70 und 71) eingeschrieben werden. Die gemeinsame Rücksetzung der Flipflops 9 und 28 erfolgt, während beide Taktsignale 2 und 5 bzw. 3 und 6 0-Signale führen (Wegepunkt 73). In Rückwärtsrichtung wird in das Master-D-Flipflop 37 ein Impuls mit der 0/1-Flanke des Taktes 2 bzw. 3 (zwischen Wegepunkt 71 und 70) und in das Slave-Flipflop 56 mit der 1/0-Flanke des Taktes 5 bzw. 6 (zwischen Wegepunkt 69 und 68) eingeschrieben. Die gemeinsame Rücksetzung der Flipflops 37 und 56 erfolgt, während beide Taktsignale 2 und 5 bzw. 3 und 6 0-Signale führen. (Wegepunkt 66)

Wird der Geber in Vorwärtsrichtung bewegt, so liegt am Wegepunkt 66 über die Negatoren 7 und 8 an den Eingängen 19 und 20 des AND/NOR-Gatters 16 1-Signale und der Ausgang 21 schaltet die nichtnegierten Ausgänge 14 und 33 der D-Flipflops 9 und 28 über die Reset-Eingänge 13 bzw. 32 auf 0-Signale.

Ab Wegepunkt 67 führt Taktsignal 2(3) 1-Signale, daß mit der 0/1-Flanke (zwischen Wegepunkt 68 und 69) des am Takteingang 12 des Master-Flipflops 9 anliegenden Taktes 5(6) vom Dateneingang 11 in den internen Speicher übernommen wird und am Ausgang 14 erscheint. Vom Ausgang 14 kann dieses 1-Signale nur auf den Dateneingang 30 des Slave-Flipflops 28 über das AND-Gatter 23 weitergegeben werden, wenn das Taktsignal 5(6) 1-Signale führt. Bewegt sich der inkrementale Geber in Vorwärtsrichtung weiter, so kann mit der 1/0-Flanke des Taktsignals 2(3) zwischen Wegepunkt 70 und 71, die über Negator 7 als 0/1-Flanke am D-Eingang 31 des Slave-Flipflops 28 erscheint, das 1-Signale vom Ausgang 14 des Master-Flipflops 9 über das AND-Gatter 23 in das Slave-Flipflop 28 übernommen werden und erscheint an dessen Ausgang 33 als 1-Signale. Mit der 1/0-Flanke des auf den Vorwärtszählereingang geschalteten Ausgang 35 des Slave-Flipflops 28 wird gleichzeitig ein Impuls 82 für ein Weginkrement in den nachgeschalteten Zähler eingezählt.

Die Impulserzeugung für das Weginkrement wird abgeschlossen, wenn am Wegepunkt 73 die 0-Signale der Takte 2(3) und 5(6) über die Negatoren 7 und 8 und über die Eingänge 19 und 20 des AND/NOR-Gatters 21 die D-Flipflops 9 und 37 über die Reset-Eingänge 13 und 32 zurücksetzen.

Während der Vorwärtsbewegung des inkrementalen Gebers zwischen den Wegepunkten 66 und 73 kann in den für die Rückwärtsrichtung arbeitenden Schaltungsteil 37, 44, 51 und 56 kein Impuls in das Master-Flipflop 37 eingespeichert werden, da während der 0/1-Flanke des Taktsignals 2(3) am Takteingang 40 zwischen den Wegepunkten 66 und 67 das am Dateneingang 39 des Master-Flipflops 37 liegende Taktsignal 5(6) 0-Signale führt und somit der auf den Rückwärtseingang des nachgeschalteten Zählers wirkende Ausgang 63 des Slave-Flipflops 56 ständig 1-Signale führt. Gleichzeitig ist mit dem Beginn der Erzeugung des Impulses 82 für das dazugehörige Weginkrement nach der 1/0-Flanke des Taktsignals 5(6) zwischen Wegepunkt 72 und 73 die Vorbedingung geschaffen, daß bei einer Rückwärtsbewegung des Gebers auch ein diesem Weginkrement entsprechender Rückwärtsimpuls 83 gebildet werden kann, der durch die 0/1-Flanke des Taktsignals 2(3) zwischen Wegepunkt 71 und 70 mit der Einspeicherung in das Master-Flipflop 37 eingeleitet wird und die entsprechenden Vorgänge in den für die Rückwärtsrichtung zuständigen Schaltungsteil 37, 44, 51 und 56 auslöst.

Wird bei der Vorwärtsbewegung der Wegepunkt 72 nicht überschritten sondern die Rückwärtsbewegung wird vorher eingeleitet und mit der 0/1-Flanke zwischen Wegepunkt 71 und 70 wird die Einspeicherung eines Rückwärtsimpulses in das Master-Flipflop eingeleitet, so erfolgt die Rücksetzung des für die Vorwärtszählrichtung zuständigen Schaltungsteils über die Eingänge 17 und 18 des AND/NOR-Gatters 21 durch die 1-Signale am Ausgang 33 des Slave-Flipflops 28 und des Taktsignals 2(3) und der Ausgang 35 wird für einen Impuls 83 vom Ausgang 63 in Rückwärtszählrichtung rechtzeitig auf 1-Signale geschaltet.

Eine Rückwärtsbewegung nach Überschreiten des Wegepunktes 69 in Vorwärtsrichtung hat keine Wirkung auf das Slave-Flipflop 28, wenn diese Rückwärtsbewegung nur bis zum Wegepunkt 67 erfolgt. Bei einem Überschreiten des Wegepunktes 69 und anschließender Rückwärtsbewegung wird durch das AND-Gatter 23 verhindert, daß mit der 0/1-Flanke des Taktsignals 2(3) zwischen den Wegepunkten 67 und 66 ein unzulässiger Wegeimpuls in das Slave-Flipflop 28 eingespeichert und im nachgeschalteten Zähler in Vorwärtsrichtung ausgeführt wird, da der dazugehörige Rückwärtsimpuls nicht gebildet werden kann und da am Eingang 24 an diesem Wegepunkt vom Taktsignal 5(6) 0-Signale anliegen. Erfolgt die Rückwärtsbewegung bis zum Wegepunkt 66, so erfolgt die Rücksetzung des Master-Flipflops 9 durch die negierten 0-Signale der Taktsignale 2(3) und 5(6) in beschriebener Weise über die Eingänge 19 und 20 des AND/NOR-Gatters 16 und nach erneuter Vorwärtsbewegung wird durch die 0/1-Flanke des Taktsignals 5(6) zwischen Wegepunkt 68 und 69 wieder ein 1-Signale in das Master-Flipflop 9 eingespeichert. Erfolgt die Bewegung entsprechend Wegediagramm 132 zwischen den Wegepunkten 75 und 76, so wird in der beschriebenen Weise nach Wegepunkt 75 entsprechend dem Weginkrement die Bildung des ersten Vorwärtszählimpulses 86, mit der Rückwärtsbewegung nach dem Wegepunkt 76 die Bildung des ersten Rückwärtszählimpulses 87 und nach anschließender erneuter Vorwärtsbewegung nach dem Wegepunkt 75 die erneute (zweite) Bildung des Vorwärtszählimpulses 86 eingeleitet und die Impulse in dieser Reihenfolge auf den nachgeschalteten Zähler zur Ausführung gebracht.

Die Bewegung zwischen den Wegepunkten 77 und 78 hat keine Wirkung auf den Richtungsdiskriminator und den nachfolgenden Zähler, da sich in diesem Wegeabschnitt die Zustände der Taktsignale 2(3) bzw. 5(6) nicht ändern.

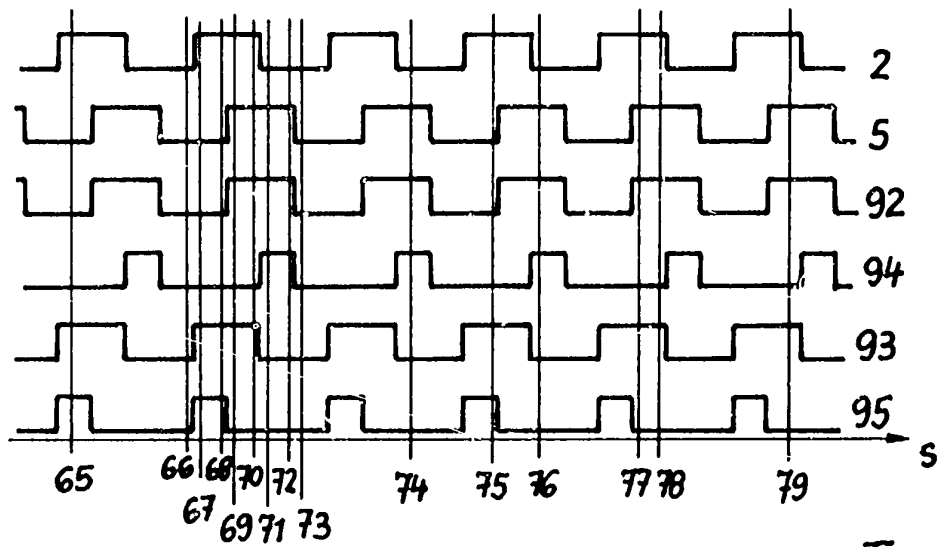
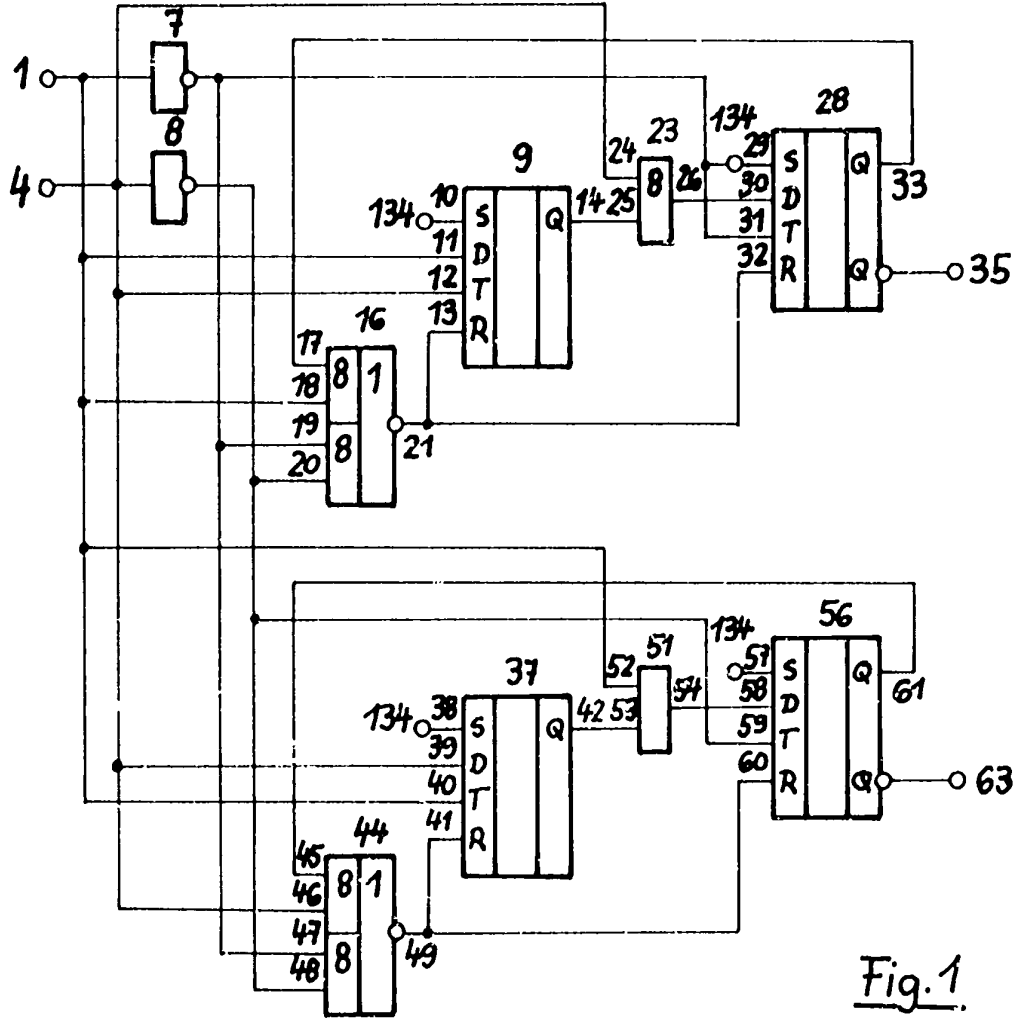
Beispiel 2

In einem zweiten Ausführungsbeispiel entsprechend Fig. 3 und 4 soll das Beispiel 1 darauf erweitert werden, das ein Ausgang bei Bewegung des Gebers ständig ein Taktsignale und der zweite Ausgang das Zählrichtungssignale führt.

Dazu wird der Richtungsdiskriminator nach Fig. 1 um den Schaltungsteil nach Fig. 3 erweitert, indem der Eingang 113 mit dem Ausgang 35 des Slave-Flipflops 28 und der Eingang 114 mit dem Ausgang 63 des Slave-Flipflops 56 verschaltet wird.

Ein 0-Impuls der Vorwärtsleitung am Eingang 116 schaltet die zu einem R-S-Flipflop verschalteten NAND-Gatter 115 und 120, so daß am Ausgang 118 als Zählrichtungssignale 1-Signale für die Vorwärtszählrichtung erscheint und solange bestehen bleibt, wie nur 0-Impulse am Eingang 113 anliegen. Gleichzeitig bewirkt dieser 0-Impuls über den Eingang 127 des NAND-Gatters 125 einen 1-Impuls an diesen Ausgang sowie über die Negatoren 128 und 129 verzögert an den Ausgang 130. Die Verzögerung durch die Negatoren 128 und 129 ist notwendig, damit ein neues Taktsignale vom Ausgang 130 erst dann auf den nachfolgenden Zähler geschaltet wird, wenn vom Ausgang 118 ein eindeutiges Zählrichtungssignale vorliegt.

Entsprechend bewirkt ein 0-Impuls der Rückwärtstaktleitung am Eingang 114 über den Eingang 122 des R-S-Flipflops 115/120 ein Umschalten des Ausgangs 118 auf 0-Signal für die Rückwärtszählrichtung und über den Eingang 126 des NAND-Gatters 125 die Weitergabe des Zählimpulses auf den Ausgang 130. Diagramm 119 in Fig. 4 zeigt das Zählrichtungssignal, Diagramm 131 das Taktsignal in Abhängigkeit von der zurückgelegten Bahn /s/ des Gebers.



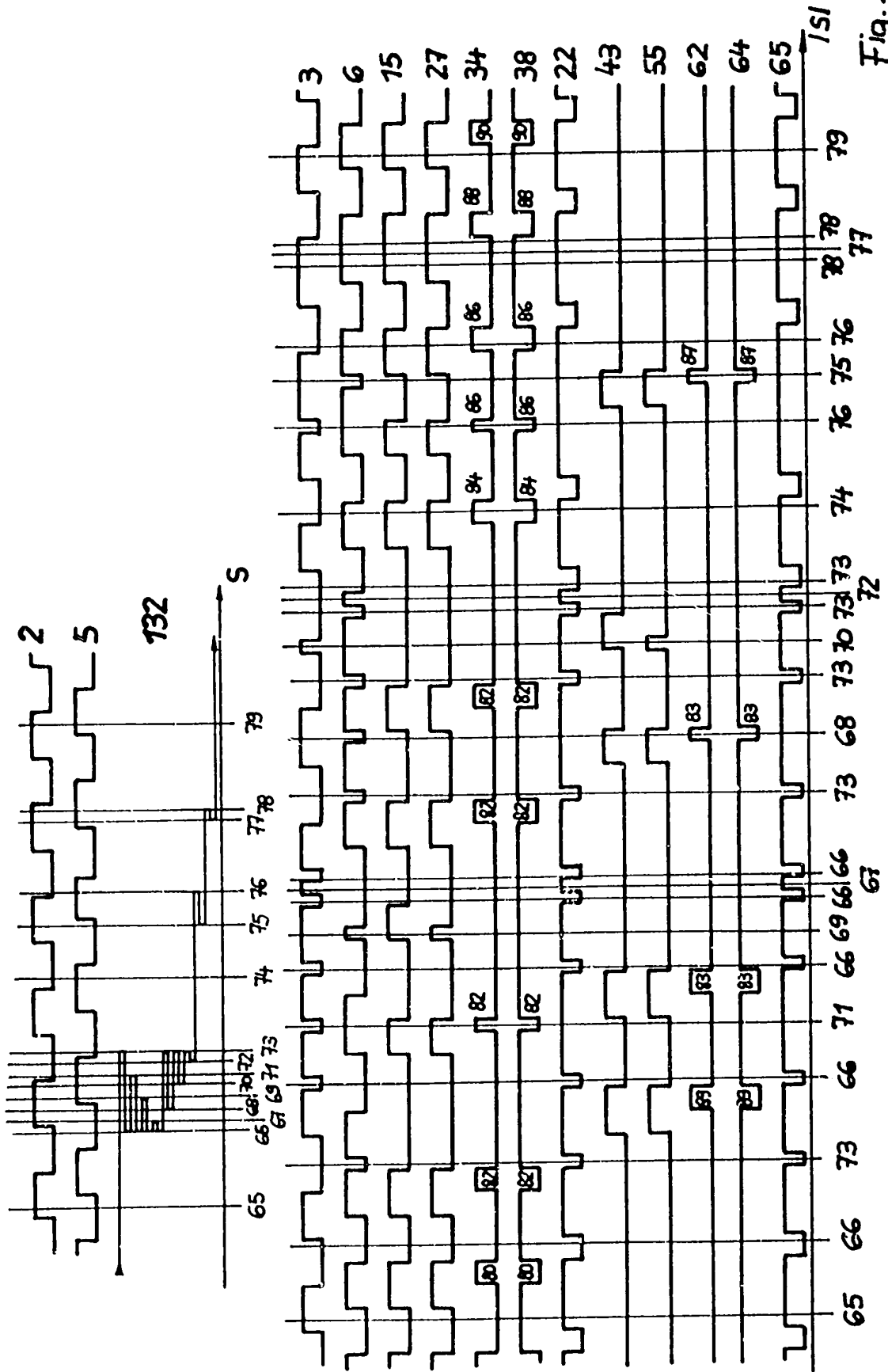


Fig. 2b

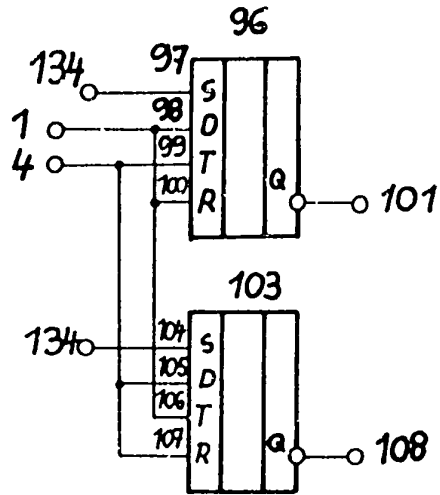


Fig. 5

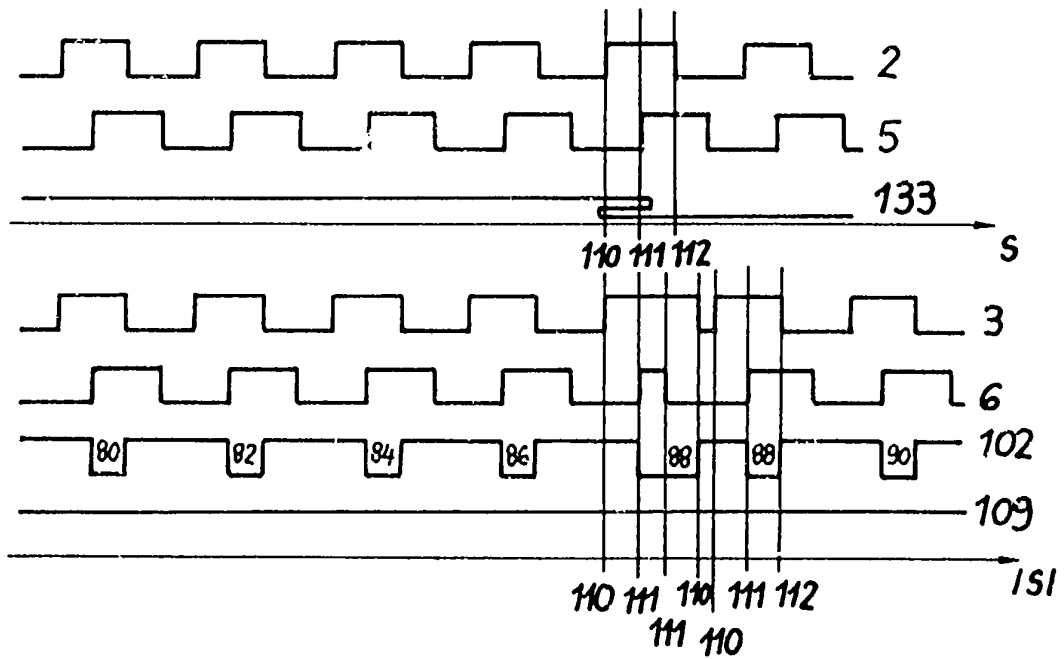


Fig. 6