

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-19247

(P2012-19247A)

(43) 公開日 平成24年1月26日(2012.1.26)

(51) Int.Cl. F I テーマコード(参考)
H05K 3/46 (2006.01) H05K 3/46 Q 5E346
 H05K 3/46 N

審査請求 有 請求項の数 4 O L (全 11 頁)

(21) 出願番号	特願2011-234623 (P2011-234623)	(71) 出願人	000006231 株式会社村田製作所
(22) 出願日	平成23年10月26日(2011.10.26)		京都府長岡京市東神足1丁目10番1号
(62) 分割の表示	特願2009-520404 (P2009-520404) の分割	(74) 代理人	100105980 弁理士 梁瀬 右司
原出願日	平成20年5月20日(2008.5.20)		
(31) 優先権主張番号	特願2007-158995 (P2007-158995)	(74) 代理人	100105935 弁理士 振角 正一
(32) 優先日	平成19年6月15日(2007.6.15)	(72) 発明者	野田 悟
(33) 優先権主張国	日本国(JP)		京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
		Fターム(参考)	5E346 AA32 AA35 AA43 BB11 BB20 CC08 CC32 EE31 FF04 FF45 HH11 HH33

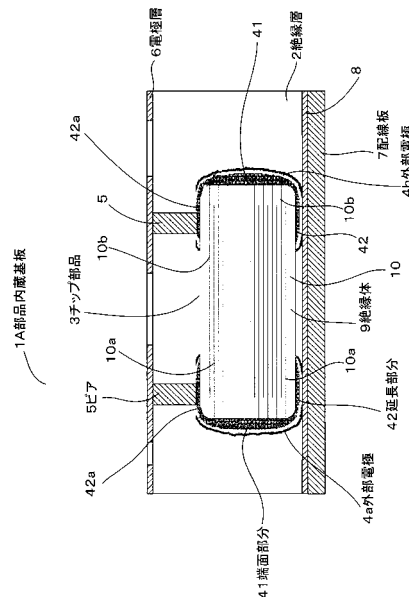
(54) 【発明の名称】 部品内蔵基板の製造方法

(57) 【要約】

【課題】 部品内蔵基板の絶縁層に埋設されたチップ部品の外部電極を絶縁層上の電極層に接続するビア又はスルーホールストレートの直線性を高くする。

【解決手段】 絶縁層2に埋設されたチップ部品3の外部電極4a、4bにつき、上面側の延長部分42の少なくともビア5の形成位置42aを、表面粗さの指標Rzにおいて、 $0 < Rz < 5 \mu\text{m}$ を満たすように平坦化して表面の湾曲を解消し、それによって、絶縁層2に形成するビア5又はスルーホールストレートの直線性を高くする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

内部電極を有する絶縁体と、該絶縁体の両端に形成され、前記内部電極と接続された外部電極とを備え、前記外部電極が前記絶縁体の端面を覆う端面部分と、該端面部分から前記絶縁体の側面に延出した縁状の延長部分とからなるチップ部品を用意し、前記延長部分のうち少なくとも一部を、表面粗さの指標 R_z において、 $0 < R_z < 5 \mu m$ を満たすように平坦化する第一の工程と、

前記チップ部品を配線板上に固定する第二の工程と、

前記外部電極が平坦化された前記チップ部品を絶縁層に埋設する第三の工程と、

前記外部電極の平坦化された面を底面として、前記絶縁層にビアまたはスルーホールを形成する第四の工程と、

前記絶縁層上に、前記ビアまたはスルーホールに電氣的に接続される電極層を形成する第五の工程と

を備えたことを特徴とする部品内蔵基板の製造方法。

【請求項 2】

請求項 1 に記載の部品内蔵基板の製造方法において、

前記第一の工程に替えて、内部電極を有する絶縁体と、該絶縁体の両端に形成され、前記内部電極と接続された外部電極とを備え、前記外部電極が前記絶縁体の端面を覆う端面部分と、該端面部分から前記絶縁体の側面に延出した縁状の延長部分とからなるチップ部品を用意する工程を備え、

前記第二の工程により、用意した前記チップ部品を配線板上に固定して前記延長部分のうち少なくとも一部を、表面粗さの指標 R_z において、 $0 < R_z < 5 \mu m$ を満たすように平坦化することを特徴とする部品内蔵基板の製造方法。

【請求項 3】

請求項 1 又は 2 に記載の部品内蔵基板の製造方法において、

前記平坦化は、平面研磨によってなされることを特徴とする部品内蔵基板の製造方法。

【請求項 4】

請求項 1 ~ 3 のいずれか一項に記載の部品内蔵基板の製造方法において、

前記第三の工程の前に、少なくとも前記平坦化された面を含む前記外部電極に、銅又は銀或いはそれらの合金のめっきを施す工程をさらに備えたことを特徴とする部品内蔵基板の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

この発明は、絶縁層にチップ部品を内蔵した部品内蔵基板の製造方法に関し、詳しくは、チップ部品の外部電極と電極層との接続の改良に関する。

【背景技術】**【0002】**

一般に、チップ部品は、内部電極と、内部電極を有する絶縁体と、絶縁体の両端に形成された外部電極を備える。内部電極と外部電極とは、電氣的に接続されている。

【0003】

そして、このチップ部品を内蔵した部品内蔵基板において従来は、1個又は複数個のチップ部品の外部電極をプリント基板、セラミック多層基板、樹脂多層基板等の配線板の電極層を構成するランドに半田付けし、この状態でチップ部品を樹脂層に埋設して部品内蔵基板が製造される。

【0004】

しかしながら、チップ部品を半田付けして製造すると、半田フィレットが前記樹脂層内に残存する。そのため、この種の部品内蔵基板を他の基板に半田リフロー等で実装するような場合、リフロー加熱により、前記樹脂層内に残存していた半田が液化して半田フラッシュが発生するおそれがある。

10

20

30

40

50

【0005】

また、チップ部品の外部電極を半田付けするためには、比較的大面積の複数個のランドを設ける必要があり、高密度配線の妨げになって部品内蔵基板の小型化が図られない。

【0006】

そこで、この種の部品内蔵基板を製造する場合、チップ部品を絶縁層下面の電極層のランドに半田付けして接続する代わりに、チップ部品の外部電極をビア又はスルーホールを通して絶縁層上面の電極層に直接接続することが考えられている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

10

【0007】

【特許文献1】特開2003-309373号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

前記特許文献1に記載されているように外部電極（端子電極）に対してレーザを照射してビアやスルーホールを形成すると、以下の問題が生じる。

【0009】

すなわち、セラミックコンデンサ等の現在市場に流通しているチップ部品は、外部電極が銀等の金属ペーストを塗布等して形成される。

20

【0010】

この場合、部品内蔵基板100は、図10に模式的に図示するように、例えばセラミックコンデンサ等のチップ部品101の左、右の外部電極102a、102bが、それぞれチップ部品101の端面を覆う端面部分と、端面部分からチップ部品101の絶縁体103の上、下及び左、右の側面に延出した縁状の延長部分とからなり、それらの表面（電極表面）は微視的には平坦ではなく湾曲している。

【0011】

そのため、上面側の延長部分の上方からレーザを照射し、外部電極102a、102bそれぞれにつながる穴104aを形成すると、前記湾曲に起因したレーザの乱反射により、穴104aはレーザ光源に近い表面側（開口側）の口径が広がる。

30

【0012】

したがって、形成されるビア104は、ストレート性が損なわれて表面側（開口側）が広い円錐台形状になる可能性がある。なお、ビア104とは、穴104aに導電性ペーストを充填して形成された中実の穴を意味する。穴104aにめっきを施した上で非導電性ペーストを充填した場合も含む。

【0013】

そして、外部電極102a、102b側（先端側）で径小にならないようにするため、ビア104は、表面側の口径をある程度大きくして形成する必要がある。

【0014】

その結果、ビア104の間隔等で定まる部品内蔵基板100の導電層を狭ピッチ化することができず部品内蔵基板の小型化が阻害される問題がある。また、前記湾曲に起因して、穴104aを形成したときに外部電極102a、102bとチップ部品101が埋設される樹脂層105との界面に隙間が生じ易く、ビア104を形成する際に、前記隙間に導電性ペーストやめっき液が浸透する問題もある。

40

【0015】

そして、それらの問題は、セラミックコンデンサ以外の種々のチップ部品を内蔵する場合にも同様に生じる。また、ビア104に代えてスルーホールを形成する場合にも同様に生じる。なお、スルーホールとは、穴104aにめっきを施して形成された中空の穴を意味する。

【0016】

50

この発明は、部品内蔵基板の絶縁層に埋設されたチップ部品の外部電極を絶縁層上の電極層に接続するビアやスルーホールストレート性を高くすることを目的とする。

【課題を解決するための手段】

【0017】

上記した目的を達成するために、本発明の部品内蔵基板の製造方法は、内部電極を有する絶縁体と、該絶縁体の両端に形成され、前記内部電極と接続された外部電極とを備え、前記外部電極が前記絶縁体の端面を覆う端面部分と、該端面部分から前記絶縁体の側面に延出した縁状の延長部分とからなるチップ部品を用意し、前記延長部分のうち少なくとも一部を、表面粗さの指標 R_z において、 $0 < R_z < 5 \mu m$ を満たすように平坦化する第一の工程と、前記チップ部品を配線板上に固定する第二の工程と、前記外部電極が平坦化された前記チップ部品を絶縁層に埋設する第三の工程と、前記外部電極の平坦化された面を底面として、前記絶縁層にビアまたはスルーホールを形成する第四の工程と、前記絶縁層上に、前記ビアまたはスルーホールに電氣的に接続される電極層を形成する第五の工程とを備えたことを特徴としている（請求項1）。

10

【0018】

そして、前記第一の工程に替えて、内部電極を有する絶縁体と、該絶縁体の両端に形成され、前記内部電極と接続された外部電極とを備え、前記外部電極が前記絶縁体の端面を覆う端面部分と、該端面部分から前記絶縁体の側面に延出した縁状の延長部分とからなるチップ部品を用意する工程を備え、前記第二の工程により、用意した前記チップ部品を配線板上に固定して前記延長部分のうち少なくとも一部を、表面粗さの指標 R_z において、 $0 < R_z < 5 \mu m$ を満たすように平坦化するようにしてもよい（請求項2）。

20

【0019】

また、前記平坦化は、平面研磨によってなされることが好ましい（請求項3）。

【0020】

さらに、前記第三の工程の前に、少なくとも前記平坦化された面を含む前記外部電極に、銅又は銀或いはそれらの合金のめっきを施す工程をさらに備えることが、一層好ましい（請求項4）。

【発明の効果】

【0021】

請求項1の発明によれば、第一の工程により、チップ部品の外部電極の延長部分が、表面粗さの指標 R_z において、 $0 < R_z < 5 \mu m$ を満たすように平坦化され、第二の工程により配線板上にチップ部品が固定される。

30

【0022】

そして、第三の工程により、前記平坦化が施されたチップ部品が絶縁層に埋設された後、第四の工程により、絶縁層内において、前記外部電極の平坦化された面を底面としてレーザーにより穴が形成され、この穴にめっきや金属材料の充填等を施して前記延長部分に電氣的に接続したビアまたはスルーホールが形成される。

【0023】

このとき、外部電極の上面側の前記延長部分が平坦化されているので、前記樹脂層の上方からのレーザー照射により、前記湾曲に起因したレーザーの乱反射なく、円柱状の穴を形成することができる。さらに、この穴にめっき等で金属材料を充填して形成されるビア又はスルーホールは、絶縁層の上面側で広がらず、ストレート性が高い円柱形状になる。

40

【0024】

そして、第五の工程により、前記ビア又は前記スルーホールが前記絶縁層上の配線パターンに接続されて部品内蔵基板が製造される。

【0025】

この場合、前記ビア又はスルーホールの間隔等で定まる電極層の一層の狭ピッチ化等を図って部品内蔵基板を製造することができる。また、ビア又はスルーホールのストレート性が高く、製造された外部電極と樹脂層との界面に隙間が生じることはない。したがって、ビア又はスルーホールを形成する際に導電性ペーストやめっき液が前記隙間に浸透する

50

事態も生じることもない。

【0026】

請求項2の発明によれば、前記第一の工程に替わる工程により平坦化前のチップ部品を用意し、第二の工程によりチップ部品を配線板上に固定して外部電極の延長部分を、表面粗さの指標Rzにおいて、 $0 < Rz < 5 \mu m$ を満たすように平坦化し、その後、前記第三乃至第五の工程の処理を施して部品内蔵基板を製造することができる。そして、この場合も、請求項1の発明の場合と同様の効果を奏する。

【0027】

請求項3の発明によれば、前記平坦化を、実用的な平面研磨によって容易に施すことができる。

10

【0028】

請求項4の発明によれば、第一の工程によりチップ部品の外部電極の前記延長部分が平坦化された後、前記第三の工程によって絶縁層に埋設する前に、外部電極の平坦化された面が、銅又は銀或いはそれらの合金のめっきにより極めて平坦な鏡面に加工される。この加工により、前記のビアやスルーホールストレート性を一層向上させることができ、一層の導電層の狭ピッチ化等を図って部品内蔵基板を製造することができる。

【図面の簡単な説明】

【0029】

【図1】本発明の部品内蔵基板の製造方法の一実施形態を示し、製造された部品内蔵基板の一部の断面図である。

20

【図2】図1のチップ部品の説明図である。

【図3】図1の部品内蔵基板の製造の工程Aの説明図である。

【図4】図1の部品内蔵基板の製造の工程Bの説明図である。

【図5】図1の部品内蔵基板の製造の工程Cの説明図である。

【図6】図1の部品内蔵基板の製造の工程Dの説明図である。

【図7】図1の部品内蔵基板の製造の工程Eの説明図である。

【図8】他の実施形態の製造方法により製造された部品内蔵基板の一部の断面図である。

【図9】図8の部品内蔵基板の製造の一部の工程の説明図である。

【図10】従来例のビアの説明図である。

【発明を実施するための形態】

30

【0030】

つぎに、本発明をより詳細に説明するため、その実施形態について、図1～図9にしたがって詳述する。

【0031】

(一実施形態)

まず、一実施形態について、図1～図8を参照して説明する。

【0032】

図1は本実施形態の部品内蔵基板1Aの一部の断面図、図2はそのチップ部品の説明図、図3～図7は部品内蔵基板1Aの製造工程の説明図である。なお、各図においては、見易くするため、適宜断面を示すハッチングを省略している。

40

【0033】

[部品内蔵基板1Aの構成]

図1に示す本実施形態の部品内蔵基板1Aは、樹脂からなる絶縁層2に1個又は複数個のチップ部品3を埋設し、各チップ部品3の左、右の両端面に形成された外部電極4a、4bを、ビア5(又はスルーホール)を通して絶縁層2上の電極層6に電氣的に接続した構成である。

【0034】

そして、チップ部品3は配線板7上に薄い非導電性接着シート8を介して配設され、本実施形態の場合、この状態でチップ部品3が絶縁層2に埋設されている。

【0035】

50

なお、非導電性接着シート 8 は配線板 7 への位置固定の機能を果たすものである。また、配線板 7 は、例えばプリント基板、セラミック基板および樹脂基板とこれらの多層基板、SUS 等の転写板等からなる。また、配線板 7 及び非導電性接着シート 8 は、不要になる場合には、製造後等に除去される。

【0036】

また、部品内蔵基板 1 A と、従来の半田付け接続の部品内蔵基板と比較すると、半田付け接続の場合は、前記配線板 7 及び非導電性接着シート 8 の位置に、ランドが設けられる。このランド上にチップ部品 3 が配設され、外部電極 4 a、4 b が各ランドに半田付けされて電氣的に接続される。ランドの有無等の点で、部品内蔵基板 1 A は外見上も従来の半田付け接続の部品内蔵基板と全く異なる。

10

【0037】

つぎに、チップ部品 3 の構成を、図 2 を参照して説明すると、チップ部品 3 は、例えば積層セラミックコンデンサの場合、セラミックからなる絶縁体 9 内に、左、右端から中央に突出して重合した対の平板状内部電極 10 a、10 b が形成されている。また、絶縁体 9 の外側において、左、右の端面に、銀等の金属ペーストで形成された外部電極 4 a、4 b が取り付けられている。そして、各平板状内部電極 10 a は外部電極 4 a に接続され、各平板状内部電極 10 b は外部電極 4 b に接続されている。

【0038】

外部電極 4 a、4 b は、詳しくは、絶縁体 9 の端面を覆う端面部分 4 1 と、該端面部分 4 1 から絶縁体 9 の上、下及び左、右の側面に延出した縁状の延長部分 4 2 とからなり、上面側の延長部分 4 2 は、少なくともビア 5 の形成位置 4 2 a が平坦化されている。

20

【0039】

その結果、ビア 5 の形成位置 4 2 a を底面とする絶縁層 2 の左、右のビア 5 は円柱状に形成され、図 10 の従来のビア 10 4 のように円錐台形状に広がらない。

【0040】

したがって、絶縁層 2 に埋設されたチップ部品 3 の外部電極 4 a、4 b を、従来の半田付けではなく、絶縁層 2 内に形成したビア 5 を通して絶縁層 2 上の電極層 6 に直接接続する構成であって、ビア 5 が絶縁層 2 の表面側で広がらず、ビア 5 のストレート性を高めた部品内蔵基板 1 A を提供することができる。

【0041】

この場合、ビア 5 のストレート性が高いため、ビア 5 の間隔等で定まる電極層 6 の狭ピッチ化を図り、部品内蔵基板 1 A を極めて小型化することができる。

30

【0042】

また、ビア 5 の形成位置の部分 4 2 a が平坦化されているため、外部電極 4 a、4 b と樹脂層 2 との界面に、上記の湾曲に起因した隙間が生じることがなく、この隙間にビア 5 の導電性ペーストやめっき液が浸透することもない。

【0043】

ところで、シミュレーションや実験等により、外部電極 4 a、4 b の平坦化した面の十点表面粗さの指標 R_z が、 $0 < R_z < 5 \mu\text{m}$ であることが好ましいことが判明した。なお、平坦化する面積はビア 5 の径等に依存し、例えばチップ部品 3 が「0603 サイズ」と呼ばれる $0.6 \times 0.3 \times 0.3 \text{ mm}$ の積層セラミックコンデンサの場合には、ビア 5 の径が $100 \mu\text{m}$ 程度になり、ビア 5 の位置ずれも考慮すると、平坦化する面積は $100 \pm 20 \mu\text{m}$ 程度であることが好ましい。

40

【0044】

そして、ビア 5 の形成位置 4 2 a の平坦化は、種々の研磨によって実現することができるが、簡単には、周知の平面研磨によって実現することが容易で好ましい。

【0045】

[製造方法]

つぎに、部品内蔵基板 1 A の製造方法の工程順を追って図 1 及び図 3 ~ 図 7 を参照して説明する。

50

【 0 0 4 6 】

図 3、図 4 は本発明の第二の工程の説明用の断面図であり、図 3 はチップ部品を配線板に固定する工程 A の説明用の断面図、図 4 は本平坦化の工程 B の説明用の断面図である。

図 5 は工程 C (本発明の第三の工程) の説明用の断面図、図 6 は工程 D (本発明の第四の工程) の説明図であり、(a) はビアの穴が形成された状態の断面図、(b) はビアが形成された状態の断面図である。図 7 は工程 E (本発明の第五の工程) の説明用の断面図である。

【 0 0 4 7 】

まず、外部電極 4 a、4 b の平坦化を施す前のチップ部品 3 を用意し (本発明の第一の工程)、図 3 の工程 A により、表面に非導電性接着シート 8 を敷設した配線板 7 上に、用意したチップ部品 3 を配設し、非導電性接着シート 8 によりチップ部品 3 を配線板 7 上に固定して支持する。

【 0 0 4 8 】

なお、配線板 7 は表面にチップ部品 3 の位置調整用マークが形成されたガラスエポキシ樹脂基板等からなる。また、チップ部品 3 は例えば前記した「0603 サイズ」の積層セラミックコンデンサであり、例えば表面実装部品 (SMD) の実装マウンタにより、配線板 7 の前記各マークの位置に自動的に配設される。また、非導電性接着シート 8 は例えば非導電性接着剤を全面スクリーン印刷により配線板 7 に予め塗布して敷設される。

【 0 0 4 9 】

つぎに、図 3 の状態で例えば 150、60 秒の乾燥加熱を施した後、非導電性接着シート 8 を介して配線板 7 上に固定したチップ部品 3 につき、図 4 の工程 B により、左、右の外部電極 4 a、4 b の上面側の延長部分 4 2 の少なくともビア 5 の形成位置 4 2 a を平坦化する。

【 0 0 5 0 】

具体的には、平面研磨機を用いて外部電極 4 a、4 b の延長部分 4 2 のうち、ビア 5 の形成位置 4 2 a を、 $0 < R_z < 5 \mu\text{m}$ となるように平面研磨して平坦化する。これによって、後述のレーザー照射の乱反射を抑制する。なお、平面研磨機での研磨でも実用的な精度で平坦化を施すことができるが、その後、外部電極 4 a、4 b の前記形成位置 4 2 a の平坦化した表面を、さらに基板研磨機により馬布研磨して一層平坦化することが、レーザー照射の乱反射をより一層抑制する上から好ましい。

【 0 0 5 1 】

つぎに、図 5 の工程 C により、前記平坦化が施されたチップ部品 3 を絶縁層 2 に埋設する。具体的には、例えば真空弾性体プレスにより、樹脂シートでチップ部品 3 が配設された配線板 7 の表面側を一様にラミネートし、配線板 7 上の全てのチップ部品 3 を一様な厚みの絶縁層 2 に埋設する。絶縁層 2 は熱硬化性樹脂により形成されていることが好ましく、加熱によって硬化される。

【 0 0 5 2 】

つぎに、図 6 の工程 D により、つぎに説明する周知のビア加工 (穴加工) を施して、絶縁層 2 内に、外部電極 4 a、4 b の前記形成位置 4 2 a (延長部分 4 2 のうち平坦化された部分) に電氣的に接続された上下方向のビア 5 を形成する。

【 0 0 5 3 】

まず、図 6 (a) の矢印線に示すレーザーを、絶縁層 2 の上方からチップ部品 3 の外部電極 4 a、4 b のビア 5 の前記形成位置 4 2 a に照射し、上下方向の穴 5 1 を形成する。このとき、外部電極 4 a、4 b の前記形成位置 4 2 a が平坦化されているので、従来の湾曲に起因したレーザーの乱反射がなく、円柱状の穴 5 1 を形成することができる。なお、前記レーザーは、具体的には、炭酸ガス (CO₂) レーザである。

【 0 0 5 4 】

さらに、図 6 (b) に示すように、前記円柱状の穴 5 1 にめっきや金属材料の充填等を施して前記形成位置 4 2 a に電氣的に接続した上下方向のビア 5 を形成する。

【 0 0 5 5 】

10

20

30

40

50

なお、チップ部品 3 が「0603 サイズ」の積層セラミックコンデンサの場合には、前記したようにビア 5 の径は $100\ \mu\text{m}$ 程度であり、ビア 5 の位置ずれも考慮すると、平坦化する前記形成位置 42 a の面積は $100 \pm 20\ \mu\text{m}$ 程度であることが好ましい。

【0056】

つぎに、図 7 の工程 E により、絶縁層 2 上に、ビア 5 に電氣的に接続される電極層 6 を設け、部品内蔵基板 1 A を製造する。電極層 6 は絶縁層 2 上にめっきを施す等、周知の方法によって形成することができる。また、予め銅箔が貼付された絶縁層 2 を用い、銅箔をエッチング等により加工することによって電極層 6 を形成してもよい。

【0057】

以上の実施形態の場合、チップ部品 3 の左、右の外部電極 4 a、4 b につき、上面側の延長部分 42 のうち少なくともビア 5 の形成位置 42 a が平坦化されて表面（電極表面）の湾曲が解消される。そして、ビア 5 をストレート性が高い円柱状に形成することができる。そのため、チップ部品 3 と電極層 6 とを接続するビア 5 のストレート性が高い部品内蔵基板 1 A を提供することができる。

10

【0058】

この場合、ビア 5 の間隔等で定まる電極層 6 の狭ピッチ化等を図って部品内蔵基板 1 A を一層小型化することができる。また、外部電極 4 a、4 b と樹脂層 2 との界面に隙間が生じることがなく、ビア 5 を形成する際の導電性ペーストやめっき液等が前記隙間に浸透する事態も生じない。

【0059】

また、前記延長部分 42 の平坦化を、実用的で容易な平面研磨によって実現することができる。さらに、前記延長部分 42 の平坦化を、 $0 < R_z < 5\ \mu\text{m}$ にする具体的な構成で実現することができる利点もある。

20

【0060】

ところで、上記実施形態においては、配線板 7 上でチップ部品 3 の外部電極 4 a、4 b を研磨して平坦化し、さらに、配線板 7 及びチップ部品 3 を絶縁層 2 により埋設する請求項 6 の工程順で製造する方法を記載した。しかし、請求項 5 の工程順で製造してもよく、この場合は、第一の工程により、用意したチップ部品 3 の外部電極 4 a、4 b を配線板 7 とは異なる板上で予め研磨して平坦化し、第二の工程により、研磨後のチップ部品 3 を配線板 7 上に非導電性接着シート 8 を介して固定し、第三の工程（工程 C）により、配線板 7 及びチップ部品 3 を絶縁層 2 により埋設し、その後、第四、第五の工程（工程 D、E）を施して部品内蔵基板 1 A が製造される。

30

【0061】

（他の実施形態）

つぎに、他の実施形態について、図 8、図 9 を参照して説明する。

【0062】

図 8 は本実施形態の部品内蔵基板 1 B の一部の断面図、図 9 は部品内蔵基板 1 B の一部の製造工程の説明図である。なお、それらの図面において、図 1 ~ 図 7 と同一符号は同一若しくは相当するものを示す。

【0063】

[部品内蔵基板 1 B の構成]

本実施形態の部品内蔵基板 1 B が前記実施形態の部品内蔵基板 1 A と異なる点は、図 8 に示すように、チップ部品 3 の外部電極 4 a、4 b において、上面側の延長部分 42 のうち平坦化されたビア 5 の形成位置 42 a の表面が、銅（Cu）又は銀（Ag）或いはそれらの合金のめっき 11 により極めて平坦な鏡面に形成されている点である。

40

【0064】

このようにすると、外部電極 4 a、4 b の前記形成位置 42 a が厚膜であって、平坦化した表面がポーラスでレーザ反射を吸収等して妨げるような場合にも、めっき 11 の平坦な鏡面によりレーザ反射の特性を改善する。これによって、ビア 5 のストレート性が一層向上し、絶縁層 2 上の電極層 6 が更に一層、狭ピッチ化される。

50

【 0 0 6 5 】

[製造方法]

つぎに、部品内蔵基板 1 B の製造方法について、図 9 を参照して説明する。

【 0 0 6 6 】

部品内蔵基板 1 B を製造する場合は、図 9 (a) に示す上述の工程 B と同図 (c) に示す上述の工程 C の間に、同図 (b) に示すめっき工程を追加する。

【 0 0 6 7 】

そして、工程 B により、例えば平面研磨によってチップ部品 3 の左、右の外部電極 4 a、4 b の上面側の延長部分 4 2 の少なくともビア 5 の形成位置 4 2 a を平坦化すると、工程 C によってチップ部品 3 を絶縁層 2 に埋設する前に、前記のめっき工程により、例えば周知の無電解 Cu めっき処理等を行なって、前記形成位置 4 2 a の表面にめっき 1 1 を施し、乾燥後に前記工程 C に移行する。

10

【 0 0 6 8 】

したがって、本実施形態の場合は、製造された部品内蔵基板 1 B のビア 5 のストレート性を一層向上することができ、部品内蔵基板 1 B を一層高密度に配線して小型化することができる。

【 0 0 6 9 】

そして、本発明は上記した両実施形態に限定されるものではなく、その趣旨を逸脱しない限りにおいて上述したもの以外に種々の変更を行なうことが可能であり、例えば、ビア 5 に代えてスルーホールを形成する場合にも同様に適用することができる。なお、ビア 5 やスルーホールの構造等はどのようなであってもよい。

20

【 0 0 7 0 】

また、チップ部品 3 の種類や寸法等はどのようなであってもよく、絶縁層 2 やビア 5、電極層 6 等の寸法や素材がどのようなであってもよい。

【 0 0 7 1 】

さらに、本発明の部品内蔵基板の製造方法は、少なくとも前記工程 A から工程 E を含むものであればよく、それらの工程の前後、途中に他の工程を含むものであってもよく、工程の手順が異なってもよい。

【 0 0 7 2 】

そして、本発明は、種々の部品内蔵基板及びその製造方法に適用することができる。

30

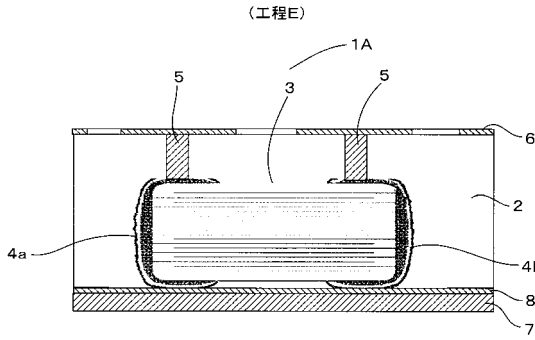
【 符号の説明 】

【 0 0 7 3 】

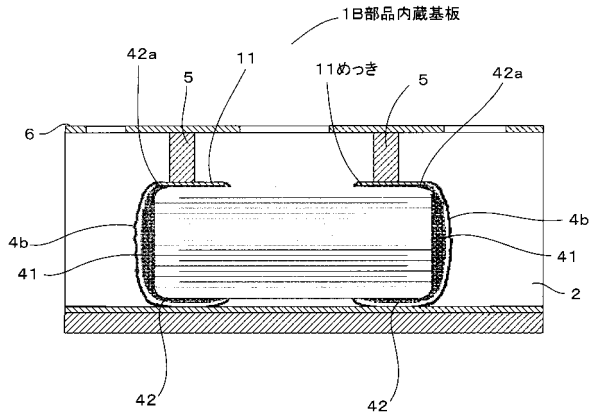
- 1 A、1 B 部品内蔵基板
- 2 絶縁層
- 3 チップ部品
- 4 a、4 b 外部電極
- 4 1 端面部分
- 4 2 延長部分
- 5 ビア
- 6 電極層
- 1 1 めっき

40

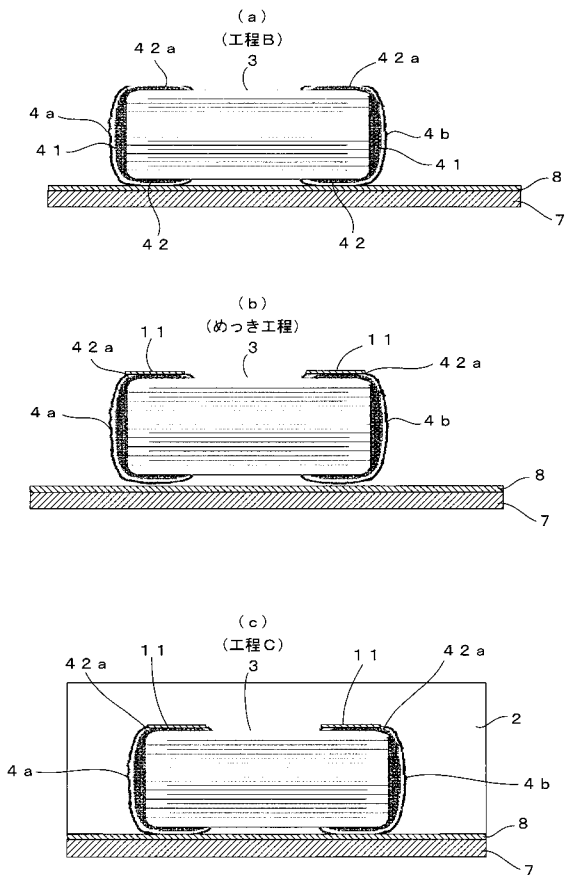
【 図 7 】



【 図 8 】



【 図 9 】



【 図 10 】

