

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為： 年 月 日。

☒ 本案申請前已向下列國家（地區）申請專利：

1. 美國；2002 年 09 月 03 日；10/234,666
- 2.
- 3.
- 4.
- 5.

☒ 主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國；2002 年 09 月 03 日；10/234,666
- 2.
- 3.
- 4.
- 5.

☐ 主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明所揭示之主題係大致有關通訊系統，尤係有關再生信號之技術。

【先前技術】

在通訊系統中，可使用一些裝置來調節來自多個時脈領域的資料信號。例如，圖1示出其中包含網路100及110的一例示網路。資料通訊鏈路120可提供網路100與110間之相互通訊。網路100及110中之每一網路可利用相同的資料時脈速度，但資料通訊鏈路120可在一不同的時脈速度下工作。在該例子中，網路100及110可採用同步光纖網路(Synchronous Optical Network；簡稱SONET)及/或同步數位階層(Synchronous Digital Hierarchy；簡稱SDH)標準，而資料通訊鏈路120可遵行諸如在ITU-T G.709/Y.1331光纖傳輸網路(Optical Transport Network；簡稱OTN)介面(2001年2月公佈)中所述的光纖傳輸網路(OTN)標準。

G.709述及了使用OTN傳輸訊框來傳輸資料的同步及非同步模式。在同步模式中，資料傳輸速率是OTN速率的一整數倍。在非同步模式中，資料傳輸速率可以不是OTN速率的一整數倍。

例如，圖2A示出一G.709 OTN訊框結構的一個例子。G.709 OTN訊框可包含四列的4080個位元組。前16行可包含若干內務操作位元組(overhead byte)，且最後的256行可包含前向錯誤更正(Forward Error Correction；簡稱FEC)資料。該訊框的其餘部分可存放酬載及/或空白資料。

根據 G.709，OTN 訊框可包含三個校準控制 (Justification Control；簡稱 JC) 位元組、一個負校準機會 (Negative Justification Opportunity；簡稱 NJO) 位元組及一個正校準機會 (Positive Justification Opportunity；簡稱 PJO) 位元組。根據 G.709，在同步的情形中，該 PJO 位元組包含實際的資料，但是在非同步的情形中，該 PJO 及 NJO 可包含實際的或空白的資料。根據 G.709 (請參閱表 17-1 至 17-3)，OTN 訊框接收機可使用 JC 位元組中之資訊來決定是要捨棄或使用 PJO 及 NJO 的內容。根據 G.709，可衍生出三個與校準相關的作業：(1) 零、(2) 正的 (該作業對應於每一 OTN 訊框中有一遺失的位元組) 或 (3) 負的 (該作業對應於每一 OTN 訊框中有一額外的位元組)。對於負校準而言，PJO 及 NJO 可都包含實際的資料。對於正校準而言，PJO 及 NJO 可都包含空白的資料。對於零校準而言，PJO 可包含實際的資料，而 NJO 可包含空白的資料。

傳統的接收機可使用獨立的專用電路來再生每一同步及非同步信號。例如，圖 2B 示出一非同步信號接收機的一時脈再生器之一方塊圖。圖 2B 所示之該時脈再生器可使用一固定頻率時脈信號來再生所接收的信號。圖 2B 所示之該時脈再生器由於無法進行校準，而不能用來再生所接收的非同步信號。

圖 2C 示出一非同步信號接收機的一傳統的時脈再生器之一個例子。圖 2C 所示之非同步信號接收機可使用校準。一有彈性的儲存裝置可儲存所接收的資料，並可在一段時間

後在正確的平均頻率下提供資料。然而，圖 2C 所示之非同步信號接收機無法瞬時在正確的頻率下提供資料，而是在正確的平均頻率下提供資料。

【發明內容】

本發明揭示針對傳輸資料信號的同步及非同步模式而再生資料信號之技術。

【實施方式】

圖 3 示出可使用本發明的某些實施例之一可能的接收機系統 300。接收機 300 可接收按照光纖傳輸網路 (OTN)、同步光纖網路 (SONET) 及 / 或同步數位階層 (SDH) 標準編碼的信號。例示之光纖連網標準係述於 ITU-T Recommendation G.709 光纖傳輸網路 (OTN) 介面 (2001 年) ; ANSI T1.105, Synchronous Optical Network (SONET) Basic Description Including Multiplex Structures, Rates, and Formats ; Bellcore Generic Requirements, GR-253-CORE, Synchronous Optical Network (SONET) Transport Systems: Common Generic Criteria (A Module of TSGR, FR-440), Issue 1, December 1994 ; ITU Recommendation G.872, Architecture of Optical Transport Network, 1999 ; ITU Recommendation G.825, “Control of Jitter and Wander within Digital Networks Based on SDH” March, 1993 ; ITU Recommendation G.957, “Optical Interfaces for Equipment and Systems Relating to SDH”, July, 1995 ; ITU Recommendation G.958, Digital Line Systems based on SDH for use on Optical Fibre Cables, November, 1994 ; 及 / 或 ITU-T Recommendation G.707, Network Node Interface for the

Synchronous Digital Hierarchy (SDH)(1996)。

請參閱圖3，光至電轉換器(“O/E”)310可將自一光纖網路接收的光信號轉換為電信號。雖然係參照光信號，但是接收機300可以增添或替代之方式，自一電信號網路接收電信號，或接收根據任何標準的無線或有線信號。放大器320可放大電信號。時脈產生器及資料回復單元(“CDR”)330可再生電信號，並提供一用來再生該電信號之時脈信號。第二層處理器340可對該再生的信號執行符合諸如在各IEEE 802.3版本所述的以太網路、符合諸如ITU-T G.709的光纖傳輸網路(OTN)拆解訊框(de-framing)及移除內務操作位元組(de-wrapping)標準、根據ITU-T G.975的前向錯誤更正(FEC)處理及/或其他的第二層處理之媒體存取控制(Media Access Control; 簡稱MAC)管理。可配合第二層處理器340而使用本發明的某些實施例。介面350可提供第二層處理器340與諸如一微處理器、記憶裝置(圖中未示出)、封包處理器(圖中未示出)及/或一交換機結構(圖中未示出)間之相互通訊。介面350可符合諸如週邊組件互連(Peripheral Component Interconnect; 簡稱PCI)、通用序列匯流排(Universal Serial Bus; 簡稱USB)、以太網路、IEEE 1394及/或一特定供應商多來源協議(Multi-Source Agreement; 簡稱MSA)協定。

例如，可配合第二層處理器340而使用本發明的某些實施例。例如，圖4示出本發明的一實施例之一例示實施方式。第二層處理器340可自(G.709中界定的)一OTN訊框的一光頻道酬載單位(OPUk)提取校準相關資訊及資料信號。第二層

處理器 340 可將校準相關資訊及資料信號(圖中示為 DATA) 提供給一再定時器系統(re-timer system)。根據本發明的一實施例，不論是根據同步或非同步模式輸出資料信號，該再定時器系統都可回應接收到校準相關資訊及信號 DATA，而在正確的頻率下輸出資料信號(圖中示為 OUTPUT)。再定時器系統可使用一基準時脈 RCLK 來產生信號 OUTPUT。再定時器系統可進一步輸出用來再生根據同步及非同步模式而傳輸之資料信號。

再定時器系統

圖 5 示出根據本發明的一實施例的再定時器系統 500 之一可能實施例。再定時器系統 500 的該實施例可包含有彈性的儲存裝置 510、相位調整器 520、積分器 530、時脈產生器 540、除頻器 550 及除頻器 560。再定時器系統 500 可接收一資料信號(DATA)、一基準時脈信號(RCLK)及校準相關資訊。再定時器系統 500 可根據 G.709 而自該校準相關資訊推導出校準事件控制及校準值(正值或負值)。例如，該校準事件控制可對應於一校準事件的發生，且可根據 G.709 而自該等 JC 位元組拖倒出該校準事件控制。例如，該校準值可指示再定時器系統 500 將要應用正或負校準。可根據 G.709 而自該等 JC 位元組推導出該校準值。可將再定時器系統 500 實施為下列各項中之任何一項或下列各項之一組合：固線式邏輯、由一記憶裝置儲存的且由一微處理器執行的軟體、韌體、一特定應用積體電路(Application Specific Integrated Circuit；簡稱 ASIC)及 / 或一客戶端可程式閘陣列(Field-Programmable

Gate Array；簡稱FPGA)。

不論是根據同步或非同步模式而傳輸資料，再定時器系統500都可在正確的頻率下輸出自信號DATA衍生的一資料信號(圖中示為OUTPUT)。不論是根據同步或非同步模式而傳輸資料，再定時器系統500都可產生具有一用來在正確的頻率下再生資料的頻率之一時脈信號(圖中示為CLK)。為了產生信號OUTPUT及CLK，再定時器系統500可使用校準事件控制及校準值信號。

有彈性的儲存裝置510可接收信號CLK、DATA及RCLK。有彈性的儲存裝置510可儲存由信號DATA所提供的資料。有彈性的儲存裝置510可輸出自信號DATA推導出且根據信號CLK而定時的信號OUTPUT。

時脈產生器540可產生一可用來再生資料的時脈信號(圖中示為信號CLK)。可利用信號CLK來建立用來針對同步及非同步作業模式而再生資料之頻率。相位調整器520可要求時脈產生器540調整信號CLK的速度，而回應校準相關資訊。時脈產生器540可將信號CLK提供給有彈性的儲存裝置510及除頻器560。時脈產生器540的一適當之實施例可以是一電壓控制晶體振盪器(Voltage-Controlled Crystal Oscillator；簡稱VCXO)，但是亦可將時脈產生器540實施為另一類型的電壓控制振盪器(LC-VCO、SAW-VCO或其他的VCO。例如，在G.709的一實施例下，尤其是針對STM-64/OC-192，用於同步作業的信號CLK之一頻率可大約為622.080 MHz，而用於非同步作業的信號CLK之一頻率的範圍可大約自622.039

MHz至 622.121 MHz。

除頻器 560可接收信號 CLK。除頻器 560可將信號 CLK的頻率除以一整數。在 G.709的一實施例中，尤其是針對 STM-64/OC-192，該整數可以是 237，但是可根據相關的資料傳輸速度而改變該整數。除頻器 560可將一經頻率調整後的信號 CLK (圖中示為 CLK2)提供給相位調整器 520。

除頻器 550可接收信號 RCLK。除頻器 550可將信號 RCLK的頻率除以一整數。在 G.709的一實施例中，尤其是針對 STM-64/OC-192，該整數可以是 255，但是可根據相關的資料傳輸速度而改變該整數。除頻器 550可將一經頻率調整後的信號 RCLK (圖中示為 RCLK2)提供給相位調整器 520。

相位調整器 520可接收信號 RCLK2及信號 CLK2，且可接收校準事件控制及校準值。相位調整器 520可根據校準事件控制及校準值而將輸出信號 ADJUST，以便指示時脈產生器 540修改信號 CLK的速度。一正校準值可對應於要求時脈產生器 540將信號 CLK移動一負量(該負量可對應於每一 OTN訊框減少一個資料位元組)的信號 ADJUST。每一負校準值可對應於要求時脈產生器 540將信號 CLK移動一正量(該正量可對應於每一 OTN訊框增加一個額外的資料位元組)的信號 ADJUST。例如，在前文中針對除頻器 550及 560而述及的除頻比率下，每一正校準值可對應於將信號 CLK相移負一百八十度(-180度)，而每一負校準值可對應於將信號 CLK相移一百八十度(180度)。

積分器 530可接收信號 ADJUST。積分器 530可累積信號

ADJUST的量，並將一總和輸出到時脈產生器540。

相位調整器

圖6示出根據本發明的一實施例的相位調整器520之一可能的實施例。相位調整器520可包含基於校準事件的移相器610、以及除頻器(“FD”)620-A及620-B。

除頻器620-A可自除頻器550接收信號RCLK2。除頻器620-A可輸出信號RCLK2、及經九十(90)度相移的信號RCLK2(圖中示為RCLK2-A)。在一實施例中，信號RCLK2-A可具有為信號RCLK2的頻率的四分之一的一頻率。除頻器620-A可將信號RCLK2及RCLK2-A提供給基於校準事件的移相器610。

除頻器620-B可自除頻器560接收信號CLK2。在一實施例中，除頻器620-B可將信號CLK2的頻率除以四(4)。除頻器620-B可將經過除頻的信號CLK2(信號CLK2-A)提供給基於校準事件的移相器610。

基於校準事件的移相器610可根據信號RCLK2、RCLK2-A、CLK2-A、校準控制事件及校準值信號而輸出信號ADJUST。每一正校準值可對應於要求時脈產生器540將信號CLK相移一對應於每一訊框減少一資料位元組的負量之信號ADJUST。每一負校準值可對應於要求時脈產生器540將信號CLK相移一正量之信號ADJUST。

圖7示出根據本發明的一實施例的基於校準事件的移相器610之一可能的實施例。基於校準事件的移相器610可包含累積器710、正弦值查詢表(Look-Up-Table; 簡稱LUT) 720、餘弦值LUT 730、數位至類比轉換器(Digital-to-Analog

Converter；簡稱DAC) 740-A、DAC 740-B及調整信號產生器750。累積器710可接收下列的信號：(1)校準事件控制及(2)校準值。累積器710可將零、正及負校準值加總。累積器710可將該總和輸出到正弦值LUT 720及餘弦值LUT 730。可由A模(modulo) M代表累積器710所儲存的總和，其中A是各校準值的算術總和，且其中M可以是8N，但是也可使用其他的M值。在G.709的一實施例中，N的值可以是237，但是亦可使用其他的N值。

正弦值LUT 720及餘弦值LUT 730可回應累積器710所提供的校準值總和，而擷取並輸出各別正弦及餘弦信號的與特定相位相關之振幅。該校準值總和的一遞增可對應於正弦及餘弦信號的 $2\pi/M$ 徑之一相位步進遞減。該校準值總和的一遞減可對應於正弦及餘弦信號的 $2\pi/M$ 徑之一相位步進遞增。

可將正弦值LUT 720及餘弦值LUT 730實施為諸如唯讀記憶體(Read-Only Memory；簡稱ROM)或隨機存取記憶體(Random-Access Memory；簡稱RAM)裝置等的可程式儲存裝置。正弦值LUT 720及餘弦值LUT 730可將正弦及餘弦信號的振幅輸出到各別的DAC 740-A及740-B。DAC 740-A及740-B可接收正弦及餘弦信號的振幅值DAC 740-A及740-B可將類比的正弦及餘弦信號(圖中示為各別的信號PHA及PHB)輸出到調整信號產生器750。例如，可將信號PHA及PHB的頻率表示為 $2\pi \cdot \text{sum}/M$ ，其中變數M是 $8 \cdot 237$ ，且變數“sum”可以是來自累積器710的各校準值之總和，但是亦可使用其他的M值。

調整信號產生器 750 可接收信號 PHA 及 PHB。調整信號產生器 750 可回應接收到信號 PHA 及 PHB，而輸出一信號 ADJUST，以便調整信號 CLK 的相位。相位調整器 520 的一項優點在於：相位調整器 520 可在一無限的角範圍中調整信號 CLK 的相位，並可即刻地回應各校準值。圖 8 示出調整信號產生器 750 的一可能實施例。調整信號產生器 750 可包含計算元件 810 及 820、乘法器 830 及 840、加法器 850 以及濾波器 860。可以下列關係式來代表信號 ADJUST：

信號 $ADJUST = \sin(Z-Y+X)$ ，其中

X 代表信號 RCLKA 及 RCLKB 的頻率，

Y 代表信號 CLK2-A 的頻率，且

Z 代表信號 PHA 及 PHB 的頻率/相位。

在一實施例中，加法器 850 可將信號 S1 及 S2 加總，而產生信號 ADJUST。可以下列關係式來代表信號 S1 及 S2：

$$S1 = PHA * S4$$

$$S2 = PHB * S3。$$

例如，可以 $\sin(X-Y)$ 來代表信號 S3，且可以 $\cos(X-Y)$ 來代表信號 S4。乘法器 830 可將信號 PHA 及 S4 相乘，並輸出係為乘積的信號 S1。同樣地，乘法器 840 可將信號 PHB 及 S3 相乘，並輸出係為乘積的信號 S2。計算元件 810 可輸出信號 S3。計算元件 810 可將信號 RCLKA 及 S5 相乘，然後自具有約為 X-Y 以外的頻率之乘積信號進行濾波，而產生信號 S3。計算元件 820 可輸出信號 S4。計算元件 820 可將信號 RCLKB 及 S5 相乘，然後自具有約為 X-Y 以外的頻率之乘積信號進行濾波，

而產生信號S4。濾波器860可輸出信號S5。濾波器860可自除頻器620-B接收信號CLK2-A。可將濾波器860實施為一帶通濾波器，該帶通濾波器可濾除頻率大約等於 $2*Y$ 的信號。可將信號S5表示為 $2*\cos(Y)$ 。

圖9示出根據本發明的一實施例的有彈性的儲存裝置510之一可能的實施例。有彈性的儲存裝置510可包含一先進先出(First-In-First-Out; 簡稱FIFO)儲存裝置910及一寫入控制裝置920。FIFO 910可根據一寫入時脈(圖中示為WCLK)的轉變而儲存自信號DATA接收的資料。FIFO 910可根據一讀取時脈(圖中示為RDCLK)的轉變而輸出資料。當利用一STM-64/OC-192酬載而傳輸資料時，信號RDCLK可具有大約為信號CLK的 $1/8$ 之一頻率，但是亦可使用其他的RDCLK值。有彈性的儲存裝置510的一實施例可使用一寫入控制裝置920來選通FIFO 910自信號DATA讀取資料的時機。當一STM-64/OC-192酬載傳輸信號DATA時，寫入控制裝置920可接收將頻率調整為諸如 $1/8$ 的信號WCLK，但是亦可使用其他的WCLK值。信號DATA及OUTPUT可以是128個並行的位元信號，但是亦可使用其他數目的位元。

該等圖式及前文中之說明提供了本發明的一些例子。然而，本發明的範圍並不受限於這些特定的例子。不論是否在本說明書中明確地提供了諸如結構、尺寸及材料使用等的許多變形，這些變形也都是可行的。本發明之範圍至少有最後的申請專利範圍所述及的廣度。

【圖式簡單說明】

圖 1 示出一例示網路。

圖 2A 示出一 G.709 OTN 訊框結構的一個例子。

圖 2B 示出一同步時脈再生器的一個例子。

圖 2C 示出一非同步時脈再生器的一個例子。

圖 3 示出可使用本發明的某些實施例之一可能的接收機系統。

圖 4 示出本發明的一實施例之一例示實施方式。

圖 5 示出根據本發明的一實施例的一再定時器系統之一可能實施例。

圖 6 示出根據本發明的一實施例的一相位調整器之一可能的實施例。

圖 7 示出根據本發明的一實施例的一基於校準事件的移相器之一可能的實施例。

圖 8 示出根據本發明的一實施例的一調整信號產生器之一可能實施例。

圖 9 示出根據本發明的一實施例的一有彈性的儲存裝置之一可能的實施例。

請注意，在不同的圖式中係使用相同的代號來表示相同或類似的元件。

【圖式代表符號說明】

100, 110	網路
300	接收機系統
310	光至電轉換器
320	放大器

330	時脈產生器及資料回復單元
340	第二層處理器
350	介面
500	再定時器系統
510	有彈性的儲存裝置
520	相位調整器
530	積分器
540	時脈產生器
550, 560, 620-A, 620-B	除頻器
610	基於校準事件的移相器
710	累積器
720	正弦值查詢表
730	餘弦值查詢表
740-A, 740-B	數位至類比轉換器
750	調整信號產生器
810, 820	計算元件
830, 840	乘法器
850	加法器
860	濾波器
910	先進先出儲存裝置
920	寫入控制裝置

伍、中文發明摘要：

本發明揭示針對傳輸資料信號的同步及非同步模式而再生資料信號之技術。

陸、英文發明摘要：

Techniques to regenerate a data signal for both synchronous and asynchronous modes of transmitting data signals.

拾壹、圖式：

圖 1

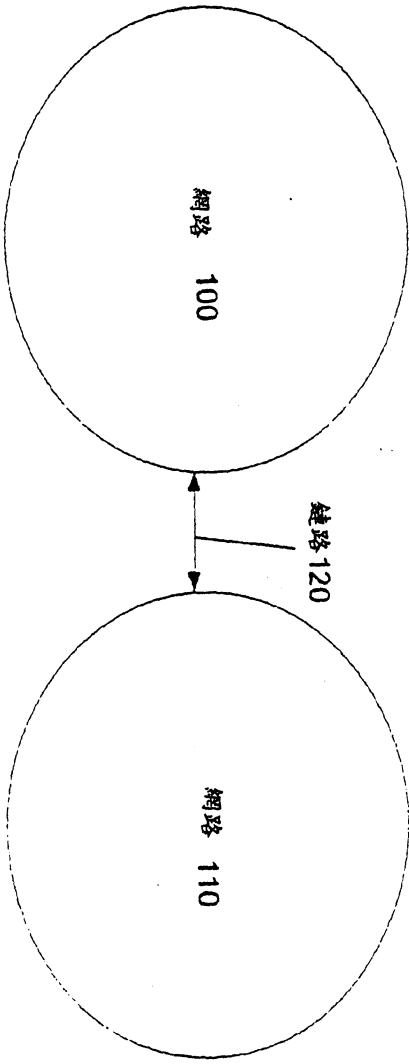


圖 2A

15	RES	118 x 16D	16FS	119 x 16D
16	RES	118 x 16D	16FS	119 x 16D
17	RES	118 x 16D	16FS	119 x 16D
.....				
1904				
1905				
.....				
1920				
1921				
.....				
3824				

T15-2780-00
(114129)

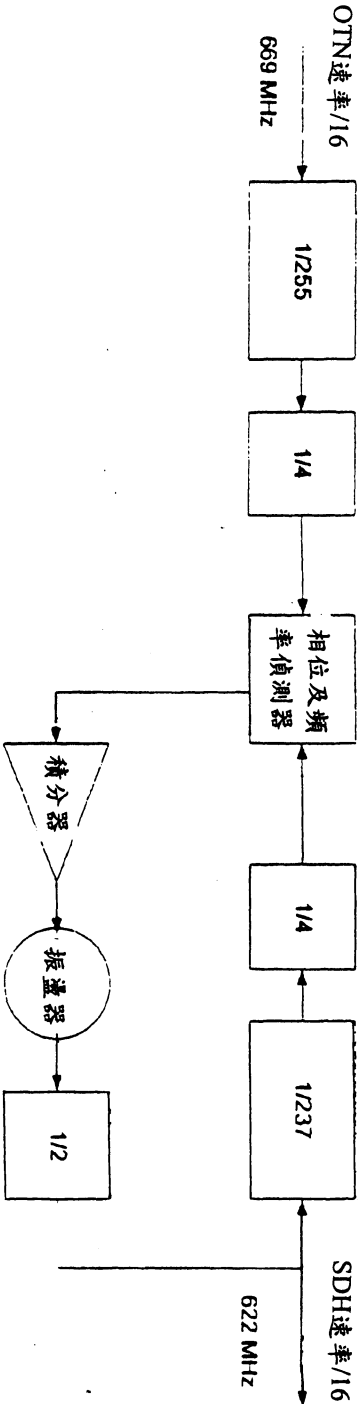
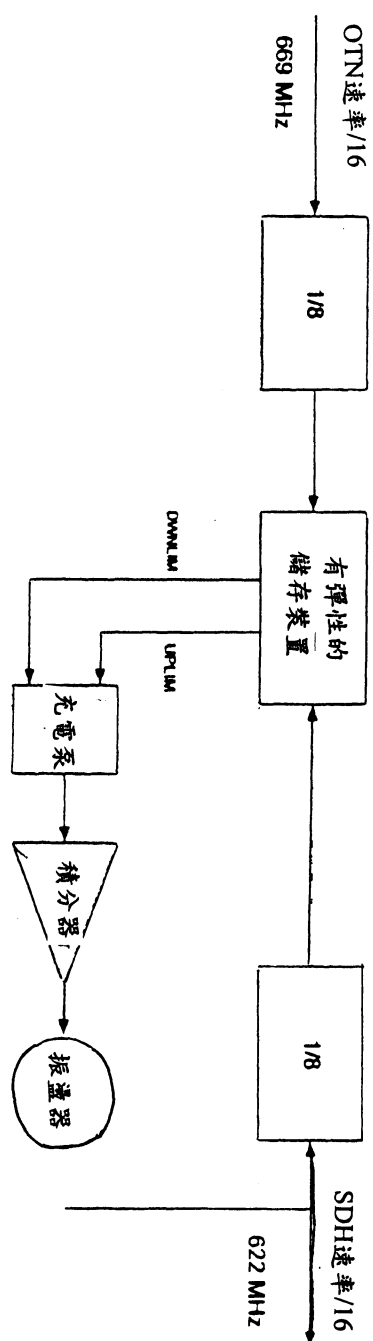


圖 2B



2C

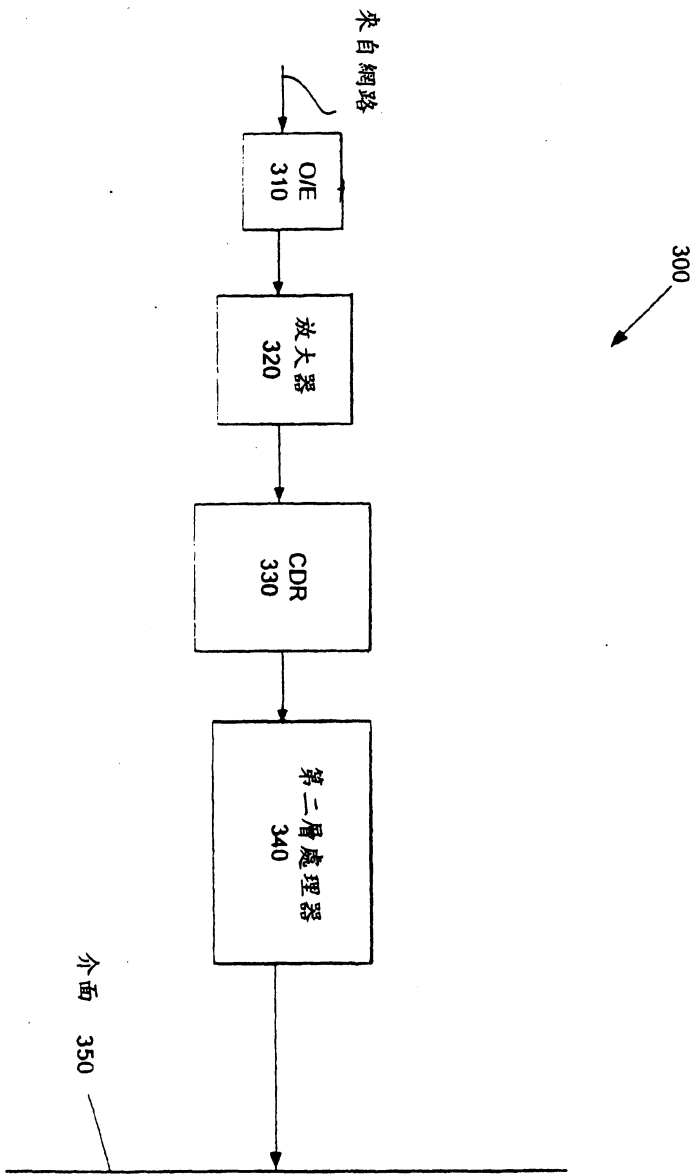


圖 3

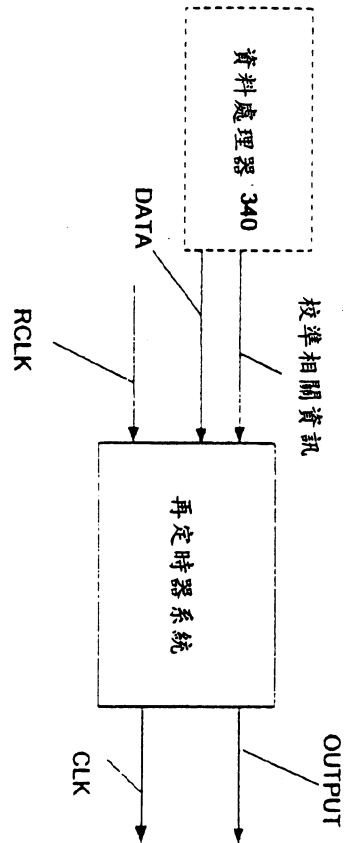


圖4

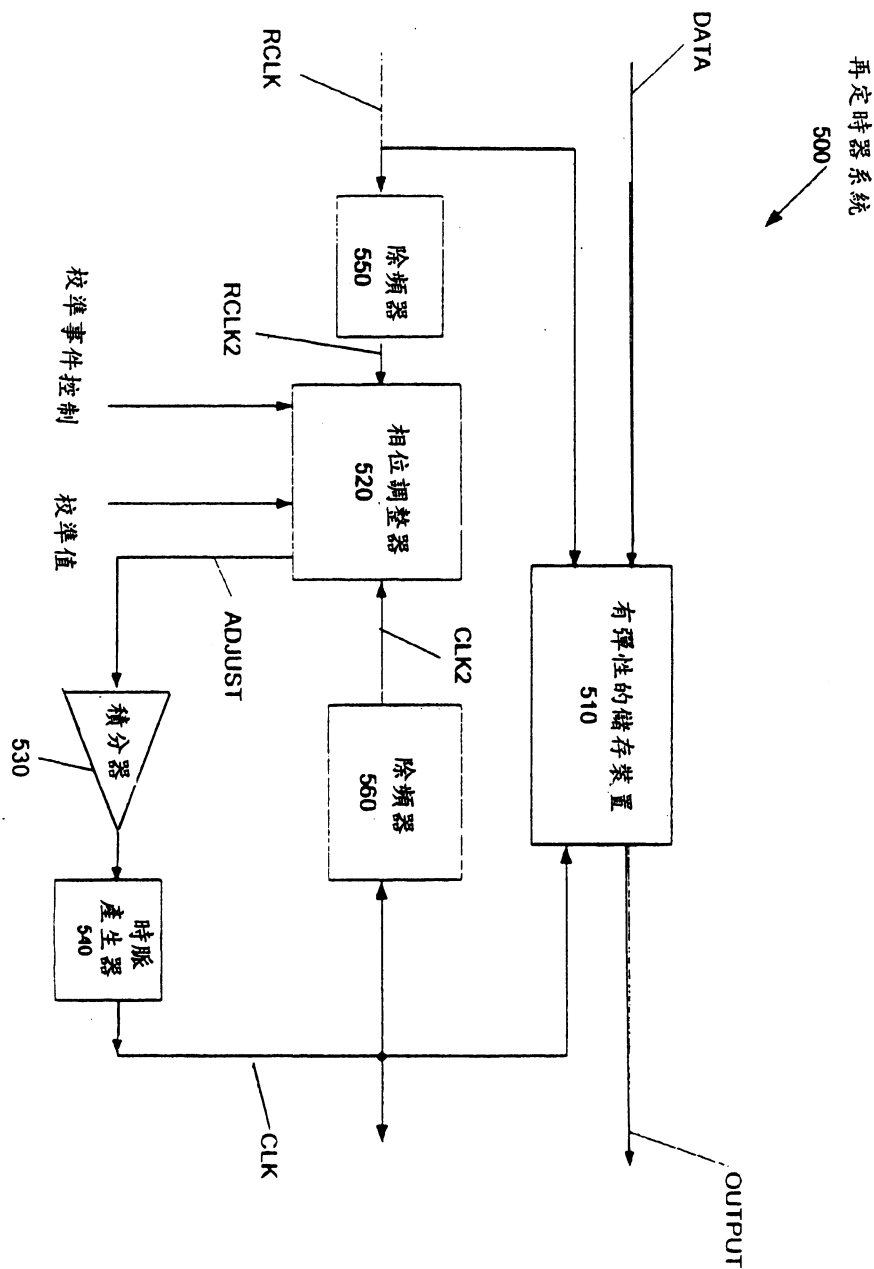


圖 5

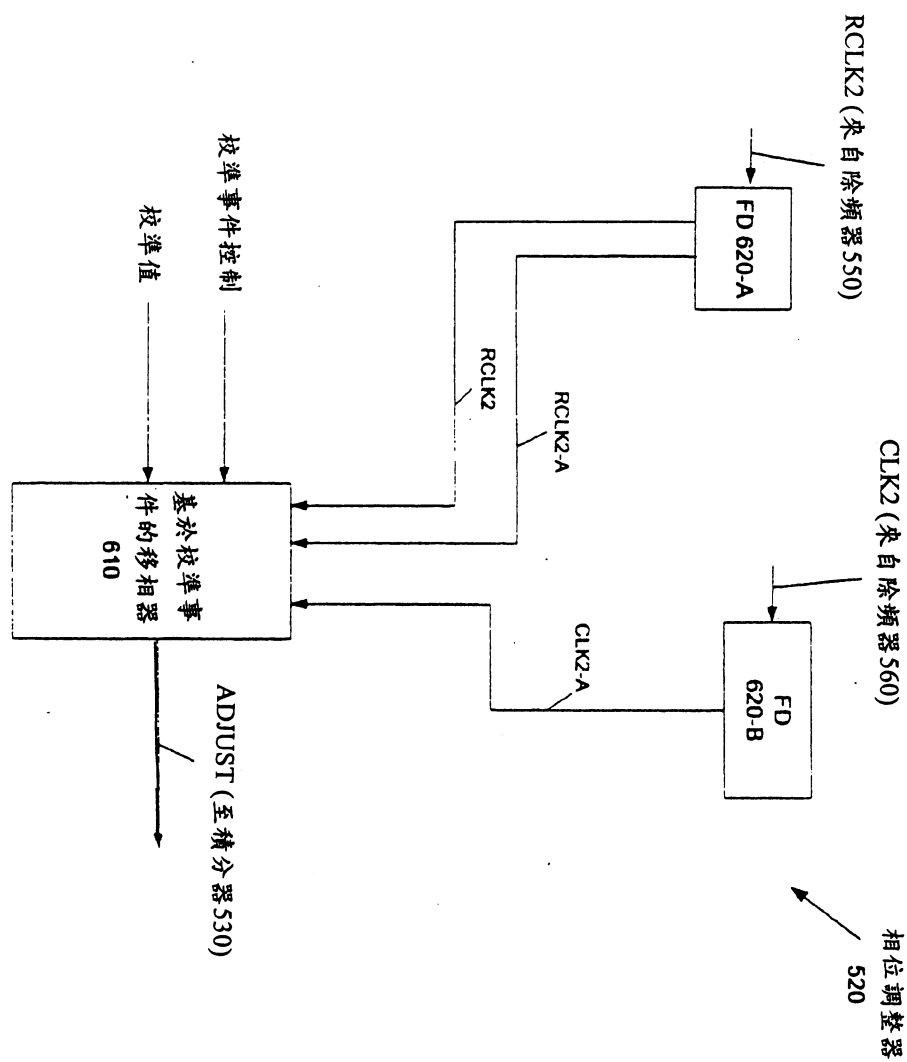


圖 6

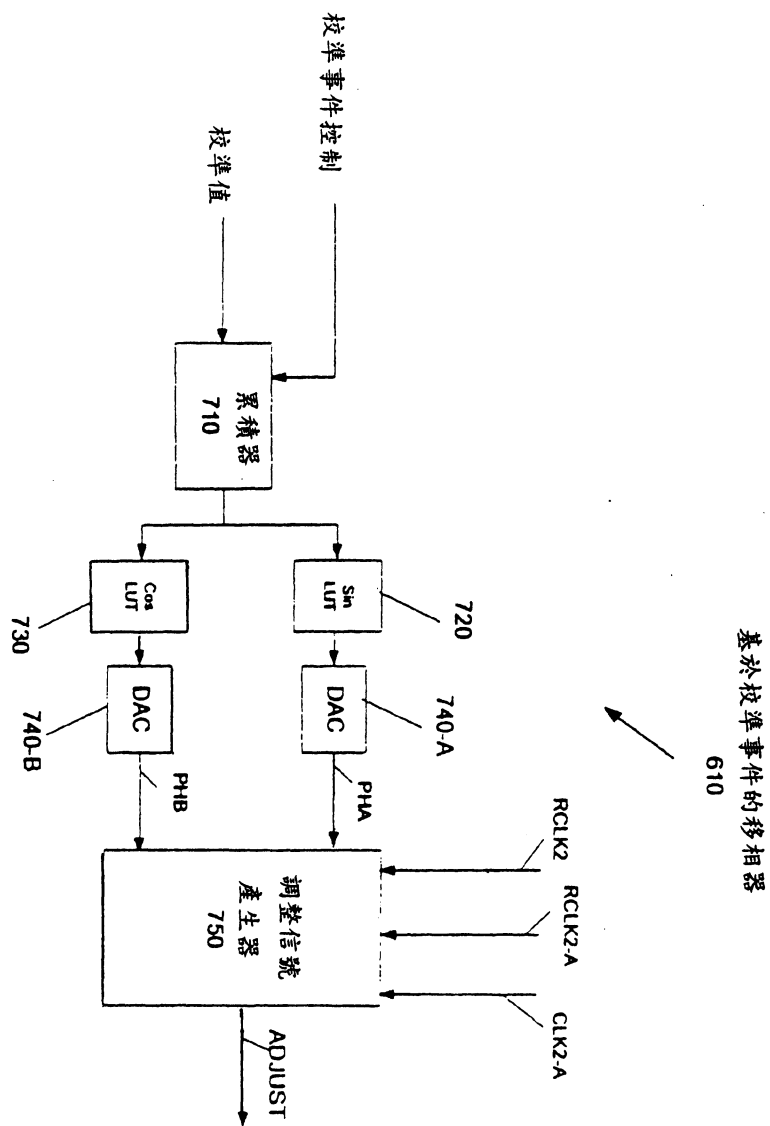


圖 7

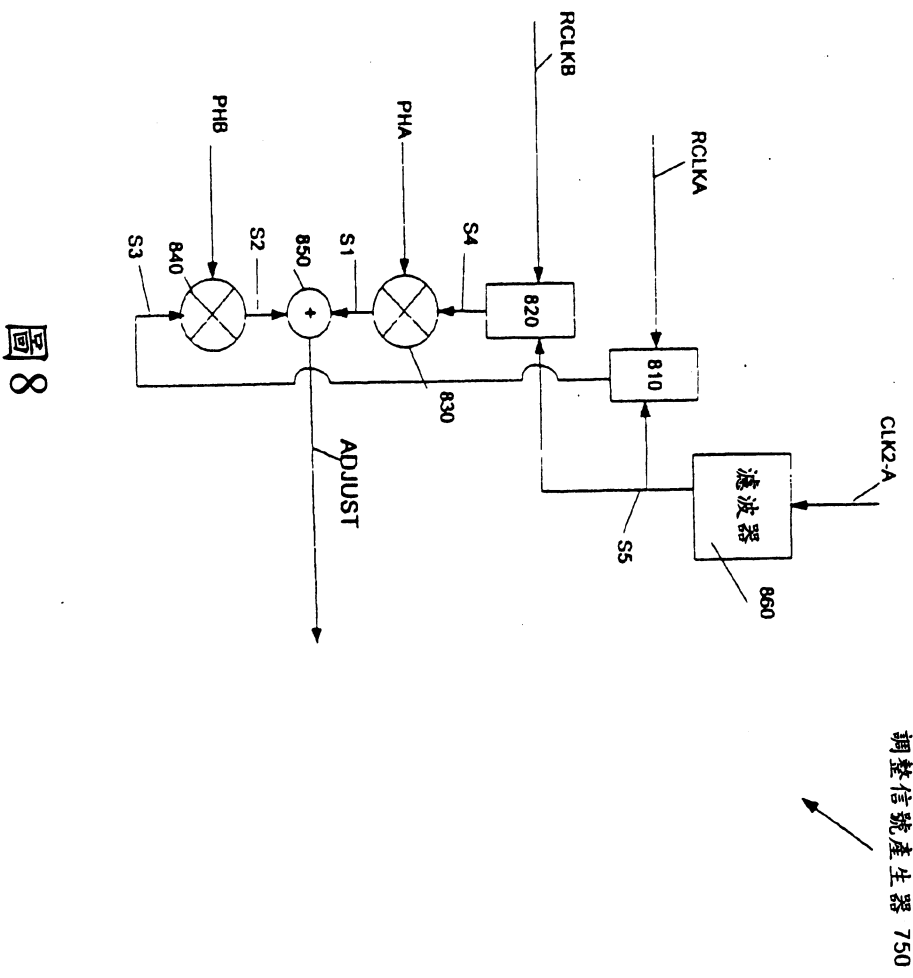


圖 8

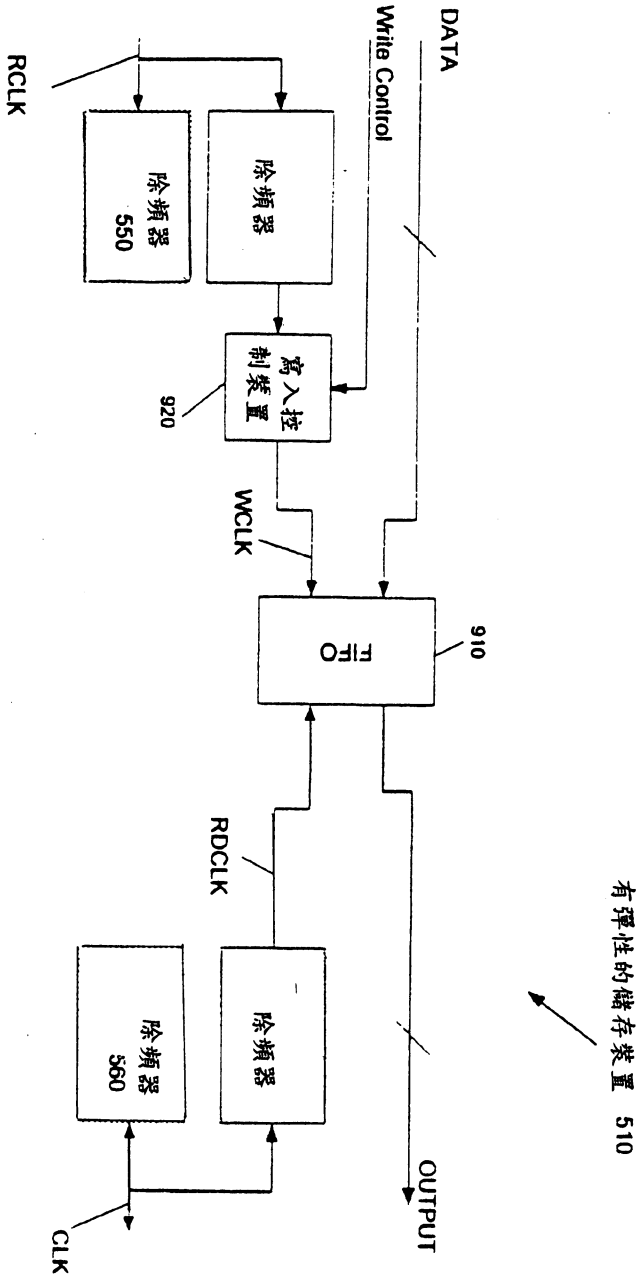


圖 9

柒、指定代表圖：

(一)本案指定代表圖為：第（ 3 ）圖。

(二)本代表圖之元件代表符號簡單說明：

300	接收機系統
310	光至電轉換器
320	放大器
330	時脈產生器及資料回復單元
340	第二層處理器
350	介面

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

公告本

94年8月29日(五)時替換頁

I248733

發明專利說明書

中文說明書替換頁(94年8月)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：092123455

※ 申請日期：92-8-26

※IPC 分類：H04J 3/06

壹、發明名稱：(中文/英文)

產生時脈信號之方法、裝置及系統

METHOD, APPARATUS, AND SYSTEM TO GENERATE A CLOCK SIGNAL

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商英特爾公司

INTEL CORPORATION

代表人：(中文/英文)

大衛 賽門

DAVID SIMON

住居所或營業所地址：(中文/英文)

美國加州聖塔卡拉瓦市米遜大學路 2200 號

2200 MISSION COLLEGE BOULEVARD, SANTA CLARA, CA

95052, U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

參、發明人：(共 1 人)

姓 名：(中文/英文)

歐立 克里斯譚森

OLE CHRISTIANSEN

住居所地址：(中文/英文)

丹麥阿利洛依德市雷肯博格巷 24 號

LAERKEBORG ALLE 24, ALLEROED, DENMARK 3450

國 籍：(中文/英文)

丹麥 DENMARK

拾、申請專利範圍：

1. 一種產生時脈信號之方法，包含下列步驟：

根據校準事件資訊而提供一時脈信號；以及

根據該時脈信號而提供一第二信號，其中該第二信號包含由一第一信號所提供的資訊，且其中該時脈信號可用於提供該第二信號，其不相依於是否該第一信號係以同步或非同步模式提供。

2. 如申請專利範圍第1項之方法，其中該校準事件資訊包含校準事件及校準值，且其中提供該時脈信號的該步驟包含下列步驟：

選擇性地將校準反應值加總以響應一有效狀態中之校準事件；以及

根據該總和而調整該時脈信號的頻率。

3. 如申請專利範圍第2項之方法，其中調整頻率之該步驟包含下列步驟：

根據該總和而提供正弦及餘弦信號；

將該正弦及餘弦信號加總；以及

根據正弦及餘弦信號的該總和而調整該時脈信號的頻率。

4. 如申請專利範圍第3項之方法，其中提供該正弦及餘弦信號之該步驟包含下列步驟：

針對校準值總和的一增加，而選擇性地將正弦及餘弦信號的相位減少 $2\pi/(8*N)$ 徑，其中N是一整數。

5. 如申請專利範圍第3項之方法，其中提供該正弦及餘弦信號之該步驟包含下列步驟：

針對校準值總和的一減少，而選擇性地將正弦及餘弦信號的相位增加 $2\pi/(8*N)$ 徑，其中 N 是一整數。

6. 如申請專利範圍第3項之方法，其中係在 X 的計數之後重定校準值總和，其中 X 是一整數。

7. 如申請專利範圍第3項之方法，其中調整頻率之該步驟進一步包含下列步驟：

根據正弦及餘弦信號的總和以及一基準時脈信號而調整該時脈信號的頻率。

8. 如申請專利範圍第2項之方法，進一步包括選擇性地不調整該時脈信號的頻率以響應該校準事件資訊指示並未存在任何校準。

9. 一種產生時脈信號之裝置，包含：

一時脈產生器，用以產生一時脈信號；

一相位調整器，用以根據校準事件資訊而提供一相位調整信號，以調整該時脈信號；

一儲存裝置，用以根據該時脈信號而提供來自一第一信號的資訊，且其中該時脈信號可用於提供該資訊，其不相依於是否該第一信號係以同步或非同步模式提供；以及

一積分器，用以根據該相位調整信號而指示該時脈產生器調整該時脈信號。

10. 如申請專利範圍第9項之裝置，其中該校準事件資訊包含校準事件及校準值，且其中該相位調整器包含：

一累積器，用以在校準事件處於一有效狀態時選擇性

地將若干校準值加總；

一正弦查詢表，用以根據該總和而提供一正弦信號；

一餘弦查詢表，用以根據該總和而提供一餘弦信號；

以及

一調整信號產生器，用以根據該正弦及餘弦信號而提供該相位調整信號。

11.如申請專利範圍第10項之裝置，其中該調整信號產生器包含邏輯電路，用以根據該正弦及餘弦信號、一基準時脈信號及該時脈信號而提供該相位調整信號。

12.如申請專利範圍第9項之裝置，其中該有彈性的儲存裝置包含：

一儲存裝置，用以根據一基準時脈信號而儲存該第一信號中之資訊，並根據該時脈信號而提供所儲存的資訊。

13.一種產生時脈信號之系統，包含：

一放大器，用以接收一第一信號，並放大該第一信號；

一第二層處理器，用以接收該第一信號，並提取校準相關資訊；以及

一再定時器系統，其中該再定時器系統包括：

用以根據該校準相關資訊而提供一時脈信號之邏輯；

用以根據該時脈信號而提供一第二信號之邏輯，其中該第二信號包括由該第一信號提供之資訊，且其中該時脈信號可用於提供該第二信號，其不相依於是否該第一信號係以同步或非同步模式提供。

14.如申請專利範圍第13項之系統，進一步包含：

一光至電轉換器，用以將一光信號轉換為一電信號，並將該電信號提供給該放大器作為該第一信號。

- 15.如申請專利範圍第13項之系統，其中該第二層處理器包含用來執行符合IEEE 802.3的媒體存取控制之邏輯。
- 16.如申請專利範圍第13項之系統，其中該第二層處理器包含用來執行符合ITU-T G.709的光纖傳輸網路拆解訊框之邏輯。
- 17.如申請專利範圍第13項之系統，其中該第二層處理器包含用來執行符合ITU-T G.709的光纖傳輸網路移除內務操作位元組之邏輯。
- 18.如申請專利範圍第13項之系統，其中該第二層處理器包含用來執行符合ITU-T G.975的前向錯誤更正處理之邏輯。
- 19.如申請專利範圍第13項之系統，進一步包含一資料匯流排，用以自該第二層處理器接收信號，並將信號提供給該第二層處理器。
- 20.如申請專利範圍第19項之系統，進一步包含一耦合到該資料匯流排之交換機結構。
- 21.如申請專利範圍第19項之系統，進一步包含一耦合到該資料匯流排之封包處理器。