



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I578299 B

(45)公告日：中華民國 106 (2017) 年 04 月 11 日

(21)申請案號：101140529

(22)申請日：中華民國 101 (2012) 年 11 月 01 日

(51)Int. Cl. : G09G3/36 (2006.01)

G09G3/20 (2006.01)

G02F1/133 (2006.01)

(30)優先權：2011/11/11 日本

2011-247262

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：三宅博之 MIYAKE, HIROYUKI (JP) ; 井上聖子 INOUE, SEIKO (JP)

(74)代理人：林志剛

(56)參考文獻：

US 7196699B1

US 2001/0052898A1

US 2008/0062113A1

US 2011/0096062A1

審查人員：陳恩笙

申請專利範圍項數：8 項 圖式數：20 共 99 頁

(54)名稱

信號線驅動器電路以及液晶顯示裝置

SIGNAL LINE DRIVER CIRCUIT AND LIQUID CRYSTAL DISPLAY DEVICE

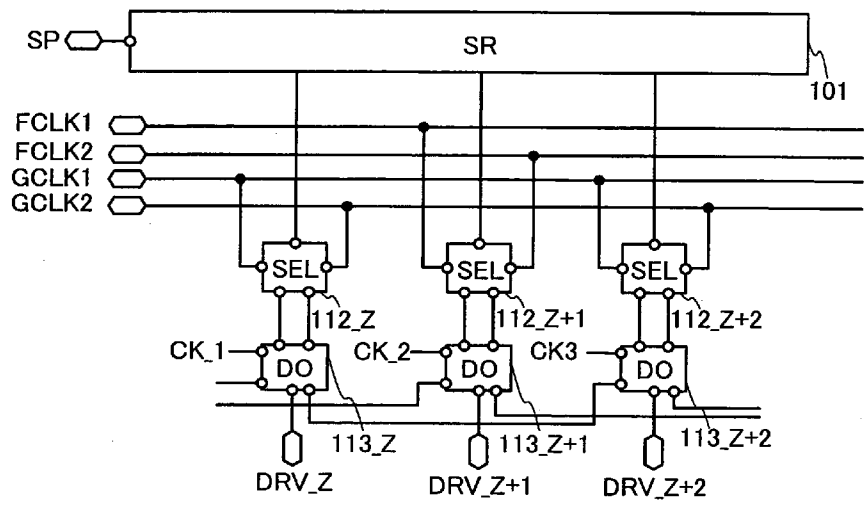
(57)摘要

本發明的一個方式抑制工作故障的產生。本發明的一個方式包括移位暫存器、具有決定以從移位暫存器輸入的脈衝信號相同的電位位準輸出第一脈衝信號還是第二脈衝信號的功能的選擇電路以及具有生成驅動信號輸出的多個驅動信號輸出電路。再者，多個驅動信號輸出電路分別包括鎖存單元、緩衝單元以及控制儲存在鎖存單元中的資料的改寫的開關單元。

To prevent malfunctions from occurring. A shift register, a selection circuit having a function of determining which a first pulse signal or a second pulse signal is output at the same potential level as a pulse signal input from the shift register, and a plurality of driving signal output circuits each having functions of generating and outputting a driving signal are provided. Each of the plurality of driving signal output circuits includes a latch unit, a buffer unit, and a switch unit for controlling rewriting of data stored in the latch unit.

指定代表圖：

圖 1



- 符號簡單說明：
- 101 . . . 移位暫存器
 - SP . . . 起始脈衝信號
 - FCLK1 . . . 輸入時脈信號
 - FCLK2 . . . 輸入時脈信號
 - GCLK1 . . . 輸入時脈信號
 - GCLK2 . . . 輸入時脈信號
 - 112_Z . . . 選擇電路
 - 112_Z+1 . . . 選擇電路
 - 112_Z+2 . . . 選擇電路
 - CK_1 . . . 輸入時脈信號
 - CK_2 . . . 輸入時脈信號
 - CK_3 . . . 輸入時脈信號
 - 113_Z . . . 驅動信號輸出電路
 - 113_Z+1 . . . 驅動信號輸出電路
 - 113_Z+2 . . . 驅動信號輸出電路
 - DRV_Z . . . 驅動信號
 - DRV_Z+1 . . . 驅動信號
 - DRV_Z+2 . . . 驅動信號

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101140529

※申請日：101 年 11 月 01 日

※IPC 分類： G09G 3/36 (2006.1)
G09G 3/20 (2006.1)
G02F 1/133 (2006.1)

一、發明名稱：(中文／英文)

信號線驅動器電路以及液晶顯示裝置

Signal line driver circuit and liquid crystal display device

二、中文發明摘要：

本發明的一個方式抑制工作故障的產生。本發明的一個方式包括移位暫存器、具有決定以從移位暫存器輸入的脈衝信號相同的電位位準輸出第一脈衝信號還是第二脈衝信號的功能的選擇電路以及具有生成驅動信號輸出的多個驅動信號輸出電路。再者，多個驅動信號輸出電路分別包括鎖存單元、緩衝單元以及控制儲存在鎖存單元中的資料的改寫的開關單元。

三、英文發明摘要：

To prevent malfunctions from occurring. A shift register, a selection circuit having a function of determining which a first pulse signal or a second pulse signal is output at the same potential level as a pulse signal input from the shift register, and a plurality of driving signal output circuits each having functions of generating and outputting a driving signal are provided. Each of the plurality of driving signal output circuits includes a latch unit, a buffer unit, and a switch unit for controlling rewriting of data stored in the latch unit.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

101：移位暫存器

SP：起始脈衝信號

FCLK1：輸入時脈信號

FCLK2：輸入時脈信號

GCLK1：輸入時脈信號

GCLK2：輸入時脈信號

112_Z：選擇電路

112_Z+1：選擇電路

112_Z+2：選擇電路

CK_1：輸入時脈信號

CK_2：輸入時脈信號

CK_3：輸入時脈信號

113_Z：驅動信號輸出電路

113_Z+1：驅動信號輸出電路

113_Z+2：驅動信號輸出電路

DRV_Z：驅動信號

DRV_Z+1：驅動信號

DRV_Z+2：驅動信號

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明的一個實施例係關於一種信號線驅動電路。此外，本發明的一個實施例關於一種液晶顯示裝置。

【先前技術】

近年來，已對液晶顯示裝置等的半導體裝置進行了研究開發。

作為上述液晶顯示裝置的一種，已知使用如下驅動方法的液晶顯示裝置：在按行列方向排列的多個像素電路的各行像素電路中，在每個圖框期間分別使液晶元件所具有的一對電極中的一方的電位的極性和另一方的電位的極性反轉（例如，專利文獻 1）。

藉由採用上述驅動方法，可以抑制液晶元件所引起的顯示影像的烙印且減少液晶顯示裝置所具備的信號線驅動電路的驅動電壓。

例如，在專利文獻 1 中公開了如下技術：藉由使用共同信號線驅動電路等的信號線驅動電路控制多個共同信號線的電位，在每個圖框期間使液晶元件所具有的上述一對電極中的另一方的電位反轉。

專利文獻 1 所示的信號線驅動電路具備移位暫存器以及包括鎖存單元及緩衝單元的多個電路。在專利文獻 1 所示的信號線驅動電路中，緩衝單元根據儲存在鎖存單元中的資料輸出電位被控制的信號作為共同信號。

[專利文獻 1]日本專利申請公開第 2006-276541 號公報

然而，習知的信號線驅動電路有容易產生工作故障的問題。

例如，在專利文獻 1 所示的信號線驅動電路中有如下問題：因構成信號線驅動電路的場效應電晶體的漏電流等而儲存在鎖存單元中的資料的電位變動，且被輸出的信號的電位不成爲所希望的值，因此不能進行所希望的工作。

【發明內容】

鑒於上述問題，本發明的一個實施例的課題之一是抑制工作故障的產生。

在本發明的一個實施例中，藉由使用包括鎖存單元、緩衝單元以及用來控制儲存在該鎖存單元中的資料的改寫的開關單元的電路生成用作驅動信號的信號，謀求儲存在鎖存單元中的資料的變動。

上述開關單元具有根據第一控制信號及第二控制信號控制儲存在鎖存單元中的資料的改寫的功能。由此，不輸入設置信號及重設信號的脈衝的期間進行資料的改寫來抑制儲存在鎖存單元中的成爲資料的電位的變動。

本發明的一個實施例是一種信號線驅動電路，包括：移位暫存器；選擇電路，該選擇電路具有根據第一時脈信號及第二時脈信號決定以與從移位暫存器輸入的脈衝信號相同的電位位準輸出第一脈衝信號還是第二脈衝信號的功

能；以及具有根據從選擇電路輸入的第一脈衝信號和第二脈衝信號以及第一控制信號和第二控制信號生成用來控制信號線的電位的驅動信號而輸出的功能的驅動信號輸出電路，其中，驅動信號輸出電路包括：根據第一脈衝信號及第二脈衝信號改寫第一資料及第二資料並儲存的鎖存單元；根據第一資料及第二資料設定驅動信號的電位並輸出該驅動信號的緩衝單元；以及藉由根據第一控制信號及第二控制信號成為導通狀態或截止狀態控制第一資料的改寫的開關單元。

此外，本發明的一個實施例是一種信號線驅動電路，包括：移位暫存器；選擇電路，該選擇電路具有根據第一時脈信號及第二時脈信號決定以與從移位暫存器輸入的脈衝信號相同的電位位準輸出第一脈衝信號還是第二脈衝信號的功能；以及具有根據從選擇電路輸入的第一脈衝信號和第二脈衝信號以及第一控制信號至第五控制信號生成用來控制信號線的電位的驅動信號而輸出的功能的驅動信號輸出電路，其中，驅動信號輸出電路包括：根據第一脈衝信號及第二脈衝信號改寫第一資料及第二資料並儲存的第一鎖存單元；根據第一脈衝信號及第二脈衝信號改寫第三資料及第四資料並儲存的第二鎖存單元；具有根據第一資料及第二資料設定第一信號的電位並輸出該第一信號的功能的第一緩衝單元；具有根據第三資料及第四資料設定第二信號的電位並輸出該第二信號的功能的第二緩衝單元；藉由根據第一控制信號及第二控制信號成為導通狀態或截

止狀態控制第一資料的改寫的第一開關單元；藉由根據第一控制信號及第三控制信號成為導通狀態或截止狀態控制第三資料的改寫的第二開關單元；被輸入第二信號作為第四控制信號且藉由根據第四控制信號成為導通狀態或截止狀態控制儲存在第一鎖存單元中的第二資料的改寫的第三開關單元；被輸入第一信號作為第五控制信號且藉由根據第五控制信號成為導通狀態或截止狀態控制儲存在第二鎖存單元中的第四資料的改寫的第四開關單元；以及根據第一信號及第二信號設定驅動信號的電位並輸出該驅動信號的第三緩衝單元。

再者，在本發明的一個實施例中，使用上述信號線驅動電路控制像素電路的液晶元件所具有的一對電極中的另一方的電位。由此，在按行列方向排列的多個像素電路的各行像素電路中進行在每個圖框期間分別使液晶元件所具有的一對電極中的一方的電位的極性和另一方的電位的極性反轉的驅動方法來謀求閘極信號的電壓的降低。

再者，在本發明的一個實施例中，使用呈現藍相的液晶構成上述液晶元件。由此，提高液晶顯示裝置的工作速度。

因為根據本發明的一個實施例可以抑制儲存在鎖存單元中的成為資料的電位的變動以及從信號線驅動電路輸出的信號的電位的變動，所以可以抑制工作故障的產生。

【實施方式】

說明本發明的實施方式的例子。注意，所屬技術領域的通常技術人員可以很容易地理解一個事實就是在不脫離本發明的宗旨及其範圍的情況下可以改變實施例的內容。因此，例如本發明不侷限於下述實施例的記載內容。

此外，各實施例的內容可以適當地組合。另外，各實施例的內容可以適當地互相置換。

另外，“第一”、“第二”等序數詞爲了避免構成要素的混淆而附加，各構成要素的個數不侷限於序數詞的數目。

[實施例 1]

在本實施例中參照圖 1 至圖 6 說明具有輸出多個驅動信號的功能的信號線驅動電路的例子。

如圖 1 所示，本實施例的信號線驅動電路包括移位暫存器（也稱爲 SR）101、多個選擇電路（也稱爲 SEL）112（在圖 1 中，選擇電路 112_Z（Z 是自然數）、選擇電路 112_Z+1 及選擇電路 112_Z+2）以及多個驅動信號輸出電路（也稱爲 DO）113（在圖 1 中，驅動信號輸出電路 113_Z、驅動信號輸出電路 113_Z+1 以及驅動信號輸出電路 113_Z+2）。例如每個信號線設置有選擇電路 112 及驅動信號輸出電路 113。由驅動信號輸出電路 113 生成的脈衝信號藉由對應的信號線被輸出。

對移位暫存器 101 輸入起始脈衝信號 SP。

移位暫存器 101 具有根據起始脈衝信號 SP 輸出電位

被控制的多個脈衝信號 (SROUT) 的功能。

如圖 2 所示，對選擇電路 112 從移位暫存器 101 輸入脈衝信號作為脈衝信號 SELIN，且輸入時脈信號 SECL 及時脈信號 RECL。例如，對多個選擇電路 112 的各個分別輸入互不相同的脈衝信號。此外，如圖 2 所示，選擇電路 112 輸出脈衝信號 SELOUT1 及脈衝信號 SELOUT2。

選擇電路 112 具有根據脈衝信號 SELIN、時脈信號 SECL 及時脈信號 RECL 決定以與脈衝信號 SELIN 相同的電位位準輸出脈衝信號 SELOUT1 還是脈衝信號 SELOUT2 的功能。

選擇電路 112 例如使用多個場效應電晶體構成。此時，藉由切換多個場效應電晶體的導通狀態和截止狀態，可以決定以與脈衝信號 SELIN 相同的電位位準輸出脈衝信號 SELOUT1 還是脈衝信號 SELOUT2。

再者，對圖 1 所示的選擇電路 112_Z 及選擇電路 112_Z+2 輸入時脈信號 GCLK1 作為時脈信號 SECL 並輸入時脈信號 GCLK2 作為時脈信號 RECL。此外，對選擇電路 112_Z+1 輸入時脈信號 FCLK1 作為時脈信號 SECL 並輸入時脈信號 FCLK2 作為時脈信號 RECL。

如圖 3A 所示，對驅動信號輸出電路 113 輸入設置信號 SIN、重設信號 RIN、控制信號 CTL1 及控制信號 CTL2。此外，如圖 3A 所示，驅動信號輸出電路 113 輸出信號 DOUT1 及信號 DOUT2。信號 DOUT1 成為驅動信號。驅動信號輸出電路 113 具有根據設置信號 SIN、重設

信號 RIN、控制信號 CTL1 及控制信號 CTL2 生成驅動信號而輸出的功能。此時，例如驅動信號被輸出到用來控制信號線的電位的佈線。

例如，驅動信號輸出電路 113 例如使用多個場效應電晶體構成。

再者，如圖 3B 所示，驅動信號輸出電路 113 包括鎖存單元（也稱為 LAT）121、第一緩衝單元（也稱為 BUF1）122、第二緩衝單元（也稱為 BUF2）123 以及開關單元（也稱為 SW）124。

對鎖存單元 121 輸入設置信號 SIN 及重設信號 RIN。

鎖存單元 121 具有根據設置信號 SIN 及重設信號 RIN 改寫資料 D1 及資料 D2 並儲存的功能。

第一緩衝單元 122 具有根據儲存在鎖存單元 121 中的資料 D1 及資料 D2 設定信號 DOUT1 的電位，並輸出信號 DOUT1 的功能。信號 DOUT1 的電位從電位 VCH 到電位 VCL（低於電位 VCH 的電位）之間發生變化。

第二緩衝單元 123 具有根據儲存在鎖存單元 121 中的資料 D1 及資料 D2 設定信號 DOUT2 的電位並輸出信號 DOUT2 的功能。信號 DOUT2 的電位從電位 VDD 到電位 VSS 之間發生變化。電位 VDD 是高於電位 VSS 的電位，並是高位準的信號的電位（也稱為電位 VH）。此外，電位 VSS 是接地電位以下的電位，並是低位準的信號的電位（也稱為電位 VL）。

對開關單元 124 輸入控制信號 CTL1 及控制信號 CTL2。

開關單元 124 具有藉由根據控制信號 CTL1 及控制信號 CTL2 成為導通狀態或截止狀態控制儲存在鎖存單元 121 中的資料 D1 的改寫的功能。

另外，作為控制信號 CTL1，例如可以使用具有連續的多個脈衝之間的間隔比起始脈衝信號短的期間的信號。

此外，對驅動信號輸出電路 113 從選擇電路 112 輸入脈衝信號 SELOUT1 作為設置信號 SIN 並從選擇電路 112 輸入脈衝信號 SELOUT2 作為重設信號 RIN。此時，鎖存單元 121 具有根據脈衝信號 SELOUT1 及脈衝信號 SELOUT2 改寫資料 D1 及資料 D2 並儲存的功能。

此外，作為圖 1 所示的驅動信號輸出電路 113_Z 的控制信號 CTL1 輸入時脈信號 CK_1。此外，作為驅動信號輸出電路 113_Z+1 的控制信號 CTL1 輸入時脈信號 CK_2。此外，作為驅動信號輸出電路 113_Z+2 的控制信號 CTL1 輸入時脈信號 CK_3。

此外，圖 1 所示的驅動信號輸出電路 113_Z 的信號 DOUT1 成為驅動信號 DRV_Z。此外，驅動信號輸出電路 113_Z+1 的信號 DOUT1 成為驅動信號 DRV_Z+1。此外，驅動信號輸出電路 113_Z+2 的信號 DOUT1 成為驅動信號 DRV_Z+2。

此外，作為圖 1 所示的驅動信號輸出電路 113_Z+2 的控制信號 CTL2 輸入驅動信號輸出電路 113_Z 的信號

DOUT2。由此，與輸入時脈信號 GCLK1 的情況相比可以使能夠改寫資料 D1 的期間為長，所以更有效地抑制信號線驅動電路的工作故障。

另外，圖 4 也可以示出圖 1 所示的信號線驅動電路所具備的多個驅動信號輸出電路 113 的連接關係。

此外，在圖 4 所示的結構中，如圖 5A 所示，對驅動信號輸出電路 113 輸入設置信號 SIN、重設信號 RIN、控制信號 CTL1、控制信號 CTL2 及控制信號 CTL3。此外，如圖 5A 所示，驅動信號輸出電路 113 輸出信號 DOUT1、信號 DOUT2 及信號 DOUT3。驅動信號輸出電路 113 具有根據設置信號 SIN、重設信號 RIN、控制信號 CTL1 至控制信號 CTL3 生成驅動信號而輸出的功能。

再者，如圖 5B 所示，驅動信號輸出電路 113 包括第一鎖存單元（也稱為 LAT1）131a、第二鎖存單元 131b（也稱為 LAT2）、第一緩衝單元（也稱為 BUF11）132a、第二緩衝單元（也稱為 BUF12）132b、第一開關單元（也稱為 SW1）133a、第二開關單元（也稱為 SW2）133b、第三開關單元（也稱為 SW3）133c、第四開關單元（也稱為 SW4）133d 以及第三緩衝單元（也稱為 BUF13）134。

對第一鎖存單元 131a 輸入設置信號 SIN 及重設信號 RIN。

第一鎖存單元 131a 具有根據設置信號 SIN 及重設信號 RIN 改寫資料 D11 及資料 D22 並儲存的功能。

對第二鎖存單元 131b 輸入設置信號 SIN 及重設信號 RIN。

第二鎖存單元 131b 具有根據設置信號 SIN 及重設信號 RIN 改寫資料 D13 及資料 D24 並儲存的功能。

第一緩衝單元 132a 具有根據儲存在第一鎖存單元 131a 中的資料 D11 及資料 D22 設定信號 DOUT1 的電位並輸出信號 DOUT1 的功能。信號 DOUT1 的電位從電位 VDD (VH) 到電位 VSS (VL) 之間發生變化。

第二緩衝單元 132b 具有根據儲存在第二鎖存單元 131b 中的資料 D13 及資料 D24 設定信號 DOUT2 的電位並輸出信號 DOUT2 的功能。信號 DOUT2 的電位從電位 VDD (VH) 到電位 VSS (VL) 之間發生變化。

對第一開關單元 133a 輸入控制信號 CTL1 及控制信號 CTL2。第一開關單元 133a 具有藉由根據控制信號 CTL1 及控制信號 CTL2 成為導通狀態或截止狀態控制儲存在第一鎖存單元 131a 中的資料 D11 的改寫的功能。

對第二開關單元 133b 輸入控制信號 CTL1 及控制信號 CTL3。第二開關單元 133b 具有藉由根據控制信號 CTL1 及控制信號 CTL3 成為導通狀態或截止狀態控制儲存在第二鎖存單元 131b 中的資料 D13 的改寫的功能。

對第三開關單元 133c 輸入信號 DOUT2 作為控制信號 CTL4。第三開關單元 133c 具有藉由根據控制信號 CTL4 成為導通狀態或截止狀態控制儲存在第一鎖存單元 131a 中的資料 D22 的改寫的功能。

對第四開關單元 133d 輸入信號 DOUT1 作為控制信號 CTL5。第四開關單元 133d 具有藉由根據控制信號 CTL5 成為導通狀態或截止狀態控制儲存在第二鎖存單元 131b 中的資料 D24 的改寫的功能。

因為藉由輸入信號 DOUT2 作為第三開關單元 133c 的控制信號 CTL4 並輸入信號 DOUT1 作為第四開關單元 133d 的控制信號 CTL5，可以繼續供應電位 VDD 或電位 VSS 作為成為第一鎖存單元的資料 D22 的電位及成為第二鎖存單元的資料 D24 的電位，所以可以保持成為第一鎖存單元的資料 D22 的電位及成為第二鎖存單元的資料 D24 的電位。

第三緩衝單元 134 具有根據信號 DOUT1 及信號 DOUT2 設定信號 DOUT3 的電位並輸出信號 DOUT3 的功能。信號 DOUT3 的電位從電位 VCH 到電位 VCL 之間發生變化。

此外，對圖 4 所示的多個驅動信號輸出電路 113 分別輸入多個選擇電路 112 的脈衝信號 SELOUT1 中的一個作為設置信號 SIN 以及多個選擇電路 112 的脈衝信號 SELOUT2 中的一個作為重設信號 RIN。例如，對驅動信號輸出電路 113_{Z+1} 輸入選擇電路 112_{Z+1} 的脈衝信號 SELOUT1 作為設置信號 SIN 以及選擇電路 112_{Z+1} 的脈衝信號 SELOUT2 作為重設信號 RIN。

此外，作為圖 4 所示的驅動信號輸出電路 113_Z 的控制信號 CTL1 輸入時脈信號 CK₁。另外，作為驅動信號輸

出電路 113_Z+1 的控制信號 CTL1 輸入時脈信號 CK_2。

此外，作為驅動信號輸出電路 113_Z+2 的控制信號 CTL1 輸入時脈信號 CK_3。

此外，作為圖 4 所示的驅動信號輸出電路 113_Z+2 的控制信號 CTL2 輸入驅動信號輸出電路 113_Z 的信號 DOUT1。另外，作為驅動信號輸出電路 113_Z+2 的控制信號 CTL3 輸入驅動信號輸出電路 113_Z 的信號 DOUT2。由此，與作為驅動信號輸出電路 113_Z+2 的控制信號 CTL2 輸入時脈信號 GCLK1 且作為驅動信號輸出電路 113_Z+2 的控制信號 CTL3 輸入時脈信號 GCLK2 的情況相比，可以使能夠改寫圖 5B 所示的資料 D11 及資料 D13 的期間為長，所以更有效地抑制信號線驅動電路的工作故障。

此外，圖 4 所示的驅動信號輸出電路 113_Z 的信號 DOUT3 成為驅動信號 DRV_Z。另外，驅動信號輸出電路 113_Z+1 的信號 DOUT3 成為驅動信號 DRV_Z+1。此外，驅動信號輸出電路 113_Z+2 的信號 DOUT3 成為驅動信號 DRV_Z+2。

另外，移位暫存器 101、選擇電路 112 及驅動信號輸出電路 113 也可以分別由具有彼此同一的導電型的場效應電晶體構成。由此，與使用具有互不相同的導電型的場效應電晶體構成信號線驅動電路的情況相比可以簡化製程。

接著，作為本實施例的信號線驅動電路的驅動方法例子，參照圖 6 的時序圖說明圖 1 所示的信號線驅動電路的驅動方法例子。另外，作為一個例子，時脈信號 CK_1 至

時脈信號 CK_3 分別是工作比為 25% 且按順序錯開 1/4 週期的時脈信號。此外，時脈信號 FCLK1、時脈信號 FCLK2、時脈信號 GCLK1 及時脈信號 GCLK2 分別是工作比為 50% 的時脈信號，時脈信號 FCLK2 是時脈信號 FCLK1 的反轉信號，並且時脈信號 GCLK2 是時脈信號 GCLK1 的反轉信號。此外，時序圖中的雙重的波狀線表示省略符號。

如圖 6 所示，在圖 1 所示的信號線驅動電路的驅動方法例子中，在期間 T11 對移位暫存器 101 輸入起始脈衝信號 SP 的脈衝。

在此情況下，根據時脈信號 CK_1 至 CK_3，在期間 T12 對選擇電路 112_Z 輸入脈衝信號 SROUT_Z 的脈衝，在期間 T13 對選擇電路 112_Z+1 輸入脈衝信號 SROUT_Z+1 的脈衝，且在期間 T14 對選擇電路 112_Z+2 輸入脈衝信號 SROUT_Z+2 的脈衝。另外，在期間 T11 至期間 T17，時脈信號 FCLK1 處於低位準，時脈信號 FCLK2 處於高位準，時脈信號 GCLK1 處於高位準，且時脈信號 GCLK2 處於低位準。

此時，選擇電路 112_Z 及選擇電路 112_Z+2 分別將被輸入的脈衝信號 SROUT_Z 或脈衝信號 SROUT_Z+2 的脈衝看作脈衝信號 SELOUT1 的脈衝輸出。

此外，選擇電路 112_Z+1 將被輸入的脈衝信號 SROUT_Z+1 的脈衝看作脈衝信號 SELOUT2 的脈衝輸出。

上述脈衝信號 SELOUT1 的脈衝被輸入到驅動信號輸

出電路 113_Z 及驅動信號輸出電路 113_Z+2 中作為設置信號 SIN 的脈衝。對輸入有設置信號 SIN 的脈衝的驅動信號輸出電路 113 寫入電位 VDD 作為資料 D1 及電位 VSS 作為資料 D2。因此，信號 DOUT1 的電位成為電位 VCH，且信號 DOUT2 的電位成為電位 VH。例如，驅動信號輸出電路 113_Z 的信號 DOUT1（驅動信號 DRV_Z）在期間 T12 成為電位 VCH，並且驅動信號輸出電路 113_Z+2 的信號 DOUT1（驅動信號 DRV_Z+2）在期間 T14 成為電位 VCH。

此外，上述脈衝信號 SELOUT2 的脈衝被輸入到驅動信號輸出電路 113_Z+1 中作為重設信號 RIN 的脈衝。對輸入有重設信號 RIN 的脈衝的驅動信號輸出電路 113 寫入電位 VSS 作為資料 D1 以及電位 VDD 作為資料 D2。因此，信號 DOUT1 的電位成為電位 VCL，且信號 DOUT2 的電位成為電位 VL。例如，驅動信號輸出電路 113_Z+1 的信號 DOUT1（驅動信號 DRV_Z+1）在期間 T13 成為電位 VCL。

再者，在期間 T15 至期間 T17，根據時脈信號 CK_1 至時脈信號 CK_3、時脈信號 FCLK1 和時脈信號 FCLK2 以及時脈信號 GCLK1 和時脈信號 GCLK2，輸入到輸入有設置信號 SIN 的脈衝的驅動信號輸出電路 113 中的控制信號 CTL1 及控制信號 CTL2 成為高位準。由此，對輸入有電位 VDD 作為資料 D1 的驅動信號輸出電路 113 寫入電位 VDD 作為資料的改寫。因此，可以直到再次對移位暫存器 101

輸入起始脈衝信號 SP 的脈衝抑制資料 D1 的電位的變動。

再者，在期間 T18 再次對移位暫存器 101 輸入起始脈衝信號 SP 的脈衝。

此時，根據時脈信號 CK_1 至時脈信號 CK_3，在期間 T19 對選擇電路 112_Z 輸入脈衝信號 SROUT_Z 的脈衝，在期間 T20 對選擇電路 112_Z+1 輸入脈衝信號 SROUT_Z+1 的脈衝，在期間 T21 對選擇電路 112_Z+2 輸入脈衝信號 SROUT_Z+2 的脈衝。此外，在期間 T18 至期間 T21，時脈信號 FCLK1 成為高位準，時脈信號 FCLK2 成為低位準，時脈信號 GCLK1 成為低位準，且時脈信號 GCLK2 成為高位準。

此時，選擇電路 112_Z 及選擇電路 112_Z+2 分別將被輸入的脈衝信號 SROUT_Z 或脈衝信號 SROUT_Z+2 的脈衝看作脈衝信號 SELOUT2 的脈衝輸出。

此外，選擇電路 112_Z+1 將被輸入的脈衝信號 SROUT_Z+1 的脈衝看作脈衝信號 SELOUT1 的脈衝輸出。

對輸入有設置信號 SIN 的脈衝的驅動信號輸出電路 113 寫入電位 VDD 作為資料 D1 以及電位 VSS 作為資料 D2。因此，信號 DOUT1 的電位成為電位 VCH，並且信號 DOUT2 的電位成為電位 VH。

對輸入有置位元信號 RIN 的脈衝的驅動信號輸出電路 113 寫入電位 VSS 作為資料 D1 以及電位 VDD 作為資料 D2。因此，信號 DOUT1 的電位成為電位 VCL，並且信號

DOUT2 的電位成為電位 VL。

另外，時脈信號 FCLK1 和時脈信號 GCLK1 可以是相同的信號，且時脈信號 FCLK2 和時脈信號 GCLK2 可以是相同的信號。此時，信號 DRV_Z+1 是第 Z 信號 DRV_Z 轉移的信號。

以上是圖 1 所示的信號線驅動電路的驅動方法例子的說明。

如參照圖 1 至圖 6 所說明那樣，在本實施例的信號線驅動電路的一個例子包括移位暫存器、從移位暫存器被輸入不同脈衝信號且決定以與脈衝信號相同的電位位準輸出第一脈衝信號還是第二脈衝信號的多個選擇電路以及分別輸入有不同的選擇電路的第一脈衝信號及第二脈衝信號。藉由採用上述結構，可以輸出多個驅動信號。

此外，在本實施例的信號線驅動電路的一個例子中，藉由在驅動信號輸出電路中設置控制儲存在鎖存單元中的資料的改寫的開關單元，即使在不從移位暫存器輸出脈衝信號的脈衝的期間也可以進行該資料的改寫。因此，例如可以抑制構成驅動信號輸出電路的場效應電晶體的洩漏電流所引起的成為第一資料的電位的變動。由此，可以抑制信號線驅動電路的工作故障。

此外，例如可以將本實施例的信號線驅動電路應用於使用多個信號線控制多個電路的驅動的半導體裝置諸如液晶顯示裝置或電子紙等。

[實施例 2]

在本實施例中，說明藉由共同信號線輸出驅動信號的信號線驅動電路及具備該信號線驅動電路的液晶顯示裝置的例子。

首先，參照圖 7A 說明液晶顯示裝置的結構例子。

圖 7A 所示的液晶顯示裝置包括信號線驅動電路 201、信號線驅動電路 202、信號線驅動電路 203、資料信號線 DL₁ 至資料信號線 DL_Y（Y 是 2 以上的自然數）、閘極信號線 GL₁ 至閘極信號線 GL_X（X 是 2 以上的自然數）、共同信號線 CL₁ 至共同信號線 CL_X 以及排列為 X 行 Y 列的多個像素電路 210。

信號線驅動電路 201 具有生成多個資料信號 DS（資料信號 DS₁ 至資料信號 DS_Y）的功能。信號線驅動電路 201 具有由多個資料信號 DS 控制多個資料信號線 DL（資料信號線 DL₁ 至資料信號線 DL_Y）的電位來控制像素電路 210 的驅動的功能。

信號線驅動電路 202 具有生成多個閘極信號 GS（閘極信號 GS₁ 至閘極信號 GS_X）的功能。信號線驅動電路 202 具有由多個閘極信號 GS 控制多個閘極信號線 GL（閘極信號線 GL₁ 至閘極信號線 GL_X）的電位來控制像素電路 210 的驅動的功能。

信號線驅動電路 203 具有生成多個共同信號 CS（共同信號 CS₁ 至共同信號 CS_X）的功能。信號線驅動電路 203 具有由多個共同信號 CS 控制多個共同信號線 CL（共

同信號線 CL_1 至共同信號線 CL_X) 的電位來控制像素電路 210 的驅動的功能。

作為信號線驅動電路 203，例如可以使用實施例 1 所示的信號線驅動電路。

多個像素電路 210 分別包括場效應電晶體 211、具有一對電極及液晶層的液晶元件 212 以及電容元件 213。另外，不一定必須設置電容元件 213。

再者，在 M 列 N 行 (M 是 X 以下的自然數，N 是 Y 以下的自然數) 的像素電路 210 中，場效應電晶體 211 所具有的源極和汲極中的一方與資料信號線 DL_N (多個資料信號線 DL 中的一個) 電連接。此外，在 M 列 N 行的像素電路 210 中，場效應電晶體 211 所具有的閘極與閘極信號線 GL_M (多個閘極信號線 GL 中的一個) 電連接。

此外，在 M 列 N 行的像素電路 210 中，液晶元件 212 所具有的一對電極中的一方與 M 列 N 行的像素電路 210 的場效應電晶體 211 所具有的源極和汲極中的另一方電連接。另外，在 M 列 N 行的像素電路 210 中，液晶元件 212 所具有的一對電極中的另一方與共同信號線 CL_M (多個共同信號線 CL 中的一個) 電連接。

在液晶元件 212 中根據施加到一對電極之間的電壓控制液晶層所包括的液晶的配向。

此外，在 M 列 N 行的像素電路 210 中，電容元件 213 所具有的一對電極中的一方與 M 列 N 行的像素電路 210 的場效應電晶體 211 所具有的源極和汲極中的另一方電連

接。另外，在 M 列 N 行的像素電路 210 中，對電容元件 213 所具有的一對電極中的另一方供應電位 VSS。

接著，參照圖 7B 說明信號線驅動電路 203 的結構例子。

信號線驅動電路 203 包括移位暫存器 230（圖 7B 的移位暫存器 230）、多個選擇電路 232（在圖 7B 中只圖示選擇電路 232_1 至選擇電路 232_4）以及多個驅動信號輸出電路 233（在圖 7B 中只圖示驅動信號輸出電路 233_1 至驅動信號輸出電路 233_4）。再者，移位暫存器 230 包括脈衝輸出電路 231_1 至脈衝輸出電路 231_X。另外，在本實施例中說明設置選擇電路 232_1 至選擇電路 232_X 以及驅動信號輸出電路 233_1 至驅動信號輸出電路 233_X 的情況。另外，圖 7A 及 7B 示出 X 是 3 以上的自然數的情況。

再者，參照圖 8A 至圖 10B 說明圖 7B 所示的信號線驅動電路的各構成要素。

圖 8A 和 8B 是用來說明圖 7B 所示的移位暫存器 230 的脈衝輸出電路的結構例子的圖。

如圖 8A 所示，對脈衝輸出電路 231 輸入設置信號 LIN_F、重設信號 RIN_F、時脈信號 CL_F、時脈信號 CLp_F 以及初始化信號 INI_RES。此外，圖 8A 所示的脈衝輸出電路輸出信號 FOUT。信號 FOUT 成為移位暫存器 230 的脈衝信號 SROUT。注意，初始化信號 INI_RES 是例如在使脈衝輸出電路初始化時等使用的信號，並且藉由將

初始化信號 INI_RES 的脈衝輸入到脈衝輸出電路中，使脈衝輸出電路初始化。此外，不一定必須將初始化信號 INI_RES 輸入到脈衝輸出電路中。

另外，除了不被輸入重設信號 RIN_F 之外，脈衝輸出電路 231_X+1 的結構與其他脈衝輸出電路相同。

再者，如圖 8B 所示，圖 8A 所示的脈衝輸出電路 231 包括場效應電晶體 311 至場效應電晶體 319 以及電容元件 321 和電容元件 322 。

對場效應電晶體 311 所具有的源極和汲極中的一方供應電位 VDD 。此外，對場效應電晶體 311 所具有的閘極輸入設置信號 LIN_F 。

對場效應電晶體 312 所具有的源極和汲極中的一方供應電位 VSS 。此外，對場效應電晶體 312 所具有的閘極輸入設置信號 LIN_F 。

對場效應電晶體 313 所具有的源極和汲極中的一方供應電位 VDD 。此外，對場效應電晶體 313 所具有的源極和汲極中的另一方與場效應電晶體 312 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 313 所具有的閘極供應重設信號 RIN_F 。

對場效應電晶體 314 所具有的源極和汲極中的一方供應電位 VDD 。此外，對場效應電晶體 314 所具有的源極和汲極中的另一方與場效應電晶體 312 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 314 所具有的閘極輸入初始化信號 INI_RES 。另外，不一定必須設置場

效應電晶體 314。

對場效應電晶體 315 所具有的源極和汲極中的一方供應電位 V_{DD} 。此外，對場效應電晶體 315 所具有的源極和汲極中的另一方與場效應電晶體 312 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 315 所具有的閘極輸入時脈信號 CL_p_F 。

對場效應電晶體 316 所具有的源極和汲極中的一方供應電位 V_{SS} 。此外，對場效應電晶體 316 所具有的源極和汲極中的另一方與場效應電晶體 311 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 316 所具有的閘極與場效應電晶體 312 所具有的源極和汲極中的另一方電連接。

場效應電晶體 317 所具有的源極和汲極中的一方與場效應電晶體 311 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 317 所具有的閘極供應電位 V_{DD} 。

對場效應電晶體 318 所具有的源極和汲極中的一方輸入時脈信號 CL_F 。此外，場效應電晶體 318 所具有的閘極與場效應電晶體 317 所具有的源極和汲極中的另一方電連接。另外，在圖 8B 所示的脈衝輸出電路中，場效應電晶體 318 所具有的源極和汲極中的另一方的電位成是信號 $FOUT$ 的電位。

對場效應電晶體 319 所具有的源極和汲極中的一方供應電位 V_{SS} 。此外，場效應電晶體 319 所具有的源極和汲極中的另一方與場效應電晶體 318 所具有的源極和汲極中

的另一方電連接。另外，場效應電晶體 319 所具有的閘極與場效應電晶體 312 所具有的源極和汲極中的另一方電連接。

對電容元件 321 所具有的一對電極中的一方供應電位 VSS。此外，電容元件 321 所具有的一對電極中的另一方與場效應電晶體 312 所具有的源極和汲極中的另一方電連接。另外，不一定必須設置電容元件 321。

電容元件 322 所具有的一對電極中的一方與場效應電晶體 318 所具有的閘極電連接。此外，電容元件 322 所具有的一對電極中的另一方與場效應電晶體 318 所具有的源極和汲極中的另一方電連接。另外，不一定必須設置電容元件 322。

在圖 8B 所示的脈衝輸出電路中，藉由根據設置信號 LIN_F 使場效應電晶體 311 及場效應電晶體 312 成為導通狀態且使場效應電晶體 318 成為導通狀態，信號 FOUT 的電位與時脈信號 CL_F 的電位同等。此時，場效應電晶體 319 處於截止狀態。此外，在圖 8B 所示的脈衝輸出電路中，藉由根據重設信號 RIN_F 使場效應電晶體 313 成為導通狀態且使場效應電晶體 319 成為導通狀態，信號 FOUT 的電位與電位 VSS 同等。此時，因為場效應電晶體 313 處於導通狀態，且場效應電晶體 316 處於導通狀態，所以場效應電晶體 318 處於截止狀態。由此，脈衝輸出電路輸出脈衝信號。

此外，對圖 7B 所示的移位暫存器 230 輸入起始脈衝

信號 SP 作為脈衝輸出電路 231_1 的設置信號 LIN_F。

另外，也可以使用來對信號線驅動電路 203 輸入起始脈衝信號 SP 的佈線與保護電路電連接。

此外，對移位暫存器 230 輸入脈衝輸出電路 231_K-1 的信號 FOUT 作為脈衝輸出電路 231_K (K 是 2 以上且 X 以下的自然數) 的設置信號 LIN_F。

此外，對移位暫存器 230 輸入脈衝輸出電路 231_M+1 的信號 FOUT 作為脈衝輸出電路 231_M 的重設信號 RIN_F。

此外，對移位暫存器 230 輸入時脈信號 CLK1 作為脈衝輸出電路 231_1 的時脈信號 CL_F 以及時脈信號 CLK2 作為時脈信號 CLp_F。再者，以脈衝輸出電路 231_1 為標準，對每隔三個脈衝輸出電路輸入時脈信號 CLK1 作為時脈信號 CL_F 以及時脈信號 CLK2 作為時脈信號 CLp_F。

此外，對移位暫存器 230 輸入時脈信號 CLK2 作為脈衝輸出電路 231_2 的時脈信號 CL_F 以及時脈信號 CLK3 作為時脈信號 CLp_F。再者，以脈衝輸出電路 231_2 為標準，對每隔三個脈衝輸出電路輸入時脈信號 CLK2 作為時脈信號 CL_F 以及時脈信號 CLK3 作為時脈信號 CLp_F。

此外，對移位暫存器 230 輸入時脈信號 CLK3 作為脈衝輸出電路 231_3 的時脈信號 CL_F 以及時脈信號 CLK4 作為時脈信號 CLp_F。再者，以脈衝輸出電路 231_3 為標準，對每隔三個脈衝輸出電路輸入時脈信號 CLK3 作為時脈信號 CL_F 以及時脈信號 CLK4 作為時脈信號 CLp_F。

此外，對移位暫存器 230 輸入時脈信號 CLK4 作為脈衝輸出電路 231_4 的時脈信號 CL_F 以及時脈信號 CLK1 作為時脈信號 CLp_F。再者，以脈衝輸出電路 231_4 為標準，對每隔三個脈衝輸出電路輸入時脈信號 CLK4 作為時脈信號 CL_F 以及時脈信號 CLK1 作為時脈信號 CLp_F。

另外，也可以使用來輸入時脈信號 CLK1 的佈線至用來輸入時脈信號 CLK4 的佈線分別與保護電路電連接。

以上是脈衝輸出電路的說明。

再者，圖 9A 和 9B 是用來說明選擇電路的結構例子的圖。

如圖 9A 所示，對選擇電路 232 輸入脈衝信號 SELIN、時脈信號 SECL 及時脈信號 RECL。此外，選擇電路 232 輸出脈衝信號 SELOUT1 及脈衝信號 SELOUT2。選擇電路 232 具有根據時脈信號 SECL 及時脈信號 RECL 決定以脈衝信號 SELIN 相同的電位位準輸出脈衝信號 SELOUT1 還是脈衝信號 SELOUT2 的功能。

此外，如圖 9B 所示，圖 9A 所示的選擇電路 232 具備場效應電晶體 331 至場效應電晶體 336。

對場效應電晶體 331 所具有的源極和汲極中的一方輸入脈衝信號 SELIN。此外，場效應電晶體 331 所具有的源極和汲極中的另一方的電位是脈衝信號 SELOUT1 的電位。

對場效應電晶體 332 所具有的源極和汲極中的一方輸入脈衝信號 SELIN。此外，場效應電晶體 332 所具有的源

極和汲極中的另一方的電位是脈衝信號 SEOUT2 的電位。

對場效應電晶體 333 所具有的源極和汲極中的一方供應電位 VSS。此外，場效應電晶體 333 所具有的源極和汲極中的另一方與場效應電晶體 331 所具有的源極和汲極中的另一方電連接。另外，對場效應電晶體 333 所具有的閘極輸入時脈信號 RECL。

對場效應電晶體 334 所具有的源極和汲極中的一方供應電位 VSS。此外，場效應電晶體 334 所具有的源極和汲極中的另一方與場效應電晶體 332 所具有的源極和汲極中的另一方電連接。另外，對場效應電晶體 334 所具有的閘極輸入時脈信號 SECL。

對場效應電晶體 335 所具有的源極和汲極中的一方輸入時脈信號 SECL。此外，場效應電晶體 335 所具有的源極和汲極中的另一方與場效應電晶體 331 所具有的閘極電連接。此外，對場效應電晶體 335 所具有的閘極供應電位 VDD。另外，不一定必須設置場效應電晶體 335。

對場效應電晶體 336 所具有的源極和汲極中的一方輸入時脈信號 RECL。此外，場效應電晶體 336 所具有的源極和汲極中的另一方與場效應電晶體 332 所具有的閘極電連接。此外，對場效應電晶體 336 所具有的閘極供應電位 VDD。另外，不一定必須設置場效應電晶體 336。

在圖 9B 所示的選擇電路中，藉由根據時脈信號 SECL 使場效應電晶體 331 成為導通狀態，將脈衝信號 SELIN 看

作脈衝信號 SELOUT1 輸出。此時，場效應電晶體 332 處於截止狀態，而場效應電晶體 334 處於導通狀態。此外，在圖 9B 所示的選擇電路中，藉由根據時脈信號 RECL 使場效應電晶體 332 成為導通狀態，將脈衝信號 SELIN 看作脈衝信號 SELOUT2 輸出。此時，場效應電晶體 331 處於截止狀態，而場效應電晶體 333 處於導通狀態。

此外，作為圖 7B 所示的選擇電路 232_1 的脈衝信號 SELIN 輸入起始脈衝信號 SP。

此外，作為選擇電路 232_K 的脈衝信號 SELIN 輸入脈衝輸出電路 231_K-1 的信號 FOUT。

此外，作為選擇電路 232_Q (Q 是 1 以上且 X 以下的奇數) 的時脈信號 SECL 輸入時脈信號 FCLK1。

此外，作為選擇電路 232_Q 的時脈信號 RECL 輸入時脈信號 FCLK2。

此外，作為選擇電路 232_R (R 是 2 以上且 X 以下的偶數) 的時脈信號 SECL 輸入時脈信號 GCLK1。

此外，作為選擇電路 232_R 的時脈信號 RECL 輸入時脈信號 GCLK2。

另外，也可以使用來輸入時脈信號 FCLK1 的佈線、用來輸入時脈信號 FCLK2 的佈線、用來輸入時脈信號 GCLK1 的佈線及用來輸入時脈信號 GCLK2 的佈線分別與保護電路電連接。

以上是選擇電路的說明。

再者，圖 10A 和 10B 是用來說明驅動信號輸出電路的

例子的圖。

如圖 10A 所示，對驅動信號輸出電路 233 輸入設置信號 SIN_D、重設信號 RIN_D、控制信號 CTL1_D、控制信號 CTL2_D 及初始化信號 INI_RES。另外，藉由將初始化信號 INI_RES 的脈衝輸入到驅動信號輸出電路中，使驅動信號輸出電路 233 初始化。此外，不一定必須對驅動信號輸出電路 233 輸入初始化信號 INI_RES。另外，驅動信號輸出電路 233 輸出信號 DOUT1 及信號 DOUT2。信號 DOUT1 成為從驅動信號輸出電路 233 輸出的共同信號。此外，也可以使用來輸出信號 DOUT1 的佈線與保護電路電連接。另外，圖 10A 所示的驅動信號輸出電路 233 與圖 3A 和 3B 所示的驅動信號輸出電路同樣包括鎖存單元、第一緩衝單元、第二緩衝單元以及開關單元。再者，下面說明詳細內容。

如圖 10B 所示，圖 10A 所示的驅動信號輸出電路 233 包括場效應電晶體 351 至場效應電晶體 364 以及電容元件 371 及電容元件 372。另外，場效應電晶體 351 至場效應電晶體 364 的各個是 N 通道型電晶體。

場效應電晶體 351 設置在鎖存單元中。此外，對場效應電晶體 351 所具有的源極和汲極中的一方供應電位 VDD。此外，對場效應電晶體 351 所具有的閘極輸入設置信號 SIN_D。

場效應電晶體 352 設置在鎖存單元中。此外，對場效應電晶體 352 所具有的源極和汲極中的一方供應電位

VDD。此外，對場效應電晶體 352 所具有的閘極輸入重設信號 RIN_D。

場效應電晶體 353 設置在鎖存單元中。此外，對場效應電晶體 353 所具有的源極和汲極中的一方供應電位 VSS。另外，場效應電晶體 353 所具有的源極和汲極中的另一方與場效應電晶體 352 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 353 所具有的閘極輸入設置信號 SIN_D。

場效應電晶體 354 設置在鎖存單元中。此外，對場效應電晶體 354 所具有的源極和汲極中的一方供應電位 VSS。另外，場效應電晶體 354 所具有的源極和汲極中的另一方與場效應電晶體 351 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 354 所具有的閘極輸入重設信號 RIN_D。

場效應電晶體 355 設置在第一緩衝單元中。此外，對場效應電晶體 355 所具有的源極和汲極中的一方供應電位 TCOMH。另外，場效應電晶體 355 所具有的源極和汲極中的另一方的電位是信號 DOUT1 的電位。

場效應電晶體 356 設置在第一緩衝單元中。此外，對場效應電晶體 356 所具有的源極和汲極中的一方供應電位 TCOML。另外，場效應電晶體 356 所具有的源極和汲極中的另一方與場效應電晶體 355 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 356 所具有的閘極與場效應電晶體 352 所具有的源極和汲極中的另一方電連接。

另外，電位 TCOMH 及電位 TCOML 是用來設定共同信號的電位的電位，並且電位 TCOMH 高於電位 TCOML。

場效應電晶體 357 設置在第二緩衝單元中。此外，對場效應電晶體 357 所具有的源極和汲極中的一方供應電位 VDD。另外，場效應電晶體 357 所具有的源極和汲極中的另一方的電位是信號 DOUT2 的電位。

場效應電晶體 358 設置在第二緩衝單元中。此外，對場效應電晶體 358 所具有的源極和汲極中的一方供應電位 VSS。另外，場效應電晶體 358 所具有的源極和汲極中的另一方與場效應電晶體 357 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 358 所具有的閘極與場效應電晶體 352 所具有的源極和汲極中的另一方電連接。

場效應電晶體 359 設置在開關單元中。此外，對場效應電晶體 359 所具有的源極和汲極中的一方供應電位 VDD。此外，對場效應電晶體 359 所具有的閘極輸入控制信號 CTL1_D。

場效應電晶體 360 設置在開關單元中。此外，場效應電晶體 360 所具有的源極和汲極中的一方與場效應電晶體 359 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 360 所具有的源極和汲極中的另一方與場效應電晶體 351 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 360 所具有的閘極輸入控制信號 CTL2_D。

對場效應電晶體 361 所具有的源極和汲極中的一方供

應電位 V_{SS} 。此外，場效應電晶體 361 所具有的源極和汲極中的另一方與場效應電晶體 351 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 361 所具有的閘極與場效應電晶體 352 所具有的源極和汲極中的另一方電連接。另外，不一定必須設置場效應電晶體 361。

對場效應電晶體 362 所具有的源極和汲極中的一方供應電位 V_{SS} 。此外，場效應電晶體 362 所具有的源極和汲極中的另一方與場效應電晶體 352 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 362 所具有的閘極與場效應電晶體 357 所具有的源極和汲極中的另一方電連接。另外，不一定必須設置場效應電晶體 362。

場效應電晶體 363 所具有的源極和汲極中的一方與場效應電晶體 351 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 363 所具有的源極和汲極中的另一方與場效應電晶體 355 所具有的閘極及場效應電晶體 357 所具有的閘極電連接。另外，對場效應電晶體 363 所具有的閘極供應電位 V_{DD} 。此外，不一定必須設置場效應電晶體 363。

對場效應電晶體 364 所具有的源極和汲極中的一方與供應電位 V_{DD} 。此外，場效應電晶體 364 所具有的源極和汲極中的另一方與場效應電晶體 356 所具有的閘極及場效應電晶體 358 所具有的閘極電連接。另外，對場效應電晶體 364 所具有的閘極輸入初始化信號 INI_RES 。此外，不一定必須設置場效應電晶體 364。

對電容元件 371 所具有的一對電極中的一方供應電位 VSS。此外，電容元件 371 所具有的一對電極中的另一方與場效應電晶體 356 所具有的閘極及場效應電晶體 358 所具有的閘極電連接。另外，不一定必須設置電容元件 371。

電容元件 372 所具有的一對電極中的一方與場效應電晶體 355 所具有的閘極及場效應電晶體 357 所具有的閘極電連接，且電容元件 372 所具有的一對電極中的另一方與場效應電晶體 357 所具有的源極和汲極中的另一方電連接。另外，不一定必須設置電容元件 372。

在圖 10B 所示的驅動信號輸出電路中，藉由根據設置信號 SIN_D 使場效應電晶體 351 及場效應電晶體 353 成為導通狀態且使場效應電晶體 355 成為導通狀態，信號 DOUT1 的電位與電位 TCOMH 同等。此時，場效應電晶體 356 處於截止狀態。此外，在圖 10B 所示的驅動信號輸出電路中，藉由根據重設信號 RIN_D 使場效應電晶體 352 以及場效應電晶體 354 成為導通狀態且使場效應電晶體 356 成為導通狀態，信號 DOUT1 的電位與電位 TCOML 同等。此時，因為場效應電晶體 355 處於截止狀態。

此外，作為圖 7B 所示的驅動信號輸出電路 233_M 的設置信號 SIN_D 輸入選擇電路 232_M 的脈衝信號 SELOUT1。

此外，作為驅動信號輸出電路 233_M 的重設信號 RIN_D 輸入選擇電路 232_M 的脈衝信號 SELOUT2。

此外，作為驅動信號輸出電路 233_1 的控制信號 CTL1_D 輸入時脈信號 CLK4。再者，以驅動信號輸出電路 233_1 為標準，對每隔三個驅動信號輸出電路輸入時脈信號 CLK4 作為控制信號 CTL1_D。

此外，作為驅動信號輸出電路 233_2 的控制信號 CTL1_D 輸入時脈信號 CLK1。再者，以驅動信號輸出電路 233_2 為標準，對每隔三個驅動信號輸出電路輸入時脈信號 CLK1 作為控制信號 CTL1_D。

此外，作為驅動信號輸出電路 233_3 的控制信號 CTL1_D 輸入時脈信號 CLK2。再者，以驅動信號輸出電路 233_3 為標準，對每隔三個驅動信號輸出電路輸入時脈信號 CLK2 作為控制信號 CTL1_D。

此外，作為驅動信號輸出電路 233_4 的控制信號 CTL1_D 輸入時脈信號 CLK3。再者，以驅動信號輸出電路 233_4 為標準，對每隔三個驅動信號輸出電路輸入時脈信號 CLK3 作為控制信號 CTL1_D。

此外，作為驅動信號輸出電路 233_1 的控制信號 CTL2_D 輸入時脈信號 FCLK1。

此外，作為驅動信號輸出電路 233_2 的控制信號 CTL2_D 輸入時脈信號 GCLK1。

此外，作為驅動信號輸出電路 233_L (L 是 3 以上且 X 以下的自然數) 的控制信號 CTL2_D 輸入驅動信號輸出電路 233_L-2 的信號 DOUT2。

此外，驅動信號輸出電路 233_M 的信號 DOUT1 成為

共同信號 CS_M。

以上是圖 7B 所示的信號線驅動電路的說明。

此外，本實施例的液晶顯示裝置的結構也可以採用圖 11A 所示的結構。圖 11A 所示的液晶顯示裝置具有信號線驅動電路 203 與多個閘極信號線 GL 及多個共同信號線 CL 電連接的結構。

圖 11B 示出此時的信號線驅動電路 203 的結構例子。

圖 11B 所示的移位暫存器 230 設置在信號線驅動電路 202 中。此外，多個選擇電路 232 及多個驅動信號輸出電路 233 設置在信號線驅動電路 203 中。由此，即使在信號線驅動電路 203 中不設置移位暫存器，也可以使用信號線驅動電路 202 的移位暫存器 230 對信號線驅動電路 203 的選擇電路 232 輸出脈衝信號 SROUT。

此外，作為本實施例的液晶顯示裝置的結構採用圖 12A 所示的結構。圖 12A 所示的液晶顯示裝置具有具備信號線驅動電路 204 代替信號線驅動電路 202 及信號線驅動電路 203 的結構。

圖 12B 示出信號線驅動電路 204 的結構例子。圖 12B 所示的信號線驅動電路 204 除了圖 7B 所示的信號線驅動電路的結構之外還具有輸出閘極信號 GS_1 至閘極信號 GS_X 的功能。

在圖 12B 所示的信號線驅動電路中，脈衝輸出電路 231_M 的信號 FOUT 成為閘極信號 GS_M。

此外，圖 7B 所示的信號線驅動電路也可以採用其他

結構。圖 13 示出圖 7B 所示的信號線驅動電路的其他結構。

圖 13 所示的信號線驅動電路與圖 7B 所示的信號線驅動電路不同之處是移位暫存器的脈衝輸出電路和驅動信號輸出電路的結構。

參照圖 14A 和 14B 說明圖 13 所示的脈衝輸出電路的結構例子。

對圖 14A 所示的脈衝輸出電路 231 輸入初始化信號 INI_RES1 及初始化信號 INI_RES2 代替初始化信號 INI_RES 。另外，初始化信號 INI_RES1 及初始化信號 INI_RES2 是例如使電路中的多個連接部分的電位獨立地初始化時等使用的信號，藉由對脈衝輸出電路輸入初始化信號 INI_RES1 及初始化信號 INI_RES2 的脈衝，脈衝輸出電路被初始化。另外，初始化信號 INI_RES1 及初始化信號 INI_RES2 是具有不同的波形的信號。此外，不一定必須對脈衝輸出電路輸入初始化信號 INI_RES1 及初始化信號 INI_RES2 。

再者，如圖 14B 所示，圖 14A 所示的脈衝輸出電路除了圖 8B 所示的脈衝輸出電路的結構之外還具備場效應電晶體 320。

對場效應電晶體 320 所具有的源極和汲極中的一方供應電位 VDD 。此外，場效應電晶體 320 所具有的源極和汲極中的另一方與場效應電晶體 319 所具有的閘極電連接。另外，對場效應電晶體 320 所具有的閘極輸入初始化信號

INI_RES2。

此外，在圖 14B 所示的脈衝輸出電路中，對場效應電晶體 314 的閘極輸入初始化信號 INI_RES1 代替初始化信號 INI_RES。

以上是圖 13 所示的脈衝輸出電路的說明。

此外，參照圖 15A 和 15B 說明圖 13 所示的驅動信號輸出電路的結構例子。

對圖 15A 所示的驅動信號輸出電路 233 輸入設置信號 SIN_D、重設信號 RIN_D、控制信號 CTL1_D 至控制信號 CTL4_D、初始化信號 INI_RES1 及初始化信號 INI_RES2。另外，藉由對驅動信號輸出電路輸入初始化信號 INI_RES1 及初始化信號 INI_RES2 的脈衝，使驅動信號輸出電路初始化。此外，不一定必須對驅動信號輸出電路輸入初始化信號 INI_RES1 及初始化信號 INI_RES2。此外，如圖 15A 所示，圖 13 所示的多個驅動信號輸出電路 233 分別具有輸出信號 SCOUT、信號 RCOUT 及信號 DOUT 的功能。信號 DOUT 成為共同信號。

再者，圖 15A 所示的驅動信號輸出電路包括儲存資料 D11 及資料 D22 的第一鎖存單元、儲存資料 D13 及資料 D24 的第二鎖存單元、第一緩衝單元、第二緩衝單元、第一開關單元、第二開關單元、第三開關單元、第四開關單元以及第三緩衝單元。再者，下面說明其詳細內容。

如圖 15B 所示，圖 15A 所示的驅動信號輸出電路包括場效應電晶體 431 至場效應電晶體 444、電容元件 451 及

電容元件 452、場效應電晶體 461 至場效應電晶體 474 以及電容元件 481 及電容元件 482。

場效應電晶體 431 設置在第一鎖存單元中，且場效應電晶體 461 設置在第二鎖存單元中。此外，對場效應電晶體 431 所具有的源極和汲極中的一方及場效應電晶體 461 所具有的源極和汲極中的一方分別供應電位 VDD。此外，對場效應電晶體 431 所具有的閘極及場效應電晶體 461 所具有的閘極分別輸入設置信號 SIN_D。另外，場效應電晶體 431 所具有的源極和汲極中的另一方的電位成為資料 D11。此外，場效應電晶體 461 所具有的源極和汲極中的另一方的電位成為資料 D24。

場效應電晶體 432 設置在第一鎖存單元中，且場效應電晶體 462 設置在第二鎖存單元中。此外，對場效應電晶體 432 所具有的源極和汲極中的一方及場效應電晶體 462 所具有的源極和汲極中的一方分別供應電位 VDD。此外，對場效應電晶體 432 所具有的閘極及場效應電晶體 462 所具有的閘極分別輸入重設信號 RIN_D。另外，場效應電晶體 432 所具有的源極和汲極中的另一方的電位成為資料 D22。此外，場效應電晶體 462 所具有的源極和汲極中的另一方的電位成為資料 D13。

場效應電晶體 433 設置在第一鎖存單元中。此外，對場效應電晶體 433 所具有的源極和汲極中的一方供應電位 VSS。另外，場效應電晶體 433 所具有的源極和汲極中的另一方與場效應電晶體 432 所具有的源極和汲極中的另一

方電連接。此外，對場效應電晶體 433 所具有的閘極輸入設置信號 SIN_D。

場效應電晶體 463 設置在第二鎖存單元中。此外，對場效應電晶體 463 所具有的源極和汲極中的一方供應電位 VSS。另外，場效應電晶體 463 所具有的源極和汲極中的另一方與場效應電晶體 461 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 463 所具有的閘極輸入重設信號 RIN_D。

場效應電晶體 434 設置在第一緩衝單元中，場效應電晶體 464 設置在第二緩衝單元中。此外，對場效應電晶體 434 所具有的源極和汲極中的一方及場效應電晶體 464 所具有的源極和汲極中的一方分別供應電位 VDD。另外，場效應電晶體 434 所具有的源極和汲極中的另一方的電位處於信號 SCOUT 的電位，且場效應電晶體 464 所具有的源極和汲極中的另一方的電位處於信號 RCOUT 的電位。

場效應電晶體 435 設置在第一緩衝單元中，場效應電晶體 465 設置在第二緩衝單元中。此外，對場效應電晶體 435 所具有的源極和汲極中的一方及場效應電晶體 465 所具有的源極和汲極中的一方分別供應電位 VSS。另外，場效應電晶體 435 所具有的源極和汲極中的另一方與場效應電晶體 434 所具有的源極和汲極中的另一方電連接，且場效應電晶體 465 所具有的源極和汲極中的另一方與場效應電晶體 464 所具有的源極和汲極中的另一方電連接。

場效應電晶體 436 設置在第一開關單元中，且場效應

電晶體 466 設置在第二開關單元中。此外，對場效應電晶體 436 所具有的源極和汲極中的一方及場效應電晶體 466 所具有的源極和汲極中的一方分別供應電位 VDD。此外，對場效應電晶體 436 所具有的閘極及場效應電晶體 466 所具有的閘極分別輸入控制信號 CTL1_D。

場效應電晶體 437 設置在第一開關單元中，且場效應電晶體 467 設置在第二開關單元中。此外，對場效應電晶體 437 所具有的源極和汲極中的一方及場效應電晶體 467 所具有的源極和汲極中的一方分別供應電位 VDD。此外，對場效應電晶體 437 所具有的閘極及場效應電晶體 467 所具有的閘極分別輸入控制信號 CTL2_D。

場效應電晶體 438 設置在第一開關單元中。此外，場效應電晶體 438 所具有的源極和汲極中的一方與場效應電晶體 436 所具有的源極和汲極中的另一方及場效應電晶體 437 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 438 所具有的源極和汲極中的另一方與場效應電晶體 431 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 438 所具有的閘極輸入控制信號 CTL3_D。

場效應電晶體 468 設置在第二開關單元中。此外，場效應電晶體 468 所具有的源極和汲極中的一方與場效應電晶體 466 所具有的源極和汲極中的另一方及場效應電晶體 467 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 468 所具有的源極和汲極中的另一方與場效應電

晶體 462 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 468 所具有的閘極輸入控制信號 CTL4_D。

場效應電晶體 439 設置在第三開關單元中。此外，對場效應電晶體 439 所具有的源極和汲極中的一方供應電位 VDD。此外，場效應電晶體 439 所具有的源極和汲極中的另一方與場效應電晶體 432 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 439 所具有的閘極輸入信號 RCOUT 作為控制信號 CTL5_D。

場效應電晶體 469 設置在第四開關單元中。對場效應電晶體 469 所具有的源極和汲極中的一方供應電位 VDD。此外，場效應電晶體 469 所具有的源極和汲極中的另一方與場效應電晶體 461 所具有的源極和汲極中的另一方電連接。另外，對場效應電晶體 469 所具有的閘極輸入信號 SCOUT 作為控制信號 CTL6_D。

對場效應電晶體 440 所具有的源極和汲極中的一方供應電位 VSS。此外，場效應電晶體 440 所具有的源極和汲極中的另一方與場效應電晶體 431 所具有的源極和汲極中的另一方電連接。另外，場效應電晶體 440 所具有的閘極與場效應電晶體 432 所具有的源極和汲極中的另一方電連接。

對場效應電晶體 470 所具有的源極和汲極中的一方供應電位 VSS。此外，場效應電晶體 470 所具有的源極和汲極中的另一方與場效應電晶體 462 所具有的源極和汲極中

的另一方電連接。另外，場效應電晶體 470 所具有的閘極與場效應電晶體 461 所具有的源極和汲極中的另一方電連接。

對場效應電晶體 441 所具有的源極和汲極中的一方供應電位 V_{SS} 。此外，場效應電晶體 441 所具有的源極和汲極中的另一方與場效應電晶體 432 所具有的源極和汲極中的另一方電連接。另外，場效應電晶體 441 所具有的閘極與場效應電晶體 434 所具有的源極和汲極中的另一方電連接。此外，不一定必須設置場效應電晶體 441。

對場效應電晶體 471 所具有的源極和汲極中的一方供應電位 V_{SS} 。此外，場效應電晶體 471 所具有的源極和汲極中的另一方與場效應電晶體 463 所具有的源極和汲極中的另一方電連接。另外，場效應電晶體 471 所具有的閘極與場效應電晶體 464 所具有的源極和汲極中的另一方電連接。此外，不一定必須設置場效應電晶體 471。

場效應電晶體 442 所具有的源極和汲極中的一方與場效應電晶體 431 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 442 所具有的源極和汲極中的另一方與場效應電晶體 434 所具有的閘極電連接。另外，對場效應電晶體 442 所具有的閘極供應電位 V_{DD} 。此外，不一定必須設置場效應電晶體 442。

場效應電晶體 472 所具有的源極和汲極中的一方與場效應電晶體 462 所具有的源極和汲極中的另一方電連接。此外，場效應電晶體 472 所具有的源極和汲極中的另一方

與場效應電晶體 464 所具有的閘極電連接。另外，對場效應電晶體 472 所具有的閘極供應電位 VDD。此外，不一定必須設置場效應電晶體 472。

對場效應電晶體 443 及場效應電晶體 473 所具有的源極和汲極中的一方分別供應電位 VDD。此外，場效應電晶體 443 所具有的源極和汲極中的另一方與場效應電晶體 435 所具有的閘極電連接，且場效應電晶體 473 所具有的源極和汲極中的另一方與場效應電晶體 465 所具有的閘極電連接。另外，對場效應電晶體 443 所具有的閘極輸入初始化信號 INI_RES1，且對場效應電晶體 473 所具有的閘極輸入初始化信號 INI_RES2。此外，不一定必須設置場效應電晶體 443 及場效應電晶體 473。

對場效應電晶體 444 及場效應電晶體 474 所具有的源極和汲極中的一方分別供應電位 VDD。此外，場效應電晶體 444 所具有的源極和汲極中的另一方與場效應電晶體 431 所具有的源極和汲極中的另一方電連接，且場效應電晶體 474 所具有的源極和汲極中的另一方與場效應電晶體 462 所具有的源極和汲極中的另一方電連接。另外，對場效應電晶體 444 所具有的閘極輸入初始化信號 INI_RES2，且對場效應電晶體 474 所具有的閘極輸入初始化信號 INI_RES1。此外，不一定必須設置場效應電晶體 444 及場效應電晶體 474。

對電容元件 451 所具有的一對電極中的一方供應電位 VSS。此外，電容元件 451 所具有的一對電極中的另一方

與場效應電晶體 435 所具有的閘極電連接。

對電容元件 481 所具有的一對電極中的一方供應電位 VSS。此外，電容元件 481 所具有的一對電極中的另一方與場效應電晶體 465 所具有的閘極電連接。

電容元件 452 所具有的一對電極中的一方與場效應電晶體 434 所具有的閘極電連接。此外，電容元件 452 所具有的一對電極中的另一方與場效應電晶體 434 所具有的源極和汲極中的另一方電連接。

電容元件 482 所具有的一對電極中的一方與場效應電晶體 464 所具有的閘極電連接。此外，電容元件 482 所具有的一對電極中的另一方與場效應電晶體 464 所具有的源極和汲極中的另一方電連接。

另外，不一定必須設置電容元件 451、電容元件 452、電容元件 481 及電容元件 482。

場效應電晶體 491 設置在第三緩衝單元中。此外，對場效應電晶體 491 所具有的源極和汲極中的一方供應電位 TCOMH。電位 TCOMH 的值大於電位 VDD 的值。另外，場效應電晶體 491 所具有的源極和汲極中的另一方的電位是信號 COUT 的電位。此外，對場效應電晶體 491 所具有的閘極輸入信號 SCOUT。

場效應電晶體 492 設置在第三緩衝單元中。此外，對場效應電晶體 492 所具有的源極和汲極中的一方供應電位 TCOML。電位 TCOML 的值小於電位 VSS 的值。另外，場效應電晶體 492 所具有的源極和汲極中的另一方與場效應

電晶體 491 所具有的源極和汲極中的另一方電連接。此外，對場效應電晶體 492 所具有的閘極輸入信號 RCOUT。

在圖 15B 所示的驅動信號輸出電路中，根據設置信號 SIN_D 場效應電晶體 431 及場效應電晶體 433 成為導通狀態，作為第一鎖存單元的資料 D11 寫入電位 VDD，場效應電晶體 434 成為導通狀態，信號 SCOUT 的電位成為電位 VH，且信號 SCOUT 成為高位準。此時，作為第一鎖存單元的資料 D22 寫入電位 VSS，且場效應電晶體 435 處於截止狀態。此外，根據設置信號 SIN_D 場效應電晶體 461 成為導通狀態，作為第二鎖存單元的資料 D24 寫入電位 VDD，場效應電晶體 465 成為導通狀態，信號 RCOUT 的電位成為電位 VL，且信號 RCOUT 成為低位準。此時，場效應電晶體 464 處於截止狀態。

此外，在圖 15B 所示的驅動信號輸出電路中，根據重設信號 RIN_D 場效應電晶體 432 成為導通狀態，作為第一鎖存單元的資料 D22 寫入電位 VDD，場效應電晶體 435 成為導通狀態，信號 SCOUT 的電位成為電位 VL，信號 SCOUT 成為低位準。此時，因為場效應電晶體 440 處於導通狀態且場效應電晶體 431 處於截止狀態，所以場效應電晶體 434 處於截止狀態。此外，根據重設信號 RIN_D 場效應電晶體 462 成為導通狀態，場效應電晶體 464 成為導通狀態，信號 RCOUT 的電位成為電位 VH，信號 RCOUT 成為高位準。此時，作為第二鎖存單元的資料 D24 寫入電

位 VSS，且場效應電晶體 465 處於截止狀態。

此外，在圖 15A 和 15B 所示的驅動信號輸出電路中，藉由輸入初始化信號 INI_RES1 的脈衝，信號 SCOUT 成為低位準，信號 RCOUT 成為高位準。此外，藉由輸入初始化信號 INI_RES2 的脈衝，信號 SCOUT 成為高位準，且信號 RCOUT 成為低位準。

此外，對圖 13 所示的多個驅動信號輸出電路分別作為設置信號 SIN_D、重設信號 RIN_D、控制信號 CTL1_D、控制信號 CTL2_D 輸入的信號與對圖 7B 所示的多個驅動信號輸出電路作為設置信號 SIN_D、重設信號 RIN_D、控制信號 CTL1_D、控制信號 CTL2_D 輸入的信號相同。

再者，作為圖 13 所示的驅動信號輸出電路 233_1 的控制信號 CTL3_D 輸入時脈信號 FCLK1。

此外，作為驅動信號輸出電路 233_2 的控制信號 CTL3_D 輸入時脈信號 GCLK1。

此外，作為驅動信號輸出電路 233_L 的控制信號 CTL3_D 輸入驅動信號輸出電路 233_L-2 的信號 SCOUT。

此外，作為驅動信號輸出電路 233_1 的控制信號 CTL4_D 輸入時脈信號 FCLK2。

此外，作為驅動信號輸出電路 233_2 的控制信號 CTL4_D 輸入時脈信號 GCLK2。

此外，作為驅動信號輸出電路 233_L 的控制信號 CTL4_D 輸入驅動信號輸出電路 233_L-2 的信號 RCOUT。

以上是圖 13 所示的信號線驅動電路的說明。

接著，作為本實施例中的信號線驅動電路的驅動方法例子，參照圖 16 的時序圖說明圖 7B 所示的信號線驅動電路的驅動方法例子。另外，作為一個例子，時脈信號 CLK1 至時脈信號 CLK4 分別是工作比為 25% 且按順序錯開 1/4 週期的時脈信號。此外，時脈信號 FCLK1、時脈信號 FCLK2、時脈信號 GCLK1 及時脈信號 GCLK2 分別是工作比為 50% 的時脈信號，時脈信號 FCLK1 是時脈信號 GCLK1 的反轉信號，時脈信號 FCLK2 是時脈信號 FCLK1 的反轉信號，並且時脈信號 GCLK2 是時脈信號 GCLK1 的反轉信號。

如圖 16 所示，在圖 7B 所示的信號線驅動電路的驅動方法例子中，在期間 T21 對移位暫存器 230 及選擇電路 232_1 輸入起始脈衝信號 SP 的脈衝。

此時，根據時脈信號 CLK1 至時脈信號 CLK4 在期間 T22 對選擇電路 232_2 輸入脈衝信號 SROUT_1 的脈衝，在期間 T23 對選擇電路 232_3 輸入脈衝信號 SROUT_2 的脈衝，在期間 T24 對選擇電路 232_4 輸入脈衝信號 SROUT_3 的脈衝，且在期間 T25 對選擇電路 232_5 輸入脈衝信號 SROUT_4 的脈衝。另外，在期間 T21 至期間 T29 時脈信號 FCLK1 處於低位準，時脈信號 FCLK2 處於高位準，時脈信號 GCLK1 處於高位準，且時脈信號 GCLK2 成為低位準。

此時，選擇電路 232_Q 將被輸入的脈衝信號 SROUT

的脈衝看作脈衝信號 SELOUT2 的脈衝輸出。

此時，選擇電路 232_R 將被輸入的脈衝信號 SROUT 的脈衝看作脈衝信號 SELOUT1 的脈衝輸出。

脈衝信號 SELOUT1 的脈衝被輸入到驅動信號輸出電路 233_R 中作為設置信號 SIN_D 的脈衝。對輸入有設置信號 SIN_D 的脈衝的驅動信號輸出電路 233_R 寫入電位 VDD 作為資料 D1 以及電位 VSS 作為資料 D2。因此，信號 DOUT1 的電位成為電位 TCOMH，且信號 DOUT2 的電位成為電位 VH。例如，驅動信號輸出電路 233_2 的信號 DOUT1（共同信號 CS_2）在期間 T22 成為電位 TCOMH，且驅動信號輸出電路 233_4 的信號 DOUT1（共同信號 CS_4）在期間 T24 成為電位 TCOMH。

此外，脈衝信號 SELOUT2 的脈衝被輸入到驅動信號輸出電路 233_Q 中作為重設信號 RIN_D 的脈衝。對輸入有重設信號 RIN_D 的脈衝的驅動信號輸出電路 233_Q 寫入電位 VSS 作為資料 D1 以及電位 VDD 作為資料 D2。因此，信號 DOUT1 的電位成為電位 TCOML，且信號 DOUT2 的電位成為電位 VL。例如，驅動信號輸出電路 233_1 的信號 DOUT1（共同信號 CS_1）在期間 T21 成為電位 TCOML，且驅動信號輸出電路 233_3 的信號 DOUT1（共同信號 CS_3）在期間 T23 成為電位 TCOML。

再者，在期間 T26 至期間 T29，根據時脈信號 CLK1 至時脈信號 CLK4、時脈信號 FCLK1 和時脈信號 FCLK2 以及時脈信號 GCLK1 和時脈信號 GCLK2，輸入到驅動信

號輸出電路 233_R 的控制信號 CTL1 及控制信號 CTL2 成爲高位準。由此，對驅動信號輸出電路 233_R 寫入電位 VDD 作爲資料的改寫。另外，也可以反復進行期間 T26 至期間 T29 的工作。由此，直到再次對移位暫存器 230 輸入起始脈衝信號 SP 的脈衝可以抑制資料 D1 的電位的變動。

再者，在期間 T30 再次對移位暫存器 230 及選擇電路 232_1 輸入起始脈衝信號 SP 的脈衝。

此時，根據時脈信號 CLK1 至時脈信號 CLK4 在期間 T31 對選擇電路 232_2 輸入脈衝信號 SROUT_1 的脈衝，在期間 T32 對選擇電路 232_3 輸入脈衝信號 SROUT_2 的脈衝，且在期間 T33 對選擇電路 232_4 輸入脈衝信號 SROUT_3 的脈衝。另外，在期間 T30 至期間 T34 時脈信號 FCLK1 處於高位準，時脈信號 FCLK2 處於低位準，時脈信號 GCLK1 處於低位準，且時脈信號 GCLK2 處於高位準。

此時，選擇電路 232_Q 將被輸入的脈衝信號 SROUT 的脈衝看作脈衝信號 SELOUT1 的脈衝輸出。

另外，選擇電路 232_R 將被輸入的脈衝信號 SROUT 的脈衝看作脈衝信號 SELOUT2 的脈衝輸出。

再者，對輸入有設置信號 SIN_D 的脈衝的驅動信號輸出電路 233_Q 寫入電位 VDD 作爲資料 D1 以及電位 VSS 作爲資料 D2。因此，信號 DOUT1 的電位成爲電位 TCOMH，且信號 DOUT2 的電位成爲電位 VH。

此外，對輸入有重設信號 RIN_D 的脈衝的驅動信號

輸出電路 233_R 寫入電位 VSS 作為資料 D1 以及電位 VDD 作為資料 D2。因此，信號 DOUT1 的電位成為電位 TCOML，且信號 DOUT2 的電位成為電位 VL。

以上是圖 7A 所示的信號線驅動電路的驅動方法的例子。

另外，在本實施例的信號線驅動電路的驅動方法例子中，例如，如圖 17 所示，也可以採用時脈信號 FCLK1 和時脈信號 GCLK1 是相同的信號且時脈信號 FCLK2 和時脈信號 GCLK2 是相同的信號的驅動方法。此時，驅動信號輸出電路 233_K 的信號 DOUT1 是驅動信號輸出電路 233_K-1 的信號 DOUT1 轉移的信號，驅動信號輸出電路 233_K 的信號 DOUT2 是驅動信號輸出電路 233_K-1 的信號 DOUT2 轉移的信號。

再者，參照圖 18 的時序圖說明圖 7A 的液晶顯示裝置所具有的像素電路 210 的工作例子。

如圖 18 所示，當在某個圖框期間 F1 對第 M 列 N 行的像素電路 210 寫入資料時，在像素電路 210 中由於藉由共同信號線 CL_M 輸入的共同信號 CS_M 而液晶元件 212 所具有的一對電極中的另一方的電位（也稱為 VLC2）成為電位 TCOML。此外，液晶元件 212 所具有的一對電極中的另一方的電位的切換只要在結束閘極信號 GS_M 的脈衝的輸入之前進行即可，例如也可以在輸入閘極信號 GS_M 的脈衝的期間中切換液晶元件 212 所具有的一對電極中的另一方的電位。

再者，藉由閘極信號線 GL_M 輸入閘極信號 GS_M 的脈衝，並且在像素電路 210 中場效應電晶體 211 成為導通狀態。

此時，在像素電路 210 中，液晶元件 212 所具有的一對電極中的一方的電位（也稱為電位 $VLC1$ ）的值與藉由資料信號線 DL_N 輸入的資料信號 DS 的電位的值同等。在此，電位 $VLC1$ 是電位 $+VDATA$ 。因此，施加到液晶元件 212 的一對電極之間的電壓是 $+VDATA-TCOML$ 。由此，對像素電路 210 寫入資料。

然後，閘極信號 GS_M 的脈衝的輸入結束，場效應電晶體 211 成為截止狀態，並且在像素電路 210 中保持積累在液晶元件 212 所具有的一對電極中的一方的電荷。在輸入有資料的像素電路 210 中，在液晶元件 212 中根據施加到一對電極之間的電壓控制液晶層所包括的液晶的配向。由此，上述像素電路 210 成為顯示狀態。

再者，由於藉由共同信號線 CL_M 輸入的共同信號 CS_M 而在像素電路 210 中液晶元件 212 所具有的一對電極中的另一方的電位（也稱為 $VLC2$ ）成為電位 $TCOMH$ 。

再者，當在下一個圖框期間 $F2$ 中，對相同的第 M 列 N 行的像素電路 210 寫入反轉資料時，藉由閘極信號線 GL_M 輸入閘極信號 GS_M 的脈衝，由此在像素電路 210 中場效應電晶體 211 成為導通狀態。

此時，在像素電路 210 中，液晶元件 212 的電位 $VLC1$ 的值與藉由資料信號線 DL_N 輸入的資料信號 DS 的

電位的值同等。在此，電位 VLC1 是電位 -VDATA。由此，施加到液晶元件 212 的一對電極之間的電壓是 $TCOMH - VDATA$ 。

然後，閘極信號 GS 的脈衝的輸入結束，場效應電晶體 211 成為截止狀態，並且在像素電路 210 中保持積累在液晶元件 212 所具有的一對電極中的一方的電荷。在輸入有資料的像素電路 210 中，在液晶元件 212 中根據施加到一對電極之間的電壓控制液晶層所包括的液晶的配向。由此，上述像素電路 210 成為顯示狀態。

如圖 18 所示，在本實施例的液晶顯示裝置中，因為藉由在每個圖框期間使資料信號及共同信號的極性反轉，可以減小資料信號的振幅，所以可以減小閘極信號的振幅。因此，可以降低驅動電壓，從而可以減少耗電量。

另外，當不需要對像素電路 210 寫入資料時，也可以停止對信號線驅動電路 201 至信號線驅動電路 203 的電源供應。由此，可以減少液晶顯示裝置的耗電量。此外，藉由作為像素電路 210 的場效應電晶體 211 使用截止電流低的場效應電晶體，在停止對信號線驅動電路 201 至信號線驅動電路 203 的電源供應的期間也可以顯示相同的影像。

以上是本實施例的液晶顯示裝置的說明。

如參照圖 7A 和 7B 至圖 18 所說明，在本實施例的液晶顯示裝置的一個例子中可以採用如下驅動方法，即藉由使用信號線驅動電路控制共同信號線的電位，在每個圖框期間中使各行的每個像素電路的液晶元件所具有的一對電

極中的一方的電位的極性和另一方的電位的極性反轉。

此外，在本實施例的液晶顯示裝置的一個例子中，使用上述實施例 1 所示的信號線驅動電路構成控制共同信號線的電位的信號線驅動電路。由此，在不對移位暫存器輸入起始脈衝信號的脈衝的期間也可以再次寫入鎖存單元的第一資料。由此，例如可以抑制構成驅動信號輸出電路的場效應電晶體的洩漏電流所引起的成為第一資料的電位的變動，從而可以抑制液晶顯示裝置的工作故障。

[實施例 3]

在本實施例中，參照圖 19 說明實施例 2 所示的液晶顯示裝置的結構例子。

本實施例中的液晶顯示裝置的例子是橫向電場方式的液晶顯示裝置，並且如圖 19 所示，它包括導電層 701a 至導電層 701c、絕緣層 702、半導體層 703a 及半導體層 703b、導電層 704a 至導電層 704d、絕緣層 705、著色層 706、絕緣層 707、結構體 708a 至結構體 708d、導電層 709、導電層 710、絕緣層 722、絕緣層 723 以及液晶層 750。

導電層 701a 至導電層 701c 設置在基板 700 的一個平面上。

導電層 701a 設置在信號線驅動電路部 800 中。導電層 701a 具有信號線驅動電路的場效應電晶體所具有的閘極的功能。

導電層 701b 設置在像素電路部 801 中。導電層 701b 具有像素電路的場效應電晶體所具有的閘極的功能。

導電層 701c 設置在像素電路部 801 中。導電層 701c 具有像素電路的電容元件所具有的一對電極中的另一方的功能。

絕緣層 702 設置在導電層 701a 至導電層 701c 上。絕緣層 702 具有信號線驅動電路的場效應電晶體所包括的閘極絕緣層、像素電路的場效應電晶體所包括的閘極絕緣層及像素電路的電容元件所包括的介電質層的功能。

半導體層 703a 隔著絕緣層 702 與導電層 701a 重疊。半導體層 703a 具有信號線驅動電路的場效應電晶體所包括的形成通道的層（也稱為通道形成層）的功能。

半導體層 703b 隔著絕緣層 702 與導電層 701b 重疊。半導體層 703b 具有像素電路的場效應電晶體所包括的通道形成層的功能。

導電層 704a 與半導體層 703a 電連接。導電層 704a 具有信號線驅動電路的場效應電晶體所包括的源極和汲極中的一方的功能。

導電層 704b 與半導體層 703a 電連接。導電層 704b 具有信號線驅動電路的場效應電晶體所包括的源極和汲極中的另一方的功能。

導電層 704c 與半導體層 703b 電連接。導電層 704c 具有像素電路的場效應電晶體所包括的源極和汲極中的一方的功能。

導電層 704d 與半導體層 703b 電連接。此外，導電層 704d 隔著絕緣層 702 與導電層 701c 重疊。導電層 704d 具有像素電路的場效應電晶體所包括的源極和汲極中的另一方以及像素電路的電容元件所包括的一對電極中的一方的功能。

絕緣層 705 設置在半導體層 703a 及半導體層 703b 上以及導電層 704a 至導電層 704d 上。絕緣層 705 具有保護場效應電晶體的絕緣層（也稱為保護絕緣層）的功能。

著色層 706 設置在絕緣層 705 上。著色層 706 具有濾光片的功能。

絕緣層 707 隔著著色層 706 設置在絕緣層 705 上。絕緣層 707 具有平坦化層的功能。

結構體 708a 至結構體 708d 設置在絕緣層 707 上。藉由設置結構體 708a 至結構體 708d，可以高效地控制液晶元件所包括的液晶的配向。

導電層 709 設置在絕緣層 707 上，並在穿過絕緣層 705 及絕緣層 707 地設置的開口部中與導電層 704d 電連接。此外，導電層 709 具有疏齒部。另外，導電層 709 所具有的疏齒部的疏齒夾著結構體 708b 或結構體 708d 設置在絕緣層 707 上。導電層 709 具有像素電路的液晶元件所包括的一對電極中的一方的功能。

導電層 710 設置在絕緣層 707 上。此外，導電層 710 具有疏齒部，且該疏齒部的疏齒與導電層 709 的疏齒部的疏齒交替地並列設置。此外，導電層 710 所具有的疏齒部



的疏齒夾著結構體 708a 或結構體 708c 地設置在絕緣層 707 上。導電層 710 具有像素電路的液晶元件所包括的一對電極中的另一方的功能。

此外，導電層 709 及導電層 710 夾著絕緣層 707 與著色層 706 重疊。

絕緣層 722 設置在基板 720 的一個平面上。絕緣層 722 具有平坦化層的功能。

絕緣層 723 設置在絕緣層 722 的一個平面上。絕緣層 723 具有保護絕緣層的功能。

液晶層 750 設置在導電層 709 及導電層 710 上。

另外，雖然在圖 19 中，作為場效應電晶體採用通道蝕刻型場效應電晶體，但是不侷限於此而例如也可以採用通道停止型場效應電晶體。此外，也可以採用頂閘極型場效應電晶體。

再者，說明圖 19 所示的液晶顯示裝置的各構成要素。

作為基板 700 及基板 720，例如也可以採用玻璃基板或塑膠基板。

作為導電層 701a 至導電層 701c 例如可以使用包含鉬、鈦、鉻、鉭、鎂、銀、鎢、鋁、銅、釹或銦等金屬材料的層。此外，也可以由能夠應用於導電層 701a 至導電層 701c 的材料的層的疊層構成導電層 701a 至導電層 701c。

作為絕緣層 702，例如可以使用包含氧化矽、氮化

於更多的氧原子的金屬元素且對金屬氧化物供應氧，可以減少金屬氧化物中的氧缺陷。

例如，當使用錫代替上述 In-Ga-Zn 類金屬氧化物所包含的 Ga（鎵）的全部時得到 In-Sn-Zn 類金屬氧化物，並且當使用鈦代替上述 In-Ga-Zn 類金屬氧化物所包含的 Ga（鎵）的一部分時得到 In-Ti-Ga-Zn 類金屬氧化物。

此外，作為上述氧化物半導體層也可以使用包括 CAAC-OS（C Axis Aligned Crystalline Oxide Semiconductor：c 軸配向結晶氧化物半導體）的氧化物半導體層。

CAAC-OS 不是完全的單晶，也不是完全的非晶，並且是在非晶相中具有結晶部的結晶-非晶混合相結構的氧化物半導體。再者，包括在 CAAC-OS 中的結晶部的 c 軸在平行於 CAAC-OS 膜的被形成面的法線向量或表面的法線向量的方向上一致，在從垂直於 ab 面的方向看時具有三角形或六角形的原子排列，且在從垂直於 c 軸的方向看時，金屬原子排列為層狀或者金屬原子和氧原子排列為層狀。注意，在本說明書中，在只記載“垂直”時，也包括 85° 以上且 95° 以下的範圍。另外，當只記載“平行”時，包括 -5° 以上且 5° 以下的範圍。

在將包括上述 CAAC-OS 的氧化物半導體的層用作通道形成層的場效應電晶體中，因可見光或紫外光的照射所引起的電特性的變動少，所以其可靠性高。

此外，當作為半導體層 703a 及半導體層 703b 使用氧化物半導體層時，例如藉由進行脫水化、脫氫化，去除氧

化物半導體層中的氫、水、羥基或氫化物（也稱為氫化合物）等雜質且對氧化物半導體層供應氧，可以使氧化物半導體層高度純化。例如，藉由作為與氧化物半導體層接觸的層使用包含氧的層並進行加熱處理，可以使氧化物半導體層高度純化。

例如，以 350°C 以上且低於基板的應變點的溫度，較佳為以 350°C 以上且 450°C 以下進行加熱處理。再者，也可以在之後的製程中進行加熱處理。此時，作為進行上述加熱處理的加熱處理裝置，例如可以使用電爐或藉由來自諸如電阻發熱體等的發熱體的熱傳導或熱輻射對被處理物進行加熱的裝置。例如，可以使用諸如 GRTA（Gas Rapid Thermal Annealing：氣體快速熱退火）裝置或 LRTA（Lamp Rapid Thermal Annealing：燈快速熱退火）裝置等的 RTA（Rapid Thermal Annealing：快速熱退火）裝置。

另外，在進行上述加熱處理之後，也可以在維持該加熱溫度的同時或在進行從該加熱溫度的降溫的過程中對與進行該加熱處理的爐相同的爐中引入高純度的氧氣體、高純度的 N_2O 氣體或超乾燥空氣（露點為 -40°C 以下，較佳為 -60°C 以下的氛圍）。此時，較佳為氧氣體或 N_2O 氣體不包含水、氫等。此外，較佳為將引入到加熱處理裝置中的氧氣體或 N_2O 氣體的純度設定為 6N 以上，較佳為設定為 7N 以上，即，將氧氣體或 N_2O 氣體中的雜質濃度設定為 1ppm 以下，較佳為設定為 0.1ppm 以下。由於氧氣體或 N_2O 氣體的作用氧化物半導體層被供給氧，從而可以降低

起因於氧化物半導體層中的氧缺乏的缺陷。另外，也可以在進行上述加熱處理時引入上述高純度的氧氣體、高純度的 N_2O 氣體或超乾燥氣體。

藉由將被高度純化的氧化物半導體層用於場效應電晶體，可以將氧化物半導體層的載流子密度設定為低於 $1 \times 10^{14}/\text{cm}^3$ ，較佳為低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳為低於 $1 \times 10^{11}/\text{cm}^3$ 。此外，可以將每通道寬度 $1\mu\text{m}$ 的場效應電晶體的截止電流設定為 10aA ($1 \times 10^{-17}\text{A}$) 以下，甚至為 1aA ($1 \times 10^{-18}\text{A}$) 以下，甚至為 10zA ($1 \times 10^{-20}\text{A}$) 以下，甚至為 1zA ($1 \times 10^{-21}\text{A}$) 以下，甚至為 100yA ($1 \times 10^{-22}\text{A}$) 以下。場效應電晶體的截止電流越低越好，但是，本實施例中的場效應電晶體的截止電流的下限值被估計大約為 $10^{-30}\text{A}/\mu\text{m}$ 。

作為導電層 704a 至導電層 704d，例如可以使用包含鉬、鈦、鉻、鉭、鎂、銀、鎢、鋁、銅、釹、銦或釷等的金屬材料的層。此外，藉由層疊能夠應用於導電層 704a 至導電層 704d 的材料的層，也可以構成導電層 704a 至導電層 704d。

作為絕緣層 705，可以使用氧化矽、氧化鋁、氧化鉛等的氧化絕緣層。

作為著色層 706，例如可以使用包含染料或顏料且透過呈現紅色的波長的光、呈現綠色的波長的光或呈現藍色的波長的光的層。此外，作為著色層 706，也可以使用包含染料或顏料且透過呈現青色、洋紅色或黃色的顏色的波長的光的層。

作為絕緣層 707 及絕緣層 722，例如可以使用有機絕緣材料或無機絕緣材料的層等。

結構體 708a 至結構體 708d 例如使用有機絕緣材料或無機絕緣材料等構成。

作為導電層 709 例如可以使用透過光的金屬氧化物的層等。例如，可以使用包含銦的金屬氧化物等。此外，藉由層疊能夠應用於導電層 709 的材料的層，也可以構成導電層 709。

作為導電層 710 例如可以使用透過光的金屬氧化物的層等。例如，可以使用包含銦的金屬氧化物等。此外，藉由層疊能夠應用於導電層 710 的材料的層，也可以構成導電層 710。

作為絕緣層 723，例如可以使用包含氧化矽、氮化矽、氧氮化矽、氮氧化矽、氧化鋁、氮化鋁、氧氮化鋁、氮氧化鋁或氧化鉛等的材料的層。

此外，作為液晶層 750 例如可以使用包括呈現藍相的液晶的層。

包括呈現藍相的液晶的層例如由包含呈現藍相的液晶、手性試劑、液晶性單體、非液晶性單體及聚合引發劑的液晶組成物構成。呈現藍相的液晶的回應時間短，且由於其具有光學各向同性而不需要配向處理並且視角依賴性小。因此，藉由使用呈現藍相的液晶可以提高液晶顯示裝置的工作速度。

作為上述液晶組成物，例如可以使用表 1 所示的組成

物。另外，作為混合比示出各液晶材料的混合比；液晶與手性試劑的混合比；液晶及手性試劑、液晶性單體、非液晶性單體的混合比或液晶；手性試劑；液晶性單體及非液晶性單體與聚合引發劑的混合比。

[表 1]

種別	材料	混合比 (wt%)			
液晶	MDA-00-3506 (由默克公司製造)	30	90.5	92	99.8
	NEDO LC-C	20			
	CPP-3FF	20			
	PEP-5CNF	15			
	PEP-5FCNF	15			
手性試劑	ISO-(6OBA) ₂		9.5		
液晶性單體	RM257-O6			4	
非液晶性單體	DMeAc			4	
聚合引發劑	DMPAP				0.2

注意，CPP-3FF 是 4-（反式-4-n-丙基環己基）-3',4'-二氟-1,1'-聯苯的簡稱。PEP-5CNF 是 4-n-正戊基苯甲酸 4-氟-3-氟苯基的簡稱。PEP-5FCNF 是 4-n-正戊基苯甲酸 4-氟-3,5-二氟苯基的簡稱。ISO-(6OBA)₂ 是 1,4：3,6-二脫水（dianhydro）-2,5-雙[4-（n-己基-1-氧基（oxy））苯甲酸]山梨醇的簡稱。另外，RM257-O6 是 1,4-雙-[4-（6-丙烯醯氧基-n-己基-1-氧基）苯甲醯氧基]-2-甲苯的簡稱。另外，DMeAc 是甲基丙烯酸 n-十二烷基酯的簡稱。另外，



DMPAP 是 2,2-二甲氧基-2-苯基苯乙酮的簡稱。

此外，作為液晶組成物，例如也可以使用表 2 所示的組成物。

[表 2]

種別	材料	混合比（wt%）			
液晶	MDA-00-3506 （由默克公司製造）	50	92.5	92	99.7
	CPEP-3FCNF	20			
	PEP-3FCNF	30			
手性試劑	R-DOL-Pn		7.5	4	
液晶性單體	RM257-O6				
非液晶性單體	DMeAc			4	
聚合引發劑	DMPAP				

注意，CPEP-5FCNF 是 4-（反式-4-n-戊基環己基）苯甲酸 4-氰-3,5-二氟苯基的簡稱。PEP-3FCNF 是 4-n-戊基苯甲酸 4-氰-3,5-二氟苯基的簡稱。R-DOL-Pn 是（4R,5R）-2,2'-二甲基- α - α '- α '- α '-四（9-菲基）-1,3-二氧戊環-4,5-二甲醇的簡稱。

此外，作為上述液晶組成物，例如也可以使用表 3 所示的組成物。

[表 3]

種別	材料	混合比（wt%）			
液晶	MDA-00-3506 （由默克公司製造）	50	92.5	92	99.7
	PPEP-5FCNF	20			
	PEP-3FCNF	30			
手性試劑	R-DOL-Pn		7.5	4	
液晶性單體	RM257-O6				
非液晶性單體	Dac			4	
聚合引發劑	DMPAP				

另外，PPEP-5FCNF 是 4-（4-n-戊基苯基）苯甲酸 4-
氟-3,5-二氟苯基的簡稱。

以上是圖 19 所示的液晶顯示裝置的結構例子的說明。

如圖 19 所說明，在本實施例的液晶顯示裝置的一個
例子中，在與像素電路同一基板上設置信號線驅動電路。
由此，可以減少用來使像素電路和信號線驅動電路連接的
佈線的數量。

此外，在本實施例的液晶顯示裝置的一個例子中，使
用呈現藍相的液晶構成液晶元件。由此，可以提高液晶顯
示裝置的工作速度。

[實施例 4]

在本實施例中，參照圖 20A 至 20D 說明具備使用實



施例 2 及實施例 3 所示的液晶顯示裝置的面板的電子裝置的例子。

圖 20A 至 20D 示出本實施例中的電子裝置的結構例子的模式圖。

圖 20A 所示的電子裝置是可攜式資訊終端的例子。

圖 20A 所示的資訊終端包括外殼 1011、設置在外殼 1011 中的面板 1012 以及按鈕 1013。

另外，也可以在外殼 1011 中設置用來將圖 20A 所示的電子裝置連接到外部設備的連接端子和用來操作圖 20A 所示的電子裝置的按鈕中的一個或多個。

面板 1012 具有顯示面板的功能。

作為面板 1012 可以使用上述實施例 2 及實施例 3 的液晶顯示裝置。

此外，面板 1012 也可以具有觸控面板的功能。此時，例如也可以在面板 1012 顯示鍵盤的影像並藉由用手指等觸摸鍵盤的影像進行輸入工作。

按鈕 1013 設置在外殼 1011 中。例如，當設置電源按鈕的按鈕 1013 時，藉由按下按鈕 1013 可以控制電子裝置是否處於導通狀態。

圖 20A 所示的電子裝置例如具有電話機、電子書閱讀器、個人電腦和遊戲機中的一種或多種的功能。

圖 20B 所示的電子裝置是折疊式資訊終端的例子。

圖 20B 所示的電子裝置包括外殼 1021a、外殼 1021b、設置在外殼 1021a 中的面板 1022a、設置在外殼



1021b 中的面板 1022b、軸部 1023、按鈕 1024、連接端子 1025 以及儲存媒體插入部 1026。

外殼 1021a 和外殼 1021b 由軸部 1023 連接。

面板 1022a 及面板 1022b 具有顯示面板的功能。例如，面板 1022a 及面板 1022b 可以顯示彼此不同的影像或一影像。此外，也可以以將面板 1022a 和面板 1022b 配置在上下方向上或左右方向上的狀態操作圖 20B 所示的電子裝置。

作為面板 1022a 及面板 1022b 可以使用上述實施例 2 及實施例 3 的液晶顯示裝置。

此外，面板 1022a 和面板 1022b 中的一者或兩者也可以具有觸控面板的功能。此時，例如也可以在面板 1022a 和面板 1022b 中的一者或兩者顯示鍵盤的影像並藉由用手等觸摸鍵盤的影像進行輸入工作。

因為圖 20B 所示的電子裝置包括軸部 1023，所以例如藉由轉動外殼 1021a 或外殼 1021b 使外殼 1021a 重疊於外殼 1021b，而可以折疊電子裝置。

按鈕 1024 設置在外殼 1021b 中。另外，也可以在外殼 1021a 中設置按鈕 1024。例如，當設置具有電源按鈕的功能的按鈕 1024 時，藉由按下按鈕 1024 可以控制是否對電子裝置中的電路供應電力。

連接端子 1025 設置在外殼 1021a 中。另外，也可以在外殼 1021b 中設置連接端子 1025。此外，也可以將多個連接端子 1025 設置在外殼 1021a 和外殼 1021b 中的一者

或兩者。連接端子 1025 是用來使圖 20B 所示的電子裝置與其他設備連接的端子。

儲存媒體插入部 1026 設置在外殼 1021a 中。另外，也可以在外殼 1021b 中設置儲存媒體插入部 1026。此外，也可以將多個儲存媒體插入部 1026 設置在外殼 1021a 和外殼 1021b 中的一者或兩者。例如，藉由對儲存媒體插入部插入卡型儲存媒體，可以進行從卡型儲存媒體到電子裝置的資料的讀出或對卡型儲存媒體的電子裝置中的資料的寫入。

圖 20B 所示的電子裝置例如具有電話機、電子書閱讀器、個人電腦和遊戲機中的一種或多種的功能。

圖 20C 所示的電子裝置是固定式資訊終端的例子。圖 20C 所示的固定式資訊終端包括外殼 1031、設置在外殼 1031 的面板 1032 以及按鈕 1033。

面板 1032 具有顯示面板及觸控面板的功能。

另外，也可以將面板 1032 設置在外殼 1031 中的甲板部 1034 中。

作為面板 1032 可以使用上述實施例 2 及實施例 3 的液晶顯示裝置。

再者，也可以在外殼 1031 設置用來輸出票券等的票券輸出部、硬幣投入部和紙幣投入部中的一個或多個。

按鈕 1033 設置在外殼 1031 上。例如，當設置電源按鈕的功能的按鈕 1033 時，藉由按下按鈕 1033 可以控制是否對電子裝置中的電路供應電力。

圖 20C 所示的電子裝置例如具有可以用作自動取款機、用於訂票等的資訊通信終端（也稱為多媒體站）或遊戲機的功能。

圖 20D 是固定式資訊端末的例子。圖 20D 所示的電子裝置包括外殼 1041、設置在外殼 1041 中的面板 1042、支撐外殼 1041 的支架 1043、按鈕 1044 以及連接端子 1045。

另外，也可以在外殼 1041 設置用來連接到外部設備的連接端子和用來操作圖 20D 所示的電子裝置的按鈕中的一個或多個。

面板 1042 具有顯示面板的功能。此外，面板 1042 具有觸控面板的功能。

作為面板 1042 可以使用上述實施例 2 及實施例 3 的液晶顯示裝置。

按鈕 1044 設置在外殼 1041 中。例如，當設置具有電源按鈕的功能的按鈕 1044 時，藉由按下按鈕 1044 可以控制是否對電子裝置中的電路供應電力。

連接端子 1045 設置在外殼 1041 中。連接端子 1045 是用來使圖 20D 所示的電子裝置與其他設備連接的端子。例如，藉由由連接端子 1045 使圖 20D 所示的電子裝置與個人電腦連接，面板 1042 可以顯示對應於從個人電腦輸入的資料信號的影像。例如，當圖 20D 所示的電子裝置的面板 1042 大於與該面板 1042 連接的電子裝置的面板時，可以擴大其他電子裝置的顯示影像，且多數人可以同時視

覺確認。

圖 20D 所示的電子裝置例如具有數位相框、輸出監視器、個人電腦或電視機的功能。

以上是本實施例中的電子裝置的例子的說明。

如參照圖 20A 至 20D 所說明那樣，在本實施例的電子裝置的一個例子中，藉由設置具備上述實施例中的液晶顯示裝置的面板，可以提高面板的工作速度，從而例如可以提供動態影像再現等的工作速度高的電子裝置。

【圖式簡單說明】

在圖式中：

圖 1 是用來說明信號線驅動電路的例子的圖；

圖 2 是用來說明選擇電路的例子的圖；

圖 3A 和 3B 是用來說明驅動信號輸出電路的例子的圖；

圖 4 是用來說明信號線驅動電路的例子的圖；

圖 5A 和 5B 是用來說明驅動信號輸出電路的例子的圖；

圖 6 是用來說明信號線驅動電路的驅動方法例子的時序圖；

圖 7A 和 7B 是用來說明液晶顯示裝置的例子的圖；

圖 8A 和 8B 是用來說明脈衝輸出電路的例子的圖；

圖 9A 和 9B 是用來說明選擇電路的例子的圖；

圖 10A 和 10B 是用來說明驅動信號輸出電路的例子的

圖 ；

圖 11A 和 11B 是用來說明液晶顯示裝置的例子的圖 ；

圖 12A 和 12B 是用來說明液晶顯示裝置的例子的圖 ；

圖 13 是用來說明信號線驅動電路的例子的圖 ；

圖 14A 和 14B 是用來說明脈衝輸出電路的例子的圖 ；

圖 15A 和 15B 是用來說明驅動信號輸出電路的例子的圖 ；

圖 16 是用來說明信號線驅動電路的驅動方法例子的
時序圖 ；

圖 17 是用來說明信號線驅動電路的驅動方法例子的
時序圖 ；

圖 18 是用來說明像素電路的工作例子的時序圖 ；

圖 19 是用來說明液晶顯示裝置的結構例子的剖面模
式圖 ；

圖 20A 至 20D 是用來說明電子裝置的例子的圖 。

【主要元件符號說明】

101：移位暫存器

112：選擇電路

113：驅動信號輸出電路

121：鎖存單元

122：緩衝單元

123：緩衝單元

124：開關單元

131a：鎖存單元
 131b：鎖存單元
 132a：緩衝單元
 132b：緩衝單元
 133a 至 133d：開關單元
 134：緩衝單元
 201：信號線驅動電路
 202：信號線驅動電路
 203：信號線驅動電路
 204：信號線驅動電路
 210：像素電路
 211：場效應電晶體
 212：液晶元件
 213：電容元件
 230：移位暫存器
 231：脈衝輸出電路
 232：選擇電路
 233：驅動信號輸出電路
 311 至 319：場效應電晶體
 321：電容元件
 322：電容元件
 331 至 336：場效應電晶體
 351 至 364：場效應電晶體
 371：電容元件



372：電容元件
 431 至 444：場效應電晶體
 451：電容元件
 452：電容元件
 461 至 474：場效應電晶體
 481：電容元件
 482：電容元件
 491：場效應電晶體
 492：場效應電晶體
 700：基板
 701a：導電層
 701b：導電層
 701c：導電層
 702：絕緣層
 703a：半導體層
 703b：半導體層
 704a 至 704d：導電層
 705：絕緣層
 706：著色層
 707：絕緣層
 708a 至 708d：結構體
 709：導電層
 710：導電層
 720：基板

722：絕緣層

723：絕緣層

750：液晶層

1011：外殼

1012：面板

1013：按鈕

1021a：外殼

1021b：外殼

1022a：面板

1022b：面板

1023：軸部

1024：按鈕

1025：連接端子

1026：儲存媒體插入部

1031：外殼

1032：面板

1033：按鈕

1034：甲板部

1041：外殼

1042：面板

1043：支架

1044：按鈕

1045：連接端子

七、申請專利範圍：

1. 一種驅動電路，包括：

移位暫存器；

選擇電路，該選擇電路具有根據第一時脈信號及第二時脈信號決定以與從該移位暫存器輸入的脈衝信號相同的電位位準輸出第一脈衝信號還是第二脈衝信號的功能；以及

驅動信號輸出電路，該驅動信號輸出電路具有根據從該選擇電路輸入的該第一脈衝信號和該第二脈衝信號以及第一控制信號和第二控制信號生成並輸出用來控制信號線的電位的驅動信號的功能，

其中，該驅動信號輸出電路包括：

根據該第一脈衝信號及該第二脈衝信號改寫並儲存第一資料及第二資料的鎖存單元；

根據該第一資料及該第二資料設定該驅動信號的電位並輸出該驅動信號的緩衝單元；以及

藉由根據該第一控制信號及該第二控制信號處於導通狀態或截止狀態控制該第一資料的改寫使得抑制該第一資料的電位上的變動的開關單元。

2. 一種驅動電路，包括：

移位暫存器；

選擇電路，該選擇電路具有根據第一時脈信號及第二時脈信號決定以與從該移位暫存器輸入的脈衝信號相同的電位位準輸出第一脈衝信號還是第二脈衝信號的功能；以

及

驅動信號輸出電路，該驅動信號輸出電路具有根據從該選擇電路輸入的該第一脈衝信號和該第二脈衝信號以及第一控制信號至第五控制信號生成並輸出用來控制信號線的電位的驅動信號的功能，

其中，該驅動信號輸出電路包括：

根據該第一脈衝信號及該第二脈衝信號改寫並儲存第一資料及第二資料的第一鎖存單元；

根據該第一脈衝信號及該第二脈衝信號改寫並儲存第三資料及第四資料的第二鎖存單元；

根據該第一資料及該第二資料設定第一信號的電位並輸出該第一信號的第一緩衝單元；

根據該第三資料及該第四資料設定第二信號的電位並輸出該第二信號的第二緩衝單元；

藉由根據該第一控制信號及該第二控制信號處於導通狀態或截止狀態控制該第一資料的改寫使得抑制該第一資料的電位上的變動的第一開關單元；

藉由根據該第一控制信號及該第三控制信號處於導通狀態或截止狀態控制該第三資料的改寫使得抑制該第三資料的電位上的變動的第二開關單元；

被輸入該第二信號作為該第四控制信號且藉由根據該第四控制信號處於導通狀態或截止狀態控制儲存在該第一鎖存單元中的該第二資料的改寫使得抑制該第二資料的電位上的變動的第三開關單元；

被輸入該第一信號作為該第五控制信號且藉由根據該第五控制信號處於導通狀態或截止狀態控制儲存在該第二鎖存單元中的該第四資料的改寫使得抑制該第四資料的電位上的變動的第四開關單元；以及

根據該第一信號及該第二信號設定該驅動信號的電位並輸出該驅動信號的第三緩衝單元。

3.根據申請專利範圍第 1 或 2 項之驅動電路，其中該驅動信號輸出電路包括場效應電晶體，該場效應電晶體使用氧化物半導體層作為通道形成層。

4.一種包括根據申請專利範圍第 1 或 2 項之驅動電路的液晶顯示裝置，還包括：

資料信號線；

閘極信號線；

其電位被從該驅動電路輸出的該驅動信號控制的共同信號線；以及

包括像素電路及液晶元件的像素，

其中，該像素電路包括場效應電晶體，該場效應電晶體的源極和汲極中的一方與該資料信號線電連接，且該場效應電晶體的閘極與該閘極信號線電連接，

並且，其中該液晶元件包括一對電極，該一對電極中的一方與該場效應電晶體的該源極和該汲極中的另一方電連接，且該一對電極中的另一方與該共同信號線電連接。

5.根據申請專利範圍第 4 項之液晶顯示裝置，其中該場效應電晶體使用氧化物半導體層作為通道形成層。

6.根據申請專利範圍第 4 項之液晶顯示裝置，還包括用作濾色片的著色層。

7.根據申請專利範圍第 4 項之液晶顯示裝置，其中該液晶元件中的液晶材料呈現藍相。

8.根據申請專利範圍第 1 或 2 項之驅動電路，其中在該第一脈衝信號和該第二脈衝信號不被輸入到該驅動信號輸出電路的期間改寫該第一資料。

圖 1

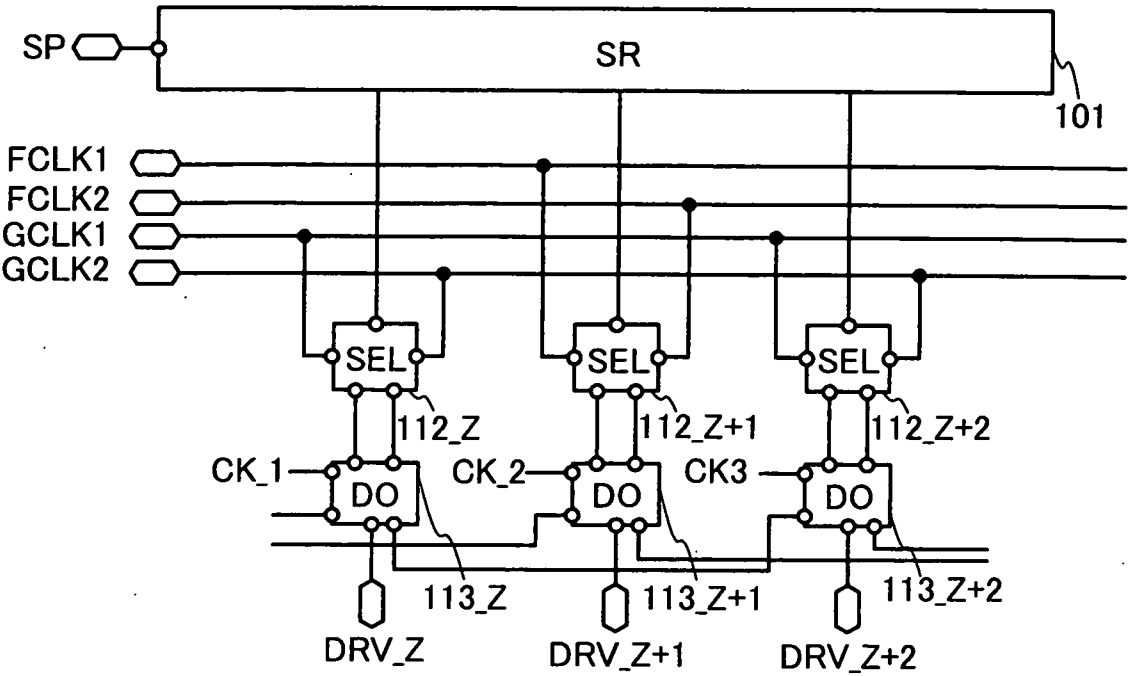


圖2

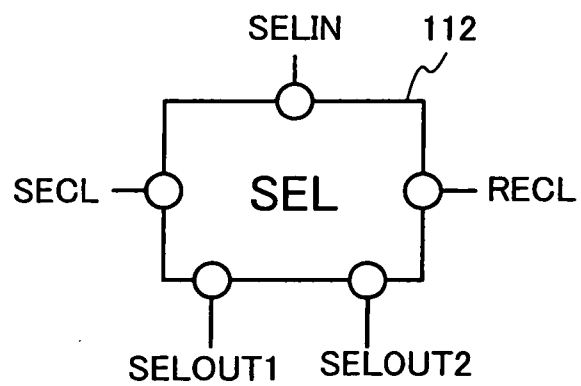


圖 3A

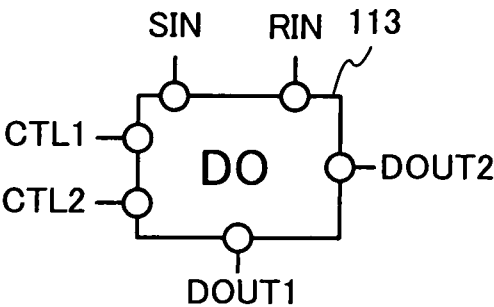


圖 3B

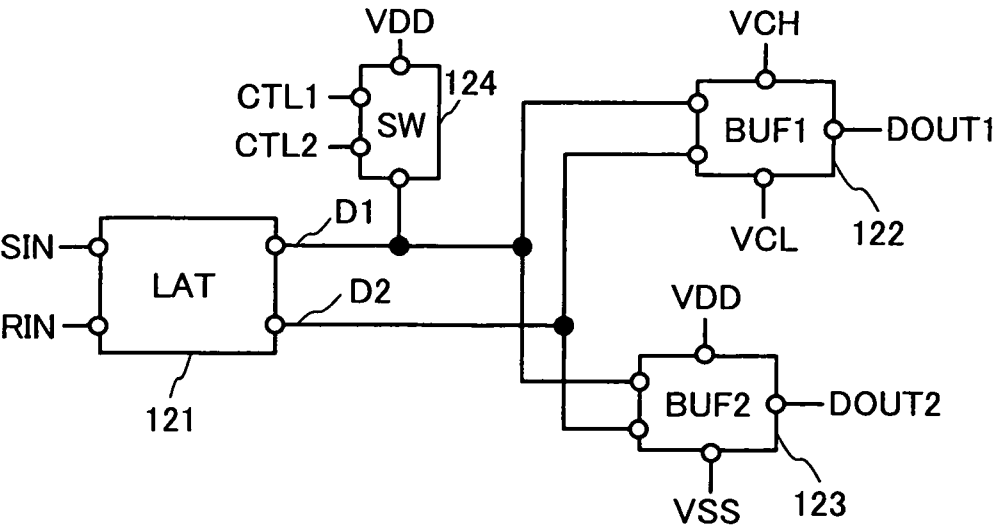


圖 4

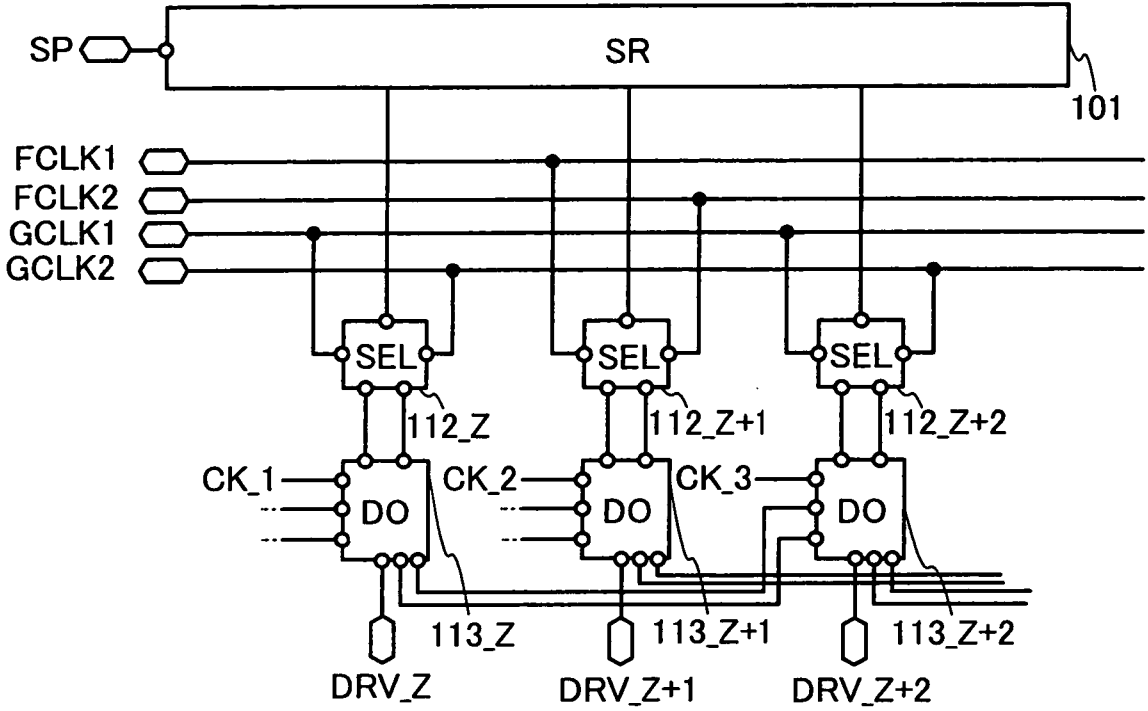


圖 5A

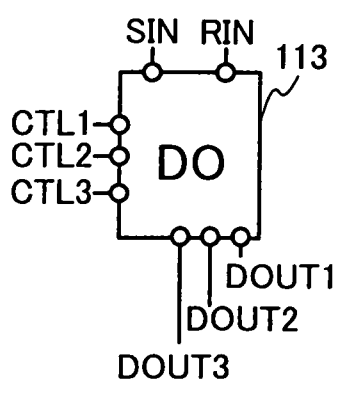


圖 5B

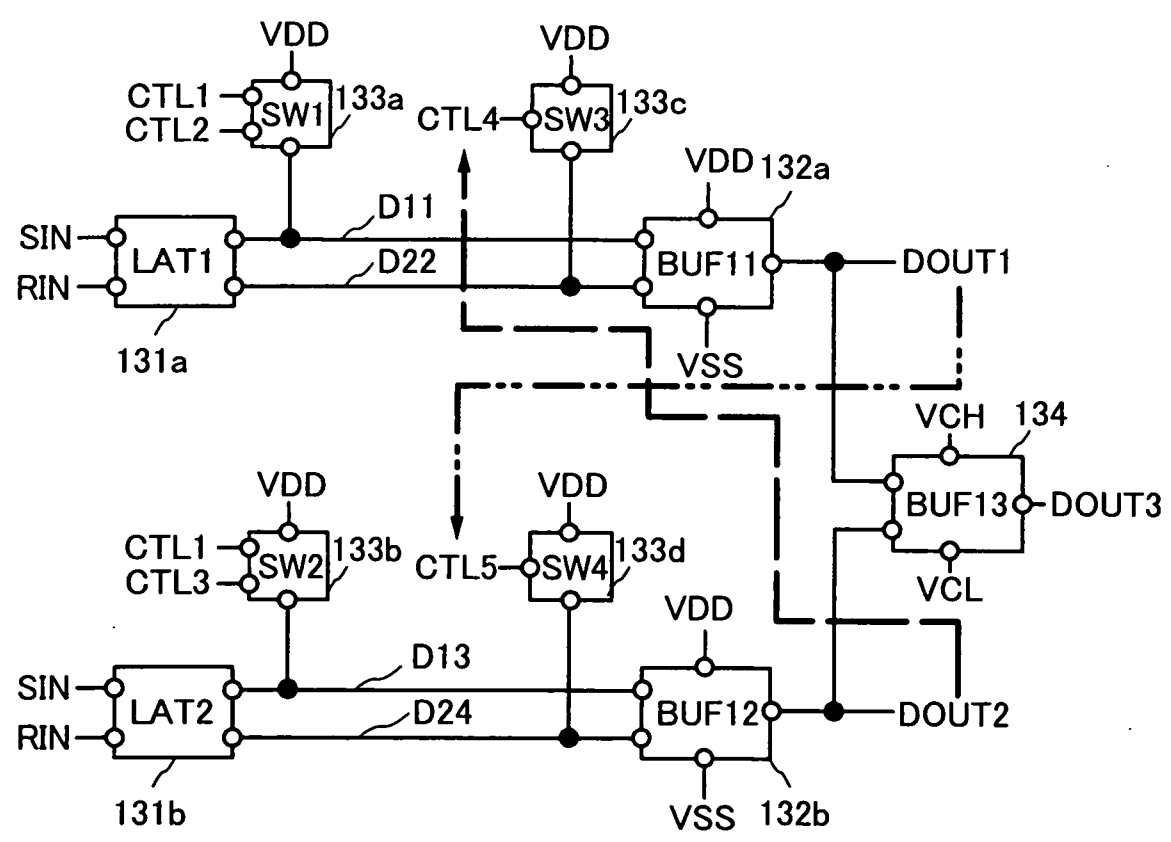


圖 6

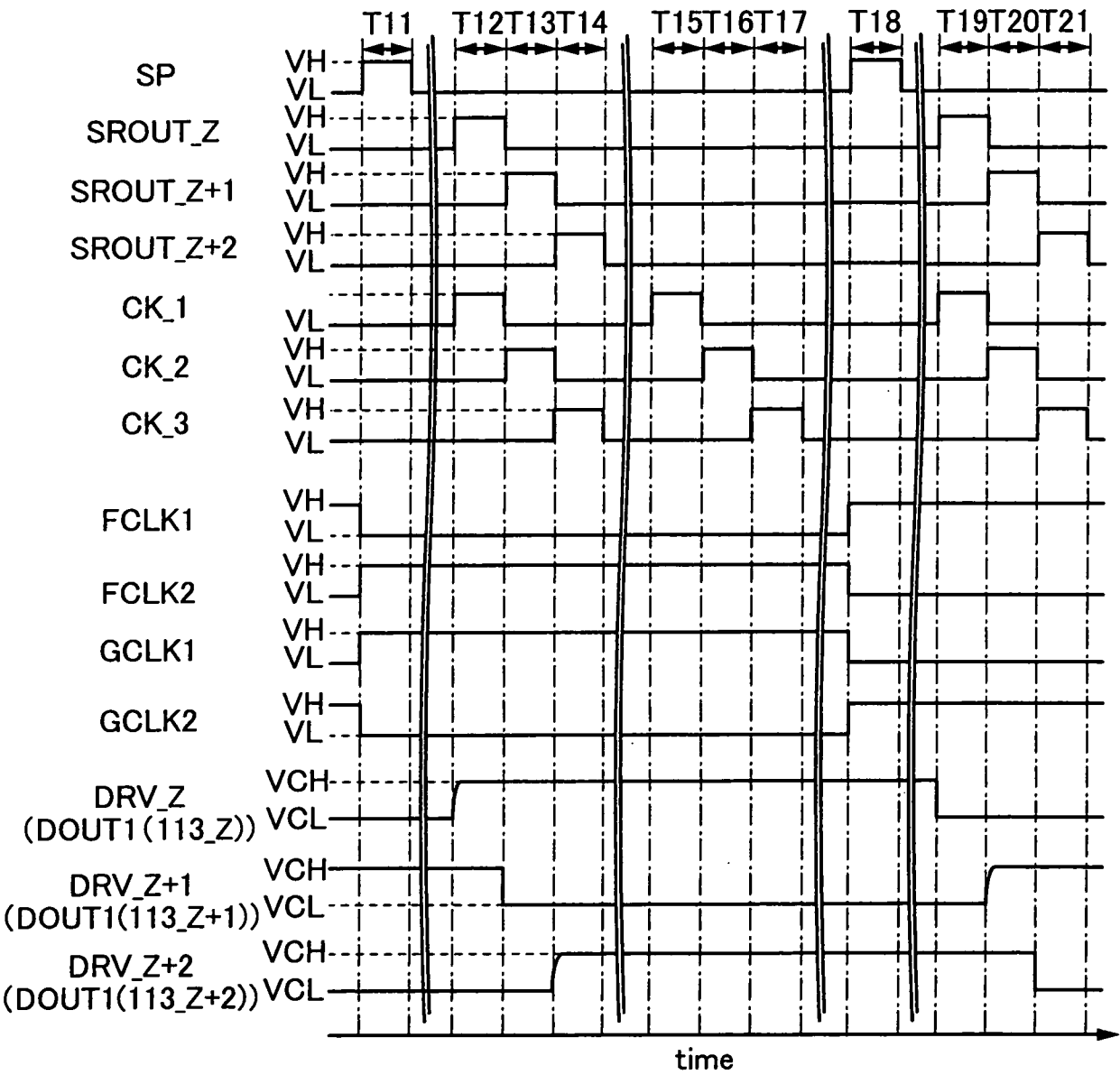


圖 7A

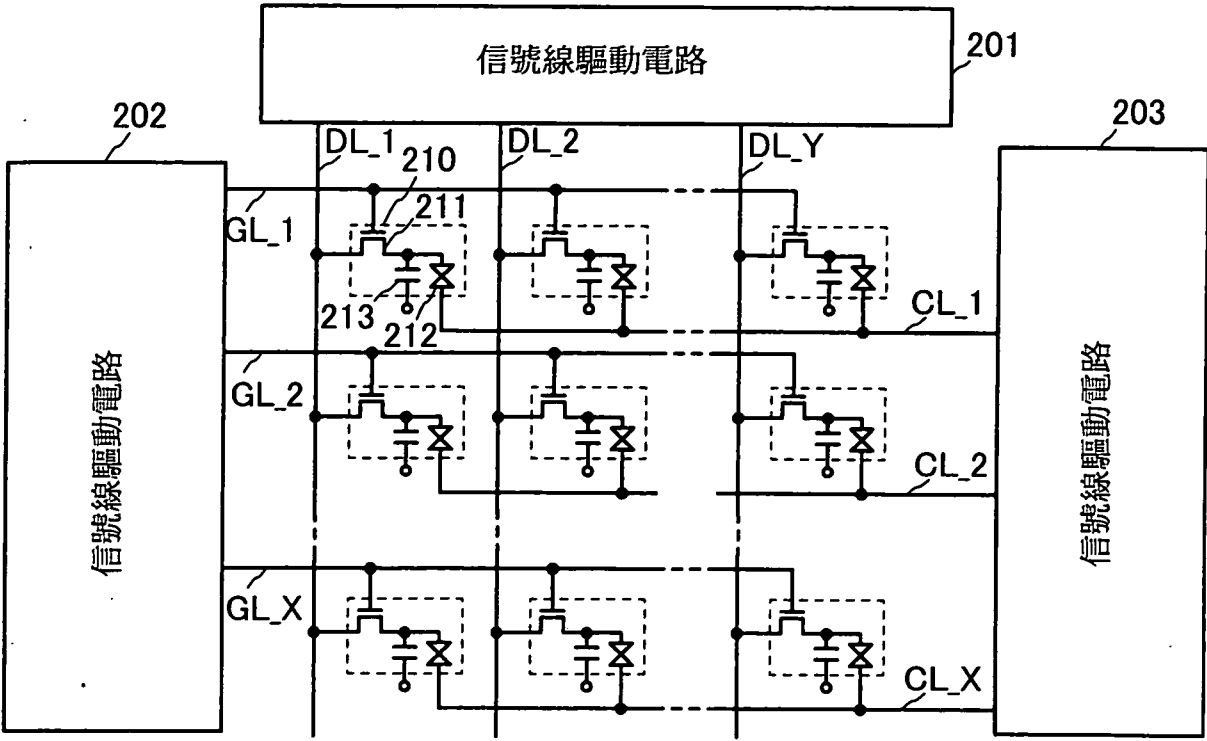


圖 7B

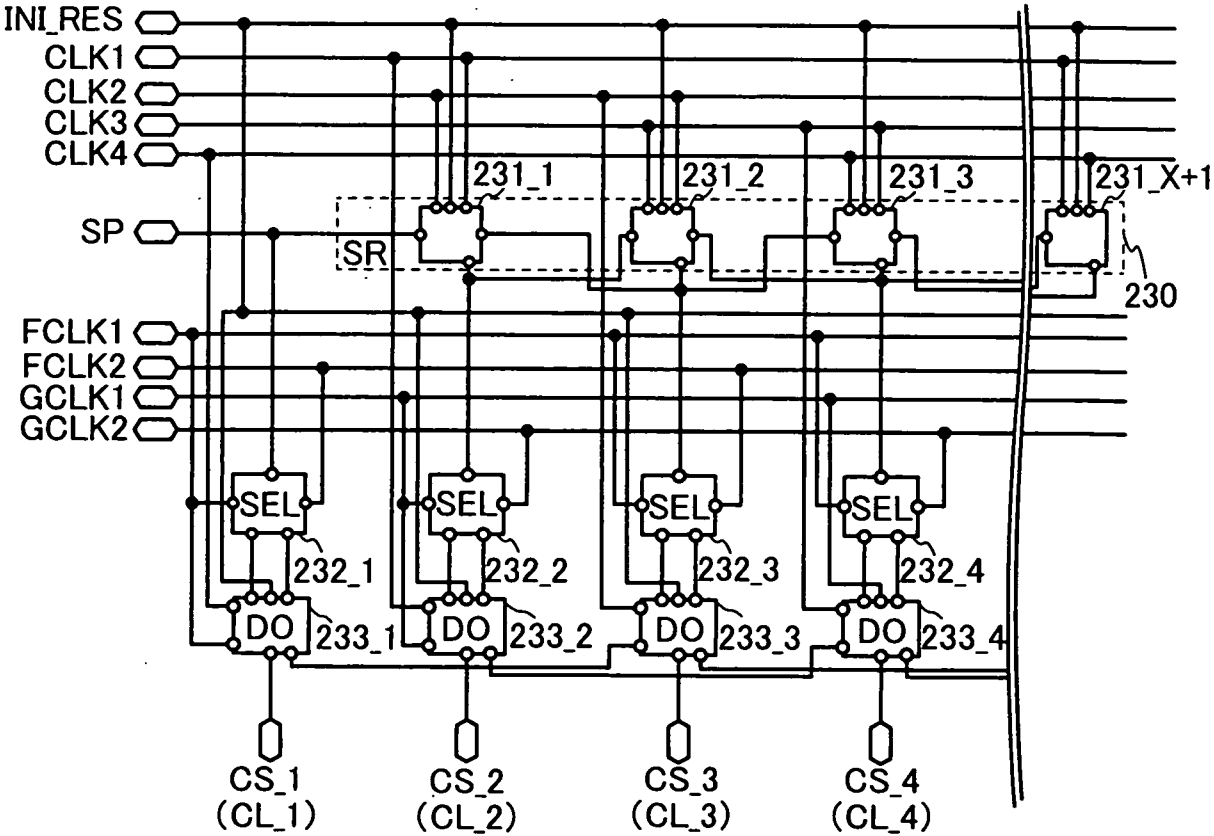


圖 8A

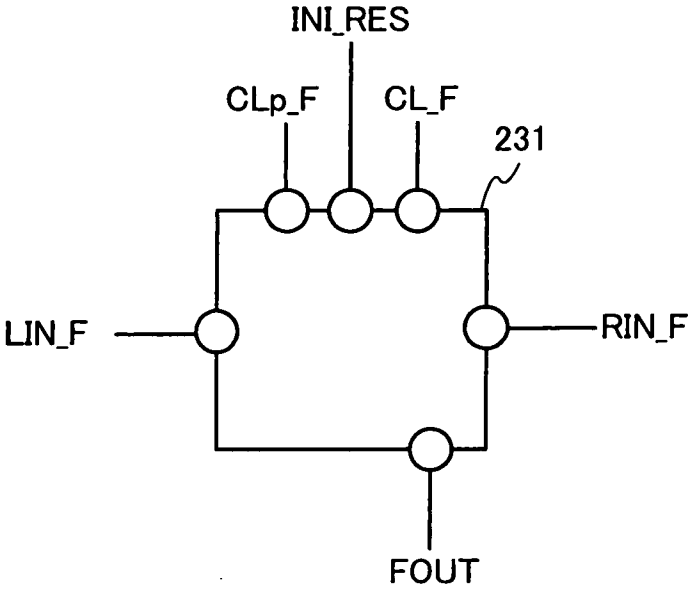


圖 8B

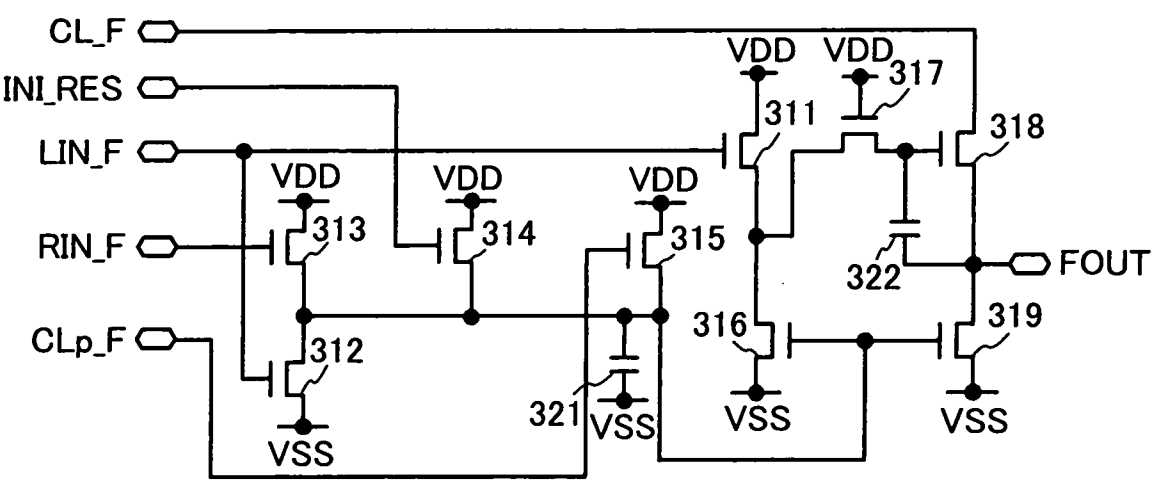


圖 9A

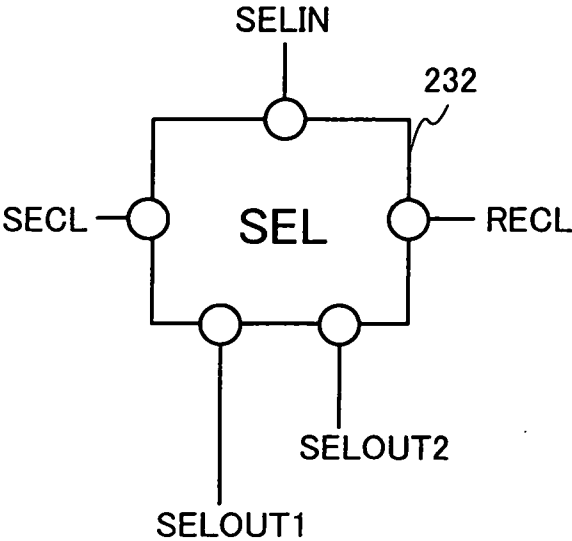


圖 9B

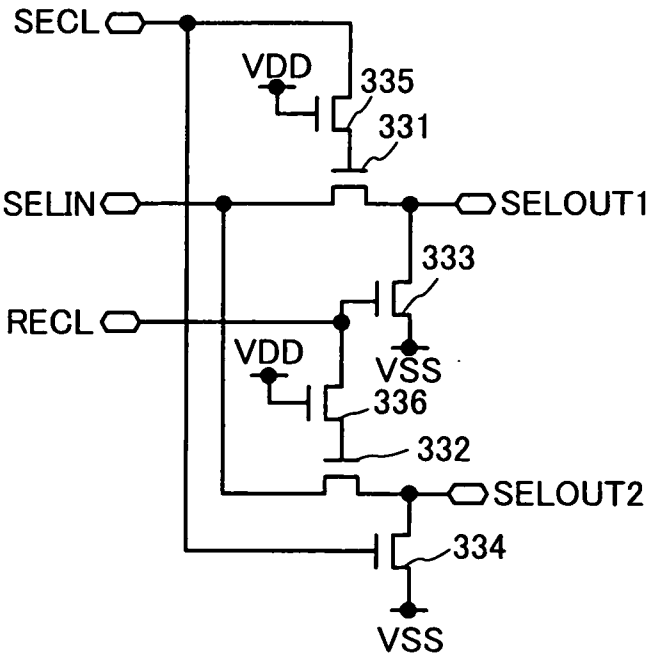


圖 10A

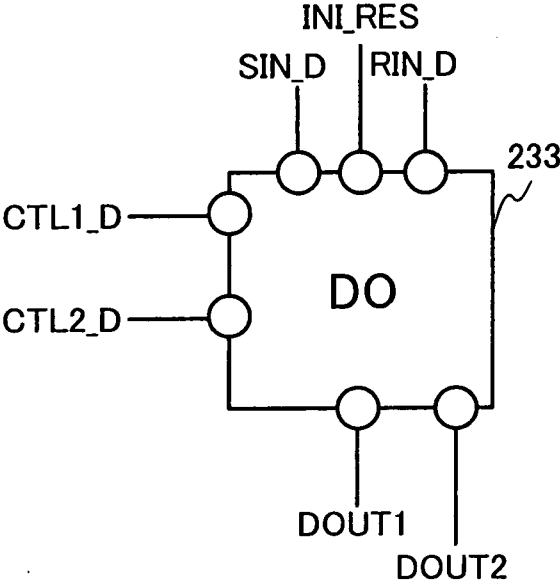


圖 10B

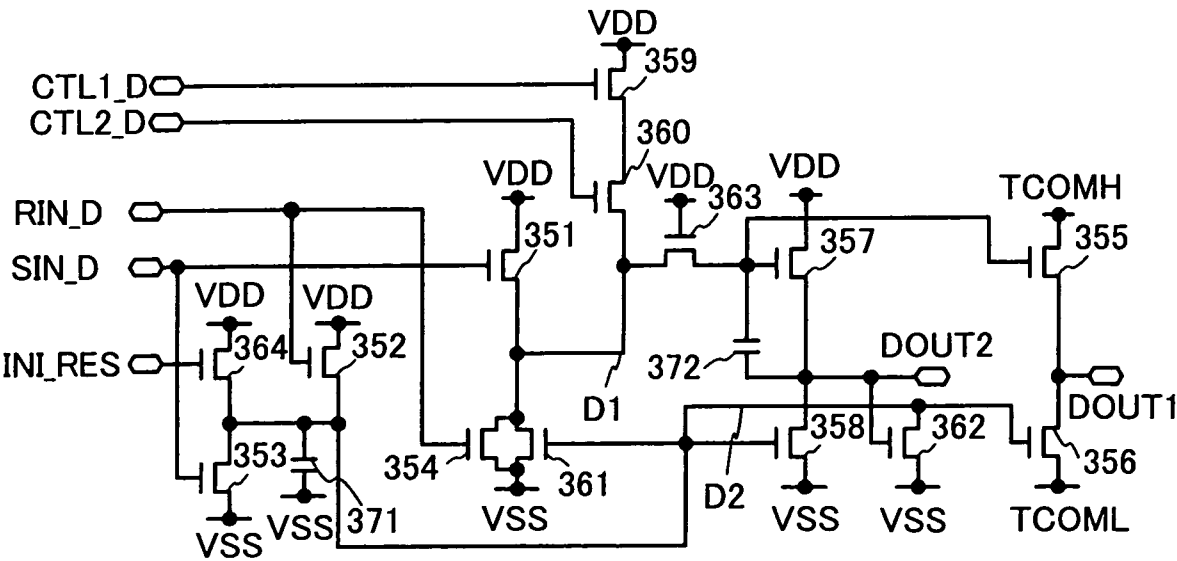


圖 11A

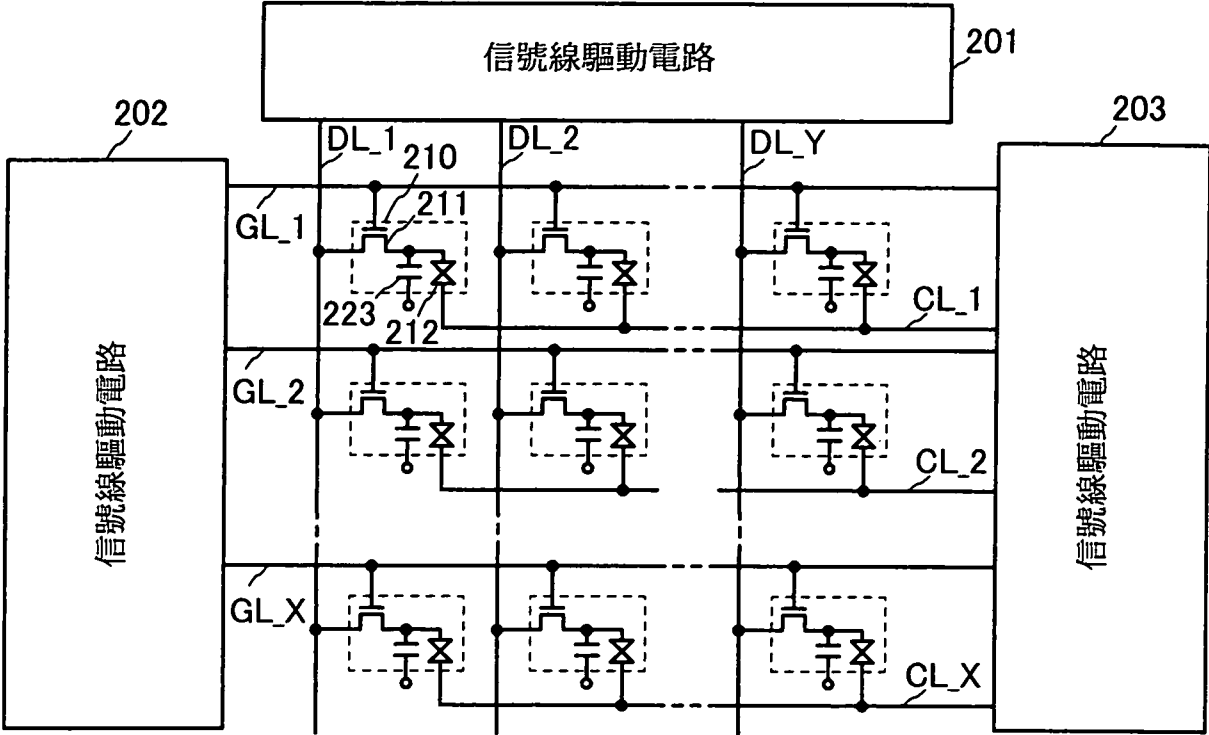


圖 11B

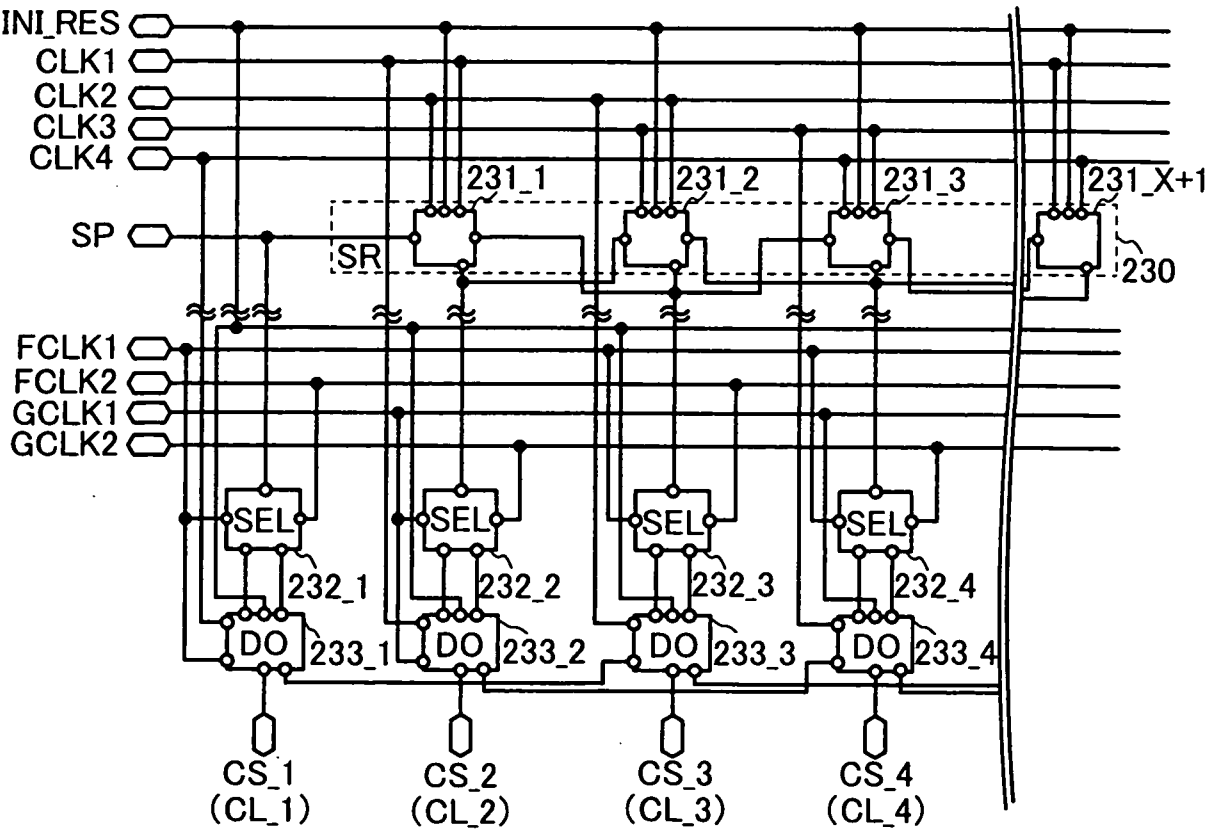


圖 12A

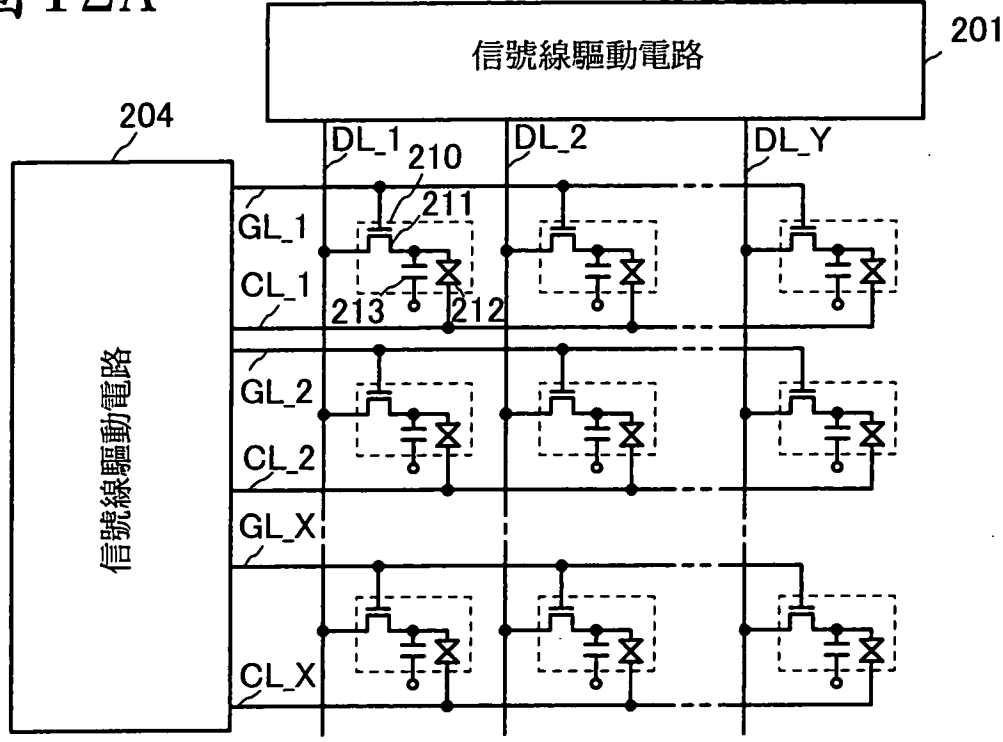


圖 12B

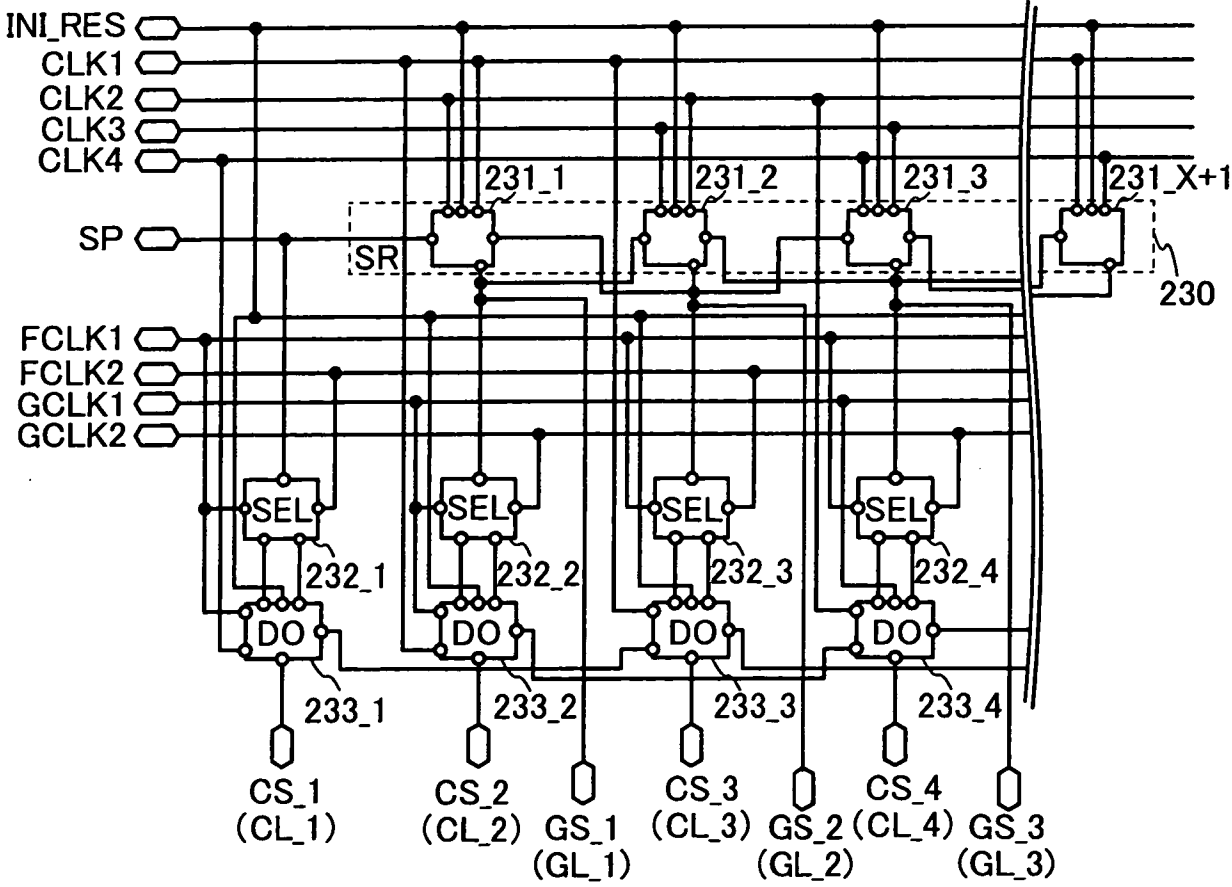


圖 13

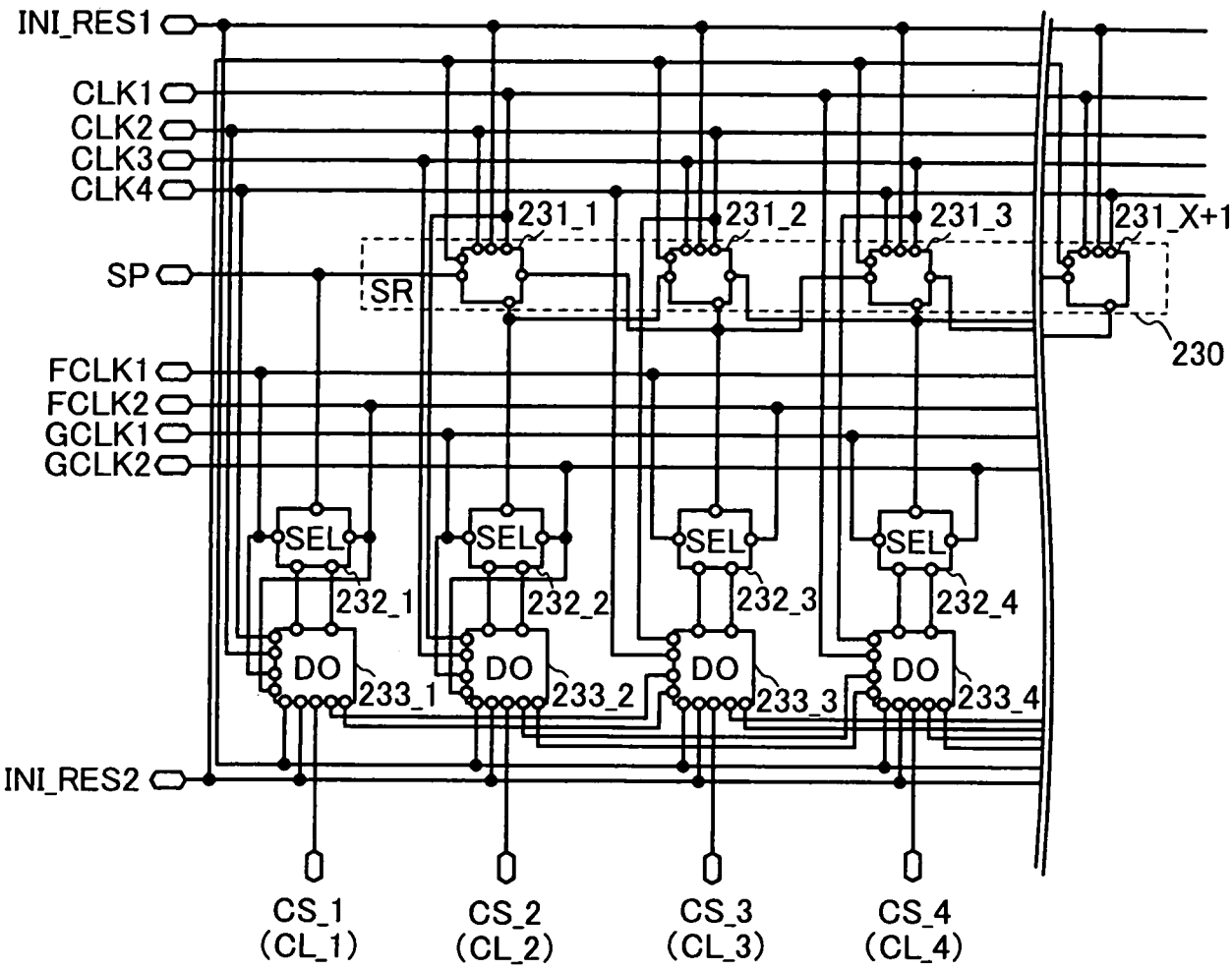


圖 14A

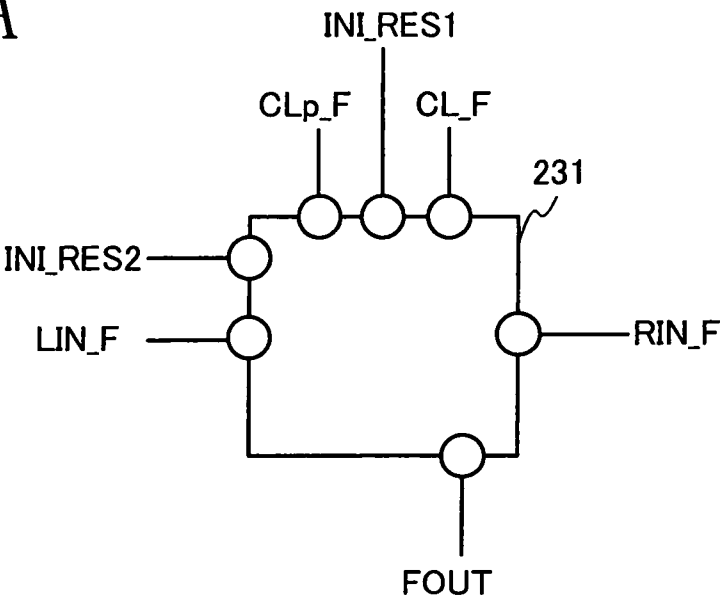


圖 14B

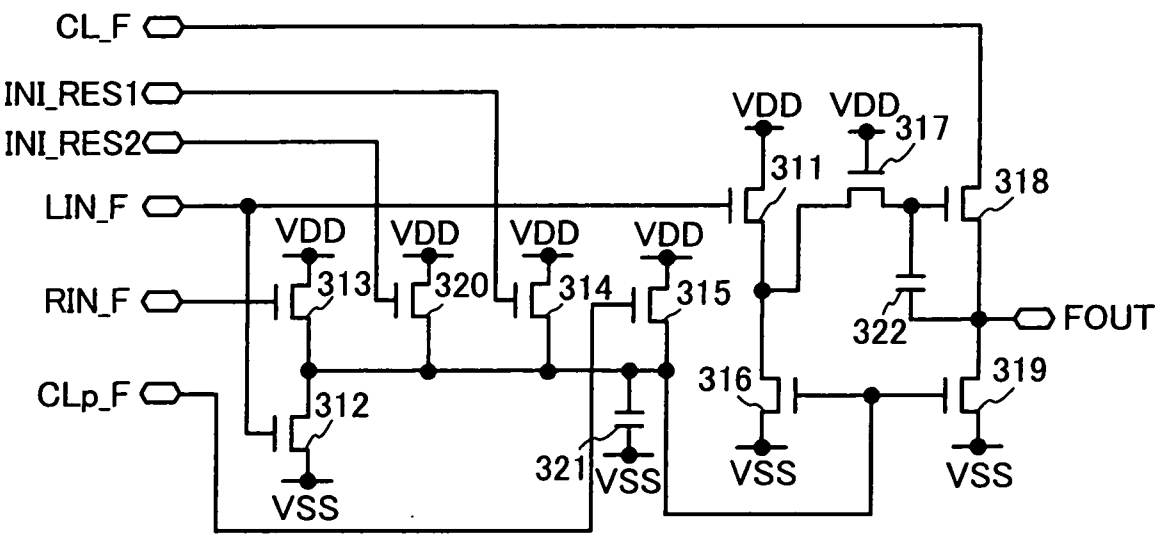


圖 15A

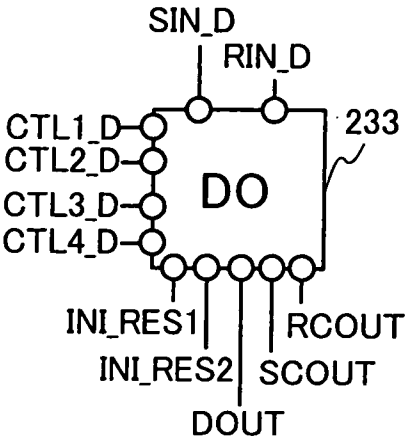


圖 15B

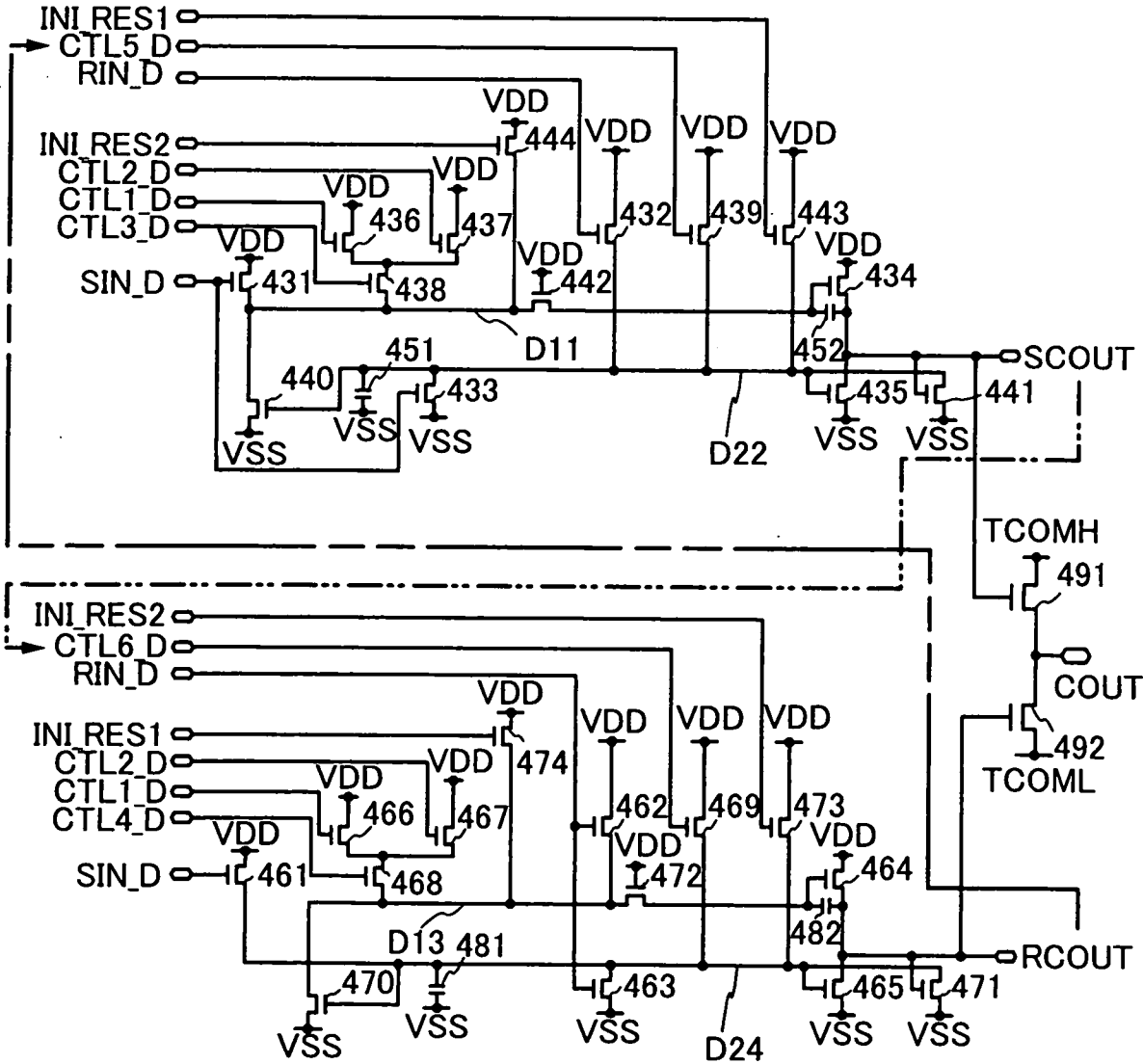


圖 16

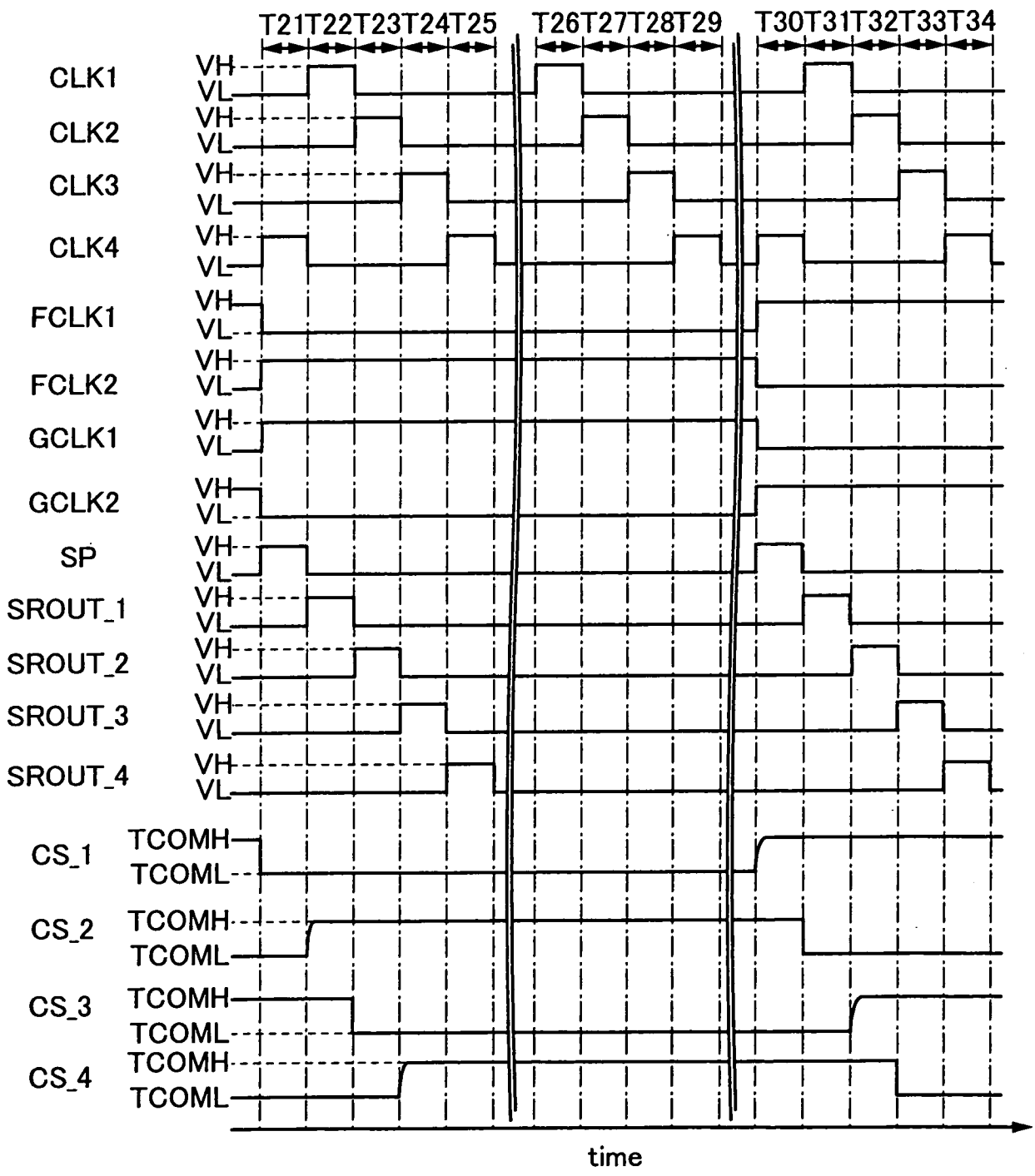


圖 17

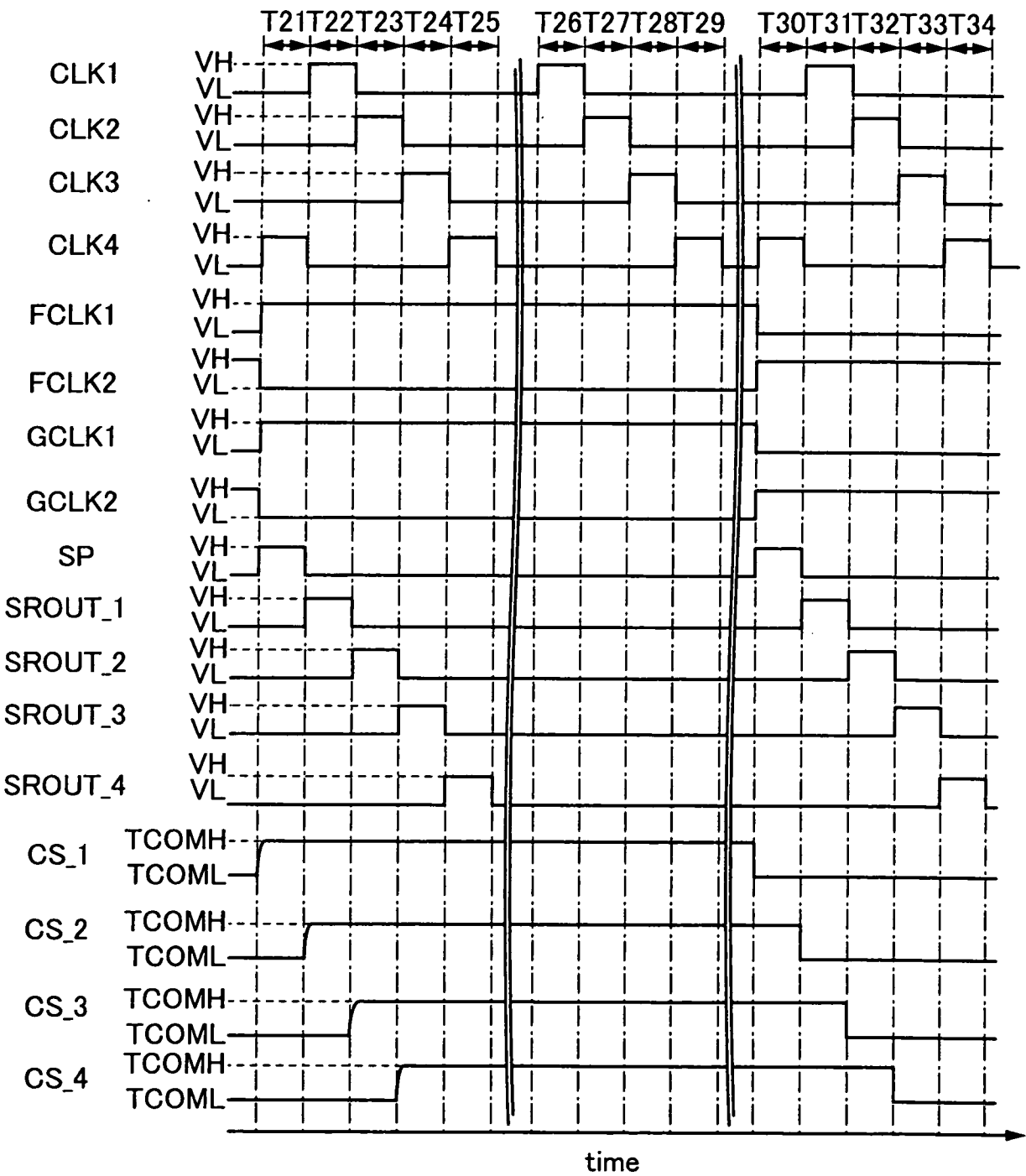


圖 18

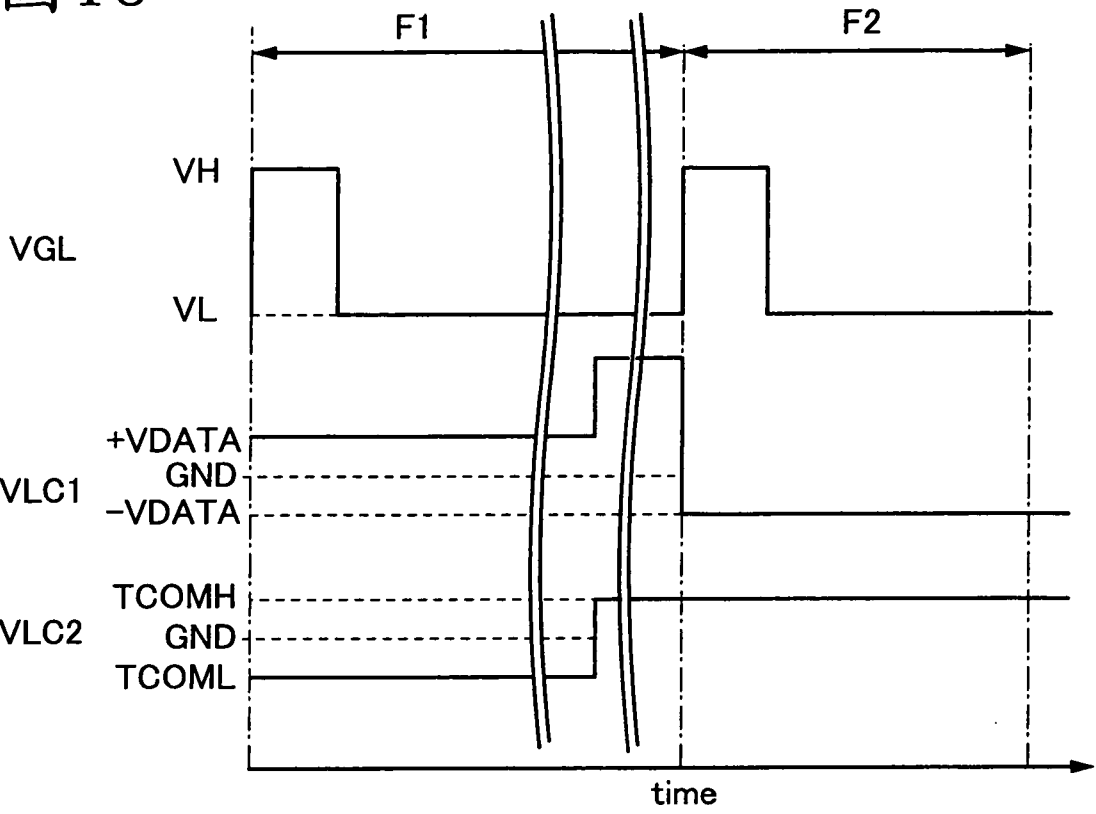


圖 19

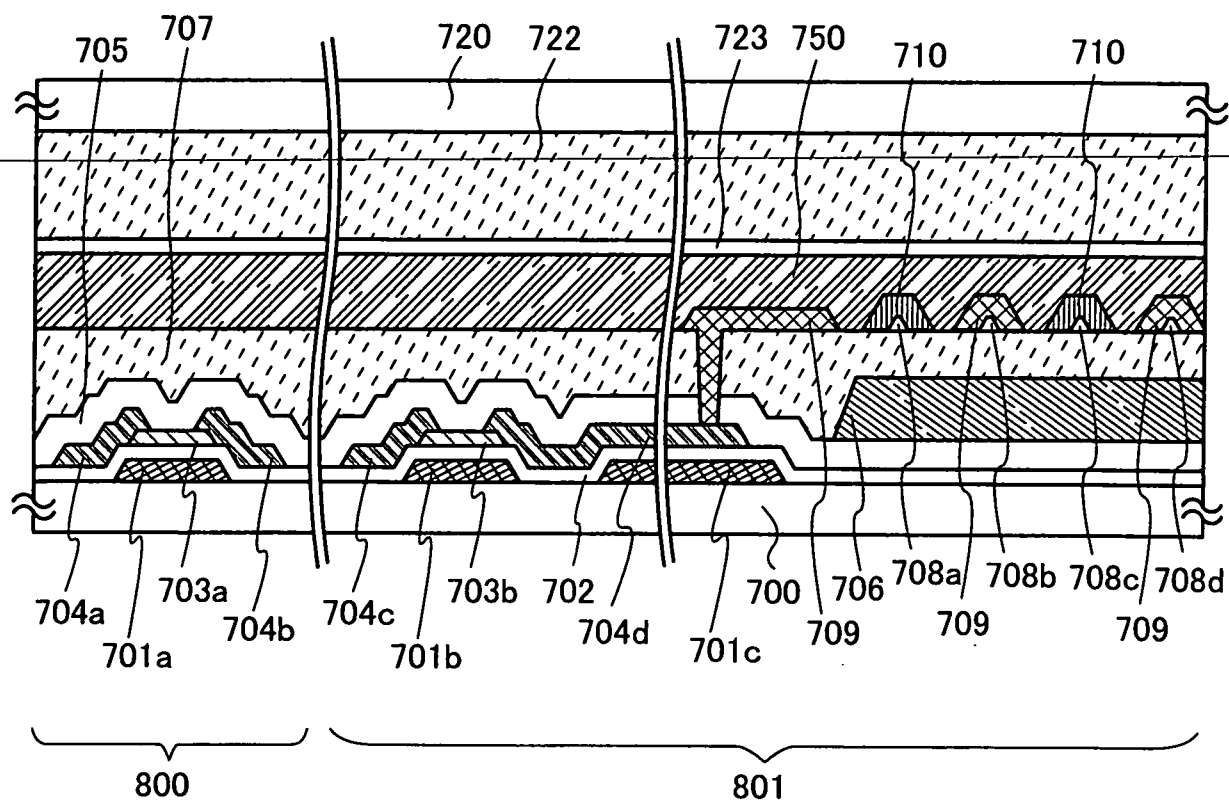


圖 20A

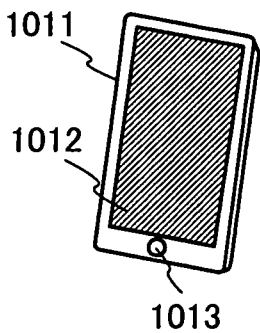


圖 20B

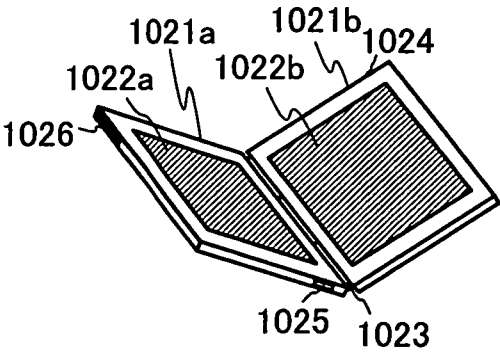


圖 20C

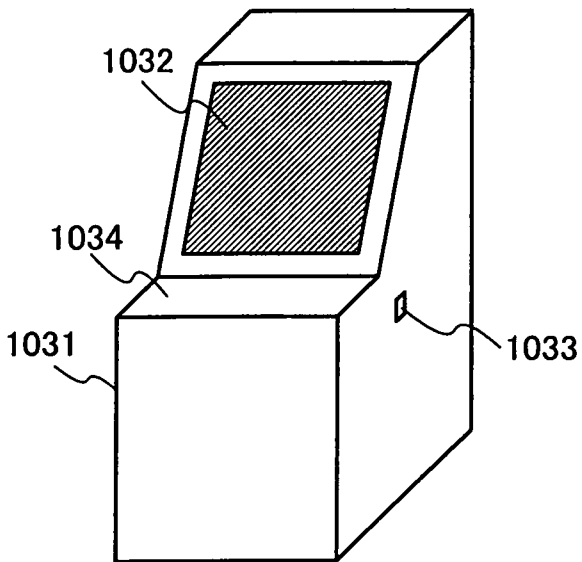


圖 20D

