



## (19) 中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201321875 A1

(43)公開日：中華民國 102(2013)年 06 月 01 日

(21)申請案號：100142367

(22)申請日：中華民國 100(2011)年 11 月 18 日

(51)Int. Cl. : G02F1/1362 (2006.01)

G09G3/36 (2006.01)

(71)申請人：友達光電股份有限公司（中華民國）AU Optronics Corporation (TW)  
新竹市新竹科學工業園區力行二路1號

(72)發明人：江佳倫 CHIANG, CHIALUN (TW)；黃郁升 HUANG, YUSHENG (TW)；陳彥樵 CHEN, YANCIAO (TW)；蔡孟汝 TSAI, MENGJU (TW)

(74)代理人：蔡坤財；李世章

申請實體審查：有 申請專利範圍項數：20 項 圖式數：9 共 41 頁

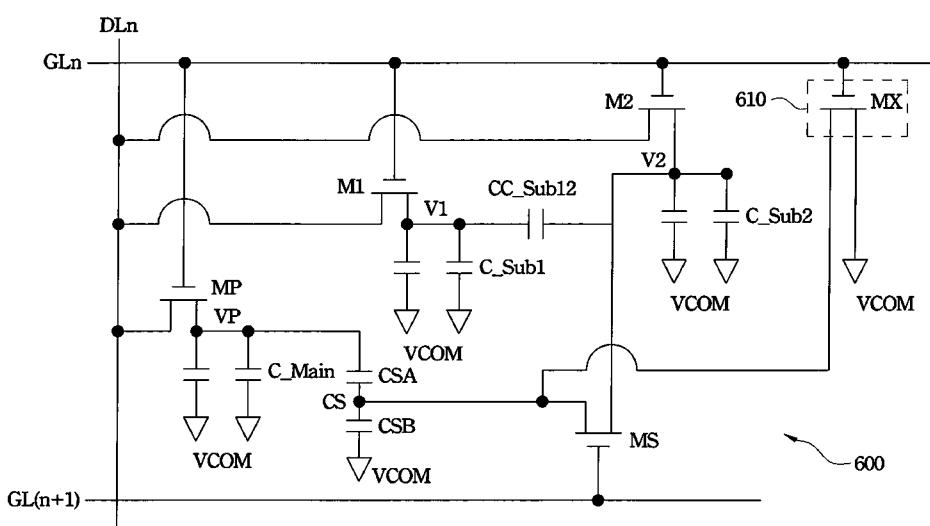
(54)名稱

顯示面板及其中畫素結構以及顯示面板中之驅動方法

# DISPLAY PANEL AND PIXEL THEREIN AND DRIVING METHOD IN DISPLAY PANEL

### (57)摘要

一種畫素結構，其包含數個次畫素，且每一個次畫素包含第一顯示區、第二顯示區、第三顯示區、第一電容及第二電容。第一電容連接第二顯示區與第三顯示區，第二電容透過一開關連接第一顯示區與第三顯示區。當開關開啟時，第三顯示區之電位透過第二電容減少，第一顯示區之電位透過第二電容增加，第二顯示區之電位透過第一電容減少。一種顯示面板及顯示面板中之驅動方法亦在此揭露。



600 : 次畫素

610 : 開關單元

### C Main : 儲存電容

C\_Sub1：儲存電容

### C Sub2：儲存電容

### CC Sub12：耦合電容

CSA：電荷分享電容

CSB : 電荷分享

### M1：閘閥元件

## M2：開關元件

MP：開關元件

## 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100142367

G02F 1/362, 2006.01

※申請日：100.11.18

※IPC 分類：

G09G 3/36, 2006.01

### 一、發明名稱：(中文/英文)

顯示面板及其中畫素結構以及顯示面板中之驅動方法

DISPLAY PANEL AND PIXEL THEREIN AND  
DRIVING METHOD IN DISPLAY PANEL

### 二、中文發明摘要：

一種畫素結構，其包含數個次畫素，且每一個次畫素包含第一顯示區、第二顯示區、第三顯示區、第一電容及第二電容。第一電容連接第二顯示區與第三顯示區，第二電容透過一開關連接第一顯示區與第三顯示區。當開關開啟時，第三顯示區之電位透過第二電容減少，第一顯示區之電位透過第二電容增加，第二顯示區之電位透過第一電容減少。一種顯示面板及顯示面板中之驅動方法亦在此揭露。

### 三、英文發明摘要：

A pixel includes sub-pixels, each of which includes a first display area, a second display area, a third display area, a first capacitor, and a second capacitor. The first capacitor connects the second display area with the third display area. The second capacitor connects the first display area with the third display area via a switch. When the switch is turned

on, the potential of the third display area decreases via the second capacitor, the potential of the first display area increases via the second capacitor, and the potential of the second display area decreases via the first capacitor. A display panel and driving method in a display panel are also disclosed herein.

四、指定代表圖：

(一)本案指定代表圖為：第（7）圖。

(二)本代表圖之元件符號簡單說明：

600：次畫素

610：開關單元

MP、M1、M2、MS：開關元件

MX：電晶體

C\_Main、C\_Sub1、C\_Sub2：儲存電容

CC\_Sub12：耦合電容

CSA、CSB：電荷分享電容

五、本案若有化學式時，請揭示最能顯示發明特徵的  
化學式：無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明內容是有關於一種顯示裝置，且特別是有關於一種顯示裝置中之畫素結構。

### 【先前技術】

近年來，由於液晶顯示器具有高品質的影像顯示能力與低耗電之特性，因此其已普遍被使用作為顯示裝置。

以目前的液晶顯示器而言，多域垂直配向(Multi-domain Vertical Alignment, MVA)技術已被廣泛運用於其顯示面板中，藉此使液晶顯示器能夠具有較廣的視角，不過此技術之缺點在於當使用者觀看顯示器的視角改變時，顯示器會有色偏或色飽和度不足(color washout)的問題。

為了解決上述問題，目前已知技術係將每個畫素單元分為多個顯示區，該些顯示區係配置以接收資料線上之信號而具有相對應電位，且於一掃描線被驅動時，透過兩顯示區中一者的電位來推升其中另一者的電位，使得上述顯示區之電位互不相同，各自具有相對應的畫素電壓，以顯示更符合影像資料的對應影像顏色，藉此解決前述色偏的問題。

然而，上述僅僅利用一個顯示區電位推升另一個顯示區電位的技術，依據實際應用及模擬結果，其仍然無法讓所有顯示區彼此間的電位差異明顯加大，以致於上述顯示區所具有的相對應畫素電壓彼此間仍舊差別很小，使得不

同顯示區所顯示的影像無法明顯地加以區別，也不能明顯有效地解決前述色偏的問題。

### 【發明內容】

本發明內容是在提供一種顯示面板及其中畫素結構以及顯示面板中之驅動方法，藉此改善液晶顯示器易產生色偏的問題。

本發明內容之一實施方式係關於一種畫素結構，其包含複數個次畫素，該些次畫素中每一者包含一第一顯示區、一第二顯示區、一第三顯示區、一第一電容以及一第二電容。第一顯示區、第二顯示區以及第三顯示區係配置以接收同一資料線上之資料信號而分別具有電位。第一電容電性連接第二顯示區與第三顯示區。第二電容透過一開關電性連接第一顯示區與第三顯示區，其中開關係配置以接收一掃描信號而開啟。當開關開啟時，第三顯示區之電位透過第二電容減少，第一顯示區之電位透過第二電容增加，第二顯示區之電位透過第一電容減少。

本發明內容之另一實施方式係關於一種顯示面板，其包含複數條資料線、複數條掃描線以及複數個次畫素。掃描線與該些資料線交錯配置以定義複數個次畫素區。次畫素配置於該些次畫素區內，且該些次畫素中每一者包含一第一次畫素電極、一第二次畫素電極、一第三次畫素電極、一耦合電容以及一第一電荷分享電容。第一次畫素電極經由一第一開關電性連接一資料線。第二次畫素電極經由一第二開關電性連接該資料線。第三次畫素電極經由一第三

開關電性連接該資料線。耦合電容電性連接於第二次畫素電極與第三次畫素電極之間。第一電荷分享電容之第一端電性連接第一次畫素電極，第一電荷分享電容之第二端經由一第四開關電性連接第三次畫素電極。

本發明內容之次一實施方式係關於一種顯示面板中之驅動方法，該顯示面板包含複數條資料線、複數條掃描線以及複數個次畫素，該些掃描線與該些資料線交錯配置以定義複數個次畫素區，該些次畫素配置於該些次畫素區內，該些次畫素中每一者包含一第一次畫素電極、一第二次畫素電極、一第三次畫素電極、一耦合電容以及一第一電荷分享電容，該耦合電容電性連接於該第二次畫素電極與該第三次畫素電極之間，該第一電荷分享電容電性連接於該第一次畫素電極與該第三次畫素電極之間。此驅動方法包含：透過該些資料線中同一資料線傳送一資料信號至該第一次畫素電極、該第二次畫素電極以及該第三次畫素電極；在一正半週期間藉由該第一電荷分享電容拉降該第三次畫素電極之電位並拉升該第一次畫素電極之電位；以及在該正半週期間於該第三次畫素電極之電位被拉降時藉由該耦合電容拉降該第二次畫素電極之電位。

根據本發明之技術內容，應用前述顯示面板及其中畫素結構以及顯示面板中之驅動方法，可讓顯示區的電位彼此間能夠有較為顯著的區別，而且灰階與穿透率間之關係亦較能符合理想的伽瑪（Gamma）特性曲線，使得多域垂直配向式液晶顯示器於廣視角的要求下，不易有色偏或色飽和度不足的問題。

本發明內容旨在提供本揭示內容的簡化摘要，以使閱讀者對本揭示內容具備基本的理解。此發明內容並非本揭示內容的完整概述，且其用意並非在指出本發明實施例的重要/關鍵元件或界定本發明的範圍。

## 【實施方式】

下文係舉實施例配合所附圖式作詳細說明，但所提供之實施例並非用以限制本發明所涵蓋的範圍，而結構運作之描述非用以限制其執行之順序，任何由元件重新組合之結構，所產生具有均等功效的裝置，皆為本發明所涵蓋的範圍。此外，圖式僅以說明為目的，並未依照原尺寸作圖。

關於本文中所使用之『約』、『大約』或『大致』一般通常係指數值之誤差或範圍於百分之二十以內，較好地是於百分之十以內，而更佳地則是於百分之五以內。文中若無明確說明，其所提及的數值皆視作為近似值，即如『約』、『大約』或『大致』所表示的誤差或範圍。

另外，關於本文中所使用之『耦接』或『連接』，均可指二或多個元件相互直接作實體或電性接觸，或是相互間接作實體或電性接觸，而『耦接』還可指二或多個元件元件相互操作或動作。

第 1 圖係依照本發明實施例繪示一種顯示面板的示意圖。顯示面板 100 包含影像顯示區 110、源極驅動器 120 以及掃描驅動器 130。影像顯示區 110 包含由複數條資料線(如：N 條資料線 DL1~DLN，N 為正整數)與複數條掃描線(如：M 條掃描線 GL1~GLM，M 為正整數)交錯配置而

形成的陣列以及多個畫素結構 115，且畫素結構 115 配置於上述陣列中。源極驅動器 120 耦接資料線 DL1～DLN，並用以提供資料信號透過資料線 DL1～DLN 傳送至影像顯示區 110，而掃描驅動器 130 耦接掃描線 GL1～GLM，並用以提供掃描線信號透過掃描線 GL1～GLM 傳送至影像顯示區 110。

第 2 圖係依照本發明實施例繪示一種畫素結構的示意圖。此畫素結構 200 可應用於如第 1 圖所示之顯示面板 100。如第 2 圖所示，資料線 212、222、232、242 與掃描線 214、224 交錯配置，以定義多個次畫素區 205，而畫素結構 200 包含數個次畫素 210、220、230，且該些次畫素 210、220、230 分別配置於次畫素區 205。

在一實施例中，上述次畫素 210、220、230 可分別為紅色 (R) 次畫素、綠色 (G) 次畫素以及藍色 (B) 次畫素等不同顏色的次畫素，其中資料線 212 可用以傳送資料信號至同一行上的紅色次畫素，資料線 222 可用以傳送資料信號至同一行上的綠色次畫素，資料線 232 可用以傳送資料信號至同一行上的藍色次畫素，而資料線 242 則可用以傳送資料信號至位於下一行上的紅色次畫素。其次，掃描線 214 係用以傳送掃描線信號至所有位於同列上的次畫素，而掃描線 224 則是用以傳送掃描線信號至所有位於下一列上的次畫素。

第 3 圖係依照本發明實施例繪示一種次畫素的示意圖。次畫素 300 可應用於如第 2 圖所示之畫素結構 200 中。如第 3 圖所示，次畫素 300 包含第一顯示區 Main、第二顯

示區 Sub1 以及第三顯示區 Sub2，其中每個顯示區亦各自具有多個區域（domain），且第一顯示區 Main、第二顯示區 Sub1 與第三顯示區 Sub2 係配置以接收同一資料線（如：資料線 DLn）上之資料信號而分別具有電位，藉以各自顯示相對應的影像資料。

第 4 圖係依照本發明實施例繪示一種如第 3 圖所示之次畫素的等效電路示意圖。同時參照第 3 圖和第 4 圖，次畫素 300 包含開關元件（MP、M1、M2、MS）、儲存電容（C\_Main、C\_Sub1、C\_Sub2）、耦合電容（CC\_Sub12）以及電荷分享電容（CSA）。實作上，開關元件 MP、M1、M2、MS 均可以薄膜電晶體（TFT）製作而成。

以第一顯示區 Main 而言，開關元件 MP 電性連接於資料線 DLn 和一次畫素電極（在此以符號 VP 表示）之間，且其控制端電性連接掃描線 GLn，而儲存電容 C\_Main 則電性連接於次畫素電極 VP 與一共同電極 VCOM（具有共同電壓）之間，使得當開關元件 MP 開啟時，資料線 DLn 上的資料信號經由開關元件 MP 傳送至儲存電容 C\_Main，儲存電容 C\_Main 則依據資料信號充電而儲存相對應的電位，且次畫素電極 VP 據此具有相對應的電位，第一顯示區 Main 依此顯示影像資料。

以第二顯示區 Sub1 而言，開關元件 M1 電性連接於資料線 DLn 和一次畫素電極（在此以符號 V1 表示）之間，且其控制端電性連接掃描線 GLn，而儲存電容 C\_Sub1 則電性連接於次畫素電極 V1 與共同電極 VCOM 之間，使得當開關元件 M1 開啟時，資料線 DLn 上的資料信號經由開

關元件 M1 傳送至儲存電容 C\_Sub1，儲存電容 C\_Sub1 則依據資料信號充電而儲存相對應的電位，且次畫素電極 V1 據此具有相對應的電位，第二顯示區 Sub1 依此顯示影像資料。

類似地，以第三顯示區 Sub2 而言，開關元件 M2 電性連接於資料線 DLn 和一次畫素電極（在此以符號 V2 表示）之間，且其控制端電性連接掃描線 GLn，而儲存電容 C\_Sub2 則電性連接於次畫素電極 V2 與共同電極 VCOM 之間，使得當開關元件 M2 開啟時，資料線 DLn 上的資料信號經由開關元件 M2 傳送至儲存電容 C\_Sub2，儲存電容 C\_Sub2 則依據資料信號充電而儲存相對應的電位，且次畫素電極 V2 據此具有相對應的電位，由第三顯示區 Sub2 顯示影像資料。

需注意的是，上述或下列所稱次畫素電極 VP、V1、V2 的電位，均可指次畫素電極本身的電位，亦可泛指次畫素電極本身相較於共同電極 VCOM 的電壓差，而此為本領域具通常知識者得以知悉，故本發明並不以文義上所指為限。然而，無論其所指為何，下列所述次畫素電極 VP、V1、V2 彼此間的電位差異均是基於相同含義相互比較而得。

其次，耦合電容 CC\_Sub12 電性連接第二顯示區 Sub1 與第三顯示區 Sub2，藉以耦合第二顯示區 Sub1 與第三顯示區 Sub2 之電位。在本實施例中，耦合電容 CC\_Sub12 電性連接於次畫素電極 V1 與次畫素電極 V2 之間，藉此於其中一者之電位減少時連帶拉降另一者之電位，或是於其中

一者之電位增加時連帶拉升另一者之電位。舉例而言，當次畫素電極 V2 之電位降低時，次畫素電極 V1 之電位可透過耦合電容 CC\_Sub12 連帶被拉降至一較低電位。

在一實施例中，如第 3 圖所示，耦合電容 CC\_Sub12 可平行資料線 DL<sub>n</sub>、DL<sub>(n+1)</sub>而以一行方向作配置。在另一實施例中，耦合電容 CC\_Sub12 則是可垂直資料線 DL<sub>n</sub>、DL<sub>(n+1)</sub>而以一列方向（如：平行共同電極 VCOM 的方向）作配置，在此情形下，耦合電容 CC\_Sub12 更可進一步埋設或埋藏在顯示區 Main、Sub1 或 Sub2 中的共同電極 VCOM，藉此提高次畫素 300 的開口率(aperture ratio)，使整體畫素結構具有較佳的佈局 (layout)。

再者，電荷分享電容 CSA 電性連接於次畫素電極 VP 和開關元件 MS 之間，而開關元件 MS 電性連接於電荷分享電容 CSA 和耦合電容 CC\_Sub12 之一端，且其控制端電性連接掃描線 GL<sub>(n+1)</sub>，使得第一顯示區 Main 透過電荷分享電容 CSA 和開關元件 MS 與第三顯示區 Sub2 電性連接。

在一實施例中，次畫素 300 更可包含另一電荷分享電容 CSB，其中電荷分享電容 CSB 之一端電性連接電荷分享電容 CSA 之一端於節點 CS，電荷分享電容 CSB 之另一端電性連接共同電極 VCOM。

下列將以一實施例為例來說明上述次畫素 300 的操作情形。第 5 圖係依照本發明實施例繪示一種如第 4 圖所示之次畫素等效電路於操作時次畫素電極所具電位的變化示意圖。第 5 圖僅為例示而已，並非用以限定本發明，亦即在不脫離本發明之精神和範圍內，次畫素電極 VP、V1、

V2 的電位變化可依實際需求有所調整，而第 5 圖所示次畫素電極 VP、V1、V2 之電位變化亦可概括地分別泛指第一顯示區 Main、第二顯示區 Sub1 和第三顯示區 Sub2 的電位變化。

同時參照第 4 圖和第 5 圖，在本實施例中，於正半週（即極性反轉中之正極性反轉，資料信號電位大於共同電極 VCOM 之電位）期間，當掃描線 GLn 在時間 t0 和 t1 之間傳送掃描線信號時，開關元件 MP、M1、M2 依據掃描線 GLn 上的掃描線信號開啟，使得資料線 DLn 上的資料信號經由開關元件 MP、M1、M2，分別傳送至儲存電容 C\_Main、C\_Sub1、C\_Sub2，儲存電容 C\_Main、C\_Sub1、C\_Sub2 則依據資料線 DLn 上的資料信號充電而儲存相對應的電位，致使次畫素電極 VP、V1、V2 據此亦具有相對應的電位。

接著，當掃描線 GL(n+1) 在時間 t1 和 t2 之間傳送掃描線信號時，開關元件 MP、M1、M2 關閉，而開關元件 MS 開啟，使得次畫素電極 V2 的電位透過電荷分享電容 CSA 和 CSB 的配置而減少，亦即儲存電容 C\_Sub2 中的部分電荷經由開關元件 MS 移動至電荷分享電容 CSA 和 CSB 中，並使得次畫素電極 VP 的電位透過電荷分享電容 CSA 增加。此時，由於次畫素電極 V2 的電位減少，故次畫素電極 V1 的電位受次畫素電極 V2 之電位減少的影響，亦透過耦合電容 CC\_Sub12，連帶地被拉降至較前一期間所處電位（即時間 t0 和 t1 間所處電位）還低的電位。

相反地，於負半週（即極性反轉中之負極性反轉，資料信號電位小於共同電極 VCOM 之電位）期間，當掃描線

GLn 在時間 t3 和 t4 之間傳送掃描線信號時，開關元件 MP、M1、M2 依據掃描線 GLn 上的掃描線信號開啟，使得資料線 DLn 上的資料信號經由開關元件 MP、M1、M2，分別傳送至儲存電容 C\_Main、C\_Sub1、C\_Sub2，儲存電容 C\_Main、C\_Sub1、C\_Sub2 則依據資料線 DLn 上的資料信號充電而儲存相對應的電位，致使次畫素電極 VP、V1、V2 據此亦具有相對應的電位。

接著，當掃描線 GL(n+1)在時間 t4 和 t5 之間傳送掃描線信號時，開關元件 MP、M1、M2 關閉，而開關元件 MS 開啟，使得次畫素電極 V2 的電位透過電荷分享電容 CSA 和 CSB 的配置而增加，亦即電荷分享電容 CSA 和 CSB 中的部分電荷經由開關元件 MS 移動至儲存電容 C\_Sub2 中，並使得次畫素電極 VP 的電位透過電荷分享電容 CSA 減少。此時，由於次畫素電極 V2 的電位增加，故次畫素電極 V1 的電位受次畫素電極 V2 之電位增加的影響，亦透過耦合電容 CC\_Sub12，連帶地被拉升至較前一期間所處電位（即時間 t3 和 t4 間所處電位）還高的電位。

如此一來，無論在正極性反轉或負極性反轉（即資料信號在正半週或負半週）的操作，第一顯示區 Main、第二顯示區 Sub1 和第三顯示區 Sub2 彼此間有顯著的電位差異，使得不同顯示區所顯示的影像可明顯地加以區別。

由上可知，透過將次畫素電極 V1、V2 的電位一起拉降（或拉升），並對應地將次畫素電極 VP 的電位拉升（或拉降），如此一來便可讓次畫素電極 VP、V1、V2 三者的電位之間有明顯的差異，使得第一顯示區 Main、第二顯示區

Sub1 以及第三顯示區 Sub2 所顯示的影像，其彼此間能夠有較為顯著的區別，藉此有效地解決顯示器所具有之色偏或色飽和度不足的問題。

第 6 圖係依照本發明另一實施例繪示一種次畫素的示意圖。次畫素 600 可應用於如第 2 圖所示之畫素結構 200 中。如第 6 圖所示，次畫素 600 包含第一顯示區 Main、第二顯示區 Sub1 以及第三顯示區 Sub2，其中每個顯示區亦各自具有多個區域 (domain)，且第一顯示區 Main、第二顯示區 Sub1 與第三顯示區 Sub2 係配置以接收同一資料線 (如：資料線 DL<sub>n</sub>) 上之資料信號而分別具有電位，藉以各自獨立顯示相對應的影像資料。

在一實施例中，如第 6 圖所示，耦合電容 CC\_Sub12 可平行資料線 DL<sub>n</sub>、DL(<sub>n+1</sub>) 而以一行方向作配置。在另一實施例中，耦合電容 CC\_Sub12 則是可垂直資料線 DL<sub>n</sub>、DL(<sub>n+1</sub>) 而以一列方向 (如：平行共同電極 VCOM 的方向) 作配置，在此情形下，耦合電容 CC\_Sub12 更可進一步埋設或埋藏在顯示區 Main、Sub1 或 Sub2 中的共同電極 VCOM，藉此提高次畫素 600 的開口率 (aperture ratio)，使整體畫素結構具有較佳的佈局 (layout)。

第 7 圖係依照本發明實施例繪示一種如第 6 圖所示之次畫素的等效電路示意圖。同時參照第 6 圖和第 7 圖，次畫素 600 包含開關元件 (MP、M1、M2、MS)、儲存電容 (C\_Main、C\_Sub1、C\_Sub2)、耦合電容 (CC\_Sub12) 以及電荷分享電容 (CSA)。實作上，開關元件 MP、M1、M2、MS 均可以薄膜電晶體 (TFT) 製作而成。

同上所述，以第一顯示區 Main 而言，開關元件 MP 電性連接於資料線 DLn 和次畫素電極 VP 之間，且其控制端電性連接掃描線 GLn，而儲存電容 C\_Main 則電性連接於次畫素電極 VP 與提供共同電壓之共同電極 VCOM 間，使得當開關元件 MP 開啟時，資料線 DLn 上的資料信號經由開關元件 MP 傳送至儲存電容 C\_Main，儲存電容 C\_Main 則依據資料信號充電而儲存相對應的電位，且次畫素電極 VP 據此具有相對應的電位，第一顯示區 Main 依此顯示影像資料。

以第二顯示區 Sub1 而言，開關元件 M1 電性連接於資料線 DLn 和次畫素電極 V1 之間，且其控制端電性連接掃描線 GLn，而儲存電容 C\_Sub1 則電性連接於次畫素電極 V1 與共同電極 VCOM 之間，使得當開關元件 M1 開啟時，資料線 DLn 上的資料信號經由開關元件 M1 傳送至儲存電容 C\_Sub1，儲存電容 C\_Sub1 則依據資料信號充電而儲存相對應的電位，且次畫素電極 V1 據此具有相對應的電位，第二顯示區 Sub1 依此顯示影像資料。

以第三顯示區 Sub2 而言，開關元件 M2 電性連接於資料線 DLn 和一次畫素電極（在此以符號 V2 表示）之間，且其控制端電性連接掃描線 GLn，而儲存電容 C\_Sub2 則電性連接於次畫素電極 V2 與共同電極 VCOM 之間，使得當開關元件 M2 開啟時，資料線 DLn 上的資料信號經由開關元件 M2 傳送至儲存電容 C\_Sub2，儲存電容 C\_Sub2 則依據資料信號充電而儲存相對應的電位，且次畫素電極 V2 據此具有相對應的電位，第三顯示區 Sub2 依此顯示影像資

料。

其次，耦合電容 CC\_Sub12 電性連接第二顯示區 Sub1 與第三顯示區 Sub2，藉以耦合第二顯示區 Sub1 與第三顯示區 Sub2 之電位。在本實施例中，耦合電容 CC\_Sub12 電性連接於次畫素電極 V1 與次畫素電極 V2 之間，藉此於其中一者之電位減少時連帶拉降另一者之電位，或是於其中一者之電位增加時連帶拉升另一者之電位。

再者，電荷分享電容 CSA 之一端電性連接次畫素電極 VP，其另一端電性連接開關元件 MS，並透過開關元件 MS 電性連接次畫素電極 V2。開關元件 MS 電性連接於電荷分享電容 CSA 和耦合電容 CC\_Sub12 的一端之間，且其控制端電性連接掃描線 GL(n+1)，使得第一顯示區 Main 透過電荷分享電容 CSA 和開關元件 MS 與第三顯示區 Sub2 電性連接。在一實施例中，次畫素 600 更可包含另一電荷分享電容 CSB，且電荷分享電容 CSB 之一端電性連接電荷分享電容 CSA 之一端於節點 CS，電荷分享電容 CSB 之另一端電性連接共同電極 VCOM。

此外，相較於第 4 圖所示之次畫素，本實施例之次畫素 600 更包含一開關單元 610，且電荷分享電容 CSA 之一端（即節點 CS）經由開關單元 610 電性連接共同電極 VCOM。在一實施例中，開關單元 610 包含一電晶體 MX，其中電晶體 MX 具有一閘極、一第一源/汲極以及一第二源/汲極，其閘極電性連接掃描線 GLn，其第一源/汲極電性連接共同電極 VCOM，其第二源/汲極電性連接電荷分享電容 CSA 之一端（即節點 CS）。

在另一實施例中，電荷分享電容 CSB 可遠小於電荷分享電容 CSA，或甚至趨近於 0，使得在次畫素電極 VP 和 V2 之間，與電荷分享相關的操作僅由電荷分享電容 CSA 來進行，並使得當第三顯示區 Sub2 之電位減少時，其減少之電位與第一顯示區 Main 所增加之電位大致上相同。

下列將以實施例來舉例說明上述次畫素 600 的操作情形。第 8 圖係依照本發明實施例繪示一種如第 7 圖所示之次畫素等效電路於操作時次畫素電極所具電位的變化示意圖。第 8 圖僅為例示而已，並非用以限定本發明，亦即在不脫離本發明之精神和範圍內，次畫素電極 VP、V1、V2 的電位變化可依實際需求有所調整，且第 8 圖所示次畫素電極 VP、V1、V2 之電位變化亦可概括地分別泛指第一顯示區 Main、第二顯示區 Sub1 和第三顯示區 Sub2 的電位變化。

同時參照第 7 圖和第 8 圖，在本實施例中，於正半週（即極性反轉中之正極性反轉，資料信號電位大於共同電極 VCOM 之電位）期間，當掃描線 GLn 在時間 t0 和 t1 之間傳送掃描線信號時，開關元件 MP、M1、M2 依據掃描線 GLn 上的掃描線信號開啟，使得資料線 DLn 上的資料信號經由開關元件 MP、M1、M2，分別傳送至儲存電容 C\_Main、C\_Sub1、C\_Sub2，儲存電容 C\_Main、C\_Sub1、C\_Sub2 則依據資料線 DLn 上的資料信號充電而儲存相對應的電位，致使次畫素電極 VP、V1、V2 據此亦具有相對應的電位。此外，在掃描線 GLn 在時間 t0 和 t1 之間傳送掃描線信號時，開關元件 MX 亦依據掃描線 GLn 上的掃描線信號開

啟，因此節點 CS 亦經由開關元件 MX 被拉降至共同電極 VCOM 的電位。

接著，當掃描線 GL(n+1)在時間 t1 和 t2 之間傳送掃描線信號時，開關元件 MP、M1、M2 關閉，而開關元件 MS 開啟。此時，由於節點 CS 已被拉降至共同電極 VCOM 的電位，節點 CS 與次畫素電極 V2 間的電位差變大，故次畫素電極 V2 的電位可更輕易地透過電荷分享電容 CSA 和 CSB 的配置而減少，亦即儲存電容 C\_Sub2 中的部分電荷可更輕易地經由開關元件 MS 移動至電荷分享電容 CSA 和 CSB 中，並使得次畫素電極 VP 的電位能透過電荷分享電容 CSA 更有效地增加。此外，由於次畫素電極 V2 的電位減少，故次畫素電極 V1 的電位受次畫素電極 V2 之電位減少的影響，亦透過耦合電容 CC\_Sub12，連帶地被拉降至較前一期間所處電位（即時間 t0 和 t1 間所處電位）還低的電位。

相反地，於負半週（即極性反轉中之負極性反轉，資料信號電位小於共同電極 VCOM 之電位）期間，當掃描線 GLn 在時間 t3 和 t4 之間傳送掃描線信號時，開關元件 MP、M1、M2 依據掃描線 GLn 上的掃描線信號開啟，使得資料線 DLn 上的資料信號經由開關元件 MP、M1、M2，分別傳送至儲存電容 C\_Main、C\_Sub1、C\_Sub2，儲存電容 C\_Main、C\_Sub1、C\_Sub2 則依據資料線 DLn 上的資料信號充電而儲存相對應的電位，致使次畫素電極 VP、V1、V2 據此亦具有相對應的電位。此外，在掃描線 GLn 在時間 t0 和 t1 之間傳送掃描線信號時，開關元件 MX 亦依據掃

描線 GL<sub>n</sub> 上的掃描線信號開啟，因此節點 CS 亦經由開關元件 MX 被拉升至共同電極 VCOM 的電位。

接著，當掃描線 GL<sub>(n+1)</sub> 在時間 t<sub>4</sub> 和 t<sub>5</sub> 之間傳送掃描線信號時，開關元件 MP、M1、M2 關閉，而開關元件 MS 開啟。此時，由於節點 CS 已被拉升至共同電極 VCOM 的電位，節點 CS 與次畫素電極 V<sub>2</sub> 間的電位差變大，故次畫素電極 V<sub>2</sub> 的電位可更輕易地透過電荷分享電容 CSA 和 CSB 的配置而增加，亦即電荷分享電容 CSA 和 CSB 中的部分電荷可更輕易地經由開關元件 MS 移動至儲存電容 C\_Sub2 中，並使得次畫素電極 VP 的電位能透過電荷分享電容 CSA 更有效地減少。此外，由於次畫素電極 V<sub>2</sub> 的電位增加，故次畫素電極 V<sub>1</sub> 的電位受次畫素電極 V<sub>2</sub> 之電位增加的影響，亦透過耦合電容 CC\_Sub12，連帶地被拉升至較前一期間所處電位（即時間 t<sub>3</sub> 和 t<sub>4</sub> 間所處電位）還高的電位。

依據上述，無論在正極性反轉或負極性反轉（即資料信號在正半週或負半週）的操作，除了將次畫素電極 V<sub>1</sub>、V<sub>2</sub> 的電位一起拉降（或拉升）之外，相較於第 4 圖所示之實施例，本實施例中次畫素電極 VP 的電位更可進一步相對應地拉升（或拉降），如此可使第一顯示區 Main、第二顯示區 Sub1 和第三顯示區 Sub2 彼此間有更顯著的電位差異，且不同顯示區所顯示的影像可更明顯地加以區別。

第 9 圖係依照本發明次一實施例繪示一種次畫素的示意圖。次畫素 900 可應用於如第 2 圖所示之畫素結構 200 中。相較於第 7 圖所示之次畫素 600，在本實施例之次畫

素 900 中，電荷分享電容 CSA 與共同電極 VCOM 間不配置電容（例如：不存在電容 CSB）。在另一實施例中，電荷分享電容 CSA 與共同電極 VCOM 間可配置遠小於電荷分享電容 CSA 且趨近於 0 的電荷分享電容 CSB。

於操作上，本實施例中之次畫素 900 類似第 7 圖所示次畫素 600 的操作，故於此不作贅述。然而，相較於第 7 圖所示次畫素 600 的操作，在本實施例中，當開關元件 MS 開啟時，次畫素電極 V2 之電位會因電荷分享電容 CSA 的配置而減少，而電荷分享電容 CSA 與開關元件 MS 連接之一端（即節點 CS），其電位會相對應地增加，亦即從儲存電容 C\_Sub2 移往節點 CS 的電荷，可幾乎全部移至電荷分享電容 CSA 中，使得儲存電容 C\_Sub2 所減少之電位與在節點 CS 增加之電位大致上相同，亦使得第三顯示區 Sub2 所減少之電位與第一顯示區 Main 所增加之電位大致上相同。

依據上述，除了透過耦合電容 CC\_Sub12 將次畫素電極 V1、V2 的電位一起拉降（或拉升）之外，相較於第 4 圖所示之實施例，次畫素電極 VP 的電位更可進一步相對應地拉升（或拉降），使得第一顯示區 Main、第二顯示區 Sub1 和第三顯示區 Sub2 彼此間有更顯著的電位差異，且不同顯示區所顯示的影像可更明顯地加以區別。

本發明內容之另一技術樣態是關於一種顯示面板中之驅動方法，該顯示面板包含複數條資料線（如：第 2 圖中資料線 212、222、232、242）、複數條掃描線（如：第 2 圖中掃描線 214、224）以及複數個次畫素（如：第 2 圖中

次畫素 210、220、230)。上述掃描線與上述資料線交錯配置以定義複數個次畫素區(如：第 2 圖中次畫素區 205)，且前述次畫素配置於次畫素區內。前述次畫素中每一者包含一第一次畫素電極(如：第 7 圖中次畫素電極 VP)、一第二次畫素電極(如：第 7 圖中次畫素電極 V1)、一第三次畫素電極(如：第 7 圖中次畫素電極 V2)、一耦合電容(如：第 7 圖中電容 CC\_Sub12)以及一電荷分享電容(如：第 7 圖中電容 CSA)，此耦合電容電性連接於第二次畫素電極與第三次畫素電極之間，第一電荷分享電容電性連接於第一次畫素電極與第三次畫素電極之間。

為了清楚說明起見，下述關於驅動方法之實施例係以第 7 圖所示之次畫素 600 為例作說明，但此驅動方法並非僅限於應用在第 7 圖所示之實施例。

以本實施例而言，此驅動方法包含以下步驟。在一步驟中，透過同一資料線 DLn 傳送一資料信號至次畫素電極 VP、V1、V2。在次一步驟中，在一正半週(即極性反轉中之正極性反轉，資料信號電位大於共同電極 VCOM 之電位)期間，藉由電荷分享電容 CSA 拉降次畫素電極 V2 之電位並拉升次畫素電極 VP 之電位。在另一步驟中，在該正半週期間，當次畫素電極 V2 之電位被拉降時，藉由耦合電容 CC\_Sub12 拉降次畫素電極 V1 之電位，使得次畫素電極 V1、V2 的電位一起拉降，且次畫素電極 VP 的電位對應地拉升。

在另一實施例中，上述驅動方法更可包含在該正半週期間，於第三次畫素電極 V2 之電位被拉降前，將電荷分

享電容 CSA 中與次畫素電極 V2 連接之一端（即節點 CS）拉降至一共同電位（即共同電極 VCOM 之電位），使得節點 CS 之電位可拉降至相對次畫素電極 V2 較低的準位。

在次一實施例中，上述驅動方法更可包含在一負半週（即極性反轉中之負極性反轉，資料信號電位小於共同電極 VCOM 之電位）期間，藉由電荷分享電容 CSA 拉升次畫素電極 V2 之電位並拉降次畫素電極 VP 之電位，並且於次畫素電極 V2 之電位被拉升時，藉由耦合電容 CC\_Sub12 拉升次畫素電極 V1 之電位。

此外，上述驅動方法更可包含在正半週期間，於次畫素電極 V2 之電位被拉降前，將電荷分享電容 CSA 中與次畫素電極 V2 連接之一端（即節點 CS）拉降至共同電位（即共同電極 VCOM 之電位），並且在負半週期間，於次畫素電極 V2 之電位被拉升前，拉升電荷分享電容 CSA 中與次畫素電極 V2 連接之該端（即節點 CS）至共同電位。

如第 7 圖所示，次畫素 600 更包含電荷分享電容 CSB，故在另一實施例中，上述驅動方法更可包含在正半週期間，藉由電荷分享電容 CSA 和電荷分享電容 CSB 拉降次畫素電極 V2 之電位，並且在負半週期間，藉由電荷分享電容 CSA 和電荷分享電容 CSB 拉升次畫素電極 V2 之電位。

另一方面，如第 9 圖所示，若電荷分享電容 CSA 與共同電極 VCOM 間不配置電容（例如：不存在電容 CSB），則次畫素電極 V2 被拉降之電位與次畫素電極 VP 被拉升之電位大致上相同。

需注意的是，上述所提及的步驟，除特別敘明其順序

者外，均可依實際需要調整其前後順序，甚至可同時或部分同時執行，其並非用以限定本發明。

綜上所述，應用前述顯示面板及其中畫素結構以及顯示面板中之驅動方法，透過將次畫素中兩顯示區的電位一起拉降（或拉升），並對應地將次畫素中一顯示區的電位拉升（或拉降），如此便可讓顯示區的電位彼此間能夠有較為顯著的區別，而且灰階與穿透率間之關係亦較能符合理想的伽瑪（Gamma）特性曲線，使得多域垂直配向式液晶顯示器於廣視角的要求下，不易有色偏或色飽和度不足的問題。

雖然本發明已以實施方式揭露如上，然其並非用以限定本發明，任何本領域具通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

#### 【圖式簡單說明】

第 1 圖係依照本發明實施例繪示一種顯示面板的示意圖。

第 2 圖係依照本發明實施例繪示一種畫素結構的示意圖。

第 3 圖係依照本發明實施例繪示一種次畫素的示意圖。

第 4 圖係依照本發明實施例繪示一種如第 3 圖所示之次畫素的等效電路示意圖。

第 5 圖係依照本發明實施例繪示一種如第 4 圖所示之

201321875

次畫素等效電路於操作時次畫素電極所具電位的變化示意圖。

第 6 圖係依照本發明另一實施例繪示一種次畫素的示意圖。

第 7 圖係依照本發明實施例繪示一種如第 6 圖所示之次畫素的等效電路示意圖。

第 8 圖係依照本發明實施例繪示一種如第 7 圖所示之次畫素等效電路於操作時次畫素電極所具電位的變化示意圖。

第 9 圖係依照本發明次一實施例繪示一種次畫素的示意圖。

#### 【主要元件符號說明】

100：顯示面板

110：影像顯示區

115、200：畫素結構

120：源極驅動器

130：掃描驅動器

205：次畫素區

210、220、230、300、600、900：次畫素

610：開關單元

DL1～DLN、212、222、232、242：資料線

GL1～GLM、214、224：掃描線

MX：電晶體

201321875

MP、M1、M2、MS：開關元件

C\_Main、C\_Sub1、C\_Sub2：儲存電容

CC\_Sub12：耦合電容

CSA、CSB：電荷分享電容

## 七、申請專利範圍：

1. 一種畫素結構，包含：

複數個次畫素，該些次畫素中每一者包含：

一第一顯示區；

一第二顯示區；

一第三顯示區，其中該第一顯示區、該第二顯示區以及該第三顯示區係配置以接收同一資料線上之資料信號而分別具有電位；

一第一電容，電性連接該第二顯示區與該第三顯示區；以及

一第二電容，透過一開關電性連接該第一顯示區與該第三顯示區，其中該開關係配置以接收一掃描信號而開啟；

其中當該開關開啟時，該第三顯示區之電位透過該第二電容減少，該第一顯示區之電位透過該第二電容增加，該第二顯示區之電位透過該第一電容減少。

2. 如請求項 1 所述之畫素結構，其中該些次畫素中每一者更包含：

一開關單元，該第二電容經由該開關單元電性連接一共同電極。

3. 如請求項 2 所述之畫素結構，其中該開關單元更包含：

一電晶體，該電晶體具有一閘極、一第一源/汲極以及一第二源/汲極，該閘極電性連接一掃描線，該第一源/汲極電性連接該共同電極，該第二源/汲極電性連接該第二電容。

4. 如請求項 1 所述之畫素結構，其中該些次畫素中每一者更包含：

一第三電容，該第三電容電性連接於該第二電容與一共同電極之間。

5. 如請求項 1 所述之畫素結構，其中該第二電容與一共同電極間不配置電容。

6. 如請求項 1 所述之畫素結構，其中當該開關開啟時，該第三顯示區所減少之電位與該第一顯示區所增加之電位大致上相同。

7. 一種顯示面板，包含：

複數條資料線；

複數條掃描線，與該些資料線交錯配置以定義複數個次畫素區；以及

複數個次畫素，配置於該些次畫素區內，該些次畫素中每一者包含：

一第一次畫素電極，經由一第一開關電性連接該

些資料線中一資料線；

一第二次畫素電極，經由一第二開關電性連接該資料線；

一第三次畫素電極，經由一第三開關電性連接該資料線；

一耦合電容，電性連接於該第二次畫素電極與該第三次畫素電極之間；以及

一第一電荷分享電容，該第一電荷分享電容之第一端電性連接該第一次畫素電極，該第一電荷分享電容之第二端經由一第四開關電性連接該第三次畫素電極。

8. 如請求項 7 所述之顯示面板，其中該些次畫素中每一者更包含：

一開關單元，該開關單元電性連接該些掃描線中一第一掃描線以接收一第一掃描信號而開啟，該第一電荷分享電容之該第二端經由該開關單元電性連接一共同電極。

9. 如請求項 8 所述之顯示面板，其中該開關單元更包含：

一電晶體，該電晶體具有一閘極、一第一源/汲極以及一第二源/汲極，該閘極電性連接該第一掃描線，該第一源/汲極電性連接該共同電極，該第二源/汲極電性連接該第一電荷分享電容之該第二端。

10. 如請求項 8 所述之顯示面板，其中該第四開關電性連接該些掃描線中一第二掃描線以接收在該第一掃描信號後之一第二掃描信號而開啟，使得該第三次畫素電極之電位減少，該第一電荷分享電容之該第二端的電位增加，且減少之電位與增加之電位大致上相同。

11. 如請求項 10 所述之顯示面板，其中當該第三次畫素電極之電位減少時，該第一次畫素電極之電位透過該第一電荷分享電容增加，該第二次畫素電極之電位透過該耦合電容減少。

12. 如請求項 7 所述之顯示面板，其中該第一電荷分享電容與一共同電極間不配置電容。

13. 如請求項 7 所述之顯示面板，更包含：

一第二電荷分享電容，電性連接於該第一電荷分享電容與一共同電極之間。

14. 如請求項 7 所述之顯示面板，其中該耦合電容係平行該些資料線而以一行方向作配置或垂直該些資料線而以一列方向作配置。

15. 一種顯示面板中之驅動方法，該顯示面板包含複數條資料線、複數條掃描線以及複數個次畫素，該些掃描線與該些資料線交錯配置以定義複數個次畫素區，該些次

畫素配置於該些次畫素區內，該些次畫素中每一者包含一第一次畫素電極、一第二次畫素電極、一第三次畫素電極、一耦合電容以及一第一電荷分享電容，該耦合電容電性連接於該第二次畫素電極與該第三次畫素電極之間，該第一電荷分享電容電性連接於該第一次畫素電極與該第三次畫素電極之間，該方法包含：

透過該些資料線中同一資料線傳送一資料信號至該第一次畫素電極、該第二次畫素電極以及該第三次畫素電極；

在一正半週期間藉由該第一電荷分享電容拉降該第三次畫素電極之電位並拉升該第一次畫素電極之電位；以及

在該正半週期間於該第三次畫素電極之電位被拉降時藉由該耦合電容拉降該第二次畫素電極之電位。

16. 如請求項 15 所述之方法，更包含：

在該正半週期間於該第三次畫素電極之電位被拉降前，拉降該第一電荷分享電容中與該第三次畫素電極連接之一端至一共同電位。

17. 如請求項 15 所述之方法，其中該第三次畫素電極被拉降之電位與該第一次畫素電極被拉升之電位大致上相同。

18. 如請求項 15 所述之方法，更包含：

在一負半週期間藉由該第一電荷分享電容拉升該第三次畫素電極之電位並拉降該第一次畫素電極之電位；以及

在該負半週期間於該第三次畫素電極之電位被拉升時  
藉由該耦合電容拉升該第二次畫素電極之電位。

19. 如請求項 18 所述之方法，更包含：

在該正半週期間於該第三次畫素電極之電位被拉降前，  
拉降該第一電荷分享電容中與該第三次畫素電極連接  
之一端至一共同電位；以及

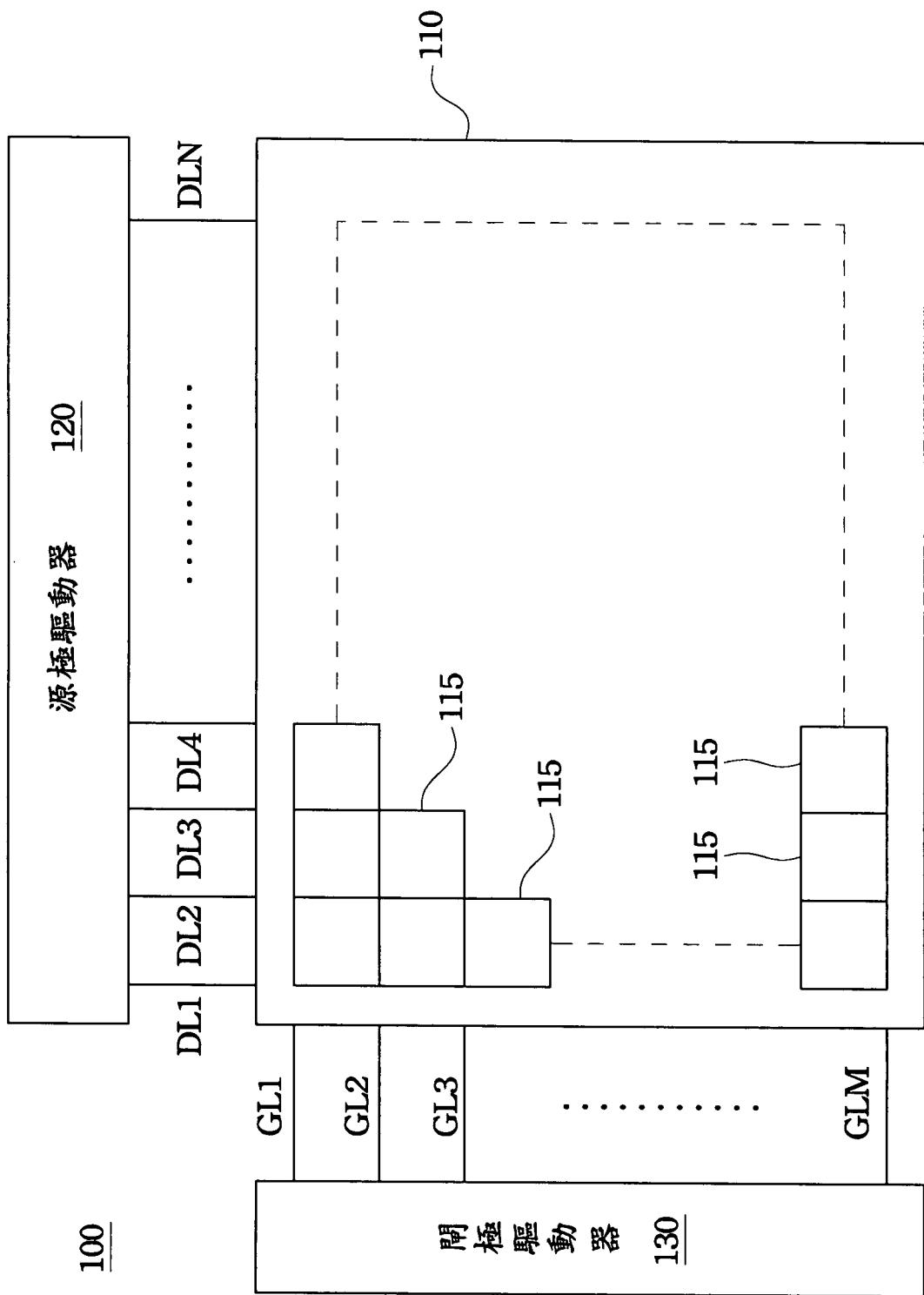
在該負半週期間於該第三次畫素電極之電位被拉升前，  
拉升該第一電荷分享電容中與該第三次畫素電極連接  
之該端至該共同電位。

20. 如請求項 15 所述之方法，其中該些次畫素中每一  
者更包含一第二電荷分享電容，該第二電荷分享電容電性  
連接於該第一電荷分享電容與一共同電極之間，該方法更  
包含：

在該正半週期間藉由該第一電荷分享電容和該第二電  
荷分享電容拉降該第三次畫素電極之電位；以及

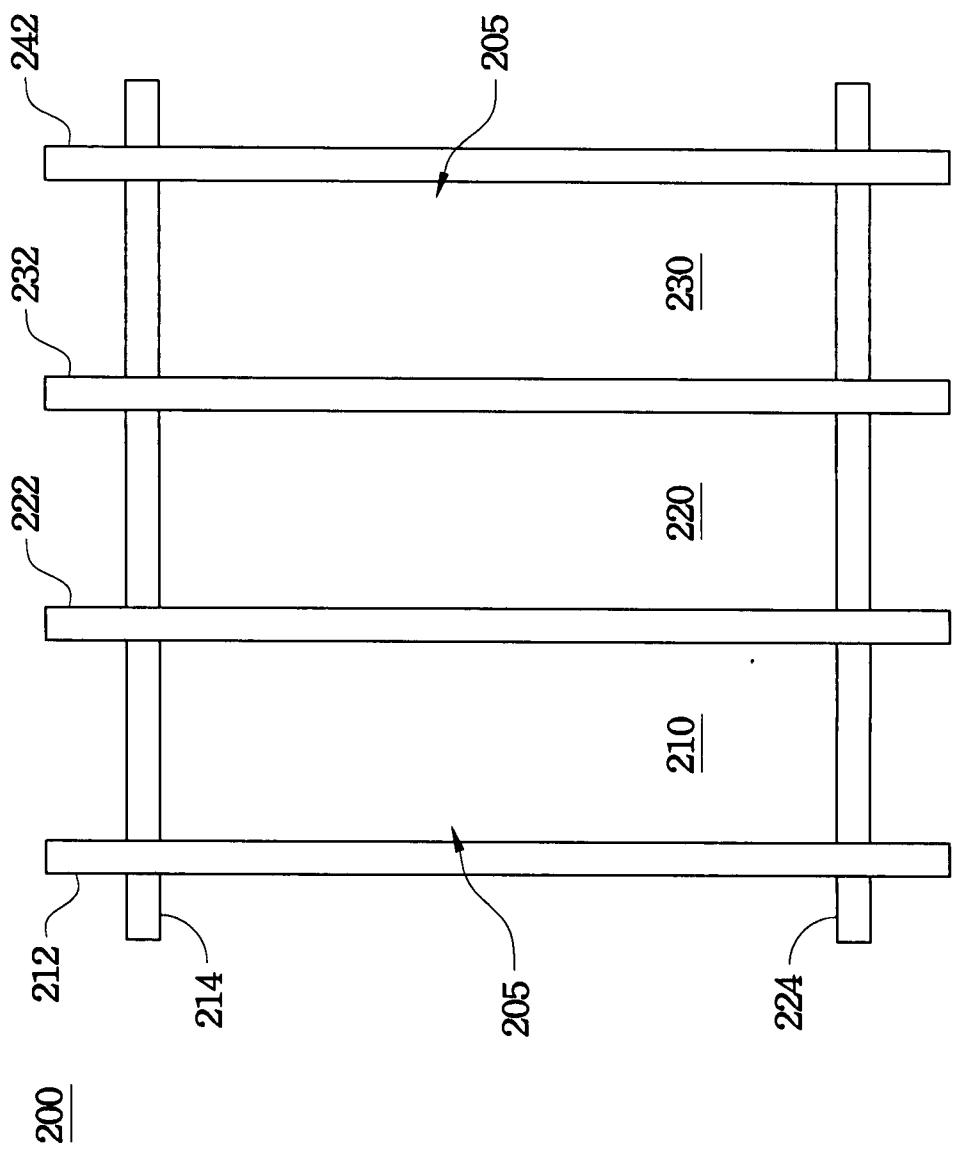
在一負半週期間藉由該第一電荷分享電容和該第二電  
荷分享電容拉升該第三次畫素電極之電位。

201321875



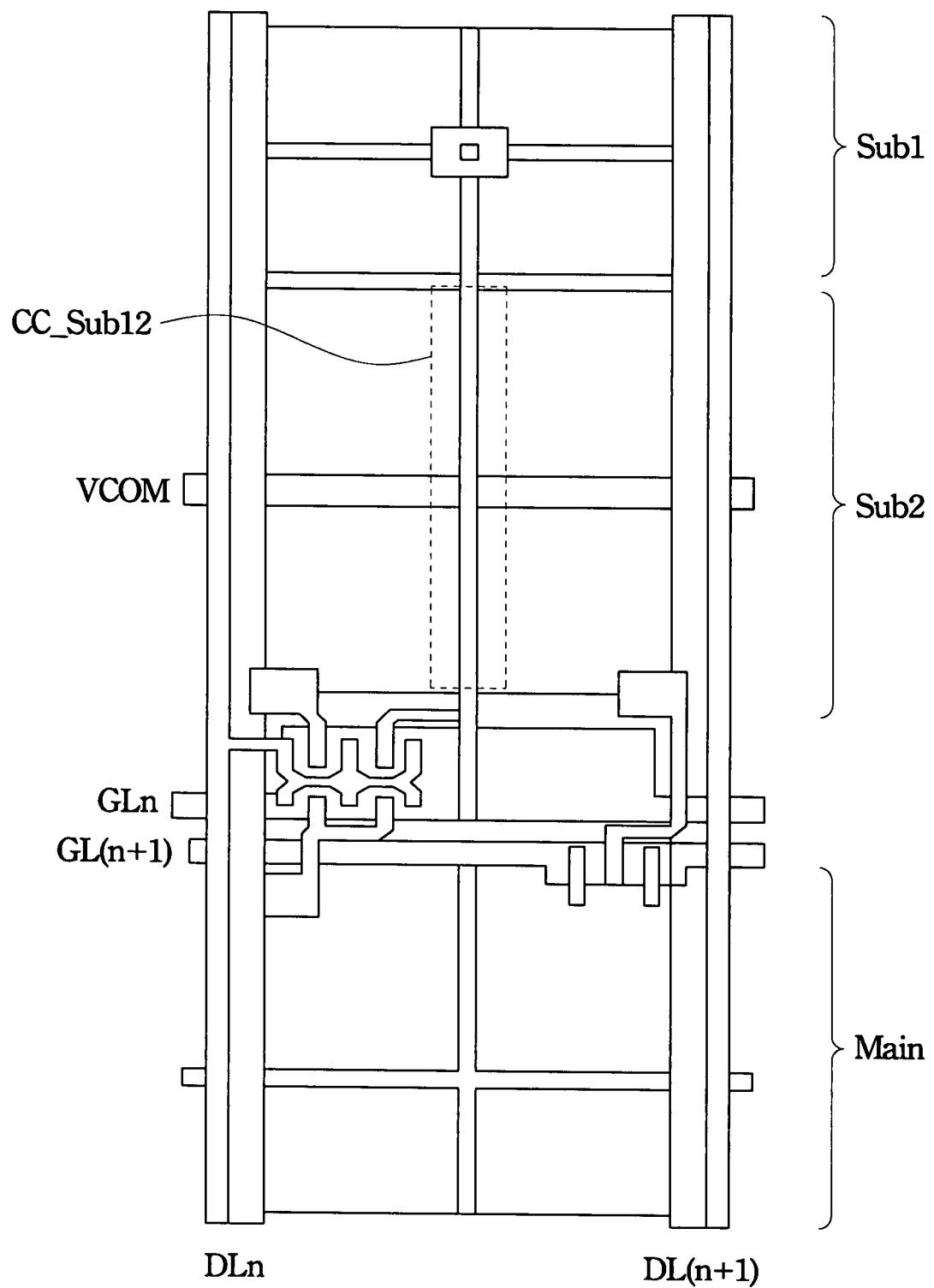
第 1 圖

201321875



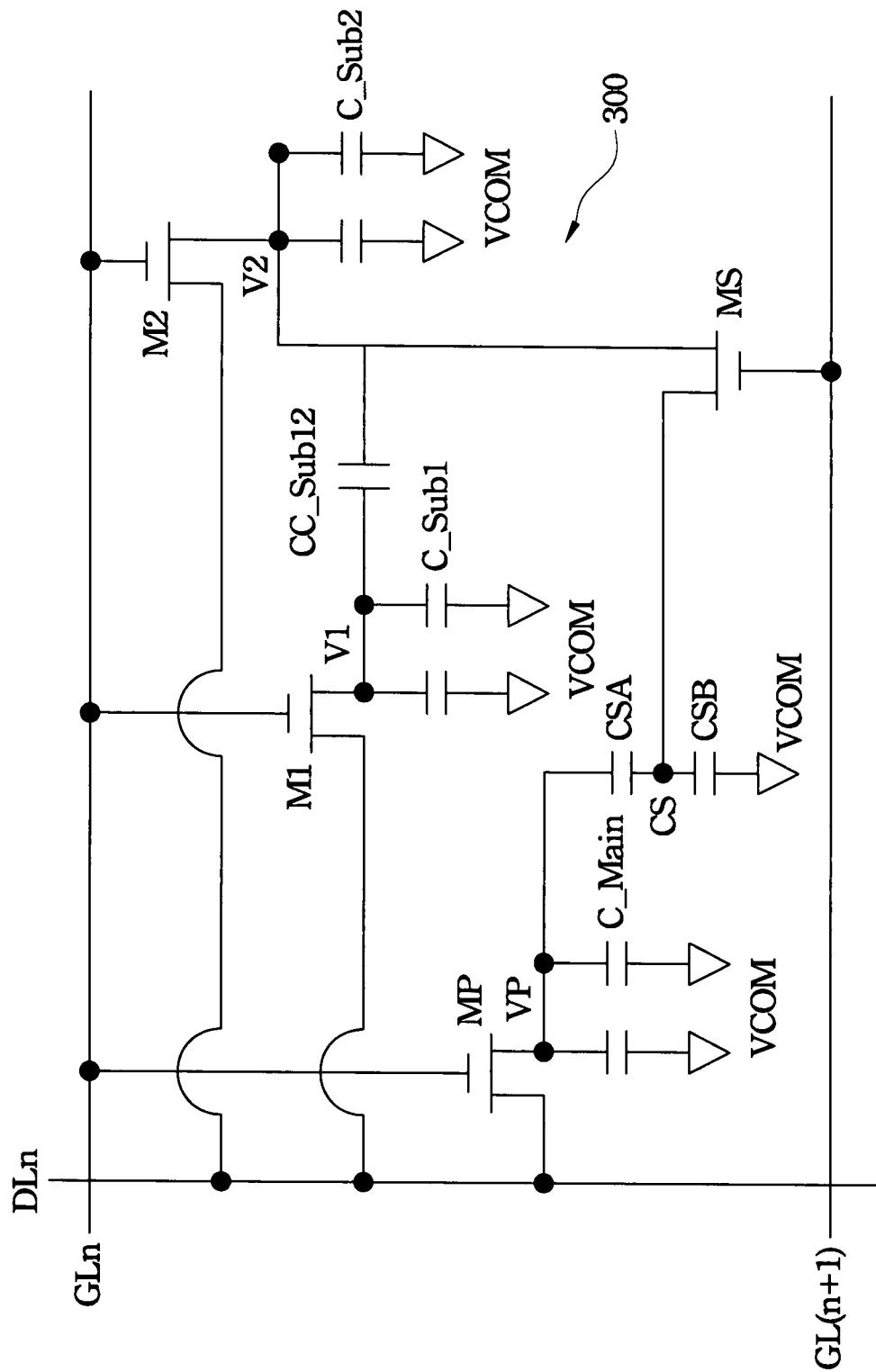
第 2 圖

201321875



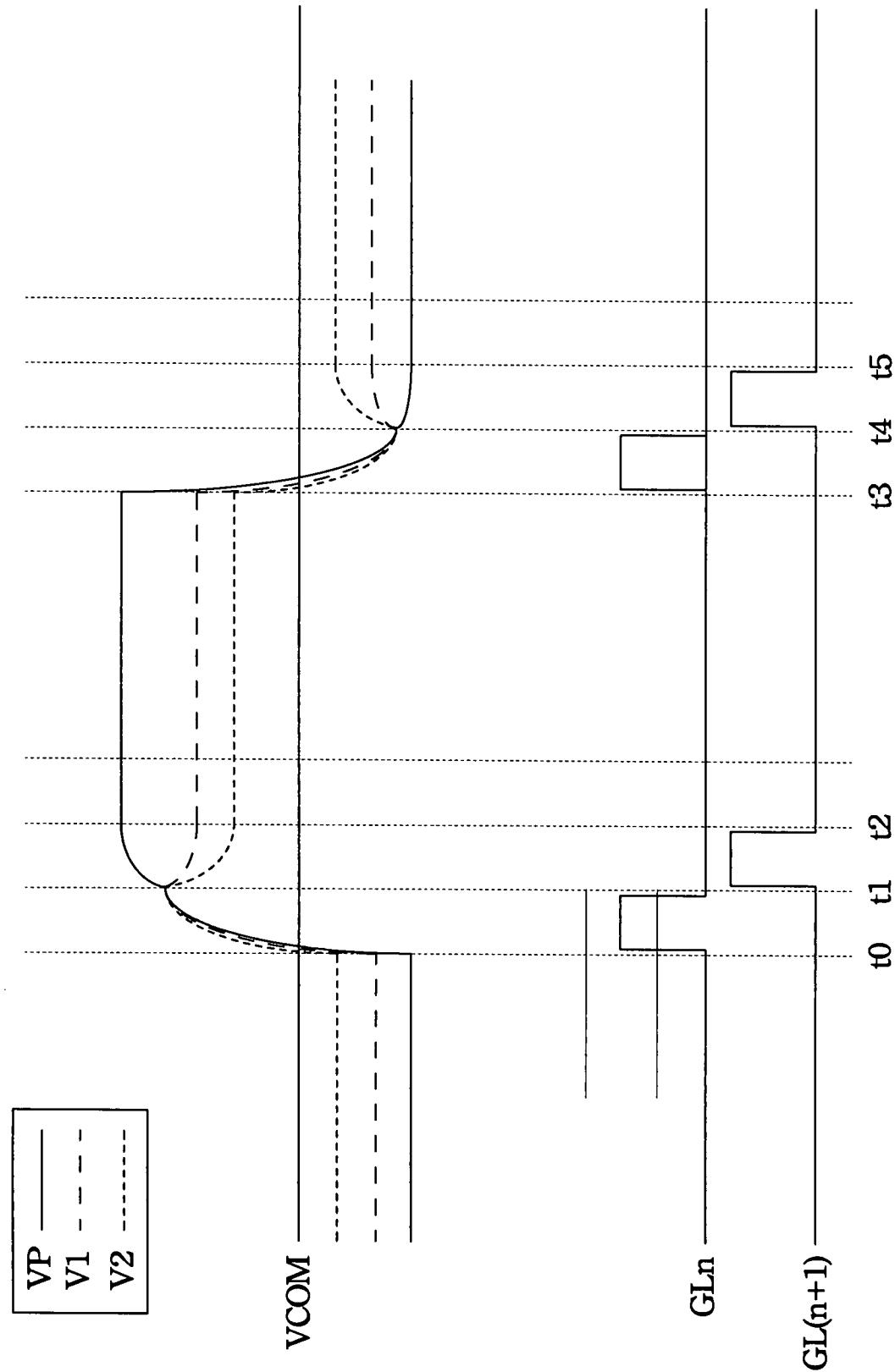
第 3 圖

201321875



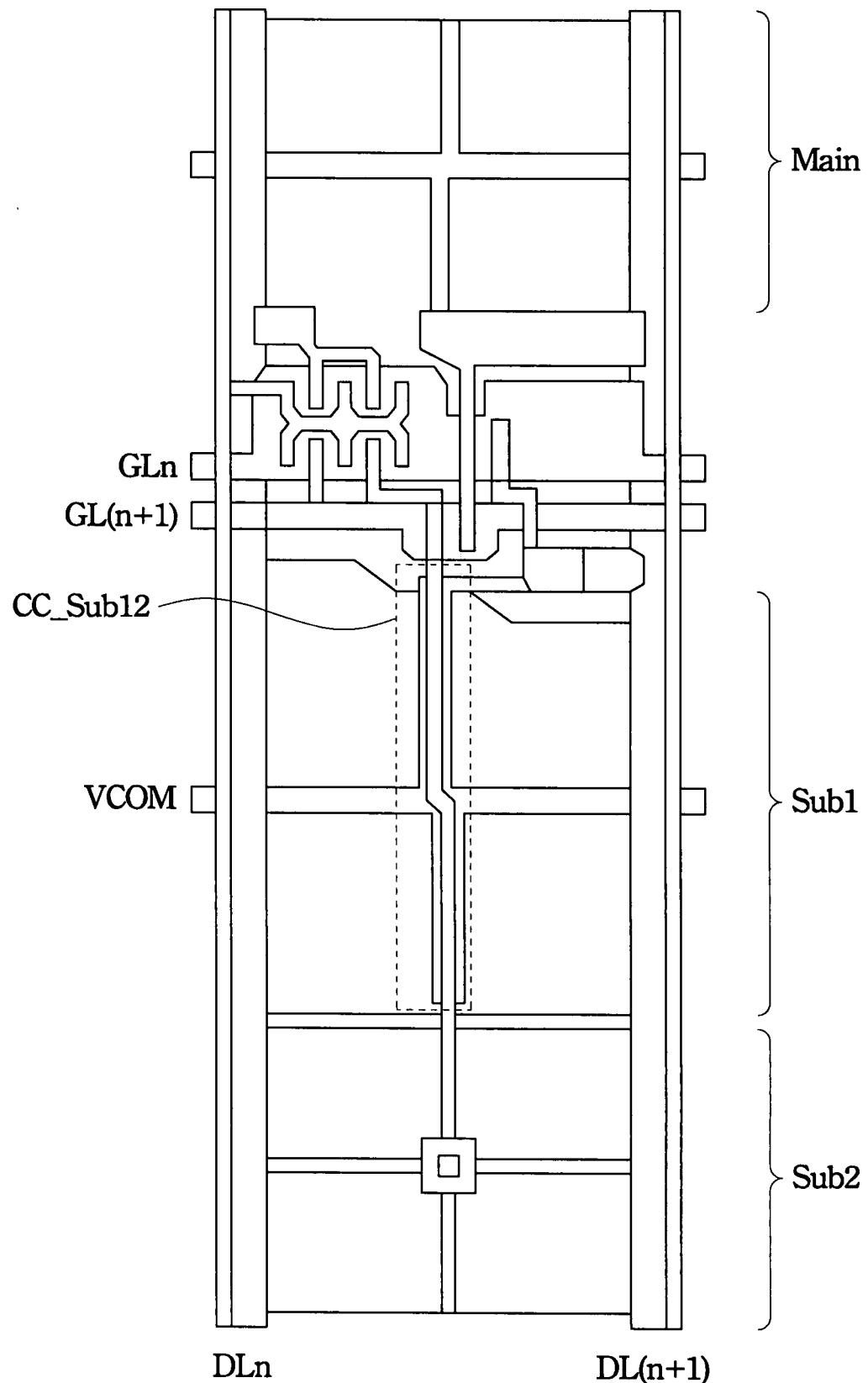
第4圖

201321875



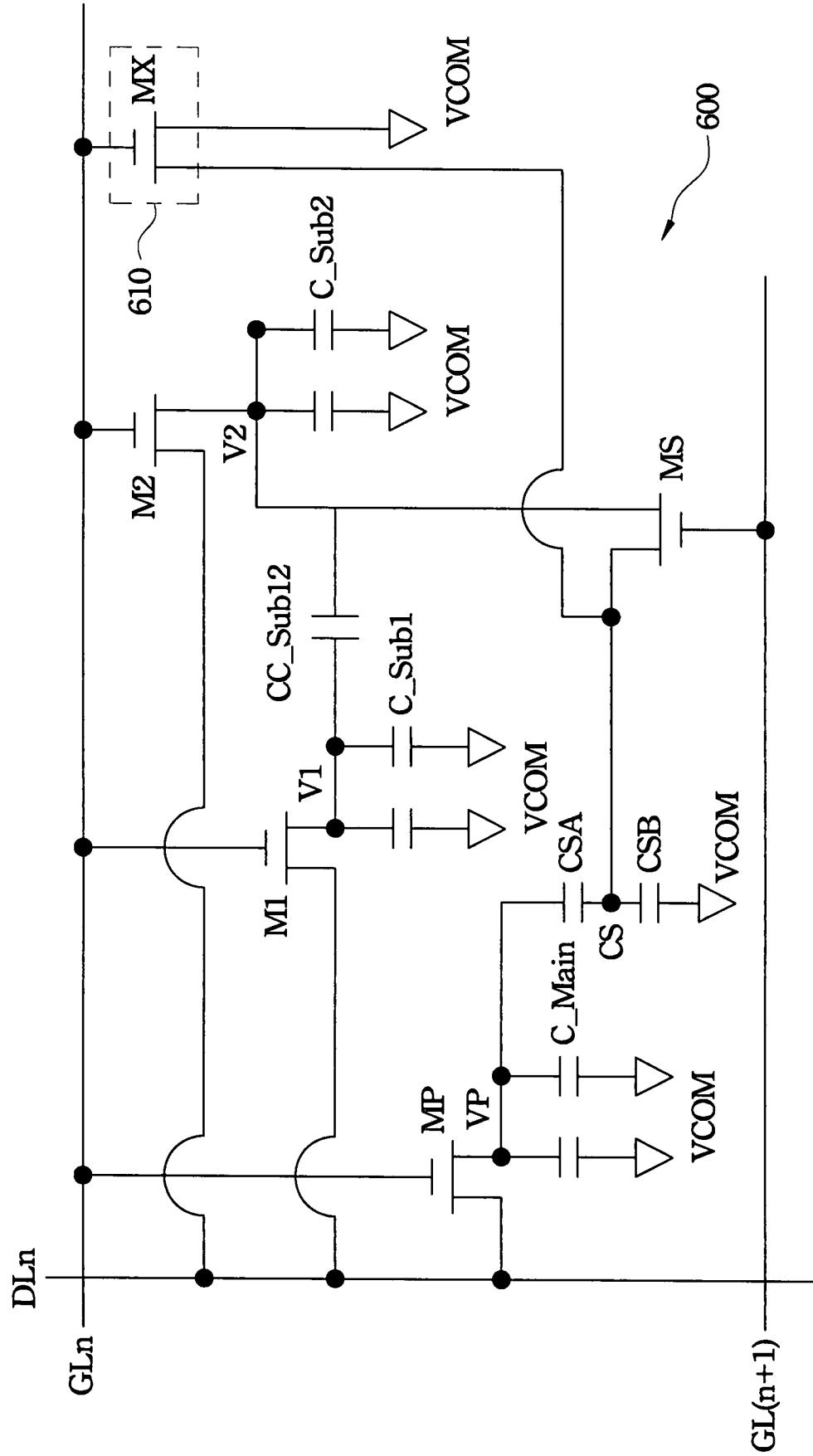
第 5 圖

201321875



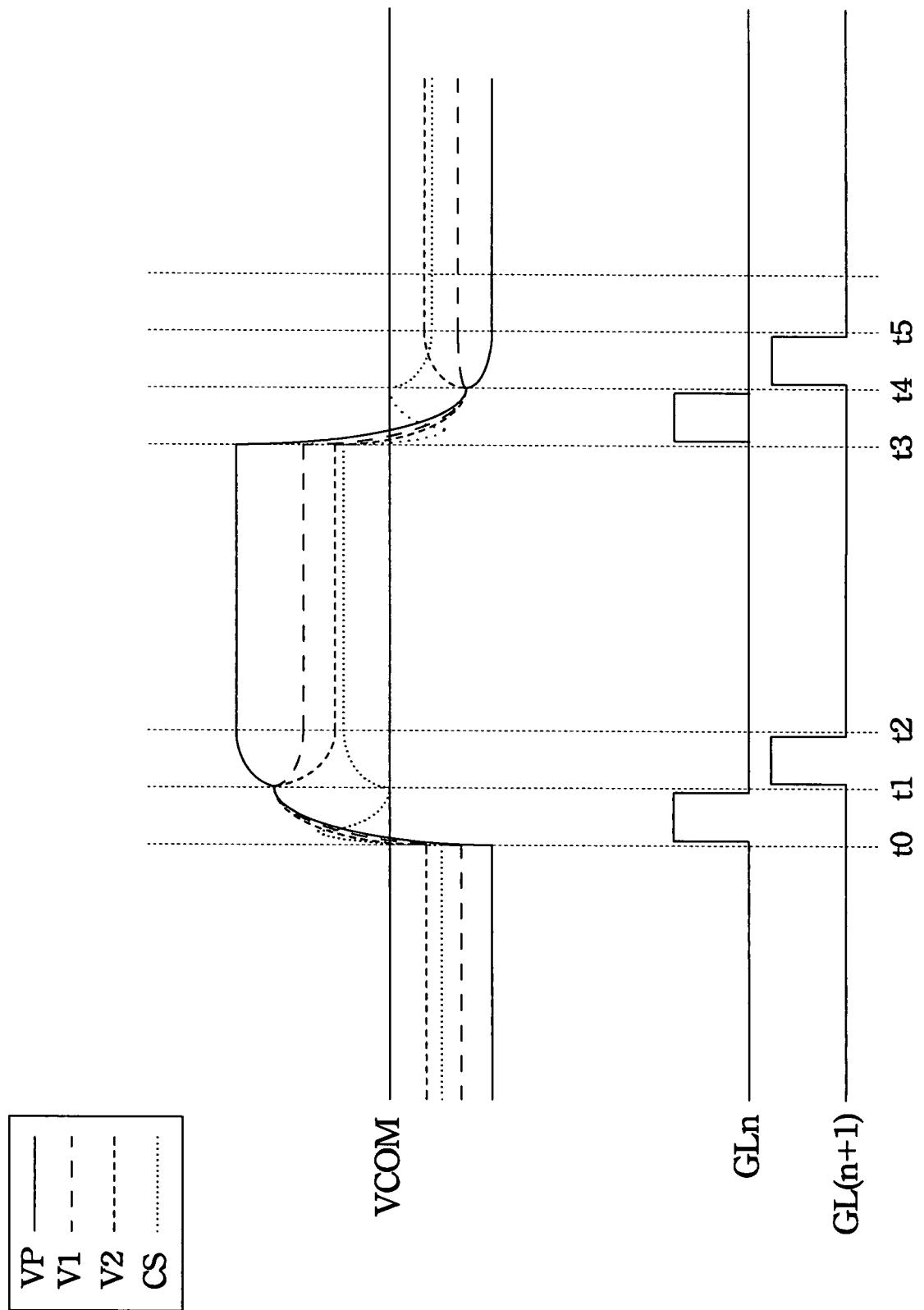
第 6 圖

201321875



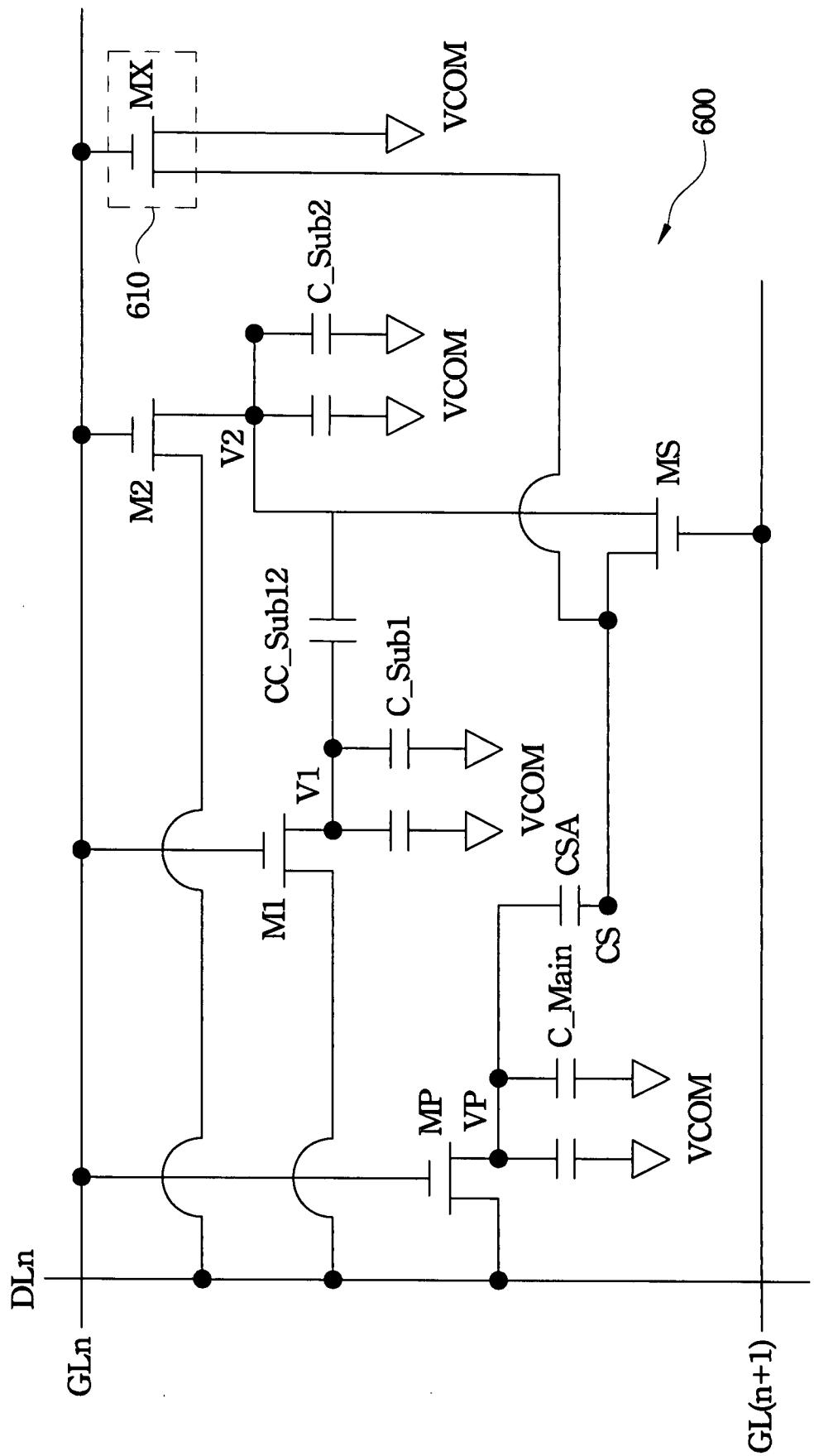
第 7 圖

201321875



第 8 圖

201321875



第 9 圖