(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2019-146071
(P2019-146071A)
(43)公開日　令和1年8月29日(2019.8.29)

(51)Int.Cl.			F I			テーマコード（参考）
H04N	***5/335***	***(2011.01)***	H04N	5/335		5C024
H04N	***5/374***	***(2011.01)***	H04N	5/374		5C122
H04N	***5/225***	***(2006.01)***	H04N	5/225	430	
			H04N	5/225	700	
			H04N	5/225	000	

審査請求 未請求　請求項の数 17　ＯＬ　（全 56 頁）

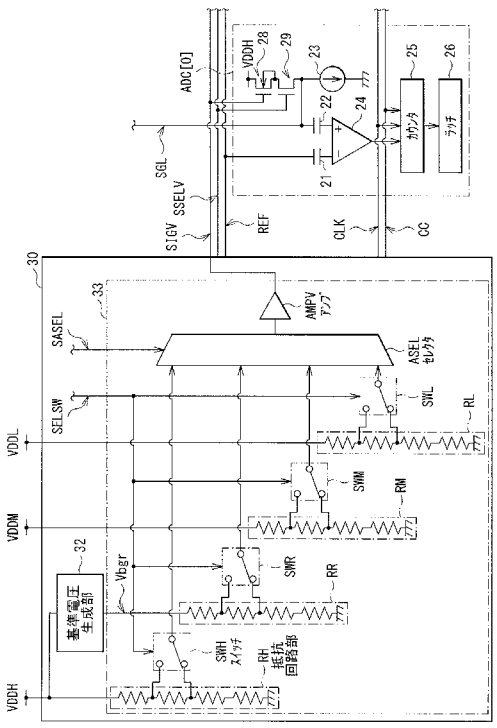
(21)出願番号　特願2018-29771 (P2018-29771)
(22)出願日　平成30年2月22日 (2018.2.22)

(71)出願人　316005926
ソニーセミコンダクタソリューションズ株式会社
神奈川県厚木市旭町四丁目１４番１号
(74)代理人　110001357
特許業務法人つばさ国際特許事務所
(72)発明者　河津　直樹
神奈川県厚木市旭町四丁目１４番１号　ソニーセミコンダクタソリューションズ株式会社内
(72)発明者　佐々木　慶太
神奈川県厚木市旭町四丁目１４番１号　ソニーセミコンダクタソリューションズ株式会社内

最終頁に続く

(54)【発明の名称】撮像装置、撮像システム、および撮像方法

(57)【要約】
【課題】不具合が生じた場合に、その不具合を検出できることができる撮像装置を得る。
【解決手段】本開示の撮像装置は、撮像動作を行うことが可能な撮像部と、撮像部に供給される第１の電源電圧に応じた第１の電源電圧データを生成可能なデータ生成部と、第１の電源電圧データと第１の参照データとを比較することにより、第１の電源電圧についてのフラグ信号を生成可能なフラグ生成部とを備える。
【選択図】図５



【特許請求の範囲】
【請求項１】
撮像動作を行うことが可能な撮像部と、
前記撮像部に供給される第１の電源電圧に応じた第１の電源電圧データを生成可能なデータ生成部と、
前記第１の電源電圧データと第１の参照データとを比較することにより、前記第１の電源電圧についてのフラグ信号を生成可能なフラグ生成部と
を備えた撮像装置。
【請求項２】
前記データ生成部は、
ＡＤ変換を行うことが可能な変換部を有し、
前記変換部が前記第１の電源電圧に基づいて前記ＡＤ変換を行うことにより前記第１の電源電圧データを生成可能である
請求項１に記載の撮像装置。
【請求項３】
前記第１の電源電圧に応じた第１の検出電圧および第２の検出電圧を生成可能な電圧検出部をさらに備え、
前記データ生成部は、前記変換部が、第１の期間において前記第１の検出電圧に基づいて前記ＡＤ変換を行った結果と、第２の期間において前記第２の検出電圧に基づいて前記ＡＤ変換を行った結果との差に基づいて、前記第１の電源電圧データを生成可能である
請求項２に記載の撮像装置。
【請求項４】
前記データ生成部は、前記変換部が前記第１の電源電圧に基づいて前記ＡＤ変換を行った結果を、所定のコード体系を有するデータに変換することにより前記第１の電源電圧データを生成する演算部をさらに有する
請求項２に記載の撮像装置。
【請求項５】
前記変換部は、前記第１の電源電圧に基づいて前記ＡＤ変換を行うことが可能な複数の変換回路を有し、
前記データ生成部は、前記複数の変換回路による前記ＡＤ変換の結果に基づいて前記第１の電源電圧データを生成可能である
請求項２に記載の撮像装置。
【請求項６】
前記データ生成部は、前記複数の変換回路による前記ＡＤ変換の結果の平均値に基づいて前記第１の電源電圧データを生成可能である
請求項５に記載の撮像装置。
【請求項７】
前記撮像部は、画素電圧を出力可能な撮像画素を有し、
前記データ生成部は、
ＡＤ変換を行うことが可能な変換部を有し、
前記変換部が前記第１の電源電圧に基づいて前記ＡＤ変換を行うことにより前記第１の電源電圧データを生成可能であるとともに、前記変換部が前記画素電圧に基づいて前記ＡＤ変換を行うことにより画素電圧データを生成可能である
請求項１に記載の撮像装置。
【請求項８】
前記第１の電源電圧に応じた検出電圧を生成し前記変換部に供給可能な電圧検出部をさらに備え、
前記撮像部は、前記画素電圧を前記変換部に伝えることが可能な信号線をさらに有する
請求項７に記載の撮像装置。
【請求項９】

前記第１の電源電圧に応じた検出電圧を生成する電圧検出部をさらに備え、
前記撮像部は、前記画素電圧および前記検出電圧を前記変換部に伝えることが可能な信号線をさらに有する
請求項７に記載の撮像装置。
【請求項１０】
前記変換部は、垂直ブランキング期間において前記第１の電源電圧に基づいて前記ＡＤ変換を行う
請求項１に記載の撮像装置。
【請求項１１】
前記フラグ生成部は、さらに前記第１の電源電圧データと第２の参照データとを比較することにより、前記フラグ信号を生成可能である
請求項１に記載の撮像装置。
【請求項１２】
前記データ生成部および前記フラグ生成部は、第２の電源電圧で動作する回路を含む
請求項１に記載の撮像装置。
【請求項１３】
所定の電圧を生成可能な電圧生成部をさらに備え、
前記データ生成部は、前記所定の電圧に応じた電圧データを生成可能であり、
前記フラグ生成部は、前記電圧データと第３の参照データとを比較することにより、前記フラグ信号を生成可能である
請求項１に記載の撮像装置。
【請求項１４】
前記データ生成部は、第３の期間において前記第１の電源電圧データを生成し、第４の期間において前記電圧データを生成することが可能である
請求項１３に記載の撮像装置。
【請求項１５】
前記データ生成部は、第２の電源電圧に応じた第２の電源電圧データを生成可能であり、
前記フラグ生成部は、前記第２の電源電圧データと第４の参照データとを比較することにより、前記フラグ信号を生成可能である
請求項１に記載の撮像装置。
【請求項１６】
車両に搭載され、前記車両の周辺領域を撮像して画像を生成可能な撮像装置と、
前記車両に搭載され、前記画像に基づいて、前記車両を制御する機能に関する処理を実行可能な処理装置と
を備え、
前記撮像装置は、
撮像動作を行うことが可能な撮像部と、
前記撮像部に供給される第１の電源電圧に応じた第１の電源電圧データを生成可能なデータ生成部と、
前記第１の電源電圧データと第１の参照データとを比較することにより、前記第１の電源電圧についてのフラグ信号を生成可能なフラグ生成部と
を有し、
前記処理装置は、前記フラグ信号に基づいて、ドライバへの通知および前記車両を制御する機能の制限のうちの一方または双方を実施可能である
撮像システム。
【請求項１７】
撮像動作を行い、
前記撮像動作を行う際に供給される第１の電源電圧に応じた第１の電源電圧データを生成し、

前記第１の電源電圧データと第１の参照データとを比較することにより、前記第１の電源電圧についてのフラグ信号を生成する
撮像方法。

【発明の詳細な説明】
【技術分野】
【０００１】
本開示は、撮像動作を行う撮像装置、撮像システム、および撮像方法に関する。
【背景技術】
【０００２】
撮像装置には、例えば不具合が生じた場合にその不具合を検出するものがある（例えば、特許文献１）。
【先行技術文献】
【特許文献】
【０００３】
【特許文献１】特開２００２－０２７９１６号公報
【発明の概要】
【発明が解決しようとする課題】
【０００４】
撮像装置では、このように、不具合が生じた場合に、その不具合を検出できることが望まれている。
【０００５】
不具合が生じた場合に、その不具合を検出できることができる撮像装置、撮像システム、および撮像方法を提供することが望ましい。
【課題を解決するための手段】
【０００６】
本開示の一実施の形態における撮像装置は、撮像部と、データ生成部と、フラグ生成部とを備えている。撮像部は、撮像動作を行うことが可能なものである。データ生成部は、撮像部に供給される第１の電源電圧に応じた第１の電源電圧データを生成可能なものである。フラグ生成部は、第１の電源電圧データと第１の参照データとを比較することにより、第１の電源電圧についてのフラグ信号を生成可能なものである。
【０００７】
ここで、「撮像装置」とは、いわゆるイメージセンサ単体に限定されるものではなく、デジタルカメラやスマートフォンなど、撮像機能を有する電子機器を含むものである。
【０００８】
本開示の一実施の形態における撮像システムは、撮像装置と、処理装置とを備えている。撮像装置は、車両に搭載され、前記車両の周辺領域を撮像して画像を生成可能なものである。処理装置は、車両に搭載され、前記画像に基づいて、前記車両を制御する機能に関する処理を実行可能なものである。上記撮像装置は、撮像部と、データ生成部と、フラグ生成部とを有している。撮像部は、撮像動作を行うことが可能なものである。データ生成部は、撮像部に供給される第１の電源電圧に応じた第１の電源電圧データを生成可能なものである。フラグ生成部は、第１の電源電圧データと第１の参照データとを比較することにより、第１の電源電圧についてのフラグ信号を生成可能なものである。上記処理装置は、前記フラグ信号に基づいて、ドライバへの通知および前記車両を制御する機能の制限のうちの一方または双方を実施可能である。
【０００９】
本開示の一実施の形態における撮像方法は、撮像動作を行い、撮像動作を行う際に供給される第１の電源電圧に応じた第１の電源電圧データを生成し、第１の電源電圧データと第１の参照データとを比較することにより、第１の電源電圧についてのフラグ信号を生成

するものである。
【００１０】
本開示の一実施の形態における撮像装置、撮像システム、および撮像方法では、撮像動作が行われるとともに、第１の電源電圧に応じた第１の電源電圧データが生成される。そして、第１の電源電圧データと第１の参照データとが比較されることにより、第１の電源電圧についてのフラグ信号が生成される。
【発明の効果】
【００１１】
本開示の一実施の形態における撮像装置、撮像システム、および撮像方法によれば、第１の電源電圧に応じた第１の電源電圧データを生成し、第１の電源電圧データと第１の参照データとを比較することによりフラグ信号を生成したので、不具合を検出することができる。なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれの効果があってもよい。
【図面の簡単な説明】
【００１２】
【図１】本開示の一実施の形態に係る撮像装置の一構成例を表すブロック図である。
【図２】図１に示した画素アレイの一構成例を表す回路図である。
【図３】図１に示した画素アレイの一構成例を表す説明図である。
【図４】図１に示した読出部の一構成例を表す回路図である。
【図５】図１に示した電圧センサの一構成例を表す回路図である。
【図６】図１に示した電圧判定部の一構成例を表すブロック図である。
【図７】図６に示した演算部の一動作例を表す他の説明図である。
【図８Ａ】図６に示した演算部の一動作例を表す他の説明図である。
【図８Ｂ】図６に示した演算部の他の動作例を表す説明図である。
【図９】図６に示した判定部の一動作例を表す説明図である。
【図１０】図１に示したエラーフラグ信号を出力する回路の一構成例を表す説明図である。
【図１１】図１０に示したエラーフラグ信号の一例を表す説明図である。
【図１２】図１に示した撮像装置の回路配置の一例を表す説明図である。
【図１３】図１に示した撮像装置の一構成例を表す説明図である。
【図１４】図１に示した撮像装置の他の回路配置の一例を表す説明図である。
【図１５】図１に示した撮像装置の一動作例を表すタイミング図である。
【図１６】図１に示した撮像装置の一動作例を表すタイミング波形図である。
【図１７Ａ】図１に示した撮像装置の一動作例を表す他のタイミング波形図である。
【図１７Ｂ】図１に示した撮像装置の一動作例を表す他のタイミング波形図である。
【図１８Ａ】図１に示した撮像装置の一動作状態を表す説明図である。
【図１８Ｂ】図１に示した撮像装置の他の動作状態を表す説明図である。
【図１８Ｃ】図１に示した撮像装置の他の動作状態を表す説明図である。
【図１９】図１に示した撮像装置における画像合成の一例を表す説明図である。
【図２０】図１に示した撮像装置における電圧検出動作の一例を表すタイミング波形図である。
【図２１Ａ】図２０に示した電圧検出動作における電圧センサの一動作例を表す説明図である。
【図２１Ｂ】図２０に示した電圧検出動作における電圧センサの一動作例を表す他の説明図である。
【図２２】キャリブレーション処理の一例を表すフローチャートである。
【図２３】変形例に係る撮像装置の一構成例を表すブロック図である。
【図２４】図２３に示したダミー画素の一構成例を表す回路図である。
【図２５】図２３に示した読出部の一構成例を表す回路図である。
【図２６】他の変形例に係る撮像装置の一構成例を表すブロック図である。

【図２７】他の変形例に係る撮像装置の一構成例を表すブロック図である。
【図２８】他の変形例に係る電圧センサの一構成例を表すブロック図である。
【図２９】他の変形例に係る電圧検出動作の一例を表すタイミング波形図である。
【図３０Ａ】図２９に示した電圧検出動作における電圧センサの一動作例を表す説明図である。
【図３０Ｂ】図２９に示したにおける電圧センサの一動作例を表す他の説明図である。
【図３１】他の変形例に係る撮像装置の一構成例を表すブロック図である。
【図３２】図３１に示した撮像画素の一構成例を表す回路図である。
【図３３】図３１に示した画素アレイの一構成例を表す説明図である。
【図３４】図３１に示した撮像装置の一動作例を表すタイミング波形図である。
【図３５】図３１に示した撮像装置の一動作例を表す他のタイミング波形図である。
【図３６】他の変形例に係る撮像装置の一構成例を表すブロック図である。
【図３７】他の変形例に係る撮像装置の一実装例を表す説明図である。
【図３８】撮像装置の使用例を表す説明図である。
【図３９】車両制御システムの概略的な構成の一例を示すブロック図である。
【図４０】車外情報検出部及び撮像部の設置位置の一例を示す説明図である。
【発明を実施するための形態】
【００１３】
以下、本開示の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。
１．実施の形態
２．撮像装置の使用例
３．移動体への応用例
【００１４】
＜１．実施の形態＞
［構成例］
図１は、一実施の形態に係る撮像装置（撮像装置１）の一構成例を表すものである。撮像装置１は、画素アレイ９と、走査部１０と、読出部２０と、撮像制御部３０と、信号処理部４０と、記憶部８とを備えている。
【００１５】
撮像装置１には、後述するように３つの電源電圧ＶＤＤ（電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬ）が供給され、撮像装置１は、これらの電源電圧ＶＤＤに基づいて動作する。電源電圧ＶＤＤＨは、主に、撮像装置１内のアナログ回路に供給される電源電圧であり、例えば３．３Ｖである。電源電圧ＶＤＤＭは、主に、撮像装置１の入出力バッファに供給される電源電圧であり、例えば１．８Ｖである。電源電圧ＶＤＤＬは、主に、撮像装置１内の論理回路に供給される電源電圧であり、例えば１．１Ｖである。
【００１６】
画素アレイ９は、複数の撮像画素Ｐ１がマトリックス状に配置されたものである。撮像画素Ｐ１は、フォトダイオードを有し、その撮像画素Ｐ１に係る画素電圧ＶＰを生成するものである。
【００１７】
図２は、撮像画素Ｐ１の一構成例を表すものである。画素アレイ９は、複数の制御線ＴＧＬＬと、複数の制御線ＦＤＧＬと、複数の制御線ＲＳＴＬと、複数の制御線ＦＣＧＬと、複数の制御線ＴＧＳＬと、複数の制御線ＳＥＬＬと、複数の信号線ＳＧＬとを有している。制御線ＴＧＬＬは、水平方向（図１における横方向）に延伸するものであり、制御線ＴＧＬＬには、走査部１０により信号ＳＴＧＬが印加される。制御線ＦＤＧＬは、水平方向に延伸するものであり、制御線ＦＤＧＬには、走査部１０により信号ＳＦＤＧが印加される。制御線ＲＳＴＬは、水平方向に延伸するものであり、制御線ＲＳＴＬには、走査部１０により信号ＳＲＳＴが印加される。制御線ＦＣＧＬは、水平方向に延伸するものであり、制御線ＦＣＧＬには、走査部１０により信号ＳＦＣＧが印加される。制御線ＴＧＳＬ

は、水平方向に延伸するものであり、制御線ＴＧＳＬには、走査部１０により信号ＳＴＧＳが印加される。制御線ＳＥＬＬは、水平方向に延伸するものであり、制御線ＳＥＬＬには、走査部１０により信号ＳＳＥＬが印加される。信号線ＳＧＬは、垂直方向（図１における縦方向）に延伸するものであり、読出部２０に接続されている。

【００１８】

撮像画素Ｐ１は、フォトダイオードＰＤ１と、トランジスタＴＧＬと、フォトダイオードＰＤ２と、トランジスタＴＧＳと、容量素子ＦＣと、トランジスタＦＣＧ，ＲＳＴ，ＦＤＧと、フローティングディフュージョンＦＤと、トランジスタＡＭＰ，ＳＥＬとを有している。トランジスタＴＧＬ，ＴＧＳ，ＦＣＧ，ＲＳＴ，ＦＤＧ，ＡＭＰ，ＳＥＬは、この例ではＮ型のＭＯＳ（Metal Oxide Semiconductor）トランジスタである。

【００１９】

フォトダイオードＰＤ１は、受光量に応じた量の電荷を生成して内部に蓄積する光電変換素子である。フォトダイオードＰＤ１が光を受光可能な受光領域は、フォトダイオードＰＤ２が光を受光可能な受光領域よりも広いものである。フォトダイオードＰＤ１のアノードは接地され、カソードはトランジスタＴＧＬのソースに接続されている。

【００２０】

トランジスタＴＧＬのゲートは制御線ＴＧＬＬに接続され、ソースはフォトダイオードＰＤ１のカソードに接続され、ドレインはフローティングディフュージョンＦＤに接続されている。

【００２１】

フォトダイオードＰＤ２は、受光量に応じた量の電荷を生成して内部に蓄積する光電変換素子である。フォトダイオードＰＤ２が光を受光可能な受光領域は、フォトダイオードＰＤ１が光を受光可能な受光領域よりも狭いものである。フォトダイオードＰＤ２のアノードは接地され、カソードはトランジスタＴＧＳのソースに接続されている。

【００２２】

トランジスタＴＧＳのゲートは制御線ＴＧＳＬに接続され、ソースはフォトダイオードＰＤ２のカソードに接続され、ドレインは容量素子ＦＣの一端、およびトランジスタＦＣＧのソースに接続されている。

【００２３】

容量素子ＦＣの一端はトランジスタＴＧＳのドレインおよびトランジスタＦＣＧのソースに接続され、他端には電源電圧ＶＤＤＨが供給されている。

【００２４】

トランジスタＦＣＧのゲートは制御線ＦＣＧＬに接続され、ソースは容量素子ＦＣの一端およびトランジスタＴＧＳのドレインに接続され、ドレインはトランジスタＲＳＴのソースおよびトランジスタＦＤＧのドレインに接続されている。

【００２５】

トランジスタＲＳＴのゲートは制御線ＲＳＴＬに接続され、ドレインには電源電圧ＶＤＤＨが供給され、ソースは、トランジスタＦＣＧ，ＦＤＧのドレインに接続されている。

【００２６】

トランジスタＦＤＧのゲートは制御線ＦＤＧＬに接続され、ドレインはトランジスタＲＳＴのソースおよびトランジスタＦＣＧのドレインに接続され、ソースはフローティングディフュージョンＦＤに接続されている。

【００２７】

フローティングディフュージョンＦＤは、フォトダイオードＰＤ１，ＰＤ２から供給された電荷を蓄積するものであり、例えば、半導体基板の表面に形成された拡散層を用いて構成される。図２では、フローティングディフュージョンＦＤを、容量素子のシンボルを用いて示している。

【００２８】

トランジスタＡＭＰのゲートはフローティングディフュージョンＦＤに接続され、ドレインには電源電圧ＶＤＤＨが供給され、ソースはトランジスタＳＥＬのドレインに接続さ

れている。
【００２９】
トランジスタＳＥＬのゲートは制御線ＳＥＬＬに接続され、ドレインはトランジスタＡＭＰのソースに接続され、ソースは信号線ＳＧＬに接続されている。
【００３０】
この構成により、撮像画素Ｐ１では、制御線ＳＥＬＬに印加された信号ＳＳＥＬに基づいてトランジスタＳＥＬがオン状態になることにより、撮像画素Ｐ１が信号線ＳＧＬと電気的に接続される。これにより、トランジスタＡＭＰは、読出部２０の電流源２３（後述）に接続され、いわゆるソースフォロワとして動作する。そして、撮像画素Ｐ１は、フローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰを、信号ＳＩＧとして、信号線ＳＧＬに出力する。具体的には、撮像画素Ｐ１は、後述するように、いわゆる水平期間Ｈ内の８つの期間（変換期間Ｔ１～Ｔ８）において、８つの画素電圧ＶＰ（ＶＰ１～ＶＰ８）を順次出力するようになっている。
【００３１】
図３は、画素アレイ９におけるフォトダイオードＰＤ１，ＰＤ２の配列の一例を表すものである。図３において、“Ｒ”は赤色のカラーフィルタを示し、“Ｇ”は緑色のカラーフィルタを示し、“Ｂ”は青色のカラーフィルタを示す。各撮像画素Ｐ１において、フォトダイオードＰＤ１の右上にフォトダイオードＰＤ２が形成されている。各撮像画素Ｐ１における２つのフォトダイオードＰＤ１，ＰＤ２には、同じ色のカラーフィルタが形成されている。この例では、フォトダイオードＰＤ１は８角形の形状を有し、フォトダイオードＰＤ２は４角形の形状を有している。この図に示したように、フォトダイオードＰＤ１が光を受光可能な受光領域は、フォトダイオードＰＤ２が光を受光可能な受光領域よりも広いものである。
【００３２】
走査部１０（図１）は、撮像制御部３０からの指示に基づいて、画素ラインＬ単位で、画素アレイ９における撮像画素Ｐ１を順次駆動するものである。この走査部１０は、供給された３つの電源電圧ＶＤＤのうちの電源電圧ＶＤＤＨおよび電源電圧ＶＤＤＬに基づいて動作するようになっている。走査部１０は、アドレスデコーダ１１と、ロジック部１２と、ドライバ部１３とを有している。
【００３３】
アドレスデコーダ１１は、撮像制御部３０から供給されたアドレス信号に基づいて、画素アレイ９における、そのアドレス信号が示すアドレスに応じた画素ラインＬを選択するものである。ロジック部１２は、アドレスデコーダ１１からの指示に基づいて、各画素ラインＬに対応する信号ＳＴＧＬ１，ＳＦＤＧ１，ＳＲＳＴ１，ＳＦＣＧ１，ＳＴＧＳ１，ＳＳＥＬ１をそれぞれ生成するものである。ドライバ部１３は、各画素ラインＬに対応する信号ＳＴＧＬ１，ＳＦＤＧ１，ＳＲＳＴ１，ＳＦＣＧ１，ＳＴＧＳ１，ＳＳＥＬ１に基づいて、各画素ラインＬに対応する信号ＳＴＧＬ，ＳＦＤＧ，ＳＲＳＴ，ＳＦＣＧ，ＳＴＧＳ，ＳＳＥＬをそれぞれ生成するものである。
【００３４】
読出部２０は、画素アレイ９から信号線ＳＧＬを介して供給された信号ＳＩＧに基づいてＡＤ変換を行うことにより、画像信号ＤＡＴＡ０を生成するものである。読出部２０は、供給された３つの電源電圧ＶＤＤのうちの電源電圧ＶＤＤＨおよび電源電圧ＶＤＤＬに基づいて動作するようになっている。
【００３５】
図４は、読出部２０の一構成例を表すものである。なお、図４には、読出部２０に加え、撮像制御部３０および信号処理部４０をも描いている。読出部２０は、複数のＡＤ（Analog to Digital）変換部ＡＤＣ（ＡＤ変換部ＡＤＣ［０］，ＡＤＣ［１］，ＡＤＣ［２］，…）と、複数のスイッチ部ＳＷ（スイッチ部ＳＷ［０］，ＳＷ［１］，ＳＷ［２］，…）と、バス配線ＢＵＳとを有している。
【００３６】

ＡＤ変換部ＡＤＣは、画素アレイ９から供給された信号ＳＩＧに基づいてＡＤ変換を行うことにより、信号ＳＩＧの電圧をデジタルコードＣＯＤＥに変換するものである。複数のＡＤ変換部ＡＤＣは、複数の信号線ＳＧＬに対応して設けられている。具体的には、０番目のＡＤ変換部ＡＤＣ［０］は、０番目の信号線ＳＧＬ［０］に対応して設けられ、１番目のＡＤ変換部ＡＤＣ［１］は、１番目の信号線ＳＧＬ［１］に対応して設けられ、２番目のＡＤ変換部ＡＤＣ［２］は、２番目の信号線ＳＧＬ［２］に対応して設けられている。

【００３７】

また、ＡＤ変換部ＡＤＣは、垂直ブランキング期間（後述するブランキング期間Ｔ２０）において、撮像制御部３０の電圧センサ３３（後述）から供給された信号ＳＩＧＶに基づいてＡＤ変換を行うことにより、信号ＳＩＧＶの電圧をデジタルコードＣＯＤＥに変換する機能をも有している。

【００３８】

ＡＤ変換部ＡＤＣは、容量素子２１，２２と、トランジスタ２８，２９と、電流源２３と、コンパレータ２４と、カウンタ２５と、ラッチ２６とを有している。容量素子２１の一端には、参照信号ＲＥＦが供給され、他端はコンパレータ２４の正入力端子に接続されている。この参照信号ＲＥＦは、撮像制御部３０の参照信号生成部３１（後述）により生成されるものであり、後述するように、ＡＤ変換を行う８つの期間（変換期間Ｔ１～Ｔ８）において、時間の経過に応じて電圧レベルが徐々に低下する、いわゆるランプ波形を有するものである。容量素子２２の一端は信号線ＳＧＬに接続され、他端はコンパレータ２４の負入力端子に接続されている。トランジスタ２８，２９は、Ｎ型のＭＯＳトランジスタである。トランジスタ２８のゲートには信号ＳＩＧＶが供給され、ドレインには電源電圧ＶＤＤＨが供給され、ソースはトランジスタ２９のドレインに接続されている。トランジスタ２８のバックゲートは、この例ではソースに接続されている。トランジスタ２９のゲートには制御信号ＳＳＥＬＶが供給され、ドレインはトランジスタ２８のソースに接続され、ソースは容量素子２２の一端に接続されている。電流源２３は、信号線ＳＧＬから接地に所定の電流値の電流を流すものである。コンパレータ２４は、正入力端子における入力電圧と負入力端子における入力電圧とを比較して、その比較結果を信号ＣＭＰとして出力するものである。コンパレータ２４は、電源電圧ＶＤＤＨに基づいて動作するようになっている。コンパレータ２４の正入力端子には、容量素子２１を介して参照信号ＲＥＦが供給され、負入力端子には、容量素子２２を介して信号ＳＩＧが供給されるようになっている。このコンパレータ２４は、後述する所定の期間において、正入力端子および負入力端子を電気的に接続するゼロ調整を行う機能をも有している。カウンタ２５は、コンパレータ２４から供給された信号ＣＭＰおよび制御信号ＣＣに基づいて、撮像制御部３０から供給されたクロック信号ＣＬＫのパルスをカウントするカウント動作を行うものである。ラッチ２６は、カウンタ２５により得られたカウント値ＣＮＴを、複数のビットを有するデジタルコードＣＯＤＥとして保持するものである。カウンタ２５およびラッチ２６は、電源電圧ＶＤＤＬに基づいて動作するようになっている。

【００３９】

スイッチ部ＳＷは、撮像制御部３０から供給された制御信号ＳＳＷに基づいて、ＡＤ変換部ＡＤＣから出力されたデジタルコードＣＯＤＥをバス配線ＢＵＳに供給するものである。複数のスイッチ部ＳＷは、複数のＡＤ変換部ＡＤＣに対応して設けられている。具体的には、０番目のスイッチ部ＳＷ［０］は、０番目のＡＤ変換部ＡＤＣ［０］に対応して設けられ、１番目のスイッチ部ＳＷ［１］は、１番目のＡＤ変換部ＡＤＣ［１］に対応して設けられ、２番目のスイッチ部ＳＷ［２］は、２番目のＡＤ変換部ＡＤＣ［２］に対応して設けられている。

【００４０】

スイッチ部ＳＷは、この例では、デジタルコードＣＯＤＥのビット数と同じ数のトランジスタを用いて構成されている。これらのトランジスタは、撮像制御部３０から供給された制御信号ＳＳＷの各ビット（制御信号ＳＳＷ［０］，ＳＳＷ［１］，ＳＳＷ［２］，…

）に基づいて、オンオフ制御される。具体的には、例えば、０番目のスイッチ部ＳＷ［０］は、制御信号ＳＳＷ［０］に基づいて各トランジスタがオン状態になることにより、０番目のＡＤ変換部ＡＤＣ［０］から出力されたデジタルコードＣＯＤＥをバス配線ＢＵＳに供給する。同様に、例えば、１番目のスイッチ部ＳＷ［１］は、制御信号ＳＳＷ［１］に基づいて各トランジスタがオン状態になることにより、１番目のＡＤ変換部ＡＤＣ［１］から出力されたデジタルコードＣＯＤＥをバス配線ＢＵＳに供給する。他のスイッチ部ＳＷについても同様である。

【００４１】

バス配線ＢＵＳは、複数の配線を有し、ＡＤ変換部ＡＤＣから出力されたデジタルコードＣＯＤＥを伝えるものである。読出部２０は、このバス配線ＢＵＳを用いて、ＡＤ変換部ＡＤＣから供給された複数のデジタルコードＣＯＤＥを、画像信号ＤＡＴＡ０として、信号処理部４０に順次転送するようになっている（データ転送動作）。

【００４２】

撮像制御部３０（図１）は、走査部１０、読出部２０、および信号処理部４０に制御信号を供給し、これらの回路の動作を制御することにより、撮像装置１の動作を制御するものである。具体的には、撮像制御部３０は、例えば、走査部１０に対してアドレス信号を供給することにより、走査部１０が、画素ラインＬ単位で、画素アレイ９における撮像画素Ｐ１を順次駆動するように制御する。また、撮像制御部３０は、読出部２０に対して、参照信号ＲＥＦ、クロック信号ＣＬＫ、制御信号ＣＣ、および制御信号ＳＳＷ（制御信号ＳＳＷ［０］，ＳＳＷ［１］，ＳＳＷ［２］，…）を供給することにより、読出部２０が、信号ＳＩＧ，ＳＩＧＶに基づいて画像信号ＤＡＴＡ０を生成するように制御する。また、撮像制御部３０は、信号処理部４０に対して制御信号を供給することにより、信号処理部４０の動作を制御するようになっている。撮像制御部３０は、供給された３つの電源電圧ＶＤＤのうちの電源電圧ＶＤＤＨおよび電源電圧ＶＤＤＬに基づいて動作する。撮像制御部３０内の論理回路は、電源電圧ＶＤＤＬに基づいて動作する。撮像制御部３０は、参照信号生成部３１と、基準電圧生成部３２と、電圧センサ３３とを有している。

【００４３】

参照信号生成部３１は、参照信号ＲＥＦを生成するものである。参照信号ＲＥＦは、ＡＤ変換を行う８つの期間（変換期間Ｔ１～Ｔ８）において、時間の経過に応じて電圧レベルが徐々に低下する、いわゆるランプ波形を有するものである。そして、参照信号生成部３１は、生成した参照信号ＲＥＦを、読出部２０の複数のＡＤ変換部ＡＤＣに供給するようになっている。参照信号生成部３１は、電源電圧ＶＤＤＨに基づいて動作するようになっている。

【００４４】

基準電圧生成部３２は、いわゆるバンドギャップ電圧リファレンス回路であり、基準電圧である電圧Ｖbgrを生成するものである。そして、基準電圧生成部３２は、この電圧Ｖbgrを、撮像装置１における様々な回路に供給するようになっている。基準電圧生成部３２は、電源電圧ＶＤＤＨに基づいて動作するようになっている。

【００４５】

電圧センサ３３は、信号ＳＩＧＶを生成するものである。信号ＳＩＧＶは、電源電圧ＶＤＤＨに対応する電圧、電源電圧ＶＤＤＭに対応する電圧、電源電圧ＶＤＤＬに対応する電圧、および電圧Ｖbgrに対応する電圧を含むものである。

【００４６】

図５は、電圧センサ３３の一構成例を表すものである。なお、図５には、電圧センサ３３に加え、読出部２０のＡＤ変換部ＡＤＣ［０］をも描いている。電圧センサ３３は、抵抗回路部ＲＨ，ＲＲ，ＲＭ，ＲＬと、スイッチＳＷＨ，ＳＷＲ，ＳＲＭ，ＳＷＬと、セレクタＡＳＥＬと、アンプＡＭＰＶとを有している。

【００４７】

抵抗回路部ＲＨ，ＲＲ，ＲＭ，ＲＬのそれぞれは、直列に接続された複数（この例では４つ）の抵抗素子を有するものである。抵抗回路部ＲＨの一端には電源電圧ＶＤＤＨが供

給され、他端は接地されている。そして、抵抗回路部ＲＨは、この例では、電源電圧ＶＤＤＨが“３／４”に分圧された電圧と、電源電圧ＶＤＤＨが“１／２”に分圧された電圧とを出力するようになっている。抵抗回路部ＲＲの一端には電圧Ｖbgrが供給され、他端は接地されている。そして、抵抗回路部ＲＲは、この例では、電圧Ｖbgrが“３／４”に分圧された電圧と、電圧Ｖbgrが“１／２”に分圧された電圧とを出力するようになっている。抵抗回路部ＲＭの一端には電源電圧ＶＤＤＭが供給され、他端は接地されている。そして、抵抗回路部ＲＭは、この例では、電源電圧ＶＤＤＭが“３／４”に分圧された電圧と、電源電圧ＶＤＤＭが“１／２”に分圧された電圧とを出力するようになっている。抵抗回路部ＲＬの一端には電源電圧ＶＤＤＬが供給され、他端は接地されている。そして、抵抗回路部ＲＬは、この例では、電源電圧ＶＤＤＬが“３／４”に分圧された電圧と、電源電圧ＶＤＤＬが“１／２”に分圧された電圧とを出力するようになっている。

【００４８】

スイッチＳＷＨは、撮像制御部３０が生成する制御信号ＳＥＬＳＷに基づいて、電源電圧ＶＤＤＨが“３／４”に分圧された電圧、および電源電圧ＶＤＤＨが“１／２”に分圧された電圧のうちの一方を選択し、選択された電圧を出力するものである。スイッチＳＷＲは、撮像制御部３０が生成する制御信号ＳＥＬＳＷに基づいて、電圧Ｖbgrが“３／４”に分圧された電圧、および電圧Ｖbgrが“１／２”に分圧された電圧のうちの一方を選択し、選択された電圧を出力するものである。スイッチＳＷＭは、撮像制御部３０が生成する制御信号ＳＥＬＳＷに基づいて、電源電圧ＶＤＤＭが“３／４”に分圧された電圧、および電源電圧ＶＤＤＭが“１／２”に分圧された電圧のうちの一方を選択し、選択された電圧を出力するものである。スイッチＳＷＬは、撮像制御部３０が生成する制御信号ＳＥＬＳＷに基づいて、電源電圧ＶＤＤＬが“３／４”に分圧された電圧、および電源電圧ＶＤＤＬが“１／２”に分圧された電圧のうちの一方を選択し、選択された電圧を出力するものである。

【００４９】

セレクタＡＳＥＬは、撮像制御部３０が生成する制御信号ＳＡＳＥＬに基づいて、スイッチＳＷＨ，ＳＷＲ，ＳＷＭ，ＳＷＬから供給された電圧のうちの１つを選択し、選択された電圧を出力するものである。

【００５０】

アンプＡＭＰＶは、セレクタＡＳＥＬから供給された電圧を増幅し、増幅された電圧を、信号ＳＩＧＶとして出力するものである。アンプＡＭＰＶは、電源電圧ＶＤＤＨに基づいて動作するようになっている。

【００５１】

このような構成により、電圧センサ３３は、電源電圧ＶＤＤＨに対応する電圧、電源電圧ＶＤＤＭに対応する電圧、電源電圧ＶＤＤＬに対応する電圧、および電圧Ｖbgrに対応する電圧を含む信号ＳＩＧＶを生成する。そして、電圧センサ３３は、生成した信号ＳＩＧＶを、読出部２０の複数のＡＤ変換部ＡＤＣに供給するようになっている。

【００５２】

信号処理部４０は、画像信号ＤＡＴＡ０に対して、信号処理を行うものである。信号処理部４０は、供給された３つの電源電圧ＶＤＤのうちの電源電圧ＶＤＤＬに基づいて動作するようになっている。信号処理部４０は、画像処理部４１と、電圧判定部４２とを有している。

【００５３】

画像処理部４１は、画像信号ＤＡＴＡ０が示す画像に対して、所定の画像処理を行うものである。所定の画像処理は、例えば、画像合成処理を含んでいる。画像合成処理では、画像処理部４１は、読出部２０から供給された、ＡＤ変換を行う８つの期間（変換期間Ｔ１～Ｔ８）において得られた８つのデジタルコードＣＯＤＥ（デジタルコードＣＯＤＥ１～ＣＯＤＥ８）に基づいて、４枚の画像ＰＩＣ（画像ＰＩＣ１，ＰＩＣ２，ＰＩＣ３，ＰＩＣ４）を生成する。そして、画像処理部４１は、この４枚の画像ＰＩＣを合成することにより、１枚の撮像画像ＰＩＣＡを生成する。そして、画像処理部４１は、この撮像画像

ＰＩＣＡを、画像信号ＤＡＴＡとして出力するようになっている。

【００５４】

電圧判定部４２は、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrの電圧値を示す電圧コードＶＣＯＤＥ（電圧コードＶＣＯＤＥＨ，ＶＣＯＤＥＭ，ＶＣＯＤＥＬ，ＶＣＯＤＯＲ）をそれぞれ生成するとともに、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrのそれぞれの電圧値が所定の電圧範囲内に収まっているかどうかを確認することによりエラーフラグ信号ＸＥＲＲを生成するものである。

【００５５】

図６は、電圧判定部４２の一構成例を表すものである。なお、図６には、電圧判定部４２に加え、記憶部８をも描いている。電圧判定部４２は、演算部４３と、判定部４４とを有している。

【００５６】

演算部４３は、画像信号ＤＡＴＡ０に含まれる、垂直ブランキング期間において信号ＳＩＧＶに基づいて得られたデジタルコードＣＯＤＥに基づいて、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrの電圧値を示す４つの電圧コードＶＣＯＤＥ（電圧コードＶＣＯＤＥＨ，ＶＣＯＤＥＭ，ＶＣＯＤＥＬ，ＶＣＯＤＯＲ）をそれぞれ生成するものである。具体的には、演算部４３は、複数のＡＤ変換部ＡＤＣから得られた、電源電圧ＶＤＤＨに係る複数のデジタル値ＶＡＬＶのそれぞれに基づいて演算処理を行うことにより、所定のコード体系を有する電圧コードＶＣＯＤＥ１を生成する。このコード体系では、電圧コードＶＣＯＤＥ１は、例えば、電圧値に“１００”をかけた値で表現される。具体的には、電源電圧ＶＤＤＨの電圧値が“３．３Ｖ”である場合には、電圧コードＶＣＯＤＥ１が示す値は“３３００”になる。電圧コードＶＣＯＤＥ１を生成する際、演算部４３は、記憶部８に記憶されたキャリブレーションパラメータＰＣＡＬ（後述）に基づいて電圧コードＶＣＯＤＥ１を生成する。そして、演算部４３は、複数の電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、１つの電圧コードＶＣＯＤＥを生成する。演算部４３は、このようにして生成した電圧コードＶＣＯＤＥを、電源電圧ＶＤＤＨに対応する電圧コードＶＣＯＤＥＨとして出力する。同様にして、演算部４３は、電源電圧ＶＤＤＭに対応する電圧コードＶＣＯＤＥＭを生成し、電源電圧ＶＤＤＬに対応する電圧コードＶＣＯＤＥＬを生成し、電圧Ｖbgrに対応する電圧コードＶＣＯＤＥＲを生成する。以下、電源電圧ＶＤＤＨに係る処理を例に挙げて詳細に説明するが、電源電圧ＶＤＤＭ，ＶＤＤＬ、および電圧Ｖbgrに係る処理についても同様である。なお、演算部４３が求める平均値は、相加平均による平均値が望ましいが、相乗平均、加重平均、調和平均等が適用されても良い。

【００５７】

図７は、演算部４３における演算処理の一例を模式的に表すものである。電圧センサ３３が生成する信号ＳＩＧＶにおける各電圧は、いわゆる製造ばらつきや、撮像装置１における電源配線のインピーダンスなどにより、所望の電圧からずれるおそれがある。この場合には、図７に示したように、電圧コードＶＣＯＤＥ１もまた所望のコードからずれてしまう。そこで、撮像装置１では、例えば、出荷前の検査工程において、検査装置が、所定の電圧ＶＤＤＨ１（例えば３．１Ｖ）に設定された電源電圧ＶＤＤＨを撮像装置１に供給し、このときに撮像装置１により生成された電圧コードＶＣＯＤＥ、およびその電圧ＶＤＤＨ１に対応する理想的な電圧コードを、記憶部８の不揮発性メモリ８Ａ（後述）にあらかじめ記憶させる。同様に、検査装置が、所定の電圧ＶＤＤＨ２（例えば３．５Ｖ）に設定された電源電圧ＶＤＤＨを撮像装置１に供給し、このときに撮像装置１により生成された電圧コードＶＣＯＤＥ、およびその電圧ＶＤＤＨ２に対応する理想的な電圧コードを、記憶部８の不揮発性メモリ８Ａ（後述）にあらかじめ記憶させる。そして、演算部４３は、記憶部８に記憶されたこれらの情報に基づいて、キャリブレーションパラメータＰＣＡＬを求め、これ以降、このキャリブレーションパラメータＰＣＡＬを用いて演算処理を行うことにより、電圧コードＶＣＯＤＥ１を生成する。これにより、演算部４３は、図７において太線で示したようなより望ましい変換特性を用いて、電圧コードＶＣＯＤＥ１を求

めることができる。演算部４３は、複数のＡＤ変換部ＡＤＣから得られたデジタルコードＣＯＤＥに基づいてこのような演算処理を行うことにより、複数の電圧コードＶＣＯＤＥ１を生成する。

【００５８】

そして、演算部４３は、複数の電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、１つの電圧コードＶＣＯＤＥを生成する。複数のＡＤ変換部ＡＤＣは、ブランキング期間において、１つの信号ＳＩＧＶに基づいてＡＤ変換を行うため、複数の電圧コードＶＣＯＤＥ１が示す値は、ほぼ同じ値であることが期待される。しかしながら、例えば、複数のＡＤ変換部ＡＤＣのうちのあるＡＤ変換部ＡＤＣ（ＡＤ変換部ＡＤＣＡ）が故障している場合には、そのＡＤ変換部ＡＤＣにより生成されたデジタルコードＣＯＤＥに基づいて生成された電圧コードＶＣＯＤＥ１（電圧コードＶＣＯＤＥ１Ａ）が示す値は、他の電圧コードＶＣＯＤＥ１が示す値と大きく異なる場合がある。また、例えば複数のＡＤ変換部ＡＤＣの、いわゆる製造ばらつきに起因する特性ばらつきにより、ある電圧コードＶＣＯＤＥ１（電圧コードＶＣＯＤＥ１Ａ）が示す値が、他の電圧コードＶＣＯＤＥ１が示す値と大きく異なる場合もあり得る。そこで、演算部４３は、例えば、ある電圧コードＶＣＯＤＥ１（電圧コードＶＣＯＤＥ１Ａ）の値が、その電圧コードＶＣＯＤＥ１Ａ以外の複数の電圧コードＶＣＯＤＥ１の値から大きくずれていた場合には、図８Ａに示すように、電圧コードＶＣＯＤＥ１Ａに係るＡＤ変換部ＡＤＣＡと隣り合うＡＤ変換部ＡＤＣに係る電圧コードＶＣＯＤＥ１を用いて、例えば補間演算を行うことにより、電圧コードＶＣＯＤＥ１Ａを補正する。そして、演算部４３は、その補正された電圧コードＶＣＯＤＥ１Ａを含むすべての電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、１つの電圧コードＶＣＯＤＥを生成する。そして、演算部４３は、このようにして生成した電圧コードＶＣＯＤＥを、電源電圧ＶＤＤＨに対応する電圧コードＶＣＯＤＥＨとして出力する。

【００５９】

なお、これに限定されるものではなく、演算部４３は、ある電圧コードＶＣＯＤＥ１（電圧コードＶＣＯＤＥ１Ａ）の値が、その電圧コードＶＣＯＤＥ１Ａ以外の複数の電圧コードＶＣＯＤＥ１の値から大きくずれていた場合には、図８Ｂに示したように、全ての電圧コードＶＣＯＤＥ１のうちの電圧コードＶＣＯＤＥ１Ａ以外の複数の電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、１つの電圧コードＶＣＯＤＥを生成してもよい。

【００６０】

このようにして、演算部４３は、電源電圧ＶＤＤＨに対応する電圧コードＶＣＯＤＥＨを生成し、電源電圧ＶＤＤＭに対応する電圧コードＶＣＯＤＥＭを生成し、電源電圧ＶＤＤＬに対応する電圧コードＶＣＯＤＥＬを生成し、電圧Ｖbgrに対応する電圧コードＶＣＯＤＥＲを生成するようになっている。

【００６１】

判定部４４（図６）は、演算部４３が求めた電圧コードＶＣＯＤＥＨ，ＶＣＯＤＥＭ，ＶＣＯＤＥＬ，ＶＣＯＤＥＲのそれぞれに基づいて、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrのそれぞれの電圧値が所定の電圧範囲内に収まっているかどうかを確認することによりエラーフラグ信号ＸＥＲＲを生成するものである。判定部４４は、コンパレータ４５，４６と、論理和回路４７とを有している。

【００６２】

コンパレータ４５は、電圧コードＶＣＯＤＥが示す値としきい値ＴＨmaxとを比較するものである。コンパレータ４５の正入力端子には電圧コードＶＣＯＤＥが供給され、負入力端子にはしきい値ＴＨmaxが供給される。この構成により、コンパレータ４５は、電圧コードＶＣＯＤＥが示す値がしきい値ＴＨmaxよりも大きい場合には“１”を出力し、電圧コードＶＣＯＤＥが示す値がしきい値ＴＨmax以下である場合には“０”を出力するようになっている。

【００６３】

コンパレータ４６は、電圧コードＶＣＯＤＥが示す値としきい値ＴＨminとを比較するものである。コンパレータ４６の正入力端子にはしきい値ＴＨminが供給され、負入力端子には電圧コードＶＣＯＤＥが供給される。この構成により、コンパレータ４６は、電圧コードＶＣＯＤＥが示す値がしきい値ＴＨminよりも小さい場合には“１”を出力し、電圧コードＶＣＯＤＥが示す値がしきい値ＴＨmin以上である場合には“０”を出力するようになっている。

【００６４】

論理和回路４７は、コンパレータ４５の出力信号およびコンパレータ４６の出力信号の論理和（ＯＲ）を求め、その結果を信号Ｓ４７として出力するようになっている。

【００６５】

この構成により、判定部４４は、電圧コードＶＣＯＤＥが示す値がしきい値ＴＨminよりも小さい場合、および電圧コードＶＣＯＤＥが示す値がしきい値ＴＨmaxよりも大きい場合に、信号Ｓ４７を“１”にし、電圧コードＶＣＯＤＥが示す値がしきい値ＴＨmin以上でありかつしきい値ＴＨmax以下である場合に、信号Ｓ４７を“０”にする。

【００６６】

このようにして、判定部４４は、４つの電圧コードＶＣＯＤＥが示す値（電圧値）が、４つの電圧コードＶＣＯＤＥに対応してそれぞれ設定された所定の範囲内に収まっているかどうかを確認する。具体的には、判定部４４は、電源電圧ＶＤＤＨに係る電圧コードＶＣＯＤＥＨが示す値（電圧値）が、電源電圧ＶＤＤＨに係る所定の範囲内に収まっているかどうかを確認し、電源電圧ＶＤＤＭに係る電圧コードＶＣＯＤＥＭが示す値（電圧値）が、電源電圧ＶＤＤＭに係る所定の範囲内に収まっているかどうかを確認し、電源電圧ＶＤＤＬに係る電圧コードＶＣＯＤＥＬが示す値（電圧値）が、電源電圧ＶＤＤＬに係る所定の範囲内に収まっているかどうかを確認し、電圧Ｖbgrに係る電圧コードＶＣＯＤＥＲが示す値（電圧値）が、電圧Ｖbgrに係る所定の範囲内に収まっているかどうかを確認する。

【００６７】

図９は、判定部４４における、電源電圧ＶＤＤＨに係る処理の一例を表すものである。判定部４４は、電源電圧ＶＤＤＨがしきい値ＴＨminに対応する電圧Ｖmin（例えば３．１Ｖ）以上でありかつしきい値ＴＨmaxに対応する電圧Ｖmax（例えば３．５Ｖ）以下である場合に正常であると判定し、電源電圧ＶＤＤＨが電圧Ｖminより低い場合や、電源電圧ＶＤＤＨがＶmaxよりも高い場合に不具合が生じたと判定する。電源電圧ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrについても同様である。そして、撮像装置１は、判定部４４が、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrのうちの１つ以上に不具合が生じたと判定した場合には、エラーフラグ信号ＸＥＲＲを低レベル（アクティブ）にするようになっている。

【００６８】

記憶部８（図１）は、撮像装置１において使用される様々な設定情報を記憶するものである。記憶部８は、図６に示したように、不揮発性メモリ８Ａと、レジスタ８Ｂ，８Ｃ，８Ｄを有している。不揮発性メモリ８Ａは、撮像装置１において使用される様々な設定情報を記憶するものである。レジスタ８Ｂは、演算部４３が処理を行う際に使用する情報を記憶するものである。レジスタ８Ｃは、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrに係る４つのしきい値ＴＨmaxを記憶するものである。レジスタ８Ｄは、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrに係る４つのしきい値ＴＨminを記憶するものである。レジスタ８Ｂ，８Ｃ，８Ｄが記憶する情報は、例えば撮像装置１の電源投入時に、不揮発性メモリ８Ａから読みだされるようになっている。

【００６９】

図１０は、撮像装置１における、エラーフラグ信号ＸＥＲＲを出力する回路の一構成例を表すものである。撮像装置１には、３つの電源電圧ＶＤＤ（電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬ）と３つの接地電圧ＶＳＳ（接地電圧ＶＳＳＨ，ＶＳＳＭ，ＶＳＳＬ）が供給される。電源電圧ＶＤＤＨは、例えば３．３Ｖであり、電源電圧ＶＤＤＭは、例えば１

．８Ｖであり、電源電圧ＶＤＤＬは、例えば１．１Ｖである。接地電圧ＶＳＳＨ，ＶＳＳＭ，ＶＳＳＬは、ともに０Ｖである。

【００７０】

信号処理部４０は、バッファＢＦを有している。バッファＢＦは、信号ＸＥＲＲ１を生成するものである。信号処理部４０には、電源電圧ＶＤＤＬおよび接地電圧ＶＳＳＬが供給されるので、バッファＢＦは、電源電圧ＶＤＤＬおよび接地電圧ＶＳＳＬに基づいて動作を行う。バッファＢＦが生成する信号ＸＥＲＲ１は、電源電圧ＶＤＤＬおよび接地電圧ＶＳＳＬの間で遷移する論理信号である。信号ＸＥＲＲ１は、信号処理部４０の電圧判定部４２において、不具合が確認されていない場合には高レベル（電源電圧ＶＤＤＬ）になり、不具合が確認された場合には低レベル（接地電圧ＶＳＳＬ）になる、いわゆる負論理の信号である。

【００７１】

撮像装置１は、出力バッファＢＦＯＵＴを有している。出力バッファＢＦＯＵＴは、信号ＸＥＲＲ１に基づいてエラーフラグ信号ＸＥＲＲを生成し、このエラーフラグ信号ＸＥＲＲを出力端子ＴＯＵＴを介して出力するものである。出力バッファＢＦＯＵＴは、電源電圧ＶＤＤＭおよび接地電圧ＶＳＳＭに基づいて動作を行う。エラーフラグ信号ＸＥＲＲは、電源電圧ＶＤＤＭおよび接地電圧ＶＳＳＭの間で遷移する論理信号である。エラーフラグ信号ＸＥＲＲは、図１０，１１に示したように、信号処理部４０の電圧判定部４２において、不具合が確認されていない場合には高レベル（電源電圧ＶＤＤＭ）になり、不具合が確認された場合には低レベル（接地電圧ＶＳＳＭ）になる、いわゆる負論理の信号である。

【００７２】

次に、撮像装置１の実装について説明する。撮像装置１において、図１に示したブロックは、例えば１枚の半導体基板に形成されてもよいし、複数の半導体基板に形成されてもよい。

【００７３】

図１２は、撮像装置１を１枚の半導体基板２００に形成した場合における回路配置の一例を表すものである。半導体基板２００には、画素アレイ９が形成される。そして、図９において、画素アレイ９の左には走査部１０が形成され、画素アレイ９の上には、読出部２０および周辺回路部２０１がこの順で形成される。周辺回路部２０１は、撮像制御部３０に含まれる複数の回路のうちの基準電圧生成部３２および電圧センサ３３以外の回路、および信号処理部４０に対応するものである。この周辺回路部２０１が形成された領域の領域内における右には、電圧判定部４２が形成される。読出部２０の左には基準電圧生成部３２が形成され、周辺回路部２０１の左には電圧センサ３３が形成される。また、半導体基板２００の左端には複数のパッド電極が並設された端子部２０２が設けられ、同様に、半導体基板２００の右端には、複数のパッド電極が並設された端子部２０３が設けられている。

【００７４】

電源電圧ＶＤＤＨが供給される電源端子ＴＶＤＤＨ、接地電圧ＶＳＳＨが供給される接地端子ＴＶＳＳＨ、電源電圧ＶＤＤＭが供給される電源端子ＴＶＤＤＭ、接地電圧ＶＳＳＭが供給される接地端子ＴＶＳＳＭ、電源電圧ＶＤＤＬが供給される電源端子ＴＶＤＤＬ、接地電圧ＶＳＳＬが供給される接地端子ＴＶＳＳＬ、電圧Ｖbgrが出力される端子ＴＶbgrは、例えば、端子部２０２における、基準電圧生成部３２および電圧センサ３３に近い位置に配置される。これにより、撮像装置１では、例えば、電源端子ＴＶＤＤＨ，ＴＶＤＤＭ，ＴＶＤＤＬおよび接地端子ＴＶＳＳＨ，ＴＶＳＳＭ，ＴＶＳＳＬと電圧センサ３３との間の配線における電圧降下を抑えることができるので、電圧検出精度を高めることができる。

【００７５】

また、エラーフラグ信号ＸＥＲＲが出力される出力端子ＴＯＵＴは、例えば、端子部２０３における、電圧判定部４２に近い位置に配置される。これにより、出力端子ＴＯＵＴ

と電圧判定部４２との間の信号経路を短くすることができる。

【００７６】

図１３は、撮像装置１を２枚の半導体基板３０１，３０２に形成した場合における２枚の半導体基板３０１，３０２の接続例を表すものである。この例では、半導体基板３０１，３０２は重ね合わされ、複数のビア３０３を介して互いに接続されている。半導体基板３０１には、例えば、画素アレイ９を形成することができる。また、半導体基板３０２には、走査部１０、読出部２０、撮像制御部３０、信号処理部４０、および記憶部８を形成することができる。例えば、半導体基板３０１における複数の制御線ＴＧＬＬ，ＦＤＧＬ，ＲＳＴＬ，ＦＣＧＬ，ＴＧＳＬ，ＳＥＬＬは、複数のビア３０３Ａを介して、半導体基板３０２における走査部１０に接続される。また、例えば、半導体基板３０１における複数の信号線ＳＧＬが、複数のビア３０３Ｂを介して、半導体基板３０２における読出部２０に接続される。なお、各回路の配置は、これに限定されるものではなく、例えば、走査部１０を半導体基板３０１に形成してもよい。

【００７７】

図１４は、半導体基板３０２における回路配置の一例を表すものである。半導体基板３０２の中央付近には、周辺回路部３１１が形成される。この周辺回路部３１１は、撮像制御部３０に含まれる複数の回路のうちの基準電圧生成部３２および電圧センサ３３以外の回路、および信号処理部４０に対応するものである。この周辺回路部３１１が形成された領域の領域内における右上には、電圧判定部４２が形成される。そして、図１４において、この周辺回路部３１１の左には走査部１０が形成され、周辺回路部３１１の上には、読出部２０が形成される。また、周辺回路部３１１の左上には、基準電圧生成部３２および電圧センサ３３が形成される。また、半導体基板３０２の左端には複数のパッド電極が並設された端子部３１２が設けられ、同様に、半導体基板３０２の右端には、複数のパッド電極が並設された端子部３１３が設けられている。

【００７８】

電源端子ＴＶＤＤＨ，ＴＶＤＤＭ，ＴＶＤＤＬ、接地端子ＴＶＳＳＨ，ＴＶＳＳＭ，ＴＶＳＳＬ、および端子ＴＶbgrは、例えば、端子部３１２における、基準電圧生成部３２および電圧センサ３３に近い位置に配置される。これにより、撮像装置１では、例えば、電源端子ＴＶＤＤＨ，ＴＶＤＤＭ，ＴＶＤＤＬおよび接地端子ＴＶＳＳＨ，ＴＶＳＳＭ，ＴＶＳＳＬと電圧センサ３３との間の配線における電圧降下を抑えることができるので、電圧検出精度を高めることができる。

【００７９】

また、出力端子ＴＯＵＴは、例えば、端子部３１３における、電圧判定部４２に近い位置に配置される。これにより、出力端子ＴＯＵＴと電圧判定部４２との間の信号経路を短くすることができる。

【００８０】

ここで、走査部１０および画素アレイ９は、本開示における「撮像部」の一具体例に対応する。読出部２０および演算部４３は、本開示における「データ生成部」の一具体例に対応する。読出部２０は、本開示における「変換部」の一具体例に対応する。演算部４３は、本開示における「演算部」の一具体例に対応する。判定部４４は、本開示における「フラグ生成部」の一具体例に対応する。エラーフラグ信号ＸＥＲＲは、本開示における「フラグ信号」の一具体例に対応する。電圧センサ３３は、本開示における「電圧検出部」の一具体例に対応する。電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬのいずれか１つは、本開示における「第１の電源電圧」の一具体例に対応する。電圧コードＶＣＯＤＥＨ，ＶＣＯＤＥＭ，ＶＣＯＤＥＬのいずれか１つは、本開示における「第１の電源電圧データ」の一具体例に対応する。しきい値ＴＨmaxまたはしきい値ＴＨminは、本開示における「第１の参照データ」の一具体例に対応する。

【００８１】

［動作および作用］

続いて、本実施の形態の撮像装置１の動作および作用について説明する。

【００８２】
（全体動作概要）
まず、図１，４を参照して、撮像装置１の全体動作概要を説明する。走査部１０は、画素ラインＬ単位で、画素アレイ９における撮像画素Ｐ１を順次駆動する。撮像画素Ｐ１は、８つの変換期間Ｔ１～Ｔ８において、８つの画素電圧ＶＰ１～ＶＰ８を順次出力する。読出部２０のＡＤ変換部ＡＤＣは、これらの８つの画素電圧ＶＰ１～ＶＰ８に基づいてそれぞれＡＤ変換を行い、８つのデジタルコードＣＯＤＥ（デジタルコードＣＯＤＥ１～ＣＯＤＥ８）をそれぞれ出力する。信号処理部４０の画像処理部４１は、画像信号ＤＡＴＡ０に含まれる８つのデジタルコードＣＯＤＥ１～ＣＯＤＥ８に基づいて、４枚の画像ＰＩＣ（画像ＰＩＣ１～ＰＩＣ４）を生成する。そして、信号処理部４０は、この４枚の画像ＰＩＣを合成することにより、１枚の撮像画像ＰＩＣＡを生成し、この撮像画像ＰＩＣＡを、画像信号ＤＡＴＡとして出力する。また、ＡＤ変換部ＡＤＣは、垂直ブランキング期間において、撮像制御部３０の電圧センサ３３から供給された信号ＳＩＧＶに基づいてＡＤ変換を行うことにより、信号ＳＩＧＶの電圧をデジタルコードＣＯＤＥに変換する。信号処理部４０の電圧判定部４２は、画像信号ＤＡＴＡ０に含まれる、垂直ブランキング期間における信号ＳＩＧＶに基づいて得られたデジタルコードＣＯＤＥに基づいて、電源電圧ＶＤＤＨに対応する電圧コードＶＣＯＤＥＨ、電源電圧ＶＤＤＭに対応する電圧コードＶＣＯＤＥＭ、電源電圧ＶＤＤＬに対応する電圧コードＶＣＯＤＥＬ、および電圧Ｖbgrに対応する電圧コードＶＣＯＤＥＲを生成する。また、電圧判定部４２は、４つの電圧コードＶＣＯＤＥ（電圧コードＶＣＯＤＥＨ，ＶＣＯＤＥＭ，ＶＣＯＤＥＬ，ＶＣＯＤＥＲ）が示す値（電圧値）が、４つの電圧コードＶＣＯＤＥに対応してそれぞれ設定された所定の範囲内に収まっているかどうかを確認する。そして、撮像装置１は、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrのうちの１つ以上に不具合が生じたと判定した場合には、エラーフラグ信号ＸＥＲＲを低レベル（アクティブ）にする。
【００８３】
（詳細動作）
撮像装置１において、画素アレイ９における撮像画素Ｐ１のそれぞれは、受光量に応じて電荷を蓄積し、画素電圧ＶＰを信号ＳＩＧとして出力する。以下に、この動作について詳細に説明する。
【００８４】
図１５は、画素アレイ９における複数の撮像画素Ｐ１を走査する動作の一例を表すものである。
【００８５】
撮像装置１は、タイミングｔ０～ｔ１の期間において、画素アレイ９における複数の撮像画素Ｐ１に対して、垂直方向において上から順に蓄積開始駆動Ｄ１を行う。具体的には、走査部１０は、例えば、垂直方向において上から順に、画素ラインＬ単位で、水平期間Ｈ内の所定の期間においてトランジスタＴＧＬ，ＲＳＴ，ＦＤＧ，ＴＧＳ，ＦＣＧをオン状態に設定した後に、これらのトランジスタをオフ状態にする。これにより、複数の撮像画素Ｐ１のそれぞれでは、読出駆動Ｄ２が行われるまでの蓄積期間Ｔ１０において、電荷が蓄積される。
【００８６】
そして、撮像装置１は、タイミングｔ１０～ｔ１１の期間において、複数の撮像画素Ｐ１に対して、垂直方向において上から順に読出駆動Ｄ２を行う。これにより、複数の撮像画素Ｐ１のそれぞれは、８つの画素電圧ＶＰ１～ＶＰ８を順次出力する。読出部２０は、これらの８つの画素電圧ＶＰ１～ＶＰ８に基づいてそれぞれＡＤ変換を行い、８つのデジタルコードＣＯＤＥ（デジタルコードＣＯＤＥ１～ＣＯＤＥ８）をそれぞれ出力する。
【００８７】
そして、信号処理部４０は、読出部２０から供給された８つのデジタルコードＣＯＤＥ１～ＣＯＤＥ８に基づいて、４枚の画像ＰＩＣ（画像ＰＩＣ１，ＰＩＣ２，ＰＩＣ３，ＰＩＣ４）を生成し、この４枚の画像ＰＩＣを合成することにより、１枚の撮像画像ＰＩＣ

Ａを生成する。
【００８８】
撮像装置１は、このような蓄積開始駆動Ｄ１および読出駆動Ｄ２を繰り返す。具体的には、撮像装置１は、図１５に示したように、タイミングｔ２～ｔ３の期間において蓄積開始駆動Ｄ１を行い、タイミングｔ１２～ｔ１３の期間において読出駆動Ｄ２を行う。また、撮像装置１は、タイミングｔ４～ｔ５の期間において蓄積開始駆動Ｄ１を行い、タイミングｔ１４～ｔ１５の期間において読出駆動Ｄ２を行う。
【００８９】
（読出駆動Ｄ２について）
次に、読出駆動Ｄ２について、詳細に説明する。以下に、複数の撮像画素Ｐ１のうちの撮像画素Ｐ１Ａに着目し、この撮像画素Ｐ１Ａに係る動作について詳細に説明する。
【００９０】
図１６，１７Ａ，１７Ｂは、撮像装置１の一動作例を表すものである。図１６において、（Ａ）は水平同期信号ＸＨＳの波形を示し、（Ｂ）は撮像画素Ｐ１Ａに供給される信号ＳＳＥＬの波形を示し、（Ｃ）は撮像画素Ｐ１Ａに供給される信号ＳＲＳＴの波形を示し、（Ｄ）は撮像画素Ｐ１Ａに供給される信号ＳＦＤＧの波形を示し、（Ｅ）は撮像画素Ｐ１Ａに供給される信号ＳＴＧＬの波形を示し、（Ｆ）は撮像画素Ｐ１Ａに供給される信号ＳＦＣＧの波形を示し、（Ｇ）は撮像画素Ｐ１Ａに供給される信号ＳＴＧＳの波形を示し、（Ｈ）は参照信号ＲＥＦの波形を示し、（Ｉ）は撮像画素Ｐ１Ａから出力される信号ＳＩＧの波形を示し、（Ｊ）は撮像画素Ｐ１Ａに接続されたＡＤ変換部ＡＤＣにおけるカウンタ２５の動作を示す。図１７Ａは、図１６に示した動作のうちの前半の動作を示し、図１７Ｂは、図１６に示した動作のうちの後半の動作を示す。図１６（Ｈ），（Ｉ）、図１７Ａ（Ｈ），（Ｉ）、および図１７Ｂ（Ｈ），（Ｉ）では、各信号の波形を同じ電圧軸で示している。図１６（Ｈ）、図１７Ａ（Ｈ）、および図１７Ｂ（Ｈ）の参照信号ＲＥＦは、コンパレータ２４の正入力端子における波形を示し、図１６（Ｉ）、図１７Ａ（Ｉ）、および図１７Ｂ（Ｉ）の信号ＳＩＧは、コンパレータ２４の負入力端子における波形を示している。また、図１６（Ｊ）、図１７Ａ（Ｊ）、図１７Ｂ（Ｊ）において、斜線は、カウンタ２５がカウント動作を行っていることを示している。
【００９１】
図１８Ａ～１８Ｃは、撮像画素Ｐ１Ａの状態を表すものである。この図１８Ａ～１８Ｃでは、トランジスタＴＧＬ，ＲＳＴ，ＦＤＧ，ＴＧＳ，ＦＣＧ，ＳＥＬを、そのトランジスタの動作状態に応じたスイッチを用いてそれぞれ示している。
【００９２】
読出駆動Ｄ２では、撮像制御部３０は、制御信号ＳＳＥＬＶ（図４）を低レベルにする。これにより、読出部２０では、複数のＡＤ変換部ＡＤＣのそれぞれにおいて、トランジスタ２９がオフ状態になる。これにより、ＡＤ変換部ＡＤＣは、信号線ＳＧＬを介して供給される信号ＳＩＧに基づいてＡＤ変換を行う。
【００９３】
撮像装置１では、ある水平期間Ｈにおいて、まず、走査部１０は、信号ＳＳＥＬを用いて、撮像画素Ｐ１Ａを含む画素ラインＬを選択し、撮像画素Ｐ１Ａを、その撮像画素Ｐ１Ａに対応する信号線ＳＧＬに電気的に接続させる。そして、走査部１０は、信号ＳＲＳＴ，ＳＦＤＧ，ＳＴＧＬ，ＳＦＣＧ，ＳＴＧＳを用いて撮像画素Ｐ１Ａの動作を制御し、撮像画素Ｐ１Ａは、８つの変換期間Ｔ１～Ｔ８において、８つの画素電圧ＶＰ１～ＶＰ８を順次出力する。そして、読出部２０のＡＤ変換部ＡＤＣは、これらの８つの画素電圧ＶＰ１～ＶＰ８に基づいてそれぞれＡＤ変換を行い、８つのデジタルコードＣＯＤＥ１～ＣＯＤＥ８を出力する。以下にこの動作について詳細に説明する。
【００９４】
まず、タイミングｔ１において、水平期間Ｈが開始すると、走査部１０は、タイミングｔ２において、信号ＳＳＥＬの電圧を低レベルから高レベルに変化させる（図１７Ａ（Ｂ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＳＥＬがオン状態になり、撮像画

素Ｐ１Ａが信号線ＳＧＬと電気的に接続される。
【００９５】
タイミングｔ１１までの期間において、走査部１０は、信号ＳＲＳＴ，ＳＦＤＧをともに高レベルにする（図１７Ａ（Ｃ），（Ｄ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＲＳＴ，ＦＤＧがともにオン状態になり、フローティングディフュージョンＦＤの電圧が電源電圧ＶＤＤに設定され、フローティングディフュージョンＦＤがリセットされる。
【００９６】
（タイミングｔ１１～ｔ２１の動作）
次に、タイミングｔ１１において、走査部１０は、信号ＳＦＤＧの電圧を高レベルから低レベルに変化させる（図１７Ａ（Ｄ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＤＧがオフ状態になる。次に、タイミングｔ１２において、走査部１０は、信号ＳＲＳＴの電圧を高レベルから低レベルに変化させる（図１７Ａ（Ｃ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＲＳＴがオフ状態になる。次に、タイミングｔ１３において、走査部１０は、信号ＳＦＤＧの電圧を低レベルから高レベルに変化させる（図１７Ａ（Ｄ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＤＧがオン状態になる。また、コンパレータ２４は、タイミングｔ１３～ｔ１４までの期間において、正入力端子および負入力端子を電気的に接続するゼロ調整を行う。
【００９７】
次に、タイミングｔ１４において、コンパレータ２４は、ゼロ調整を終了し、正入力端子および負入力端子を電気的に切断する。そして、このタイミングｔ１４において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ａ（Ｈ））。
【００９８】
これにより、撮像画素Ｐ１Ａでは、図１８Ａに示したように、トランジスタＦＤＧ，ＳＥＬはオン状態になり、その他のトランジスタは全てオフ状態になる。トランジスタＦＤＧがオン状態であるので、フローティングディフュージョンＦＤおよびトランジスタＦＤＧが合成容量を構成する。この合成容量は、撮像画素Ｐ１Ａにおいて電荷を電圧へ変換する変換容量として機能する。撮像画素Ｐ１Ａでは、このように、トランジスタＦＤＧがオン状態であるので、撮像画素Ｐ１Ａにおける変換容量の容量値が大きいため、電荷から電圧への変換効率が低い。この変換容量は、タイミングｔ１２までの期間においてフローティングディフュージョンＦＤがリセットされたときの電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ１）を出力する。
【００９９】
次に、タイミングｔ１５～ｔ１７の期間（変換期間Ｔ１）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ１に基づいてＡＤ変換を行う。具体的には、タイミングｔ１５において、撮像制御部３０は、クロック信号ＣＬＫの生成を開始し、これと同時に、参照信号生成部３１は、参照信号ＲＥＦの電圧を、電圧Ｖ１から所定の変化度合いで低下させ始める（図１７Ａ（Ｈ））。これに応じて、ＡＤ変換部ＡＤＣのカウンタ２５は、カウント動作を開始する（図１７Ａ（Ｊ））。
【０１００】
そして、タイミングｔ１６において、参照信号ＲＥＦの電圧が信号ＳＩＧの電圧（画素電圧ＶＰ１）を下回る（図１７Ａ（Ｈ），（Ｉ））。これに応じて、ＡＤ変換部ＡＤＣのコンパレータ２４は、信号ＣＭＰの電圧を変化させ、その結果、カウンタ２５は、カウント動作を停止する（図１７Ａ（Ｊ））。カウント動作が停止したときのカウンタ２５のカウント値ＣＮＴは、画素電圧ＶＰ１に対応している。ＡＤ変換部ＡＤＣは、このようにして、画素電圧ＶＰ１に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥ１として出力する（図１７Ａ（Ｊ））。
【０１０１】

そして、タイミングｔ１７において、撮像制御部３０は、変換期間Ｔ１の終了に伴い、クロック信号ＣＬＫの生成を停止し、参照信号生成部３１は、参照信号ＲＥＦの電圧の変化を停止させ（図１７Ａ（Ｈ））、カウンタ２５は、カウント値ＣＮＴをリセットする。

【０１０２】

（タイミングｔ２１～ｔ３１の動作）

次に、タイミングｔ２１において、走査部１０は、信号ＳＦＤＧの電圧を高レベルから低レベルに変化させる（図１７Ａ（Ｄ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＤＧがオフ状態になる。また、コンパレータ２４は、タイミングｔ２１～ｔ２２までの期間において、正入力端子および負入力端子を電気的に接続するゼロ調整を行う。

【０１０３】

次に、タイミングｔ２２において、コンパレータ２４は、ゼロ調整を終了し、正入力端子および負入力端子を電気的に切断する。そして、このタイミングｔ２２において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ａ（Ｈ））。

【０１０４】

これにより、撮像画素Ｐ１Ａでは、図１８Ｂに示したように、トランジスタＳＥＬはオン状態になり、その他のトランジスタは全てオフ状態になる。撮像画素Ｐ１Ａでは、このように、トランジスタＦＤＧがオフ状態であるので、撮像画素Ｐ１Ａにおける変換容量の容量値が小さいため、電荷から電圧への変換効率が高い。この変換容量は、タイミングｔ１２までの期間においてフローティングディフュージョンＦＤがリセットされたときの電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ２）を出力する。

【０１０５】

次に、タイミングｔ２３～ｔ２５の期間（変換期間Ｔ２）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ２に基づいてＡＤ変換を行う。この動作は、変換期間Ｔ１における動作と同様である。ＡＤ変換部ＡＤＣは、画素電圧ＶＰ２に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥ２として出力する（図１７Ａ（Ｊ））。

【０１０６】

（タイミングｔ３１～ｔ４１の動作）

次に、タイミングｔ３１において、走査部１０は、信号ＳＴＧＬの電圧を低レベルから高レベルに変化させる（図１７Ａ（Ｅ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＴＧＬがオン状態になる。これにより、フォトダイオードＰＤ１で発生した電荷がフローティングディフュージョンＦＤに転送される。また、このタイミングｔ３１において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ａ（Ｈ））。

【０１０７】

次に、タイミングｔ３２において、走査部１０は、信号ＳＴＧＬの電圧を高レベルから低レベルに変化させる（図１７Ａ（Ｅ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＴＧＬがオフ状態になる。

【０１０８】

これにより、撮像画素Ｐ１Ａでは、図１８Ｂに示したように、トランジスタＦＤＧがオフ状態であるので、撮像画素Ｐ１Ａにおける変換容量の容量値が小さいので、電荷から電圧への変換効率が高い。この変換容量は、タイミングｔ３１～ｔ３２においてフォトダイオードＰＤ１から転送された電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ３）を出力する。

【０１０９】

次に、タイミングｔ３３～ｔ３５の期間（変換期間Ｔ３）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ３に基づいてＡＤ変換を行う。この動作は、変換期間Ｔ１における動作と同様である。ＡＤ変換部ＡＤＣは、画素電圧ＶＰ３に基づいてＡＤ変換を行い、Ａ

Ｄ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥ３として出力する（図１７Ａ（Ｊ））。このデジタルコードＣＯＤＥ３は、同じく変換効率が高い時（変換期間Ｔ２）に得られたデジタルコードＣＯＤＥ２に対応するものである。

【０１１０】

（タイミングｔ４１～ｔ５１の動作）

次に、タイミングｔ４１において、走査部１０は、信号ＳＦＤＧの電圧を低レベルから高レベルに変化させるとともに信号ＳＴＧＬの電圧を低レベルから高レベルに変化させる（図１７Ａ（Ｄ），（Ｅ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＤＧ，ＴＧＬがともにオン状態になる。また、このタイミングｔ４１において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ａ（Ｈ））。次に、走査部１０は、タイミングｔ４２において、信号ＳＴＧＬの電圧を高レベルから低レベルに変化させる（図１７Ａ（Ｅ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＴＧＬがオフ状態になる。

【０１１１】

これにより、撮像画素Ｐ１Ａでは、図１８Ａに示したように、トランジスタＦＤＧがオン状態であるので、フローティングディフュージョンＦＤおよびトランジスタＦＤＧが合成容量（変換容量）を構成する。よって、撮像画素Ｐ１Ａにおける変換容量の容量値が大きいので、電荷から電圧への変換効率が低い。この変換容量は、タイミングｔ３１～ｔ３２，ｔ４１～ｔ４２においてフォトダイオードＰＤ１から転送された電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ４）を出力する。

【０１１２】

次に、タイミングｔ４３～ｔ４５の期間（変換期間Ｔ４）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ４に基づいてＡＤ変換を行う。この動作は、変換期間Ｔ１における動作と同様である。ＡＤ変換部ＡＤＣは、画素電圧ＶＰ４に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥ４として出力する（図１７Ａ（Ｊ））。このデジタルコードＣＯＤＥ４は、同じく変換効率が低い時（変換期間Ｔ１）に得られたデジタルコードＣＯＤＥ１に対応するものである。

【０１１３】

（タイミングｔ５１～ｔ６１の動作）

次に、タイミングｔ５１において、走査部１０は、信号ＳＲＳＴの電圧を低レベルから高レベルに変化させる（図１７Ｂ（Ｃ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＲＳＴがオン状態になる。トランジスタＦＤＧはオン状態であるので、これにより、フローティングディフュージョンＦＤの電圧が電源電圧ＶＤＤに設定され、フローティングディフュージョンＦＤがリセットされる。次に、タイミングｔ５２において、走査部１０は、信号ＳＲＳＴの電圧を高レベルから低レベルに変化させる（図１７Ｂ（Ｃ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＲＳＴがオフ状態になる。また、このタイミングｔ５２において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ｂ（Ｈ））。

【０１１４】

次に、タイミングｔ５３において、走査部１０は、信号ＳＦＣＧの電圧を低レベルから高レベルに変化させる（図１７Ｂ（Ｆ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＣＧがオン状態になる。また、コンパレータ２４は、タイミングｔ５３～ｔ５４までの期間において、正入力端子および負入力端子を電気的に接続するゼロ調整を行う。

【０１１５】

次に、タイミングｔ５４において、コンパレータ２４は、ゼロ調整を終了し、正入力端子および負入力端子を電気的に切断する。また、このタイミングｔ５４において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ａ（Ｈ））。

【０１１６】
これにより、撮像画素Ｐ１Ａでは、図１８Ｃに示したように、トランジスタＦＤＧ，ＦＣＧ，ＳＥＬはオン状態になり、その他のトランジスタは全てオフ状態になる。トランジスタＦＤＧ，ＦＣＧがともにオン状態であるので、フローティングディフュージョンＦＤ、トランジスタＦＤＧ，ＦＣＧ、および容量素子ＦＣが合成容量（変換容量）を構成する。この変換容量は、タイミングｔ５３より前にフォトダイオードＰＤ２で発生し、トランジスタＴＧＳを介して容量素子ＦＣに供給され蓄積されていた電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ５）を出力する。
【０１１７】
次に、タイミングｔ５５～ｔ５７の期間（変換期間Ｔ５）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ５に基づいてＡＤ変換を行う。この動作は、変換期間Ｔ１における動作と同様である。ＡＤ変換部ＡＤＣは、画素電圧ＶＰ５に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥ５として出力する（図１７Ｂ（Ｊ））。
【０１１８】
（タイミングｔ６１～ｔ７１の動作）
次に、タイミングｔ６１において、走査部１０は、信号ＳＴＧＳの電圧を低レベルから高レベルに変化させる（図１７Ｂ（Ｇ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＴＧＳがオン状態になる。これにより、フォトダイオードＰＤ２で発生した電荷がフローティングディフュージョンＦＤおよび容量素子ＦＣに転送される。また、このタイミングｔ６１において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ｂ（Ｈ））。
【０１１９】
次に、タイミングｔ６２において、走査部１０は、信号ＳＴＧＳの電圧を高レベルから低レベルに変化させる（図１７Ｂ（Ｇ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＴＧＳがオフ状態になる。
【０１２０】
これにより、撮像画素Ｐ１Ａでは、図１８Ｃに示したように、トランジスタＦＤＧ，ＦＣＧがともにオン状態であるので、フローティングディフュージョンＦＤ、トランジスタＦＤＧ，ＦＣＧ、および容量素子ＦＣが合成容量（変換容量）を構成する。この変換容量は、タイミングｔ５３より前にフォトダイオードＰＤ２で発生し、トランジスタＴＧＳを介して容量素子ＦＣに供給され蓄積されていた電荷に加え、タイミングｔ６１～ｔ６２においてフォトダイオードＰＤ２から転送された電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ６）を出力する。
【０１２１】
次に、タイミングｔ６３～ｔ６５の期間（変換期間Ｔ６）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ６に基づいてＡＤ変換を行う。この動作は、変換期間Ｔ１における動作と同様である。ＡＤ変換部ＡＤＣは、画素電圧ＶＰ６に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥ６として出力する（図１７Ｂ（Ｊ））。このデジタルコードＣＯＤＥ６は、フローティングディフュージョンＦＤ、トランジスタＦＤＧ，ＦＣＧ、および容量素子ＦＣが合成容量を構成するときに得られたデジタルコードＣＯＤＥ５に対応するものである。
【０１２２】
（タイミングｔ７１～ｔ８１の動作）
次に、コンパレータ２４は、タイミングｔ７１～ｔ７２までの期間において、正入力端子および負入力端子を電気的に接続するゼロ調整を行う。
【０１２３】
次に、タイミングｔ７２において、コンパレータ２４は、ゼロ調整を終了し、正入力端

子および負入力端子を電気的に切断する。また、このタイミングｔ７２において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ｂ（Ｈ））。

【０１２４】

これにより、撮像画素Ｐ１Ａでは、図１８Ｃに示したように、トランジスタＦＤＧ，ＦＣＧがともにオン状態であるので、フローティングディフュージョンＦＤ、トランジスタＦＤＧ，ＦＣＧ、および容量素子ＦＣが合成容量（変換容量）を構成する。この変換容量は、タイミングｔ５３より前にフォトダイオードＰＤ２で発生し、トランジスタＴＧＳを介して容量素子ＦＣに供給され蓄積されていた電荷に加え、タイミングｔ６１～ｔ６２においてフォトダイオードＰＤ２から転送された電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ７）を出力する。

【０１２５】

次に、タイミングｔ７３～ｔ７５の期間（変換期間Ｔ７）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ７に基づいてＡＤ変換を行う。この動作は、変換期間Ｔ１における動作と同様である。ＡＤ変換部ＡＤＣは、画素電圧ＶＰ７に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥ７として出力する（図１７Ｂ（Ｊ））。

【０１２６】

（タイミングｔ８１～ｔ７の動作）

次に、タイミングｔ８１において、走査部１０は、信号ＳＲＳＴの電圧を低レベルから高レベルに変化させる（図１７Ｂ（Ｃ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＲＳＴがオン状態になる。トランジスタＦＤＧ，ＦＣＧはオン状態であるので、フローティングディフュージョンＦＤの電圧および容量素子ＦＣの電圧が電源電圧ＶＤＤに設定され、フローティングディフュージョンＦＤおよび容量素子ＦＣがリセットされる。

【０１２７】

次に、タイミングｔ８２において、走査部１０は、信号ＳＦＣＧの電圧を高レベルから低レベルに変化させる（図１７Ｂ（Ｆ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＣＧがオフ状態になる。

【０１２８】

次に、タイミングｔ８３において、走査部１０は、信号ＳＲＳＴの電圧を高レベルから低レベルに変化させる（図１７Ｂ（Ｃ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＲＳＴがオフ状態になる。

【０１２９】

次に、タイミングｔ８４において、走査部１０は、信号ＳＦＣＧの電圧を低レベルから高レベルに変化させる（図１７Ｂ（Ｆ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＣＧがオン状態になる。また、このタイミングｔ８４において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図１７Ｂ（Ｈ））。

【０１３０】

これにより、撮像画素Ｐ１Ａでは、図１８Ｃに示したように、トランジスタＦＤＧ，ＦＣＧがともにオン状態であるので、フローティングディフュージョンＦＤ、トランジスタＦＤＧ，ＦＣＧ、および容量素子ＦＣが合成容量（変換容量）を構成する。この変換容量は、タイミングｔ８１～ｔ８２においてフローティングディフュージョンＦＤおよび容量素子ＦＣがリセットされたときの電荷を保持している。撮像画素Ｐ１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ８）を出力する。

【０１３１】

次に、タイミングｔ８５～ｔ８７の期間（変換期間Ｔ８）において、ＡＤ変換部ＡＤＣは、この画素電圧ＶＰ８に基づいてＡＤ変換を行う。この動作は、変換期間Ｔ１における動作と同様である。ＡＤ変換部ＡＤＣは、画素電圧ＶＰ８に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣ

ＯＤＥ８として出力する（図１７Ｂ（Ｊ））。このデジタルコードＣＯＤＥ８は、フローティングディフュージョンＦＤ、トランジスタＦＤＧ，ＦＣＧ、および容量素子ＦＣが合成容量を構成するときに得られたデジタルコードＣＯＤＥ７に対応するものである。

【０１３２】

次に、タイミングｔ７において、走査部１０は、信号ＳＦＤＧの電圧を高レベルから低レベルに変化させるとともに、信号ＳＦＣＧの電圧を高レベルから低レベルに変化させる（図１７Ｂ（Ｄ），（Ｆ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＦＤＧ，ＦＣＧがオフ状態になる。

【０１３３】

そして、タイミングｔ８において、走査部１０は、信号ＳＳＥＬの電圧を高レベルから低レベルに変化させる（図１７Ｂ（Ｂ））。これにより、撮像画素Ｐ１Ａでは、トランジスタＳＥＬがオフ状態になり、撮像画素Ｐ１Ａが信号線ＳＧＬから電気的に切り離される。

【０１３４】

次に、信号処理部４０の画像処理部４１における画像合成処理について説明する。画像処理部４１は、読出部２０から供給されたデジタルコードＣＯＤＥに基づいて、４枚の画像ＰＩＣ（画像ＰＩＣ１～ＰＩＣ４）を生成する。そして、画像処理部４１は、この４枚の画像ＰＩＣを合成することにより、１枚の撮像画像ＰＩＣＡを生成する。

【０１３５】

図１９は、画像合成処理を模式的に表すものである。図１９（Ａ）～（Ｇ）に示した波形は、図１６（Ａ）～（Ｇ）に示した波形と同様である。読出部２０は、図１６，１７Ａ，１７Ｂを用いて説明したように、タイミングｔ１１～ｔ２１の期間における動作に基づいてデジタルコードＣＯＤＥ１を生成し、タイミングｔ２１～ｔ３１の期間における動作に基づいてデジタルコードＣＯＤＥ２を生成し、タイミングｔ３１～ｔ４１の期間における動作に基づいてデジタルコードＣＯＤＥ３を生成し、タイミングｔ４１～ｔ５１の期間における動作に基づいてデジタルコードＣＯＤＥ４を生成し、タイミングｔ５１～ｔ６１の期間における動作に基づいてデジタルコードＣＯＤＥ５を生成し、タイミングｔ６１～ｔ７１の期間における動作に基づいてデジタルコードＣＯＤＥ６を生成し、タイミングｔ７１～ｔ８１の期間における動作に基づいてデジタルコードＣＯＤＥ７を生成し、タイミングｔ８１～ｔ７の期間における動作に基づいてデジタルコードＣＯＤＥ８を生成する。

【０１３６】

画像処理部４１は、デジタルコードＣＯＤＥ２およびデジタルコードＣＯＤＥ３に基づいて、画素値ＶＡＬ１を生成する。具体的には、画像処理部４１は、デジタルコードＣＯＤＥ３からデジタルコードＣＯＤＥ２を減算（ＣＯＤＥ３－ＣＯＤＥ２）することにより、画素値ＶＡＬ１を算出する。すなわち、撮像装置１は、いわゆる相関２重サンプリング（ＣＤＳ；Correlated double sampling）の原理を利用し、Ｐ相（Pre-Charge相）データに対応するデジタルコードＣＯＤＥ２、およびＤ相（Data相）データに対応するデジタルコードＣＯＤＥ３を用いて、画素値ＶＡＬ１を算出する。撮像装置１では、このような相関２重サンプリングを行うようにしたので、画素値ＶＡＬ１に含まれるノイズ成分を取り除くことができ、その結果、撮像画像の画質を高めることができる。

【０１３７】

同様に、画像処理部４１は、デジタルコードＣＯＤＥ１およびデジタルコードＣＯＤＥ４に基づいて、画素値ＶＡＬ２を生成する。具体的には、画像処理部４１は、デジタルコードＣＯＤＥ４からデジタルコードＣＯＤＥ１を減算（ＣＯＤＥ４－ＣＯＤＥ１）することにより、画素値ＶＡＬ２を算出する。すなわち、撮像装置１は、相関２重サンプリングの原理を利用し、Ｐ相データに対応するデジタルコードＣＯＤＥ１、およびＤ相データに対応するデジタルコードＣＯＤＥ４を用いて、画素値ＶＡＬ２を算出する。

【０１３８】

同様に、画像処理部４１は、デジタルコードＣＯＤＥ５およびデジタルコードＣＯＤＥ６に基づいて、画素値ＶＡＬ３を生成する。具体的には、画像処理部４１は、デジタルコ

ードＣＯＤＥ６からデジタルコードＣＯＤＥ５を減算（ＣＯＤＥ６－ＣＯＤＥ５）することにより、画素値ＶＡＬ３を算出する。すなわち、撮像装置１は、相関２重サンプリングの原理を利用し、Ｐ相データに対応するデジタルコードＣＯＤＥ５、およびＤ相データに対応するデジタルコードＣＯＤＥ６を用いて、画素値ＶＡＬ３を算出する。

【０１３９】

そして、画像処理部４１は、デジタルコードＣＯＤＥ７およびデジタルコードＣＯＤＥ８に基づいて、画素値ＶＡＬ４を生成する。具体的には、画像処理部４１はデジタルコードＣＯＤＥ７からデジタルコードＣＯＤＥ８を減算（ＣＯＤＥ７－ＣＯＤＥ８）することにより、画素値ＶＡＬ４を算出する。すなわち、撮像装置１は、いわゆる２重データサンプリング（ＤＤＳ；Double Data Sampling）の原理を利用し、フローティングディフュージョンＦＤおよび容量素子ＦＣをリセットする前のデジタルコードＣＯＤＥ７、およびフローティングディフュージョンＦＤおよび容量素子ＦＣをリセットした後のデジタルコードＣＯＤＥ８を用いて、画素値ＶＡＬ４を算出する。

【０１４０】

そして、画像処理部４１は、画素アレイ９における全ての撮像画素Ｐ１での画素値ＶＡＬ１に基づいて画像ＰＩＣ１を生成し、画素アレイ９における全ての撮像画素Ｐ１での画素値ＶＡＬ２に基づいて画像ＰＩＣ２を生成し、画素アレイ９における全ての撮像画素Ｐ１での画素値ＶＡＬ３に基づいて画像ＰＩＣ３を生成し、画素アレイ９における全ての撮像画素Ｐ１での画素値ＶＡＬ４に基づいて画像ＰＩＣ４を生成する。そして、画像処理部４１は、これらの画像ＰＩＣ１～ＰＩＣ４を合成することにより、撮像画像ＰＩＣＡを生成する。

【０１４１】

（電圧検出動作について）

図１５において、例えば、タイミングｔ１１～ｔ１２のブランキング期間Ｔ２０は、いわゆる垂直ブランキング期間であり、撮像装置１は、読出駆動Ｄ２を行わない。すなわち、この期間には、信号線ＳＧＬは、撮像画素Ｐ１に係る画素電圧ＶＰを伝えない。撮像装置１は、このブランキング期間Ｔ２０を利用して、電圧検出動作を行う。以下に、この電圧検出動作について、詳細に説明する。

【０１４２】

読出部２０のＡＤ変換部ＡＤＣは、ブランキング期間Ｔ２０のうちの、水平期間Ｈ（図１４）と同じ長さの検出期間Ｍにおいて、信号ＳＩＧＶに基づいてＡＤ変換を行う。検出期間Ｍでは、参照信号生成部３１および読出部２０は、水平期間Ｈ（図１６）と同様の動作を行う。この検出期間Ｍでは、撮像制御部３０は、制御信号ＳＳＥＬＶ（図４）を高レベルにする。これにより、読出部２０では、複数のＡＤ変換部ＡＤＣのそれぞれにおいて、トランジスタ２９がオン状態になり、電圧センサ３３が生成した信号ＳＩＧＶに応じた信号が、トランジスタ２９および容量素子２２を介してコンパレータ２４の負入力端子に供給される。このようにして、ＡＤ変換部ＡＤＣは、信号ＳＩＧＶに基づいてＡＤ変換を行う。この例では、撮像装置１は、水平期間Ｈ（図１４）のタイミングｔ２１～ｔ４１の期間に対応する期間に電圧検出動作を行う。以下に、電源電圧ＶＤＤＨの検出動作を例に挙げて詳細に説明する。なお、電源電圧ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrの検出動作についても同様である。

【０１４３】

図２０は、撮像装置１における電圧検出動作の一例を表すものである。この図２０は、水平期間Ｈの前半の動作を表す図１７Ａに対応するものである。図２０において、（Ａ）は参照信号ＲＥＦの波形を示し、（Ｂ）は信号ＳＩＧＶの波形を示し、（Ｃ）はＡＤ変換部ＡＤＣにおけるカウンタ２５の動作を示す。タイミングｔ１１１は、図１７Ａにおけるタイミングｔ１１に対応し、タイミングｔ１２１は、図１７Ａにおけるタイミングｔ１２に対応し、タイミングｔ１３１は、図１７Ａにおけるタイミングｔ１３に対応し、タイミングｔ１４１は、図１７Ａにおけるタイミングｔ４１に対応し、タイミングｔ１５１は、図１７Ａにおけるタイミングｔ５１に対応する。

【０１４４】
図２１Ａ，２１Ｂは、電圧検出動作における電圧センサ３３の一動作例を表すものである。図２１Ａ，２１Ｂでは、セレクタＡＳＥＬを、接続状態を示すスイッチを用いて示している。この例では、セレクタＡＳＥＬは、制御信号ＳＡＳＥＬに基づいて、スイッチＳＷＨから供給された電圧を選択している。なお、セレクタＡＳＥＬが、制御信号ＳＡＳＥＬに基づいて、選択対象を時分割的に切り替えることにより、撮像装置１は、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬ、および電圧Ｖbgrの検出動作を行う時分割的に行う。
【０１４５】
（タイミングｔ１２１～ｔ１３１の動作）
タイミングｔ１２１～ｔ１３１の期間において、電圧センサ３３のスイッチＳＷＨは、図２１Ａに示したように、制御信号ＳＥＬＳＷに基づいて、電源電圧ＶＤＤＨが“３／４”に分圧された電圧を選択する。アンプＡＭＰＶは、スイッチＳＷＨから、セレクタＡＳＥＬを介して供給された電圧を増幅し、増幅された電圧を信号ＳＩＧＶとして出力する。これにより、ＡＤ変換部ＡＤＣのコンパレータ２４の負入力端子には、電源電圧ＶＤＤＨが“３／４”に分圧された電圧に応じた電圧ＶＤＤＨ３４が供給される（図２０（Ｂ））。
【０１４６】
コンパレータ２４は、タイミングｔ１２１～ｔ１２２までの期間において、正入力端子および負入力端子を電気的に接続するゼロ調整を行う。
【０１４７】
次に、タイミングｔ１２２において、コンパレータ２４は、ゼロ調整を終了し、正入力端子および負入力端子を電気的に切断する。そして、このタイミングｔ１２２において、参照信号生成部３１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図２０（Ａ））。
【０１４８】
そして、タイミングｔ１２３～ｔ１２５の期間（変換期間ＴＡ）において、ＡＤ変換部ＡＤＣは、この電圧ＶＤＤＨ３４に基づいてＡＤ変換を行う。この動作は、水平期間Ｈ（図１７Ａ）の変換期間Ｔ２における動作と同様である。ＡＤ変換部ＡＤＣは、電圧ＶＤＤＨ３４に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥＡとして出力する（図２０（Ｃ））。
【０１４９】
（タイミングｔ１３１～ｔ１４１の動作）
タイミングｔ１３１～ｔ１４１の期間において、電圧センサ３３のスイッチＳＷＨは、図２１Ｂに示したように、制御信号ＳＥＬＳＷに基づいて、電源電圧ＶＤＤＨが“１／２”に分圧された電圧を選択する。アンプＡＭＰＶは、スイッチＳＷＨから、セレクタＡＳＥＬを介して供給された電圧を増幅し、増幅された電圧を信号ＳＩＧＶとして出力する。これにより、ＡＤ変換部ＡＤＣのコンパレータ２４の負入力端子には、電源電圧ＶＤＤＨが“１／２”に分圧された電圧に応じた電圧ＶＤＤＨ１２が供給される（図２０（Ｂ））。
【０１５０】
そして、タイミングｔ１３２～ｔ１３４の期間（変換期間ＴＢ）において、ＡＤ変換部ＡＤＣは、この電圧ＶＤＤＨ１２に基づいてＡＤ変換を行う。この動作は、水平期間Ｈ（図１７Ａ）の変換期間Ｔ３における動作と同様である。ＡＤ変換部ＡＤＣは、電圧ＶＤＤＨ１２に基づいてＡＤ変換を行い、ＡＤ変換部ＡＤＣのラッチ２６は、カウンタ２５のカウント値ＣＮＴを、デジタルコードＣＯＤＥＢとして出力する（図２０（Ｃ））。
【０１５１】
次に、信号処理部の電圧判定部４２における処理について説明する。
【０１５２】
まず、電圧判定部４２の演算部４３は、読出部２０から供給されたデジタルコードＣＯＤＥＡ，ＣＯＤＥＢに基づいて、デジタル値ＶＡＬＶを算出する。具体的には、電圧判定

部４２は、デジタルコードＣＯＤＥＢからデジタルコードＣＯＤＥＡを減算（ＣＯＤＥＢ－ＣＯＤＥＡ）することにより、デジタル値ＶＡＬＶを算出する。すなわち、撮像装置１は、いわゆる相関２重サンプリングの原理を利用し、Ｐ相（Pre-Charge相）データに対応するデジタルコードＣＯＤＥＡ、およびＤ相（Data相）データに対応するデジタルコードＣＯＤＥＢを用いて、デジタル値ＶＡＬＶを算出する。撮像装置１では、このような相関２重サンプリングを行うようにしたので、デジタル値ＶＡＬＶに含まれるノイズ成分を取り除くことができる。このようにして、電圧判定部４２は、複数のＡＤ変換部ＡＤＣから得られたデジタルコードＣＯＤＥＡ，ＣＯＤＥＢに基づいて、複数のデジタル値ＶＡＬＶを算出する。

【０１５３】

次に、演算部４３は、デジタル値ＶＡＬＶに基づいて、記憶部８に記憶されたキャリブレーションパラメータＰＣＡＬを用いて演算処理を行うことにより、所定のコード体系を有する電圧コードＶＣＯＤＥ１を生成する。このようにして、演算部４３は、複数のＡＤ変換部ＡＤＣから得られた複数のデジタル値ＶＡＬＶに基づいて、複数の電圧コードＶＣＯＤＥ１をそれぞれ生成する。

【０１５４】

そして、演算部４３は、複数の電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、１つの電圧コードＶＣＯＤＥを生成する。例えば、ある電圧コードＶＣＯＤＥ１（電圧コードＶＣＯＤＥ１Ａ）の値が、その電圧コードＶＣＯＤＥ１Ａ以外の複数の電圧コードＶＣＯＤＥ１の値から大きくずれていた場合には、図８Ａに示すように、電圧コードＶＣＯＤＥ１Ａに係るＡＤ変換部ＡＤＣＡと隣り合うＡＤ変換部ＡＤＣに係る電圧コードＶＣＯＤＥ１を用いて、例えば補間演算を行うことにより、電圧コードＶＣＯＤＥ１Ａを補正する。そして、演算部４３は、その補正された電圧コードＶＣＯＤＥ１Ａを含むすべての電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、１つの電圧コードＶＣＯＤＥを生成する。そして、演算部４３は、このようにして生成した電圧コードＶＣＯＤＥを、電源電圧ＶＤＤＨに対応する電圧コードＶＣＯＤＥＨとして出力する。

【０１５５】

そして、電圧判定部４２の判定部４４は、このようにして求めた電圧コードＶＣＯＤＥＨが示す値（電圧値）が所定の範囲内に収まっているかどうかを確認し、その所定の範囲に収まっていない場合には、撮像装置１は、エラーフラグ信号ＸＥＲＲをアクティブ（低レベル）にする。

【０１５６】

（キャリブレーションについて）

電圧センサ３３が生成する信号ＳＩＧＶにおける各電圧は、いわゆる製造ばらつきや、撮像装置１における電源配線のインピーダンスなどにより、所望の電圧からずれるおそれがある。この場合には、図７に示したように、電圧コードＶＣＯＤＥ１もまたばらついてしまう。そこで、撮像装置１では、例えば、出荷前の検査工程において、キャリブレーションを行う。これにより、撮像装置１における電圧検出精度を高めることができる。以下に、検査工程におけるキャリブレーション処理について詳細に説明する。

【０１５７】

図２２は、検査工程におけるキャリブレーション処理の一例を表すものである。この図２２は、電源電圧ＶＤＤＨのキャリブレーション処理を示している。電源電圧ＶＤＤＭ，ＶＤＤＬ、および電圧Vbgrについても同様である。

【０１５８】

まず、検査装置は、電源電圧ＶＤＤＨの電圧を電圧ＶＤＤＨ１（例えば３．１Ｖ）に設定し、撮像装置１が生成した電圧コードＶＣＯＤＥＨと、その電圧ＶＤＤＨ１に対応する理想的な電圧コードとを記憶部８に記憶させる（ステップＳ１０１）。

【０１５９】

次に、検査装置は、電源電圧ＶＤＤＨの電圧を電圧ＶＤＤＨ２（例えば３．５Ｖ）に設定し、撮像装置１が生成した電圧コードＶＣＯＤＥＨと、その電圧ＶＤＤＨ２に対応する

理想的な電圧コードを記憶部８に記憶させる（ステップＳ１０２）。

【０１６０】

次に、撮像装置１の電圧判定部４２の演算部４３は、ステップＳ１０１，Ｓ１０２において記憶部８に記憶された情報に基づいて、キャリブレーションパラメータＰＣＡＬを生成する（ステップＳ１０３）。

【０１６１】

これにより、演算部４３は、これ以降、ステップＳ１０３において生成したキャリブレーションパラメータＰＣＡＬを用いて電圧コードＶＣＯＤＥ１を求めることにより、例えば、図７において太線で示したようなより望ましい変換特性を用いて、電圧コードＶＣＯＤＥ１を求めることができる。そして、演算部４３は、複数のＡＤ変換部ＡＤＣに係る複数の電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、電圧コードＶＣＯＤＥを生成する。

【０１６２】

次に、検査装置は、電源電圧ＶＤＤＨの電圧を電圧ＶＤＤＨ１（例えば３．１Ｖ）に設定し、撮像装置１が生成した電圧コードＶＣＯＤＥＨを取得し、この電圧コードＶＣＯＤＥＨが示す電圧値と、この電圧ＶＤＤＨ１の電圧値との電圧差が許容範囲内であることを確認する（ステップＳ１０４）。

【０１６３】

次に、検査装置は、電源電圧ＶＤＤＨの電圧を電圧ＶＤＤＨ２（例えば３．５Ｖ）に設定し、撮像装置１が生成した電圧コードＶＣＯＤＥＨを取得し、この電圧コードＶＣＯＤＥＨが示す電圧値と、この電圧ＶＤＤＨ２の電圧値との電圧差が許容範囲内であることを確認する（ステップＳ１０５）。

【０１６４】

以上により、このフローは終了する。

【０１６５】

以上のように、撮像装置１では、供給された３つの電源電圧ＶＤＤ（電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬ）を検出し、これらの電源電圧ＶＤＤが、それぞれ、所定の範囲内には収まっているかどうかを確認し、その確認結果に基づいてエラーフラグ信号ＸＥＲＲを生成するようにした。これにより、撮像装置１では、電源電圧ＶＤＤが所定の範囲の範囲外である場合に、その不具合を外部の装置に通知することができる。その結果、この装置は、例えば、撮像装置１における撮像動作自体に不具合が生じている場合には、その不具合が電源電圧ＶＤＤに起因することを把握することができる。また、撮像装置１における撮像動作自体に不具合が生じていない場合には、この装置は、このエラーフラグ信号ＸＥＲＲに基づいて、例えば、電源電圧ＶＤＤの電圧値を調整し、あるいは、撮像装置１の動作を停止させることができるので、電源電圧ＶＤＤに起因する撮像装置１の誤作動を未然に防ぐことができる。

【０１６６】

また、撮像装置１では、基準電圧生成部３２が生成した電圧Ｖbgrを検出し、この電圧Ｖbgrが所定の範囲内に収まっているかどうかを確認し、その確認結果に基づいてエラーフラグ信号ＸＥＲＲを生成するようにした。これにより、撮像装置１では、電圧Ｖbgrが所定の範囲の範囲外である場合に、その不具合を外部の装置に通知することができる。その結果、この装置は、例えば、このエラーフラグ信号ＸＥＲＲに基づいて、撮像装置１の動作を停止させることができるので、電源電圧ＶＤＤに起因する撮像装置１の誤作動を未然に防ぐことができる。

【０１６７】

また、撮像装置１では、ブランキング期間Ｔ２０（垂直ブランキング期間）において電圧検出動作を行うようにしたので、撮像動作を行いつつ電圧検出動作を行うことができる。これにより、撮像装置１では、例えば電源電圧ＶＤＤの供給に不具合が生じてときに、タイムリーにその不具合を検出し、通知することができる。

【０１６８】

また、撮像装置１では、ＡＤ変換部ＡＤＣは、電圧センサ３３が生成した信号ＳＩＧＶに基づいてＡＤ変換を行うことによりデジタルコードＣＯＤＥを生成し、電圧判定部４２が、このデジタルコードＣＯＤＥに基づいて電圧コードＶＣＯＤＥを生成した。そして、電圧判定部４２が、この電圧コードＶＣＯＤＥに基づいて、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrがそれぞれ所定の範囲内に収まっているかどうかを判定した。これにより、撮像装置１では、デジタル値で判定を行うことができるので、例えば、判定精度を高めることができ、また、回路規模を小さくすることができる。

【０１６９】

また、撮像装置１では、画素電圧ＶＰに基づいてＡＤ変換を行うＡＤ変換部ＡＤＣが、電圧センサ３３が生成した信号ＳＩＧＶに基づいてＡＤ変換を行うようにしたので、電圧検出動作を行うための専用のＡＤ変換部を設ける必要がないので、回路構成をシンプルにすることができる。

【０１７０】

また、撮像装置１では、電圧判定部４２は、複数のＡＤ変換部ＡＤＣに係る複数の電圧コードＶＣＯＤＥ１に基づいて、複数の電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、１つの電圧コードＶＣＯＤＥを求めるようにした。これにより、撮像装置１では、例えば複数のＡＤ変換部ＡＤＣの、いわゆる製造ばらつきに起因する特性ばらつきが電圧コードＶＣＯＤＥに与える影響を抑えることができる。その結果、撮像装置１では、電圧検出精度を高めることができる。

【０１７１】

また、撮像装置１では、例えば、ある電圧コードＶＣＯＤＥ１（電圧コードＶＣＯＤＥ１Ａ）の値が、その電圧コードＶＣＯＤＥ１Ａ以外の複数の電圧コードＶＣＯＤＥ１の値から大きくずれていた場合に、図８Ａに示すように、電圧コードＶＣＯＤＥ１Ａに係るＡＤ変換部ＡＤＣＡと隣り合うＡＤ変換部ＡＤＣに係る電圧コードＶＣＯＤＥ１を用いて、例えば補間演算を行うことにより、電圧コードＶＣＯＤＥ１Ａを補正するようにした。これにより、撮像装置１では、例えば、複数のＡＤ変換部ＡＤＣのうちの１つが故障している場合でも、電圧検出精度を高めることができる。

【０１７２】

また、撮像装置１では、読出部２０が電源電圧ＶＤＤＨおよび電源電圧ＶＤＤＬに基づいて動作を行い、電圧判定部４２が電源電圧ＶＤＤＬに基づいて動作を行うようにした。これにより、撮像装置１では、例えば電源電圧ＶＤＤＭの電圧を検出する場合に、これらの回路が電源電圧ＶＤＤＭに基づいて動作を行うものではないので、電源電圧ＶＤＤＭの不具合を、より正確に検出することができる。

【０１７３】

また、撮像装置１では、信号ＸＥＲＲ１を、いわゆる負論理の信号にした。これにより、撮像装置１では、例えば信号ＸＥＲＲ１を生成する信号処理部４０に対して電源電圧ＶＤＤＬが供給されないような不具合が生じた場合であっても、信号ＸＥＲＲ１が低レベル（接地電圧ＶＳＳＬ）になることにより、エラーフラグ信号ＸＥＲＲが低レベルになるので、不具合を通知することができる。

【０１７４】

［効果］

以上のように本実施の形態では、供給された３つの電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrを検出し、これらの電圧が、それぞれ、所定の範囲内には収まっているかどうかを確認し、その確認結果に基づいてエラーフラグ信号を生成するようにしたので、これらの電圧が所定の範囲の範囲外である場合に、その不具合を外部の装置に通知することができる。

【０１７５】

本実施の形態では、ブランキング期間において電圧検出動作を行うようにしたので、撮像動作を行いつつ電圧検出動作を行うことができるので、例えば電源電圧の供給に不具合が生じてときに、タイムリーにその不具合を検出し、通知することができる。

【０１７６】
本実施の形態では、ＡＤ変換部が、電圧センサが生成した信号ＳＩＧＶに基づいてＡＤ変換を行うことによりデジタルコードを生成し、電圧判定部が、このデジタルコードに基づいて電圧コードを生成し、この電圧コードに基づいて、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrがそれぞれ所定の範囲内に収まっているかどうかを判定するようにしたので、デジタル値で判定を行うことができるので、例えば、判定精度を高めることができ、また、回路規模を小さくすることができる。
【０１７７】
本実施の形態では、画素電圧に基づいてＡＤ変換を行うＡＤ変換部が、電圧センサが生成した信号ＳＩＧＶに基づいてＡＤ変換を行うようにしたので、回路構成をシンプルにすることができる
【０１７８】
本実施の形態では、電圧判定部が、複数のＡＤ変換部に係る複数の電圧コードに基づいて、複数の電圧コードが示す値の平均値を求めることにより、１つの電圧コードを求めるようにしたので、電圧検出精度を高めることができる。
【０１７９】
本実施の形態では、ある電圧コードの値が、その電圧コード以外の複数の電圧コードの値から大きくずれていた場合に、その電圧コードに係るＡＤ変換部と隣り合うＡＤ変換部に係る電圧コードを用いて、例えば補間演算を行うことにより、その電圧コードを補正するようにしたので、電圧検出精度を高めることができる。
【０１８０】
本実施の形態では、読出部が電源電圧ＶＤＤＨおよび電源電圧ＶＤＤＬに基づいて動作を行い、電圧判定部が電源電圧ＶＤＤＬに基づいて動作を行うようにしたので、例えば電源電圧ＶＤＤＭの電圧を検出する場合に、電源電圧ＶＤＤＭの不具合をより正確に検出することができる。
【０１８１】
［変形例１］
上記実施の形態では、図４，５に示したように、電圧センサ３３が、信号ＳＩＧＶを読出部２０のＡＤ変換部ＡＤＣに直接供給したが、これに限定されるものではなく、これに代えて、例えば、画素アレイを介して読出部のＡＤ変換部に供給してもよい。以下に、本変形例について、いくつか例を挙げて詳細に説明する。
【０１８２】
図２３は、本変形例に係る撮像装置１Ａの一構成例を表すものである。撮像装置１Ａは、画素アレイ９Ａと、読出部２０Ａと、撮像制御部３０Ａを備えている。
【０１８３】
画素アレイ９Ａには、撮像画素領域ＲＧ１およびダミー画素領域ＲＧ２が設けられている。撮像画素領域ＲＧ１には、複数の撮像画素Ｐ１が配置され、ダミー画素領域ＲＧ２には、１行分の複数のダミー画素Ｐ２が配置される。この例では、ダミー画素領域ＲＧ２は、撮像画素領域ＲＧ１の垂直方向（図２３における縦方向）における上に配置されている。
【０１８４】
図２４は、ダミー画素領域ＲＧ２におけるダミー画素Ｐ２の一構成例を表すものである。画素アレイ９Ａは、ダミー画素領域ＲＧ２において、制御線ＳＩＧＶＬと、制御線ＳＥＬＬとを有している。制御線ＳＩＧＶＬは、水平方向（図２４における横方向）に延伸するものであり、制御線ＳＩＧＶＬには、撮像制御部３０Ａの電圧センサ３３により信号ＳＩＧＶが供給される。制御線ＳＥＬＬは、水平方向に延伸するものであり、制御線ＳＥＬＬには、走査部１０により信号ＳＳＥＬが印加される。
【０１８５】
ダミー画素Ｐ２は、トランジスタＡＭＰ，ＳＥＬを有している。トランジスタＡＭＰのゲートは制御線ＳＩＧＶＬに接続され、ドレインには電源電圧ＶＤＤＨが供給され、ソー

スはトランジスタＳＥＬのドレインに接続されている。トランジスタＳＥＬのゲートは制御線ＳＥＬＬに接続され、ドレインはトランジスタＡＭＰのソースに接続され、ソースは信号線ＳＧＬに接続されている。この構成により、ダミー画素Ｐ２では、トランジスタＳＥＬがオン状態になることにより、トランジスタＡＭＰが、信号ＳＩＧＶの電圧に応じた信号ＳＩＧを、トランジスタＳＥＬを介して信号線ＳＧＬに出力するようになっている。

【０１８６】

図２５は、読出部２０Ａの一構成例を表すものである。読出部２０Ａは、複数のＡＤ変換部ＡＤＣ２（ＡＤ変換部ＡＤＣ２［０］，ＡＤＣ２［１］，ＡＤＣ２［２］，…）を有している。ＡＤ変換部ＡＤＣ２は、上記実施の形態に係るＡＤ変換部ＡＤＣ（図４）からトランジスタ２８，２９を省いたものである。このトランジスタ２８は、ダミー画素Ｐ２（図２４）におけるトランジスタＡＭＰに対応し、トランジスタ２９は、ダミー画素Ｐ２におけるトランジスタＳＥＬに対応している。

【０１８７】

撮像制御部３０Ａ（図２３）は、走査部１０、読出部２０Ａ、および信号処理部４０に制御信号を供給し、これらの回路の動作を制御することにより、撮像装置１Ａの動作を制御するものである。撮像制御部３０Ａの電圧センサ３３は、生成した信号ＳＩＧＶを、画素アレイ９Ａのダミー画素領域ＲＧ２における制御線ＳＩＧＶＬに供給することにより、信号ＳＩＧＶを複数のダミー画素Ｐ２に供給するようになっている。

【０１８８】

この構成により、撮像装置１Ａでは、上記実施の形態に係る撮像装置１と同様に、ブランキング期間Ｔ２０を利用して、ダミー画素Ｐ２を動作させることにより、電圧検出動作を行うことができる。

【０１８９】

図２６は、本変形例に係る他の撮像装置１Ｂの一構成例を表すものである。撮像装置１Ｂは、画素アレイ９Ｂと、読出部２０Ａと、撮像制御部３０Ｂと、信号処理部４０Ｂとを備えている。

【０１９０】

画素アレイ９Ｂには、撮像画素領域ＲＧ１およびダミー画素領域ＲＧ３が設けられている。ダミー画素領域ＲＧ３には、１列分の複数のダミー画素Ｐ２が配置される。この例では、ダミー画素領域ＲＧ３は、撮像画素領域ＲＧ１の水平方向（図２６における横方向）における左に配置されている。

【０１９１】

撮像制御部３０Ｂは、走査部１０、読出部２０Ａ、および信号処理部４０Ｂに制御信号を供給し、これらの回路の動作を制御することにより、撮像装置１Ｂの動作を制御するものである。撮像制御部３０Ｂの電圧センサ３３は、生成した信号ＳＩＧＶを、画素アレイ９Ｂのダミー画素領域ＲＧ３における複数のダミー画素Ｐ２に供給するようになっている。

【０１９２】

信号処理部４０Ｂは、電圧判定部４２Ｂを有している。電圧判定部４２Ｂは、画像信号ＤＡＴＡ０に含まれる、信号ＳＩＧＶに基づいて得られたデジタルコードＣＯＤＥに基づいて、電圧コードＶＣＯＤＥを生成するものである。

【０１９３】

この構成により、撮像装置１Ｂでは、ブランキング期間Ｔ２０以外の期間において、撮像動作を行いつつ電圧検出動作を行うことができるので、例えば電源電圧ＶＤＤの供給に不具合が生じてときに、よりタイムリーにその不具合を検出し、通知することができる。

【０１９４】

［変形例２］

上記実施の形態では、信号処理部４０の電圧判定部４２が、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrが、それぞれ、所定の範囲内には収まっているかどうかを確認したが、これに限定されるものではない。これに代えて、例えば、図２７に示した撮

像システム１００Ｃのように、撮像装置とは別の外の処理装置が、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrが、それぞれ、所定の範囲内には収まっているかどうかを確認してもよい。この撮像システム１００Ｃは、撮像装置１Ｃと、処理装置１１０Ｃとを備えている。ここで、撮像システム１００Ｃは、本開示における「撮像装置」の一具体例に対応する。

【０１９５】

撮像装置１Ｃは、信号処理部４０Ｃを有している。信号処理部４０Ｃは、デジタルコード出力部４９Ｃを有している。デジタルコード出力部４９Ｃは、画像信号ＤＡＴＡ０に含まれる、垂直ブランキング期間において信号ＳＩＧＶに基づいて得られたデジタルコードＣＯＤＥを出力するものである。

【０１９６】

処理装置１１０Ｃは、電圧判定部１１１Ｃと、記憶部１１２Ｃとを有している。電圧判定部１１１Ｃは、撮像装置１Ｃのデジタルコード出力部４９Ｃから供給されたデジタルコードＣＯＤＥに基づいて、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrの電圧値を示す電圧コードＶＣＯＤＥ（電圧コードＶＣＯＤＥＨ，ＶＣＯＤＥＭ，ＶＣＯＤＥＬ，ＶＣＯＤＯＲ）をそれぞれ生成するとともに、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrのそれぞれの電圧値が所定の電圧範囲内に収まっているかどうかを確認することによりエラーフラグ信号ＸＥＲＲを生成するものである。電圧判定部１１１Ｃは、例えば、上記実施の形態に係る電圧判定部４２（図６）と同様の構成を有している。記憶部１１２Ｃは、電圧判定部１１１Ｃにおいて使用される様々な設定情報を記憶するものであり、例えば、上記実施の形態に係る記憶部８と同様に、不揮発性メモリと、レジスタとを有している。

【０１９７】

なお、この例では、処理装置１１０Ｃが電圧判定部１１１Ｃを有するようにしたが、これに限定されるものではない。これに代えて、例えば、電圧判定部４２（図６）に含まれる一部の回路（例えば演算部４３）を撮像装置の信号処理部に設け、それ以外の回路（例えば判定部４４）を、撮像装置とは別の処理装置に設けてもよい。

【０１９８】

［変形例３］

上記実施の形態では、電源電圧ＶＤＤＨ，ＶＤＤＭ，ＶＤＤＬおよび電圧Ｖbgrの電圧検出動作を行うようにしたが、これに限定されるものではなく、例えば、これらのうちの１以上を省いてもよいし、さらに他の電圧を検出してもよい。この、さらに他の電圧を検出する例について、以下に詳細に説明する。

【０１９９】

図２８は、本変形例に係る撮像装置１Ｄにおける撮像制御部３０Ｄの一構成例を表すものである。この撮像制御部３０Ｄは、負電圧生成部３４Ｄと、電圧センサ３３Ｄとを有している。負電圧生成部３４Ｄは、負の電圧である電圧ＶＣＰを生成するものである。電圧センサ３３Ｄは、抵抗回路部ＲＮと、スイッチＳＷＮと、セレクタＡＳＥＬ２とを有している。

【０２００】

抵抗回路部ＲＮは、直列に接続された複数（この例では４つ）の抵抗素子を有するものである。抵抗回路部ＲＮの一端には負の電圧である電圧ＶＣＰが供給され、他端は接地されている。そして、抵抗回路部ＲＮは、この例では、電圧ＶＣＰが“３／４”に分圧された電圧と、電圧ＶＣＰが“１／２”に分圧された電圧とを出力するようになっている。

【０２０１】

スイッチＳＷＨは、撮像制御部３０Ｄが生成する制御信号ＳＥＬＳＷに基づいて、電圧ＶＣＰが“３／４”に分圧された電圧、および電圧ＶＣＰが“１／２”に分圧された電圧のうちの一方を選択し、選択された電圧を出力するものである。

【０２０２】

セレクタＡＳＥＬ２は、撮像制御部３０Ｄが生成する制御信号ＳＡＳＥＬ２に基づいて

、スイッチＳＷＨ，ＳＷＲ，ＳＷＭ，ＳＷＬ，ＳＷＮから供給された電圧のうちの１つを選択し、選択された電圧を出力するものである。

【０２０３】

図２９は、撮像装置１Ｄにおける電圧検出動作の一例を表すものである。図３０Ａ，３０Ｂは、電圧検出動作における電圧センサ３３Ｄの一動作例を表すものである。この例では、セレクタＡＳＥＬ２は、制御信号ＳＡＳＥＬ２に基づいて、スイッチＳＷＮから供給された電圧を選択している。

【０２０４】

タイミングｔ１２１～ｔ１３１の期間において、電圧センサ３３Ｄのスイッチ ＳＷＮは、図３０Ａに示したように、制御信号ＳＥＬＳＷ２に基づいて、電圧ＶＣＰが“１／２”に分圧された電圧を選択する。アンプＡＭＰＶは、スイッチＳＷＮから、セレクタＡＳＥＬ２を介して供給された電圧を増幅し、増幅された電圧を信号ＳＩＧＶとして出力する。これにより、ＡＤ変換部ＡＤＣのコンパレータ２４の負入力端子には、電圧ＶＣＰが“１／２”に分圧された電圧に応じた電圧ＶＣＰ１２が供給される（図２０（Ｂ））。そして、タイミングｔ１２３～ｔ１２５の期間（変換期間ＴＡ）において、ＡＤ変換部ＡＤＣは、この電圧ＶＣＰ１２に基づいてＡＤ変換を行う。

【０２０５】

タイミングｔ１３１～ｔ１４１の期間において、電圧センサ３３Ｄのスイッチ ＳＷＮは、図３０Ｂに示したように、制御信号ＳＥＬＳＷ２に基づいて、電圧ＶＣＰが“３／４”に分圧された電圧を選択する。アンプＡＭＰＶは、スイッチＳＷＮから、セレクタＡＳＥＬ２を介して供給された電圧を増幅し、増幅された電圧を信号ＳＩＧＶとして出力する。これにより、ＡＤ変換部ＡＤＣのコンパレータ２４の負入力端子には、電圧ＶＣＰが“３／４”に分圧された電圧に応じた電圧ＶＣＰ３４が供給される（図２０（Ｂ））。そして、タイミングｔ１３２～ｔ１３４の期間（変換期間ＴＢ）において、ＡＤ変換部ＡＤＣは、この電圧ＶＣＰ３４に基づいてＡＤ変換を行う。

【０２０６】

［変形例４］

上記実施の形態では、複数の撮像画素Ｐ１のそれぞれに２つのフォトダイオードＰＤ１，ＰＤ２を設けたが、これに限定されるものではない。以下に、本変形例に係る撮像装置２について、詳細に説明する。

【０２０７】

図３１は、撮像装置２の一構成例を表すものである。撮像装置２は、画素アレイ５９と、走査部５０と、読出部２０と、撮像制御部６０と、信号処理部７０とを備えている。

【０２０８】

画素アレイ５９は、複数の撮像画素Ｐ１１がマトリックス状に配置されたものである。

【０２０９】

図３２は、撮像画素Ｐ１１の一構成例を表すものである。画素アレイ５９は、複数の制御線ＴＧＬＬと、複数の制御線ＲＳＴＬと、複数の制御線ＳＥＬＬと、複数の信号線ＳＧＬとを有している。制御線ＴＧＬＬは、水平方向（図３１における横方向）に延伸するものであり、制御線ＴＧＬＬには、走査部５０により信号ＳＴＧが印加される。制御線ＲＳＴＬは、水平方向に延伸するものであり、制御線ＲＳＴＬには、走査部５０により信号ＳＲＳＴが印加される。制御線ＳＥＬＬは、水平方向に延伸するものであり、制御線ＳＥＬＬには、走査部５０により信号ＳＳＥＬが印加される。信号線ＳＧＬは、垂直方向（図３１における縦方向）に延伸するものであり、読出部２０に接続されている。

【０２１０】

撮像画素Ｐ１１は、フォトダイオードＰＤと、トランジスタＴＧと、トランジスタＲＳＴと、フローティングディフュージョンＦＤと、トランジスタＡＭＰ，ＳＥＬとを有している。トランジスタＴＧ，ＲＳＴ，ＳＥＬは、この例ではＮ型のＭＯＳトランジスタである。フォトダイオードＰＤは、受光量に応じた量の電荷を生成して内部に蓄積する光電変換素子である。フォトダイオードＰＤのアノードは接地され、カソードはトランジスタＴ

Ｇのソースに接続されている。トランジスタＴＧのゲートは制御線ＴＧＬＬに接続され、ソースはフォトダイオードＰＤのカソードに接続され、ドレインはフローティングディフュージョンＦＤに接続されている。トランジスタＲＳＴのゲートは制御線ＲＳＴＬに接続され、ドレインには電源電圧ＶＤＤが供給され、ソースはフローティングディフュージョンＦＤに接続されている。

【０２１１】

この構成により、撮像画素Ｐ１１では、制御線ＳＥＬＬに印加された信号ＳＳＥＬに基づいてトランジスタＳＥＬがオン状態になることにより、撮像画素Ｐ１１が信号線ＳＧＬと電気的に接続される。そして、撮像画素Ｐ１１は、フローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰを、信号ＳＩＧとして、信号線ＳＧＬに出力する。具体的には、撮像画素Ｐ１１は、後述するように、いわゆる水平期間Ｈ内の２つの期間（Ｐ相期間ＴＰおよびＤ相期間ＴＤ）において、２つの画素電圧ＶＰ（ＶＰ１１，ＶＰ１２）を順次出力するようになっている。

【０２１２】

図３３は、フォトダイオードＰＤの配列の一例を表すものである。図３３において、“Ｒ”は赤色のカラーフィルタを示し、“Ｇ”は緑色のカラーフィルタを示し、“Ｂ”は青色のカラーフィルタを示す。フォトダイオードＰＤはマトリクス状に配置されている。

【０２１３】

走査部５０（図３１）は、撮像制御部６０からの指示に基づいて、画素ラインＬ単位で、画素アレイ５９における撮像画素Ｐ１１を順次駆動するものである。走査部５０は、アドレスデコーダ１１と、ロジック部５２と、ドライバ部５３とを有している。ロジック部５２は、アドレスデコーダ１１からの指示に基づいて、各画素ラインＬに対応する信号ＳＴＧ１，ＳＲＳＴ１，ＳＳＥＬ１をそれぞれ生成するものである。ドライバ部５３は、各画素ラインＬに対応する信号ＳＴＧ１，ＳＲＳＴ１，ＳＳＥＬ１に基づいて、各画素ラインＬに対応する信号ＳＴＧ，ＳＲＳＴ，ＳＳＥＬをそれぞれ生成するものである。

【０２１４】

撮像制御部６０（図３１）は、走査部５０、読出部２０、および信号処理部７０に制御信号を供給し、これらの回路の動作を制御することにより、撮像装置２の動作を制御するものである。撮像制御部６０は、参照信号生成部６１を有している。参照信号生成部６１は、参照信号ＲＥＦを生成するものである。参照信号ＲＥＦは、ＡＤ変換を行う２つの期間（Ｐ相期間ＴＰおよびＤ相期間ＴＤ）において、時間の経過に応じて電圧レベルが徐々に低下する、いわゆるランプ波形を有するものである。

【０２１５】

信号処理部７０は、画像処理部７１を有している。画像処理部７１は、画像信号ＤＡＴＡ０が示す画像に対して、所定の画像処理を行うものである。

【０２１６】

撮像装置２では、撮像装置１の場合（図１５）と同様に、蓄積開始駆動Ｄ１および読出駆動Ｄ２が行われる。

【０２１７】

図３４は、撮像装置２の一動作例を表すものであり、（Ａ）は水平同期信号ＸＨＳの波形を示し、（Ｂ）は０番目の画素ラインＬに係る制御線ＲＳＴＬ（０）における信号ＳＲＳＴ（０）の波形を示し、（Ｃ）は０番目の画素ラインＬに係る制御線ＴＧＬＬ（０）における信号ＳＴＧ（０）の波形を示し、（Ｄ）は０番目の画素ラインＬに係る制御線ＳＥＬＬ（０）における信号ＳＳＥＬ（０）の波形を示し、（Ｅ）は１番目の画素ラインＬに係る制御線ＲＳＴＬ（１）における信号ＳＲＳＴ（１）の波形を示し、（Ｆ）は１番目の画素ラインＬに係る制御線ＴＧＬＬ（１）における信号ＳＴＧ（１）の波形を示し、（Ｇ）は１番目の画素ラインＬに係る制御線ＳＥＬＬ（１）における信号ＳＳＥＬ（１）の波形を示し、（Ｈ）は２番目の画素ラインＬに係る制御線ＲＳＴＬ（２）における信号ＳＲＳＴ（２）の波形を示し、（Ｉ）は２番目の画素ラインＬに係る制御線ＴＧＬＬ（２）における信号ＳＴＧ（２）の波形を示し、（Ｊ）は２番目の画素ラインＬに係る制御線ＳＥ

ＬＬ（２）における信号ＳＳＥＬ（２）の波形を示す。
【０２１８】
蓄積開始駆動Ｄ１では、走査部５０は、例えば、垂直方向において上から順に、画素ラインＬ単位で、水平期間Ｈ内の所定の期間においてトランジスタＴＧ，ＲＳＴをオン状態に設定した後に、これらのトランジスタをオフ状態にする。これにより、複数の撮像画素Ｐ１１のそれぞれでは、読出駆動Ｄ２が行われるまでの蓄積期間Ｔ１０において、電荷が蓄積される。
【０２１９】
そして、読出駆動Ｄ２では、走査部５０は、例えば、垂直方向において上から順に、画素ラインＬ単位で、トランジスタＴＧ，ＲＳＴ，ＳＥＬの動作を制御する。これにより、複数の撮像画素Ｐ１１のそれぞれは、２つの画素電圧ＶＰ（ＶＰ１１，ＶＰ１２）を順次出力する。読出部２０は、これらの２つの画素電圧ＶＰ１１，ＶＰ１２に基づいてそれぞれＡＤ変換を行い、デジタルコードＣＯＤＥを出力する。
【０２２０】
図３５は、着目した撮像画素Ｐ１１Ａにおける読出駆動Ｄ２の一動作例を表すものであり、（Ａ）は水平同期信号ＸＨＳの波形を示し、（Ｂ）は信号ＳＲＳＴの波形を示し、（Ｃ）は信号ＳＴＧの波形を示し、（Ｄ）は信号ＳＳＥＬの波形を示し、（Ｅ）は参照信号ＲＥＦの波形を示し、（Ｆ）は信号ＳＩＧの波形を示し、（Ｇ）はＡＤ変換部ＡＤＣのコンパレータ２４から出力される信号ＣＭＰの波形を示し、（Ｈ）はクロック信号ＣＬＫの波形を示し、（Ｉ）はＡＤ変換部ＡＤＣのカウンタ２５におけるカウント値ＣＮＴを示す。ここで、図３５（Ｅ）の参照信号ＲＥＦは、コンパレータ２４の正入力端子における波形を示し、図３５（Ｆ）の信号ＳＩＧは、コンパレータ２４の負入力端子における波形を示す。
【０２２１】
撮像装置２では、ある水平期間（Ｈ）において、まず、走査部５０が、撮像画素Ｐ１１Ａに対してリセット動作を行い、ＡＤ変換部ＡＤＣが、その後のＰ相期間ＴＰにおいて、撮像画素Ｐ１１Ａが出力した画素電圧ＶＰ１１に基づいてＡＤ変換を行う。そして、走査部５０が、撮像画素Ｐ１１Ａに対して電荷転送動作を行い、ＡＤ変換部ＡＤＣが、Ｄ相期間ＴＤにおいて、撮像画素Ｐ１１Ａが出力した画素電圧ＶＰ１２に基づいてＡＤ変換を行う。以下にこの動作について詳細に説明する。
【０２２２】
まず、タイミングｔ９１において、水平期間Ｈが開始すると、走査部５０は、タイミングｔ９２において、信号ＳＳＥＬの電圧を低レベルから高レベルに変化させる（図３５（Ｄ））。これにより、撮像画素Ｐ１１Ａでは、トランジスタＳＥＬがオン状態になり、撮像画素Ｐ１１Ａが信号線ＳＧＬと電気的に接続される。
【０２２３】
次に、タイミングｔ９３において、走査部５０は、信号ＳＲＳＴの電圧を低レベルから高レベルに変化させる（図３５（Ｂ））。これにより、撮像画素Ｐ１１Ａでは、トランジスタＲＳＴがオン状態になり、フローティングディフュージョンＦＤの電圧が電源電圧ＶＤＤに設定される（リセット動作）。
【０２２４】
次に、タイミングｔ９４において、走査部５０は、信号ＳＲＳＴの電圧を高レベルから低レベルに変化させる（図３５（Ｂ））。これにより、撮像画素Ｐ１１Ａでは、トランジスタＲＳＴがオフ状態になる。そして、コンパレータ２４は、タイミングｔ９４～ｔ９５の期間において、正入力端子および負入力端子を電気的に接続するゼロ調整を行う。
【０２２５】
次に、タイミングｔ９５において、コンパレータ２４は、ゼロ調整を終了し、正入力端子および負入力端子を電気的に切断する。そして、このタイミングｔ９５において、参照信号生成部６１は、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図３５（Ｅ））。
【０２２６】

これにより、撮像画素Ｐ１１Ａでは、トランジスタＳＥＬはオン状態になり、トランジスタＴＧ，ＲＳＴはそれぞれオフ状態になる。フローティングディフュージョンＦＤは、タイミングｔ９３～ｔ９４の期間においてフローティングディフュージョンＦＤがリセットされたときの電荷を保持している。撮像画素Ｐ１１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ１１）を出力する。

【０２２７】

次に、タイミングｔ９６～ｔ９８の期間（Ｐ相期間ＴＰ）において、読出部２０は、この画素電圧ＶＰ１１に基づいてＡＤ変換を行う。具体的には、まず、タイミングｔ９６において、撮像制御部６０は、クロック信号ＣＬＫの生成を開始し（図３５（Ｈ））、これと同時に、参照信号生成部６１は、参照信号ＲＥＦの電圧を、電圧Ｖ１から所定の変化度合いで低下させ始める（図３５（Ｅ））。これに応じて、ＡＤ変換部ＡＤＣのカウンタ２５は、カウント動作を開始し、カウント値ＣＮＴを順次変化させる（図３５（Ｉ））。

【０２２８】

そして、タイミングｔ９７において、参照信号ＲＥＦの電圧が画素電圧ＶＰ１１を下回る（図３５（Ｅ），（Ｆ））。これに応じて、ＡＤ変換部ＡＤＣのコンパレータ２４は、信号ＣＭＰの電圧を高レベルから低レベルに変化させる（図３５（Ｇ））。その結果、カウンタ２５は、カウント動作を停止する（図３５（Ｉ））。

【０２２９】

次に、タイミングｔ９８において、撮像制御部６０は、Ｐ相期間ＴＰの終了に伴い、クロック信号ＣＬＫの生成を停止する（図３５（Ｈ））。これと同時に、参照信号生成部６１は、参照信号ＲＥＦの電圧の変化を停止させ、その後のタイミングｔ９９において、参照信号ＲＥＦの電圧を電圧Ｖ１に変化させる（図３５（Ｅ））。これに伴い、参照信号ＲＥＦの電圧が画素電圧ＶＰ１１を上回るので（図３５（Ｅ），（Ｆ））、ＡＤ変換部ＡＤＣのコンパレータ２４は、信号ＣＭＰの電圧を低レベルから高レベルに変化させる（図３５（Ｇ））。

【０２３０】

次に、タイミングｔ１００において、ＡＤ変換部ＡＤＣのカウンタ２５は、制御信号ＣＣに基づいて、カウント値ＣＮＴの極性を反転する（図３５（Ｉ））。

【０２３１】

次に、タイミングｔ１０１において、走査部５０は、信号ＳＴＧの電圧を低レベルから高レベルに変化させる（図３５（Ｃ））。これにより、撮像画素Ｐ１１Ａでは、トランジスタＴＧがオン状態になり、その結果、フォトダイオードＰＤで発生した電荷がフローティングディフュージョンＦＤに転送される（電荷転送動作）。これに応じて、信号ＳＩＧの電圧は低下する（図３５（Ｆ））。

【０２３２】

そして、タイミングｔ１０２において、走査部５０は、信号ＳＴＧの電圧を高レベルから低レベルに変化させる（図３５（Ｃ））。これにより、撮像画素Ｐ１１Ａでは、トランジスタＴＧがオフ状態になる。

【０２３３】

これにより、撮像画素Ｐ１１Ａでは、トランジスタＳＥＬはオン状態になり、トランジスタＴＧ，ＲＳＴはそれぞれオフ状態になる。フローティングディフュージョンＦＤは、タイミングｔ１０１～ｔ１０２の期間においてフォトダイオードＰＤから転送された電荷を保持している。撮像画素Ｐ１１Ａは、このときのフローティングディフュージョンＦＤにおける電圧に応じた画素電圧ＶＰ（画素電圧ＶＰ１２）を出力する。

【０２３４】

次に、タイミングｔ１０３～ｔ１０５の期間（Ｄ相期間ＴＤ）において、読出部２０は、画素電圧ＶＰ１２に基づいてＡＤ変換を行う。具体的には、まず、タイミングｔ１０３において、撮像制御部６０は、クロック信号ＣＬＫの生成を開始し（図３５（Ｈ））、これと同時に、参照信号生成部６１は、参照信号ＲＥＦの電圧を、電圧Ｖ１から所定の変化

度合いで低下させ始める（図３５（Ｅ））。これに応じて、ＡＤ変換部ＡＤＣのカウンタ２５は、カウント動作を開始し、カウント値ＣＮＴを順次変化させる（図３５（Ｉ））。

【０２３５】

そして、タイミングｔ１０４において、参照信号ＲＥＦの電圧が画素電圧ＶＰ１２を下回る（図３５（Ｅ），（Ｆ））。これに応じて、ＡＤ変換部ＡＤＣのコンパレータ２４は、信号ＣＭＰの電圧を高レベルから低レベルに変化させる（図３５（Ｇ））。その結果、カウンタ２５は、カウント動作を停止する（図３５（Ｉ））。このようにして、ＡＤ変換部ＡＤＣは、画素電圧ＶＰ１１，ＶＰ１２の差に応じたカウント値ＣＮＴを得る。そして、ＡＤ変換部ＡＤＣのラッチ２６は、このカウント値ＣＮＴを、デジタルコードＣＯＤＥとして出力する。

【０２３６】

次に、タイミングｔ１０５において、撮像制御部６０は、Ｄ相期間ＴＤの終了に伴い、クロック信号ＣＬＫの生成を停止する（図３５（Ｈ））。これと同時に、参照信号生成部６１は、参照信号ＲＥＦの電圧の変化を停止させ、その後のタイミングｔ１０６において、参照信号ＲＥＦの電圧を電圧Ｖ２に変化させる（図３５（Ｅ））。これに伴い、参照信号ＲＥＦの電圧が画素電圧ＶＰ１２を上回るので（図３５（Ｅ），（Ｆ））、ＡＤ変換部ＡＤＣのコンパレータ２４は、信号ＣＭＰの電圧を低レベルから高レベルに変化させる（図３５（Ｇ））。

【０２３７】

次に、タイミングｔ１０７において、走査部５０は、信号ＳＳＥＬの電圧を高レベルから低レベルに変化させる（図３５（Ｄ））。これにより、撮像画素Ｐ１１Ａでは、トランジスタＳＥＬがオフ状態になり、撮像画素Ｐ１１Ａが信号線ＳＧＬから電気的に切り離される。

【０２３８】

そして、タイミングｔ１０８において、ＡＤ変換部ＡＤＣのカウンタ２５は、制御信号ＣＣに基づいて、カウント値ＣＮＴを“０”にリセットする（図３５（Ｉ））。

【０２３９】

このように、撮像装置２では、Ｐ相期間ＴＰにおいて画素電圧ＶＰ１１に基づいてカウント動作を行い、カウント値ＣＮＴの極性を反転したのちに、Ｄ相期間ＴＤにおいて画素電圧ＶＰ１２に基づいてカウント動作を行うようにした。これにより、撮像装置２は、画素電圧ＶＰ１１，ＶＰ１２の差電圧に応じたデジタルコードＣＯＤＥを取得することができる。撮像装置２では、このような相関２重サンプリングを行うようにしたので、画素電圧ＶＰ１２に含まれるノイズ成分を取り除くことができ、その結果、撮像画像の画質を高めることができる。

【０２４０】

撮像装置２は、上記実施の形態に係る撮像装置１と同様に、ブランキング期間Ｔ２０を利用して、電圧検出動作を行う。具体的には、読出部２０のＡＤ変換部ＡＤＣは、ブランキング期間Ｔ２０のうちの、水平期間Ｈ（図３５）と同じ長さの検出期間Ｍにおいて、信号ＳＩＧＶに基づいてＡＤ変換を行う。検出期間Ｍでは、参照信号生成部６１および読出部２０は、水平期間Ｈ（図３５）と同様の動作を行う。この検出期間Ｍでは、撮像制御部６０は、制御信号ＳＳＥＬＶ（図４）を高レベルにする。これにより、読出部２０では、複数のＡＤ変換部ＡＤＣのそれぞれにおいて、トランジスタ２９がオン状態になり、電圧センサ３３が生成した信号ＳＩＧＶに応じた信号が、トランジスタ２９および容量素子２２を介してコンパレータ２４の負入力端子に供給される。そして、ＡＤ変換部ＡＤＣは、上記実施の形態の場合（図２０）と同様に、Ｐ相期間ＴＰにおいて、信号ＳＩＧＶにおける電圧ＶＤＤＨ３４に基づいてＡＤ変換を行うとともに、Ｄ相期間ＴＤにおいて、信号ＳＩＧＶにおける電圧ＶＤＤＨ１２に基づいてＡＤ変換を行うことにより、デジタルコードＣＯＤＥを生成する。

【０２４１】

そして、電圧判定部４２の演算部４３は、このデジタルコードＣＯＤＥをデジタル値Ｖ

ＡＬＶとして用い、このデジタル値ＶＡＬＶに基づいて演算処理を行うことにより、所定のコード体系を有する電圧コードＶＣＯＤＥ１を生成する。このようにして、演算部４３は、複数のＡＤ変換部ＡＤＣから得られた複数のデジタル値ＶＡＬＶに基づいて、複数の電圧コードＶＣＯＤＥ１をそれぞれ生成する。そして、演算部４３は、これらの複数の電圧コードＶＣＯＤＥ１が示す値の平均値を求めることにより、電圧コードＶＣＯＤＥを生成する。

【０２４２】

［変形例５］

上記実施の形態では、例えば、画素アレイ９において、同じ制御線ＴＧＬＬ，ＦＤＧＬ，ＲＳＴＬ，ＦＣＧＬ，ＴＧＳＬ，ＳＥＬＬに接続された複数の撮像画素Ｐ１を水平方向に並設したが、これに限定されるものではない。これに代えて、例えば、図３６に示す撮像装置１Ｅのように、同じ制御線ＴＧＬＬ，ＦＤＧＬ，ＲＳＴＬ，ＦＣＧＬ，ＴＧＳＬ，ＳＥＬＬに接続された複数（この例では４つ）の撮像画素Ｐ１を垂直方向に並設してもよい。この撮像装置１Ｅは、画素アレイ９Ｅと、走査部１０Ｅと、読出部２０Ｅ１，２０Ｅ２と、撮像制御部３０Ｅと、信号処理部４０Ｅとを備えている。画素アレイ９Ｅの偶数番目（０番目、２番目、４番目、…）の信号線ＳＧＬは読出部２０Ｅ１に接続され、画素アレイ９Ｅの奇数番目（１番目、３番目、５番目、…）の信号線ＳＧＬは読出部２０Ｅ２に接続されている。制御線ＴＧＬＬ，ＦＤＧＬ，ＲＳＴＬ，ＦＣＧＬ，ＴＧＳＬ，ＳＥＬＬは、走査部１０Ｅに接続されている。この例では、同じ制御線ＴＧＬＬ，ＦＤＧＬ，ＲＳＴＬ，ＦＣＧＬ，ＴＧＳＬ，ＳＥＬＬに接続された４つの撮像画素Ｐ１が垂直方向（図３６における縦方向）に並設されている。走査部１０Ｅは、ロジック部１２Ｅと、ドライバ部１３Ｅとを有している。読出部２０Ｅ１は、画素アレイ９Ｅから偶数番目の信号線ＳＧＬを介して供給された信号ＳＩＧに基づいてＡＤ変換を行うことにより、画像信号ＤＡＴＡＥ１を生成するものである。読出部２０Ｅ２は、画素アレイ９Ｅから奇数番目の信号線ＳＧＬを介して供給された信号ＳＩＧに基づいてＡＤ変換を行うことにより、画像信号ＤＡＴＡＥ２を生成するものである。信号処理部４０Ｅは、画像信号ＤＡＴＡＥ１，ＤＡＴＡＥ２が示す画像に対して、信号処理を行うものである。

【０２４３】

［変形例６］

上記実施の形態では、各ＡＤ変換部ＡＤＣを、画素アレイ９における１列分の複数の撮像画素Ｐ１に接続したが、これに限定されるものではなく、これに代えて、例えば、図３７に示す撮像装置１Ｆのように、各ＡＤ変換部ＡＤＣを、所定のエリアに属する複数の撮像画素Ｐ１に接続してもよい。この撮像装置１Ｆは、２枚の半導体基板４０１，４０２に形成されている。半導体基板４０１には、画素アレイ９が形成されている。この画素アレイ９は、複数（この例では２１個）のエリアＡＲに区分され、各エリアＡＲは、複数（この例では１６０個）の撮像画素Ｐ１を含んでいる。半導体基板４０２には、読出部２０が形成されている。具体的には、半導体基板４０２には、半導体基板４０１における複数のエリアＡＲに対応する複数の領域のそれぞれに、そのエリアＡＲに属する複数の撮像画素Ｐ１に接続されるＡＤ変換部ＡＤＣが形成されている。半導体基板４０１および半導体基板４０２は重ね合わされ、接続部４０３により、例えばＣｕ－Ｃｕ接続を用いて互いに電気的に接続されている。なお、この例では、画素アレイ９を２１個のエリアＡＲに区分したが、これに限定されるものではなく、これに代えて、例えば２０個以下または２２個以上のエリアＡＲに区分してもよい。また、この例では、各エリアＡＲに１６０個の撮像画素Ｐ１を設けたが、これに限定されるものではなく、これに代えて、例えば１５９個以下または１６１個以上の撮像画素Ｐ１を設けてもよい。

【０２４４】

［その他の変形例］

また、これらの変形例のうちの２以上を組み合わせてもよい。

【０２４５】

＜２．撮像装置の使用例＞

図３８は、上記実施の形態に係る撮像装置１等の使用例を表すものである。上述した撮像装置１等は、例えば、以下のように、可視光や、赤外光、紫外光、Ｘ線等の光をセンシングする様々なケースに使用することができる。

【０２４６】

・デジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、テレビジョンや、冷蔵庫、エアーコンディショナ等の家電に供される装置

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置

・肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープ等の、美容の用に供される装置

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置

【０２４７】

＜３．移動体への応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

【０２４８】

図３９は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

【０２４９】

車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図３９に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ（ｉｎｔｅｒｆａｃｅ）１２０５３が図示されている。

【０２５０】

駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

【０２５１】

ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２

０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

【０２５２】

車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

【０２５３】

撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

【０２５４】

車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

【０２５５】

マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Ａｄｖａｎｃｅｄ　Ｄｒｉｖｅｒ　Ａｓｓｉｓｔａｎｃｅ　Ｓｙｓｔｅｍ）の機能実現を目的とした協調制御を行うことができる。

【０２５６】

また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

【０２５７】

また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

【０２５８】

音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図３９の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネル１２０６３が例示されている。表示部１２０６２は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

【０２５９】

図４０は、撮像部１２０３１の設置位置の例を示す図である。

【０２６０】
図４０では、車両１２１００は、撮像部１２０３１として、撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５を有する。
【０２６１】
撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５は、例えば、車両１２１００のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部１２１０１及び車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として車両１２１００の前方の画像を取得する。サイドミラーに備えられる撮像部１２１０２，１２１０３は、主として車両１２１００の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部１２１０４は、主として車両１２１００の後方の画像を取得する。撮像部１２１０１及び１２１０５で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。
【０２６２】
なお、図４０には、撮像部１２１０１ないし１２１０４の撮影範囲の一例が示されている。撮像範囲１２１１１は、フロントノーズに設けられた撮像部１２１０１の撮像範囲を示し、撮像範囲１２１１２，１２１１３は、それぞれサイドミラーに設けられた撮像部１２１０２，１２１０３の撮像範囲を示し、撮像範囲１２１１４は、リアバンパ又はバックドアに設けられた撮像部１２１０４の撮像範囲を示す。例えば、撮像部１２１０１ないし１２１０４で撮像された画像データが重ね合わせられることにより、車両１２１００を上方から見た俯瞰画像が得られる。
【０２６３】
撮像部１２１０１ないし１２１０４の少なくとも１つは、距離情報を取得する機能を有していてもよい。例えば、撮像部１２１０１ないし１２１０４の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。
【０２６４】
例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０ｋｍ／ｈ以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。
【０２６５】
例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。
【０２６６】
撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ない

し１２１０４の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

【０２６７】

以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１２０３１に適用され得る。これにより、車両制御システム１２０００では、撮像部１２０３１に供給された電源電圧ＶＤＤが正常であるかどうか、および撮像部１２０３１において生成された電圧Ｖbgrが正常であるかどうかを検出することができる。そして、これらの電圧のうちの１つ以上が異常である場合には、例えば、その検出結果をマイクロコンピュータ１２０５１に通知することにより、車両制御システム１２０００における車外情報検出ユニット１２０３０は、撮像部１２０３１に不具合が生じたことを把握することができる。ここで、この車外情報検出ユニット１２０３０は、本開示における「処理装置」の一具体例に対応する。これにより、車両制御システム１２０００では、例えば運転者に注意喚起を促すなどの適切な処理を行うことができるため、信頼性を高めることができる。また、車両制御システム１２０００では、検出結果に基づいて、車両を制御する機能を制限することができる。車両を制御する機能の具体例としては、車両の衝突回避あるいは衝突緩和機能、車間距離に基づく追従走行機能、車速維持走行機能、車両の衝突警告機能、車両のレーン逸脱警告機能等が挙げられる。撮像部１２０３１における電圧が異常であると判定された場合、車両を制御する機能を制限し、あるいは禁止することができる。具体的には、車外情報検出ユニット１２０３０車両制御システム１２０００は、ブレーキ、エンジン出力、トランスミッションを制御することができる。これにより、車両制御システム１２０００では、撮像部１２０３１における電圧の異常に基づく誤検知に起因した事故を防止することができる。

【０２６８】

また、例えば、車両制御システム１２０００が、２つの冗長な撮像部１２０３１（撮像部１２０３１Ａ，１２０３１Ｂ）を備えている場合において、一方の撮像部１２０３１Ａにおける電圧が異常であると判定され、撮像部１２０３１Ａの不具合が疑われる場合には、他方の撮像部１２０３１Ｂを動作させるようにしてもよい。また、例えば、車両制御システム１２０００が、撮像部１２０３１に加え、対象物までの距離を検出する測距部（例えばＬＩＤＡＲ装置（Light Detection and Ranging）やＴＯＦ（Time Of Flight）イメージセンサ）を備えている場合には、撮像部１２０３１における電圧が異常であると判定された場合に、測距部を動作させるようにしてもよい。この場合、少なくとも対象物までの距離を検出することができるため、撮像部１２０３１における電圧の異常に基づく誤検知に起因した事故を防止することができる。

【０２６９】

以上、実施の形態および変形例、ならびにそれらの具体的な応用例を挙げて本技術を説明したが、本技術はこれらの実施の形態等には限定されず、種々の変形が可能である。

【０２７０】

例えば、撮像装置１では、図１９に示したように、読出部２０がデジタルコードＣＯＤＥ２，ＣＯＤＥ３を出力し、画像処理部４１が、デジタルコードＣＯＤＥ３からデジタルコードＣＯＤＥ２を減算（ＣＯＤＥ３－ＣＯＤＥ２）することにより、画素値ＶＡＬ１を算出したが、これに限定されるものではない。これに代えて、読出部２０が、変形例４に係る撮像装置２の場合（図３５）と同様に、変換期間Ｔ２の後にカウント値ＣＮＴの極性を反転することにより、デジタルコードＣＯＤＥ２，ＣＯＤＥ３の差に対応するデジタル

コードＣＯＤＥを出力してもよい。デジタルコードＣＯＤＥ５，ＣＯＤＥ６についても同様であり、デジタルコードＣＯＤＥ７，ＣＯＤＥ８についても同様であり、デジタルコードＣＯＤＥＡ，ＣＯＤＥＢについても同様である。

【０２７１】

また、例えば、撮像装置１では、図１９に示したように、読出部２０がデジタルコードＣＯＤＥ１，ＣＯＤＥ４を出力し、画像処理部４１が、デジタルコードＣＯＤＥ４からデジタルコードＣＯＤＥ１を減算（ＣＯＤＥ４－ＣＯＤＥ１）することにより、画素値ＶＡＬ２を算出したが、これに限定されるものではない。これに代えて、読出部２０のＡＤ変換部ＡＤＣが、変換期間Ｔ１の後に、そのときのカウント値ＣＮＴを一旦内部に記憶しておき、変換期間Ｔ４の前に、そのカウント値ＣＮＴをカウンタ２５にセットするとともにそのカウント値ＣＮＴの極性を反転してもよい。この場合でも、第２の実施の形態に係る撮像装置２の場合（図３０）と同様に、画像処理部４１は、デジタルコードＣＯＤＥ１，ＣＯＤＥ４の差に対応するデジタルコードＣＯＤＥを得ることができる。

【０２７２】

また、例えば、撮像装置１は、図１等に示した構成に限定されるものではなく、適宜変更してもよい。同様に、例えば、撮像装置２は、図３１等に示した構成に限定されるものではなく、適宜変更してもよい。

【０２７３】

なお、本明細書に記載された効果はあくまで例示であって限定されるものでは無く、また他の効果があってもよい。

【０２７４】

なお、本技術は以下のような構成とすることができる。

【０２７５】

（１）撮像動作を行うことが可能な撮像部と、

前記撮像部に供給される第１の電源電圧に応じた第１の電源電圧データを生成可能なデータ生成部と、

前記第１の電源電圧データと第１の参照データとを比較することにより、前記第１の電源電圧についてのフラグ信号を生成可能なフラグ生成部と

を備えた撮像装置。

（２）前記データ生成部は、

ＡＤ変換を行うことが可能な変換部を有し、

前記変換部が前記第１の電源電圧に基づいて前記ＡＤ変換を行うことにより前記第１の電源電圧データを生成可能である

前記（１）に記載の撮像装置。

（３）前記第１の電源電圧に応じた第１の検出電圧および第２の検出電圧を生成可能な電圧検出部をさらに備え、

前記データ生成部は、前記変換部が、第１の期間において前記第１の検出電圧に基づいて前記ＡＤ変換を行った結果と、第２の期間において前記第２の検出電圧に基づいて前記ＡＤ変換を行った結果との差に基づいて、前記第１の電源電圧データを生成可能である

前記（２）に記載の撮像装置。

（４）前記データ生成部は、前記変換部が前記第１の電源電圧に基づいて前記ＡＤ変換を行った結果を、所定のコード体系を有するデータに変換することにより前記第１の電源電圧データを生成する演算部をさらに有する

前記（２）または（３）に記載の撮像装置。

（５）前記変換部は、前記第１の電源電圧に基づいて前記ＡＤ変換を行うことが可能な複数の変換回路を有し、

前記データ生成部は、前記複数の変換回路による前記ＡＤ変換の結果に基づいて前記第１の電源電圧データを生成可能である

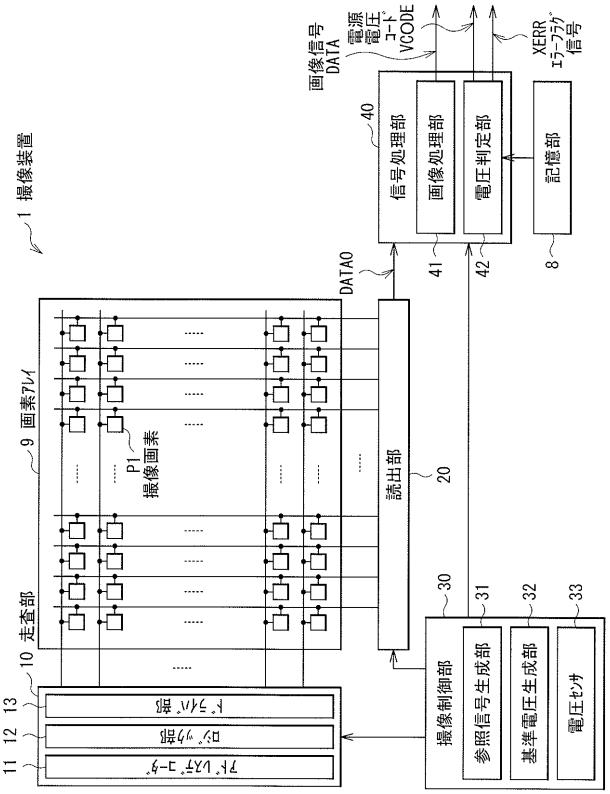
前記（２）から（４）のいずれかに記載の撮像装置。

（６）前記データ生成部は、前記複数の変換回路による前記ＡＤ変換の結果の平均値に基

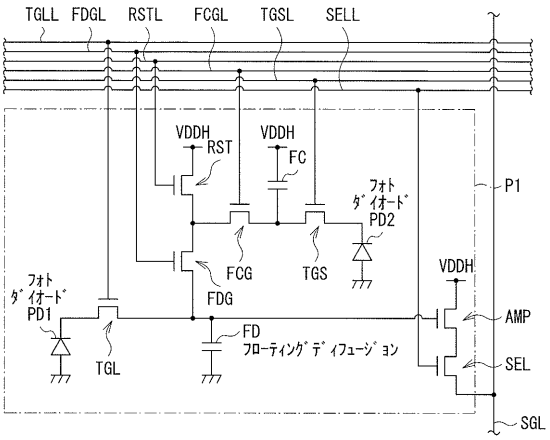
づいて前記第１の電源電圧データを生成可能である
前記（５）に記載の撮像装置。
（７）前記撮像部は、画素電圧を出力可能な撮像画素を有し、
前記データ生成部は、
ＡＤ変換を行うことが可能な変換部を有し、
前記変換部が前記第１の電源電圧に基づいて前記ＡＤ変換を行うことにより前記第１の電源電圧データを生成可能であるとともに、前記変換部が前記画素電圧に基づいて前記ＡＤ変換を行うことにより画素電圧データを生成可能である
前記（１）から（６）のいずれかに記載の撮像装置。
（８）前記第１の電源電圧に応じた検出電圧を生成し前記変換部に供給可能な電圧検出部をさらに備え、
前記撮像部は、前記画素電圧を前記変換部に伝えることが可能な信号線をさらに有する
前記（７）に記載の撮像装置。
（９）前記第１の電源電圧に応じた検出電圧を生成する電圧検出部をさらに備え、
前記撮像部は、前記画素電圧および前記検出電圧を前記変換部に伝えることが可能な信号線をさらに有する
前記（７）に記載の撮像装置。
（１０）前記変換部は、垂直ブランキング期間において前記第１の電源電圧に基づいて前記ＡＤ変換を行う
前記（１）から（９）のいずれかに記載の撮像装置。
（１１）前記フラグ生成部は、さらに前記第１の電源電圧データと第２の参照データとを比較することにより、前記フラグ信号を生成可能である
前記（１）から（１０）のいずれかに記載の撮像装置。
（１２）前記データ生成部および前記フラグ生成部は、第２の電源電圧で動作する回路を含む
前記（１）から（１１）のいずれかに記載の撮像装置。
（１３）所定の電圧を生成可能な電圧生成部をさらに備え、
前記データ生成部は、前記所定の電圧に応じた電圧データを生成可能であり、
前記フラグ生成部は、前記電圧データと第３の参照データとを比較することにより、前記フラグ信号を生成可能である
前記（１）から（１２）のいずれかに記載の撮像装置。
（１４）前記データ生成部は、第３の期間において前記第１の電源電圧データを生成し、第４の期間において前記電圧データを生成することが可能である
前記（１３）に記載の撮像装置。
（１５）前記データ生成部は、第２の電源電圧に応じた第２の電源電圧データを生成可能であり、
前記フラグ生成部は、前記第２の電源電圧データと第４の参照データとを比較することにより、前記フラグ信号を生成可能である
前記（１）から（１４）のいずれかに記載の撮像装置。
（１６）車両に搭載され、前記車両の周辺領域を撮像して画像を生成可能な撮像装置と、
前記車両に搭載され、前記画像に基づいて、前記車両を制御する機能に関する処理を実行可能な処理装置と
を備え、
前記撮像装置は、
撮像動作を行うことが可能な撮像部と、
前記撮像部に供給される第１の電源電圧に応じた第１の電源電圧データを生成可能なデータ生成部と、
前記第１の電源電圧データと第１の参照データとを比較することにより、前記第１の電源電圧についてのフラグ信号を生成可能なフラグ生成部と
を有し、

前記処理装置は、前記フラグ信号に基づいて、ドライバへの通知および前記車両を制御する機能の制限のうちの一方または双方を実施可能である
撮像システム。
（１７）撮像動作を行い、
前記撮像動作を行う際に供給される第１の電源電圧に応じた第１の電源電圧データを生成し、
前記第１の電源電圧データと第１の参照データとを比較することにより、前記第１の電源電圧についてのフラグ信号を生成する
撮像方法。
【符号の説明】
【０２７６】
１，１Ａ，１Ｂ，１Ｃ，１Ｅ，１Ｆ，２…撮像装置、８…記憶部、８Ａ…不揮発性メモリ、８Ｂ，８Ｃ，８Ｄ…レジスタ、９，９Ａ，９Ｂ，９Ｅ，５９…画素アレイ、１０，１０Ｅ，５０…走査部、１１…アドレスデコーダ、１２，１２Ｅ，５２…ロジック部、１３，１３Ｅ，５３…ドライバ部、２０，２０Ａ，２０Ｅ１，２０Ｅ２…読出部、２１，２２…容量素子、２３…電流源、２４…コンパレータ、２５…カウンタ、２６…ラッチ、２８，２９…トランジスタ、３０，３０Ａ，３０Ｂ，３０Ｄ，３０Ｅ…撮像制御部、３１，６１…参照信号生成部、３２…基準電圧生成部、３３，３３Ｄ…電圧センサ、３４Ｄ…負電圧生成部、４０，４０Ｂ，４０Ｃ，４０Ｅ，７０…信号処理部、４１，７１…画像処理部、４２，４２Ｂ…電圧判定部、４３…演算部、４４…判定部、４５，４６…コンパレータ、４７…論理和回路、４９Ｃ…デジタルコード出力部、１００Ｃ…撮像システム、１１０Ｃ…処理装置、１１１Ｃ…電圧判定部、１１２Ｃ…記憶部、２００，３０１，３０２，４０１，４０２…半導体基板、２０１，３１１…周辺回路部、２０２，２０３，３１２，３１３…端子部、３０３…ビア、４０３…接続部、ＡＭＰ，ＦＣＧ，ＦＤＧ，ＲＳＴ，ＳＥＬ，ＴＧ，ＴＧＬ，ＴＧＳ…トランジスタ、ＡＭＰＶ…アンプ、ＡＲ…エリア、ＡＳＥＬ，ＡＳＥＬ２…セレクタ、ＢＦ…バッファ、ＢＦＯＵＴ…出力バッファ、ＢＵＳ…バス配線、ＣＣ…制御信号、ＣＬＫ…クロック信号、ＣＯＤＥ…デジタルコード、ＣＭＰ…信号、ＣＮＴ…カウント値、ＤＡＴＡ，ＤＡＴＡＥ１，ＤＡＴＡＥ２，ＤＡＴＡ０…画像信号、Ｄ１…蓄積開始駆動、Ｄ２…読出駆動、ＦＣＧＬ，ＦＤＧＬ，ＲＳＴＬ，ＳＥＬＬ，ＳＩＧＶＬ，ＴＧＬＬ，ＴＧＳＬ…制御線、ＦＣ…容量素子、ＦＤ…フローティングディフュージョン、ＰＣＡＬ…キャリブレーションパラメータ、ＰＤ，ＰＤ１，ＰＤ２…フォトダイオード、ＰＩＣ…画像、ＰＩＣＡ…撮像画像、Ｐ１，Ｐ１１…撮像画素、Ｐ２…ダミー画素、ＲＥＦ…参照信号、ＲＧ１…撮像画素領域、ＲＧ２，ＲＧ３…ダミー画素領域、ＲＨ，ＲＬ，ＲＭ，ＲＮ，ＲＲ…抵抗回路部、ＳＡＳＥＬ，ＳＡＳＥＬ２…制御信号、ＳＥＬＳＷ…制御信号、ＳＦＣＧ，ＳＦＤＧ，ＳＲＳＴ，ＳＳＥＬ，ＳＴＧＬ，ＳＴＧＳ…信号、ＳＧＬ…信号線、ＳＩＧ…信号、ＳＩＧＶ…信号、ＳＳＥＬＶ…制御信号、ＳＳＷ…制御信号、ＳＷ…スイッチ部、ＳＷＨ，ＳＷＬ，ＳＷＭ，ＳＷＮ，ＳＷＲ…スイッチ、ＴＯＵＴ…出力端子、ＴＶＤＤＨ，ＴＶＤＤＬ，ＴＶＤＤＭ…電源端子、ＴＶＳＳＨ，ＴＶＳＳＬ，ＴＶＳＳＭ…接地端子、ＴＶbgr…端子、Ｔ１０…蓄積期間、Ｔ２０…ブランキング期間、ＶＡＬＶ…デジタル値、ＶＡＬ１～ＶＡＬ４…画素値、Ｖbgr…電圧、ＶＣＯＤＥ，ＶＣＯＤＥ…電圧コード、ＶＣＰ…電圧、ＶＤＤＨ，ＶＤＤＬ，ＶＤＤＭ…電源電圧、ＶＰ，ＶＰ１～ＶＰ８…画素電圧、ＶＳＳＨ，ＶＳＳＬ，ＶＳＳＭ…接地電圧、ＸＥＲＲ…エラーフラグ信号、ＸＥＲＲ１…信号、ＸＨＳ…水平同期信号。

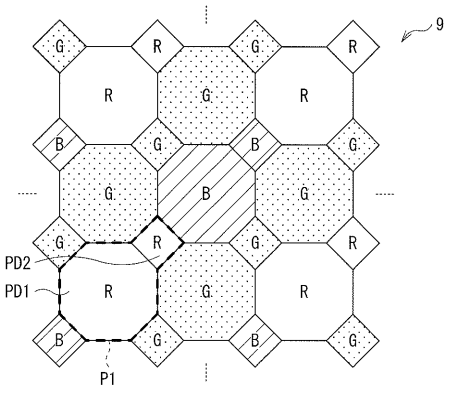
【図１】


1 撮像装置
9 画素アレイ
P1
撮像画素
10 走査部
11 12 13
ﾌﾟﾘﾁｬｰｼﾞ部
ﾘｾｯﾄ部
ﾌﾛｰﾃｨﾝｸﾞﾃﾞｨﾌｭｰｼﾞｮﾝ部
読出部
20
DATA0
信号処理部
40
画像処理部
41
電圧判定部
42
記憶部
8
画像信号
DATA
電源
電圧
ｺｰﾄﾞ
VCODE
XERR
ｴﾗｰﾌﾗｸﾞ
信号
撮像制御部
30
参照信号生成部
31
基準電圧生成部
32
電圧センサ
33

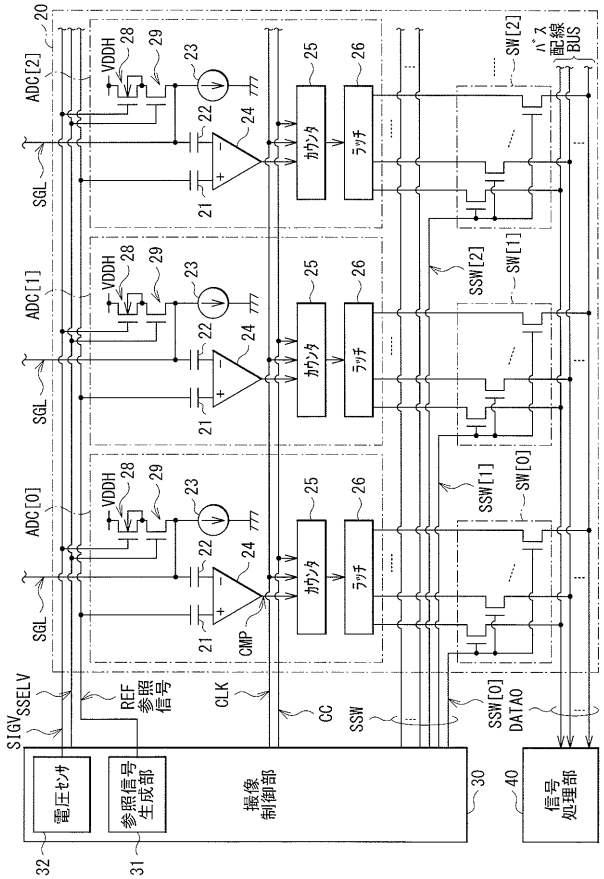
【図２】


TGLL
FDGL
RSTL
FCGL
TGSL
SELL
VDDH
RST
VDDH
FC
P1
ﾌｫﾄﾀﾞｲｵｰﾄﾞ
PD2
FCG
TGS
VDDH
ﾌｫﾄﾀﾞｲｵｰﾄﾞ
PD1
FDG
AMP
FD
ﾌﾛｰﾃｨﾝｸﾞﾃﾞｨﾌｭｰｼﾞｮﾝ
TGL
SEL
SGL

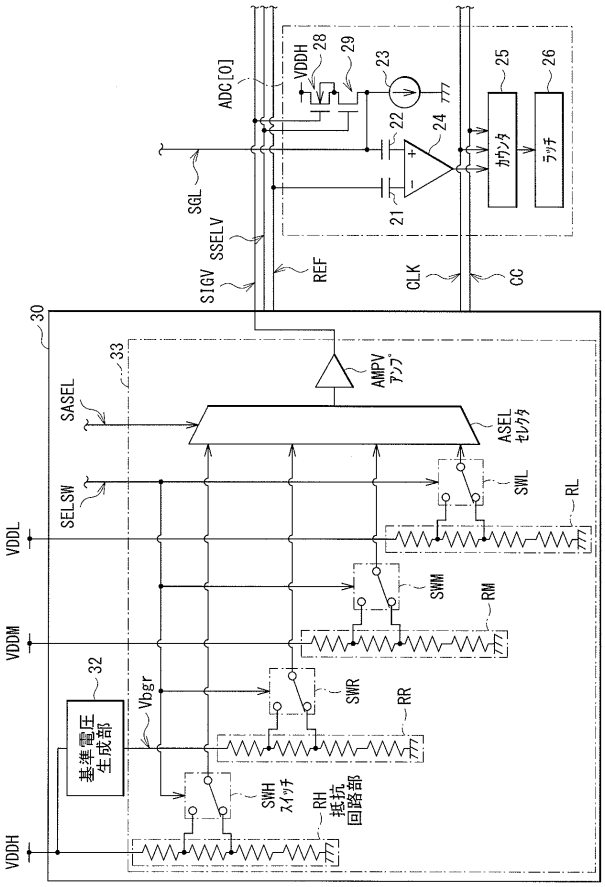
【図３】


9
G
R
B
PD2
PD1
P1

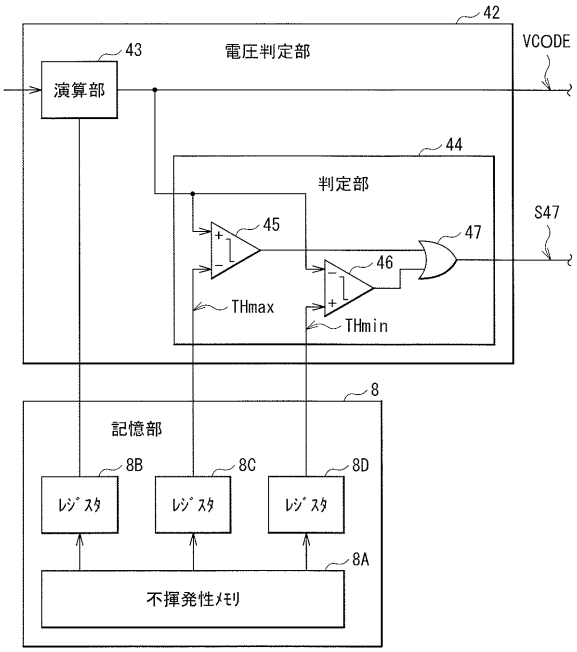
【図４】


20
ADC[2]
ADC[1]
ADC[0]
SGL
VDDH
28
29
23
22
24
21
CMP
25
ｶｳﾝﾀ
26
ﾗｯﾁ
SW[2]
SW[1]
SW[0]
ﾊﾞｽ配線
BUS
SSW[2]
SSW[1]
SSW[0]
DATA0
SIGV
SSELV
REF
参照信号
CLK
CC
SSW
電圧センサ
32
参照信号生成部
31
撮像制御部
30
信号処理部
40

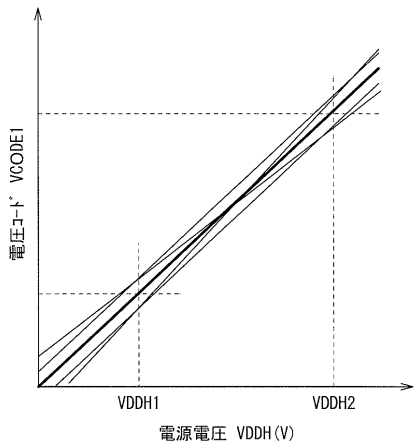
【図５】



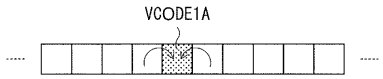
【図６】



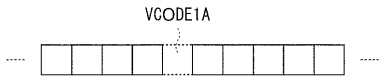
【図７】



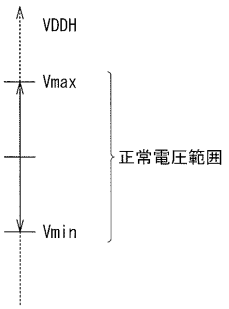
【図８Ａ】



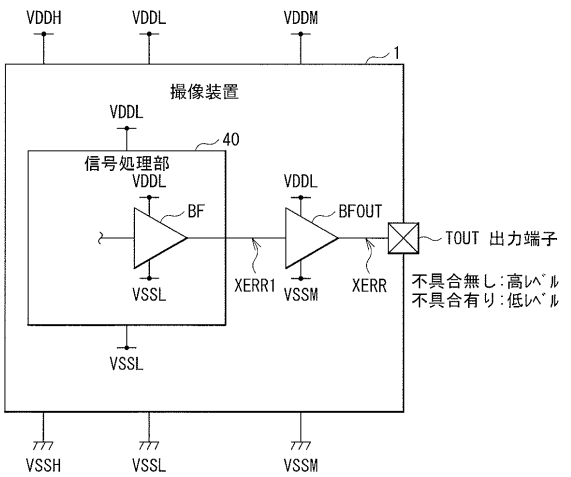
【図８Ｂ】



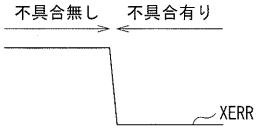
【図９】



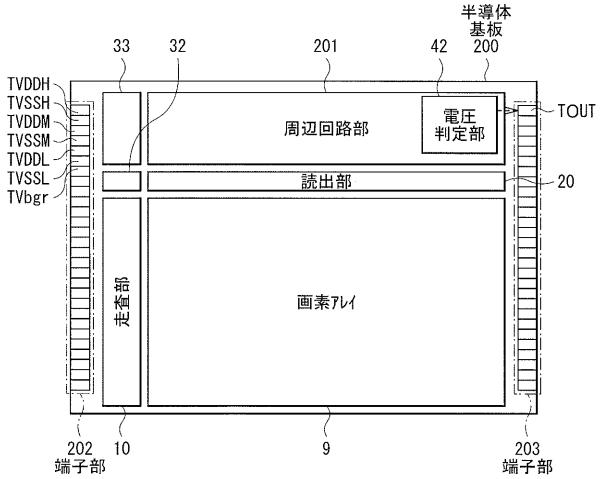
【図１０】



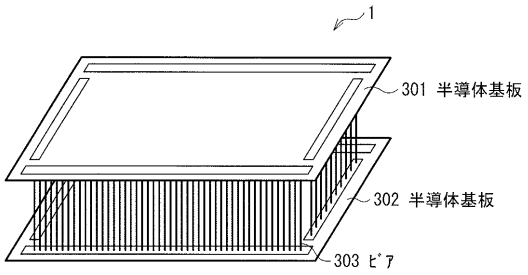
【図１１】



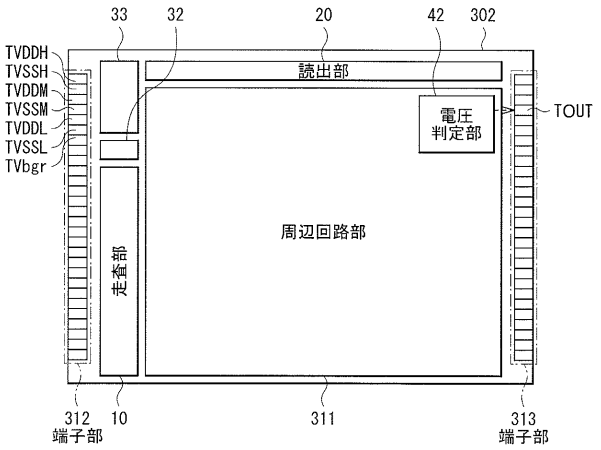
【図１２】



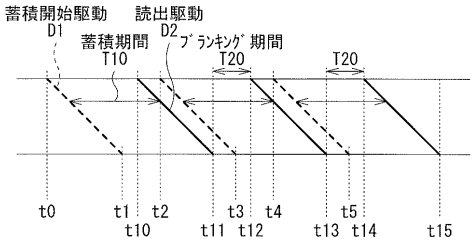
【図１３】



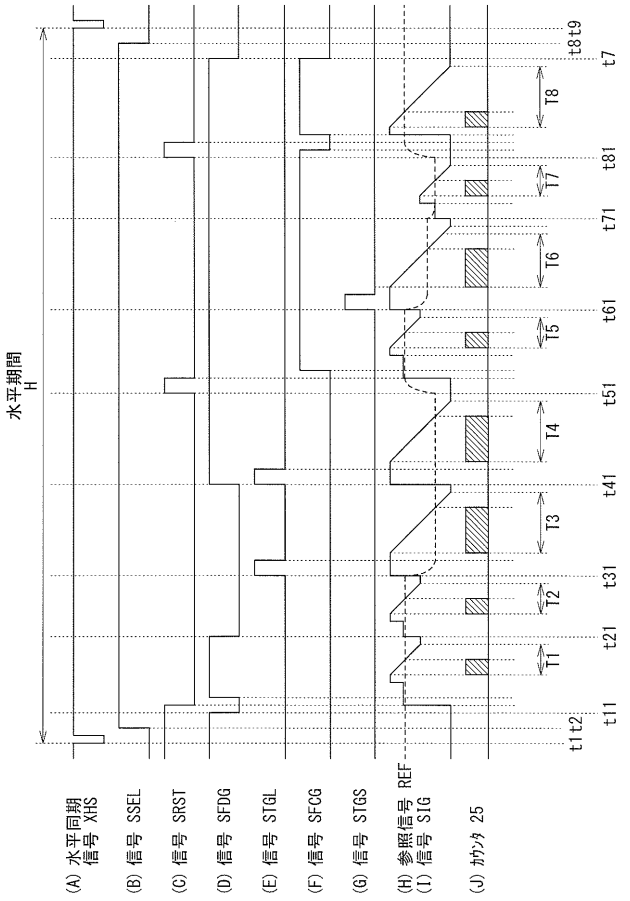
【図１４】



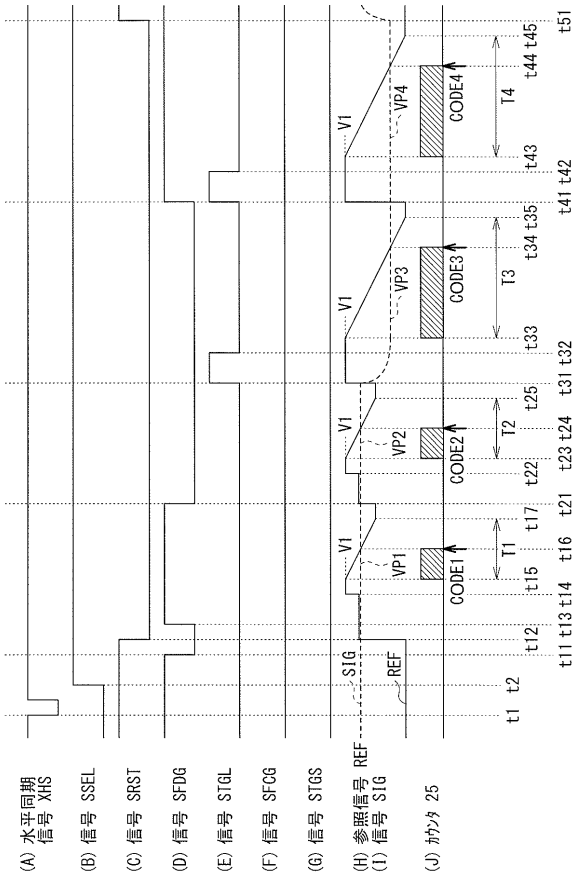
【図１５】



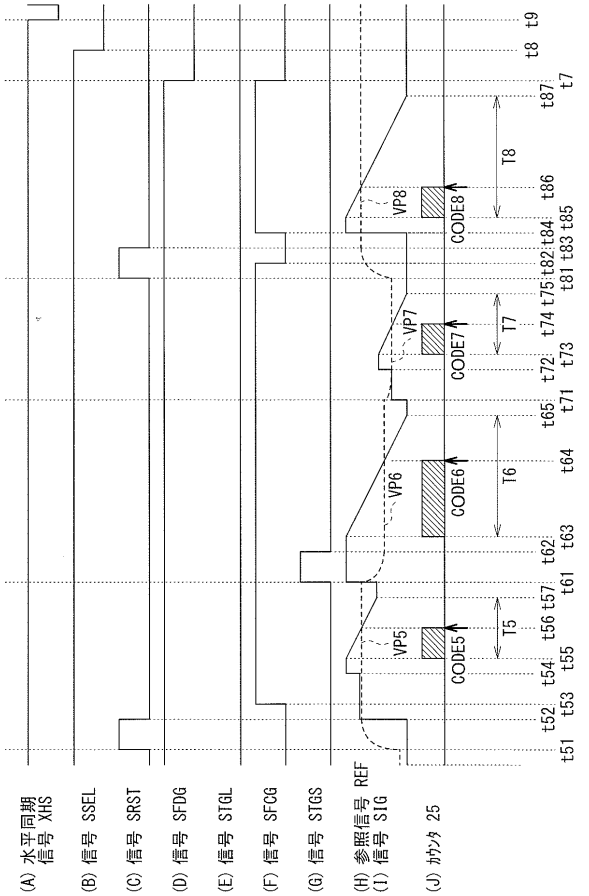
【図１６】



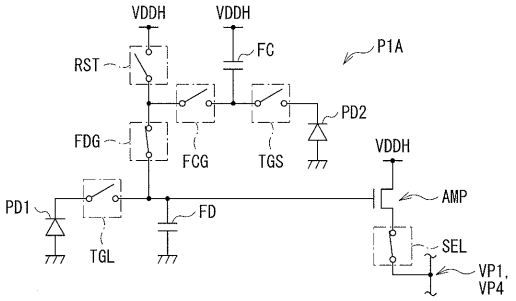
【図１７Ａ】



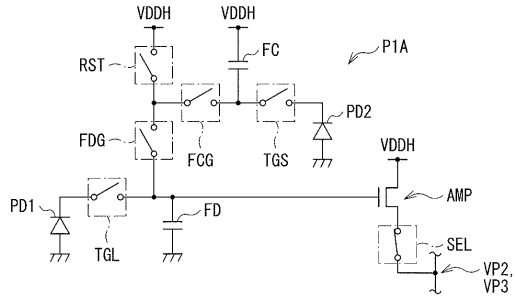
【図１７Ｂ】



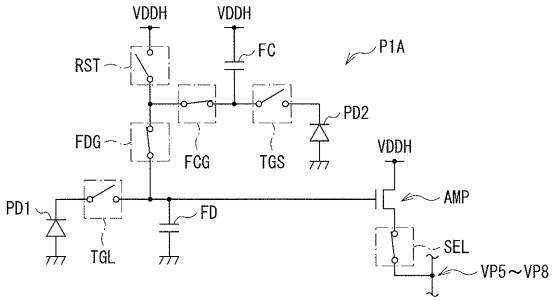
【図１８Ａ】



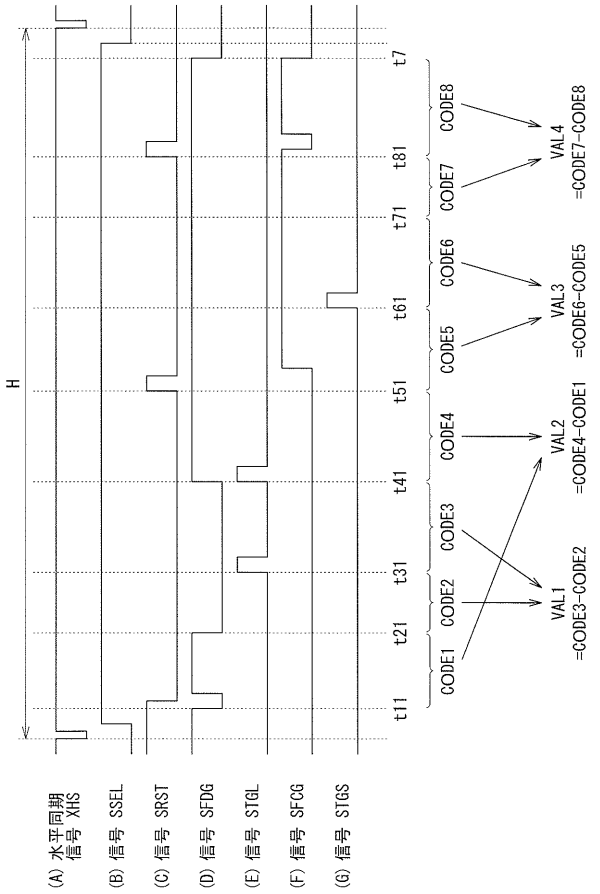
【図１８Ｂ】



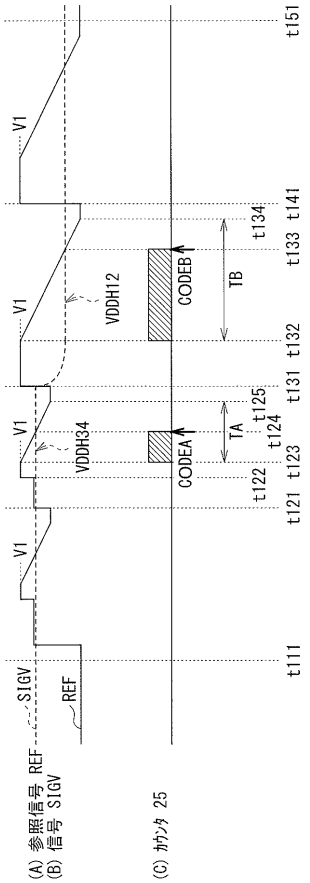
【図１８Ｃ】



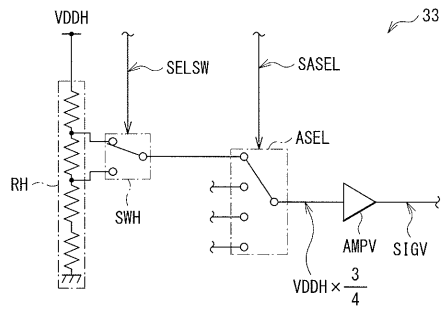
【図１９】



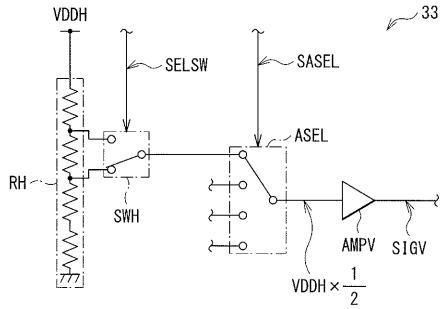
【図２０】



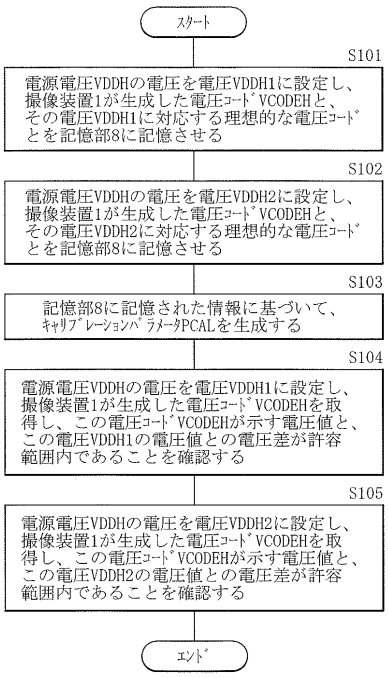
【図２１Ａ】



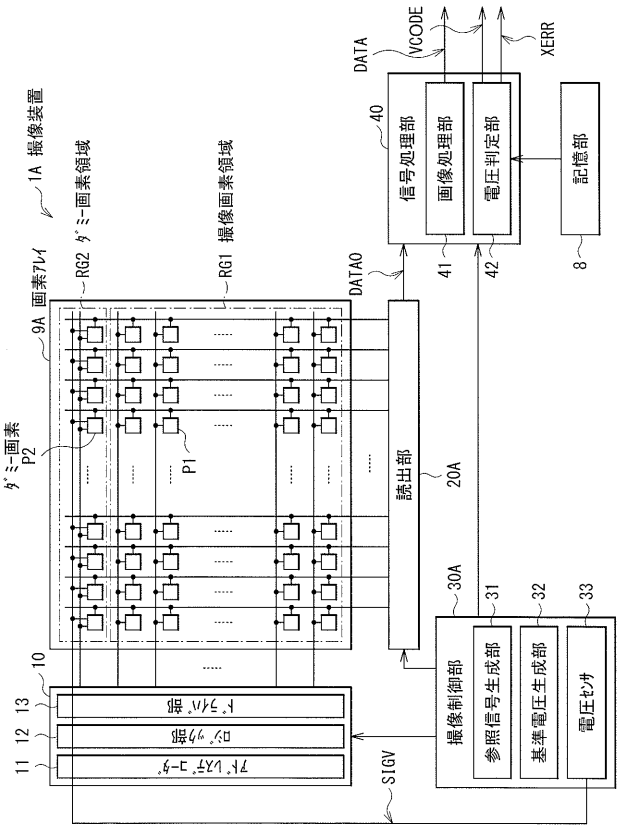
【図２１Ｂ】



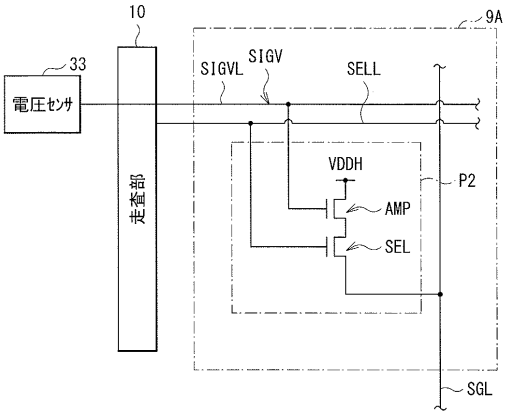
【図２２】



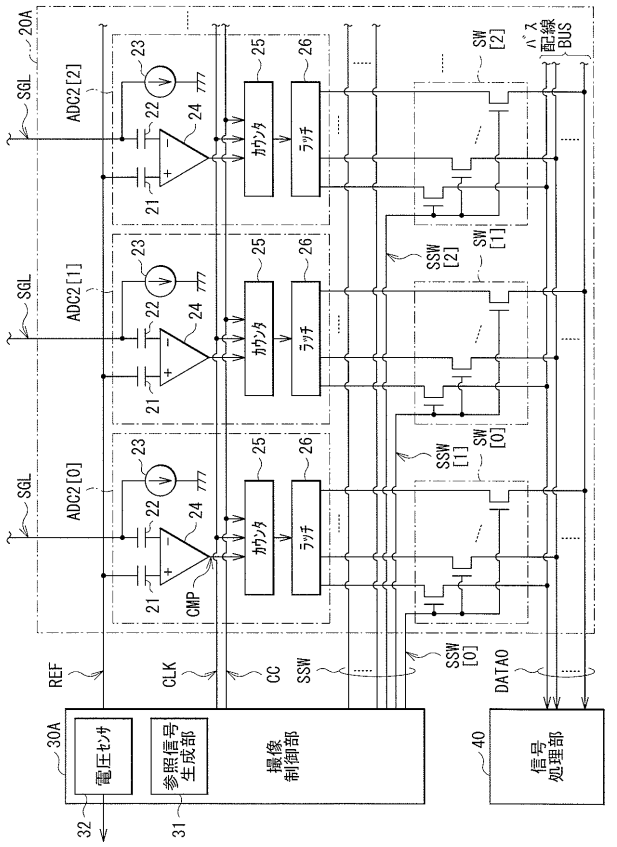
【図２３】



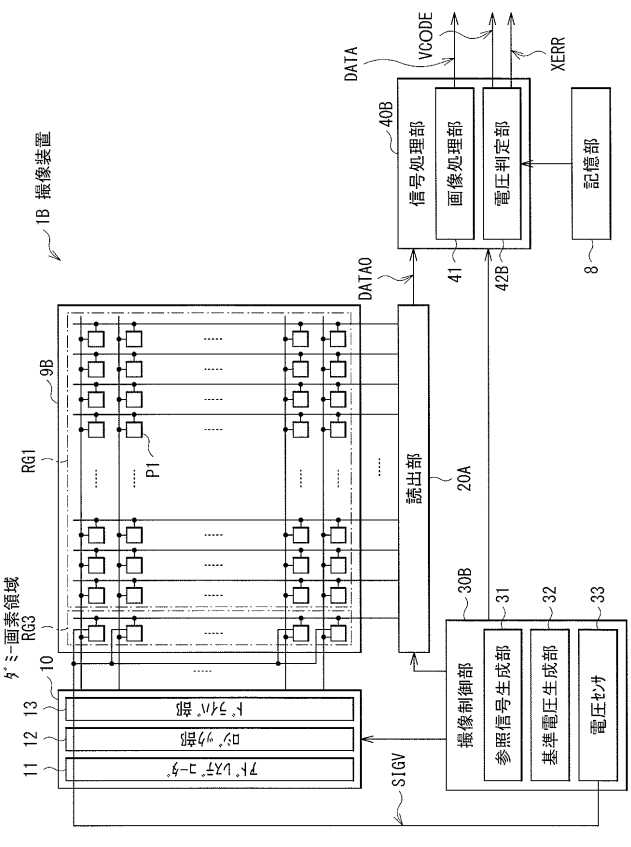
【図２４】



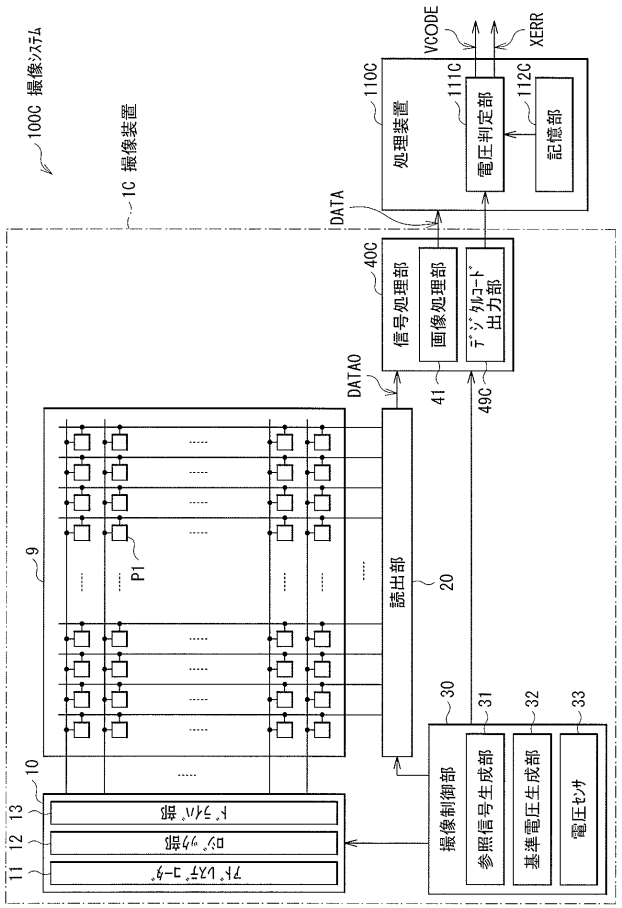
【図２５】



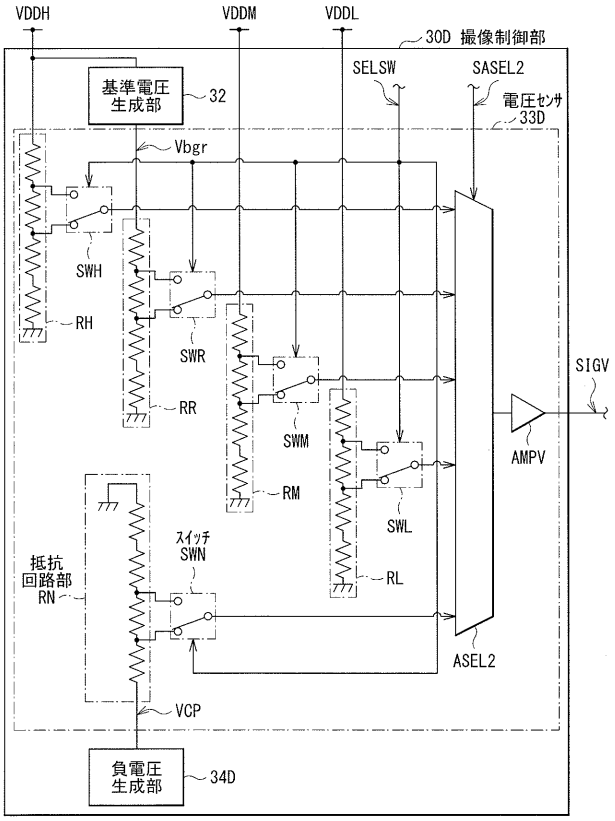
【図２６】



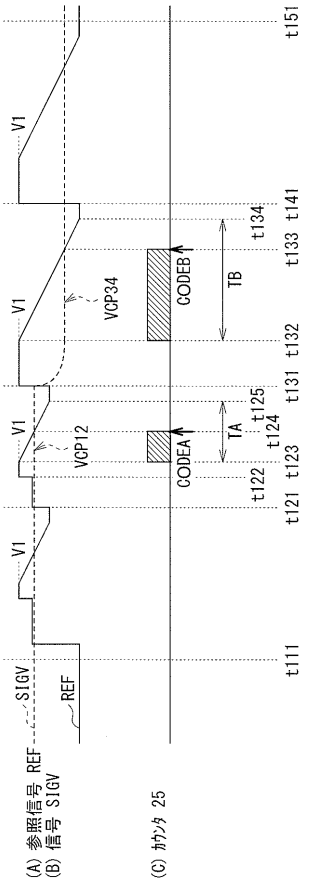
【図２７】



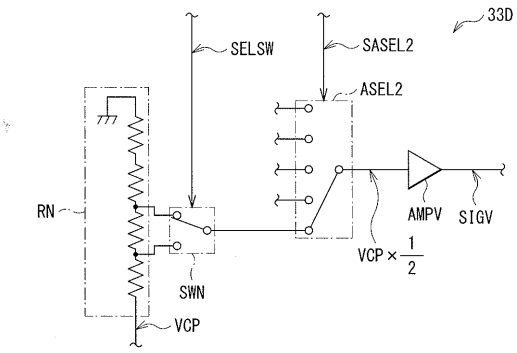
【図２８】



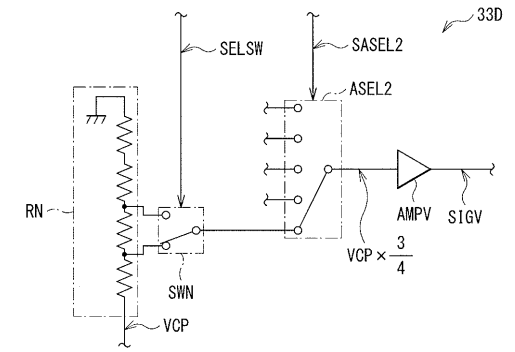
【図２９】



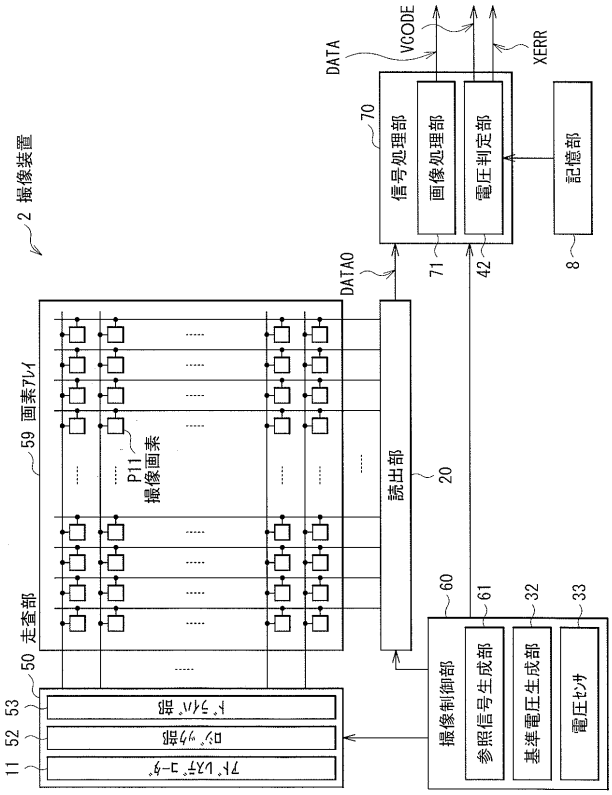
【図３０Ａ】



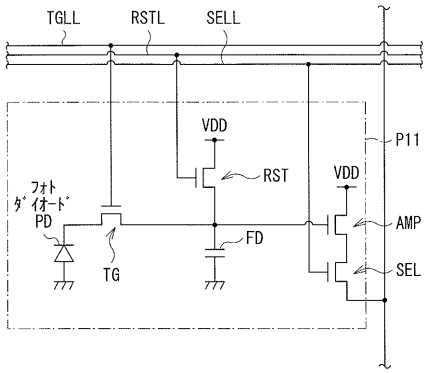
【図３０Ｂ】



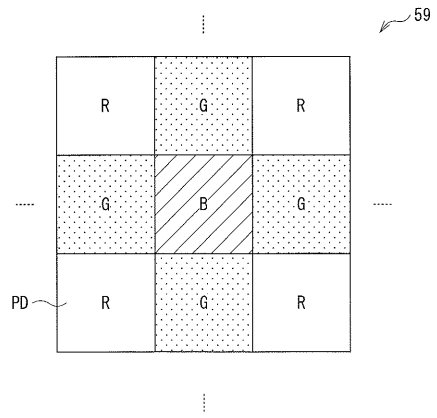
【図３１】



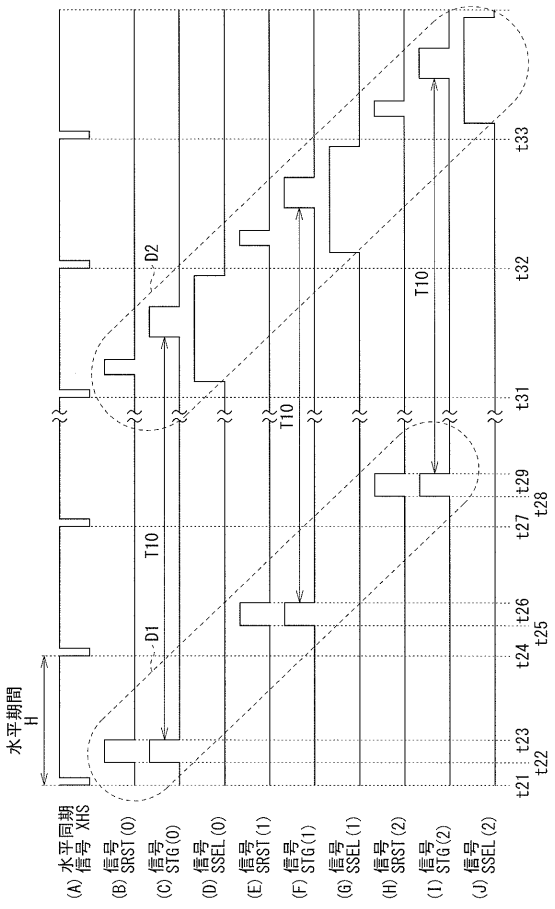
【図３２】



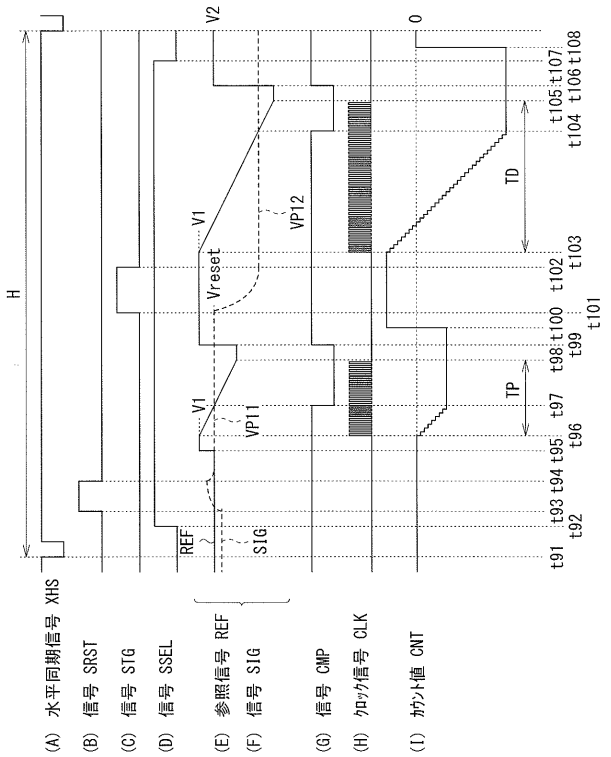
【図３３】



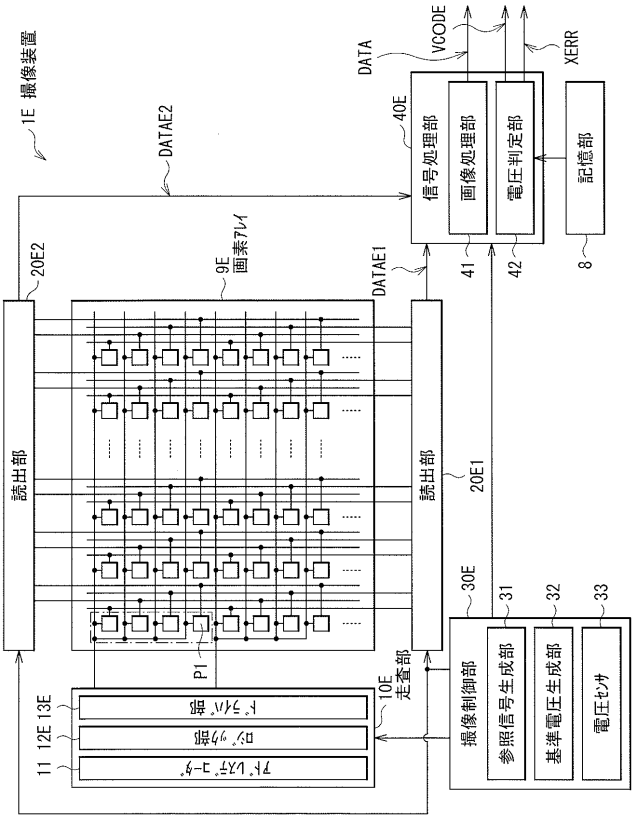
【図３４】



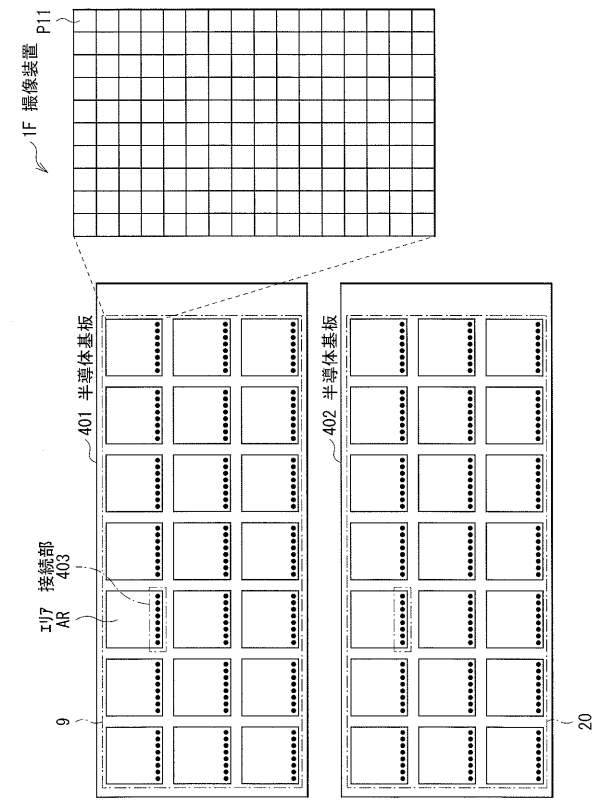
【図３５】



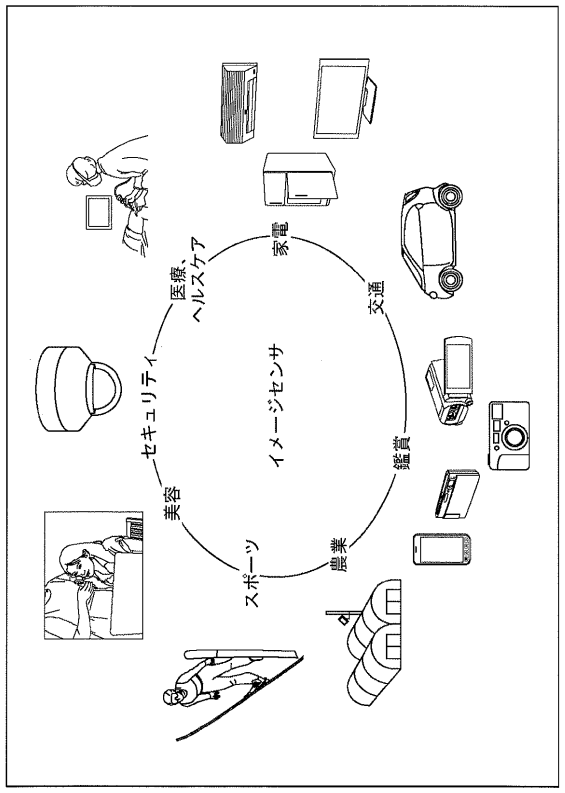
【図３６】



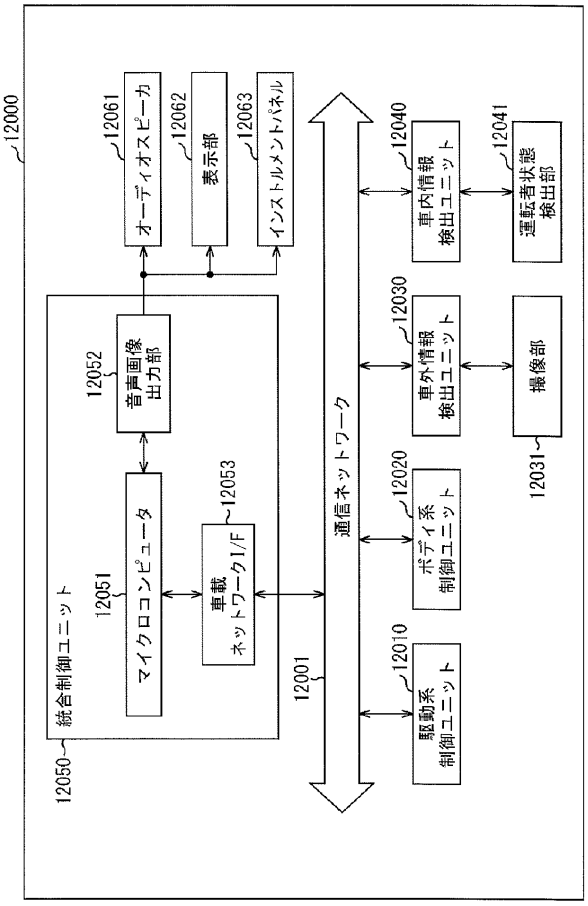
【図３７】



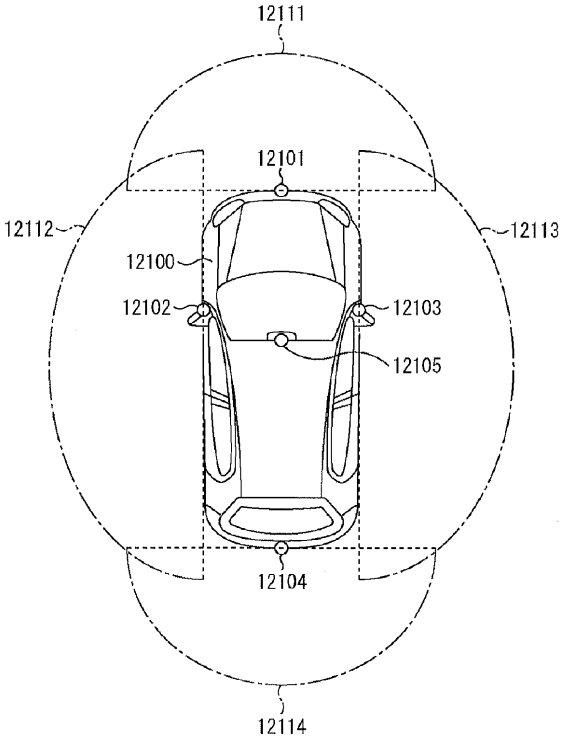
【図３８】



【図３９】


12000
12061
オーディオスピーカ
12062
表示部
12063
インストルメントパネル
12040
車内情報
検出ユニット
12041
運転者状態
検出部
12052
音声画像
出力部
12030
車外情報
検出ユニット
撮像部
12031
12053
車載
ネットワークI/F
12020
ボディ系
制御ユニット
12051
マイクロコンピュータ
通信ネットワーク
12001
12010
駆動系
制御ユニット
統合制御ユニット
12050

【図４０】


12111
12101
12112
12113
12100
12102
12103
12105
12104
12114

フロントページの続き

(72)発明者　岡　巧
神奈川県厚木市旭町四丁目１４番１号　ソニーセミコンダクタソリューションズ株式会社内
(72)発明者　本橋　裕一
神奈川県厚木市旭町四丁目１４番１号　ソニーセミコンダクタソリューションズ株式会社内
(72)発明者　鈴木　敦史
神奈川県厚木市旭町四丁目１４番１号　ソニーセミコンダクタソリューションズ株式会社内

Ｆターム(参考) 5C024 CY44　GY31　HX23　HX47
5C122 DA14　EA10　FC02　GF12