



(12) 发明专利申请

(10) 申请公布号 CN 101702849 A

(43) 申请公布日 2010.05.05

(21) 申请号 200910220900.6

(22) 申请日 2009.11.12

(71) 申请人 英飞特电子(杭州)有限公司

地址 310053 浙江省杭州市滨江区东信大道
66 号东方通信城 B 座 309

(72) 发明人 葛良安 华桂潮 姚晓莉

(74) 专利代理机构 浙江杭州金通专利事务所有
限公司 33100

代理人 沈孝敬

(51) Int. Cl.

H05B 37/02(2006.01)

H02M 3/04(2006.01)

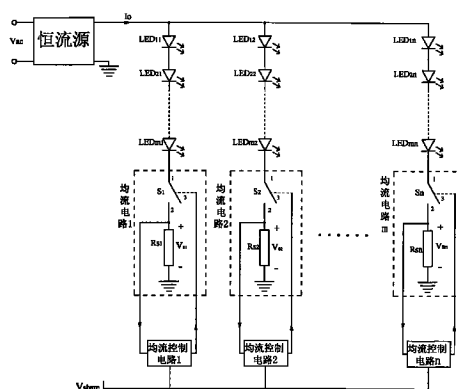
权利要求书 2 页 说明书 4 页 附图 8 页

(54) 发明名称

一种适用于 LED 驱动器的多路 PWM 斩波均流电路

(57) 摘要

本发明公开了一种适用于 LED 驱动器的多路 PWM 斩波均流电路,包括一个单输出恒流源和并联输出的多路负载,所述的每路负载由多个 LED 灯串联组成,并串联一个均流电路和一个均流控制电路,其特征在于所述的均流电路由调整管和采样电阻串联组成;所述的每路均流控制电路的输入来自每路采样电阻对该路电流的采样信号,经过各自的均流控制电路转换后成为公共的连接线,和其它各路连接在一起,成为均流总线;每路电流采样信号和均流总线电压在均流控制电路内部进行比较调节后,产生 PWM 信号或高电平信号,该信号则可控制对应的均流电路调整管的工作占空比大小,然后控制每路电流的大小,实现各路电流的均流。



1. 一种适用于 LED 驱动器的多路 PWM 斩波均流电路, 包括一个单输出恒流源和多路输出电路, 所述的单输出恒流源输入端接交流输入电压 (V_{ac}), 输出端接多路输出电路, 所述的每个多路输出电路包括一个均流电路, 一个均流控制电路以及由多个 LED 灯组成的负载, 其特征在于所述的均流电路由调整管 ($S_1, \dots, S_n$) 和采样电阻 ($R_{s1}, \dots, R_{sn}$) 串联组成; 所述的每路均流控制电路的输入来自每路采样电阻对该路电流的采样信号 ($V_{s1}, \dots, V_{sn}$), 经过各自的均流控制电路转换后成为公共的连接线, 和其它各路连接在一起, 成为均流总线; 每路电流采样信号 ($V_{s1}, \dots, V_{sn}$) 和均流总线电压 (V_{share}) 在均流控制电路内部进行比较调节后, 产生 PWM 信号或高电平信号, 该信号则可控制对应的均流电路调整管的工作占空比大小, 然后控制每路电流的大小, 实现各路电流的均流。

2. 如权利要求 1 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路, 其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 的第一极连接到 LED 负载, 其第二极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端, 采样电阻 ($R_{s1}, \dots, R_{sn}$) 的另外一端连接到输出地, 和恒流源输出地相连; 所述的均流控制电路由电阻 R_{1r} 、电阻 R_{2r} 、电容 C_r 、运放 IC_{1r} 、运放 IC_2 、补偿网络和三角波信号组成, 所述的电阻 R_{sr} 非接地的一端接电阻 R_{1r} 和电阻 R_{2r} 的一端, 电阻 R_{2r} 的另一端接电容 C_r 的一端和运放 IC_{1r} 的反向输入端, 电阻 R_{1r} 的另一端接运放 IC_{1r} 的正向输入端, 补偿网络接在运放 IC_{1r} 的反向输入端和输出端之间, 运放 IC_{1r} 的输出端接到运放 IC_{2r} 的正向输入端, 三角波信号作为运放 IC_{2r} 的反向输入端信号, 运放 IC_{2r} 的输出端接到调整管 S_r 的控制极; 其中: r 表示第 r 路输出电路, $r = 1, 2, \dots, n$ 。

3. 如权利要求 2 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路, 其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 为 MOS 管, 其漏极连接到 LED 负载, 其源极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端, 其门极连接到运放 ($IC_{21}, \dots, IC_{2n}$) 的输出端。

4. 如权利要求 2 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路, 其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 为 NPN 型三极管, 其集电极连接到 LED 负载, 其发射极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端, 其基极连接到运放 ($IC_{21}, \dots, IC_{2n}$) 的输出端。

5. 如权利要求 2 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路, 其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 为 PNP 型三极管, 所述的均流控制电路的运放 ($IC_{21}, \dots, IC_{2n}$) 的输出端连接到一个 NPN 型三极管 ($Q_1, \dots, Q_n$) 的基极, 所述的调整管 ($S_1, \dots, S_n$) 的发射极连接到 LED 负载, 其集电极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端, 其基极连接到三极管 ($Q_1, \dots, Q_n$) 的集电极, 三极管 ($Q_1, \dots, Q_n$) 的发射极接地。

6. 如权利要求 2-5 任何一项所述的适用于 LED 驱动器的多路 PWM 斩波均流电路, 其特征在于所述的均流总线上还设有偏置电阻 (R_b) 和滤波电容 (C_0), 所述的偏置电阻 (R_b) 的另一端接电源 (V_{cc}), 所述的滤波电容 (C_0) 的另一端接地。

7. 如权利要求 1 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路, 其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 的第一极连接到 LED 负载, 其第二极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端, 采样电阻 ($R_{s1}, \dots, R_{sn}$) 的另外一端连接到输出地, 和恒流源输出地相连; 所述的均流控制电路包括电阻 R_{1r} 、电阻 R_{2r} 、电阻 R_{br} 、二极管 D_r 、运放 IC_{1r} 、运放 IC_{2r} 、运放 IC_{3r} 、滤波电路、补偿网络和三角波信号, 所述的电阻 R_{sr} 非地的一

端接滤波电路的输入,滤波电路的输出接电阻 R_{1r} 的一端和运放 IC_{3r} 的正向输入端,运放 IC_{3r} 的反向输入端接二极管 D_r 的阳极和均流总线,二极管 D_r 的阴极接运放 IC_{3r} 的输出端,电阻 R_{1r} 的另一端接运放 IC_{1r} 的反向输入端,补偿网络接在运放 IC_{1r} 的反向输入端和输出端之间,运放 IC_{1r} 的正向输入端接电阻 R_{2r} 和电阻 R_{br} 的一端,电阻 R_{2r} 的另一端接均流总线,电阻 R_{br} 的另一端接电源 V_{cc} 正端,运放 IC_{1r} 的输出端接到运放 IC_{2r} 的正向输入端,三角波信号作为运放 IC_{2r} 的正向输入端信号,运放 IC_{2r} 的输出端接到调整管 S_r 的门极;其中: r 表示第 r 路输出电路, $r = 1, 2, \dots, n$ 。

8. 如权利要求 7 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路,其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 为 MOS 管,其漏极连接到 LED 负载,其源极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端,其门极连接到运放 ($IC_{21}, \dots, IC_{2n}$) 的输出端。

9. 如权利要求 7 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路,其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 为 NPN 型三极管,其集电极连接到 LED 负载,其发射极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端,其基极连接到运放 ($IC_{21}, \dots, IC_{2n}$) 的输出端。

10. 如权利要求 7 所述的适用于 LED 驱动器的多路 PWM 斩波均流电路,其特征在于所述的均流电路的调整管 ($S_1, \dots, S_n$) 为 PNP 型三极管,所述的均流控制电路的运放 ($IC_{21}, \dots, IC_{2n}$) 的输出端连接到一个 NPN 型三极管 ($Q_1, \dots, Q_n$) 的基极,所述的调整管 ($S_1, \dots, S_n$) 的发射极连接到 LED 负载,其集电极连接到采样电阻 ($R_{s1}, \dots, R_{sn}$) 的一端,其基极连接到三极管 ($Q_1, \dots, Q_n$) 的集电极,三极管 ($Q_1, \dots, Q_n$) 的发射极接地。

11. 如权利要求 7-10 任何一项所述的适用于 LED 驱动器的多路 PWM 斩波均流电路,其特征在于所述的均流总线上还设有偏置电阻 (R_{b0}),所述的偏置电阻 (R_{b0}) 的另一端接电源 (V_{cc})。

一种适用于 LED 驱动器的多路 PWM 斩波均流电路

技术领域

[0001] 本发明涉及一种适用于 LED 驱动器的多路 PWM 斩波均流电路。具体的说应该是，一种用于 LED 的恒流驱动电路，以 PWM 斩波的方式实现多路 LED 负载并联使用时多路间均流的技术。

背景技术

[0002] 对于 LED 多路恒流控制驱动器的应用，最常用的方案有：1. 恒压模块 + 多路非隔离 DC/DC 恒流电路（如 BUCK 电路）；2. 电压可调稳压模块 + 多路线性调整恒流电路。

[0003] 对于第一种方案，参照图 1，恒压模块的输出作为多路恒流电路的输入，每路恒流电路单独做恒流控制，很容易保证多路输出电流的均流。但由于每路恒流源需要一个独立控制的 DC/DC 变换器，因此电路复杂，成本高。

[0004] 对于第二种方案，参照图 2，用 MOS 管或三极管做线性调整来实现多路恒流控制，前级稳压模块的输出电压跟随后级恒流线性调整电路，稳压模块的输出电压始终比多路线性调整恒流电路中输出电压最高的一路略高，使线性调整电路在每路输出能实现精确恒流控制的基础上的功耗始终接近最小。该方案虽然电路成本低，每路的均流性好，但短路是 LED 常见的失效模式，在多路 LED 的压差比较大时，线性调整管的功耗很大，使 LED 驱动器发热严重。

发明内容

[0005] 本发明针对上述问题，提出一种用简单的 PWM 均流电路，实现均流性能良好的多路输出 LED 平均电流的恒流控制，并且在多路 LED 压差较大时，均流控制电路自身不产生大的功耗。

[0006] 解决上述问题采用的技术方案是：一种适用于 LED 驱动器的多路 PWM 斩波均流电路，包括一个单输出恒流源和多路输出电路，所述的单输出恒流源输入端接交流输入电压，输出端接多路输出电路，所述的每个输出电路包括一个均流电路，一个均流控制电路以及由多个 LED 灯组成的负载，其特征在于所述的均流电路由调整管和采样电阻串联组成；所述的每路均流控制电路的输入来自每路采样电阻对该路电流的采样信号，经过各自的均流控制电路转换后成为公共的连接线，和其它各路连接在一起，成为均流总线；每路电流采样信号和均流总线电压在均流控制电路内部进行比较调节后，产生 PWM 信号或高电平信号，该信号则可控制对应的均流电路调整管的工作占空比大小，然后控制每路电流的大小，实现各路电流的均流。

[0007] 本发明的有益效果：

[0008] 1. 多路 PWM 斩波均流的主电路及控制电路结构简单，成本低，并且在多路 LED 压差较大时，多路均流控制电路自身不产生大的功耗。

[0009] 2. 多路 PWM 斩波均流电路独立于单输出恒流源，可作为模块独立使用，适用于标准的单路恒流电源。当前级单路恒流源因调光需要改变稳流值时，多路 PWM 斩波均流电路

仍能保持每路电流平均电流自动均分。

附图说明

- [0010] 下面结合附图和实施例对本发明作进一步说明。
- [0011] 图 1 现有技术电路框图一。
- [0012] 图 2 现有技术电路框图二。
- [0013] 图 3 本发明的电路结构框图之一。
- [0014] 图 4 本发明实现电路结构一的第一种实施方式。
- [0015] 图 5 本发明实现电路结构一的第二种实施方式。
- [0016] 图 6 本发明实现电路结构一的第三种实施方式。
- [0017] 图 7 本发明实现电路结构一的第四种实施方式。
- [0018] 图 8 本发明实现电路结构一的第五种实施方式。
- [0019] 图 9 本发明实现电路结构一的第六种实施方式。

具体实施例

[0020] 参照图 3, 本发明的适用于 LED 驱动器的多路 PWM 斩波均流电路, 包括一个单输出恒流源和多路输出电路, 所述的单输出恒流源输入端接交流输入电压 V_{ac} , 输出端接多路输出电路, 所述的每个输出电路包括一个均流电路, 一个均流控制电路以及由多个 LED 灯组成的负载, 所述的均流电路由调整管 $S_1, \dots, S_n$ 和采样电阻 $R_{s1}, \dots, R_{sn}$ 串联组成; 所述的每路均流控制电路的输入来自每路采样电阻对该路电流的采样信号 $V_{s1}, \dots, V_{sn}$, 经过各自的均流控制电路转换后成为公共的连接线, 和其它各路连接在一起, 成为均流总线; 每路电流采样信号 $V_{s1}, \dots, V_{sn}$ 和均流总线电压 V_{share} 在均流控制电路内部进行比较调节后, 产生 PWM 信号或高电平信号, 该信号则可控制对应的均流电路调整管的工作占空比大小, 然后控制每路电流的大小, 实现各路电流的均流。

[0021] 为方便阐述, 这里假定以下表述中所提到的某一路负载为 r 路, 其中 r 等于 1, 2, $\dots, n$ 。

[0022] 参照图 4, 所述的交流输入电压 V_{ac} 作为恒流源的输入, 经过恒流源后输出恒流电流 I_o 给各路 LED 负载供电。所述的 LED 负载是多路 n 路多个 (m 个) 串联的 LED 灯组成如 $LED_{11}, \dots, LED_{m1}, \dots, LED_{1n}, \dots, LED_{mn}$ 。

[0023] 其中, 某一路的连接方式为: 所述的负载 $LED_{1r}, \dots, LED_{mr}$ 串联后连接调整管 MOSFET S_r 和采样电阻 R_{sr} 组成的均流电路 r ;

[0024] 所述的均流电路 r 的 MOS 管 S_r 的漏极连接到 LED 负载, 其源极连接到采样电阻 R_{sr} 的一端, 采样电阻 R_{sr} 的另外一端连接到输出地, 和恒流源输出地相连;

[0025] 所述的均流控制电路 r 由电阻 R_{1r} 、电阻 R_{2r} 、电容 C_r 、运放 IC_{1r} 、运放 IC_{2r} 、补偿网络和三角波信号组成, 所述的电阻 R_{sr} 非接地的一端接电阻 R_{1r} 和电阻 R_{2r} 的一端, 电阻 R_{2r} 的另一端接电容 C_r 的一端和运放 IC_{1r} 的反向输入端, 电阻 R_{1r} 的另一端接运放 IC_{1r} 的正向输入端, 补偿网络接在运放 IC_{1r} 的反向输入端和输出端之间, 运放 IC_{1r} 的输出端接到运放 IC_{2r} 的正向输入端, 三角波信号作为运放 IC_{2r} 的反向输入端信号, 运放 IC_{2r} 的输出端接到调整管 S_r 的门极。

[0026] 所述的均流总线接在运放 IC1r 正向输入端,偏置电阻 Rb 的一端接在均流总线上,另一端接电源 Vcc,滤波电容 C0 的一端接均流总线,另一端接输出地。

[0027] 所述的均流控制电路中,所述的均流总线上得到的电压为各路输出的平均电流信号 $V_{share} = (V_{s1}, \dots, V_{sn})/n$,和每路自身电流采样信号 $(V_{s1}, \dots, V_{sn})$ 进行比较,若某路负载电流小于平均电流,则均流电路 r 中的电流采样信号 Vsr 与平均电流信号 Vshare 比较,使运放 IC1r 输出电压为高电平,该电平超过三角波信号的峰值电压,比较器 IC2r 输出也为高电平,使该路调整管 Sr 饱和导通,当其它电流较大的负载路经调整使电流逐步减小时,该路电流自动逐步增大直到接近平均电流;若某路负载电流大于平均电流,则该均流电路 r 中的电流采样信号 Vsr 与平均电流信号 Vshare 比较,使运放 IC1r 输出电压逐步降低,运放 IC1r 得输出和三角波比较后,比较器 IC2r 产生 PWM 波,使该路负载电流的平均值逐步降低直到接近各路 LED 的平均电流;若某路电流等于平均电流,由于电阻 Rb 的偏置作用,则运放输出为高电平,从而使该路调整管饱和导通。

[0028] 所述的负载支路 LED 电压越低,其运放 IC2r 输出电压就越低,调整管 Sr 的占空比越小,从而该路 LED 电流的平均值降低越多。由于大电流的负载路工作在 PWM 斩波状态下,因此均流线 Vshare 上需要并合适的滤波电容 C0,滤除交流分量。R2r、Cr 是对每一路的电流采样信号进行滤波。

[0029] 参照图 5,所述的交流输入电压 Vac,恒流源,均流控制电路 1 到均流控制电路 n,LED 负载,均流总线,偏置电阻 Rb,滤波电容 C0,及所涉及的方式均与图 4 相同,不同的是,均流电路中的调整管 Sr 由图 4 中的 MOS 管替换为 NPN 型三极管;

[0030] 所述的均流电路 r 的三极管 Sr 的集电极连接到 LED 负载,其发射极连接到采样电阻 Rs1 的一端,其基极接到均流控制电路 r 的输出即运放 IC2r 的输出端,采样电阻 Rs1 的另外一端连接到输出地。

[0031] 所述的调整管 NPN 型三极管 Sr 其工作在“饱和-截止”或饱和状态。

[0032] 参照图 6,所述的交流输入电压 Vac,恒流源,LED 负载,均流总线,偏置电阻 Rb,滤波电容 C0,及所涉及的方式均与图 4 相同,不同的是:

[0033] 所述的均流电路中的调整管 Sr 由图 3 中的 MOS 管替换为 PNP 型三极管,三极管 Sr 的集电极接电阻 Rsr 的一端,其发射极接 LED 负载,采样电阻 Rs1 的另外一端连接到输出地;所述的均流控制电路,在 IC2r 的输出端接 NPN 型三极管 Qr 的基极,Qr 的发射极接输出地,Qr 的集电极接均流电路调整管 Sr 的基极。

[0034] 所述的调整管 PNP 型三极管 Sr 和均流控制电路中的 NPN 型三极管 Qr,均工作在“饱和-截止”或饱和状态。

[0035] 以上的图 4,图 5,图 6 的实施例中调整管 Sr 也可以是 IGBT 等器件。

[0036] 参照图 7,所述的交流输入电压 Vac 作为恒流源的输入,经过恒流源后输出恒流电流 Io 给各路 LED 负载供电。所述的 LED 负载是多路 n 路多个 (m 个) 串联的 LED 灯组成如 LED11, ... LEDm1, ..., LED1n, ... LEDmn。所述的负载 LED1r, ..., LEDmr 串联后连接调整管 MOSFET Sr 和采样电阻 Rsr 组成的均流电路 r。

[0037] 所述的均流电路 r 的 MOS 管 Sr 的漏极连接到 LED 负载,其源极连接到采样电阻 Rs1 的一端,采样电阻 Rs1 的另外一端连接到输出地,和恒流源输出地相连。

[0038] 所述的均流控制电路 r 由电阻 R1r、电阻 R2r、电阻 Rbr,二极管 Dr,运放 IC1r、运放

IC2r、运放 IC3r、滤波电路、补偿网络和三角波信号组成。所述的电阻 Rsr 非地的一端接滤波电路的输入,滤波电路的输出接电阻 R1r 的一端和运放 IC3r 的正向输入端,运放 IC3r 的反向输入端接二极管 Dr 的阳极和均流总线,二极管 Dr 的阴极接运放 IC3r 的输出端,电阻 R1r 的另一端接运放 IC1r 的反向输入端,补偿网络接在运放 IC1r 的反向输入端和输出端之间,运放 IC1r 的正向输入端接电阻 R2r 和电阻 Rbr 的一端,电阻 R2r 的另一端接均流总线,电阻 Rbr 的另一端接电源 Vcc 正端,运放 IC1r 的输出端接到运放 IC2r 的正向输入端,三角波信号作为运放 IC2r 的正向输入端信号,运放 IC2r 的输出端接到调整管 Sr 的门极。

[0039] 所述的偏置电阻 Rb0 的一端接在均流总线上,另一端接电源 Vcc 正端,Vcc 负端接地。

[0040] 所述的均流控制电路中,运放 IC3r 和二极管 Dr 组成的电路可实现均流总线的电压 Vshare 为各负载支路电流采样信号的最小值,其中电阻 Rb0 为该电路的偏置电阻。该最小值和每路自身电流采样信号 ($V_{s1}, \dots, V_{sn}$) 进行比较。若某路负载电流大于最小电流,则该均流电路 r 中的电流采样信号 Vsr 与最小电流信号 Vshare 比较,均流控制电路 r 上的运放 IC1r 输出电压逐步降低,运放 IC1r 输出和三角波比较后,产生 PWM 波,使该路负载电流逐步降低;若某路电流等于最小电流,由于电阻 Rbr 的偏置作用,则运放 IC1r 输出为高电平,该电平在运放 IC2r 中高于三角波信号的峰值,使运放 IC2r 输出为高电平,调整管 Sr 饱和导通。在这种相互作用下,实现各路负载电流的均流。

[0041] 所述的负载支路 LED 电压越低,其运放 IC2r 输出电压就越低,调整管 Sr 的占空比越小,从而该路 LED 电流的降低越多。由于大电流的负载路工作在 PWM 斩波状态下,因此滤波电路对该路的电流采样信号进行滤波。

[0042] 参照图 8,所述的交流输入电压 Vac,恒流源,均流控制电路 1 到均流控制电路 n,LED 负载,及其连接方式均与图 7 相同,不同的是,均流电路中的调整管 Sr 由图 7 中的 MOS 管替换为 NPN 型三极管。

[0043] 所述的均流电路 r 的三极管 Sr 的集电极连接到 LED 负载,其发射极连接到采样电阻 Rs1 的一端,其基极接到均流控制电路 r 的输出即运放 IC2r 的输出端,采样电阻 Rs1 的另外一端连接到输出地。

[0044] 所述的调整管 NPN 型三极管 Sr 其工作在“饱和一截止”或饱和状态。

[0045] 参照图 9,所述的交流输入电压 Vac,恒流源,LED 负载,及其连接方式均与图 7 相同,不同的是:

[0046] 所述的均流电路中的调整管 Sr 由图 3 中的 MOS 管替换为 PNP 型三极管,三极管 Sr 的集电极接电阻 Rsr 的一端,其发射极接 LED 负载,采样电阻 Rs1 的另外一端连接到输出地;所述的均流控制电路 r 中在 IC2r 的输出端接 NPN 型三极管 Qr 的基极,Qr 的发射极接输出地,Qr 的集电极接均流电路调整管 Sr 的基极。

[0047] 以上的图 7,图 8,图 9 的实施例中调整管 Sr 也可以是 IGBT 等器件。

[0048] 最后,还需要注意的是,以上列举的仅是本发明的具体实施例。显然,本发明不限于以上实施例,还可以有许多变形。本领域的普通技术人员能从本发明公开的内容直接导出或联想到的所有变形,均应认为是发明的保护范围。

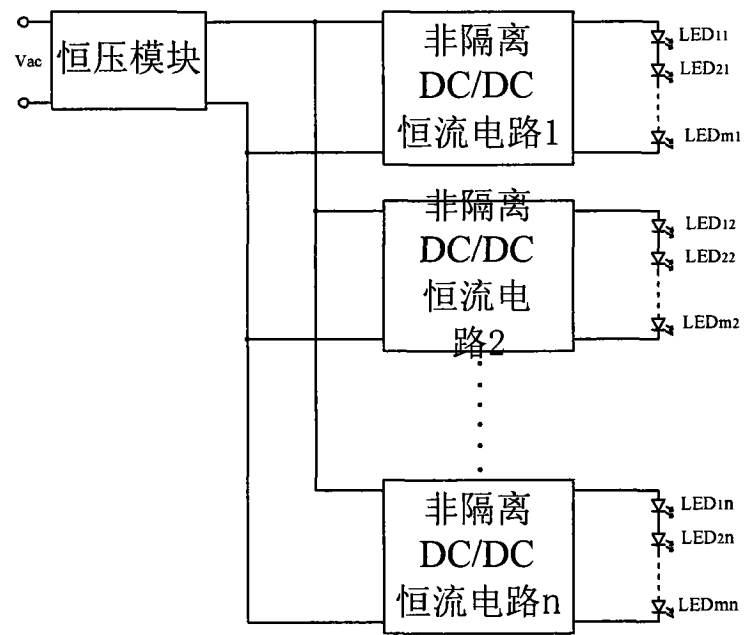


图 1

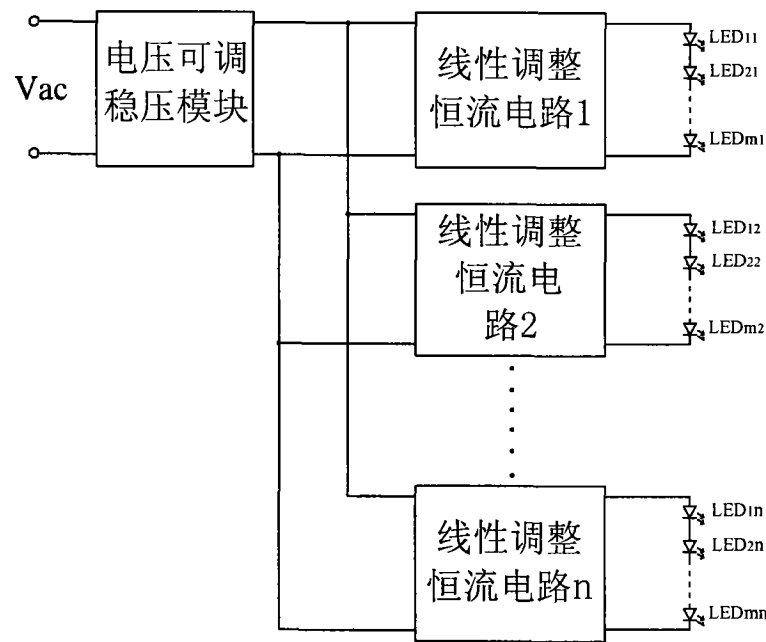


图 2

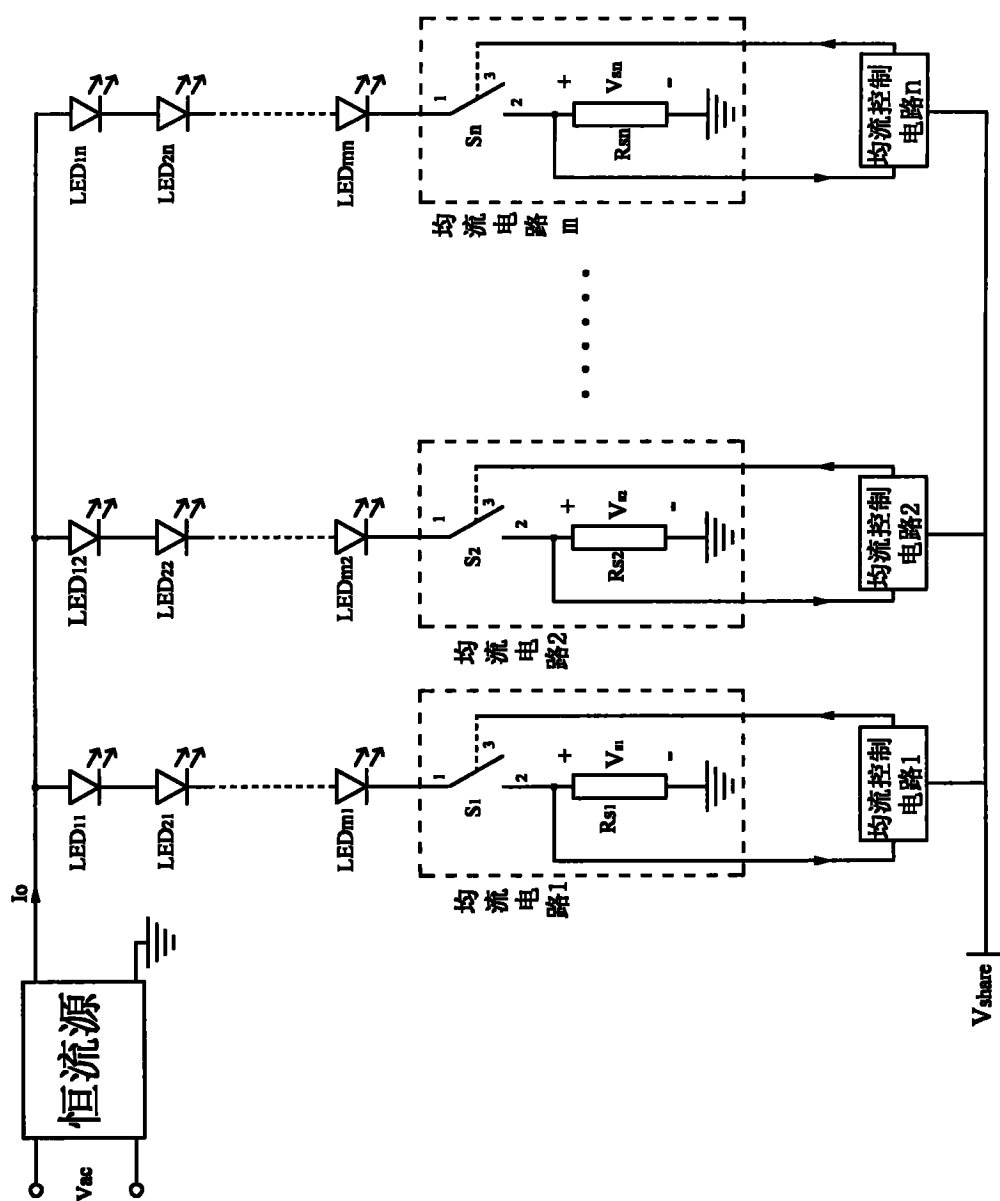


图 3

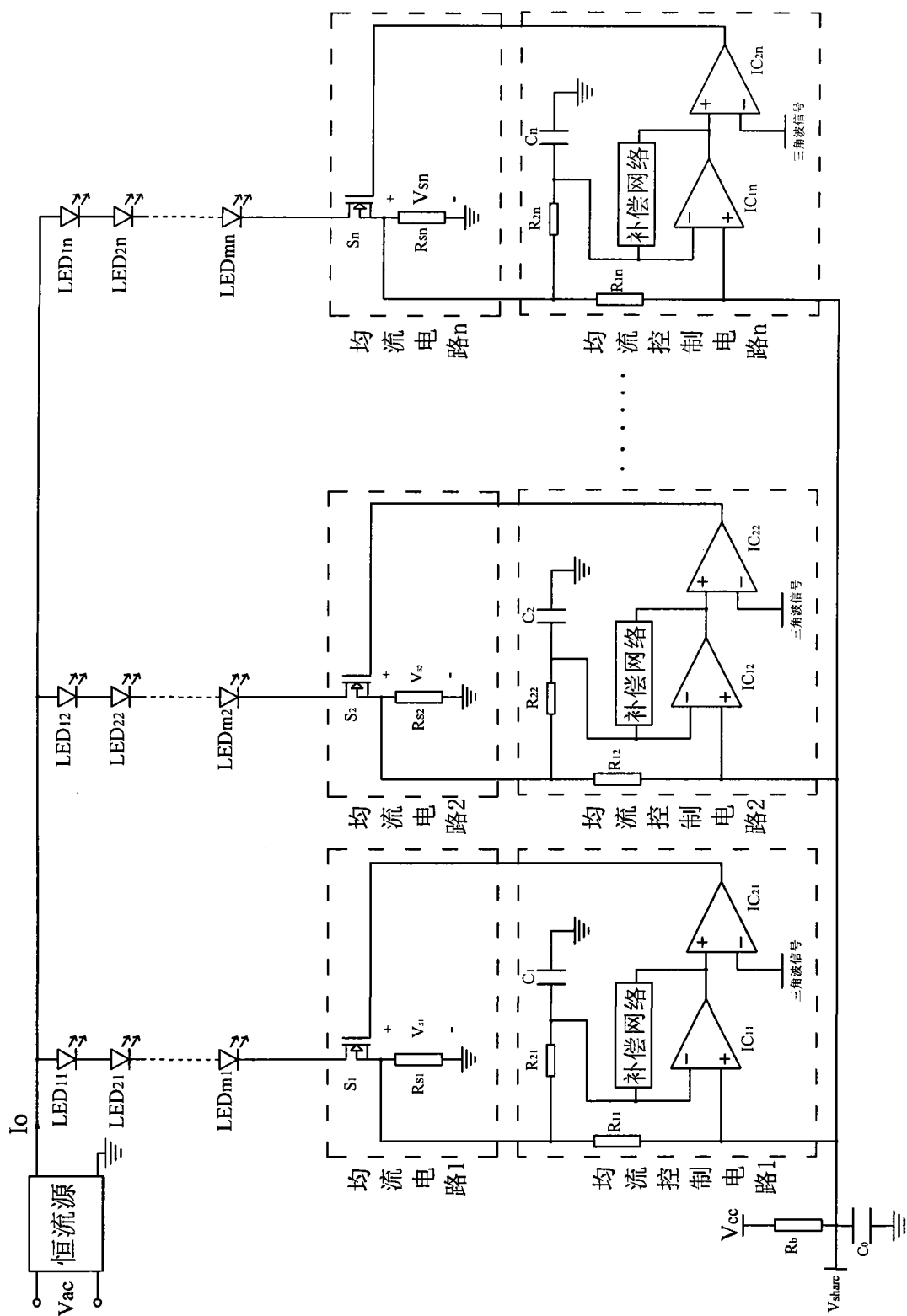


图 4

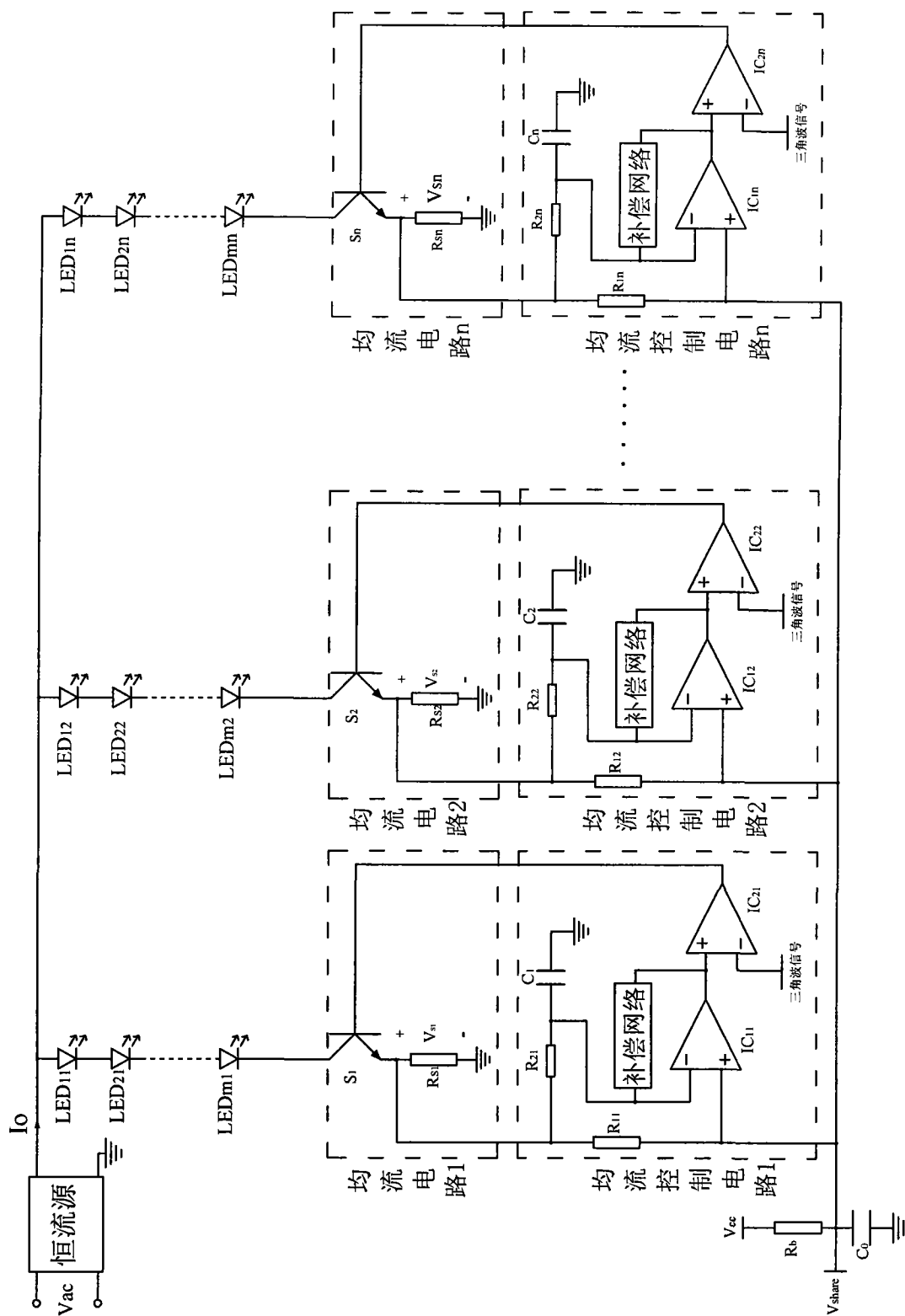


图 5

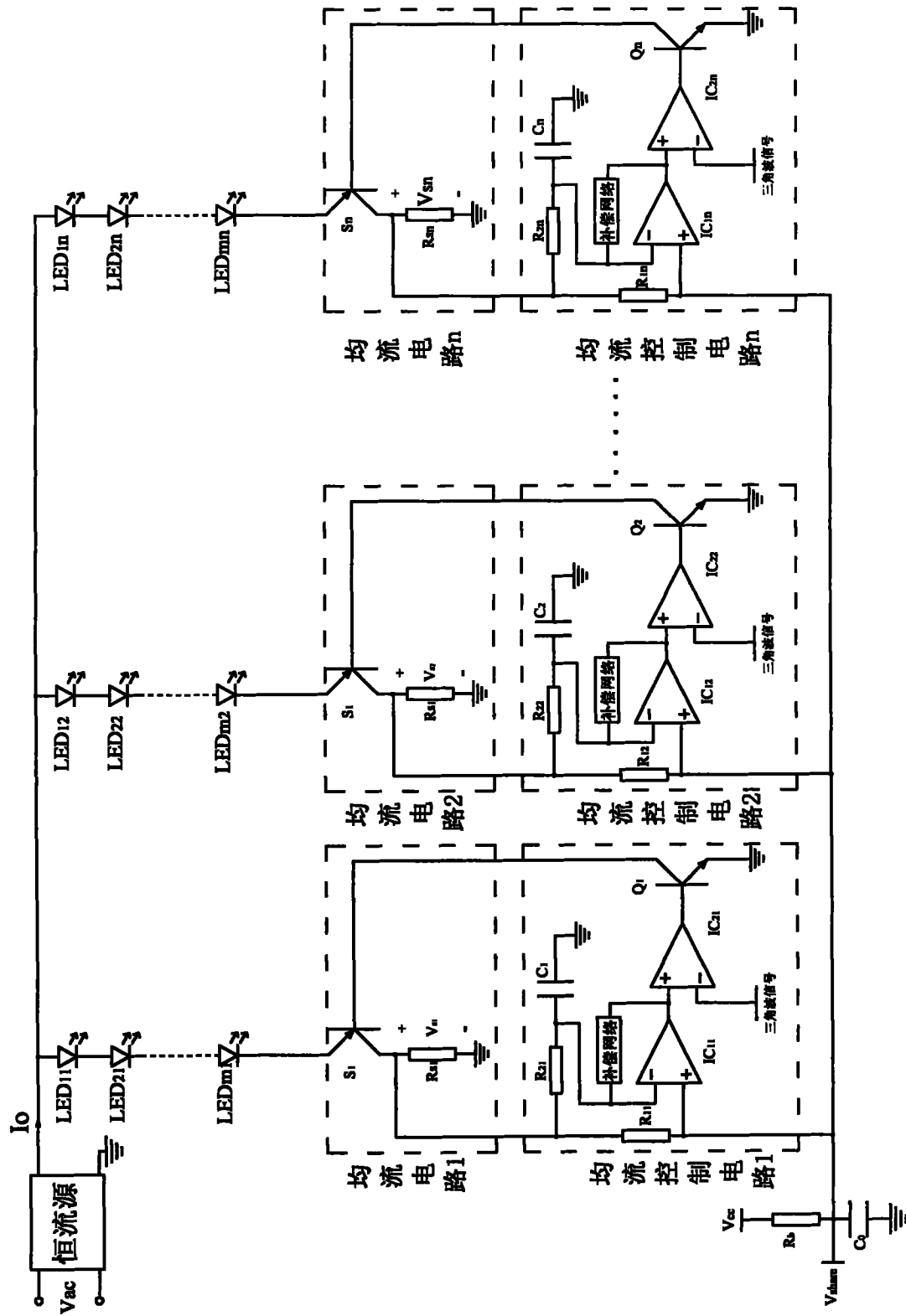


图 6

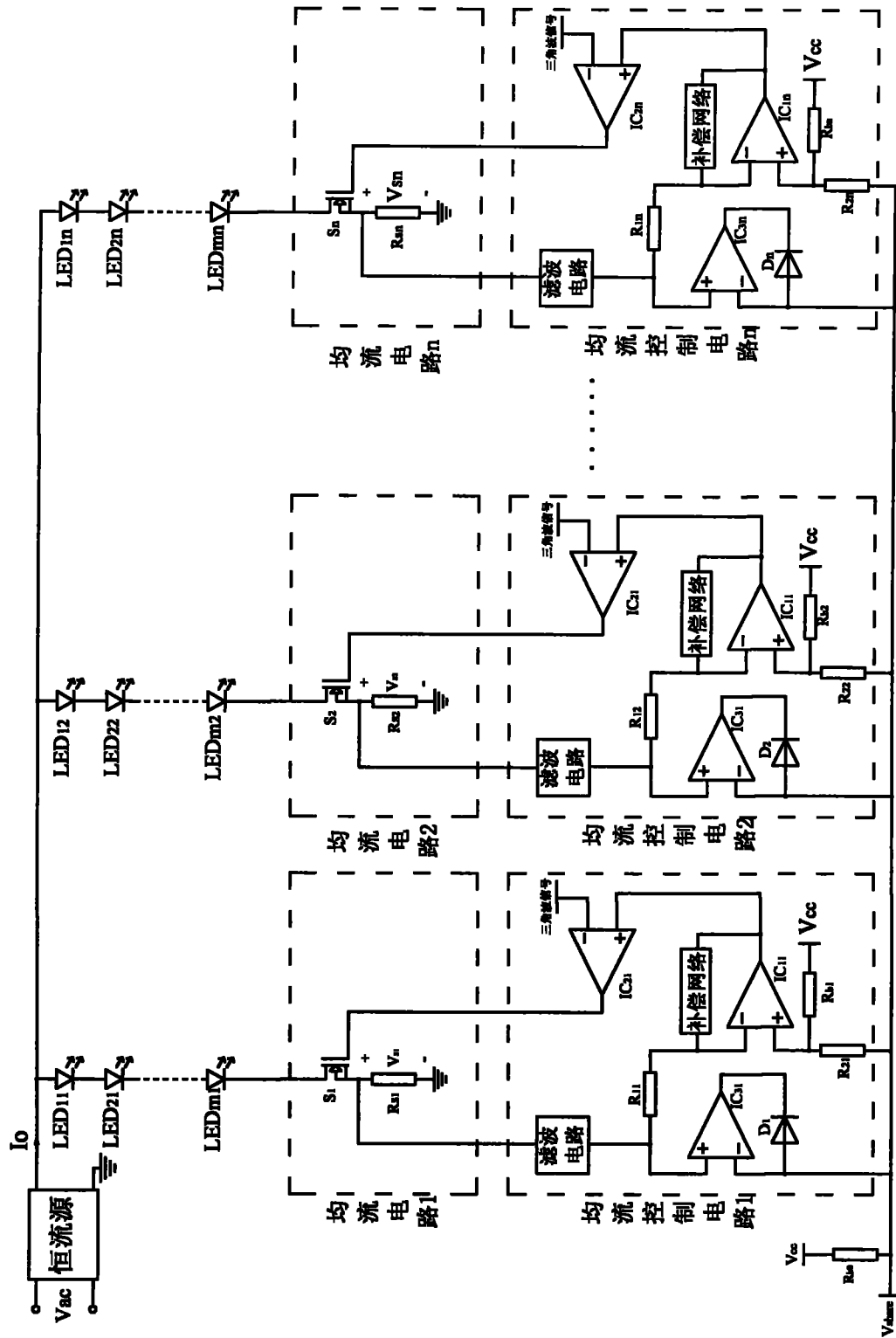


图 7

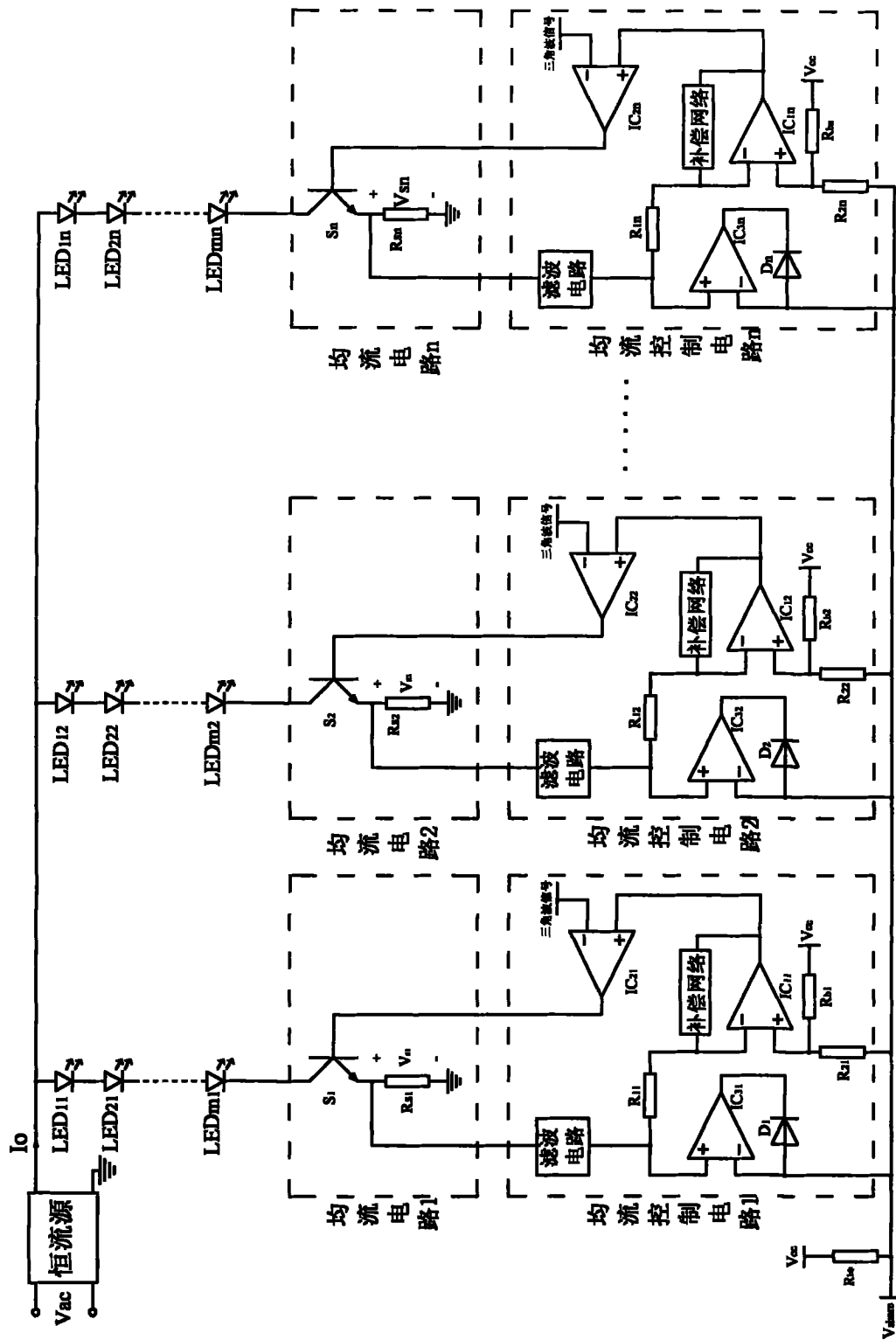


图 8

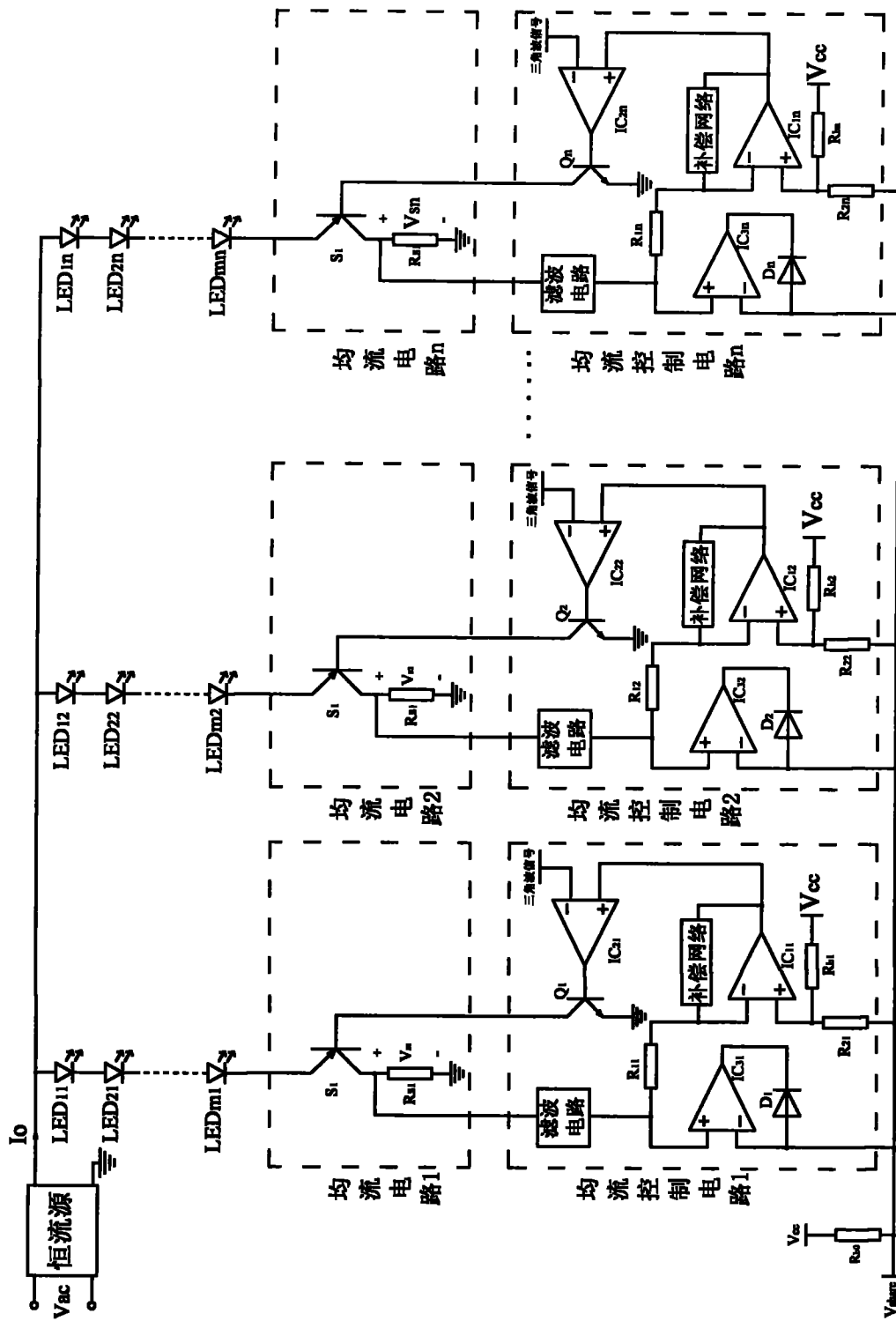


图 9