



(12) 发明专利申请

(10) 申请公布号 CN 117321672 A

(43) 申请公布日 2023. 12. 29

(21) 申请号 202280035126.5

(74) 专利代理机构 中科专利商标代理有限责任公司 11021

(22) 申请日 2022.05.09

专利代理师 张远

(30) 优先权数据

2021-088712 2021.05.26 JP

(51) Int.Cl.

G09G 3/3233 (2006.01)

(85) PCT国际申请进入国家阶段日

2023.11.14

(86) PCT国际申请的申请数据

PCT/JP2022/019649 2022.05.09

(87) PCT国际申请的公布数据

W02022/249869 JA 2022.12.01

(71) 申请人 京瓷株式会社

地址 日本京都府

(72) 发明人 佐藤洋平 铃木隆信 伊藤弘晃

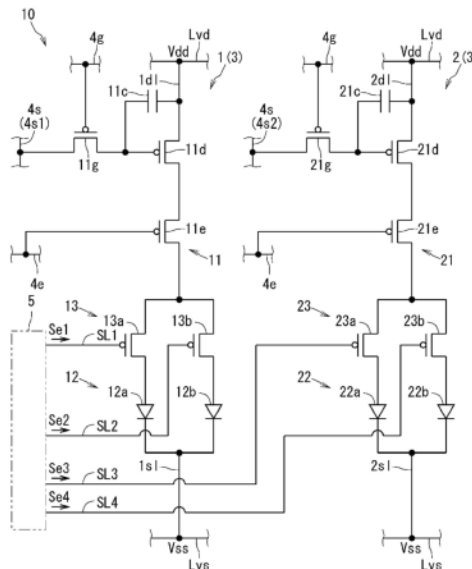
权利要求书3页 说明书62页 附图37页

(54) 发明名称

像素电路、显示面板、显示装置以及复合型显示装置

(57) 摘要

像素电路具备第一以及第二子像素电路。第一子像素电路包含第一以及第二发光元件和第一设定部。第一设定部将第一以及第二发光元件分别设为能发光状态或者非发光状态。第二子像素电路包含第三以及第四发光元件和第二设定部。第二设定部将第三以及第四发光元件分别设定为能发光状态或者非发光状态。像素电路设为连接方式不同状态以及/或者发光数量不同状态。连接方式不同状态是第一发光元件与第二发光元件的连接方式和第三发光元件与第四发光元件的连接方式在串联与并联之间不同的不同状态。发光数量不同状态是将第一以及第二发光元件的设定方式和第三以及第四发光元件的设定方式在将双方的发光元件设为能发光状态的设定和将一方的发光元件选择性地设为能发光状态的设定之间不同的不同状态。



1. 一种像素电路,具备:

第一子像素电路,具有第一发光元件、第二发光元件和第一设定部,该第一设定部将所述第一发光元件及所述第二发光元件分别选择性地设定为能发光状态及非发光状态中的任一状态;以及

第二子像素电路,具有第三发光元件、第四发光元件和第二设定部,该第二设定部将所述第三发光元件及所述第四发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态,

关于所述第一发光元件与所述第二发光元件的连接方式和所述第三发光元件与所述第四发光元件的连接方式,将在串联连接和并联连接之间不同的连接方式的不同状态设为连接方式不同状态,

关于所述第一设定部对所述第一发光元件以及所述第二发光元件的发光状态的设定方式、和所述第二设定部对所述第三发光元件以及所述第四发光元件的发光状态的设定方式,将使双方的发光元件成为能发光状态的第一发光设定与选择性地使一方的发光元件成为能发光状态的第二发光设定之间不同的发光数量设定的不同状态设为发光数量不同状态,

此时,所述第一子像素电路以及所述第二子像素电路处于所述连接方式不同状态以及所述发光数量不同状态中的至少一方的不同状态。

2. 根据权利要求1所述的像素电路,其中,

所述第一发光元件以及所述第二发光元件分别发出第一色的光,

所述第三发光元件以及所述第四发光元件分别发出与所述第一色不同的第二色的光。

3. 根据权利要求1或2所述的像素电路,其中,

所述第一发光元件和所述第二发光元件并联连接,

所述第一设定部包含与所述第一发光元件串联连接的第一开关、以及与所述第二发光元件串联连接的第二开关,通过使所述第一开关以及所述第二开关双方成为导通状态,而将所述第一发光元件以及所述第二发光元件双方设定为能发光状态,

所述第三发光元件与所述第四发光元件并联连接,

所述第二设定部包含与所述第三发光元件串联连接的第三开关、以及与所述第四发光元件串联连接的第四开关,通过使所述第三开关以及所述第四开关中的任意一方选择性地成为导通状态,而将所述第三发光元件以及所述第四发光元件中的任意一方选择性地设定为能发光状态。

4. 根据权利要求3所述的像素电路,其中,

所述第三开关包含第一导电型的晶体管并且所述第四开关包含与所述第一导电型相反的第二导电型的晶体管,或者所述第三开关包含所述第二导电型的晶体管并且所述第四开关包含所述第一导电型的晶体管。

5. 根据权利要求1或2所述的像素电路,其中,

所述第一发光元件与所述第二发光元件串联连接,

所述第一设定部包含与所述第一发光元件并联连接的第一开关和与所述第二发光元件并联连接的第二开关,通过使所述第一开关以及所述第二开关中的任意一方选择性地成为非导通状态,而将所述第一发光元件以及所述第二发光元件中的任意一方选择性地设定

为能发光状态,

所述第三发光元件与所述第四发光元件串联连接,

所述第二设定部包含与所述第三发光元件并联连接的第三开关、以及与所述第四发光元件并联连接的第四开关,通过使所述第三开关以及所述第四开关双方成为非导通状态,而将所述第三发光元件以及所述第四发光元件双方设定为能发光状态。

6. 根据权利要求5所述的像素电路,其中,

所述第一开关包含第一导电型的晶体管并且所述第二开关包含与所述第一导电型相反的第二导电型的晶体管,或者所述第一开关包含所述第二导电型的晶体管并且所述第二开关包含所述第一导电型的晶体管。

7. 根据权利要求1或2所述的像素电路,其中,

所述第一发光元件与所述第二发光元件并联连接,

所述第一设定部包含与所述第一发光元件串联连接的第一开关、以及与所述第二发光元件串联连接的第二开关,通过使所述第一开关以及所述第二开关双方成为导通状态,而将所述第一发光元件以及所述第二发光元件双方设定为能发光状态,

所述第三发光元件与所述第四发光元件串联连接,

所述第二设定部包含与所述第三发光元件并联连接的第三开关、以及与所述第四发光元件并联连接的第四开关,通过使所述第三开关以及所述第四开关双方成为非导通状态,从而将所述第三发光元件以及所述第四发光元件双方设定为能发光状态。

8. 根据权利要求3、4以及7中的任一项所述的像素电路,其中,

所述第一设定部通过使所述第一开关以及所述第二开关中的任意一方选择性地成为非导通状态,从而将所述第一发光元件以及所述第二发光元件中的一方选择性地设定为非发光状态。

9. 根据权利要求5~7中的任一项所述的像素电路,其中,

所述第二设定部通过使所述第三开关以及所述第四开关中的任意一方的开关选择性地成为导通状态,从而将所述第三发光元件以及所述第四发光元件中的一方选择性地设定为非发光状态。

10. 根据权利要求1~9中的任一项所述的像素电路,其中,

所述像素电路具备:设定控制部,对所述第一设定部以及所述第二设定部输出设定控制信号,

所述第一设定部根据所述设定控制信号,将所述第一发光元件以及所述第二发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态,

所述第二设定部根据所述设定控制信号,将所述第三发光元件以及所述第四发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。

11. 根据权利要求1或2所述的像素电路,其中,

所述第一发光元件和所述第二发光元件以能够选择性地设定为串联连接以及并联连接中的任一种连接方式连接,

所述第三发光元件和所述第四发光元件以能够选择性地设定为串联连接以及并联连接中的任一种连接方式连接。

12. 一种显示面板,具备多个权利要求1~9以及权利要求11中的任一项所记载的像素

电路,

所述显示面板具备设定控制部,该设定控制部对多个所述像素电路各自中的所述第一设定部以及所述第二设定部输出设定控制信号,

所述第一设定部根据所述设定控制信号,将所述第一发光元件以及所述第二发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态,

所述第二设定部根据所述设定控制信号,将所述第三发光元件以及所述第四发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。

13.一种显示面板,具备多个权利要求10所述的像素电路,

多个所述像素电路分别包含所述设定控制部。

14.一种显示装置,具备:

权利要求12或13所述的显示面板;以及

与多个所述像素电路电连接的驱动部。

15.一种显示装置,具备多个权利要求1~9以及权利要求11中的任一项所述的像素电路,

具备与多个所述像素电路电连接的驱动部,

该驱动部对多个所述像素电路各自的所述第一设定部以及所述第二设定部输出设定控制信号,

在多个所述像素电路的每一个中,所述第一设定部根据所述设定控制信号,将所述第一发光元件以及所述第二发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态,所述第二设定部根据所述设定控制信号,将所述第三发光元件以及所述第四发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。

16.根据权利要求14或15所述的显示装置,其中,

具备基板,该基板具有显示面、与所述显示面相反一侧的反显示面、以及将所述显示面和所述反显示面相连的侧面,

多个所述像素电路位于所述基板的所述显示面侧,

所述驱动部位于所述基板的所述反显示面侧。

17.一种复合型显示装置,具备多个权利要求16所述的显示装置,

多个所述显示装置通过所述基板的所述侧面彼此相互接近或者接触,从而构成复合型显示面。

像素电路、显示面板、显示装置以及复合型显示装置

[0001] 相关申请的相互参照

[0002] 本申请主张日本申请2021-88712号(2021年5月26日提出申请)的优先权,并为了参照而将该申请的全部公开内容援引至此。

技术领域

[0003] 本公开涉及像素电路、显示面板、显示装置以及复合型显示装置。

背景技术

[0004] 例如,存在具有图像显示部的显示装置(例如,参照专利文献1的记载),其中多条扫描信号线和多条图像信号线格子状配置,且多个像素部排列成矩阵状、以使得分别与多条扫描信号线和多条图像信号线的交叉点对应。

[0005] 在该显示装置中,例如,各像素部具有:具备发出第一色的光的第一发光元件的子像素部;具备发出第二色的光的第二发光元件的子像素部;以及具备发出第三色的光的第三发光元件的子像素部,由此能够进行彩色图像的显示。

[0006] 在先技术文献

[0007] 专利文献

[0008] 专利文献1:国际公开第2020/174879号

发明内容

[0009] 公开了像素电路、显示面板、显示装置以及复合型显示装置。

[0010] 像素电路的一个方式具备第一子像素电路和第二子像素电路。所述第一子像素电路具有第一发光元件、第二发光元件和第一设定部。该第一设定部将所述第一发光元件以及所述第二发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。所述第二子像素电路具有第三发光元件、第四发光元件和第二设定部。该第二设定部将所述第三发光元件以及所述第四发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。关于所述第一发光元件与所述第二发光元件的连接方式和所述第三发光元件与所述第四发光元件的连接方式,将在串联连接与并联连接之间不同的连接方式的不同状态设为连接方式不同状态,关于所述第一设定部对所述第一发光元件以及所述第二发光元件的发光状态的设定方式和所述第二设定部对所述第三发光元件以及所述第四发光元件的发光状态的设定方式,在将使双方的发光元件能发光状态的第一发光设定与使一方的发光元件选择性地成为能发光状态的第二发光设定之间不同的发光数量设定的不同状态设为发光数量不同状态,此时,所述第一子像素电路以及所述第二子像素电路成为所述连接方式不同状态以及所述发光数量不同状态中的至少一方的不同状态。

[0011] 显示面板的一个方式是具备多个上述一个方式的像素电路的结构,具备设定控制部,该设定控制部对多个所述像素电路各自的所述第一设定部以及所述第二设定部输出设定控制信号,所述第一设定部根据所述设定控制信号,将所述第一发光元件以及所述第二

发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。所述第二设定部根据所述设定控制信号,将所述第三发光元件以及所述第四发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。

[0012] 显示面板的一个方式是具备多个上述一个方式的像素电路的结构,各所述像素电路包含对所述第一设定部以及所述第二设定部输出设定控制信号的设定控制部。

[0013] 显示装置的一个方式具备上述任意一方式的显示面板、以及与多个上述一个方式的像素电路电连接的驱动部。

[0014] 显示装置的一个方式是具备多个上述一个方式的像素电路的结构,具备与多个所述像素电路电连接的驱动部。该驱动部对多个所述像素电路各自的所述第一设定部以及所述第二设定部输出设定控制信号。在多个所述像素电路的每一个中,所述第一设定部根据所述设定控制信号,将所述第一发光元件以及所述第二发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态,所述第二设定部根据所述设定控制信号,将所述第三发光元件以及所述第四发光元件分别选择性地设定为能发光状态以及非发光状态中的任一状态。

[0015] 复合型显示装置的一个方式是具备多个上述一个方式的显示装置的结构。多个所述显示装置分别具备基板,该基板具有显示面、与所述显示面相反一侧的反显示面、以及将所述显示面和所述反显示面相连的侧面。多个所述像素电路位于所述基板的所述显示面侧。所述驱动部位于所述基板的所述反显示面侧。多个所述显示装置通过所述基板的所述侧面彼此相互接近或接触而构成复合型显示面。

附图说明

[0016] 图1是示意性地表示各实施方式所涉及的显示装置的一例的主视图。

[0017] 图2是示意性地表示各实施方式所涉及的显示装置的一例的后视图。

[0018] 图3是示意性地表示各实施方式所涉及的显示装置的结构的一例的电路框图。

[0019] 图4是表示第一实施方式所涉及的像素电路的一例的电路图。

[0020] 图5是示意性地表示设定控制部的结构的一例的电路框图。

[0021] 图6是表示信号输出电路的第一例的电路框图。

[0022] 图7是表示信号输出电路的第二例的电路图。

[0023] 图8是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0024] 图9是表示设定控制部与多个像素电路的一连接例的电路框图。

[0025] 图10是表示第二实施方式的第一例所涉及的像素电路的电路图。

[0026] 图11是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0027] 图12是表示第二实施方式的第二例所涉及的像素电路的电路图。

[0028] 图13是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0029] 图14是表示第三实施方式所涉及的像素电路的一例的电路图。

[0030] 图15是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的

一例的真值表。

[0031] 图16是表示第四实施方式的第一例所涉及的像素电路的电路图。

[0032] 图17是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0033] 图18是表示第四实施方式的第二例所涉及的像素电路的电路图。

[0034] 图19是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0035] 图20是表示第五实施方式所涉及的像素电路的一例的电路图。

[0036] 图21是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0037] 图22是表示第五实施方式的第一变形例所涉及的像素电路的电路图。

[0038] 图23是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0039] 图24是表示第五实施方式的第二变形例所涉及的像素电路的电路图。

[0040] 图25是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0041] 图26是表示第六实施方式的第一例所涉及的第一子像素电路的电路图。

[0042] 图27是表示切换信号、设定控制信号和被设定为能发光状态的发光元件的关系的一例的真值表。

[0043] 图28是表示第六实施方式的第二例所涉及的第一子像素电路的电路图。

[0044] 图29是表示第二晶体管应用了N沟道晶体管的第一子像素电路的一例的电路图。

[0045] 图30是表示组装了阈值电压校正电路的第一子像素电路的一例的电路图。

[0046] 图31是表示组装了阈值电压校正电路的第一子像素电路的动作的一例的时序图。

[0047] 图32是表示具有冗余设置的两个第三晶体管的第一子像素电路的一例的电路图。

[0048] 图33是表示具有冗余设置的两个第二晶体管以及两个第三晶体管的第一子像素电路的一例的电路图。

[0049] 图34是表示具有冗余设置的两个第一电容元件、两个第二晶体管以及两个第三晶体管的第一子像素电路的一例的电路图。

[0050] 图35是表示经由第一发光控制部连接有第一设定部和第一发光部的第一子像素电路的一例的电路图。

[0051] 图36是示意性地表示平铺显示器的一例的主视图。

[0052] 图37是示意性地表示一参考例所涉及的子像素部的电路的结构图。

[0053] 图38是示意性地表示另一参考例所涉及的子像素部的电路的结构图。

[0054] 图39是表示第七实施方式所涉及的像素电路的一例的电路图。

具体实施方式

[0055] 例如,存在具有图像显示部的显示装置,其中多条扫描信号线和多条图像信号线格子状配置,且多个像素部排列成矩阵状、以使得分别与多条扫描信号线和多条图像信号线的交叉点对应。

[0056] 在该显示装置中,例如,各像素部具有:具备发出第一色的光的第一发光元件的子像素部;具备发出第二色的光的第二发光元件的子像素部;以及具备发出第三色的光的第三发光元件的子像素部。由此,例如,显示装置能够显示彩色图像。例如,红色、绿色以及蓝色被应用于第一色、第二色以及第三色。

[0057] 图37是示意性地表示一参考例所涉及的子像素部915的电路的结构图。各子像素部915例如具有发光元件914和控制该发光元件914中的发光、非发光以及发光强度等的发光控制部922。

[0058] 发光元件914例如应用微型发光二极管(Light Emitting Diode:LED)元件、或者有机电致发光(EL)元件等。发光元件914例如位于配置在玻璃板等基板的第一面上的绝缘层上。发光元件914例如经由配置于通孔等的贯通导体与发光控制部922以及阴极电位输入线917电连接,该通孔将配置于像素部的绝缘层贯通。例如,发光元件914的正电极经由发光控制部922与阳极电位输入线916连接。例如,发光元件914的负电极与阴极电位输入线917连接。

[0059] 发光控制部922例如具有第一晶体管912、第二晶体管913、电容元件918和第三晶体管919。

[0060] 第一晶体管912例如作为用于向子像素部915输入图像信号的开关发挥功能。第一晶体管912例如应用P沟道型薄膜晶体管(也称为P沟道晶体管)等。第一晶体管912的栅电极例如与扫描信号线902连接。第一晶体管912的源电极例如与图像信号线903连接。第一晶体管912的漏电极例如与第二晶体管913的栅电极连接。例如,当作为来自扫描信号线902的扫描信号的接通信号(例如,Low(L)信号)被输入到第一晶体管912的栅电极时,第一晶体管912成为电流能够在源电极与漏电极之间流过的导通状态(也称为接通状态或者作为开关的闭合状态)。由此,例如,来自图像信号线903的图像信号经由第一晶体管912被提供到第二晶体管913的栅电极。

[0061] 第二晶体管913例如根据阳极电位输入线916提供的阳极电位V_{dd}与阴极电位输入线917提供的阴极电位V_{ss}的电位差、和从图像信号线903传递的图像信号的电平(电位),作为可电流驱动发光元件914的元件(驱动元件也称为)发挥功能。阳极电位输入线916例如与作为阳极电位侧的电源线的第二电源线L_{vs}连接。从第二电源线L_{vs}向阳极电位输入线916提供的阳极电位V_{dd}例如被设为3伏特(V)至5V左右。阴极电位输入线917例如与作为阴极电位侧的电源线的第二电源线L_{vs}连接。从第二电源线L_{vs}向阴极电位输入线917提供的阴极电位V_{ss}例如被设为-3V至0V左右。第二电源线L_{vs}例如也可以是被接地的接地线。第二晶体管913例如应用P沟道晶体管等。在这种情况下,例如,第二晶体管913的源电极与阳极电位输入线916连接。例如,第二晶体管913的漏电极经由第三晶体管919以及发光元件914与阴极电位输入线917连接。例如,当作为来自图像信号线903的图像信号的L信号被输入到第二晶体管913的栅电极时,第二晶体管913成为导通状态。

[0062] 电容元件918例如配置在将第二晶体管913的栅电极与源电极连接的连接线上。该电容元件918例如作为将输入到第二晶体管913的栅电极的图像信号的电位保持到下一个图像信号的输入(也称为改写)为止的期间(也称为1帧的期间)的保持电容发挥功能。

[0063] 第三晶体管919例如配置在第二晶体管913与发光元件914之间的驱动线925上,能够控制发光元件914的发光以及非发光。第三晶体管919例如应用P沟道晶体管等。在这种情

况下,例如,第三晶体管919的源电极与第二晶体管913的漏电极连接,第三晶体管919的漏电极与发光元件914的正电极连接。在此,例如,在第三晶体管919中,当向栅电极输入作为发光控制信号(也称为Emi信号)的L信号时,第三晶体管919成为导通状态。由此,例如,从阳极电位输入线916经由第二晶体管913、第三晶体管919以及驱动线925向发光元件914流过电流(也称为驱动电流),发光元件914发光。此时,例如,能够通过控制图像信号的电平(电位),来控制发光元件914的发光强度(亮度)。

[0064] 然而,例如,在多个子像素部915中的一分子子像素部915中,若发光元件914与贯通导体的连接产生不良,则有时驱动电流不充分流过发光元件914,发光元件914不以期望的强度发光。此外,例如,在多个子像素部915中的一分子子像素部915中,即使产生发光元件914的缺陷、劣化或破损等元件的不良,有时也会产生发光元件914不以期望的强度发光的发光不良。

[0065] 因而,例如如图38所示,考虑如下结构:在各子像素部915中,配置并联连接的两个发光元件914,使两个发光元件914中的未产生不良的一个发光元件914始终发光。

[0066] 图38是示意性地表示另一参考例所涉及的子像素部915的电路的结构图。图38所示的子像素部915的电路的结构是以上述的图37中的子像素部915的电路的结构为基础,一部分结构被置换为其他结构,并加入追加结构的结构。在此,图37中的子像素部915的电路的结构中的作为被置换的对象的一部分结构是驱动线925以及发光元件914。图38所示的子像素部915的电路的结构中的置换后的其他结构是作为两条驱动线925的第一驱动线925a以及第二驱动线925b、作为两个发光元件914的第一发光元件914a以及第二发光元件914b、第一开关926a及第二开关926b。此外,图38所示的子像素部915的电路的结构中的追加结构是切换控制部927。

[0067] 如图38所示,例如,第一驱动线925a以及第二驱动线925b分别与发光控制部922连接,并且相互并联连接。在此,例如,第一驱动线925a以及第二驱动线925b中的一方的驱动线925是通常的驱动线(也称为通常驱动线),另一方的驱动线925是预备的驱动线(也称为冗余驱动线)。例如,第一驱动线925a与第一发光元件914a的正电极连接,第一发光元件914a的负电极与阴极电位输入线917连接。例如,第二驱动线925b与第二发光元件914b的正电极连接,第二发光元件914b的负电极与阴极电位输入线917连接。第一开关926a例如配置在第一驱动线925a上,能够将第一驱动线925a设定为使用状态(也称为驱动状态)或者非使用状态(也称为非驱动状态)。第二开关926b例如配置在第二驱动线925b上,能够将第二驱动线925b设定为使用状态(驱动状态)或者非使用状态(非驱动状态)。切换控制部927例如将第一开关926a以及第二开关926b中的一方的开关设定为电流无法流过的非导通状态(也称为断开状态或者作为开关的打开状态),将另一方的开关设定为导通状态。由此,例如,能够使作为两个发光元件914的第一发光元件914a以及第二发光元件914b中的未产生不良的一个发光元件914始终发光。例如,P沟道晶体管等应用于第一开关926a以及第二开关926b。在这种情况下,例如,在使第一发光元件914a始终发光时,切换控制部927向第一开关926a的栅电极输入接通信号(Vga:L信号),并且向第二开关926b的栅电极输入断开信号(Vgb:H信号)。另一方面,例如,在使第二发光元件914b始终发光时,切换控制部927向第一开关926a的栅电极输入断开信号(Vga:H信号),并且向第二开关926b的栅电极输入接通信号(Vgb:L信号)。

[0068] 然而,例如,在一个像素部所包含的多个子像素部915之间,有时发光元件914以及第二晶体管913等元件的特性以及发光元件914等元件的发光所涉及的使用条件不同。在此,发光元件914的特性例如可以包含内部电阻以及发光效率等。第二晶体管913的特性例如可包含在饱和区域中驱动所需的电压(也称为饱和动作电压)等。与发光元件914的发光所涉及的使用条件例如可以包含发光元件914中的驱动电流、正向电压以及亮度等上下限的设定值等。

[0069] 内部电阻即使是相同发光色的发光元件914,有时也按每个发光元件914而不同。关于发光效率,一般而言,发出红色光(波长640nm左右~770nm左右)的发光元件914存在发光效率相对低的倾向,发出绿色光(波长490nm左右~550nm左右)的发光元件914以及发出蓝色光(波长430nm左右~490nm左右)的发光元件914存在发光效率相对高的倾向。即,在流过相同的驱动电流时,发出红色光的发光元件914的亮度容易变低,发出绿色光的发光元件914以及发出蓝色光的发光元件914的亮度容易变高。

[0070] 驱动电流例如在将两个发光元件914并联连接并使它们双方发光的情况下,成为使它们中的一方发光的情况下的1/2左右。此外,驱动电流例如在将两个发光元件914串联连接,使它们双方发光的情况下,成为使它们中的一方发光的情况下的1/2左右。

[0071] 正向电压一般具有发出红色光的发光元件914相对变大的倾向,发出绿色光的发光元件914以及发出蓝色光的发光元件914相对变小的倾向。此外,正向电压例如在将两个发光元件914并联连接、使它们双方发光的情况(称为并联2发光型)和将两个发光元件914并联连接并使它们中的一方发光的情况(称为并联1发光型)进行比较,则并联1发光型的正向电压相对变大。即,在并联2发光型中,流过一个发光元件914的驱动电流成为并联1发光型的1/2左右,因此正向电压相对变小。其结果,并联1发光型的发光元件914所消耗的消耗电力相对变大,因此驱动用的薄膜晶体管所消耗的消耗电力相对变小。因此,并联1发光型的驱动用薄膜晶体管的电力效率得到改善。

[0072] 例如,在像素部内的多个子像素部915中的任一个子像素部915中,根据发光元件914的特性以及发光所涉及的使用条件中的至少一方,有时在发光元件914的发光时阳极电位V_{dd}与阴极电位V_{ss}的电位差中的施加于发光元件914的正向的电压V_f变大。例如,在子像素部915中,即使在发光元件914中,内部电阻、驱动电流的上限的设定值、正向电压的上限的设定值以及亮度的上限的设定值中的至少一个值较大的情况下,即便在发光元件914中发光效率较小之时,施加于发光元件914的正向的电压V_f也可能变大。在这种情况下,由于电位差(V_{dd}-V_{ss})所占的电压V_f变大,因此,例如,第二晶体管913中的漏电极与源电极之间的电压(也称为漏极-源极间电压)V_{ds}变小。在此,例如,由于第一电源线L_{vd}中的与阳极电位输入线916连接的部位与电源的距离相应的阳极电位V_{dd}的下降、或者第二电源线L_{vs}中的与阴极电位输入线917连接的部位与电源的距离相应的阴极电位V_{ss}的上升等,阳极电位V_{dd}与阴极电位V_{ss}的电位差可能降低。因此,例如,根据阳极电位V_{dd}与阴极电位V_{ss}的电位差的降低,使第二晶体管913在饱和区域驱动的条件变得严格。即,难以在饱和区域驱动第二晶体管913。由此,例如在俯视显示装置的情况下容易产生亮度逐渐降低的渐变(也称为亮度不均)。其结果,例如,显示装置中的画质可能降低。此外,例如,在多个子像素部915中的任一个子像素部915中,在第二晶体管913的饱和动作电压大的情况下,根据阳极电位V_{dd}与阴极电位V_{ss}的电位差的降低,使第二晶体管913在饱和区域驱动的条件也变得严格。由

此,例如,在显示装置中容易产生亮度不均。其结果,例如,显示装置中的画质可能降低。

[0073] 此外,例如,在像素部内的多个子像素部915中的任一个子像素部915中,根据发光元件914的特性以及发光所涉及的使用条件中的至少一方,有时在发光元件914的发光时流过发光元件914的电流变大。例如,在子像素部915中,即使在发光元件914中驱动电流的上限的设定值、正向电压的上限的设定值以及亮度的上限的设定值中的至少一个值较大的情况下,即便在发光元件914中发光效率较小之时,在发光元件914中流过的电流也可能变大。在这种情况下,由于在发光元件914中流过的大电流引起的发热等,例如容易产生发光元件914的经时劣化,显示装置中的画质可能降低。此外,例如,在子像素部915中,即使在发光元件914中内部电阻的值较大的情况下,在发光元件914中也容易产生由发热等引起的经时劣化,显示装置中的画质可能降低。

[0074] 此外,例如,在像素部内的多个子像素部915中的任一个子像素部915中,根据发光元件914的特性以及发光所涉及的使用条件中的至少一方,在发光元件914发光时,施加于发光元件914的正向的电压 V_f 变小,有时第二晶体管913的漏极-源极间电压 V_{ds} 变大。例如,在子像素部915中,在发光元件914中,即使在内部电阻、驱动电流的下限的设定值、正向电压的下限的设定值以及亮度的下限的设定值中的至少一个值小的情况下,即便在发光元件914中发光效率大之时,施加于发光元件914的正向的电压 V_f 也变小,第二晶体管913的漏极-源极间电压 V_{ds} 也可能变大。在这种情况下,例如,第二晶体管913中的消耗电力较大,且子像素部915中的能量效率可能降低。其结果,例如显示装置中的消耗电力可能增加。

[0075] 因此,例如,关于像素部的电路(像素电路)、具有该像素电路的显示面板、具有该像素电路的显示装置以及具备多个该显示装置的复合型显示装置,在多个子像素部的电路(子像素电路)之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,在提高显示装置的性能方面存在改善的余地。

[0076] 因而,本公开的发明人关于像素电路、显示面板、显示装置以及复合型显示装置,创造了在多个子像素电路之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下能够提高显示装置的性能的技术。

[0077] 对此,以下,基于附图对各种实施方式进行说明。对具有相同的结构以及功能的部分标注相同的附图标记,在下述说明中省略重复说明。附图示意性地示出。在图1、图2以及图36中,标注右手系的XYZ坐标系。在该XYZ坐标系中,基板20的沿着第一面F1的一个方向为+X方向,与沿着第一面F1的+X方向正交的一个方向为+Z方向,与第一面F1垂直的方向为+Y方向。

[0078] <1. 第一实施方式>

[0079] <1-1. 显示装置的概要结构>

[0080] 图1是示意性地表示第一实施方式所涉及的显示装置100的一例的主视图。图2是示意性地表示第一实施方式所涉及的显示装置100的一例的后视图。图3是示意性地表示第一实施方式所涉及的显示装置100的结构的一例的电路框图。如图1至图3所示,显示装置100例如具备显示面板100p和驱动部30。显示面板100p例如具备多个像素电路10。显示面板100p例如为平板状。在第一实施方式中,显示面板100p例如具备基板20和多个像素电路10。

[0081] 基板20例如具有第一面(也称为第一主面)F1、第二面(也称为第二主面)F2以及多个侧面F3。第二面F2是第一面F1的相反侧的面。多个侧面F3分别连接第一面F1和第二面F2。

基板20例如应用平板状的基板。第一面F1以及第二面F2分别例如应用具有4边的矩形状的面。在这种情况下,多个侧面F3包含第一侧面F31、第二侧面F32、第三侧面F33以及第四侧面F34。第一侧面F31将第一面F1的第一边与第二面F2的第一边连接。换言之,第一侧面F31具有第一面F1的第一边以及第二面F2的第一边作为对置的两边。第二侧面F32将第一面F1的第二边与第二面F2的第二边连接。换言之,第二侧面F32具有第一面F1的第二边以及第二面F2的第二边作为对置的两边。第三侧面F33将第一面F1的第三边与第二面F2的第三边连接。换言之,第三侧面F33具有第一面F1的第三边以及第二面F2的第三边作为对置的两边。第四侧面F34将第一面F1的第四边与第二面F2的第四边连接。换言之,第四侧面F34具有第一面F1的第四边以及第二面F2的第四边作为对置的两边。在图1以及图2的例子中,第一面F1是沿着XZ平面的平坦的面,朝向-Y方向。第二面F2是沿着XZ平面的平坦的面,朝向+Y方向。第一侧面F31朝向+Z方向。第二侧面F32朝向-X方向。第三侧面F33朝向-Z方向。第四侧面F34朝向+X方向。基板20例如应用玻璃板。玻璃板可以是透明的,也可以不是透明的。基板20例如也可以应用着色的玻璃制的基板、滑动玻璃制的基板、塑料制的基板、陶瓷制的基板或者金属制的基板、或者层叠有这两张以上的基板的复合基板。

[0082] 多个像素电路10分别是构成像素部的电路。多个像素电路10例如排列成矩阵状。多个像素电路10例如在基板20的第一面F1上排列成矩阵状。在此,例如,多个像素电路10构成一行像素电路10,多个像素电路10构成一行像素电路10。更具体而言,排列有 n 行 \times m 列(n 、 m 为自然数)的像素电路10。多个像素电路10例如构成显示图像的部分(也称为图像显示部)300。该图像显示部300例如位于基板20中的第一面F1侧。图像显示部300例如位于覆盖第一面F1的大致整个面的位置。在这种情况下,例如显示装置100具有在基板20的第一面F1侧的单面将图像显示部300配置于整个面的构造(也称为无边框构造)或者将图像显示部300的周围的边框部分极力缩窄的构造(也称为窄边框构造)。

[0083] 多个像素电路10分别具有例如多个子像素电路。多个子像素电路是分别构成包含在像素部中的子像素部的电路。多个子像素电路例如包含第一子像素电路1、第二子像素电路2和第三子像素电路3。第一子像素电路1例如能够发出第一色的光。第二子像素电路2例如能够发出与第一色不同的第二色的光。第三子像素电路3例如能够发出与第一色以及第二色不同的第三色的光。例如,红色、绿色以及蓝色应用于第一色、第二色以及第三色。例如,在对第一色应用红色的情况下,能够对第二色应用绿色且对第三色应用蓝色,或者对第二色应用蓝色且对第三色应用绿色。例如,在对第一色应用绿色的情况下,能够对第二色应用红色且对第三色应用蓝色,或者对第二色应用蓝色且对第三色应用红色。例如,在对第一色应用蓝色的情况下,能够对第二色应用红色且对第三色应用绿色,或者对第二色应用绿色且对第三色应用红色。在各像素电路10中,例如,第一子像素电路1、第二子像素电路2和第三子像素电路3在行方向上依次排列。在这种情况下,例如,多个第一子像素电路1构成一行第一子像素电路1,多个第二子像素电路2构成一行第二子像素电路2,多个第三子像素电路3构成一行第三子像素电路3。此外,例如,多个第一子像素电路1构成一行第一子像素电路1,多个第二子像素电路2构成一行第二子像素电路2,多个第三子像素电路3构成一行第三子像素电路3。在各像素电路10中,例如,第一子像素电路1、第二子像素电路2以及第三子像素电路3也可以按照任意的顺序排列。

[0084] 驱动部30例如与多个像素电路10电连接。驱动部30例如位于基板20中的第二面F2

侧。驱动部30例如能够通过集成电路(Integrated Circuit:IC)或者大规模集成电路(Large-Scale Integration:LSI)等驱动元件以玻璃上芯片(Chip On Glass:COG)方式安装在基板20的第二面F2上而形成。驱动部30例如也可以是搭载有驱动元件的电路基板。此外,驱动部30例如也可以是通过化学蒸镀(Chemical Vapor Deposition:CVD)法等薄膜形成法,具备在基板20的第二面F2上直接形成的具有低温多晶硅(Low Temperature Poly Silicon:LTPS)的半导体层的薄膜晶体管(Thin Film Transistor:TFT)等的薄膜的电路(也称为薄膜电路)。驱动部30例如通过分别包含位于基板20的第二面F2上的布线(也称为背面布线)W2和位于基板20的侧面F3上的布线(也称为侧面布线)W3的多个布线,与位于基板20的第一面F1侧的图像显示部300电连接。因此,多个布线例如包含于显示面板100p。

[0085] 此外,显示面板100p例如如图3所示,具备多条图像信号线4s、多条扫描信号线(也称为栅极信号线)4g、以及多条发光控制信号线4e。多条扫描信号线4g和多条图像信号线4s例如格子状地配置。此外,显示面板100p例如具备扫描信号线驱动部30g和发光控制信号线驱动部30e。

[0086] 多条图像信号线4s的每一条例如能够向第一子像素电路1、第二子像素电路2以及第三子像素电路3传输用于控制发光的程度的信号(也称为图像信号)。图像信号线4s例如沿着一列像素电路10配置。在图3的例子中,3条图像信号线4s沿着一列像素电路10配置。3根图像信号线4s例如包含第一条图像信号线(也称为第一图像信号线)4s1、第二条图像信号线(也称为第二图像信号线)4s2、以及第三条图像信号线(也称为第三图像信号线)4s3。更具体而言,例如,针对每一列像素电路10,存在沿着一列第一子像素电路1配置的第一图像信号线4s1、沿着一列第二子像素电路2配置的第二图像信号线4s2、以及沿着一列第三子像素电路3配置的第三图像信号线4s3。在此,关于各列的像素电路10,第一图像信号线4s1与构成一列多个第一子像素电路1分别电连接,第二图像信号线4s2与构成一列第二子像素电路2分别电连接,第三图像信号线4s3与构成一列第三子像素电路3分别电连接。例如,可以从驱动部30分别向多条图像信号线4s供给图像信号。驱动部30例如也可以经由选择器电路等向多条图像信号线4s供给图像信号。例如,也可以对各列的像素电路10配置一个选择器电路,从驱动部30向选择器电路供给的图像信号通过选择器电路按时间顺序(线序)供给到第一图像信号线4s1、第二图像信号线4s2、第三图像信号线4s3。选择器电路例如应用具有3个传输门元件的结构等。选择器电路例如也可以在基板20的第一面F1上配置于图像显示部300的空闲区域,也可以配置于图像显示部300的外侧的边框部分。

[0087] 多条扫描信号线4g的每一条例如能够传输用于控制向第一子像素电路1、第二子像素电路2以及第三子像素电路3分别输入图像信号的定时的信号(也称为扫描信号)。一条扫描信号线4g例如沿着一行像素电路10配置。在此,例如,第m条扫描信号线4g位于沿着第m行(m为自然数)的像素电路10的行。而且,例如,第m行的像素电路10所包含的多个第一子像素电路1、多个第二子像素电路2以及多个第三子像素电路3分别与第m根扫描信号线4g电连接。多条扫描信号线4g例如能够从扫描信号线驱动部30g按时间顺序(线序)供给扫描信号。扫描信号线驱动部30g例如应用移位寄存器等各种电路。扫描信号线驱动部30g例如位于基板20的第一面F1上。在这种情况下,扫描信号线驱动部30g例如可以配置于图像显示部300的空闲区域,也可以配置于图像显示部300的外侧的边框部分。扫描信号线驱动部30g例如能够响应来自驱动部30的信号,对多条扫描信号线4g按时间顺序(线序)地供给扫描信号。

[0088] 发光控制信号线4e例如能够向第一子像素电路1、第二子像素电路2以及第三子像素电路3分别传输控制发光的定时的信号(也称为发光控制信号)。一条发光控制信号线4e例如沿着一行像素电路10配置。在此,例如,第m条发光控制信号线4e沿着第m行(m为自然数)的像素电路10的行。而且,例如,第m条的发光控制信号线4e分别与第m行的像素电路10所包含的多个第一子像素电路1、多个第二子像素电路2以及多个第三子像素电路3电连接。多条发光控制信号线4e例如能够从发光控制信号线驱动部30e按时间顺序(线序)供给发光控制信号。发光控制信号线驱动部30e例如应用移位寄存器等各种电路。发光控制信号线驱动部30e例如位于基板20的第一面F1上。在这种情况下,发光控制信号线驱动部30e例如也可以配置于图像显示部300的空闲区域,也可以配置于图像显示部300的外侧的边框部分。发光控制信号线驱动部30e例如能够响应来自驱动部30的信号,对多条发光控制信号线4e按时间顺序(线序)供给发光控制信号。

[0089] <1-2. 像素电路的结构>

[0090] 图4是表示第一实施方式所涉及的像素电路10的一例的电路图。如图4所示,像素电路10例如包含第一子像素电路1和第二子像素电路2。在第一实施方式中,第三子像素电路3例如具有与第一子像素电路1以及第二子像素电路2中的任一个相同的结构。因此,为了方便而省略了第三子像素电路3的图示。

[0091] 《第一子像素电路》

[0092] 第一子像素电路1例如具有第一发光部(也称为第一发光部)12和第一设定部(第一设定部也称为)13。此外,第一子像素电路1例如具有第一发光控制部(也称为第一发光控制部)11。

[0093] 第一发光部12例如包含第一发光元件12a和第二发光元件12b。第一发光元件12a以及第二发光元件12b分别能够发出第一色的光(例如,红色光)。第一发光元件12a以及第二发光元件12b例如应用相同的发光元件。第一发光元件12a以及第二发光元件12b例如应用微型发光二极管(LED)元件、或者有机电致发光(EL)元件等。更具体而言,第一发光元件12a以及第二发光元件12b例如应用发出第一色的光的微型LED元件或者有机EL元件等。在第一实施方式中,例如,第一发光元件12a和第二发光元件12b并联连接。第一发光元件12a以及第二发光元件12b例如位于配置在基板20的第一面F1上的绝缘层上。第一发光元件12a以及第二发光元件12b例如经由贯通绝缘层的通孔等贯通导体与第一子像素电路1的其他结构构件等电连接。在第一实施方式中,第一发光部12例如经由第一设定部13、第一发光控制部11以及第一阳极电位输入线1d1与作为阳极电位侧的电源线的第二电源线Lvd连接。更具体而言,例如,作为第一发光元件12a以及第二发光元件12b各自的第一电极的正电极经由第一设定部13、第一发光控制部11以及第一阳极电位输入线1d1与第二电源线Lvd连接。第二电源线Lvd例如与向第二电源线Lvd提供阳极电位的电源连接。此外,第一发光部12例如经由第一阴极电位输入线1s1与作为阴极电位侧的电源线的第二电源线Lvs连接。更具体而言,例如,作为第一发光元件12a以及第二发光元件12b各自的第二电极的负电极经由第一阴极电位输入线1s1与第二电源线Lvs连接。第二电源线Lvs例如与对第二电源线Lvs提供阴极电位的电源连接。

[0094] 第一发光控制部11例如能够控制第一发光部12中的发光。更具体而言,第一发光控制部11例如能够控制第一发光元件12a以及第二发光元件12b中的发光、非发光以及发光

强度等。第一发光控制部11例如具有第一晶体管11g、第二晶体管11d、第一电容元件11c和第三晶体管11e。

[0095] 第一晶体管11g例如作为用于向第一发光控制部11内输入图像信号的开关元件发挥功能。第一晶体管11g例如应用P沟道型薄膜晶体管(P沟道晶体管)等。在这种情况下,例如,第一晶体管11g的栅电极与扫描信号线4g连接。例如,第一晶体管11g的源电极与第一图像信号线4s1连接。例如,第一晶体管11g的漏电极与第二晶体管11d的栅电极连接。例如,当作为来自扫描信号线4g的扫描信号的接通信号(在此,为Low(L)信号)被输入到第一晶体管11g的栅电极时,第一晶体管11g成为电流能够在源电极与漏电极之间流过的导通状态。因此,例如,来自第一图像信号线4s1的图像信号经由第一晶体管11g被提供到第二晶体管11d的栅电极。

[0096] 第二晶体管11d例如根据第一阳极电位输入线1d1所提供的阳极电位Vdd与第一阴极电位输入线1s1所提供的阴极电位Vss的电位差、和从第一图像信号线4s1传递的图像信号的电平(电位),作为使第一发光部12电流驱动的元素(也称为驱动元素)发挥功能。从第一电源线Lvd向第一阳极电位输入线1d1提供的阳极电位Vdd例如被设为3V至5V左右。从第二电源线Lvs向第一阴极电位输入线1s1提供的阴极电位Vss例如被设为-3V至0V左右。第二电源线Lvs例如也可以是被接地的接地线。第二晶体管11d例如应用P沟道晶体管等。在这种情况下,例如,第二晶体管11d的源电极与第一阳极电位输入线1d1连接。例如,第二晶体管11d的漏电极经由第三晶体管11e、第一设定部13以及第一发光部12与第一阴极电位输入线1s1连接。例如,当作为来自第一图像信号线4s1的图像信号的L信号被输入到第二晶体管11d的栅电极时,第二晶体管11d成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,驱动电流能够从第一阳极电位输入线1d1经由第二晶体管11d、第三晶体管11e以及第一设定部13流向第一发光部12。此时,第一发光部12例如能够根据图像信号的电平(电位)来控制发光的强度(亮度)。换言之,第二晶体管11d例如能够控制第一发光部12中的发光强度。从另一观点而言,第二晶体管11d例如能够控制第一发光部12的第一发光元件12a以及第二发光元件12b中的发光强度。

[0097] 第一电容元件11c例如位于将第二晶体管11d的栅电极与源电极连接的连接线上。该第一电容元件11c例如作为将输入到第二晶体管11d的栅电极的图像信号的电位Vsig保持到下一个图像信号的输入(改写)为止的期间(1帧的期间)的保持电容发挥功能。

[0098] 第三晶体管11e例如作为用于控制第一发光部12的发光以及非发光的开关元件发挥功能。第三晶体管11e例如位于将第二晶体管11d与第一发光部12连接的连接线(也称为第一驱动线)上。例如,P沟道晶体管等应用于第三晶体管11e。在这种情况下,例如,第三晶体管11e的源电极与第二晶体管11d的漏电极连接,第三晶体管11e的漏电极经由第一设定部13与第一发光部12连接。更具体而言,例如,第三晶体管11e的漏电极经由第一设定部13与第一发光元件12a以及第二发光元件12b各自的正电极连接。此外,例如,第三晶体管11e的栅电极与发光控制信号线4e连接。例如,当作为来自发光控制信号线4e的发光控制信号的接通信号(在此为L信号)被输入到第三晶体管11e的栅电极时,第三晶体管11e成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如驱动电流从第一阳极电位输入线1d1经由第二晶体管11d以及第三晶体管11e流向第一发光部12,第一发光部12能够发光。

[0099] 第一设定部13例如能够针对第一发光元件12a以及第二发光元件12b分别选择性

地设定为能发光状态(也称为能发光状态)以及无法发光的状态(也称为非发光状态)中的任一状态。在此,所谓能发光状态,例如是指发光元件能够根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差进行发光的状态。非发光状态是指例如发光元件无法根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差进行发光的状态。第一设定部13例如能够根据来自各种电路等构成的设定控制部5的信号(也称为设定控制信号),将第一发光元件12a以及第二发光元件12b分别设定为能发光状态以及非发光状态中的任一状态。换言之,设定控制部5例如能够对第一设定部13输出设定控制信号。设定控制部5也可以是包含于驱动部30的控制电路部。此外,设定控制部5也可以是通过贮存于驱动部30所包含的IC(Integrated Circuit:集成电路)或者LSI(Large Scale Integrated Circuit:大规模集成电路)等驱动元件的RAM(Random Access Memory:随机存取存储器)以及ROM(Read Only Memory:只读存储器)的程序软件来实现的功能性结构。此外,设定控制部5也可以是通过与驱动部30分开的驱动元件的RAM以及ROM中贮存的程序软件来实现的功能性结构。此外,设定控制部5也可以是在与驱动部30不同的电路基板上形成的控制电路。

[0100] 显示装置100也可以具有基板20,该基板20具有显示面(第一面F1)、与显示面相反一侧的反显示面(第二面F2)、以及连接显示面和反显示面的侧面F3,多个像素电路10位于基板20的显示面侧,驱动部30位于基板20的反显示面侧。在这种情况下,能够使显示面的边框部分(非显示部)狭小化,或者能够消除边框部分。驱动部30可以是IC或LSI等驱动元件,也可以是搭载有驱动元件的柔性印刷电路板(Flexible Printed Circuits:FPC)等电路基板。电路基板也可以位于基板20的反显示面上。位于该电路基板的连接电极也可以与位于基板20的反显示面上的连接端子连接。

[0101] 第一设定部13例如包含作为第一开关的第四晶体管13a和作为第二开关的第五晶体管13b。

[0102] 作为第一开关的第四晶体管13a例如能够将第一发光元件12a选择性地设定为能发光状态以及非发光状态中的任一状态。第四晶体管13a例如与第一发光元件12a串联连接。例如,P沟道晶体管等应用于第四晶体管13a。在这种情况下,例如,第四晶体管13a的源电极与第三晶体管11e的漏电极连接,第四晶体管13a的漏电极与第一发光元件12a的正电极连接。此外,例如,第四晶体管13a的栅电极经由信号线(也称为第一设定控制信号线)SL1与设定控制部5连接。设定控制部5例如能够对第四晶体管13a的栅电极输出第一设定控制信号Se1。在此,设定控制部5例如能够选择性地输出第一信号(在此为L信号)以及第二信号(在此为High(H)信号)中的任意一方来作为第一设定控制信号Se1。另外,在此,第一信号是使晶体管的栅极-漏极间导通的接通信号,第二信号是使晶体管的栅极-漏极间成为非导通的断开信号。从另一观点而言,在此,例如第一信号是用于将发光元件设定为能发光状态的信号,第二信号是用于将发光元件设定为非发光状态的信号。

[0103] 例如,当作为来自设定控制部5的第一设定控制信号Se1而第一信号即L信号被输入到第四晶体管13a的栅电极时,第四晶体管13a成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,第一发光元件12a被设定为能发光状态。此外,例如,当作为来自设定控制部5的第一设定控制信号Se1而第二信号即H信号被输入到第四晶体管13a的栅电极时,第四晶体管13a成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,第

一发光元件12a被设定为非发光状态。

[0104] 作为第二开关的第五晶体管13b例如能够将第二发光元件12b选择性地设定为能发光状态以及非发光状态中的任一状态。第五晶体管13b例如与第二发光元件12b串联连接。例如,P沟道晶体管等应用于第五晶体管13b。在这种情况下,例如,第五晶体管13b的源电极与第三晶体管11e的漏电极连接,第五晶体管13b的漏电极与第二发光元件12b的正电极连接。此外,例如,第五晶体管13b的栅电极经由信号线(也称为第二设定控制信号线)SL2与设定控制部5连接。设定控制部5例如能够对第五晶体管13b的栅电极输出第二设定控制信号Se2。在此,例如,作为第二设定控制信号Se2,设定控制部5能够选择性地输出作为第一信号的L信号以及作为第二信号的H信号中的任意一方。

[0105] 例如,当作为来自设定控制部5的第二设定控制信号Se2而将第一信号即L信号输入到第五晶体管13b的栅电极时,第五晶体管13b成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,第二发光元件12b被设定为能发光状态。此外,例如,当作为来自设定控制部5的第二设定控制信号Se2而将第二信号即H信号输入到第五晶体管13b的栅电极时,第五晶体管13b成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,第二发光元件12b被设定为非发光状态。

[0106] 例如,在第一子像素电路1中,第一设定部13例如通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方的开关成为导通状态,能够将第一发光元件12a以及第二发光元件12b双方设定为能发光的状态。

[0107] 在此,例如,作为第一开关的第四晶体管13a也可以配置于第一发光元件12a的负电极侧。在这种情况下,例如,第一发光元件12a的正电极与第三晶体管11e的漏电极连接,第一发光元件12a的负电极经由作为第一开关的第四晶体管13a以及第一阴极电位输入线1s1与第二电源线Lvs连接。更具体而言,例如,第一发光元件12a的负电极与第四晶体管13a的源电极连接,第四晶体管13a的漏电极经由第一阴极电位输入线1s1与第二电源线Lvs连接。此外,例如,作为第二开关的第五晶体管13b也可以配置于第二发光元件12b的负电极侧。在这种情况下,例如,第二发光元件12b的正电极与第三晶体管11e的漏电极连接,第二发光元件12b的负电极经由作为第二开关的第五晶体管13b以及第一阴极电位输入线1s1与第二电源线Lvs连接。更具体而言,例如,第二发光元件12b的负电极与第五晶体管13b的源电极连接,第五晶体管13b的漏电极经由第一阴极电位输入线1s1与第二电源线Lvs连接。

[0108] 《第二子像素电路》

[0109] 第二子像素电路2例如具有第二发光部(也称为第二发光部)22和第二设定部(也称为第二设定部)23。此外,第二子像素电路2例如具有第二发光控制部(也称为第二发光控制部)21。

[0110] 第二发光部22例如包含第三发光元件22a和第四发光元件22b。第三发光元件22a以及第四发光元件22b分别能够发出第二色的光(例如,绿色光或者蓝色光)。第三发光元件22a以及第四发光元件22b例如应用相同的发光元件。第三发光元件22a以及第四发光元件22b例如应用微型LED元件或者有机EL元件等。更具体而言,第三发光元件22a以及第四发光元件22b例如应用发出第二色的光的微型LED元件或者EL元件等。在第一实施方式中,例如,第三发光元件22a和第四发光元件22b并联连接。第三发光元件22a以及第四发光元件22b例如位于配置在基板20的第一面F1上的绝缘层上。第三发光元件22a以及第四发光元件22b例

如经由贯通绝缘层的通孔等贯通导体与第二子像素电路2的其他结构构件等电连接。在第一实施方式中,第二发光部22例如经由第二设定部23、第二发光控制部21以及第二阳极电位输入线2d1与第一电源线Lvd连接。更具体而言,例如,作为第三发光元件22a以及第四发光元件22b各自的第一电极的正电极经由第二设定部23、第二发光控制部21以及第二阳极电位输入线2d1与第一电源线Lvd连接。第二发光部22例如经由第二阴极电位输入线2s1与第二电源线Lvs连接。更具体而言,例如,作为第三发光元件22a以及第四发光元件22b各自的第二电极的负电极经由第二阴极电位输入线2s1与第二电源线Lvs连接。

[0111] 第二发光控制部21例如能够控制第二发光部22中的发光。更具体而言,第二发光控制部21例如能够控制第三发光元件22a以及第四发光元件22b中的发光、非发光以及发光强度等。第二发光控制部21例如具有与第一发光控制部11相同的结构。第二发光控制部21例如具有第六晶体管21g、第七晶体管21d、第二电容元件21c和第八晶体管21e。

[0112] 第六晶体管21g例如作为用于向第二发光控制部21内输入图像信号的开关元件发挥功能。例如,P沟道晶体管等应用于第六晶体管21g。在这种情况下,例如,第六晶体管21g的栅电极与扫描信号线4g连接。例如,第六晶体管21g的源电极与第二图像信号线4s2连接。例如,第六晶体管21g的漏电极与第七晶体管21d的栅电极连接。例如,当作为来自扫描信号线4g的扫描信号的接通信号(在此,为L信号)被输入到第六晶体管21g的栅电极时,第六晶体管21g成为电流能够在源电极与漏电极之间流过的导通状态。因此,例如,来自第二图像信号线4s2的图像信号经由第六晶体管21g被提供给第七晶体管21d的栅电极。

[0113] 第七晶体管21d例如根据第二阳极电位输入线2d1所提供的阳极电位Vdd与第二阴极电位输入线2s1所提供的阴极电位Vss的电位差、和从第二图像信号线4s2传递的图像信号的电平(电位),作为使第二发光部22电流驱动的元素(驱动元件)发挥功能。从第一电源线Lvd向第二阳极电位输入线2d1提供的阳极电位Vdd例如被设为3V至5V左右。从第二电源线Lvs向第二阴极电位输入线2s1提供的阴极电位Vss例如被设为-3V至0V左右。例如,P沟道晶体管等应用于第七晶体管21d。在这种情况下,例如,第七晶体管21d的源电极与第二阳极电位输入线2d1连接。例如,第七晶体管21d的漏电极经由第八晶体管21e、第二设定部23以及第二发光部22与第二阴极电位输入线2s1连接。例如,当作为来自第二图像信号线4s2的图像信号的L信号被输入到第七晶体管21d的栅电极时,第七晶体管21d成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,驱动电流能够从第二阳极电位输入线2d1经由第七晶体管21d、第八晶体管21e以及第二设定部23流向第二发光部22。此时,第二发光部22例如能够根据图像信号的电平(电位)来控制发光的强度(亮度)。换言之,第七晶体管21d例如能够控制第二发光部22中的发光强度。从另一观点而言,第七晶体管21d例如能够控制第二发光部22的第三发光元件22a以及第四发光元件22b中的发光强度。

[0114] 第二电容元件21c例如位于将第七晶体管21d的栅电极与源电极连接的连接线上。该第二电容元件21c例如作为将输入到第七晶体管21d的栅电极的图像信号的电位Vsig保持到下一个图像信号的输入(改写)为止的期间(1帧的期间)的保持电容发挥功能。

[0115] 第八晶体管21e例如作为用于控制第二发光部22的发光以及非发光的开关元件发挥功能。第八晶体管21e例如位于将第七晶体管21d与第二发光部22连接的连接线(也称为第二驱动线)上。例如,P沟道晶体管等应用于第八晶体管21e。在这种情况下,例如,第八晶体管21e的源电极与第七晶体管21d的漏电极连接,第八晶体管21e的漏电极经由第二设定

部23与第二发光部22连接。更具体而言,例如,第八晶体管21e的漏电极经由第二设定部23与第三发光元件22a以及第四发光元件22b各自的正电极连接。此外,例如,第八晶体管21e的栅电极与发光控制信号线4e连接。例如,当作为来自发光控制信号线4e的发光控制信号的接通信号(在此,为L信号)被输入到第八晶体管21e的栅电极时,第八晶体管21e成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如驱动电流从第二阳极电位输入线2d1经由第七晶体管21d以及第八晶体管21e流向第二发光部22,第二发光部22能够发光。

[0116] 第二设定部23例如能够将第三发光元件22a以及第四发光元件22b分别选择性地设定为能发光状态以及非发光状态中的任一状态。第二设定部23例如能够根据来自设定控制部5的信号(设定控制信号),将第三发光元件22a以及第四发光元件22b分别选择性地设定为能发光状态以及非发光状态中的任一状态。换言之,设定控制部5例如能够对第二设定部23输出设定控制信号。

[0117] 第二设定部23例如包含作为第三开关的第九晶体管23a和作为第四开关的第十晶体管23b。

[0118] 作为第三开关的第九晶体管23a例如能够将第三发光元件22a选择性地设定为能发光状态以及非发光状态中的任一状态。第九晶体管23a例如与第三发光元件22a串联连接。第九晶体管23a例如应用P沟道晶体管等。在这种情况下,例如,第九晶体管23a的源电极与第八晶体管21e的漏电极连接,第九晶体管23a的漏电极与第三发光元件22a的正电极连接。此外,例如,第九晶体管23a的栅电极经由信号线(也称为第三设定控制信号线)SL3与设定控制部5连接。设定控制部5例如能够对第九晶体管23a的栅电极输出第三设定控制信号Se3。在此,例如,作为第三设定控制信号Se3,设定控制部5能够选择性地输出作为第一信号的L信号以及作为第二信号的H信号中的任意一方。

[0119] 例如,当作为来自设定控制部5的第三设定控制信号Se3而将第一信号即L信号输入到第九晶体管23a的栅电极时,第九晶体管23a成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,第三发光元件22a被设定为能发光状态。此外,例如,当作为来自设定控制部5的第三设定控制信号Se3而将第二信号即H信号输入到第九晶体管23a的栅电极时,第九晶体管23a成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,第三发光元件22a被设定为非发光状态。

[0120] 作为第四开关的第十晶体管23b例如能够将第四发光元件22b选择性地设定为能发光状态以及非发光状态中的任一状态。第十晶体管23b例如与第四发光元件22b串联连接。例如,P沟道晶体管等应用于第十晶体管23b。在这种情况下,例如,第十晶体管23b的源电极与第八晶体管21e的漏电极连接,第十晶体管23b的漏电极与第四发光元件22b的正电极连接。此外,例如,第十晶体管23b的栅电极经由信号线(也称为第四设定控制信号线)SL4与设定控制部5连接。设定控制部5例如能够对第十晶体管23b的栅电极输出第四设定控制信号Se4。在此,例如,作为第四设定控制信号Se4,设定控制部5能够选择性地输出作为第一信号的L信号以及作为第二信号的H信号中的任意一方。

[0121] 例如,当作为来自设定控制部5的第四设定控制信号Se4而将第一信号即L信号输入到第十晶体管23b的栅电极时,第十晶体管23b成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,第四发光元件22b被设定为能发光状态。此外,例如,当作为来自设定控制部5的第四设定控制信号Se4而将第二信号即H信号输入到第十晶体管23b的栅电极

时,第十晶体管23b成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,第四发光元件22b被设定为非发光状态。

[0122] 例如,在第二子像素电路2中,第二设定部23例如通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的任意一方选择性地成为导通状态,能够将第三发光元件22a以及第四发光元件22b中的任意一方选择性地设定为能发光状态。换言之,例如,在第二子像素电路2中,第二设定部23例如通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的任意一方选择性地成为非导通状态,能够将第三发光元件22a以及第四发光元件22b中的任意一方选择性地设定为非发光状态。

[0123] 在此,例如,作为第三开关的第九晶体管23a也可以配置于第三发光元件22a的负电极侧。在这种情况下,例如,第三发光元件22a的正电极与第八晶体管21e的漏电极连接,第三发光元件22a的负电极经由作为第三开关的第九晶体管23a以及第二阴极电位输入线2s1与第二电源线Lvs连接。更具体而言,例如,第三发光元件22a的负电极与第九晶体管23a的源电极连接,第九晶体管23a的漏电极经由第二阴极电位输入线2s1与第二电源线Lvs连接。此外,例如,作为第四开关的第十晶体管23b也可以配置于第四发光元件22b的负电极侧。在这种情况下,例如,第四发光元件22b的正电极与第八晶体管21e的漏电极连接,第四发光元件22b的负电极经由作为第四开关的第十晶体管23b以及第二阴极电位输入线2s1与第二电源线Lvs连接。更具体而言,例如,第四发光元件22b的负电极与第十晶体管23b的源电极连接,第十晶体管23b的漏电极经由第二阴极电位输入线2s1与第二电源线Lvs连接。

[0124] <1-3. 设定控制部>

[0125] 设定控制部5例如可以考虑分别配置于多个像素电路10的方式。换言之,例如可以考虑多个像素电路10分别具备设定控制部5的方式。图5是示意性地表示设定控制部5的结构的一例的框图。如图5所示,设定控制部5例如具有多个信号输出电路51和组合电路52。

[0126] 《信号输出电路》

[0127] 多个信号输出电路51例如包含第一信号输出电路(也称为第一信号输出电路)511和第二信号输出电路(也称为第二信号输出电路)512。各信号输出电路51例如能够选择性地作为第一信号的L信号以及作为第二信号的H信号中的一方作为切换信号Si而输出。例如,第一信号输出电路511能够选择性地作为第一信号的L信号以及作为第二信号的H信号中的一方作为第一切换信号(也称为第一切换信号)Si0而输出。例如,第二信号输出电路512能够选择性地作为第一信号的L信号以及作为第二信号的H信号中的一方作为第二切换信号(也称为第二切换信号)Si1而输出。

[0128] 在各信号输出电路51中,例如能够应用能将切换信号Si切换为L信号以及H信号中的一方并保持该状态的触发器电路、锁存电路等保持数据的电路(也称为保持电路)、或者根据一部分的布线部分的切断而在L信号与H信号之间切换切换信号Si的电路(也称为熔断器电路)等。

[0129] 图6是表示信号输出电路51的第一例的电路图。如图6所示,多个信号输出电路51分别例如能够应用保持电路。作为信号输出电路51的保持电路例如通过暂时进行作为用于设定状态的数据的信号(也称为设定信号)的输入(写入),从而被设定为持续输出L信号以及H信号中的某一个作为切换信号Si的状态。在此,例如,可以考虑如下:图像信号线4s被用作对各信号输出电路51进行设定信号的输入(写入)的信号线(也称为设定信号写入信号

线),扫描信号线4g被用作用于输入指定对各信号输出电路51进行设定信号的输入(写入)的定时的信号(也称为指定信号)的信号线(也称为指定信号输入信号线)的方式。

[0130] 例如,如图6所示,可以考虑一条图像信号线4s分别与第一信号输出电路511以及第二信号输出电路512连接的结构。而且,例如考虑如下结构:一条扫描信号线4g与第一信号输出电路511连接,并且经由NOT电路与第二信号输出电路512连接。在这种情况下,例如,能够通过一条扫描信号线4g,按时间顺序指定从图像信号线4s向作为第一信号输出电路511的保持电路进行设定信号的输入(写入)的第一定时、和从图像信号线4s向作为第二信号输出电路512的保持电路进行设定信号的输入(写入)的第二定时。例如,从扫描信号线4g向作为第一信号输出电路511的保持电路输入作为指定信号的L信号,作为来自扫描信号线4g的指定信号的L信号通过NOT电路被变换为不是指定信号的信号(也称为非指定信号)的H信号,并输入到作为第二信号输出电路512的保持电路。此时,例如,可以从图像信号线4s向作为第一信号输出电路511的保持电路输入(写入)设定信号,并且能够从图像信号线4s向作为第二信号输出电路512的保持电路输入(写入)设定信号,也可以从图像信号线4s向作为第二信号输出电路512的保持电路输入(写入)设定信号,并且能够从图像信号线4s向作为第一信号输出电路511的保持电路输入(写入)设定信号。指定信号例如也可以是H信号。例如,在作为第一信号输出电路511的保持电路中,在从扫描信号线4g输入了指定信号的定时,从图像信号线4s进行作为设定信号的L信号或H信号的输入(写入)。此外,例如,在作为第二信号输出电路512的保持电路中,在从扫描信号线4g输入了指定信号的定时,从图像信号线4s进行作为设定信号的L信号或H信号的输入(写入)。

[0131] 在此,例如,在多个像素电路10分别具有设定控制部5的情况下,在各像素电路10中,与第一子像素电路1连接的第一图像信号线4s1、与第二子像素电路2连接的第二图像信号线4s2以及与第三子像素电路3连接的第三图像信号线4s3分别能够设为设定信号写入信号线。此外,在各像素电路10中,例如,与第一子像素电路1、第二子像素电路2以及第三子像素电路3连接的扫描信号线4g能够成为指定信号输入信号线。

[0132] 图7是表示信号输出电路51的第二例的电路图。如图7所示,多个信号输出电路51分别例如应用熔断器电路。作为信号输出电路51的熔断器电路例如具有第一电路部51C1、第二电路部51C2、信号输入部51I和信号输出部51U。

[0133] 信号输入部51I是从信号输出电路51的外部输入信号的部分。从驱动部30经由给定的布线向信号输入部51I输入信号。

[0134] 第一电路部51C1例如应用作为反相逻辑电路的CMOS型NOT电路。在CMOS型NOT电路中,例如在提供正电位VGH的正电源线与提供负电位VGL的负电源线之间,P沟道晶体管和N沟道晶体管串联连接。负电位VGL例如可以是基准的电位(GND),也可以是0伏特。更具体而言,P沟道晶体管的源电极与正的电源线连接,P沟道晶体管的漏电极与N沟道晶体管的漏电极连接,N沟道晶体管的源电极与负的电源线连接。此外,在CMOS型NOT电路中,P沟道晶体管的栅电极和N沟道晶体管的栅电极连接的部分是输入部(也称为第一输入部),P沟道晶体管的漏电极和N沟道晶体管的漏电极连接的部分是输出部(也称为第一输出部)。该CMOS型NOT电路能够使输入到第一输入部的信号的电压的逻辑电平反相而从第一输出部输出信号。CMOS型NOT电路的第一输入部与信号输入部51I连接。因此,第一电路部51C1例如在从信号输入部51I向第一输入部输入L信号时,从第一输出部输出H信号,当从信号输入部51I向第

一输入部输入H信号时,能够从第一输出部输出L信号。此外,第一电路部51C1例如在连接N沟道晶体管的源电极和负的电源线的布线上包含特定的布线部分(也称为特定布线部分)51P。在这种情况下,例如,各信号输出电路51包含特定布线部分51P。特定布线部分51P是成为后述的切断的对象的部分。特定布线部分51P例如只要位于配置于基板20的第一面F1上的绝缘层上,则能够通过使用了基于激光的照射的熔断、磨削装置等的机械性切断、或使用了蚀刻等的化学切断等而容易地切断。即,特定布线部分51P是能够固定为导通状态和非导通状态中的任意一者的状态的部分(也称为导通/非导通固定选择部)。

[0135] 第二电路部51C2例如具有:缓冲电路部分51B,具有级联连接的两个NOT栅极N1、N2;以及布线部分51W,与该缓冲电路部分51B并联连接。此外,第二电路部51C2例如具有与第一电路部51C1的第一输出部连接的输入部(也称为第二输入部)和与信号输出部51U连接的输出部(也称为第二输出部)。缓冲电路部分51B能够稳定且校正并输出从第一电路部51C1的第一输出部输入到第二输入部的信号的电压的电平。例如,若从第一电路部51C1向第二输入部输入L信号,则第二电路部51C2从第二输出部输出稳定化且校正后的L信号,若从第一电路部51C1向第二输入部输入H信号,则第二电路部51C2能够从第二输出部输出稳定化且校正后的H信号。

[0136] 在此,设想在作为具有上述结构的信号输出电路51的熔断器电路中,例如向信号输入部51I输入L信号的情况。在这种情况下,第一电路部51C1使L信号反相而输出H信号,第二电路部51C2输出稳定化且校正后的H信号。由此,信号输出部51U对组合电路52输出作为切换信号Si的H信号。此外,在作为具有上述结构的信号输出电路51的熔断器电路中,例如设想向信号输入部51I输入H信号的情况。在这种情况下,第一电路部51C1使H信号反相而输出L信号,第二电路部51C2输出稳定化且校正后的L信号。由此,信号输出部51U对组合电路52输出作为切换信号Si的L信号。

[0137] 此外,在作为信号输出电路51的熔断器电路中,例如,根据特定布线部分51P的切断的有无,切换输入到信号输入部51I的信号与从信号输出部51U输出的信号的关系。

[0138] 例如,作为信号输出电路51的熔断器电路若处于特定布线部分51P未被切断的状态(也称为非切断状态),则若向信号输入部51I输入L信号,则从信号输出部51U输出H信号,若向信号输入部51I输入H信号,则从信号输出部51U输出L信号。此外,例如,作为信号输出电路51的熔断器电路,若处于特定布线部分51P被切断的状态(也称为切断状态),则在向信号输入部51I输入L信号时,从信号输出部51U输出H信号,之后,即使向信号输入部51I输入H信号,从信号输出部51U输出的信号也不变化。因此,例如,作为信号输出电路51的熔断器电路若处于切断状态,则暂时向信号输入部51I输入L信号,若成为从信号输出部51U输出H信号的状态,则即使向信号输入部51I输入H信号,也从信号输出部51U持续输出H信号。此时,例如,在信号输出电路51中,第二电路部51C2发挥存储从信号输出部51U持续输出H信号的状态的作用。

[0139] 在此,例如,利用根据特定布线部分51P的切断的有无而变化的熔断器电路中的输入与输出的关系,从作为信号输出电路51的熔断器电路输出的切换信号Si能够在L信号与H信号之间切换。

[0140] 例如,在作为处于非切断状态的信号输出电路51的熔断器电路中,在第一期间内,若输入到信号输入部51I的信号XRST成为L信号,则从信号输出部51U输出的切换信号Si成

为H信号。接下来,例如,在作为处于非切断状态的信号输出电路51的熔断器电路中,在第一期间之后的第二期间,若输入到信号输入部51I的信号XRST成为H信号,则从信号输出部51U输出的切换信号Si成为L信号。此时,例如,从作为处于非切断状态的信号输出电路51的熔断器电路向组合电路52输入L信号作为切换信号Si。

[0141] 例如,在作为处于切断状态的信号输出电路51的熔断器电路中,在第一期间,若输入到信号输入部51I的信号XRST成为L信号,则从信号输出部51U输出的切换信号Si成为H信号。接下来,例如,在作为处于切断状态的信号输出电路51的熔断器电路中,在第一期间之后的第二期间,即使输入到信号输入部51I的信号XRST成为H信号,从信号输出部51U输出的切换信号Si也维持H信号。此时,例如从作为处于切断状态的信号输出电路51的熔断器电路向组合电路52输入H信号作为切换信号Si。

[0142] 这样,例如,在第二期间中,作为信号输出电路51的熔断器电路能够根据特定布线部分51P的切断,将对组合电路52输出的切换信号Si从第一电位的L信号设定为第二电位的H信号。若采用这样的结构,则例如信号输出电路51的电路的规模不易变大。

[0143] 《组合电路》

[0144] 组合电路52例如能够根据从多个信号输出电路51输入的多个切换信号Si来输出设定控制信号。在此,组合电路52例如能够根据从多个信号输出电路51分别输入的作为切换信号Si的L信号和H信号的组合,分别作为第一设定控制信号Se1、第二设定控制信号Se2、第三设定控制信号Se3以及第四设定控制信号Se4,输出作为第一信号的L信号或作为第二信号的H信号。

[0145] 图8是表示输入到组合电路52的切换信号Si、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的真值表。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1、第二设定控制信号Se2、第三设定控制信号Se3以及第四设定控制信号Se4的输出成为图8所示的关系。例如,如图8所示,作为第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1、第二设定控制信号Se2、第三设定控制信号Se3以及第四设定控制信号Se4的输出的组合,能够执行四种模式(具体而言,模式1~4)的逻辑输出。

[0146] 例如,在采用模式1的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第一信号即L信号、作为第三设定控制信号Se3的第一信号即L信号以及作为第四设定控制信号Se4的第二信号即H信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。此外,例如,第二设定部23通过将作为第三开关的第九晶体管23a设为导通状态而将第三发光元件22a选择性地设定为能发光状态,将作为第四开关的第十晶体管23b设为非导通状态,由此将第四发光元件22b选择性地设定为非发光状态。由此,例如,第一发光元件12a、第二发光元件12b以及第三发光元件22a被设定为能发光状态,第四发光元件22b被设定为非发光状态。

[0147] 例如,在采用模式2的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第一信号即L信号、作为第三设定控制信号Se3的第

二信号即H信号以及作为第四设定控制信号Se4的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。此外,例如,第二设定部23通过将作为第三开关的第九晶体管23a设为非导通状态,将第三发光元件22a选择性地设定为非发光状态,将作为第四开关的第十晶体管23b设为导通状态,由此将第四发光元件22b选择性地设定为能发光状态。由此,例如,第一发光元件12a、第二发光元件12b以及第四发光元件22b被设定为能发光状态,第三发光元件22a被设定为非发光状态。

[0148] 例如,在采用模式3的情况下,当在组合电路52中,作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第二信号即H信号、作为第三设定控制信号Se3的第一信号即L信号以及作为第四设定控制信号Se4的第二信号即H信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。

[0149] 例如,在采用模式4的情况下,当在组合电路52中被输入作为第一切换信号Si0的H信号以及作为第二切换信号Si1的H信号时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第一信号即L信号、作为第三设定控制信号Se3的第二信号即H信号以及作为第四设定控制信号Se4的第一信号即L信号。此时,例如,第二发光元件12b以及第四发光元件22b被设定为能发光状态,第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0150] <1-4.显示装置的特性的提高>

[0151] 例如,第一发光元件12a与第二发光元件12b的连接方式是作为第一发光元件12a与第二发光元件12b并联地连接的方式的并联连接。此外,例如,第三发光元件22a与第四发光元件22b的连接方式是作为第三发光元件22a与第四发光元件22b并联地连接的方式的并联连接。换言之,像素电路10例如具有将第一发光元件12a与第二发光元件12b的连接方式和第三发光元件22a与第四发光元件22b的连接方式设为相同的并联连接的状态(也称为第一连接方式相同状态)。

[0152] 此外,例如,像素电路10能够通过第一设定部13将第一发光元件12a以及第二发光元件12b双方设定为能发光状态,通过第二设定部23将第三发光元件22a以及第四发光元件22b的任意一方选择性地设定为能发光状态。换言之,例如,像素电路10将第一设定部13对第一发光元件12a以及第二发光元件12b的发光状态的设定方式设定为使双方的发光元件成为能发光状态的设定(也称为第一发光设定或双方发光设定)。而且,例如,像素电路10能够将第二设定部23对第三发光元件22a以及第四发光元件22b的发光状态的设定方式设定为使一方的发光元件选择性地成为能发光状态的设定(也称为第二发光设定或一方发光设定)。

[0153] 因此,例如,像素电路10具有使第一发光设定和第二发光设定之间不同的发光数量设定的模式,该第一发光设定使第一设定部13对第一发光元件12a以及第二发光元件12b的发光状态的设定方式和第二设定部23对第三发光元件22a以及第四发光元件22b的发光状态的设定方式双方的发光元件成为能发光状态,该第二发光设定使一方的发光元件选择

性地成为能发光状态。发光数量设定例如相当于在第一子像素电路1以及第二子像素电路2的各个中被设定为能发光状态的发光元件的数量的设定。换言之,例如,第一子像素电路1中的发光数量设定相当于在第一子像素电路1中被设定为能发光状态的发光元件的数量的设定,第二子像素电路2中的发光数量设定相当于在第二子像素电路2中被设定为能发光状态的发光元件的数量的设定。另外,在发光数量设定的模式中,有发光数量设定相同的模式(相同状态)和发光数量设定不同的模式(不同状态)。以下,也将发光数量设定的模式简称为设定模式,也将发光数量设定不同的模式(不同状态)也称为发光数量不同状态或者发光数量不同模式。换言之,发光数量不同状态(发光数量不同模式)例如是针对第一设定部13对第一发光元件12a以及第二发光元件12b的发光状态的设定方式和第二设定部23对第三发光元件22a以及第四发光元件22b的发光状态的设定方式,在使双方的发光元件成为能发光状态的第一发光设定与使一方的发光元件选择性地成为能发光状态的第二发光设定之间不同的发光数量设定的不同状态。因此,在第一实施方式中,例如,像素电路10具有第一连接方式相同状态和发光数量不同模式。

[0154] 在此,例如,在像素电路10中,将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将并联连接的第三发光元件22a以及第四发光元件22b中的一方的发光元件选择性地设为能发光状态的设定模式被设为成为标准的通常的设定模式(也称为通常设定模式)。像素电路10中的设定模式例如是指该像素电路10中的第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的能发光状态的设定方式。在此,例如,像素电路10具有第一连接方式相同状态和作为通常设定模式的第一发光数量不同模式。第一发光数量不同模式例如是将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将并联连接的第三发光元件22a以及第四发光元件22b中的一方选择性地设为能发光状态的设定模式。

[0155] 在此,例如,在第一子像素电路1中,假设若使并联连接的第一发光元件12a以及第二发光元件12b中的任意一方选择性地发光,则设想根据第一发光元件12a以及第二发光元件12b的特性以及发光所涉及的使用条件中的至少一方,施加于第一发光元件12a或者第二发光元件12b的正向的电压(也称为第一A正向电压) V_{f1a} 变大的情况。例如,在第一子像素电路1中,在第一发光元件12a以及第二发光元件12b中,即使内部电阻、驱动电流的上限的设定值、正向电压的上限的设定值以及亮度的上限的设定值中的至少一个值较大,在第一发光元件12a以及第二发光元件12b中发光效率较小,第一A正向电压 V_{f1a} 也可能变大。在此,例如,在假设使第三发光元件22a以及第四发光元件22b中的任意一方选择性地发光时,也可以考虑第一A正向电压 V_{f1a} 比施加于第三发光元件22a或者第四发光元件22b的正向的电压(也称为第二A正向电压) V_{f2a} 大的方式。在这种情况下,例如,在阳极电位 V_{dd} 与阴极电位 V_{ss} 的电位差($V_{dd}-V_{ss}$)中所占的第一A正向电压 V_{f1a} 变大,因此第二晶体管11d中的漏电极与源电极之间的电压(漏极-源极间电压) V_{ds} 变小。其结果,在饱和区域驱动第二晶体管11d的条件也变得严格。即,难以在饱和区域驱动第二晶体管11d。此外,例如,在第一子像素电路1中,即使第二晶体管11d的饱和动作电压大,根据与电源的距离对应的阳极电位 V_{dd} 的电压下降等引起的电位差($V_{dd}-V_{ss}$)的降低,使第二晶体管11d在饱和区域驱动的条件也变得严格。第二晶体管11d的饱和动作电压例如在第二晶体管11d中的漏电极与源电极之间的距离(也称为沟道长度)长的情况下可能变大。

[0156] 相对于此,在第一实施方式中,例如通过上述的通常设定模式,在第一子像素电路1中,将并联连接的第一发光元件12a以及第二发光元件12b双方设定为能发光状态,使第一发光元件12a以及第二发光元件12b双方发光。由此,例如,与选择性地使以假设为相同的发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的任意一方发光的情况相比,分别流过第一发光元件12a以及第二发光元件12b的驱动电流成为1/2左右,因此能够减少分别施加于第一发光元件12a以及第二发光元件12b的正向的电压。此时,例如,例如电位差(Vdd-Vss)中,第一发光控制部11的第二晶体管11d中的漏极-源极间电压Vds也可能变大。因此,例如假设即使因阳极电位Vdd的电压下降等而电位差(Vdd-Vss)降低,使第二晶体管11d在饱和区域驱动的条件也难以变得严格。其结果,在显示装置100中难以产生亮度逐渐降低的渐变(亮度不均),在显示装置100中能够提高画质。

[0157] 此外,在此,例如,假设在第一子像素电路1中,若使并联连接的第一发光元件12a或第二发光元件12b选择性地发光,则设想根据第一发光元件12a以及第二发光元件12b的特性以及发光所涉及的使用条件中的至少一方,流过第一发光元件12a或第二发光元件12b的驱动电流(也称为第一A电流)变大。例如,在第一子像素电路1中,即使在第一发光元件12a以及第二发光元件12b中驱动电流的上限的设定值、正向电压的上限的设定值以及亮度的上限的设定值中的至少一个值较大,在第一发光元件12a以及第二发光元件12b中发光效率较小,在第一发光元件12a或者第二发光元件12b中流过的驱动电流也可能变大。在此,例如,在假设使第三发光元件22a以及第四发光元件22b中的任意一方选择性地发光时,可以考虑第一A电流比在第三发光元件22a或第四发光元件22b中流过的驱动电流(也称为第二A电流)大2倍左右的方式。在这种情况下,例如,由于第一发光元件12a或第二发光元件12b的发热量变大等,容易产生经时劣化。此外,例如,在第一子像素电路1中,在第一发光元件12a以及第二发光元件12b中,即使内部电阻的值较大,也容易因发热等而产生经时劣化。

[0158] 相对于此,在第一实施方式中,例如通过上述的通常设定模式,在第一子像素电路1中,将并联连接的第一发光元件12a以及第二发光元件12b双方设定为能发光状态,使第一发光元件12a以及第二发光元件12b双方发光。由此,例如,假设与选择性地使以成为相同的发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的任意一方发光的情况相比,分别流过第一发光元件12a以及第二发光元件12b的电流能够大致减半。其结果,例如难以产生第一发光元件12a或第二发光元件12b的经时劣化,在显示装置100中能够提高画质。

[0159] 此外,在此,例如,在第二子像素电路2中,假设若使并联连接的第三发光元件22a以及第四发光元件22b双方发光,则设想根据第三发光元件22a以及第四发光元件22b的特性以及发光所涉及的使用条件中的至少一方,在第三发光元件22a以及第四发光元件22b各自中流过的驱动电流(也称为第二B电流)变小的情况。例如,在第二子像素电路2中,在第三发光元件22a以及第四发光元件22b中,即使内部电阻、驱动电流的下限的设定值、正向电压的下限的设定值以及亮度的下限的设定值中的至少一个值小,在第三发光元件22a以及第四发光元件22b中发光效率较大,第二B电流也能够变小。在此,例如,可以考虑假设第二B电流比在假设使第一发光元件12a以及第二发光元件12b双方发光时的第一发光元件12a以及第二发光元件12b中流过的驱动电流(也称为第一B电流)小1/2左右的方式。在这种情况下,例如,原本是小的驱动电流的驱动电流被进一步变更为微小的驱动电流,从而将第三发光

元件22a以及第四发光元件22b各自中的发光强度向过度降低的方向变更。其结果,难以调整子像素部中的发光亮度的灰度。因此,例如在显示装置100中可能产生亮度的灰度的精度降低的不良(也称为亮度灰度的精度不良)。

[0160] 相对于此,在第一实施方式中,例如通过上述的通常设定模式,在第二子像素电路2中,将并联连接的第三发光元件22a以及第四发光元件22b中的一方选择性地设定为能发光状态,使第三发光元件22a以及第四发光元件22b中的一方选择性地发光。由此,例如假设与使以成为相同的发光强度地并联连接的第三发光元件22a以及第四发光元件22b双方发光的情况相比,在第三发光元件22a或第四发光元件22b中流过的电流能够大致倍增。其结果,例如,通过第三发光元件22a或第四发光元件22b中的发光强度的变更,能够容易地微调第二子像素电路2中的发光亮度的灰度。因此,例如,在显示装置100中画质难以降低。

[0161] 这样,在第一实施方式中,例如,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,采用与元件的特性以及发光元件的使用条件的至少一方对应的第一连接方式相同状态和作为通常设定模式的第一发光数量不同模式。其结果,例如显示装置100的性能能够提高。

[0162] 《通常设定模式的设定》

[0163] 在第一实施方式中,例如,若采用上述的模式1或者模式2,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将并联连接的第三发光元件22a以及第四发光元件22b中的一方选择性地设为能发光状态的通常设定模式。

[0164] 此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。此外,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的任意一方选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的任意一方选择性地设定为能发光状态。由此,例如,如上所述,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,采用与元件的特性以及发光元件的使用条件中的至少一方对应的第一连接方式相同状态和第一发光数量不同模式,能够提高显示装置100的性能。

[0165] 在此,例如,在第四发光元件22b中因连接或元件的不良等而产生发光不良的情况下,通过采用模式1,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式也可以设为通常设定模式。此外,例如,在第三发光元件22a中因连接或元件的不良等而产生发光不良的情况下,通过采用模式2,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式也可以设为通常设定模式。

[0166] 各像素电路10中的第三发光元件22a以及第四发光元件22b中的发光不良的产生例如能够在进行显示装置100的出厂前的检查或者维护时等确认。而且,例如可考虑根据第三发光元件22a以及第四发光元件22b中的发光不良的产生状况,采用模式1以及模式2中的任一个作为与通常设定模式对应的模式的方式。在此,例如也可以通过采用模式1,将第一发光元件12a、第二发光元件12b以及第三发光元件22a分别设定为能发光状态,将第四发光

元件22b设定为非发光状态的设定模式被设为第一通常设定模式(也称为第一通常设定模式)。此外,例如,也可以通过采用模式2,将第一发光元件12a、第二发光元件12b以及第四发光元件22b分别设定为能发光状态,将第三发光元件22a设定为非发光状态的设定模式为第二通常设定模式(也称为第二通常设定模式)。

[0167] 《不良应对设定模式的设定》

[0168] 在第一实施方式中,例如,若采用模式3以及模式4中的任一个,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的模式(也称为不良应对设定模式)。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方的开关选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0169] 在此,例如,在第二发光元件12b中因连接或元件的不良等而产生发光不良的情况下,也可以代替与通常设定模式对应的模式1或模式2而采用与不良应对设定模式对应的模式3。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一个作为开关的第五晶体管13b选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方的第二发光元件12b选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的第一发光元件12a能够选择性地发光。在此,例如,也可以将第一发光元件12a以及第三发光元件22a分别设定为能发光状态,将第二发光元件12b以及第四发光元件22b分别设定为非发光状态的设定模式被设为第一不良应对设定模式(也称为第一不良应对设定模式)。

[0170] 此外,在此,例如,在第一发光元件12a中因连接或元件的不良等而产生发光不良的情况下,也可以代替与通常设定模式对应的模式1或模式2而采用与不良应对设定模式对应的模式4。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方的作为开关的第四晶体管13a选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方的第一发光元件12a选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的第二发光元件12b能够选择性地发光。在此,例如,也可以将第二发光元件12b以及第四发光元件22b分别设定为能发光状态,将第一发光元件12a以及第三发光元件22a分别设定为非发光状态的设定模式设为第二不良应对设定模式(也称为第二不良应对设定模式)。

[0171] <1-5. 第一实施方式中的变形>

[0172] 例如,显示面板100p也可以具有按多个像素电路10的每一个配置的设定控制部5。换言之,例如,显示面板100p也可以具备多个像素电路10、以及对多个像素电路10各自中的第一设定部13以及第二设定部23输出设定控制信号的设定控制部5。在这种情况下,设定控制部5例如可以在基板20的第一面F1上配置于图像显示部300的空闲区域,也可以配置于边框部分,还可以配置于基板20的第二面F2上。在此,例如,设定控制部5可以针对构成一行像素电路10的多个像素电路10的每一个而配置,也可以针对构成一列像素电路10的多个像素

电路10的每一个而配置。图9是表示设定控制部5与多个像素电路10的连接例的电路框图。

[0173] 如图9所示,例如,也可以采用与设定控制部5连接的第一设定控制信号线SL1、第二设定控制信号线SL2、第三设定控制信号线SL3以及第四设定控制信号线SL4分别与多个像素电路10连接的结构。若采用这样的结构,则例如针对每一列像素电路10或者每一行像素电路10,设定模式能够成为通常设定模式或者不良应对设定模式。更具体而言,例如,针对每一列像素电路10或者每一行像素电路10,设定模式能够从第一通常设定模式或者第二通常设定模式变更为第一不良应对设定模式以及第二不良应对设定模式中的任一者。在此,例如可以考虑按每一列像素电路10或者每一行像素电路10,将多个第一发光元件12a以及多个第三发光元件22a的组(也称为第一元件组)和多个第二发光元件12b以及多个第四发光元件22b的组(也称为第二元件组)中的、产生发光不良的发光元件的存在比率相对较小的组中的发光元件设定为能发光状态的方式。

[0174] 此外,例如,显示面板100p也可以具有相对于全部像素电路10配置的一个设定控制部5。在这种情况下,设定控制部5例如可以在基板20的第一面F1上配置于图像显示部300的空闲区域,也可以配置于边框部分,还可以配置于基板20的第二面F2上。若采用这样的结构,则例如通过一个设定控制部5,对于全部的像素电路10,设定模式能够成为通常设定模式或不良应对设定模式。更具体而言,例如,关于全部像素电路10,可采用设定模式从第一通常设定模式或第二通常设定模式变更为第一不良应对设定模式以及第二不良应对设定模式中的任一个的方式。在此,例如,关于全部像素电路10,可以考虑将多个第一发光元件12a以及多个第三发光元件22a的组(第一元件组)和多个第二发光元件12b以及多个第四发光元件22b的组(第二元件组)中的产生发光不良的发光元件的存在比率相对较小的组中的发光元件设定为能发光状态的方式。

[0175] 此外,例如,作为第一开关的第四晶体管13a也可以应用N沟道型薄膜晶体管(也称为N沟道晶体管)。在这种情况下,例如,关于输入到第四晶体管13a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号。例如,N沟道晶体管可以应用于作为第二开关的第五晶体管13b。在这种情况下,例如,关于输入到第五晶体管13b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号。例如,N沟道晶体管可以应用于作为第三开关的第九晶体管23a。在这种情况下,例如,关于输入到第九晶体管23a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号。例如,N沟道晶体管也可以应用于作为第四开关的第十晶体管23b。在这种情况下,例如,关于输入到第十晶体管23b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号。

[0176] <1-6. 第一实施方式的总结>

[0177] 如上所述,例如,像素电路10具有第一连接方式相同状态和第一发光数量不同模式。更具体而言,例如,在像素电路10中,第一发光元件12a与第二发光元件12b并联连接,第三发光元件22a与第四发光元件22b并联连接。此外,例如,通过通常设定模式,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,从而将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。例如,通过通常设定模式,第二设定部23将作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的任意一方选择性地设为导通状态,由此将第三发光元件22a以及第四发光元件22b中的任意一方选择性地设定为能发光状态。由此,例如,在第一子像素电路1中,使并

联连接的第一发光元件12a以及第二发光元件12b双方发光,在第二子像素电路2中,使并联连接的第三发光元件22a以及第四发光元件22b中的一方选择性地发光。

[0178] 在此,例如,在第一子像素电路1中,假设若使并联连接的第一发光元件12a以及第二发光元件12b中的任意一方选择性地发光,则设想根据第一发光元件12a以及第二发光元件12b的特性以及发光所涉及的使用条件中的至少一方,施加于第一发光元件12a或者第二发光元件12b的正向的电压(第一A正向电压) V_{f1a} 变大的情况、以及第二晶体管11d的饱和动作电压大的情况等。在这种情况下,若采用上述结构,则例如与选择性地使以假设成为相同的发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的一方发光的情况相比,能够减少分别施加于第一发光元件12a以及第二发光元件12b的正向的电压。此时,例如,在第一子像素电路1中,阳极电位 V_{dd} 与阴极电位 V_{ss} 的电位差中的第一发光控制部11的第二晶体管11d中的漏极-源极间电压 V_{ds} 也可能变大。因此,例如,在第一子像素电路1中,即使假设因阳极电位 V_{dd} 的电压下降等而电位差($V_{dd}-V_{ss}$)降低,使第二晶体管11d在饱和区域中驱动的条件也难以变得严格。其结果,在显示装置100中难以产生亮度逐渐降低的渐变(亮度不均),在显示装置100中能够提高画质。

[0179] 此外,在此,例如,在第一子像素电路1中,若假设使并联连接的第一发光元件12a或第二发光元件12b选择性地发光,则设想根据第一发光元件12a以及第二发光元件12b的特性以及发光所涉及的使用条件中的至少一方,流过第一发光元件12a或第二发光元件12b的电流(第一A电流)变大的情况。在这种情况下,若采用上述结构,则例如在第一子像素电路1中,与选择性地使以假设成为相同发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的一方发光的情况相比,流过第一发光元件12a以及第二发光元件12b各自的电流能够大致减半。此时,例如,在第一子像素电路1中,难以产生第一发光元件12a或第二发光元件12b的经时劣化,在显示装置100中能够提高画质。此外,若采用上述结构,则例如在第一发光元件12a以及第二发光元件12b中,即使在内部电阻的值较大的情况下,也难以因流过各自的电流的大致减半而产生由发热等引起的经时劣化,在显示装置100中能够提高画质。

[0180] 此外,在此例如,在第二子像素电路2中,假设若使并联连接的第三发光元件22a以及第四发光元件22b双方发光,则设想根据第三发光元件22a以及第四发光元件22b的特性以及发光所涉及的使用条件中的至少一方,在第三发光元件22a以及第四发光元件22b各自中流过的电流(第二B电流)变小的情况。在这种情况下,若采用上述结构,则例如在第二子像素电路2中,与使以假设成为相同的发光强度地并联连接的第三发光元件22a以及第四发光元件22b双方发光的情况相比,在第三发光元件22a或第四发光元件22b中流过的电流能够加倍。此时,例如,在第二子像素电路2中,通过向第三发光元件22a或第四发光元件22b中的发光强度的增大方向的变更而进行的发光亮度的灰度的微调整变得容易,在显示装置100中画质难以降低。

[0181] 这样,在第一实施方式中,例如,根据第一子像素电路1以及第二子像素电路2中的元件的特性以及发光元件的使用条件等,在第一子像素电路1中,采用并联连接的第一发光元件12a以及第二发光元件12b双方发光的通常设定模式,在第二子像素电路2中,采用并联连接的第三发光元件22a以及第四发光元件22b中的任意一方发光那样的通常设定模式。其结果,例如,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用

条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0182] 此外,例如,在第一子像素电路1中,通过使并联连接的第一发光元件12a以及第二发光元件12b双方都发光,在像素电路10、显示面板100p以及显示装置100的各个中,供发光的发光元件的使用率能够提高。因此,例如,难以产生由发光元件的过度配置引起的浪费。

[0183] <2.其他实施方式>

[0184] 本公开并不限定于上述的第一实施方式,在不脱离本公开的主旨的范围内能够进行各种变更以及改良等。

[0185] <2-1.第二实施方式>

[0186] 在上述第一实施方式中,例如,如图10以及图12所示,在第二子像素电路2中,作为第三开关的第九晶体管23a可以是第一导电型(也称为第一导电型)的晶体管,并且作为第四开关的第十晶体管23b可以是与第一导电型相反的第二导电型(也称为第二导电型)的晶体管。此外,例如,作为第三开关的第九晶体管23a也可以是第二导电型的晶体管,并且作为第四开关的第十晶体管23b也可以是第一导电型的晶体管。在此,例如,第一导电型的晶体管包含多数载体为空穴的晶体管,第二导电型的晶体管包含多数载体为电子的晶体管。例如,将作为第一导电型的晶体管的P沟道晶体管应用于第九晶体管23a以及第十晶体管23b中的一方的晶体管,将作为第二导电型的晶体管的N沟道晶体管应用于另一方的晶体管。此外,也可以将第一导电型的晶体管设为N沟道晶体管,将第二导电型的晶体管设为P沟道晶体管。

[0187] 若采用这样的结构,则例如通过针对第二设定部23的一个设定控制信号的输入,能够将第三发光元件22a以及第四发光元件22b中的一方选择性地设定为能发光状态。由此,例如,能够实现用于对第二设定部23提供设定控制信号的布线数的削减等布线构造的简化。其结果,例如在显示装置100以及显示面板100p中,能够使排列多个像素电路10的间距变窄,能够实现分辨率的提高。因此,例如能够提高显示装置100的性能。

[0188] 《第二实施方式的第一例》

[0189] 图10是表示第二实施方式的第一例所涉及的像素电路10的电路图。第二实施方式的第一例所涉及的像素电路10具有以下结构:以图4所示的第一实施方式所涉及的像素电路10的一例为基础,作为第四开关的第十晶体管23b变更为N沟道晶体管,第十晶体管23b移动到第四发光元件22b的负电极侧。在此,例如,第四发光元件22b的正电极与第八晶体管21e的漏电极连接,第四发光元件22b的负电极经由第十晶体管23b以及第二阴极电位输入线2s1与第二电源线Lvs连接。更具体而言,例如,第四发光元件22b的负电极与第十晶体管23b的漏电极连接,第十晶体管23b的源电极经由第二阴极电位输入线2s1与第二电源线Lvs连接。在此,例如,第九晶体管23a以及第十晶体管23b各自的栅电极经由第三设定控制信号线SL3与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第三设定控制信号线SL3在中途分支,与第九晶体管23a以及第十晶体管23b各自的栅电极连接。例如,第四设定控制信号线SL4被删除。由此,例如,能够从设定控制部5向第九晶体管23a以及第十晶体管23b各自的栅电极输入共用的第三设定控制信号Se3。

[0190] 图11是表示输入到组合电路52的切换信号Si、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的真值表。在此,组合电路52例如执行各种逻辑输出,以使第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1、

第二设定控制信号Se2以及第三设定控制信号Se3的输出成为图11所示那样的关系。例如,如图11所示,作为第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1、第二设定控制信号Se2以及第三设定控制信号Se3的输出的组合,能够执行四种模式(具体而言,模式1A~4A)的逻辑输出。

[0191] 例如,在采用模式1A的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第一信号即L信号被输出。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。此外,例如,第二设定部23通过将作为第三开关的第九晶体管23a设为导通状态而将第三发光元件22a选择性地设定为能发光状态,将作为第四开关的第十晶体管23b设为非导通状态,由此将第四发光元件22b选择性地设定为非发光状态。由此,例如,第一发光元件12a、第二发光元件12b以及第三发光元件22a被设定为能发光状态,第四发光元件22b被设定为非发光状态。

[0192] 例如,在采用模式2A的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第二信号即H信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。此外,例如,第二设定部23通过将作为第三开关的第九晶体管23a设为非导通状态,将第三发光元件22a选择性地设定为非发光状态,将作为第四开关的第十晶体管23b设为导通状态,由此将第四发光元件22b选择性地设定为能发光状态。由此,例如,第一发光元件12a、第二发光元件12b以及第四发光元件22b被设定为能发光状态,第三发光元件22a被设定为非发光状态。

[0193] 在此,例如,若采用上述的模式1A或者模式2A,则与上述第一实施方式同样地,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将并联连接的第三发光元件22a以及第四发光元件22b中的一方选择性地设为能发光状态的通常设定模式。例如,若采用上述的模式1A,则在像素电路10中采用上述的第一通常设定模式,若采用上述的模式2A,则在像素电路10中采用上述的第二通常设定模式。在这种情况下,例如,与上述第一实施方式同样地,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0194] 此外,例如,在采用模式3A的情况下,在组合电路52中,当作为第一切换信号Si0的H信号和作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第二信号即H信号以及作为第三设定控制信号Se3的第一信号即L信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。此外,例如,在采用模式4A的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号

Si1的H信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第二信号即H信号。此时,例如,将第二发光元件12b以及第四发光元件22b被设定为能发光状态,将第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0195] 在此,例如,若采用模式3A以及模式4A中的任一者,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的不良应对设定模式。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方的开关选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0196] 《第二实施方式的第二例》

[0197] 在此,例如,从设定控制部5输入第一设定部13的一部分设定控制信号和从设定控制部5输入第二设定部23的设定控制信号也可以是共用的设定控制信号。

[0198] 图12是表示第二实施方式的第二例所涉及的像素电路10的电路图。第二实施方式的第二例所涉及的像素电路10具有与图10所示的第二实施方式的第一例所涉及的像素电路10同样结构的第一发光控制部11、第一发光部12、第一设定部13、第二发光控制部21、第二发光部22以及第二设定部23。在此,例如,第四晶体管13a、第九晶体管23a以及第十晶体管23b各自的栅电极经由第一设定控制信号线SL1与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第一设定控制信号线SL1在中途的两处分支,与第四晶体管13a、第九晶体管23a以及第十晶体管23b各自的栅电极连接。此外,例如,第三设定控制信号线SL3被删除。由此,例如,能够从设定控制部5向第四晶体管13a、第九晶体管23a以及第十晶体管23b各自的栅电极输入共用的第一设定控制信号Se1。

[0199] 图13是表示输入到组合电路52的切换信号Si、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的真值表。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1以及第二设定控制信号Se2的输出成为图13所示那样的关系。例如,如图13所示,作为第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1以及第二设定控制信号Se2的输出的组合,能够执行三种模式(具体而言,模式1B~3B)的逻辑输出。

[0200] 例如,在采用模式1B的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,作为第一设定控制信号Se1的第一信号即L信号和作为第二设定控制信号Se2的第一信号即L信号被输出。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。此外,例如,第二设定部23通过将作为第三开关的第九晶体管23a设为导通状态而将第三发光元件22a选择性地设定为能发光状态,将作为第四开关的第十晶体管23b设为非导通状态,由此将第四发光元件22b选择性地设定为非发光状态。由此,例如,第一发光元件12a、第二发光元件12b以及第三发光元件22a被设定为能发光状态,第四发光元件22b被设定为非发光状态。

[0201] 在此,例如,若采用上述的模式1B,则与上述第一实施方式同样地,第一发光元件

12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将并联连接的第三发光元件22a以及第四发光元件22b中的一方选择性地设为能发光状态的通常设定模式。例如,若采用上述的模式1B,则在像素电路10中采用上述的第一通常设定模式。在这种情况下,例如,与上述第一实施方式同样地,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0202] 此外,例如,在采用模式2B的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,作为第一设定控制信号Se1的第一信号即L信号以及作为第二设定控制信号Se2的第二信号即H信号被输出。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。此外,例如,在采用模式3B的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,作为第一设定控制信号Se1的第二信号即H信号以及作为第二设定控制信号Se2的第一信号即L信号被输出。此时,例如,将第二发光元件12b以及第四发光元件22b被设定为能发光状态,将第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0203] 在此,例如,若采用模式2B以及模式3B中的任一者,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的不良应对设定模式。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方的开关选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0204] 在此,例如,第五晶体管13b、第九晶体管23a以及第十晶体管23b各自的栅电极也可以经由第二设定控制信号线SL2与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第二设定控制信号线SL2也可以在中途的两处分支,与第五晶体管13b、第九晶体管23a以及第十晶体管23b各自的栅电极连接。由此,例如,也可以从设定控制部5向第五晶体管13b、第九晶体管23a以及第十晶体管23b各自的栅电极输入共用的第二设定控制信号Se2。在这种情况下,例如,连接至设定控制部5的第一设定控制信号线SL1与第四晶体管13a的栅电极连接即可。

[0205] <2-2. 第三实施方式>

[0206] 在上述第一实施方式中,例如,像素电路10也可以具有第二连接方式相同状态和作为通常设定模式的第二发光数量不同模式。在此,例如,第二连接方式相同状态是将第一发光元件12a与第二发光元件12b的连接方式和第三发光元件22a与第四发光元件22b的连接方式设为相同的串联连接的状态。例如,第二发光数量不同模式是使串联连接的第一发光元件12a以及第二发光元件12b中的一方选择性地成为能发光状态,使串联连接的第三发光元件22a以及第四发光元件22b双方成为能发光状态的设定模式。

[0207] 《像素电路的结构》>

[0208] 图14是表示第三实施方式所涉及的像素电路10的一例的电路图。第三实施方式所

涉及的像素电路10的一例具有以下结构:以图4所示的第一实施方式所涉及的像素电路10的一例为基础,变更了第一子像素电路1的第一发光部12以及第一设定部13、以及第二子像素电路2的第二发光部22以及第二设定部23的结构。

[0209] 在第一子像素电路1的第一发光部12中,例如,第一发光元件12a和第二发光元件12b串联连接。例如,第一发光元件12a和第二发光元件12b在第三晶体管11e的漏电极与第一阴极电位输入线1s1之间串联连接。在此,例如,第一发光元件12a和第二发光元件12b可以从第三晶体管11e的漏电极朝向第一阴极电位输入线1s1依次串联连接,也可以第二发光元件12b和第一发光元件12a按照该记载的顺序串联连接。在图14的例子中,第一发光元件12a的正电极与第三晶体管11e的漏电极连接,第一发光元件12a的负电极与第二发光元件12b的正电极连接,第二发光元件12b的负电极与第一阴极电位输入线1s1连接。

[0210] 在第一子像素电路1的第一设定部13中,例如,作为第一开关的第四晶体管13a与第一发光元件12a并联连接。例如,作为第二开关的第五晶体管13b与第二发光元件12b并联连接。例如,将N沟道晶体管应用于第四晶体管13a以及第五晶体管13b中的每一个。在这种情况下,例如,第四晶体管13a的漏电极与第一发光元件12a的正电极连接,第四晶体管13a的源电极与第一发光元件12a的负电极连接。例如,第五晶体管13b的漏电极与第二发光元件12b的正电极连接,第五晶体管13b的源电极与第二发光元件12b的负电极连接。在此,例如,第四晶体管13a的栅电极经由第一设定控制信号线SL1与设定控制部5连接。例如,第五晶体管13b的栅电极经由第二设定控制信号线SL2与设定控制部5连接。

[0211] 在此,例如,当向第四晶体管13a的栅电极提供作为第一信号的L信号时,第四晶体管13a成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,驱动电流能够流过第一发光元件12a,因此第一发光元件12a能够被设定为能发光状态。例如,当对第四晶体管13a的栅电极提供作为第二信号的H信号时,第四晶体管13a成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差,流过第一子像素电路1的电流以避免第一发光元件12a地迂回并流过第四晶体管13a。其结果,例如,第一发光元件12a能够被设定为非发光状态。另外,在此,例如第一信号是使晶体管的栅极-漏极间成为非导通的断开信号,第二信号是使晶体管的栅极-漏极间导通的接通信号。从另一观点而言,在此,例如第一信号是用于将发光元件设定为能发光状态的信号,第二信号是用于将发光元件设定为非发光状态的信号。

[0212] 此外,例如,当对第五晶体管13b的栅电极提供作为第一信号的L信号时,第五晶体管13b成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,驱动电流能够流过第二发光元件12b,因此第二发光元件12b能够被设定为能发光状态。例如,当对第五晶体管13b的栅电极提供作为第二信号的H信号时,第五晶体管13b成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差,流过第一子像素电路1的电流避开第二发光元件12b地迂回并流过第五晶体管13b。其结果,例如,第二发光元件12b能够被设定为非发光状态。

[0213] 在此,第一设定部13例如能够通过将作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的任意一方选择性地设为使电流无法在源电极与漏电极之间流过的非导通状态,从而将第一发光元件12a以及第二发光元件12b中的任意一方选择性地设定为能发光状态。

[0214] 在第二子像素电路2的第二发光部22中,例如,第三发光元件22a和第四发光元件22b串联连接。例如,第三发光元件22a和第四发光元件22b在第八晶体管21e的漏电极与第二阴极电位输入线2s1之间串联连接。在此,例如,也可以从第八晶体管21e的漏电极朝向第二阴极电位输入线2s1,第三发光元件22a和第四发光元件22b按照该记载的顺序串联连接,也可以第四发光元件22b和第三发光元件22a按照该记载的顺序串联连接。在图14的例子中,第三发光元件22a的正电极与第八晶体管21e的漏电极连接,第三发光元件22a的负电极与第四发光元件22b的正电极连接,第四发光元件22b的负电极与第二阴极电位输入线2s1连接。

[0215] 在第二子像素电路2的第二设定部23中,例如作为第三开关的第九晶体管23a与第三发光元件22a并联连接。例如,作为第四开关的第十晶体管23b与第四发光元件22b并联连接。例如,N沟道晶体管应用于第九晶体管23a以及第十晶体管23b中的每一个。在这种情况下,例如,第九晶体管23a的漏电极与第三发光元件22a的正电极连接,第九晶体管23a的源电极与第三发光元件22a的负电极连接。例如,第十晶体管23b的漏电极与第四发光元件22b的正电极连接,第十晶体管23b的源电极与第四发光元件22b的负电极连接。在此,例如,第九晶体管23a的栅电极经由第三设定控制信号线SL3与设定控制部5连接。例如,第十晶体管23b的栅电极经由第四设定控制信号线SL4与设定控制部5连接。

[0216] 在此,例如,当对第九晶体管23a的栅电极提供作为第一信号的L信号时,第九晶体管23a成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,驱动电流能够流过第三发光元件22a,因此第三发光元件22a能够被设定为能发光状态。此外,例如,当对第九晶体管23a的栅电极提供作为第二信号的H信号时,第九晶体管23a成为在源电极与漏电极之间电流能够流过的导通状态。由此,例如,根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差,流过第二子像素电路2的电流避开第三发光元件22a地迂回并流过第九晶体管23a。其结果,例如,第三发光元件22a能够被设定为非发光状态。

[0217] 此外,例如,当对第十晶体管23b的栅电极提供作为第一信号的L信号时,第十晶体管23b成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,由于驱动电流能够流过第四发光元件22b,因此第四发光元件22b能够被设定为能发光状态。此外,例如,当对第十晶体管23b的栅电极提供作为第二信号的H信号时,第十晶体管23b成为电流能够在源电极与漏电极之间流过的导通状态。由此,例如,根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差,流过第二子像素电路2的电流避开第四发光元件22b地迂回并流过第十晶体管23b。其结果,例如,第四发光元件22b能够被设定为非发光状态。

[0218] 在此,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为在源电极与漏电极之间电流无法流过的非导通状态,能够将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。

[0219] 《显示装置的特性的提高》

[0220] 例如,第一发光元件12a与第二发光元件12b的连接方式是第一发光元件12a与第二发光元件12b串联连接的方式的串联连接。此外,例如,第三发光元件22a与第四发光元件22b的连接方式是第三发光元件22a与第四发光元件22b串联连接的方式的串联连接。换言之,像素电路10例如具有将第一发光元件12a与第二发光元件12b的连接方式和第三发光元

件22a与第四发光元件22b的连接方式设为相同的串联连接的状态(与第二连接方式相同的状态)。

[0221] 此外,例如,像素电路10能够通过第一设定部13将第一发光元件12a以及第二发光元件12b的任意一方设定为能发光状态,通过第二设定部23将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。换言之,例如,像素电路10将第一设定部13对第一发光元件12a以及第二发光元件12b的发光状态的设定方式设为使一方的发光元件选择性地成为能发光状态的第二发光设定(一方发光设定)。而且,例如,像素电路10能够将第二设定部23对第三发光元件22a以及第四发光元件22b的发光状态的设定方式设为使双方的发光元件成为能发光状态的第一发光设定(双方发光设定)。

[0222] 因此,例如,像素电路10具有作为使第一设定部13的第一发光元件12a以及第二发光元件12b的发光状态的设定方式和第二设定部23的第三发光元件22a以及第四发光元件22b的发光状态的设定方式在使一方的发光元件选择性地成为能发光状态的第二发光设定和使双方的发光元件成为能发光状态的第一发光设定之间不同的设定模式的发光数量不同模式。因此,在第三实施方式中,例如,像素电路10具有第二连接方式相同状态和发光数量不同模式。

[0223] 在此,例如,在像素电路10中,将串联连接的第一发光元件12a以及第二发光元件12b中的一方选择性地设为能发光状态,将串联连接的第三发光元件22a以及第四发光元件22b双方设为能发光状态的设定模式(第二发光数量不同模式)设为通常设定模式。换言之,例如,像素电路10具有第二连接方式相同状态和作为通常设定模式的第二发光数量不同模式。

[0224] 在此,例如,在第二子像素电路2中,假设若使并联或者串联连接的第三发光元件22a以及第四发光元件22b的任意一方选择性地发光,则设想根据第三发光元件22a以及第四发光元件22b的特性以及发光所涉及的使用条件中的至少一方,施加于第三发光元件22a以及第四发光元件22b的正向的电压(也称为第二C正向电压) V_{f2c} 变小的情况。例如,在第二子像素电路2中,在第三发光元件22a以及第四发光元件22b中,即使内部电阻、驱动电流的下限的设定值、正向电压的下限的设定值以及亮度的下限的设定值中的至少一个值较小,在第三发光元件22a以及第四发光元件22b中发光效率较大,第二C正向电压 V_{f2c} 也能够变小。在此,例如,假设在使并联或者串联连接的第一发光元件12a以及第二发光元件12b中的任意一方选择性地发光时,可以考虑第二C正向电压 V_{f2c} 比施加于第一发光元件12a或者第二发光元件12b的正向的电压(也称为第一C正向电压) V_{f1c} 变小的方式。在这种情况下,例如,第七晶体管21d中的漏电极与源电极之间的电压(漏极-源极间电压) V_{ds} 变大,第七晶体管21d中的消耗电力较大,第二子像素电路2中的能量效率可能降低。其结果,例如,显示装置中的消耗电力可能增加。

[0225] 相对于此,在第三实施方式中,例如通过上述的通常设定模式,在第二子像素电路2中,将串联连接的第三发光元件22a以及第四发光元件22b双方设定为能发光状态,使第三发光元件22a以及第四发光元件22b双方发光。由此,例如,与选择性地使以假设成为相同的发光强度地串联连接的第三发光元件22a以及第四发光元件22b中的任意一方发光的情况相比,分别流过第三发光元件22a以及第四发光元件22b的电流能够成为大致一半。在此,例如,若阳极电位 V_{dd} 与阴极电位 V_{ss} 的电位差大致恒定,则第二子像素电路2中的消耗电力变

小,第二子像素电路2中的能量效率能够上升。其结果,例如显示装置100中的消耗电力能够减少。

[0226] 此外,在此例如,在第一子像素电路1中,假设若使串联连接的第一发光元件12a以及第二发光元件12b双方发光,则设想根据第一发光元件12a以及第二发光元件12b的特性以及发光所涉及的使用条件的至少一方,施加于第一发光元件12a以及第二发光元件12b的正向的电压(也称为第一D正向电压) V_{f1d} 变大的情况。例如,在第一子像素电路1中,即使在第一发光元件12a以及第二发光元件12b中,驱动电流的上限的设定值、正向电压的上限的设定值以及亮度的上限的设定值中的至少一个值较大,在第一发光元件12a以及第二发光元件12b中发光效率较小,施加于第一发光元件12a以及第二发光元件12b的第一D正向电压也可能变大。在此,例如,假设在使第三发光元件22a以及第四发光元件22b双方发光时,可以考虑第一D正向电压比施加于第三发光元件22a以及第四发光元件22b的电压(也称为第二D正向电压)变大的方式。在这种情况下,例如,第二晶体管11d中的漏电极与源电极之间的电压(漏极-源极间电压) V_{ds} 变小,根据由阳极电位 V_{dd} 的电压下降引起的电位差($V_{dd}-V_{ss}$)的降低,使第二晶体管11d在饱和区域中驱动的条件也变得严格。此外,例如,在第一子像素电路1中,即使第二晶体管11d的饱和动作电压较大,根据由阳极电位 V_{dd} 与阴极电位 V_{ss} 的电位差的降低,使第二晶体管11d在饱和区域驱动的条件也变得严格。

[0227] 相对于此,在第三实施方式中,例如,通过上述的通常设定模式,在第一子像素电路1中,将串联连接的第一发光元件12a以及第二发光元件12b中的一方设定为能发光状态。换言之,例如,通过上述的通常设定模式,在第一子像素电路1中,将串联连接的第一发光元件12a以及第二发光元件12b中的另一方设定为非发光状态。因此,例如,使第一发光元件12a以及第二发光元件12b中的一方发光。由此,例如,假设与使成为相同的发光强度地将串联连接的第一发光元件12a以及第二发光元件12b双方发光情况相比,使第一发光元件12a以及第二发光元件12b发光所需的阈值的电压成为大致一半,能够减少施加于第一发光元件12a以及第二发光元件12b的正向的电压。此时,例如,阳极电位 V_{dd} 与阴极电位 V_{ss} 的电位差中,第一发光控制部11的第二晶体管11d中的漏极-源极间电压 V_{ds} 也可能变大。因此,例如,即使假设阳极电位 V_{dd} 的电压下降而电位差($V_{dd}-V_{ss}$)降低,使第二晶体管11d在饱和区域驱动的条件也难以变得严格。其结果,在显示装置100中难以产生亮度逐渐降低的渐变(亮度不均),在显示装置100中能够提高画质。

[0228] 这样,在第三实施方式中,例如,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,采用与元件的特性以及发光元件的使用条件的至少一方对应的第二连接方式相同状态和作为通常设定模式的第二发光数量不同模式。其结果,例如,显示装置100的性能能够提高。

[0229] 《被设定为组合电路的输入输出和能发光状态的发光元件》

[0230] 图15是表示输入到组合电路52的切换信号 S_i 、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的真值表。在此,组合电路52例如执行各种逻辑输出,使得第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号 S_{e1} 、第二设定控制信号 S_{e2} 、第三设定控制信号 S_{e3} 以及第四设定控制信号 S_{e4} 的输出成为图15所示的关系。例如,如图15所示,作为第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号 S_{e1} 、第二设定控制信号 S_{e2} 、第三设定控制信号 S_{e3} 以及第四设定控制信号

Se4的输出的组合,能够执行四种模式(具体而言,模式1C~4C)的逻辑输出。

[0231] 例如,在采用模式1C的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第二信号即H信号、作为第三设定控制信号Se3的第一信号即L信号以及作为第四设定控制信号Se4的第一信号即L信号。此时,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。此外,例如,第一设定部13通过使作为第一开关的第四晶体管13a设为非导通状态而将第一发光元件12a选择性地设定为能发光状态,将作为第二开关的第五晶体管13b设为导通状态,由此将第二发光元件12b选择性地设定为非发光状态。由此,例如,第一发光元件12a、第三发光元件22a以及第四发光元件22b被设定为能发光状态,第二发光元件12b被设定为非发光状态。

[0232] 例如,在采用模式2C的情况下,当在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第一信号即L信号、作为第三设定控制信号Se3的第一信号即L信号以及作为第四设定控制信号Se4的第一信号即L信号。此时,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。此外,例如,第一设定部13通过将作为第一开关的第四晶体管13a设为导通状态,将第一发光元件12a选择性地设定为非发光状态,将作为第二开关的第五晶体管13b设为非导通状态,由此将第二发光元件12b选择性地设定为能发光状态。由此,例如,第二发光元件12b、第三发光元件22a以及第四发光元件22b被设定为能发光状态,第一发光元件12a被设定为非发光状态。

[0233] 例如,在采用模式3C的情况下,当在组合电路52中,作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第二信号即H信号、作为第三设定控制信号Se3的第一信号即L信号以及作为第四设定控制信号Se4的第二信号即H信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。

[0234] 例如,在采用模式4C的情况下,当在组合电路52中输入作为第一切换信号Si0的H信号以及作为第二切换信号Si1的H信号时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第一信号即L信号、作为第三设定控制信号Se3的第二信号即H信号以及作为第四设定控制信号Se4的第一信号即L信号。此时,例如,将第二发光元件12b以及第四发光元件22b被设定为能发光状态,将第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0235] 《通常设定模式的设定》

[0236] 在第三实施方式中,例如,若采用上述的模式1C或者模式2C,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将串联连接的第三发光元件22a以

及第四发光元件22b双方设为能发光状态、将串联连接的第一发光元件12a以及第二发光元件12b中的一方选择性地设为能发光状态的通常设定模式。

[0237] 此时,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。此外,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的任意一方选择性地成为导通状态,从而将第一发光元件12a以及第二发光元件12b中的任意一方选择性地设定为能发光状态。由此,例如,如上所述,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0238] 在此,例如,在第二发光元件12b中因连接或元件的不良等而产生发光不良的情况下,通过采用模式1C,也可以将第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式设为通常设定模式。此外,例如,在第一发光元件12a中因连接或元件的不良等而产生发光不良的情况下,通过采用模式2C,也可以将第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式设为通常设定模式。

[0239] 各像素电路10中的第一发光元件12a以及第二发光元件12b中的发光不良的产生例如能够在进行显示装置100的出厂前的检查或者维护时等确认。而且,例如,可以考虑根据第一发光元件12a以及第二发光元件12b中的发光不良的产生状况,采用模式1C以及模式2C中的任一者作为与通常设定模式对应的模式。在此,例如,例如也可以通过采用模式1C,将第一发光元件12a、第三发光元件22a以及第四发光元件22b分别设定为能发光状态,将第二发光元件12b设定为非发光状态的设定模式被设为第三通常设定模式(也称为第三通常设定模式)。此外,例如,也可以通过采用模式2C,将第二发光元件12b、第三发光元件22a以及第四发光元件22b分别设定为能发光状态,将第一发光元件12a设定为非发光状态的设定模式设为第四通常设定模式(也称为第四通常设定模式)。

[0240] 《不良应对设定模式的设定》

[0241] 在第三实施方式中,例如,若采用模式3C以及模式4C中的任一者,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的模式(不良应对设定模式)。在这种情况下,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的一方选择性地设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0242] 在此,例如,在第四发光元件22b中因连接或元件的不良等而产生发光不良的情况下,也可以代替与通常设定模式对应的模式1C或者模式2C而采用与不良应对设定模式对应的模式3C。在这种情况下,例如,第二设定部23使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方的作为开关的第十晶体管23b选择性地成为导通状态,由此将第三发光元件22a以及第四发光元件22b中的一方的第四发光元件22b选择性地设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的第三发光元件22a能够选择性地发光。这样,例如,采用将第一发光

元件12a以及第三发光元件22a分别设定为能发光状态,将第二发光元件12b以及第四发光元件22b分别设定为非发光状态的设定模式(第一不良应对设定模式)。

[0243] 此外,在此,例如,在第三发光元件22a中因连接或元件的不良等而产生发光不良的情况下,也可以代替与通常设定模式对应的模式1C或者模式2C,而采用与不良应对设定模式对应的模式4C。在这种情况下,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方的作为开关的第九晶体管23a选择性地成为导通状态,将第三发光元件22a以及第四发光元件22b中的一方的第三发光元件22a选择性地设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的第四发光元件22b能够选择性地发光。这样,例如,采用将第二发光元件12b以及第四发光元件22b分别设定为能发光状态,将第一发光元件12a以及第三发光元件22a分别设定为非发光状态的设定模式(第二不良应对设定模式)。

[0244] 《第三实施方式的变形》

[0245] 例如,P沟道晶体管也可以应用于作为第一开关的第四晶体管13a。在这种情况下,例如,关于输入到第四晶体管13a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。例如,P沟道晶体管也可以应用于作为第二开关的第五晶体管13b。在这种情况下,例如,关于输入到第五晶体管13b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。此外,例如,也可以对作为第三开关的第九晶体管23a应用P沟道晶体管。在这种情况下,例如,关于输入到第九晶体管23a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。P沟道晶体管也可以应用于作为第四开关的第十晶体管23b。在这种情况下,例如,关于输入到第十晶体管23b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。

[0246] <2-3. 第四实施方式>

[0247] 在上述第三实施方式中,例如,如图16以及图18所示,在第一子像素电路1中,作为第一开关的第四晶体管13a也可以是第一导电型的晶体管(例如,N沟道晶体管),并且作为第二开关的第五晶体管13b也可以是第二导电型的晶体管(例如,P沟道晶体管)。此外,例如,作为第一开关的第四晶体管13a也可以是第二导电型的晶体管,并且作为第二开关的第五晶体管13b也可以是第一导电型的晶体管。若采用这样的结构,则例如通过针对第一设定部13的一个设定控制信号的输入,能够将第一发光元件12a以及第二发光元件12b中的一方选择性地被设定为能发光状态。由此,例如,能够实现用于对第一设定部13提供设定控制信号的布线数的削减等布线构造的简化。其结果,例如在显示装置100以及显示面板100p中,能够使排列有多个像素电路10的间距变窄,能够实现分辨率的提高。因此,例如能够提高显示装置100的性能。

[0248] 《第四实施方式的第一例》

[0249] 图16是表示第四实施方式的第一例所涉及的像素电路10的电路图。第四实施方式的第一例所涉及的像素电路10具有以图14所示的第三实施方式所涉及的像素电路10的一例为基础,将作为第二开关的第五晶体管13b变更为P沟道晶体管的结构。在此,例如,第四晶体管13a以及第五晶体管13b各自的栅电极经由第一设定控制信号线SL1与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第一设定控制信号线SL1在中途分支,与第四晶体管13a以及第五晶体管13b各自的栅电极连接。例如,第九晶体管23a的栅电极经由第

二设定控制信号线SL2与设定控制部5连接。例如,第十晶体管23b的栅电极经由第三设定控制信号线SL3与设定控制部5连接。例如,第四设定控制信号线SL4被删除。由此,例如,能够从设定控制部5向第四晶体管13a以及第五晶体管13b各自的栅电极输入共用的第一设定控制信号Se1。

[0250] 图17是表示输入到组合电路52的切换信号 S_i 、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的图。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号Se1、第二设定控制信号Se2以及第三设定控制信号Se3的输出成为图17所示那样的关系。例如,如图17所示,作为第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号Se1、第二设定控制信号Se2以及第三设定控制信号Se3的输出的组合,能够执行四种模式(具体而言,模式1D~4D)的逻辑输出。

[0251] 例如,在采用模式1D的情况下,在组合电路52中,当作为第一切换信号 S_{i0} 的L信号以及作为第二切换信号 S_{i1} 的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a成为非导通状态而将第一发光元件12a选择性地设定为能发光状态,通过将作为第二开关的第五晶体管13b设为导通状态而将第二发光元件12b选择性地设定为非发光状态。此外,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,从而将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。由此,例如,第一发光元件12a、第三发光元件22a以及第四发光元件22b被设定为能发光状态,第二发光元件12b被设定为非发光状态。

[0252] 例如,在采用模式2D的情况下,在组合电路52中,当作为第一切换信号 S_{i0} 的L信号以及作为第二切换信号 S_{i1} 的H信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第一信号即L信号。此时,例如,第一设定部13通过将作为第二开关的第五晶体管13b设为非导通状态,将第二发光元件12b选择性地设定为能发光状态,通过将作为第一开关的第四晶体管13a设为导通状态,将第一发光元件12a选择性地设定为非发光状态。此外,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,从而将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。由此,例如,第二发光元件12b、第三发光元件22a以及第四发光元件22b被设定为能发光状态,第一发光元件12a被设定为非发光状态。

[0253] 在此,例如,若采用上述的模式1D或者模式2D,则与上述第三实施方式同样地,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将串联连接的第一发光元件12a以及第二发光元件12b中的一方选择性地设为能发光状态,将串联连接的第三发光元件22a以及第四发光元件22b双方设为能发光状态的通常设定模式。例如,若采用上述的模式1D,则在像素电路10中采用上述的第三通常设定模式,若采用上述的模式2D,则在像素电路10中采用上述的第四通常设定模式。在这种情况下,例如,与上述第三实施方式同样地,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件

中的至少一方不同的情况下,显示装置100的性能能够提高。

[0254] 此外,例如,在采用模式3D的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第二信号即H信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。此外,例如,在采用模式4D的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第二信号即H信号以及作为第三设定控制信号Se3的第一信号即L信号。此时,例如,将第二发光元件12b以及第四发光元件22b被设定为能发光状态,第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0255] 在此,例如,若采用模式3D以及模式4D中的任一者,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的不良应对设定模式。在这种情况下,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方的开关选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的一方选择性地设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0256] 《第四实施方式的第二例》

[0257] 在此,例如,从设定控制部5向第二设定部23输入的一部分设定控制信号和从设定控制部5向第一设定部13输入的设定控制信号也可以是共用的设定控制信号。

[0258] 图18是表示第四实施方式的第二例所涉及的像素电路10的电路图。第四实施方式的第二例所涉及的像素电路10具有与图16所示的第四实施方式的第二例所涉及的像素电路10同样的结构的第一发光控制部11、第一发光部12、第一设定部13、第二发光控制部21、第二发光部22以及第二设定部23。在此,例如,第四晶体管13a、第五晶体管13b以及第九晶体管23a各自的栅电极经由第一设定控制信号线SL1与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第一设定控制信号线SL1在中途的两处分支,与第四晶体管13a、第五晶体管13b以及第九晶体管23a各自的栅电极连接。此外,例如,第十晶体管23b的栅电极经由第二设定控制信号线SL2与设定控制部5连接。例如,第三设定控制信号线SL3被删除。由此,例如,能够从设定控制部5向第四晶体管13a、第五晶体管13b以及第九晶体管23a各自的栅电极输入共用的第一设定控制信号Se1。

[0259] 图19是表示输入到组合电路52的切换信号Si、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的真值表。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1以及第二设定控制信号Se2的输出成为图19所示那样的关系。例如,如图19所示,作为第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1以及第二设定控制信号Se2的输出的组合,能够执行三种模式(具体而言,模式1E~3E)的逻辑输出。

[0260] 例如,在采用模式1E的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号

即L信号以及作为第二设定控制信号Se2的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a成为非导通状态来将第一发光元件12a选择性地设定为能发光状态,通过将作为第二开关的第五晶体管13b设为导通状态来将第二发光元件12b选择性地设定为非发光状态。此外,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,从而将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。由此,例如,第一发光元件12a、第三发光元件22a以及第四发光元件22b被设定为能发光状态,第二发光元件12b被设定为非发光状态。

[0261] 在此,例如,若采用上述的模式1E,则与上述第三实施方式同样地,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将串联连接的第一发光元件12a以及第二发光元件12b中的一方选择性地设为能发光状态,将串联连接的第三发光元件22a以及第四发光元件22b双方设为能发光状态的通常设定模式。例如,若采用上述的模式1E,则在像素电路10中采用上述的第三通常设定模式。在这种情况下,例如,与上述第三实施方式同样地,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0262] 此外,例如,在采用模式2E的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号以及作为第二设定控制信号Se2的第二信号即H信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。此外,例如,在采用模式3E的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号以及作为第二设定控制信号Se2的第二信号即L信号。此时,例如,第二发光元件12b以及第四发光元件22b被设定为能发光状态,第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0263] 在此,例如,若采用模式2E以及模式3E中的任一者,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的不良应对设定模式。在这种情况下,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方的开关选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的一方选择性地设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0264] 在此,例如,第四晶体管13a、第五晶体管13b以及第十晶体管23b各自的栅电极也可以经由第一设定控制信号线SL1与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第一设定控制信号线SL1也可以在中途的两处分支,与第四晶体管13a、第五晶体管13b以及第十晶体管23b各自的栅电极连接。由此,例如,也可以从设定控制部5向第四晶体管13a、第五晶体管13b以及第十晶体管23b各自的栅电极输入共用的第一设定控制信号Se1。在这种情况下,例如,与设定控制部5连接的第二设定控制信号线SL2与第九晶体管23a的栅电极连接即可。

[0265] <2-4. 第五实施方式>

[0266] 上述第一实施方式中,例如,像素电路10也可以具有连接方式不同状态和发光数相同模式。在此,例如,连接方式不同状态是使第一发光元件12a与第二发光元件12b的连接方式与第三发光元件22a与第四发光元件22b的连接方式在串联连接与并联连接之间不同的状态(也称为连接方式的不同状态)。例如,发光数量相同模式是将第一设定部13的第一发光元件12a以及第二发光元件12b的发光状态的设定方式和第二设定部23的第三发光元件22a以及第四发光元件22b的发光状态的设定方式分别设为使双方的发光元件为能发光状态的相同的第一发光设定的设定的模式。换言之,例如,发光数量相同模式(也称为发光数量相同状态)是在第一子像素电路1与第二子像素电路2之间发光数量设定相同的模式(相同状态)。

[0267] 《像素电路的结构》

[0268] 图20是表示是第五实施方式所涉及的像素电路10的一例的电路图。第五实施方式所涉及的像素电路10的一例具有以图4所示的第一实施方式所涉及的像素电路10的一例为基础并变更了第二子像素电路2的第二发光部22以及第二设定部23的结构的结构。

[0269] 在第二子像素电路2的第二发光部22中,例如,第三发光元件22a以及第四发光元件22b串联连接。例如,第三发光元件22a和第四发光元件22b在第八晶体管21e的漏电极与第二阴极电位输入线2s1之间串联连接。在此,例如,也可以从第八晶体管21e的漏电极朝向第二阴极电位输入线2s1,第三发光元件22a和第四发光元件22b按照该记载的顺序串联连接,也可以第四发光元件22b和第三发光元件22a按照该记载的顺序串联连接。在图14的例子中,第三发光元件22a的正电极与第八晶体管21e的漏电极连接,第三发光元件22a的负电极与第四发光元件22b的正电极连接,第四发光元件22b的负电极与第二阴极电位输入线2s1连接。

[0270] 在第二子像素电路2的第二设定部23中,例如作为第三开关的第九晶体管23a与第三发光元件22a并联连接。例如,作为第四开关的第十晶体管23b与第四发光元件22b并联连接。例如,N沟道晶体管应用于第九晶体管23a以及第十晶体管23b中的每一个。在这种情况下,例如,第九晶体管23a的漏电极与第三发光元件22a的正电极连接,第九晶体管23a的源电极与第三发光元件22a的负电极连接。例如,第十晶体管23b的漏电极与第四发光元件22b的正电极连接,第十晶体管23b的源电极与第四发光元件22b的负电极连接。在此,例如,第九晶体管23a的栅电极经由第三设定控制信号线SL3与设定控制部5连接。例如,第十晶体管23b的栅电极经由第四设定控制信号线SL4与设定控制部5连接。

[0271] 在此,例如,当向作为N沟道晶体管的第九晶体管23a的栅电极提供作为第一信号(断开信号)的L信号时,第九晶体管23a成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,第三发光元件22a能够被设定为能发光状态。此外,例如,当对第九晶体管23a的栅电极提供作为第二信号(接通信号)的H信号时,第九晶体管23a成为在源电极与漏电极之间电流能够流过的导通状态。由此,例如,根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差,流过第二子像素电路2的电流避开第三发光元件22a地迂回并流过第九晶体管23a。其结果,例如,第三发光元件22a能够被设定为非发光状态。

[0272] 此外,例如,当对作为N沟道晶体管的第十晶体管23b的栅电极提供作为第一信号的L信号时,第十晶体管23b成为在源电极与漏电极之间电流无法流过的非导通状态。由此,例如,第四发光元件22b能够被设定为能发光状态。此外,例如,当对第十晶体管23b的栅电

极提供作为第二信号的H信号时,第十晶体管23b成为电流能够在源电极与漏电极之间流动的导通状态。由此,例如,根据第一电源线Lvd的阳极电位Vdd与第二电源线Lvs的阴极电位Vss的电位差,流过第二子像素电路2的电流避开第四发光元件22b地迂回并流过第十晶体管23b。其结果,例如,第四发光元件22b能够被设定为非发光状态。

[0273] 在此,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为在源电极与漏电极之间电流无法流过的非导通状态,能够将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。

[0274] 《显示装置的特性的提高》

[0275] 例如,第一发光元件12a与第二发光元件12b的连接方式是第一发光元件12a与第二发光元件12b并联连接的方式的并联连接。此外,例如,第三发光元件22a与第四发光元件22b的连接方式是第三发光元件22a与第四发光元件22b串联连接的方式的串联连接。换言之,像素电路10例如具有使第一发光元件12a与第二发光元件12b的连接方式与第三发光元件22a与第四发光元件22b的连接方式在串联连接与并联连接之间不同的状态(连接方式不同状态)。更具体而言,像素电路10例如具有作为第一发光元件12a与第二发光元件12b的连接方式的并联连接和作为第三发光元件22a与第四发光元件22b的连接方式的串联连接不同的状态(也称为第一连接方式不同状态)。

[0276] 此外,例如,像素电路10能够通过第一设定部13将第一发光元件12a以及第二发光元件12b双方设定为能发光状态,通过第二设定部23将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。换言之,例如,像素电路10将第一设定部13对第一发光元件12a以及第二发光元件12b的发光状态的设定方式设为使双方的发光元件成为能发光状态的第一发光设定(双方发光设定)。而且,例如,像素电路10能够将第二设定部23对第三发光元件22a以及第四发光元件22b的发光状态的设定方式设为使双方的发光元件成为能发光状态的第一发光设定(双方发光设定)。

[0277] 因此,例如,像素电路10具有将第一设定部13的第一发光元件12a以及第二发光元件12b的发光状态的设定方式和第二设定部23的第三发光元件22a以及第四发光元件22b的发光状态的设定方式设为能够使双方的发光元件发光的相同的第一发光设定的设定模式(发光数量相同模式)。因此,在第五实施方式中,例如,像素电路10具有第一连接方式不同状态和发光数量相同模式。

[0278] 在此,例如,在像素电路10中,将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将串联连接的第三发光元件22a以及第四发光元件22b双方设为能发光状态的设定模式被设为通常设定模式。换言之,例如,像素电路10具有第一连接方式不同状态和作为通常设定模式的发光数量相同模式。

[0279] 在此,在第五实施方式中,例如与上述第一实施方式同样地,通过通常设定模式,在第一子像素电路1中,将并联连接的第一发光元件12a以及第二发光元件12b双方设定为能发光状态,使第一发光元件12a以及第二发光元件12b双方发光。由此,例如,与选择性地使以假设成为相同的发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的任意一方发光的情况相比,能够减少分别施加于第一发光元件12a以及第二发光元件12b的正向的电压。此时,例如,阳极电位Vdd与阴极电位Vss的电位差中,第一发光控制部11的第二晶体管11d中的漏极-源极间电压Vds也可能变大。因此,例如假设即使阳极电位Vdd与阴

极电位 V_{ss} 的电位差降低,使第二晶体管11d在饱和区域驱动的条件也难以变得严格。其结果,在显示装置100中难以产生亮度逐渐降低的渐变(亮度不均),在显示装置100中能够提高画质。

[0280] 此外,在此,在第五实施方式中,例如,与上述第一实施方式同样地,通过通常设定模式,在第一子像素电路1中,将并联连接的第一发光元件12a以及第二发光元件12b双方设定为能发光状态,使第一发光元件12a以及第二发光元件12b双方发光。由此,例如,与选择性地使以假设成为相同的发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的任意一方发光的情况相比,分别流过第一发光元件12a以及第二发光元件12b的电流能够大致减半。其结果,例如,难以产生第一发光元件12a或者第二发光元件12b的经时劣化,在显示装置100中能够提高画质。

[0281] 此外,在此,在第五实施方式中,例如,与上述第一实施方式同样地,通过通常设定模式,在第二子像素电路2中,将串联连接的第三发光元件22a以及第四发光元件22b双方设定为能发光状态,使第三发光元件22a以及第四发光元件22b双方发光。由此,例如,与选择性地使以假设成为相同的发光强度地串联连接的第三发光元件22a以及第四发光元件22b中的任意一方发光的情况相比,分别流过第三发光元件22a以及第四发光元件22b的电流能够成为大致一半。在此,例如,若阳极电位 V_{dd} 与阴极电位 V_{ss} 的电位差大致恒定,则第二子像素电路2中的消耗电力变小,第二子像素电路2中的能量效率能够上升。其结果,例如显示装置100中的消耗电力能够减少。

[0282] 这样,在第五实施方式中,例如,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,采用与元件的特性以及发光元件的使用条件的至少一方对应的第一连接方式不同状态和作为通常设定模式的发光数相同模式。其结果,例如,显示装置100的性能能够提高。

[0283] 《被设定为组合电路的输入输出和能发光状态的发光元件》

[0284] 图21是表示输入到组合电路52的切换信号 S_i 、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的图。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号 S_{e1} 、第二设定控制信号 S_{e2} 、第三设定控制信号 S_{e3} 以及第四设定控制信号 S_{e4} 的输出成为图21所示那样的关系。例如,如图21所示,作为第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号 S_{e1} 、第二设定控制信号 S_{e2} 、第三设定控制信号 S_{e3} 以及第四设定控制信号 S_{e4} 的输出的组合,能够执行三种模式(具体而言,模式1F~4F)的逻辑输出。

[0285] 例如,在采用模式1F的情况下,在组合电路52中,当作为第一切换信号 S_{i0} 的L信号以及作为第二切换信号 S_{i1} 的L信号被输入时,输出作为第一设定控制信号 S_{e1} 的第一信号即L信号、作为第二设定控制信号 S_{e2} 的第一信号即L信号、作为第三设定控制信号 S_{e3} 的第一信号即L信号和作为第四设定控制信号 S_{e4} 的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,从而将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。由此,例如,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b全部被

设定为能发光状态。

[0286] 例如,在采用模式2F的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第二信号即H信号、作为第三设定控制信号Se3的第一信号即L信号以及作为第四设定控制信号Se4的第二信号即H信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。

[0287] 例如,在采用模式3F的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第一信号即L信号、作为第三设定控制信号Se3的第二信号即H信号以及作为第四设定控制信号Se4的第一信号即L信号。此时,例如,第二发光元件12b以及第四发光元件22b被设定为能发光状态,第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0288] 《通常设定模式的设定》

[0289] 在第五实施方式中,例如,若采用上述的模式1F,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将串联连接的第三发光元件22a以及第四发光元件22b双方设为能发光状态的通常设定模式(也称为第五通常设定模式)。

[0290] 此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,从而将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。由此,例如,如上所述,在第一子像素电路1与第二子像素电路2之间的元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0291] 《不良应对设定模式的设定》

[0292] 在第五实施方式中,例如,若采用模式2F以及模式3F中的任一者,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的模式(不良应对设定模式)。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件能够选择性地发光。此外,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的一方选择性地设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0293] 在此,例如,在第二发光元件12b以及第四发光元件22b中的至少一方中因连接或

元件的不良等而产生发光不良的情况下,也可以代替与通常设定模式对应的模式1F而采用与不良应对设定模式对应的模式2F。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方的作为开关的第五晶体管13b选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方的第二发光元件12b选择性地设定为非发光状态。例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方的作为开关的第十晶体管23b选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的一方的第四发光元件22b选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的第一发光元件12a选择性地发光,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的第三发光元件22a能够选择性地发光。这样,例如,采用将第一发光元件12a以及第三发光元件22a分别设定为能发光状态,将第二发光元件12b以及第四发光元件22b分别设定为非发光状态的设定模式(第一不良应对设定模式)。

[0294] 此外,例如,在第一发光元件12a以及第三发光元件22a中的至少一方中因连接或元件的不良等而产生发光不良的情况下,也可以代替与通常设定模式对应的模式1F而采用与不良应对设定模式对应的模式3F。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方的作为开关的第四晶体管13a选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方的第一发光元件12a选择性地设定为非发光状态。例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方的作为开关的第九晶体管23a选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的一方的第三发光元件22a选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的第二发光元件12b选择性地发光,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的第四发光元件22b能够选择性地发光。这样,例如,采用将第二发光元件12b以及第四发光元件22b分别设定为能发光状态,将第一发光元件12a以及第三发光元件22a分别设定为非发光状态的设定模式(第二不良应对设定模式)。

[0295] 《第五实施方式的变形》

[0296] 在上述第五实施方式中,例如,如图22和图24所示,从设定控制部5输入到第一设定部13的一部分设定控制信号和从设定控制部5输入到第二设定部23的一部分设定控制信号也可以是共用的设定控制信号。若采用这样的结构,则例如能够实现用于对第一设定部13以及第二设定部23提供设定控制信号的布线数的削减等布线构造的简化。其结果,例如在显示装置100以及显示面板100p中,能够使排列有多个像素电路10的间距变窄,能够实现分辨率的提高。因此,例如,显示装置100的性能能够提高。

[0297] 图22是表示第五实施方式的第一变形例所涉及的像素电路10的电路图。第五实施方式的第一变形例所涉及的像素电路10具有与图20所示的第五实施方式所涉及的像素电路10的一例相同的结构的第一发光控制部11、第一发光部12、第一设定部13、第二发光控制部21、第二发光部22以及第二设定部23。在此,例如,第五晶体管13b以及第十晶体管23b各自的栅电极经由第二设定控制信号线SL2与设定控制部5连接。更具体而言,例如,与设定控

制部5连接的第二设定控制信号线SL2在中途分支,与第五晶体管13b以及第十晶体管23b各自的栅电极连接。此外,例如,第四晶体管13a的栅电极经由第一设定控制信号线SL1与设定控制部5连接。例如,第九晶体管23a的栅电极经由第三设定控制信号线SL3与设定控制部5连接。例如,第四设定控制信号线SL4被删除。由此,例如,能够从设定控制部5向第五晶体管13b以及第十晶体管23b各自的栅电极输入共用的第二设定控制信号Se2。

[0298] 图23是表示输入到组合电路52的切换信号Si、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的真值表。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1、第二设定控制信号Se2以及第三设定控制信号Se3的输出成为图23所示那样的关系。例如,如图23所示,作为第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1、第二设定控制信号Se2以及第三设定控制信号Se3的输出的组合,能够执行三种模式(具体而言,模式1G~3G)的逻辑输出。

[0299] 例如,在采用模式1G的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,从而将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。由此,例如,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b全部被设定为能发光状态。

[0300] 在此,例如,若采用上述的模式1G,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将并联连接的第一发光元件12a以及第二发光元件12b双方设定为能发光状态、将串联连接的第三发光元件22a以及第四发光元件22b双方设定为能发光状态的通常设定模式(第五通常设定模式)。在这种情况下,例如,如上所述,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0301] 此外,例如,在采用模式2G的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号、作为第二设定控制信号Se2的第二信号即H信号以及作为第三设定控制信号Se3的第一信号即L信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。此外,例如在采用模式3G的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号、作为第二设定控制信号Se2的第一信号即L信号以及作为第三设定控制信号Se3的第二信号即H信号。此时,例如,第二发光元件12b以及第四发光元件22b被设定为能发光状态,第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0302] 在此,例如,若采用模式2G以及模式3G中的任一者,则第一发光元件12a、第二发光

元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的不良应对设定模式。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件能够选择性地发光。此外,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方选择性地成为导通状态,从而将第三发光元件22a以及第四发光元件22b中的一方选择性地设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0303] 图24是表示第五实施方式的第二变形例所涉及的像素电路10的电路图。第五实施方式的第二变形例所涉及的像素电路10具有与图20所示的第五实施方式所涉及的像素电路10的一例相同结构的第一发光控制部11、第一发光部12、第一设定部13、第二发光控制部21、第二发光部22以及第二设定部23。在此,例如,第四晶体管13a以及第九晶体管23a各自的栅电极经由第一设定控制信号线SL1与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第一设定控制信号线SL1在中途分支,与第四晶体管13a以及第九晶体管23a各自的栅电极连接。例如,第五晶体管13b以及第十晶体管23b的栅电极经由第二设定控制信号线SL2与设定控制部5连接。更具体而言,例如,与设定控制部5连接的第二设定控制信号线SL2在中途分支,与第五晶体管13b以及第十晶体管23b各自的栅电极连接。例如,第三设定控制信号线SL3以及第四设定控制信号线SL4被删除。由此,例如,能够从设定控制部5向第四晶体管13a以及第九晶体管23a各自的栅电极输入共用的第一设定控制信号Se1。例如,能够从设定控制部5向第五晶体管13b以及第十晶体管23b各自的栅电极输入共用的第二设定控制信号Se2。

[0304] 图25是表示输入到组合电路52的切换信号Si、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的图。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1以及第二设定控制信号Se2的输出成为图25所示那样的关系。例如,如图25所示,作为第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1以及第二设定控制信号Se2的输出的组合,能够执行三种模式(具体而言,模式1H~3H)的逻辑输出。

[0305] 例如,在采用模式1H的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号以及作为第二设定控制信号Se2的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b双方成为非导通状态,从而将第三发光元件22a以及第四发光元件22b双方设定为能发光状态。由此,例如,第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b全部被设定为能发光状态。

[0306] 在此,例如,若采用上述的模式1H,则第一发光元件12a、第二发光元件12b、第三发

光元件22a以及第四发光元件22b中的发光状态的设定模式成为通常设定模式。更具体而言,例如,在像素电路10中,采用将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态、将串联连接的第三发光元件22a以及第四发光元件22b双方设为能发光状态的通常设定模式(第五通常设定模式)。在这种情况下,例如,如上所述,在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0307] 此外,例如在采用模式2H的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号以及作为第二设定控制信号Se2的第二信号即H信号。此时,例如,第一发光元件12a以及第三发光元件22a被设定为能发光状态,第二发光元件12b以及第四发光元件22b被设定为非发光状态。此外,例如,在采用模式3H的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号以及作为第二设定控制信号Se2的第一信号即L信号。此时,例如,第二发光元件12b以及第四发光元件22b被设定为能发光状态,第一发光元件12a以及第三发光元件22a被设定为非发光状态。

[0308] 在此,例如,若采用模式2H以及模式3H中的任一者,则第一发光元件12a、第二发光元件12b、第三发光元件22a以及第四发光元件22b中的发光状态的设定模式成为应对像素电路10中的发光不良的不良应对设定模式。在这种情况下,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b中的一方选择性地成为非导通状态,从而将第一发光元件12a以及第二发光元件12b中的一方选择性地设定为非发光状态。由此,例如,在第一子像素电路1中,第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件能够选择性地发光。此外,例如,第二设定部23通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的一方选择性地成为导通状态,从而选择性地第三发光元件22a以及第四发光元件22b中的一方设定为非发光状态。由此,例如,在第二子像素电路2中,第三发光元件22a以及第四发光元件22b中的不产生发光不良的一方的发光元件能够选择性地发光。

[0309] 此外,例如,N沟道晶体管也可以应用于作为第一开关的第四晶体管13a。在这种情况下,例如,关于输入到第四晶体管13a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。例如,N沟道晶体管也可以应用于作为第二开关的第五晶体管13b。在这种情况下,例如,关于输入到第五晶体管13b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。例如,P沟道晶体管也可以应用于作为第三开关的第九晶体管23a。在这种情况下,例如,关于输入到第九晶体管23a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。例如,P沟道晶体管也可以应用于作为第四开关的第十晶体管23b。在这种情况下,例如,关于输入到第十晶体管23b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。

[0310] 此外,在此,例如,像素电路10也可以具有连接方式不同状态和作为通常设定模式的发光数量不同模式。

[0311] 例如,也可以考虑将并联连接的第一发光元件12a以及第二发光元件12b双方设为能发光状态,将串联连接的第三发光元件22a以及第四发光元件22b中的任意一方选择性地

没为能发光状态的设定模式(也称为第三发光数量不同模式)被设为通常设定模式的方式。在这种情况下,例如,与上述第一实施方式以及第二实施方式同样地,通过通常设定模式,在第一子像素电路1中,将并联连接的第一发光元件12a以及第二发光元件12b双方设定为能发光状态,使第一发光元件12a以及第二发光元件12b双方发光。由此,例如,与选择性地使以假设成为相同的发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的任意一方发光的情况相比,能够减少分别施加于第一发光元件12a以及第二发光元件12b的正向的电压。其结果,在显示装置100中难以产生亮度逐渐降低的渐变(亮度不均),在显示装置100中能够提高画质。此外,例如,与选择性地使以假设成为相同发光强度地并联连接的第一发光元件12a以及第二发光元件12b中的任意一方发光的情况相比,分别流过第一发光元件12a以及第二发光元件12b的电流能够大致减半。其结果,例如难以产生第一发光元件12a以及第二发光元件12b的经时劣化,在显示装置100中能够提高画质。

[0312] 此外,例如,也可以考虑将并联连接的第一发光元件12a以及第二发光元件12b中的任意一方设为能够选择性地发光状态,将串联连接的第三发光元件22a以及第四发光元件22b双方设为能发光状态的设定模式(也称为第四发光数量不同模式)设为通常设定模式的方式。在这种情况下,例如,与上述第三实施方式以及上述第四实施方式同样地,通过通常设定模式,在第二子像素电路2中,将串联连接的第三发光元件22a以及第四发光元件22b双方设定为能发光状态,使第三发光元件22a以及第四发光元件22b双方发光。由此,例如,与选择性地使以假设成为相同的发光强度地串联连接的第三发光元件22a以及第四发光元件22b中的任意一方发光的情况相比,分别流过第三发光元件22a以及第四发光元件22b的电流能够成为大致一半。其结果,例如,显示装置100中的消耗电力能够减少。

[0313] 因此,例如,若像素电路10具有连接方式不同状态以及发光数量不同模式中的至少一方,则在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。换言之,例如,在像素电路10中,若第一子像素电路1以及第二子像素电路2处于连接方式不同状态以及发光数量不同状态中的至少一方的不同状态,则在第一子像素电路1与第二子像素电路2之间元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。而且,例如,在第一发光元件12a以及第二发光元件12b分别发出第一色的光、第三发光元件22a以及第四发光元件22b分别发出第二色的光的情况下,在像素电路10中的发光色相互不同的第一子像素电路1与第二子像素电路2之间,在元件的特性以及发光元件的使用条件中的至少一方不同的情况下,显示装置100的性能能够提高。

[0314] <2-5. 第六实施方式>

[0315] 在上述各实施方式中,例如,第一子像素电路1、第二子像素电路2以及第三子像素电路3分别具有相同的结构,也可以在第一发光设定(双方发光设定)与第二发光设定(一方发光设定)之间切换第一子像素电路1、第二子像素电路2以及第三子像素电路3各自的发光元件的设定。在此,例如,第二子像素电路2以及第三子像素电路3分别具有与第一子像素电路1相同的结构,因此例示第一子像素电路1进行说明。其中,例如,第一子像素电路1的发光元件发出的光的第一色、第二子像素电路2的发光元件发出的光的第二色、以及第三子像素电路3的发光元件发出的光的第三色也可以相互不同。

[0316] 《第六实施方式的第一例》

[0317] 图26是表示第六实施方式的第一例所涉及的第一子像素电路1的电路图。如图26所示,第六实施方式的第一例所涉及的第一子像素电路1具有与上述第一实施方式所涉及的第一子像素电路1相同的结构。在此,例如,第一子像素电路1例如具有第一发光部12和第一设定部13。此外,第一子像素电路1例如具有第一发光控制部11。第一发光部12例如包含第一发光元件12a和第二发光元件12b。例如,第一发光元件12a和第二发光元件12b并联连接。第一设定部13例如能够选择性地设定为能够使第一发光元件12a以及第二发光元件12b分别发光的能发光状态以及无法发光的非发光状态中的任一状态。第一设定部13例如包含作为第一开关的第四晶体管13a和作为第二开关的第五晶体管13b。第四晶体管13a例如与第一发光元件12a串联连接。第五晶体管13b例如与第二发光元件12b串联连接。P沟道晶体管例如应用于第四晶体管13a以及第五晶体管13b。

[0318] 在此,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方的开关成为导通状态,能够将第一发光元件12a以及第二发光元件12b双方为设定能发光状态。由此,例如,在第一子像素电路1中,通过使并联连接的第一发光元件12a以及第二发光元件12b双方都发光,在像素电路10、显示面板100p以及显示装置100的各个中,能够提高供发光的发光元件的使用率。因此,例如,难以产生由发光元件的过度配置引起的浪费。此外,例如,分别流过第一发光元件12a以及第二发光元件12b的电流减少,难以产生第一发光元件12a以及第二发光元件12b的经时劣化,在显示装置100中能够提高画质。

[0319] 此外,在此,例如,第一设定部13能够将作为第一开关的第四晶体管13a设为导通状态而将第一发光元件12a设定为能发光状态,将作为第二开关的第五晶体管13b设为非导通状态而将第二发光元件12b设定为非发光状态。例如,第一设定部13能够将作为第一开关的第四晶体管13a设为非导通状态而将第一发光元件12a设定为非发光状态,将作为第二开关的第五晶体管13b设为导通状态而将第二发光元件12b设定为能发光状态。通过采用这样的结构,例如,能够选择性地使第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件发光。

[0320] 第一设定部13例如能够根据来自设定控制部5的设定控制信号,将第一发光元件12a以及第二发光元件12b分别设定为能发光状态以及非发光状态中的任一状态。例如,第四晶体管13a的栅电极经由第一设定控制信号线SL1与设定控制部5连接。例如,第五晶体管13b的栅电极经由第二设定控制信号线SL2与设定控制部5连接。设定控制部5例如具有多个信号输出电路51和组合电路52。在此,设定控制部5例如也可以按每个第一子像素电路1配置,也可以按每个像素电路10配置,也可以按多个像素电路10的每个配置。

[0321] 图27是表示输入到组合电路52的切换信号 S_i 、从组合电路52输出的设定控制信号、被设定为能发光状态的发光元件的关系的一例的图。在此,组合电路52例如执行各种逻辑输出,以使得第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号 $Se1$ 以及第二设定控制信号 $Se2$ 的输出成为图27所示那样的关系。例如,如图27所示,作为第一切换信号 S_{i0} 以及第二切换信号 S_{i1} 的输入与第一设定控制信号 $Se1$ 以及第二设定控制信号 $Se2$ 的输出的组合,能够执行三种模式(具体而言,模式1I~3I)的逻辑输出。

[0322] 在此,例如,在采用模式1I的情况下,在组合电路52中,当作为第一切换信号 S_{i0} 的L信号以及作为第二切换信号 S_{i1} 的L信号被输入时,输出作为第一设定控制信号 $Se1$ 的第一

信号即L信号以及作为第二设定控制信号Se2的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。由此,例如,第一发光元件12a以及第二发光元件12b被设定为能发光状态。

[0323] 例如,在采用模式2I的情况下,当在组合电路52中,作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号以及作为第二设定控制信号Se2的第二信号即H信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a成为导通状态而将第一发光元件12a设定为能发光状态,通过使作为第二开关的第五晶体管13b成为非导通状态而将第二发光元件12b设定为非发光状态。由此,例如,在第一子像素电路1中,能够选择性地使第一发光元件12a以及第二发光元件12b中的不产生发光不良的第一发光元件12a发光。

[0324] 例如,在采用模式3I的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号以及作为第二设定控制信号Se2的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a成为非导通状态来将第一发光元件12a设定为非发光状态,通过将作为第二开关的第五晶体管13b设为导通状态来将第二发光元件12b设定为能发光状态。由此,例如,在第一子像素电路1中,能够选择性地使第一发光元件12a以及第二发光元件12b中的不产生发光不良的第二发光元件12b发光。

[0325] 在此,例如,N沟道晶体管也可以应用于作为第一开关的第四晶体管13a。在这种情况下,例如,关于输入到第四晶体管13a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号。例如,N沟道晶体管也可以应用于作为第二开关的第五晶体管13b。在这种情况下,例如,关于输入到第五晶体管13b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号。

[0326] 《第六实施方式的第二例》

[0327] 图28是表示第六实施方式的第二例所涉及的第一子像素电路1的电路图。如图28所示,第六实施方式的第二例所涉及的第一子像素电路1具有与上述第三实施方式所涉及的第一子像素电路1相同的结构。在此,例如,第一子像素电路1例如具有第一发光部12和第一设定部13。此外,第一子像素电路1例如具有第一发光控制部11。第一发光部12例如包含第一发光元件12a和第二发光元件12b。例如,第一发光元件12a和第二发光元件12b串联连接。第一设定部13例如能够选择性地设定为能够使第一发光元件12a以及第二发光元件12b分别发光的能发光状态以及无法发光的非发光状态中的任一状态。第一设定部13例如包含作为第一开关的第四晶体管13a和作为第二开关的第五晶体管13b。第四晶体管13a例如与第一发光元件12a并联连接。第五晶体管13b例如与第二发光元件12b并联连接。例如,N沟道晶体管应用于第四晶体管13a以及第五晶体管13b。

[0328] 在此,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方的开关成为非导通状态,能够将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。例如,第一设定部13能够将作为第一开关的第四晶体管13a设为非导通状态而将第一发光元件12a设定为能发光状态,将作为第二开关的第五晶体管13b设为导通状态而将第二发光元件12b设定为非发光状态。例如,第一设定部13能够将作

为第一开关的第四晶体管13a设为导通状态而将第一发光元件12a设定为非发光状态,将作为第二开关的第五晶体管13b设为非导通状态而将第二发光元件12b设定为能发光状态。通过采用这样的结构,例如,在第一子像素电路1中,能够选择性地使第一发光元件12a以及第二发光元件12b中的不产生发光不良的一方的发光元件发光。

[0329] 第一设定部13例如能够根据来自设定控制部5的设定控制信号,将第一发光元件12a以及第二发光元件12b分别设定为能发光状态以及非发光状态中的任一状态。例如,第四晶体管13a的栅电极经由第一设定控制信号线SL1与设定控制部5连接。例如,第五晶体管13b的栅电极经由第二设定控制信号线SL2与设定控制部5连接。设定控制部5例如具有多个信号输出电路51和组合电路52。在此,设定控制部5例如也可以按每个第一子像素电路1配置,也可以按每个像素电路10配置,也可以按多个像素电路10的每个配置。

[0330] 在此,也如图27所示,作为第一切换信号Si0以及第二切换信号Si1的输入与第一设定控制信号Se1以及第二设定控制信号Se2的输出的组合,能够执行三种模式(具体而言,模式1I~3I)的逻辑输出。

[0331] 在此,例如,在采用模式1I的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号以及作为第二设定控制信号Se2的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方成为非导通状态,将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。由此,例如,第一发光元件12a以及第二发光元件12b被设定为能发光状态。

[0332] 例如,在采用模式2I的情况下,在组合电路52中,当作为第一切换信号Si0的L信号以及作为第二切换信号Si1的H信号被输入时,输出作为第一设定控制信号Se1的第一信号即L信号以及作为第二设定控制信号Se2的第二信号即H信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a成为非导通状态来将第一发光元件12a设定为能发光状态,通过将作为第二开关的第五晶体管13b设为导通状态来将第二发光元件12b设定为非发光状态。由此,例如,在第一子像素电路1中,能够选择性地使第一发光元件12a以及第二发光元件12b中的不产生发光不良的第一发光元件12a发光。

[0333] 例如,在采用模式3I的情况下,在组合电路52中,当作为第一切换信号Si0的H信号以及作为第二切换信号Si1的L信号被输入时,输出作为第一设定控制信号Se1的第二信号即H信号以及作为第二设定控制信号Se2的第一信号即L信号。此时,例如,第一设定部13通过使作为第一开关的第四晶体管13a成为导通状态,从而将第一发光元件12a设定为非发光状态,通过使作为第二开关的第五晶体管13b成为非导通状态,从而将第二发光元件12b设定为能发光状态。由此,例如,在第一子像素电路1中,能够选择性地使第一发光元件12a以及第二发光元件12b中的不产生发光不良的第二发光元件12b发光。

[0334] 例如,P沟道晶体管也可以应用于作为第一开关的第四晶体管13a。在这种情况下,例如,关于输入到第四晶体管13a的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。P沟道晶体管也可以应用于作为第二开关的第五晶体管13b。在这种情况下,例如,关于输入到第五晶体管13b的栅电极的设定控制信号,采用H信号作为第一信号,采用L信号作为第二信号即可。

[0335] <2-6.第七实施方式>

[0336] 图39是表示第七实施方式所涉及的像素电路10的一例的电路图。第七实施方式所涉及的像素电路10的一例具有以下结构:以图4所示的第一实施方式所涉及的像素电路10的一例为基础,变更了第一子像素电路1的第一设定部13的结构以及第二子像素电路2的第二设定部23的结构。第一设定部13具有将第一发光元件12a和第二发光元件12b以能够选择性地设定为串联连接以及并联连接中的任一种连接方式的连接。换言之,第一发光元件12a和第二发光元件12b以能够选择性地设定为串联连接以及并联连接中的任一种连接方式地连接。第二设定部23具有将第三发光元件22a和第四发光元件22b以能够选择性地设定为串联连接以及并联连接中的任一种连接方式连接的结构。换言之,第三发光元件22a和第四发光元件22b以能够选择性地设定为串联连接以及并联连接中的任一种连接方式地连接。

[0337] 第一设定部13具有第四晶体管13a的源电极与第一发光元件12a的负电极连接的结构。第一设定部13包含连接第四晶体管13a的漏电极和第五晶体管13b的漏电极的第十一晶体管13c。第十一晶体管13c是能够将第一发光元件12a与第二发光元件12b的连接方式选择性地设定为串联连接以及并联连接中的任一种连接方式的开关(也称为第一连接选择开关)。第十一晶体管13c的源电极与第四晶体管13a的漏电极连接。第十一晶体管13c的漏电极与第五晶体管13b的漏电极连接。在这种情况下,第四晶体管13a的栅极电压由第一设定控制信号Se1控制,第五晶体管13b的栅极电压由第二设定控制信号Se2控制,第十一晶体管13c的栅极电压通过与设定控制部5连接的信号线(也称为第五设定控制信号线)SL5从设定控制部5传输的第五设定控制信号Se5控制。由此,第一发光元件12a与第二发光元件12b的连接方式选择性地设定串联连接以及并联连接中的任一种连接方式。

[0338] 在此,例如,在第一发光元件12a与第二发光元件12b的连接方式为串联连接的情况下,第四晶体管13a、第五晶体管13b以及第十一晶体管13c各自的状态如下设定。作为来自设定控制部5的第一设定控制信号Se1而向第四晶体管13a的栅电极输入作为第一信号的L信号,第四晶体管13a被设定为电流能够在源电极与漏电极之间流动的导通状态(也称为接通状态)。作为来自设定控制部5的第二设定控制信号Se2而向第五晶体管13b的栅电极输入作为第二信号的H信号,第五晶体管13b被设定为在源电极与漏电极之间电流无法流过的非导通状态(也称为断开状态)。作为来自设定控制部5的第五设定控制信号Se5,作为第一信号的L信号被输入到第十一晶体管13c的栅电极,第十一晶体管13c被设定为导通状态(接通状态)。

[0339] 在此,例如,在第一发光元件12a与第二发光元件12b的连接方式为并联连接的情况下,第四晶体管13a、第五晶体管13b以及第十一晶体管13c各自的状态如下设定。作为来自设定控制部5的第一设定控制信号Se1,作为第一信号的L信号被输入到第四晶体管13a的栅电极,第四晶体管13a被设定为导通状态(接通状态)。作为来自设定控制部5的第二设定控制信号Se2,作为第一信号的L信号被输入到第五晶体管13b的栅电极,第五晶体管13b被设定为导通状态(接通状态)。作为来自设定控制部5的第五设定控制信号Se5的第二信号即H信号被输入到第十一晶体管13c的栅电极输入,第十一晶体管13c被设定为非导通状态(断开状态)。

[0340] 此外,第一设定部13能够将第一发光元件12a以及第二发光元件12b中的任意一者的发光元件设定为能发光状态,将剩余的发光元件设定为非发光状态。从另一观点而言,第

一设定部13能够根据来自设定控制部5的第一设定控制信号Se1、第二设定控制信号Se2以及第五设定控制信号Se5等的设定控制信号,将第一发光元件12a以及第二发光元件12b分别选择性地设定为能发光状态以及非发光状态中的任一状态。

[0341] 例如,在将第一发光元件12a设定为能发光状态,并且将第二发光元件12b设定为非发光状态的情况下,第四晶体管13a、第五晶体管13b以及第十一晶体管13c各自的状态如下设定。作为来自设定控制部5的第一设定控制信号Se1,作为第一信号的L信号被输入到第四晶体管13a的栅电极,第四晶体管13a被设定为导通状态(接通状态)。作为来自设定控制部5的第二设定控制信号Se2,作为第二信号的H信号被输入到第五晶体管13b的栅电极,第五晶体管13b被设定为非导通状态(断开状态)。作为来自设定控制部5的第五设定控制信号Se5的第二信号即H信号被输入到第十一晶体管13c的栅电极,第十一晶体管13c被设定为非导通状态(断开状态)。

[0342] 例如,在将第一发光元件12a设定为非发光状态,并且将第二发光元件12b设定为能发光状态的情况下,第四晶体管13a、第五晶体管13b以及第十一晶体管13c各自的状态如下设定。向第四晶体管13a的栅电极输入作为来自设定控制部5的第一设定控制信号Se1的第二信号即H信号,第四晶体管13a被设定为非导通状态(断开状态)。作为来自设定控制部5的第二设定控制信号Se2的第一信号即L信号被输入到第五晶体管13b的栅电极,第五晶体管13b被设定为导通状态(接通状态)。作为来自设定控制部5的第五设定控制信号Se5的第二信号即H信号被输入到第十一晶体管13c的栅电极,第十一晶体管13c被设定为非导通状态(断开状态)。

[0343] 第二子像素电路2的第二设定部23也具有与第一子像素电路1的第一设定部13相同的结构以及功能。因此,省略对第二设定部23的详细说明。第二设定部23包含相当于第十一晶体管13c的第十二晶体管23c。第十二晶体管23c是能够将第三发光元件22a与第四发光元件22b的连接方式选择性地设定为串联连接以及并联连接中的任一种连接方式的开关(也称为第二连接选择开关)。在第二设定部23中,第九晶体管23a相当于第四晶体管13a,第十晶体管23b相当于第五晶体管13b。在这种情况下,第九晶体管23a的栅极电压由第三设定控制信号Se3控制,第十晶体管23b的栅极电压由第四设定控制信号Se4控制,第十二晶体管23c的栅极电压由通过与设定控制部5连接的信号线(也称为第六设定控制信号线)SL6从设定控制部5传输的第六设定控制信号Se6控制。由此,第三发光元件22a与第四发光元件22b的连接方式选择性地设定为串联连接以及并联连接中的任一种连接方式。此外,第二设定部23能够将第三发光元件22a以及第四发光元件22b中的任一者发光元件设定为能发光状态,将剩余的发光元件设定为非发光状态。从另一观点而言,第二设定部23能够根据来自设定控制部5的第三设定控制信号Se3、第四设定控制信号Se4以及第六设定控制信号Se6等设定控制信号,将第三发光元件22a以及第四发光元件22b分别选择性地设定为能发光状态以及非发光状态中的任一状态。

[0344] 在图39的例子中,第十一晶体管13c以及第十二晶体管23c是P沟道晶体管,但不限于此。第十一晶体管13c也可以变更为N沟道晶体管,第十二晶体管23c也可以变更为N沟道晶体管。换言之,第十一晶体管13c以及第十二晶体管23c分别也可以是P沟道晶体管以及N沟道晶体管中的任一者。

[0345] <3.其他>

[0346] 在上述各实施方式中,例如,第一发光控制部11以及第二发光控制部21分别可以适当变更为具有各种电路的结构发光控制部。

[0347] 《发光控制部的第一变形例》

[0348] 例如,在上述各实施方式中,也可以在第一子像素电路1的第二晶体管11d中应用N沟道晶体管。在这种情况下,例如可以考虑第一电源线Lvd与第二电源线Lvs之间的第一发光控制部11、第一设定部13以及第一发光部12的配置的顺序与上述各实施方式相反的结构。此外,例如,在上述各实施方式中,也可以对第二子像素电路2的第七晶体管21d应用N沟道晶体管。在这种情况下,例如可以考虑第一电源线Lvd与第二电源线Lvs之间的、第二发光控制部21、第二设定部23以及第二发光部22的配置的顺序与上述各实施方式相反的结构。在此,例如,由于能够对第一子像素电路1以及第二子像素电路2分别应用相同的电路的结构,因此列举对第一子像素电路1的第二晶体管11d应用N沟道晶体管的具体例进行说明。

[0349] 图29是表示第二晶体管应用了N沟道晶体管的第一子像素电路1的一例的电路图。图29所示的第一子像素电路1例如可以分别在上述第一实施方式、上述第二实施方式、上述第五实施方式以及上述第六实施方式的第一例中采用。在图29的示例中,N沟道晶体管应用于第一晶体管11g、第二晶体管11d、第三晶体管11e、第四晶体管13a以及第五晶体管13b中的每一个。

[0350] 在此,第一发光元件12a和第二发光元件12b并联连接。第一发光部12经由第一阳极电位输入线1d1与第一电源线Lvd连接。更具体而言,作为第一发光元件12a以及第二发光元件12b各自的第一电极的正电极经由第一阳极电位输入线1d1与第一电源线Lvd连接。此外,第一发光部12经由第一设定部13、第一发光控制部11以及第一阴极电位输入线1s1与作为阴极电位侧的电源线的第二电源线Lvs连接。更具体而言,作为第一发光元件12a以及第二发光元件12b各自的第二电极的负电极经由第一设定部13、第一发光控制部11以及第一阴极电位输入线1s1与第二电源线Lvs连接。

[0351] 在第一发光控制部11中,第一晶体管11g的栅电极与扫描信号线4g连接。第一晶体管11g的漏电极(源电极)与第一图像信号线4s1连接。第一晶体管11g的源电极(漏电极)与第二晶体管11d的栅电极连接。当作为来自扫描信号线4g的扫描信号的接通信号(在此,为H信号)被输入到第一晶体管11g的栅电极时,第一晶体管11g成为电流能够在漏电极与源电极之间流动的导通状态。由此,来自第一图像信号线4s1的图像信号经由第一晶体管11g被提供到第二晶体管11d的栅电极。第二晶体管11d的源电极与第一阴极电位输入线1s1连接。第二晶体管11d的漏电极经由第三晶体管11e、第一设定部13以及第一发光部12与第一阳极电位输入线1d1连接。在第二晶体管11d中,当作为来自第一图像信号线4s1的图像信号的H信号被输入到栅电极时,第二晶体管11d成为电流能够在漏电极与源电极之间流动的导通状态。由此,驱动电流能够从第一阳极电位输入线1d1向第一发光部12流动。此时,第一发光部12能够根据图像信号的电平(电位)来控制发光的强度(亮度)。第一电容元件11c位于将第二晶体管11d的栅电极和源电极连接的连接线上。第三晶体管11e位于将第二晶体管11d与第一发光部12连接的连接线(第一驱动线)上。第三晶体管11e的源电极与第二晶体管11d的漏电极连接,第三晶体管11e的漏电极经由第一设定部13与第一发光部12连接。更具体而言,第三晶体管11e的漏电极经由第一设定部13与第一发光元件12a以及第二发光元件12b各自的负电极连接。此外,第三晶体管11e的栅电极与发光控制信号线4e连接。当作为来自

发光控制信号线4e的发光控制信号的接通信号(在此,为H信号)被输入到第三晶体管11e的栅电极时,第三晶体管11e成为电流能够在源电极与漏电极之间流动的导通状态。由此,驱动电流从第一阳极电位输入线1d1向第一发光部12流动,第一发光部12能够发光。

[0352] 在第一设定部13中,作为第一开关的第四晶体管13a与第一发光元件12a串联连接。第四晶体管13a的源电极与第三晶体管11e的漏电极连接,第四晶体管13a的漏电极与第一发光元件12a的负电极连接。第四晶体管13a的栅电极与第一设定控制信号线SL1连接。当从第一设定控制信号线SL1作为第一设定控制信号Se1向第四晶体管13a的栅电极输入作为第一信号的H信号时,第四晶体管13a成为电流能够在漏电极与源电极之间流动的导通状态。由此,第一发光元件12a被设定为能发光状态。当经由第一设定控制信号线SL1作为第一设定控制信号Se1向第四晶体管13a的栅电极输入作为第二信号的L信号时,第四晶体管13a成为在漏电极与源电极之间电流无法流过的非导通状态。由此,第一发光元件12a被设定为非发光状态。作为第二开关的第五晶体管13b与第二发光元件12b串联连接。第五晶体管13b的源电极与第三晶体管11e的漏电极连接,第五晶体管13b的漏电极与第二发光元件12b的负电极连接。第五晶体管13b的栅电极与第二设定控制信号线SL2连接。当作为第一信号的H信号从第二设定控制信号线SL2作为第二设定控制信号Se2被输入到第五晶体管13b的栅电极时,第五晶体管13b成为电流能够在漏电极与源电极之间流动的导通状态。由此,第二发光元件12b被设定为能发光状态。当作为第二信号的L信号经由第二设定控制信号线SL2作为第二设定控制信号Se2被输入到第五晶体管13b的栅电极时,第五晶体管13b成为在漏电极与源电极之间电流无法流过的非导通状态。由此,第二发光元件12b被设定为非发光状态。

[0353] 在此,例如,在第一子像素电路1中,第一设定部13例如通过使作为第一开关的第四晶体管13a以及作为第二开关的第五晶体管13b双方的开关成为导通状态,能够将第一发光元件12a以及第二发光元件12b双方设定为能发光状态。此外,在此,例如,作为第一开关的第四晶体管13a也可以配置于第一发光元件12a的正电极侧。在这种情况下,例如,第一发光元件12a的负电极与第三晶体管11e的漏电极连接,第一发光元件12a的正电极经由作为第一开关的第四晶体管13a以及第一阳极电位输入线1d1与第一电源线Lvd连接。更具体而言,例如,第一发光元件12a的正电极与第四晶体管13a的源电极连接,第四晶体管13a的漏电极经由第一阳极电位输入线1d1与第一电源线Lvd连接。此外,例如,作为第二开关的第五晶体管13b也可以配置于第二发光元件12b的正电极侧。在这种情况下,例如,第二发光元件12b的负电极与第三晶体管11e的漏电极连接,第二发光元件12b的正电极经由作为第二开关的第五晶体管13b以及第一阳极电位输入线1d1与第一电源线Lvd连接。更具体而言,例如,第二发光元件12b的正电极与第五晶体管13b的源电极连接,第五晶体管13b的漏电极经由第一阳极电位输入线1d1与第一电源线Lvd连接。

[0354] 在此,在上述第一实施方式、上述第二实施方式以及上述第六实施方式的各个第一例中,第二子像素电路2以及第三子像素电路3各自也可以具有与图29所示的第一子像素电路1相同的电路的结构。在这种情况下,例如,在第二子像素电路2以及第三子像素电路3中,第一设定部13例如通过使作为第三开关的第九晶体管23a以及作为第四开关的第十晶体管23b中的任意一方的开关成为导通状态,能够将第一发光元件12a以及第二发光元件12b中的任意一方设定为能发光状态。

[0355] 《发光控制部的第二变形例》

[0356] 例如,在上述各实施方式中,也可以在第一子像素电路1的第一发光控制部11中组装具有根据驱动元件的阈值电压对图像信号的电平(电位)进行校正的电路(也称为阈值电压校正电路)等各种功能的各种电路中的一个以上的电路。此外,例如,在上述各实施方式中,也可以在第二子像素电路2的第二发光控制部21中组装具有阈值电压校正电路等各种功能的各种电路中的一个以上的电路。在此,例如,由于能够在第一子像素电路1以及第二子像素电路2中分别组装相同的电路,因此列举在第一子像素电路1中组装有阈值电压校正电路的具体例进行说明。

[0357] 图30是表示组装了阈值电压校正电路14的第一子像素电路1的一例的电路图。第二子像素电路2以及第三子像素电路3中的每一个也可以组装例如图30所示的阈值电压校正电路14。图30所示的第一子像素电路1具有在图29所示的第一子像素电路1中增加阈值电压校正电路14的结构。如图30所示,阈值电压校正电路14例如具有作为第五开关的校正用的晶体管(也称为第一校正用晶体管)11p、作为第六开关的校正用的晶体管(也称为第二校正用晶体管)11z以及校正用的电容元件(也称为校正用电容元件)11i。校正电容元件11i位于连接第一晶体管11g和第二晶体管11d的栅电极的连接线上。第一校正用晶体管11p例如是用于经由校正用电容元件11i对第二晶体管11d的栅电极提供基准电位(也称为基准电位) V_{ref} 的元件。例如,N沟道晶体管应用于第一校正用晶体管11p。在这种情况下,第一校正用晶体管11p的栅电极例如与信号线(也称为第一开闭切换信号线)4r连接,该信号线对用于将第一校正用晶体管11p在导通状态与非导通状态之间切换的信号(也称为第一开闭切换信号)进行提供。从驱动部30经由给定的布线向第一开闭切换信号线4r输入信号。第一校正用晶体管11p的漏电极例如与供给基准电位 V_{ref} 的电源线(也称为第三电源线)Lvr连接。第三电源线Lvr例如与对第三电源线Lvr提供基准电位的电源连接。基准电位例如应用正的给定的电位。第一校正用晶体管11p的源电极与连接第一晶体管11g的源电极和校正用电容元件11i的连接线连接。第二校正用晶体管11z例如位于将第二晶体管11d的栅电极与第二晶体管11d的漏电极连接的连接线上。第二校正用晶体管11z例如是用于使第二晶体管11d成为栅电极与漏电极连接的状态(二极管连接的状态)的元件。例如,N沟道晶体管应用于第二校正用晶体管11z。在这种情况下,第二校正用晶体管11z的栅电极例如与信号线(也称为第二开闭切换信号线)4z连接,该信号线对用于将第二校正用晶体管11z在导通状态与非导通状态之间切换的信号(也称为第二开闭切换信号)进行提供。从驱动部30经由给定的布线向第二开闭切换信号线4z输入信号。第二校正用晶体管11z的漏电极例如与第二晶体管11d的栅电极连接。第二校正用晶体管11z的源电极例如与第二晶体管11d的漏电极连接。

[0358] 图31是表示组装了阈值电压校正电路14的第一子像素电路1的动作的一例的时序图。在图31中,关于第一子像素电路1根据图像信号发光一次时,示出了对第一开闭切换信号线4r提供的第一开闭切换信号的电位 V_r 、对扫描信号线4g提供的扫描信号的电位 V_g 、对第二开闭切换信号线4z提供的第二开闭切换信号的电位 V_a 、以及对发光控制信号线4e提供的发光控制信号的电位 V_e 各自的变化。在此,如图31所示,依次进行以下的[i]至[vii]的动作。

[0359] [i]在时刻 t_1 ,通过经由第一开闭切换信号线4r对第一校正用晶体管11p的栅电极提供H信号,第一校正用晶体管11p成为电流能够在源电极与漏电极之间流动的导通状态。

此时,经由校正电容元件11i向第二晶体管11d的栅电极提供与基准电位 V_{ref} 对应的正电位。

[0360] [ii]在时刻 t_2 ,通过经由第二开闭切换信号线4z向第二校正用晶体管11z的栅电极提供H信号,第二校正用晶体管11z成为电流能够在源电极与漏电极之间流动的导通状态。此时,第二晶体管11d成为栅电极与漏电极被连接的二极管连接的状态。由此,在第二晶体管11d中的栅电极与源电极之间的电压(也称为栅极电压) V_{gs} 达到第二晶体管11d的阈值电压 V_{th} 之前,电流在第二晶体管11d中从栅电极经由漏电极流向源电极。

[0361] [iii]在时刻 t_3 ,通过经由第二开闭切换信号线4z向第二校正用晶体管11z的栅电极提供L信号,第二校正用晶体管11z成为在源电极与漏电极之间电流无法流过的非导通状态。此时,第二晶体管11d中的栅极电压 V_{gs} 维持在阈值电压 V_{th} 。

[0362] [iv]在时刻 t_4 ,通过经由第一开闭切换信号线4r对第一校正用晶体管11p的栅电极提供L信号,第一校正用晶体管11p成为在源电极与漏电极之间电流无法流过的非导通状态。此时,通过第一电容元件11c,第二晶体管11d中的栅极电压 V_{gs} 维持在阈值电压 V_{th} 。

[0363] [v]在时刻 t_5 ,通过经由扫描信号线4g向第一晶体管11g的栅电极提供H信号,扫描信号线4g成为电流能够在源电极与漏电极之间流动的导通状态。此时,根据图像信号的电位 V_{sig} 的电位从图像信号线4s经由第一晶体管11g以及校正用电容元件11i提供到第二晶体管11d的栅电极。由此,例如,进行图像信号的电位的输入(改写),以使得第二晶体管11d的栅极电压 V_{gs} 成为满足 $V_{gs} = V_{th} + (V_{sig} - V_{ref})$ 的关系的电压。其结果,与图像信号的电位对应的第二晶体管11d的栅极电压 V_{gs} 成为按每个第一子像素电路1而不同的第二晶体管11d的阈值电压 V_{th} 而被补偿的值。在此,例如,第二晶体管11d的栅极电压 V_{gs} 中的电压 $(V_{sig} - V_{ref})$ 控制在第二晶体管11d的漏电极与源电极之间流动的电流(也称为漏极电流) I_d 的大小。

[0364] [vi]在时刻 t_6 ,通过经由扫描信号线4g向第一晶体管11g的栅电极提供L信号,第一晶体管11g成为在源电极与漏电极之间电流无法流过的非导通状态。由此,结束对第二晶体管11d的图像信号的电位的输入(改写)。

[0365] [vii]在时刻 t_7 ,通过经由发光控制信号线4e对第三晶体管11e的栅电极提供H信号,第三晶体管11e成为电流能够在源电极与漏电极之间流动的导通状态。由此,从第一电源线 L_{vd} 朝向第二电源线 L_{vs} 流过与第二晶体管11d的栅极电压 V_{gs} (实质上为电压 $(V_{sig} - V_{ref})$)对应的电流(驱动电流),第一发光部12发光。此时,根据第四晶体管13a以及第五晶体管13b中的导通状态以及非导通状态,第一发光部12中的第一发光元件12a以及第二发光元件12b中的至少一方发光。

[0366] 《发光控制部的第三变形例》

[0367] 例如,在上述第一实施方式、上述第二实施方式、上述第五实施方式以及上述第六实施方式的第一例中,第一子像素电路1的第一发光控制部11也可以具有以与冗余地设置且并联连接的第一发光元件12a以及第二发光元件12b对应地将各元件变更为适当冗余地设置的两个元件的电路的结构。例如,第一发光控制部11也可以具有两个第三晶体管11e,也可以具有两个第三晶体管11e和两个第二晶体管11d,还可以具有两个第三晶体管11e、两个第二晶体管11d和两个第一电容元件11c。此外,例如,在上述第一实施方式以及上述第二实施方式中,第二子像素电路2的第二发光控制部21也可以具有以与冗余地设置且并联连

接的第三发光元件22a以及第四发光元件22b对应地将各元件变更为适当冗余地设置的两个元件的电路的结构。例如,第二发光控制部21也可以具有两个第八晶体管21e,也可以具有两个第八晶体管21e和两个第七晶体管21d,还可以具有两个第八晶体管21e、两个第七晶体管21d和两个第二电容元件21c。在此,例如,第一子像素电路1的第一发光控制部11以及第二子像素电路2的第二发光控制部21分别能够具有以同样的方式将各元件变更为冗余地设置的两个元件的电路的结构。因此,列举第一子像素电路1的第一发光控制部11具有将各元件变更为冗余地设置的两个元件的电路的结构的具体例进行说明。

[0368] 图32是表示具有冗余地设置的两个第三晶体管11e的第一子像素电路1的一例的电路图。如图32所示,两个第三晶体管11e包含第三A晶体管11ea以及第三B晶体管11eb。此处,例如,在第二晶体管11d与第一阴极电位输入线1s1之间,串联连接的第三A晶体管11ea、第四晶体管13a以及第一发光元件12a与串联连接的第三B晶体管11eb、第五晶体管13b以及第二发光元件12b并联连接。在图32的示例中,P沟道晶体管应用于第三A晶体管11ea以及第四晶体管13a,第三A晶体管11ea的源电极与第二晶体管11d的漏电极连接,第四晶体管13a的源电极与第三A晶体管11ea的漏电极连接,第一发光元件12a的正电极与第四晶体管13a的漏电极连接,第一发光元件12a的负电极与第一阴极电位输入线1s1连接。此外,在图32的例子中,P沟道晶体管应用于第三B晶体管11eb以及第五晶体管13b,第三B晶体管11eb的源电极与第二晶体管11d的漏电极连接,第五晶体管13b的源电极与第三B晶体管11eb的漏电极连接,第二发光元件12b的正电极与第五晶体管13b的漏电极连接,第二发光元件12b的负电极与第一阴极电位输入线1s1连接。在此,例如,第三A晶体管11ea、第四晶体管13a以及第一发光元件12a也可以以任意的顺序串联连接,第三B晶体管11eb、第五晶体管13b以及第二发光元件12b也可以以任意的顺序串联连接。第三A晶体管11ea的栅电极以及第三B晶体管11eb的栅电极例如均与发光控制信号线4e连接。

[0369] 图33是表示具有冗余地设置的两个第二晶体管11d以及两个第三晶体管11e的第一子像素电路1的一例的电路图。如图33所示,两个第二晶体管11d包含第二A晶体管11da以及第二B晶体管11db。两个第三晶体管11e包含第三A晶体管11ea以及第三B晶体管11eb。在此,例如,在第一阳极电位输入线1d1与第一阴极电位输入线1s1之间,串联连接的第二A晶体管11da、第三A晶体管11ea、第四晶体管13a以及第一发光元件12a与串联连接的第二B晶体管11db、第三B晶体管11eb、第五晶体管13b以及第二发光元件12b并联连接。在图33的例子中,P沟道晶体管应用于第二A晶体管11da、第三A晶体管11ea以及第四晶体管13a,第二A晶体管11da的源电极与第一阳极电位输入线1d1连接,第三A晶体管11ea的源电极与第二A晶体管11da的漏电极连接,第四晶体管13a的源电极与第三A晶体管11ea的漏电极连接,第一发光元件12a的正电极与第四晶体管13a的漏电极连接,第一发光元件12a的负电极与第一阴极电位输入线1s1连接。此外,在图33的例子中,P沟道晶体管应用于第二B晶体管11db、第三B晶体管11eb以及第五晶体管13b,第二B晶体管11db的源电极与第一阳极电位输入线1d1连接,第三B晶体管11eb的源电极与第二B晶体管11db的漏电极连接,第五晶体管13b的源电极与第三B晶体管11eb的漏电极连接,第二发光元件12b的正电极与第五晶体管13b的漏电极连接,第二发光元件12b的负电极与第一阴极电位输入线1s1连接。在此,例如,第二A晶体管11da、第三A晶体管11ea、第四晶体管13a以及第一发光元件12a也可以以任意的顺序串联连接,第二B晶体管11db、第三B晶体管11eb、第五晶体管13b以及第二发光元件12b也可

以任意的顺序串联连接。第一电容元件11c例如位于将第二A晶体管11da的栅电极与源电极连接并且将第二B晶体管11db的栅电极与源电极连接的连接线上。第二A晶体管11da的栅电极和第二B晶体管11db的栅电极例如均与第一晶体管11g的漏电极连接。第三A晶体管11ea的栅电极以及第三B晶体管11eb的栅电极例如均与发光控制信号线4e连接。

[0370] 图34是表示具有冗余地设置的两个第一电容元件11c、两个第二晶体管11d以及两个第三晶体管11e的第一子像素电路1的一例的电路图。图34的第一子像素电路1具有以图33的第一子像素电路1的结构为基础,将第一电容元件11c变更为冗余地设置的两个第一电容元件11c的结构。如图34所示,两个第一电容元件11c包含第一A电容元件11ca以及第一B电容元件11cb。第一A电容元件11ca例如位于将第二A晶体管11da的栅电极与源电极连接的连接线上。第一B电容元件11cb例如位于将第二B晶体管11db的栅电极与源电极连接的连接线上。在此,例如,第二A晶体管11da、第三A晶体管11ea、第四晶体管13a以及第一发光元件12a可以以任意的顺序串联连接,第二B晶体管11db、第三B晶体管11eb、第五晶体管13b以及第二发光元件12b也可以以任意的顺序串联连接。图35是表示经由第一发光控制部11连接有第一设定部13和第一发光部12的第一子像素电路1的一例的电路图。在图35的例子中,第一设定部13的第四晶体管13a和第一发光部12的第一发光元件12a经由第一发光控制部11的第二A晶体管11da以及第三A晶体管11ea连接。此外,在图35的示例中,第一设定部13的第五晶体管13b和第一发光部12的第二发光元件12b经由第一发光控制部11的第二B晶体管11db以及第三B晶体管11eb连接。

[0371] 在上述各实施方式中,例如,如图36所示,多个显示装置100也可以构成排列成平铺状的一个显示器(也称为平铺显示器、多显示器)700。图36是示意性地表示平铺显示器700的一例的主视图。在图36的例子中,平铺显示器700具有沿着XZ平面排列成矩阵状的多个显示装置100。多个显示装置100分别例如被设为平板状。

[0372] 即,作为复合型显示装置的多显示器700具备多个显示装置100。换言之,复合型显示装置具有复合有多个显示装置100的一体的显示装置的方式。这些多个显示装置100通过基板20的侧面F3彼此相互接近或者接触而构成复合型显示面。复合型显示面具有多个显示面(第一面F1)复合而成的一体的显示面的方式。基板20的侧面F3彼此也可以经由粘接剂粘接。此外,作为复合型显示装置的多显示器700也可以具有如下结构:多个显示装置100位于基底基板上,多个显示装置100固定于基底基板,由此基板20的侧面F3彼此相互接近或接触。在采用该结构的情况下,基板20的侧面F3彼此也可以不粘接。多个显示装置100也可以通过螺纹固定、向框状部的嵌合或者粘接等固定手段固定于基底基板上。复合型显示面也可以作为整体构成平面、球面等曲面、或者复杂的立体面(也称为复杂立体面)等。

[0373] 在上述各实施方式中,例如,像素电路10至少具有第一子像素电路1和第二子像素电路2即可。例如,除了第一子像素电路1以及第二子像素电路2之外,像素电路10还可以含有具有与第一子像素电路1相同的结构的另一个以上的子像素电路。在这种情况下,例如,第一子像素电路1以及另一个以上的子像素电路中的每一个中的作为第一开关的第四晶体管13a的栅电极也可以与共用的设定控制信号线(例如,第一设定控制信号线SL1等)连接,或者第一子像素电路1以及另一个以上的子像素电路中的每一个中的作为第二开关的第五晶体管13b的栅电极也可以与共用的设定控制信号线(例如,第二设定控制信号线SL2等)连接。在此,在上述第七实施方式中,例如,第一子像素电路1以及另一个以上的子像素电路各

自中的作为第一连接选择开关的第十一晶体管13c的栅电极也可以与共用的设定控制信号线(例如,第五设定控制信号线SL5等)连接。此外,像素电路10例如除了第一子像素电路1以及第二子像素电路2之外,还可以含有具有与第二子像素电路2相同的结构的另一个以上的子像素电路。在这种情况下,例如,第二子像素电路2以及另一个以上的子像素电路各自的作为第三开关的第九晶体管23a的栅电极也可以与共用的设定控制信号线(例如,第三设定控制信号线SL3等)连接,第二子像素电路2以及另一个以上的子像素电路各自的作为第四开关的第十晶体管23b的栅电极也可以与共用的设定控制信号线(例如,第四设定控制信号线SL4等)连接。在此,在上述第七实施方式中,例如,第二子像素电路2以及另一个以上的子像素电路各自中的作为第二连接选择开关的第十二晶体管23c的栅电极也可以与共用的设定控制信号线(例如,第六设定控制信号线SL6等)连接。

[0374] 在上述各实施方式中,例如,设定控制部5也可以设为驱动部30的一部分功能。在这种情况下,例如,驱动部30也可以经由第一设定控制信号线SL1、第二设定控制信号线SL2、第三设定控制信号线SL3以及第四设定控制信号线SL4等信号线向各像素电路10的第一设定部13以及第二设定部23输出第一设定控制信号Se1、第二设定控制信号Se2、第三设定控制信号Se3以及第四设定控制信号Se4等设定控制信号。若采用这样的结构,则例如能够实现通过驱动部30对全部的像素电路10一并将设定模式从通常设定模式变更为不良应对设定模式的方式。在此,在上述第七实施方式中,例如,驱动部30也可以经由第五设定控制信号线SL5以及第六设定控制信号线SL6等信号线向各像素电路10的第一设定部13以及第二设定部23输出第五设定控制信号Se5以及第六设定控制信号Se6等设定控制信号。

[0375] 在上述各实施方式中,例如,显示装置100以及显示面板100p中的多个像素电路10中的全部像素电路10或一部分像素电路10也可以具有通常设定模式,也可以除了通常设定模式之外还具有不良应对设定模式。

[0376] 当然能够将分别构成上述各实施方式以及各种变形例的全部或一部分适当地在不矛盾的范围内组合。

[0377] -附图标记说明-

- [0378] 1 第一子像素电路
- [0379] 10 像素电路
- [0380] 100 显示装置
- [0381] 100p 显示面板
- [0382] 11 第一发光控制部
- [0383] 11c 第一电容元件
- [0384] 11d 第二晶体管
- [0385] 11e 第三晶体管
- [0386] 11g 第一晶体管
- [0387] 12 第一发光部
- [0388] 12a 第一发光元件
- [0389] 12b 第二发光元件
- [0390] 13 第一设定部
- [0391] 13a 第四晶体管

[0392]	13b	第五晶体管
[0393]	2	第二子像素电路
[0394]	21	第二发光控制部
[0395]	21c	第二电容元件
[0396]	21d	第七晶体管
[0397]	21e	第八晶体管
[0398]	21g	第六晶体管
[0399]	22	第二发光部
[0400]	22a	第三发光元件
[0401]	22b	第四发光元件
[0402]	23	第二设定部
[0403]	23a	第九晶体管
[0404]	23b	第十晶体管
[0405]	3	第三子像素电路
[0406]	30	驱动部
[0407]	5	设定控制部
[0408]	700	多显示器(平铺显示器、复合型显示装置)
[0409]	F1	显示面(第一面)
[0410]	F2	反显示面(第二面)
[0411]	F3	侧面
[0412]	Se1	第一设定控制信号
[0413]	Se2	第二设定控制信号
[0414]	Se3	第三设定控制信号
[0415]	Se4	第四设定控制信号。

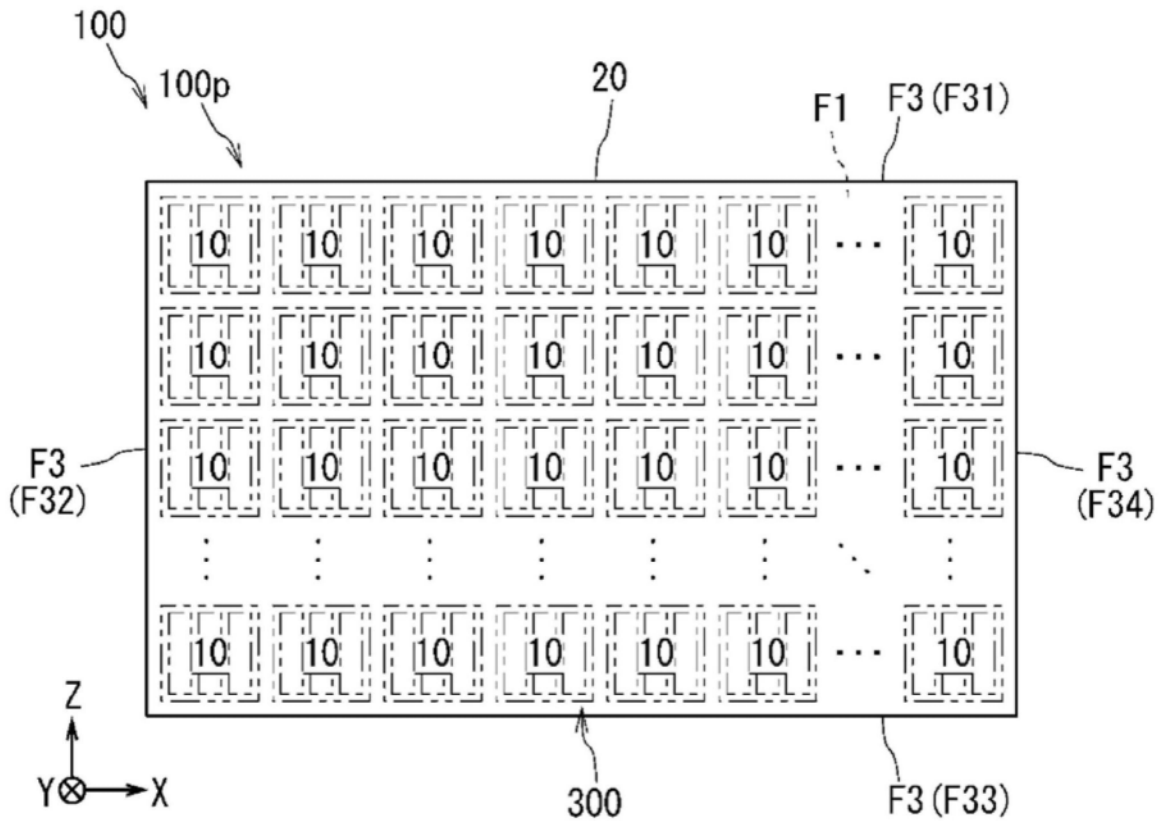


图1

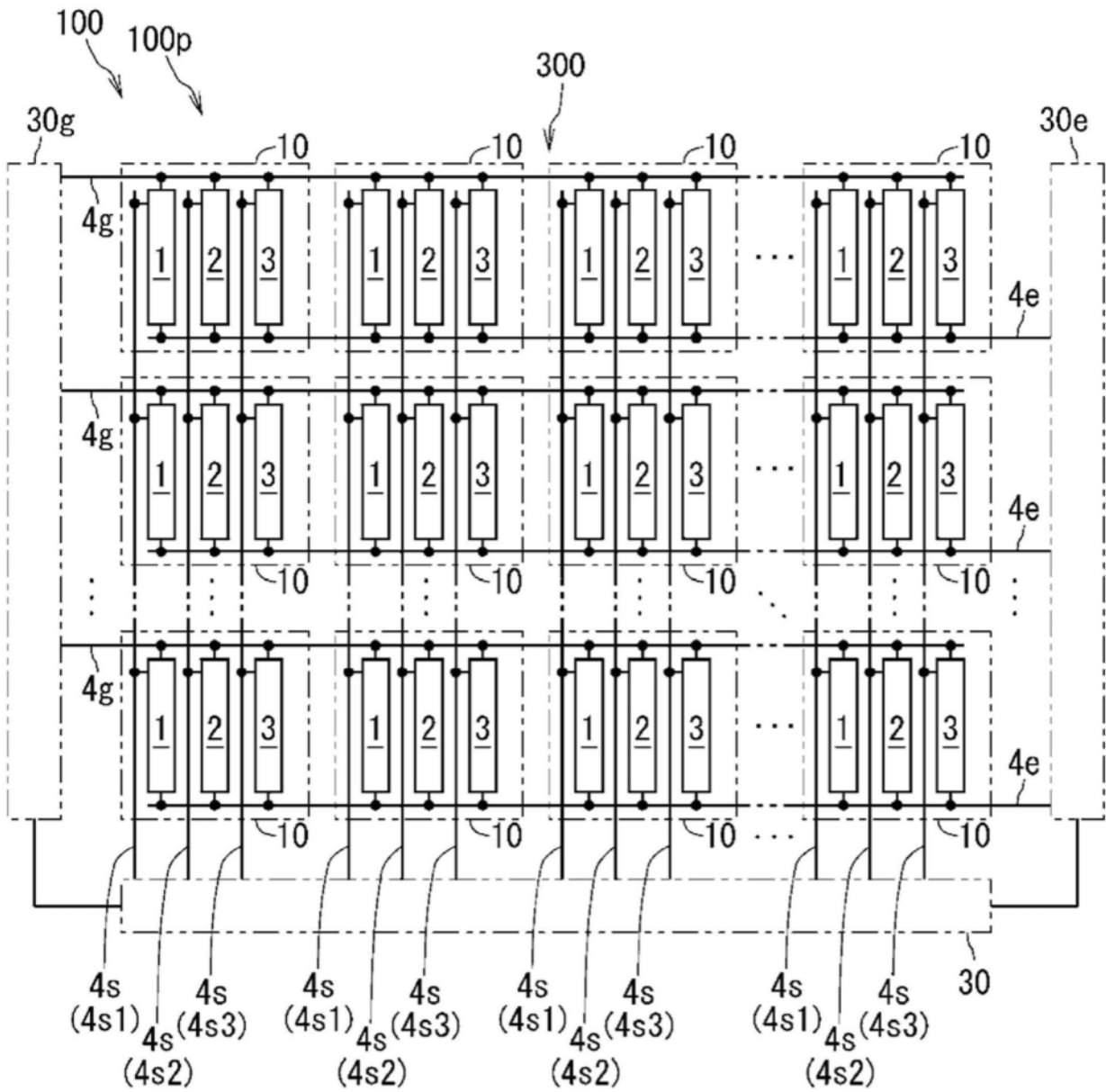


图3

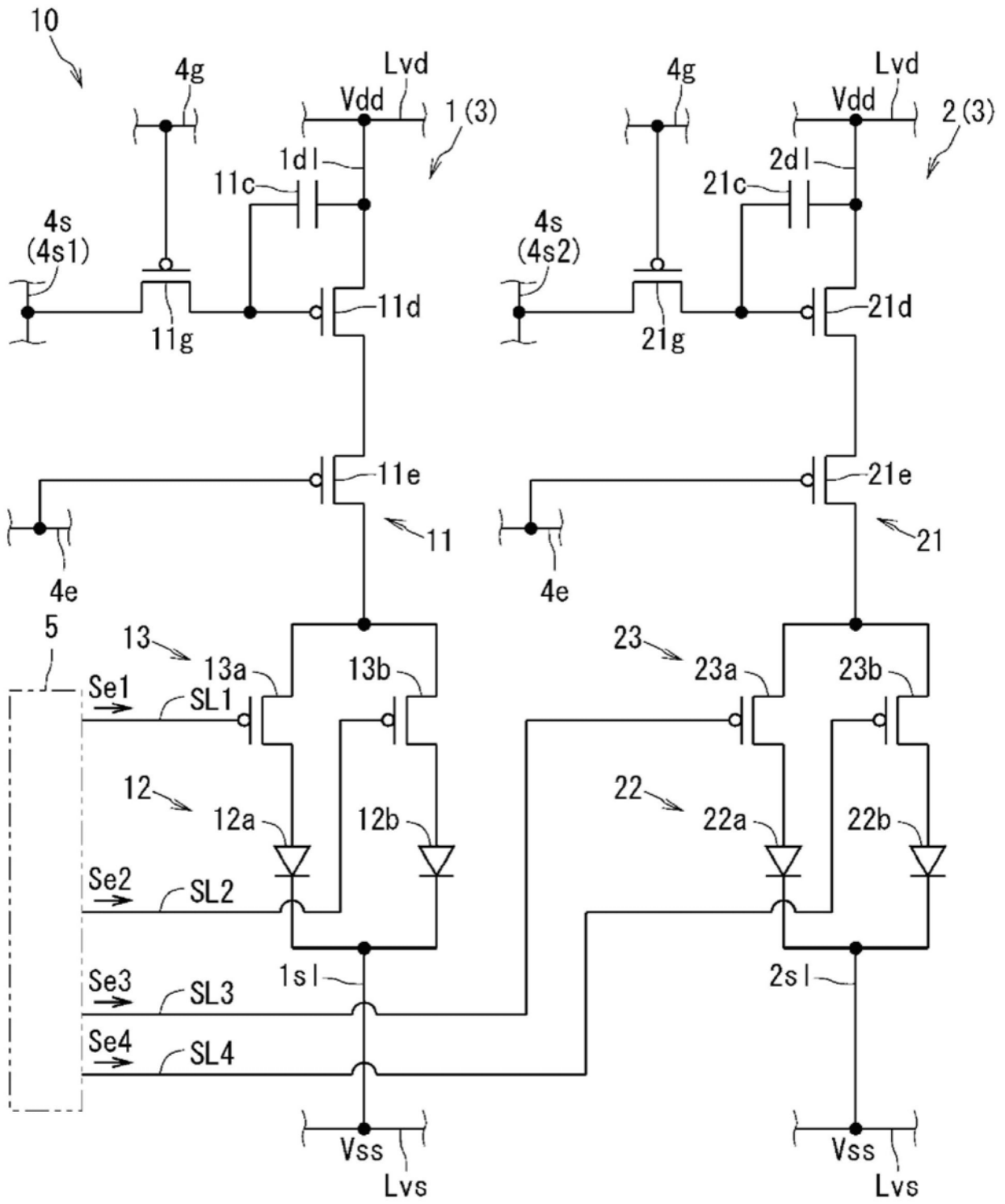


图4

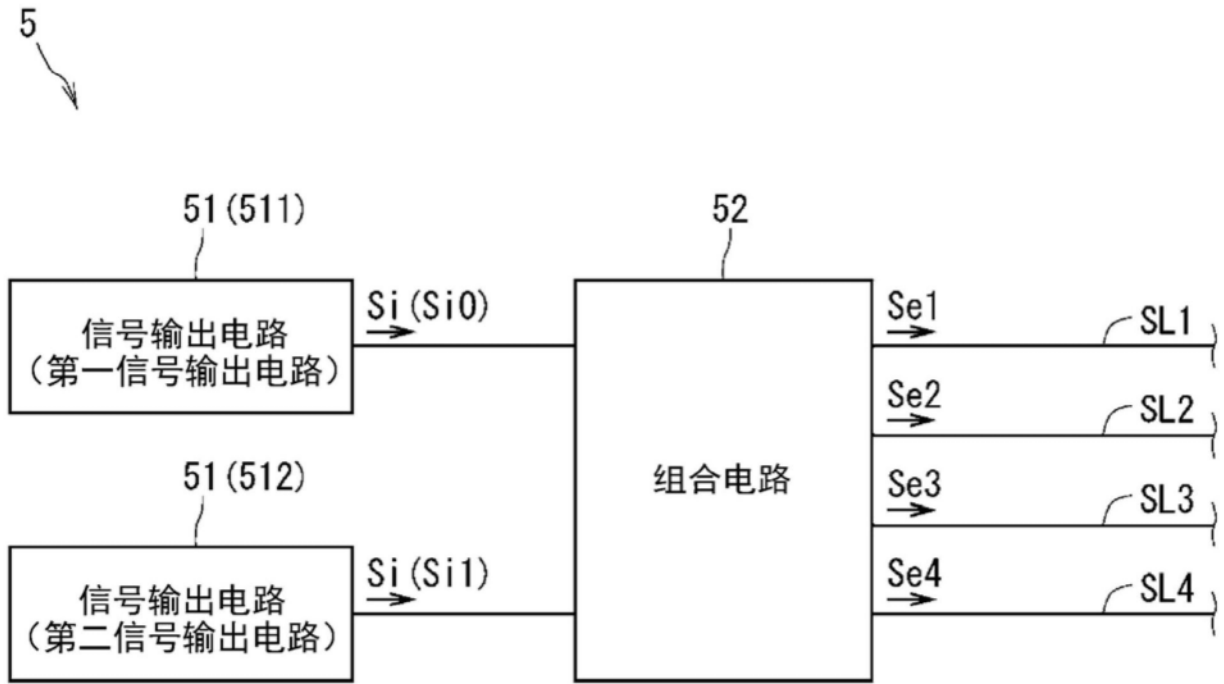


图5

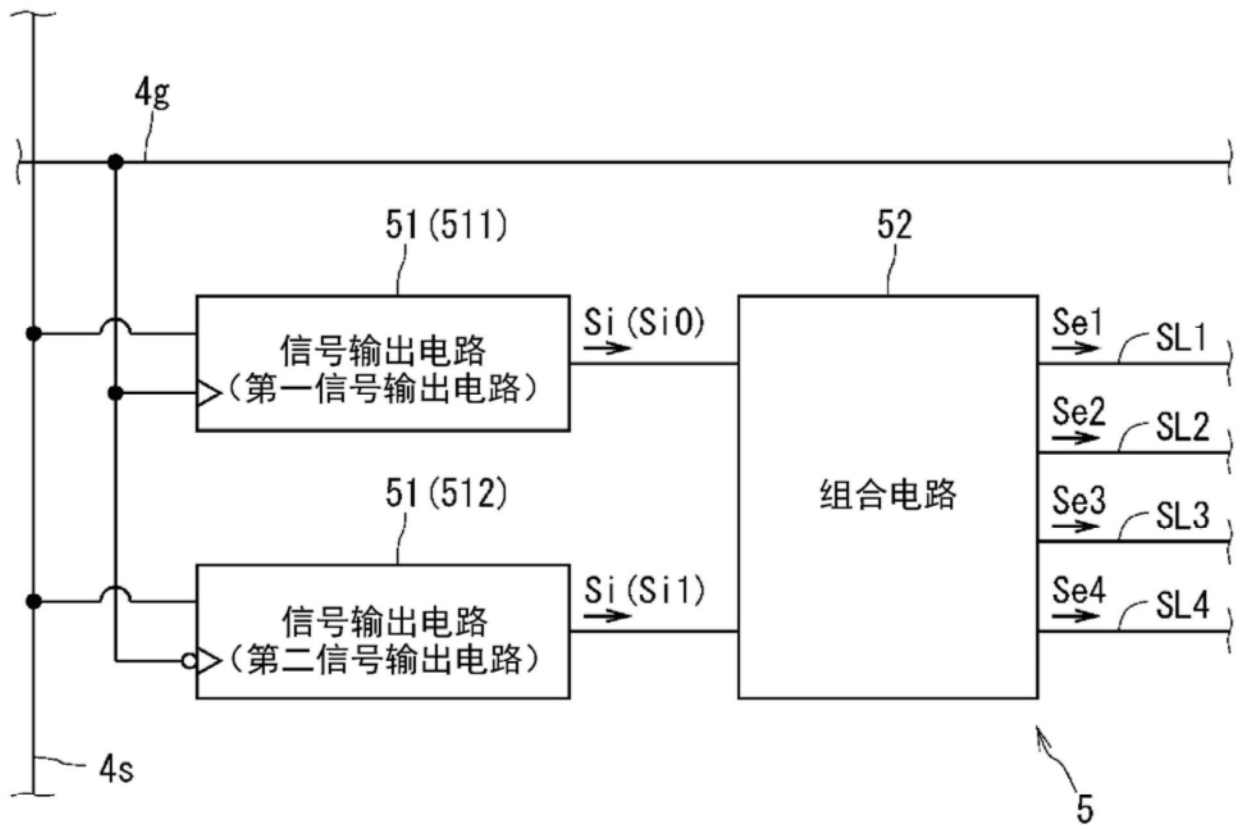


图6

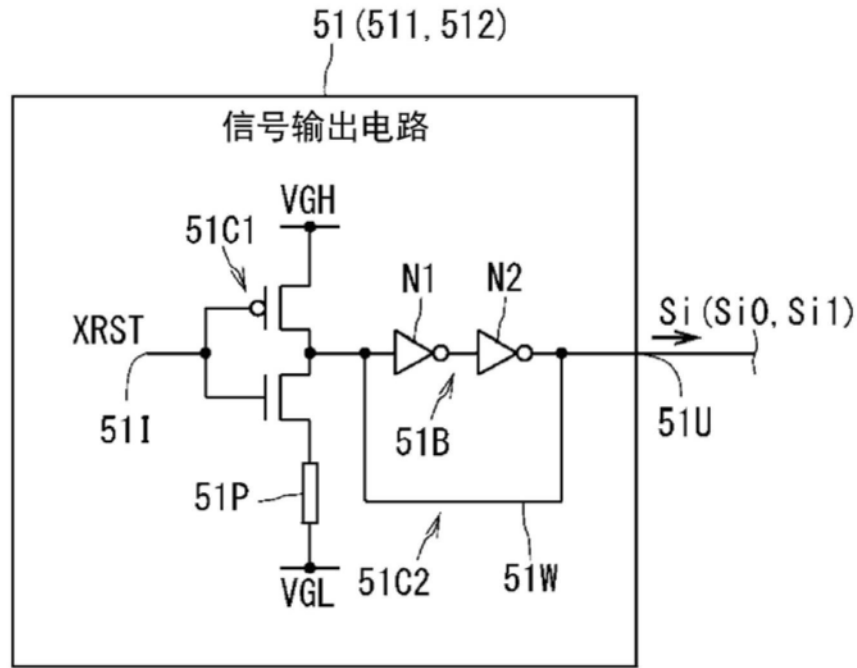


图7

模式 编号	切换信号		设定控制信号				被设定为能发光状态的发光元件	
	Si1	Si0	Se4	Se3	Se2	Se1	第一子像素电路	第二子像素电路
1	L	L	H	L	L	L	第一、二发光元件	第三发光元件
2	H	L	L	H	L	L	第一、二发光元件	第四发光元件
3	L	H	H	L	H	L	第一发光元件	第三发光元件
4	H	H	L	H	L	H	第二发光元件	第四发光元件

图8

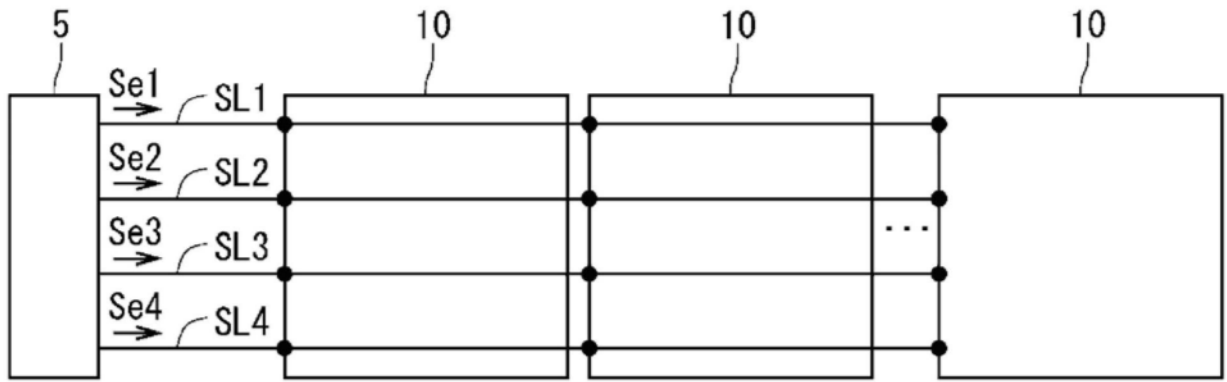


图9

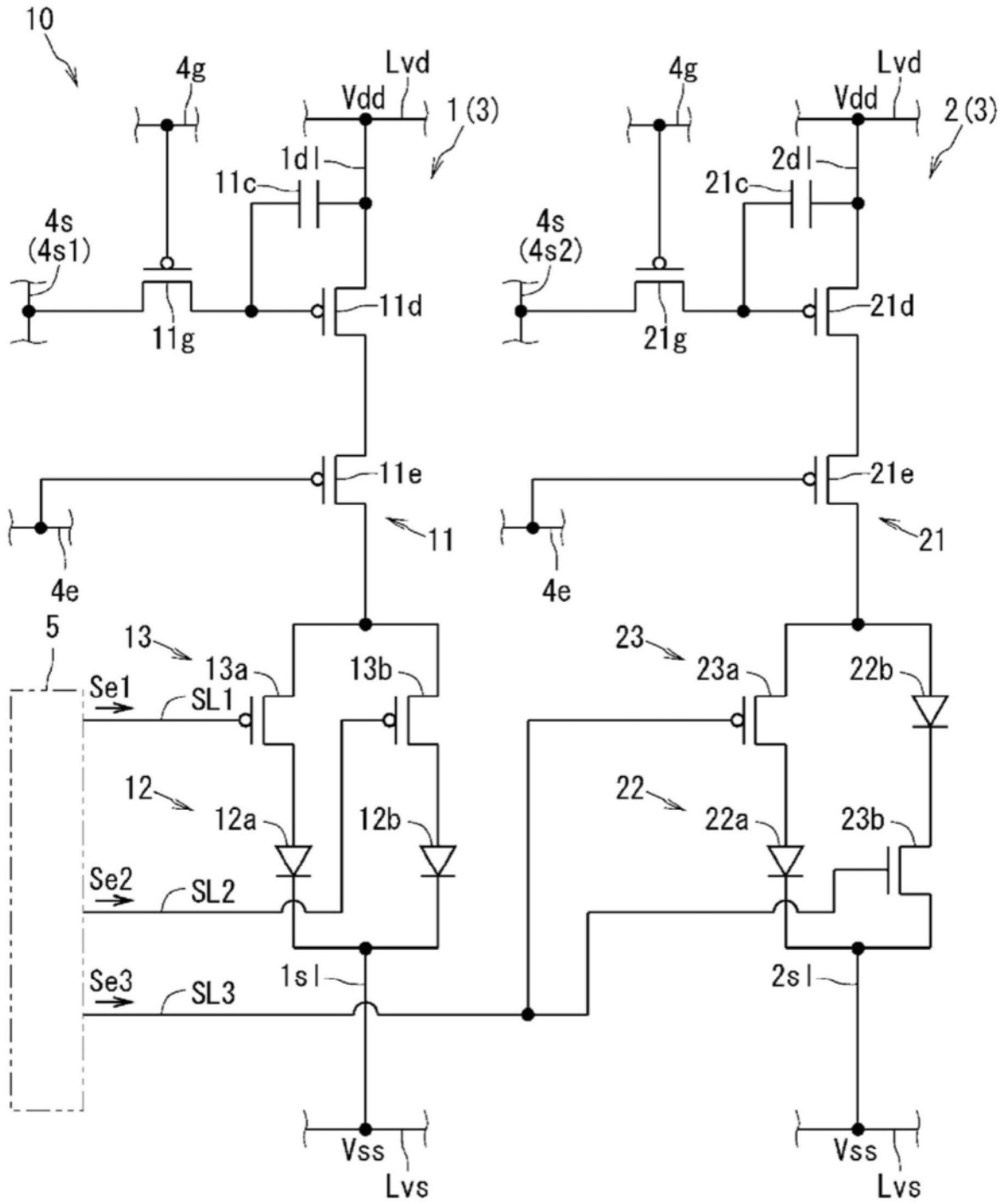


图10

模式 编号	切换信号		设定控制信号			被设定为能发光状态的发光元件	
	Si1	Si0	Se3	Se2	Se1	第一子像素电路	第二子像素电路
1A	L	L	L	L	L	第一、二发光元件	第三发光元件
2A	H	L	H	L	L	第一、二发光元件	第四发光元件
3A	L	H	L	H	L	第一发光元件	第三发光元件
4A	H	H	H	L	H	第二发光元件	第四发光元件

图11

模式 编号	切换信号		设定控制信号		被设定为能发光状态的发光元件	
	Si1	Si0	Se2	Se1	第一子像素电路	第二子像素电路
1B	L	L	L	L	第一、二发光元件	第三发光元件
2B	H	L	H	L	第一发光元件	第三发光元件
3B	L	H	L	H	第二发光元件	第四发光元件

图13

模式 编号	切换信号		设定控制信号				被设定为能发光状态的发光元件	
	Si1	Si0	Se4	Se3	Se2	Se1	第一子像素电路	第二子像素电路
1C	L	L	L	L	H	L	第一发光元件	第三、四发光元件
2C	H	L	L	L	L	H	第二发光元件	第三、四发光元件
3C	L	H	H	L	H	L	第一发光元件	第三发光元件
4C	H	H	L	H	L	H	第二发光元件	第四发光元件

图15

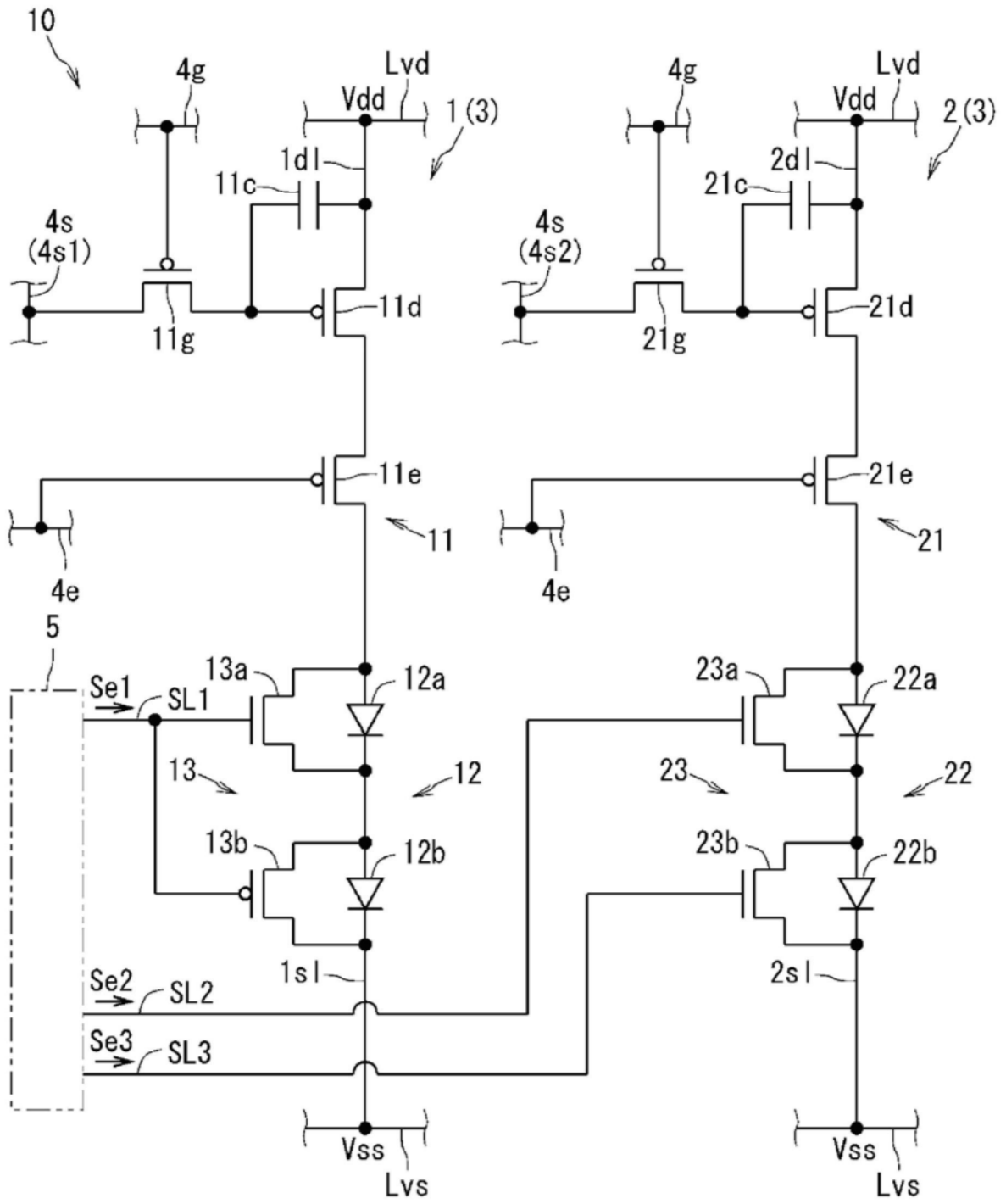


图16

模式 编号	切换信号		设定控制信号			被设定为能发光状态的发光元件	
	Si1	Si0	Se3	Se2	Se1	第一子像素电路	第二子像素电路
1D	L	L	L	L	L	第一发光元件	第三、四发光元件
2D	H	L	L	L	H	第二发光元件	第三、四发光元件
3D	L	H	H	L	L	第一发光元件	第三发光元件
4D	H	H	L	H	H	第二发光元件	第四发光元件

图17

模式 编号	切换信号		设定控制信号		被设定为能发光状态的发光元件	
	Si1	Si0	Se2	Se1	第一子像素电路	第二子像素电路
1E	L	L	L	L	第一发光元件	第三、四发光元件
2E	L	H	H	L	第一发光元件	第三发光元件
3E	H	L	L	H	第二发光元件	第四发光元件

图19

模式 编号	切换信号		设定控制信号				被设定为能发光状态的发光元件	
	Si1	Si0	Se4	Se3	Se2	Se1	第一子像素电路	第二子像素电路
1F	L	L	L	L	L	L	第一、二发光元件	第三、四发光元件
2F	H	L	H	L	H	L	第一发光元件	第三发光元件
3F	L	H	L	H	L	H	第二发光元件	第四发光元件

图21

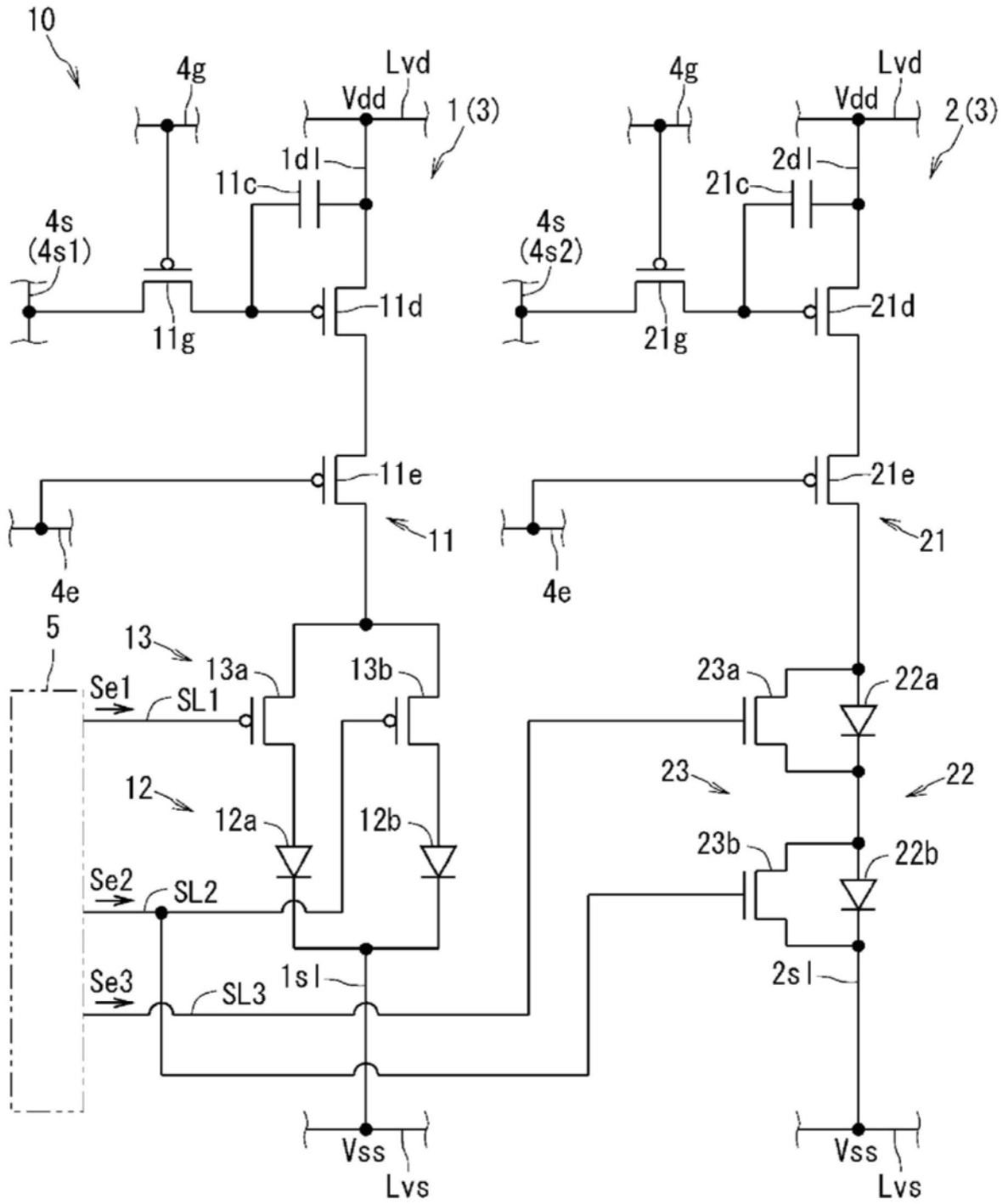


图22

模式 编号	切换信号		设定控制信号			被设定为能发光状态的发光元件	
	Si1	Si0	Se3	Se2	Se1	第一子像素电路	第二子像素电路
1G	L	L	L	L	L	第一、二发光元件	第三、四发光元件
2G	H	L	L	H	L	第一发光元件	第三发光元件
3G	L	H	H	L	H	第二发光元件	第四发光元件

图23

模式 编号	切换信号		设定控制信号		被设定为能发光状态的发光元件	
	Si1	Si0	Se2	Se1	第一子像素电路	第二子像素电路
1H	L	L	L	L	第一、二发光元件	第三、四发光元件
2H	H	L	H	L	第一发光元件	第三发光元件
3H	L	H	L	H	第二发光元件	第四发光元件

图25

模式 编号	切换信号		设定控制信号		被设定为能发光状态的发光元件
	Si1	Si0	Se2	Se1	
11	L	L	L	L	第一、二发光元件
21	H	L	H	L	第一发光元件
31	L	H	L	H	第二发光元件

图27

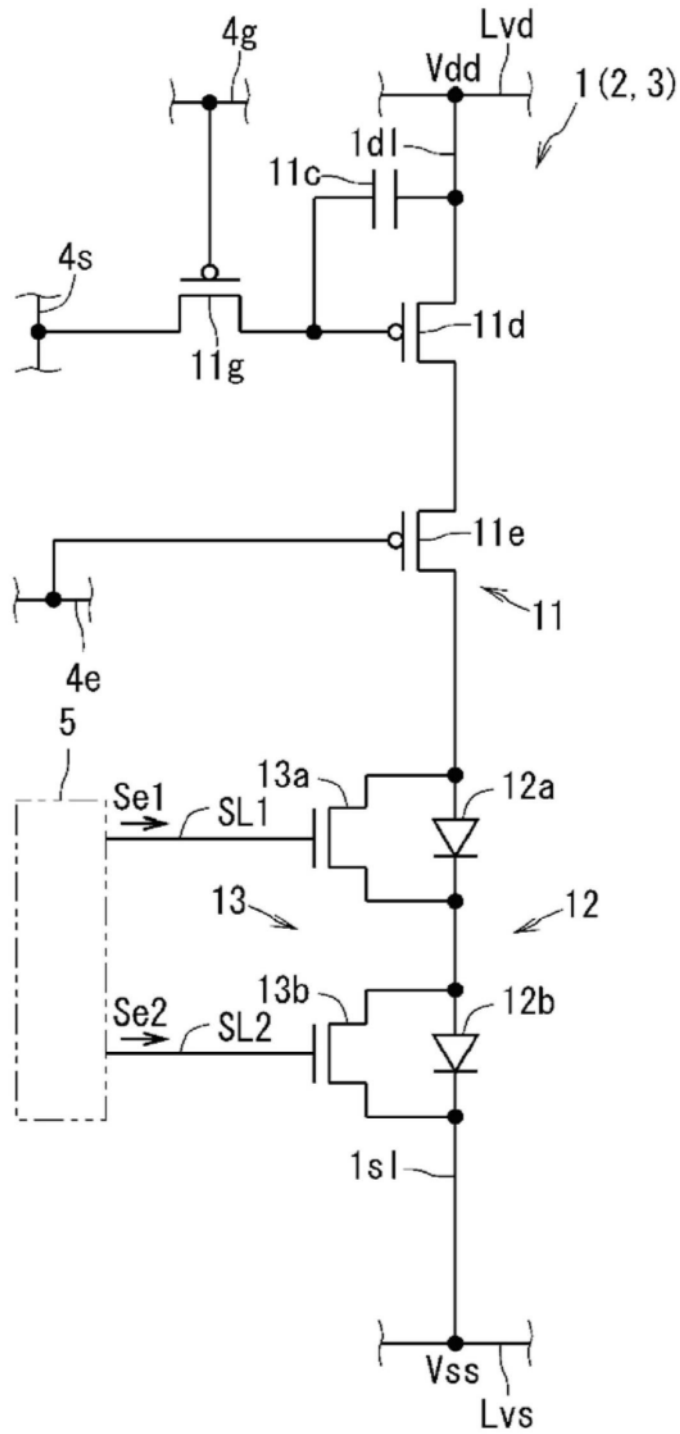


图28

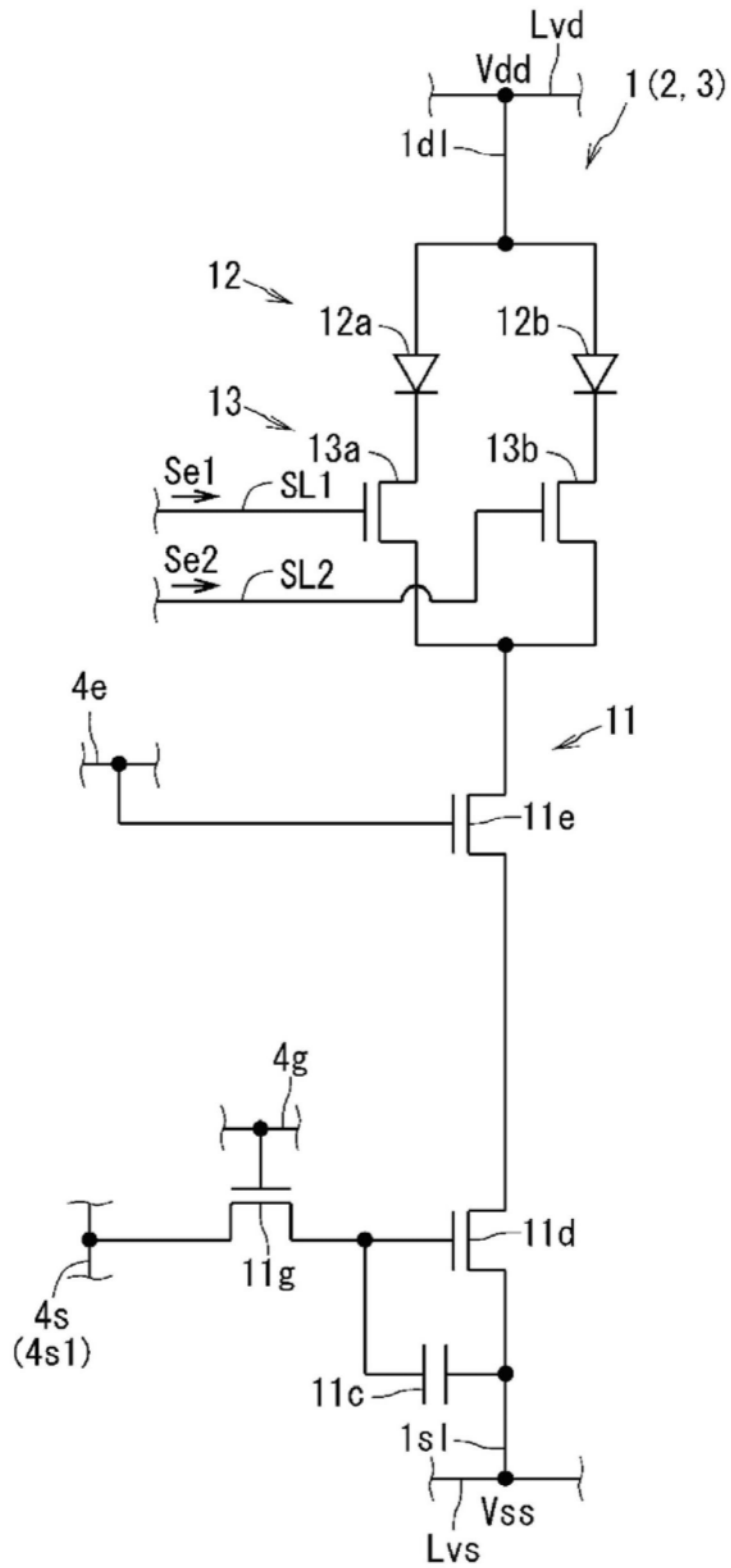


图29

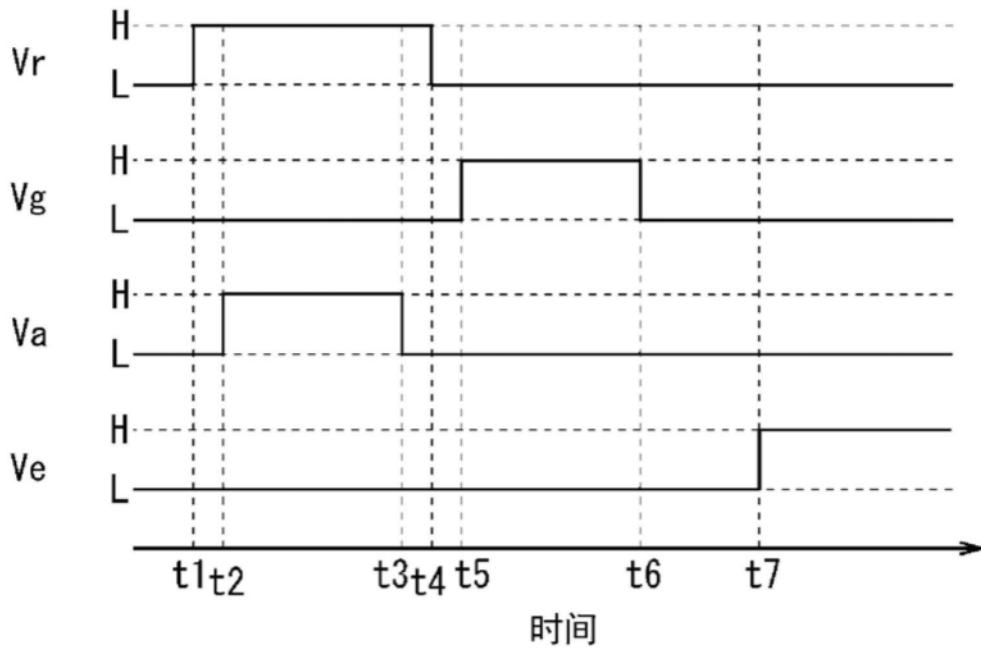


图31

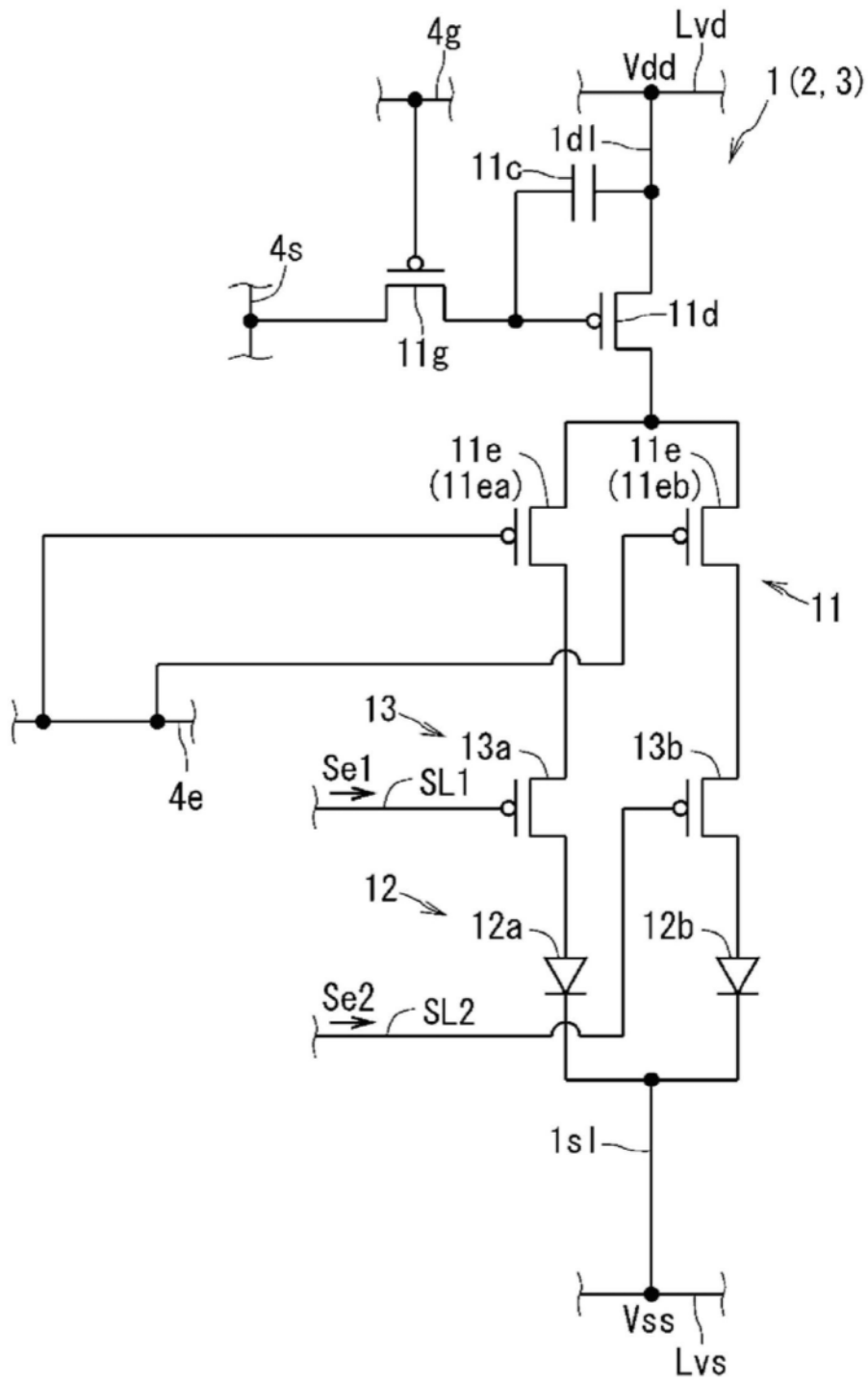


图32

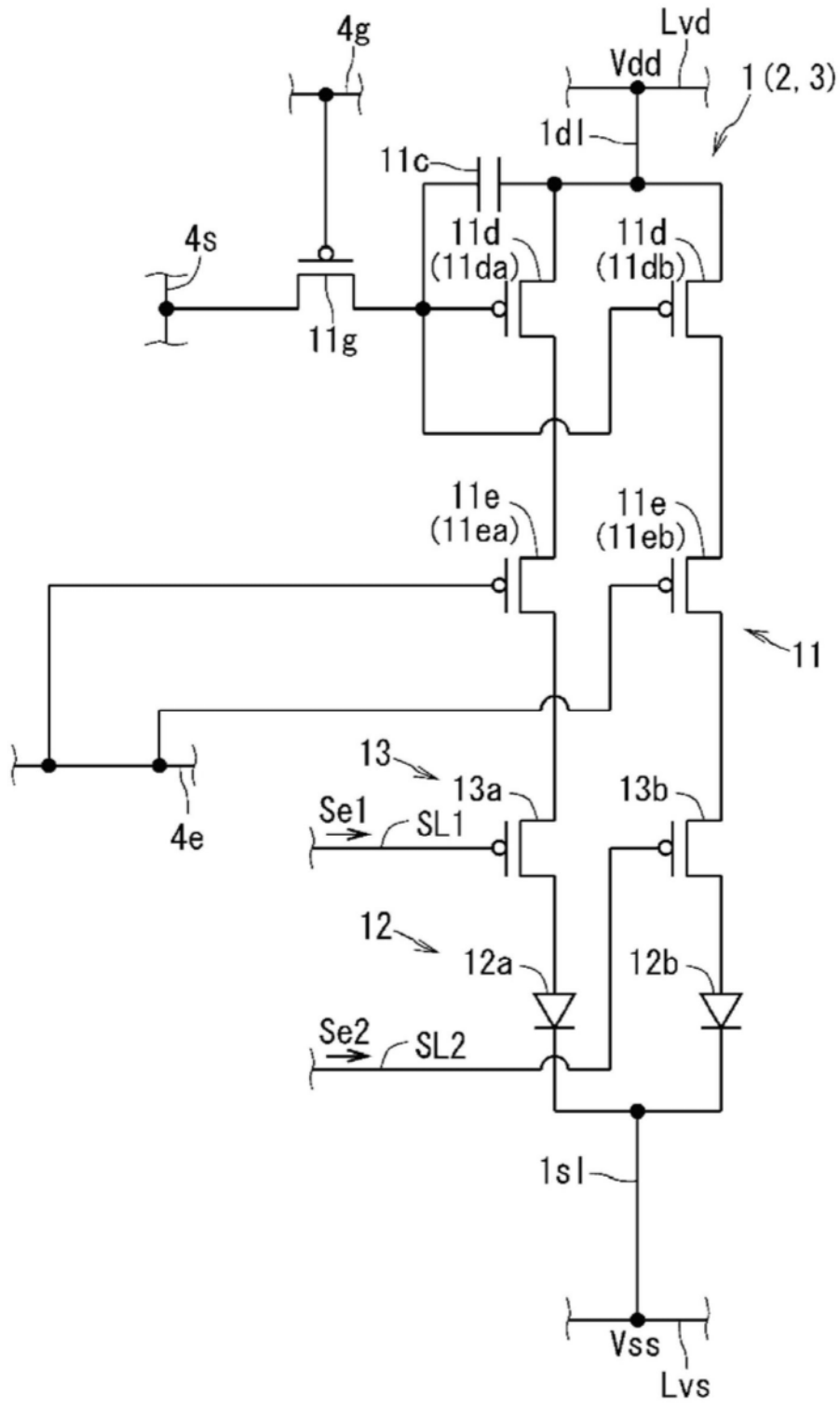


图33

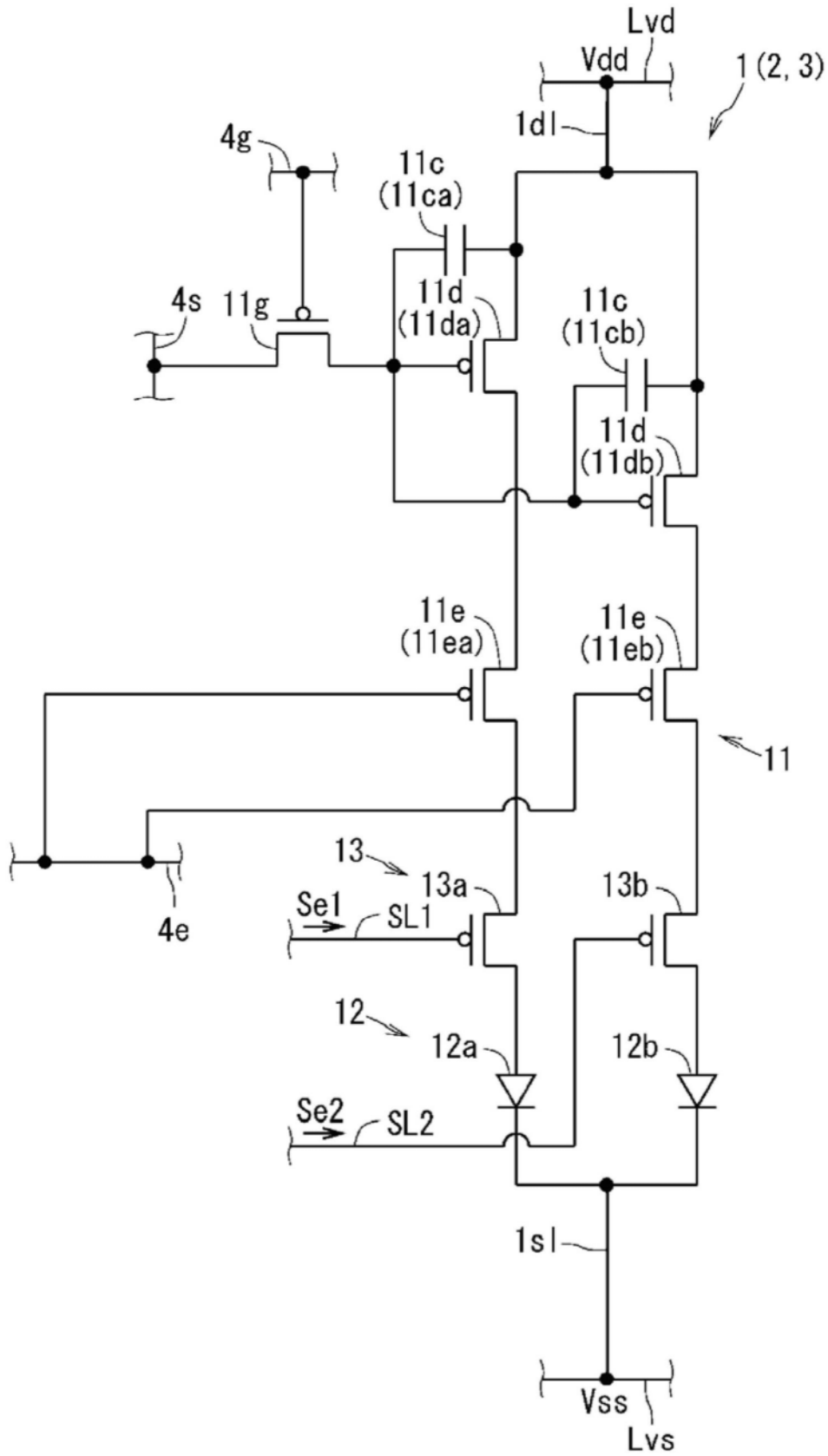


图34

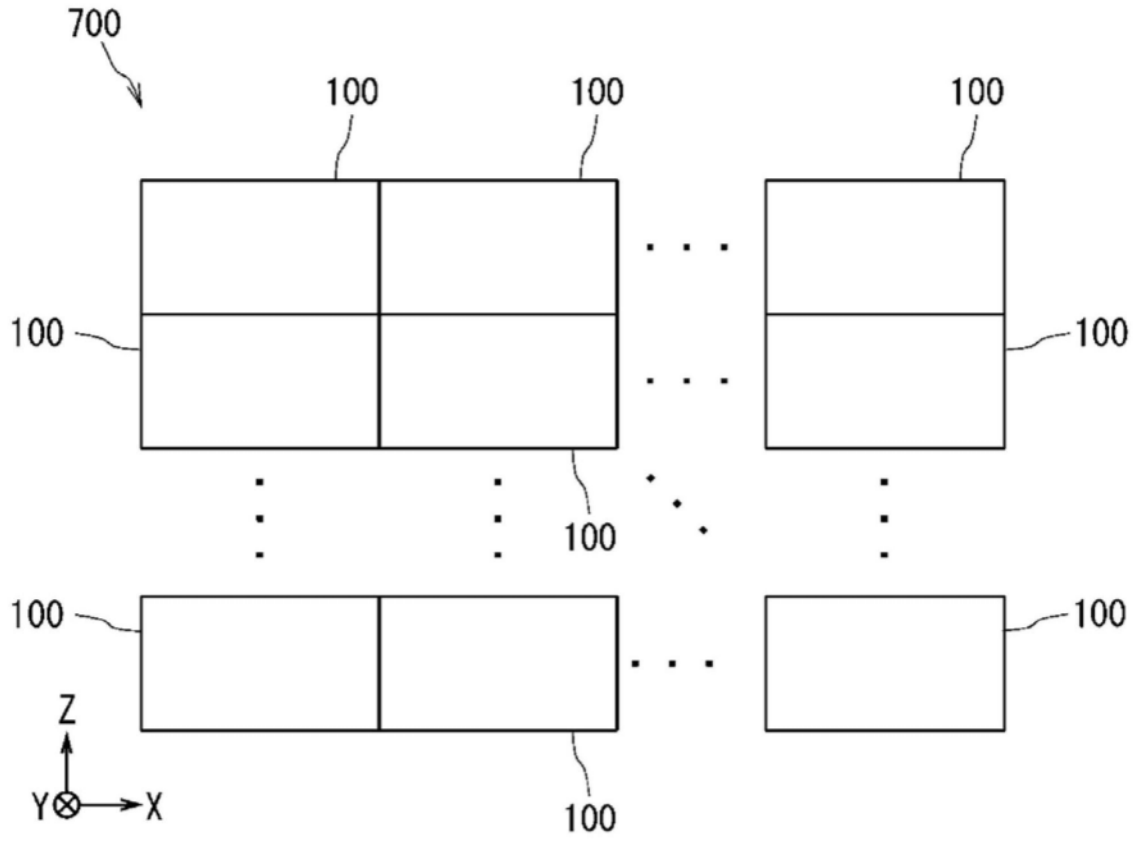


图36

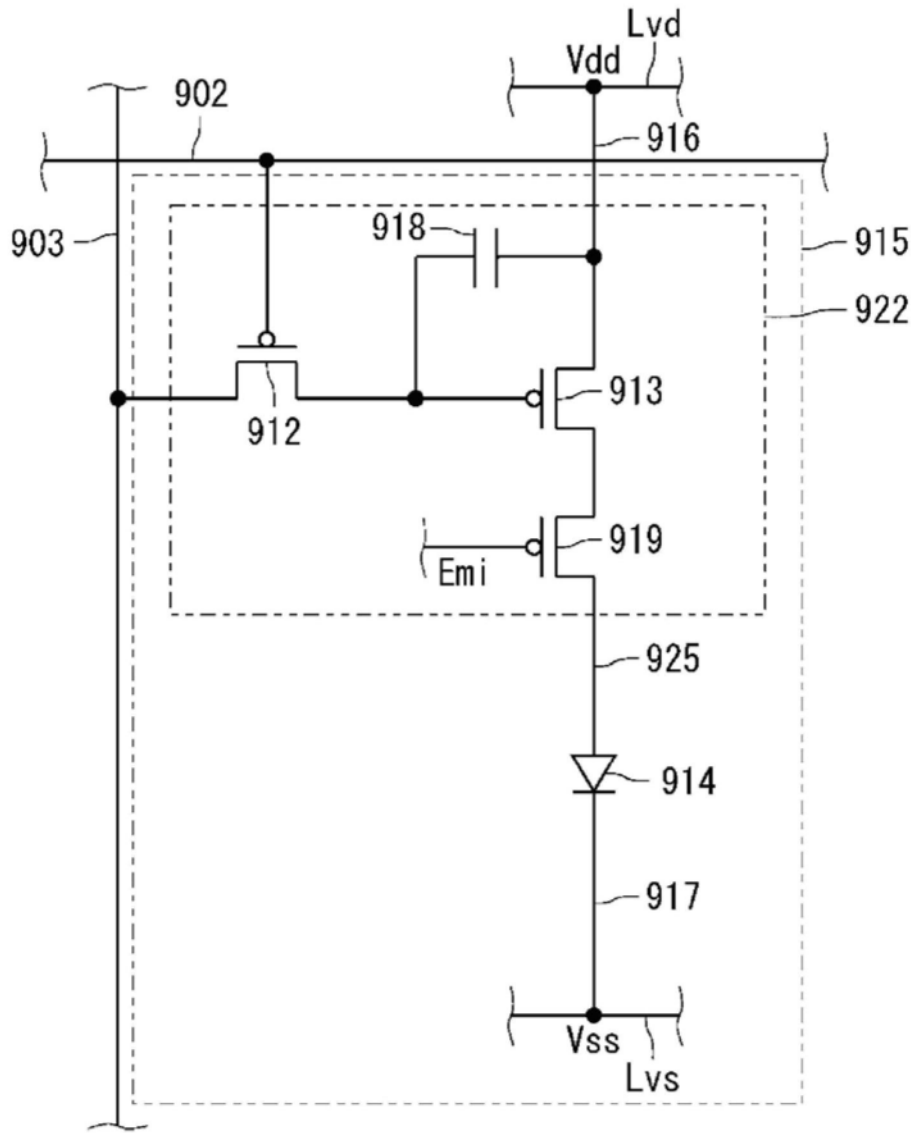


图37

