

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】令和2年5月28日(2020.5.28)

【公開番号】特開2017-194964(P2017-194964A)

【公開日】平成29年10月26日(2017.10.26)

【年通号数】公開・登録公報2017-041

【出願番号】特願2017-81927(P2017-81927)

【国際特許分類】

G 06 F 12/10 (2016.01)

【F I】

G 06 F	12/10	5 5 1 B
G 06 F	12/10	5 0 5 Z
G 06 F	12/10	5 0 9 Z
G 06 F	12/10	5 5 5

【手続補正書】

【提出日】令和2年4月14日(2020.4.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のアプリケーション及び第2のアプリケーションと通信するオペレーティングシステムを利用したコンピュータ具現方法であって、

前記第1のアプリケーションから第1の物理的アドレスを受信する段階と、

前記第2のアプリケーションが、アプリケーションのオフセットを用いて前記第1のアプリケーションと通信する段階と、

データ伝達を実現するために前記第1の物理的アドレスに基づいてオペレーティングシステムレベルの仮想アドレスを決定する段階と、を含み、

前記第1のアプリケーションは、第1のペジテーブル有し、前記第1のペジテーブルを使用して前記第1のアプリケーションの仮想ページをメモリの物理的ページにマッピングし、前記第1のアプリケーションに対応する前記第1の物理的アドレスを決定するために第1の物理的ペジフレームナンバー及び第1のオフセットを使用することによって、前記第1の物理的アドレスは決定され、

前記アプリケーションのオフセットは、前記第2のアプリケーションに対応する第2の物理的アドレスを決定するために前記第1の物理的アドレスに適用され、

前記オペレーティングシステムレベルの仮想アドレスは、前記第1の物理的アドレスのみに基づいたカーネル変換テーブルによって決定され、前記オペレーティングシステムは、前記第1の物理的アドレスのみを介して前記第1のアプリケーション及び前記第2のアプリケーションと通信することを特徴とする方法。

【請求項2】

前記第1のアプリケーション又は前記第2のアプリケーションが使用者入力を受信する前にメモリの割当を遂行し、前記第1のアプリケーション及び前記第2のアプリケーションと前記割当を共有する段階をさらに含むことを特徴とする請求項1に記載の方法。

【請求項3】

前記オペレーティングシステム内に多数のモジュールがあり、前記モジュールの各々は、自分のオペレーティングシステムレベルの仮想メモリを有し、

前記モジュールの全てが前記第1の物理的アドレスを使用して前記第1のアプリケーションと直接通信することを許容する段階をさらに含むことを特徴とする請求項1に記載の方法。

【請求項4】

バッファを利用して互いに通信する單一ノードの第1のアプリケーション、第2のアプリケーション、オペレーティングシステム、及びハードウェアを利用したコンピュータ具現方法であって、

前記第1のアプリケーションが、第1のアプリケーションレベルの仮想アドレスを前記第1のアプリケーションに対応する第1の物理的アドレスに変換し、前記オペレーティングシステムに前記第1の物理的アドレスを通信する段階と、

前記第2のアプリケーションに対応する第2の物理的アドレスを決定するために、前記第1の物理的アドレスに適用されるアプリケーションのオフセットを用いて前記第1のアプリケーションと前記第2のアプリケーションとが互いに通信する段階と、

前記オペレーティングシステムが、前記第1の物理的アドレスを使用してオペレーティングシステムレベルの仮想アドレスを決定する段階と、を含み、

前記オペレーティングシステムレベルの仮想アドレスは、前記第1の物理的アドレスのみに基づいたカーネル変換テーブルによって決定され、前記オペレーティングシステムは、前記第1の物理的アドレスのみを介して前記第1のアプリケーション及び前記第2のアプリケーションと通信することを特徴とする方法。

【請求項5】

前記第1のアプリケーションは、前記オペレーティングシステムの介入無しでハードウェアのオフセットを使用して計算された直接メモリアクセス(Direct Memory Access、以下、DMA)アドレスを使用して、前記ハードウェアと通信することを特徴とする請求項4に記載の方法。

【請求項6】

前記オペレーティングシステムは、メモリバッファを事前割当し、使用者入力を受信する前に、物理的アドレスをアプリケーションにマッピングする方法を提供することを特徴とする請求項4に記載の方法。

【請求項7】

前記第1のアプリケーションは、前記第1のアプリケーション、前記第2のアプリケーション、前記オペレーティングシステム、及び前記ハードウェアの間で前記バッファを使用してデータを伝達する前に、前記第1の物理的アドレス及びメモリのDMAアドレスを獲得することを特徴とする請求項4に記載の方法。

【請求項8】

前記オペレーティングシステム内に複数のモジュールがあり、前記複数のモジュールの各々は、前記第1のアプリケーションと直接通信し、前記第1の物理的アドレスを利用して自分のオペレーティングシステムレベルの仮想アドレスを決定することを特徴とする請求項4に記載の方法。

【請求項9】

データ伝達を制御する装置であって、

第1のアプリケーションが、第1のアプリケーションレベルの仮想アドレスを前記第1のアプリケーションに対応する第1の物理的アドレスに変換し、オペレーティングシステムに前記第1の物理的アドレスを通信することを許容し、第2のアプリケーションが、アプリケーションのオフセットを用いて前記第1のアプリケーションと通信することを許容するメモリマッパーを備え、

前記アプリケーションのオフセットは、前記第2のアプリケーションに対応する第2の物理的アドレスを決定するために、前記第1の物理的アドレスに適用され、

カーネル変換テーブルは、前記第1の物理的アドレスのみに基づいたオペレーティングシステムレベルの仮想アドレスを決定するために使用され、

前記オペレーティングシステムは、前記第1の物理的アドレスのみを介して前記第1の

アプリケーション及び前記第2のアプリケーションと通信することを特徴とする装置。

【請求項10】

前記メモリマッパーは、前記第1のアプリケーションがDMAアドレス及びハードウェアのオフセットを使用して、ハードウェアと直接通信することを許容することを特徴とする請求項9に記載の装置。