

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
17. November 2016 (17.11.2016)



(10) Internationale Veröffentlichungsnummer
WO 2016/180732 A1

(51) Internationale Patentklassifikation:
H01L 33/50 (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2016/060210

(22) Internationales Anmeldedatum:
6. Mai 2016 (06.05.2016)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2015 107 588.1 13. Mai 2015 (13.05.2015) DE

(71) Anmelder: **OSRAM OPTO SEMICONDUCTORS
GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: **HERRMANN, Siegfried**; Hauptstr. 24, 94362
Neukirchen (DE).

(74) Anwalt: **EPPING HERMANN FISCHER
PATENTANWALTSGESELLSCHAFT MBH**;
Schloßschmidstr. 5, 80639 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,

BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME,
MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM,
ZW.

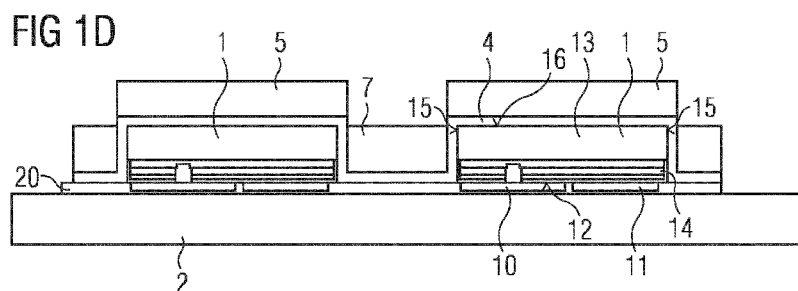
(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST,
SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG,
KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH,
CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,
IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: METHOD FOR PRODUCING OPTOELECTRONIC COMPONENTS AND SURFACE-MOUNTABLE
OPTOELECTRONIC COMPONENT

(54) Bezeichnung : VERFAHREN ZUR HERSTELLUNG OPTOELEKTRONISCHER BAUELEMENTE UND
OBERFLÄCHENMONTIERBARES OPTOELEKTRONISCHES BAUELEMENT



(57) Abstract: The invention relates to a method for producing optoelectronic components comprising a step A) in which a carrier (2) and a plurality of optoelectronic semiconductor chips (1) are provided, wherein each semiconductor chip (1) has contact elements (10, 11) for electrical contacting, which are arranged on a contact side (12) of the semiconductor chip (1). In a step B), the semiconductor chips (1) are applied laterally adjacent to one another on the carrier (2), wherein during application, the contact sides (12) face the carrier (2). In a step C), an electrically conductive layer (4) is applied on at least subregions of the sides of the semiconductor chips (1) not covered by the carrier (2), wherein the electrically conductive layer (4) is coherently formed. In a step D), a protective layer (7) is applied on at least subregions of side surfaces (15) of the semiconductor chips (1) running in a transverse direction to the contact surfaces (12). In a step E), a converter layer (5) is electrophoretically deposited on the electrically conductive layer (4). The electrically conductive layer (4) is removed from regions between the converter layer (5) and the semiconductor chips (1) in a step F).

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]

WO 2016/180732 A1



Ein Verfahren zur Herstellung optoelektronischer Bauelemente umfasst einen Schritt A), in dem ein Träger (2) und eine Mehrzahl optoelektronischer Halbleiterchips (1) bereitgestellt werden, wobei jeder Halbleiterchip (1) Kontaktelemente (10, 11) zur elektrischen Kontaktierung aufweist, die auf einer Kontaktseite (12) des Halbleiterchips (1) angeordnet sind. In einem Schritt B) werden die Halbleiterchips (1) lateral nebeneinander auf dem Träger (2) aufgebracht, wobei beim Aufbringen die Kontaktseiten (12) dem Träger (2) zugewandt werden. In einem Schritt C) wird eine elektrisch leitende Schicht (4) auf zumindest Teilbereiche der nicht vom Träger (2) bedeckten Seiten der Halbleiterchips (1) aufgebracht, wobei die elektrisch leitende Schicht (4) zusammenhängend ausgebildet ist. In einem Schritt D) wird eine Schutzschicht (7) auf zumindest Teilbereiche von quer zur Kontaktfläche (12) verlaufenden Seitenflächen (15) der Halbleiterchips (1) aufgebracht. In einem Schritt E) wird eine Konverterschicht (5) auf der elektrisch leitenden Schicht (4) elektrophoretisch abgeschieden. Die elektrisch leitende Schicht (4) wird in einem Schritt F) aus Bereichen zwischen der Konverterschicht (5) und den Halbleiterchips (1) entfernt.

Beschreibung

Verfahren zur Herstellung optoelektronischer Bauelemente und
oberflächenmontierbares optoelektronisches Bauelement

5

Es wird ein Verfahren zur Herstellung optoelektronischer
Bauelemente angegeben. Darüber hinaus wird ein
oberflächenmontierbares optoelektronisches Bauelement
angegeben.

10

Diese Patentanmeldung beansprucht die Priorität der deutschen
Patentanmeldung 10 2015 107 588.1, deren Offenbarungsgehalt
hiermit durch Rückbezug aufgenommen wird.

15 Ein Verfahren zur Aufbringung einer Konverterschicht auf
einem Halbleiterchip ist zum Beispiel aus der Druckschrift
WO 2014/001149 A1 bekannt.

Eine zu lösende Aufgabe besteht darin, ein Verfahren zur
20 Herstellung optoelektronischer Bauelemente anzugeben, mit dem
eine Konverterschicht homogen auf Halbleiterchips aufgebracht
wird und mit dem gleichzeitig Seitenflächen der
Halbleiterchips verspiegelt werden. Eine weitere zu lösende
Aufgabe besteht darin, ein optoelektronisches Bauelement mit
25 verspiegelten Seitenflächen und einer homogenen
Konverterschicht anzugeben.

Diese Aufgaben werden unter anderem durch das Verfahren und
den Gegenstand der unabhängigen Patentansprüche gelöst.
30 Vorteilhafte Ausgestaltungen und Weiterbildungen sind
Gegenstand der abhängigen Patentansprüche.

Gemäß zumindest einer Ausführungsform umfasst das Verfahren zur Herstellung optoelektronischer Bauelemente einen Schritt A), in dem ein Träger und eine Mehrzahl optoelektronischer Halbleiterchips bereitgestellt werden. Der Träger kann zum

5 Beispiel ein Metallträger oder Glasträger oder Halbleiterträger oder Kunststoffträger sein. Jeder Halbleiterchip weist dabei Kontaktelemente zur externen elektrischen Kontaktierung auf. Die Kontaktelemente sind auf einer Kontaktseite des Halbleiterchips angeordnet. Bevorzugt sind alle Kontaktelemente, die zur externen Kontaktierung des Halbleiterchips nötig sind, auf einer einzigen Seite des Halbleiterchips, nämlich der Kontaktseite, angeordnet. Insbesondere sind die Kontaktelemente im unmontierten Zustand des Halbleiterchips frei zugänglich.

15

Gemäß zumindest einer Ausführungsform umfasst das Verfahren einen Schritt B), bei dem die Halbleiterchips lateral nebeneinander auf dem Träger aufgebracht werden. Die laterale Richtung ist dabei durch die Haupterstreckungsrichtung des Trägers bestimmt. Die Halbleiterchips werden dabei bevorzugt so aufgebracht, dass die Kontaktseiten jeweils dem Träger zugewandt sind. Die Kontaktelemente sind also nach dem Aufbringen bevorzugt von dem Träger bedeckt.

20

25 Gemäß zumindest einer Ausführungsform umfasst das Verfahren einen Schritt C), bei dem eine elektrisch leitende Schicht auf zumindest Teilbereiche der nicht vom Träger bedeckten Seiten der Halbleiterchips aufgebracht wird. Bevorzugt werden dabei alle nicht vom Träger überdeckten Seiten der Halbleiterchips von der elektrisch leitenden Schicht überdeckt, bevorzugt vollständig und/oder formschlüssig überdeckt. Besonders bevorzugt ist die elektrisch leitende Schicht auf dem Träger und auf den Halbleiterchips

30

zusammenhängend, durchgehend und unterbrechungsfrei ausgebildet. Es handelt sich dann bei der elektrisch leitenden Schicht auf der Mehrzahl der Halbleiterchips um eine einzige Schicht. Insbesondere wird die elektrisch leitende Schicht direkt auf die Halbleiterchips aufgebracht, befindet sich mit den Halbleiterchips dann also in direktem Kontakt. In diesem Fall werden zuvor keine weiteren Schichten auf die Halbleiterchips aufgebracht.

- Das Aufbringen der elektrisch leitenden Schicht kann beispielsweise über ein Sputterverfahren oder über Aufdampfen oder über Atomlagenabscheidung, im Englischen Atomic Layer Deposition, kurz ALD, oder chemische Gasphasenabscheidung, im Englischen Chemical Vapor Deposition, kurz CVD, oder physikalische Gasphasenabscheidung, im Englischen Physical Vapor Deposition, kurz PVD, erfolgen.

Die Dicke der elektrisch leitenden Schicht beträgt beispielsweise zumindest 20 nm oder 100 nm oder 300 nm.

- Alternativ oder zusätzlich ist die Dicke der elektrisch leitenden Schicht höchstens 2 μm oder 1 μm oder 500 nm. Unter der Dicke der elektrisch leitenden Schicht wird dabei bevorzugt die maximale oder mittlere oder minimale Dicke entlang der gesamten Ausdehnung der elektrisch leitenden Schicht verstanden.

- Gemäß zumindest einer Ausführungsform wird in einem Schritt D) eine Schutzschicht auf zumindest Teilbereiche von quer zur Kontaktfläche verlaufenden Seitenflächen der Halbleiterchips aufgebracht. Die Schutzschicht ist bevorzugt elektrisch isolierend oder nicht leitend. Beispielsweise weist die Schutzschicht ein Polymer oder ein Acrylat oder ein Omocer oder ein Epoxidharz oder einen Fotolack oder einen

Kunststoff, wie einen weißen Kunststoff, auf oder besteht daraus. Möglich ist hier zum Beispiel ein Silikon oder Harz mit darin eingebrachten Titandioxidpartikeln. Die Schichtdicke der Schutzschicht auf den Seitenflächen ist vor
5 oder nach einem etwaigen Vereinzelungsprozess der Halbleiterchips zum Beispiel zumindest 10 µm oder 20 µm oder 50 µm. Alternativ oder zusätzlich ist die Schutzschicht auf den Seitenflächen höchstens 100 µm oder 80 µm oder 70 µm.

- 10 Gemäß zumindest einer Ausführungsform wird in einem Schritt E) eine Konverterschicht elektrophoretisch auf der elektrisch leitenden Schicht abgeschieden, insbesondere direkt und/oder formschlüssig auf der elektrisch leitenden Schicht abgeschieden. Die Konverterschicht ist dazu eingerichtet, im
15 bestimmungsgemäßen Betrieb zumindest einen Teil einer von den Halbleiterchips emittierten Strahlung in Strahlung eines anderen Wellenlängenbereichs zu konvertieren.

Die Halbleiterchips emittieren im Betrieb beispielsweise
20 sichtbares Licht zwischen einschließlich 400 nm und 800 nm oder Licht im UV-Bereich zwischen einschließlich 200 nm und 400 nm. Die Konverterschicht konvertiert die vom Halbleiterchip emittierte Strahlung beispielsweise in sichtbares Licht, wie rotes und/oder gelbes und/oder grünes
25 und/oder blaues Licht. Insbesondere ist denkbar, dass die Konverterschicht eine Vollkonversion der aus den Halbleiterchips emittierten Strahlung bewirkt.

Zur elektrophoretischen Abscheidung der Konverterschicht wird
30 der Träger mit den Halbleiterchips beispielsweise in ein Elektrophoresebad getaucht, das zum Beispiel mit organischen Lösungsmitteln und Konverterpartikeln versetzt ist. Durch Anlegen einer elektrischen Spannung an das Elektrophoresebad

wandern die abzuscheidenden Konverterpartikel zu der insbesondere freiliegenden, elektrisch leitenden Schicht und setzen sich auf dieser ab. Auf diese Weise bildet sich die Konverterschicht, die bevorzugt in direktem Kontakt mit der elektrisch leitenden Schicht ist.

Insbesondere ist die durch das Elektrophoreseverfahren abgeschiedene Konverterschicht zusammenhängend, durchgehend und unterbrechungsfrei auf der elektrisch leitenden Schicht ausgebildet. Die Konverterschicht bedeckt bevorzugt die Bereiche oder Seiten der Halbleiterchips, die nicht vom Träger oder der Schutzschicht überdeckt sind, teilweise oder vollständig. Insbesondere wird also im Schritt E) jeweils eine vom Träger abgewandte Strahlungsaustrittsseite der Halbleiterchips von der Konverterschicht bedeckt.

Als Materialien für Konverterpartikel der Konverterschicht eignen sich beispielsweise Granate, wie $(Y, Lu, Gd, Tb)_3(Al_{1-x}, Ga_x)_5O_{12}:Ce^{3+}$ oder dotierte Siliziumnitride, wie $(Ca, Ba, Sr)_2Si_5N_8:Eu^{2+}$, oder dotierte Siliziumaluminiumnitride, wie $(Ca, Sr)AlSiN_3:Eu^{2+}$ oder $Sr(Ca, Sr)Si_2Al_2N_6:Eu^{2+}$ oder $(Sr, Ca)AlSiN_3*Si_2N_2O:Eu^{2+}$ oder $(Ca, Sr)Al_{(1-4x/3)}Si_{(1+x)}N_3:Ce$ ($x=0,2-0,5$), oder Siliziumoxinitride, wie $(Ba, Sr, Ca)Si_2O_2N_2:Eu^{2+}$ oder $AE_{2-x-a}RE_xEu_aSi_{1-y}O_{4-x-2y}N_x$ oder $AE_{2-x-a}RE_xEu_aSi_{1-y}O_{4-x-2y}N_y$, oder dotierte Siliziumoxide, wie $(Ba, Sr, Ca)_2SiO_4:Eu^{2+}$ oder $Ca_8Mg(SiO_4)_4Cl_2:Eu^{2+}$, wobei AE ein Erdalkalimetall und RE ein Seltenerd-Metall ist.

Die Konverterpartikel haben beispielsweise Korngrößen von zumindest 100 nm oder 1 μm oder 10 μm . Alternativ oder zusätzlich sind die Korngrößen höchstens 50 μm oder 20 μm oder 1 μm .

Neben der Konverterschicht können auch weitere Schichten, zum Beispiel mit Materialien zur Lichtstreuung und/oder mit Farbpigmenten, auf der elektrisch leitenden Schicht abgeschieden werden, insbesondere elektrophoretisch abgeschieden werden. Auch können Materialien zur Lichtstreuung und/oder Farbpigmente gemeinsam mit den Konverterpartikeln in einem gemeinsamen Elektrophoreseprozess abgeschieden werden.

Gemäß zumindest einer Ausführungsform wird in einem Schritt F) die elektrisch leitende Schicht aus Bereichen zwischen der Konverterschicht und den Halbleiterchips entfernt. Das Entfernen kann beispielsweise über einen protischen Reaktionspartner und/oder ein Lösungsmittel erfolgen. Dabei wird die elektrisch leitende Schicht unterhalb der Konverterschicht strukturell verändert und/oder herausgelöst. Insbesondere wird durch das Herauslösen oder das strukturelle Verändern der elektrisch leitenden Schicht erreicht, dass zumindest 90 % oder 95 % oder 99 % der aus dem Halbleiterchip austretenden elektromagnetischen Strahlung in die Konverterschicht gelangen. Eine zuvor möglicherweise vorhandene strahlungsabsorbierende Wirkung der elektrisch leitenden Schicht wird durch das Entfernen bevorzugt reduziert oder eliminiert.

Jedes mit diesem Verfahren hergestellte optoelektronische Bauelement umfasst dann beispielsweise genau einen Halbleiterchip mit der darauf aufgebracht Konverterschicht und der auf zumindest Teilbereichen der Seitenflächen der Halbleiterchips verbleibenden elektrisch leitenden Schicht. Bevorzugt sind dabei Halbleiterschichten des Halbleiterchips durch eine Isolierungsschicht an den Seitenflächen von der

elektrisch leitenden Schicht isoliert, sodass spätere Kurzschlüsse während des Betriebs vermieden werden.

In mindestens einer Ausführungsform umfasst das Verfahren zur
5 Herstellung optoelektronischer Bauelemente einen Schritt A),
in dem ein Träger und eine Mehrzahl optoelektronischer
Halbleiterchips bereitgestellt wird, wobei jeder
Halbleiterchip Kontaktelemente zur externen elektrischen
Kontaktierung aufweist, die auf einer Kontaktseite des
10 Halbleiterchips angeordnet sind. In einem Schritt B) werden
die Halbleiterchips lateral nebeneinander auf dem Träger
aufgebracht, wobei beim Aufbringen die Kontaktseiten dem
Träger zugewandt werden. In einem Schritt C) wird eine
elektrisch leitende Schicht auf zumindest Teilbereiche der
15 nicht vom Träger bedeckten Seiten der Halbleiterchips
aufgebracht, wobei die elektrisch leitende Schicht
zusammenhängend ausgebildet ist. In einem Schritt D) wird
eine Schutzschicht auf zumindest Teilbereiche von quer zur
Kontaktfläche verlaufenden Seitenflächen der Halbleiterchips
20 aufgebracht. In einem Schritt E) wird eine Konverterschicht
auf der elektrisch leitenden Schicht elektrophoretisch
abgeschieden, wobei die Konverterschicht dazu eingerichtet
ist, im bestimmungsgemäßen Betrieb zumindest einen Teil einer
von den Halbleiterchips emittierten Strahlung in Strahlung
25 eines anderen Wellenlängenbereichs zu konvertieren. Die
elektrisch leitende Schicht wird in einem Schritt F) aus
Bereichen zwischen der Konverterschicht und den
Halbleiterchips entfernt.

30 Der hier beschriebenen Erfindung liegt insbesondere die Idee
zugrunde, Halbleiterchips mit einem Konverterelement in Form
einer dünnen Konverterschicht über ein elektrophoretisches
Verfahren zu bedecken. Durch die dünne Konverterschicht sind

die thermischen Eigenschaften der fertigen Bauelemente gegenüber Bauelementen mit dicken Konverterelementen verbessert. Insbesondere kommt es dann zu einer weniger starken Aufheizung der Halbleiterchips oder der

5 Konverterelemente, wodurch typische Temperatureffekte, wie Verfärbungen und Rissbildungen im Konverterelement oder Verschiebung der Farbkoordinaten oder Effizienzeinbrüche, reduziert werden können. Außerdem hat eine dünne Konverterschicht gegenüber zum Beispiel einem dicken
10 Konverterverguss den Vorteil, dass weniger Strahlung in Richtung der Rückseite, zum Beispiel in Richtung eines Anschlusssträgers, emittiert wird.

Weiterhin wird bei der Erfindung ausgenutzt, dass zur
15 elektrophoretischen Abscheidung eine elektrisch leitende Schicht, wie eine Metallschicht, verwendet wird. Diese elektrisch leitende Schicht kann zum Beispiel spiegelnd für eine von den Halbleiterchips im Betrieb emittierte Strahlung sein. Dadurch, dass die Seitenflächen der Halbleiterchips im
20 Schritt D) mit der Schutzschicht bedeckt werden, wird zum einen vermieden, dass sich die Konverterschicht auf den Seitenflächen der Halbleiterchips absetzt, zum anderen schützt die Schutzschicht bevorzugt die elektrisch leitende Schicht im Schritt E) vor einem Ablösen, sodass die
25 elektrisch leitende Schicht nach dem Schritt E) immer noch die Seitenflächen bedeckt und bevorzugt verspiegelt.

Insgesamt bietet das Verfahren also eine homogene Abscheidung von Konverterschichten auf Halbleiterchips und ein
30 Verspiegeln von Seitenflächen der Halbleiterchips in nur wenigen Prozessschritten.

Gemäß zumindest einer Ausführungsform werden die Schritte A) bis F) in der angegebenen Reihenfolge durchgeführt.

Gemäß zumindest einer Ausführungsform verhindert die

5 Schutzschicht im Schritt F) ein Entfernen der elektrisch leitenden Schicht in den von der Schutzschicht überdeckten Bereichen. Bevorzugt wird die elektrisch leitende Schicht in Bereichen unter der Schutzschicht im Schritt E) nahezu überhaupt nicht strukturell verändert oder herausgelöst,

10 sodass in diesen Bereichen zum Beispiel zumindest 90 % oder 95 % oder 100 % der ursprünglich ausgebildeten elektrisch leitenden Schicht erhalten bleiben.

Gemäß zumindest einer Ausführungsform bleiben die von der

15 Schutzschicht bedeckten Bereiche der elektrisch leitenden Schicht im Schritt E) frei von der Konverterschicht. Insbesondere kommt es in diesen Bereichen zu keinem direkten Kontakt der Konverterschicht und der elektrisch leitenden Schicht. Bevorzugt sind die Seitenflächen der Halbleiterchips

20 oder zumindest die von der Schutzschicht bedeckten Bereiche der Seitenflächen der Halbleiterchips bei den fertigen Bauelementen also nicht von der Konverterschicht überdeckt.

Gemäß zumindest einer Ausführungsform ist die elektrisch

25 leitende Schicht spiegelnd für eine im Betrieb vom Halbleiterchip erzeugte Strahlung. Zum Beispiel weist die elektrisch leitende Schicht eine Reflektivität für diese Strahlung von zumindest 80 % oder 90 % oder 95 % auf. Dabei kann die Reflektivität beispielsweise eine mittlere, über das

30 gesamte Emissionsspektrum des Halbleiterchips gemittelte Reflektivität sein. Es ist auch möglich, dass die Reflektivität bei der Wellenlänge angegeben ist, bei der das

Emissionsspektrum des Halbleiterchips ein globales Intensitätsmaximum aufweist.

Gemäß zumindest einer Ausführungsform wird die elektrisch leitende Schicht im Schritt C) auf alle nicht vom Träger bedeckten Seiten der Halbleiterchips aufgebracht. Bevorzugt überdeckt die elektrisch leitende Schicht während oder nach dem Schritt C) alle diese Seiten, insbesondere die Seitenflächen der Halbleiterchips zu zumindest 90 % oder 95 % oder 99 % oder vollständig.

Gemäß zumindest einer Ausführungsform werden im Schritt D) zwischen zwei benachbarten Halbleiterchips befindliche Freiräume mit der Schutzschicht aufgefüllt. In den Freiräumen kann der Träger vor dem Auffüllen frei liegen. Insbesondere handelt es sich bei der Schutzschicht um ein Vergussmaterial, mit dem die Freiräume vollständig aufgefüllt werden können. Die Schutzschicht wird dabei bevorzugt ringsum die Halbleiterchips angeordnet, sodass zumindest jeweils eine oder alle Seitenflächen der Halbleiterchips jeweils zu zumindest 90 % oder 95 % oder 100 % von der Schutzschicht bedeckt werden.

Die Schutzschicht beziehungsweise das Vergussmaterial kann beispielsweise durch eines der folgenden Verfahren zwischen den Bauelementen eingebracht und/oder strukturiert werden: Photolithographie, Laserdirektschreiben, Laserablation, Abformtechnologie, wie Prägen, Mikrosprühauftragung, Siebdruck, Tampondruck, Jetten, Dispensen, Spritzgießen, englisch Injection-Molding, Spritzpressen, englisch Transfer-Molding, Sprühtechnik, Folientechnik.

Die Schutzschicht kann nach dem Vereinzeln der Halbleiterchips wieder von den Halbleiterchips abgelöst werden. Alternativ verbleibt die Schutzschicht auch in den fertigen Bauelementen auf den Seitenflächen der Halbleiterchips.

Gemäß zumindest einer Ausführungsform bleibt im Schritt D) jeweils eine der Kontaktseite der Halbleiterchips gegenüberliegende Strahlungsaustrittseite teilweise oder vollständig frei von der Schutzschicht. Die Strahlungsaustrittsseite ist insbesondere die Seite, die im Schritt E) teilweise oder vollständig von der Konverterschicht überdeckt wird.

Gemäß zumindest einer Ausführungsform ist auf dem Träger eine Verbindungsschicht aufgebracht. Beim Aufbringen im Schritt B) werden die Kontaktelemente beispielsweise so tief in die Verbindungsschicht eingedrückt, dass die Kontaktelemente im Schritt C) vor einer Bedeckung mit der elektrisch leitenden Schicht und somit vor der Gefahr von Kurzschlüssen geschützt sind. Dazu werden die Kontaktelemente beispielsweise vollständig in die Verbindungsschicht eingedrückt. Die Verbindungsschicht ist also bevorzugt verformbar und/oder elastisch.

Insbesondere erstreckt sich die Verbindungsschicht durchgehend und zusammenhängend entlang des Trägers und weist keine Unterbrechungen zwischen den Halbleiterchips oder im Bereich der Halbleiterchips auf. Die Verbindungsschicht hat beispielsweise eine Dicke von zumindest 2 μm oder 5 μm oder 10 μm . Alternativ oder zusätzlich hat die Verbindungsschicht eine Dicke von höchstens 30 μm oder 20 μm oder 15 μm .

Gemäß zumindest einer Ausführungsform weist die Verbindungsschicht ein thermoplastisches Material auf oder besteht daraus. Thermoplaste sind insbesondere Kunststoffe, die sich in einem bestimmten Temperaturbereich verformen lassen. Zum Aufbringen der Halbleiterchips auf dem Träger kann also die Verbindungsschicht bevorzugt auf eine entsprechende Temperatur gebracht werden, so dass die Kontaktelemente in die Verbindungsschicht eingedrückt werden können. Die Erfinder haben herausgefunden, dass Verbindungsschichten, zum Beispiel aus thermoplastischen Materialien, auch einen besonders guten Schutz der Kontaktelemente vor insbesondere nasschemischen Prozessen bieten.

Gemäß zumindest einer Ausführungsform werden die Halbleiterchips nach dem Schritt F) von dem Träger abgelöst, beispielsweise durch entsprechendes Erwärmen der Verbindungsschicht oder des Trägers. Die Halbleiterchips mit der Konverterschicht können nach dem Ablösen oder vor dem Ablösen vom Träger vereinzelt werden, beispielsweise entlang von Trennungsebenen durch das Vergussmaterial in Form der Schutzschicht. Auf diese Weise werden einzelne optoelektronische Bauelemente erzeugt. Die Kontaktelemente der Halbleiterchips liegen bei den fertigen Bauelementen bevorzugt frei und sind frei zugänglich.

Insbesondere sind die vom Träger abgelösten und vereinzelt Bauelemente auch ohne weitere Vergussmaterialien, also auch ohne die Schutzschicht, mechanisch selbsttragend und stabil ausgebildet. Die optoelektronischen Bauelemente sind in ihren Abmessungen bevorzugt an die Abmessungen der Halbleiterchips angepasst, weichen also in ihren lateralen und/oder

vertikalen Abmessungen um weniger als 10 % oder 5 % oder 1 % von den entsprechenden Abmessungen der Halbleiterchips ab.

Gemäß zumindest einer Ausführungsform überdeckt die

- 5 Konverterschicht nach dem Schritt E) die Strahlungsaustrittsseiten der Halbleiterchips zu zumindest 90 % oder 95 % oder 99 % oder vollständig.

Gemäß zumindest einer Ausführungsform wird im Schritt F) die
10 elektrisch leitende Schicht mittels eines nasschemischen Prozesses entfernt.

Gemäß zumindest einer Ausführungsform weist die elektrisch leitende Schicht zumindest ein Metall oder eine

- 15 Metalllegierung auf oder besteht daraus. Mögliche Metalle sind zum Beispiel: Al, Ag, Au, Ti, Pt, Li, Na, Ka, Ru, Cs, Be, Ca, Mg, Sr, Ba, Sc, Si, Ga, Sn. Möglich ist aber auch, dass die elektrisch leitende Schicht ein leitfähiges transparentes Material, wie ITO oder ZnO, umfasst oder daraus
20 besteht.

Gemäß zumindest einer Ausführungsform wird im Schritt F) das Metall der elektrisch leitenden Schicht durch eine chemische Reaktion teilweise oder vollständig in ein Salz aus dem

- 25 Metall umgewandelt. Dazu kann die elektrisch leitende Schicht beispielsweise mit einem protischen Reaktionspartner in Kontakt gebracht werden und anschließend mit einem Lösungsmittel herausgewaschen werden. Ein solches Verfahren ist beispielsweise aus der Druckschrift WO 2014/001149 A1
30 bekannt.

Gemäß zumindest einer Ausführungsform ist der Stoffmengenanteil des Salzes in der Konverterschicht nach dem

Schritt F) zumindest 0,001 % oder 0,01 % oder 0,1 %.

Alternativ oder zusätzlich beträgt der Stoffmengenanteil des Salzes höchstens 2 % oder höchstens 1 % oder 0,5 %. Dabei kann das Salz tatsächlich innerhalb der Konverterschicht
5 verteilt sein und/oder eine separate Schicht unterhalb der Konverterschicht bilden. Im letzteren Fall wird diese separate Schicht zum Beispiel als Teil der Konverterschicht betrachtet.

10 Gemäß zumindest einer Ausführungsform weist die Konverterschicht nach dem Abscheideprozess im Schritt E) eine homogene Schichtdicke mit maximalen Dickenschwankungen von 20 % oder 10 % oder 5 % oder 3 % oder 1 % um einen Mittelwert der Schichtdicke auf. Der Mittelwert der Schichtdicke wird
15 beispielsweise entlang der gesamten Ausdehnung der Konverterschicht bestimmt. Durch eine solch homogene Schichtdicke kann eine besonders hohe Farborthomogenität entlang der gesamten Strahlungsausstrittsfläche der Halbleiterchips realisiert werden.

20 Gemäß zumindest einer Ausführungsform beträgt die Schichtdicke der Konverterschicht nach dem Schritt F) höchstens 70 µm oder 50 µm oder 30 µm. Alternativ oder zusätzlich beträgt die Schichtdicke nach dem Schritt F)
25 zumindest 10 µm oder 20 µm oder 30 µm. Unter der Schichtdicke wird dabei beispielsweise die maximale oder mittlere Schichtdicke der Konverterschicht verstanden.

Gemäß zumindest einer Ausführungsform verläuft die
30 Konverterschicht nach dem Schritt F) auf jedem einzelnen Halbleiterchip, insbesondere auf der Strahlungsausstrittsfläche, durchgehend, zusammenhängend und unterbrechungsfrei.

Gemäß zumindest einer Ausführungsform ist die Konverterschicht aus einem Pulver von Konverterpartikeln gebildet. Die Konverterschicht ist also frei von einem Bindemittel, wie einem Silikon oder einem Harz, das die einzelnen Konverterpartikel miteinander verbindet. Bevorzugt ist der Stoffmengenanteil der Konverterpartikel in der Konverterschicht zumindest 90 % oder 95 % oder 99 %. Die Konverterschicht für sich alleine genommen ist beispielsweise porös und/oder bröckelig und/oder zerbrechlich und/oder mechanisch instabil. Insbesondere ist die Konverterschicht nicht keramisch und/oder nicht gesintert. Die Konverterschicht kann zum Beispiel auf dem Halbleiterchip über Van-der-Waals-Kräfte zumindest vorübergehend formstabil gehalten sein.

Gemäß zumindest einer Ausführungsform wird die Konverterschicht nach dem Schritt E) mit einer Kapselschicht umgeben, zum Beispiel formschlüssig umgeben. Die Kapselschicht kann in direktem Kontakt mit der Konverterschicht sein und verhindert bevorzugt ein späteres Abblättern oder Abbröckeln oder Ablösen der Konverterschicht von den Halbleiterchips. Dies ist insbesondere deshalb vorteilhaft, da die Konverterschicht bevorzugt aus einem Pulver von Konverterpartikeln besteht. Die Kapselschicht weist beispielsweise ein Silikon oder Parylen oder Harz auf oder besteht daraus. Die Schichtdicke der Kapselschicht auf der Konverterschicht beträgt beispielsweise zumindest 100 nm oder 500 nm oder 1 μm . Alternativ oder zusätzlich ist die Schichtdicke der Kapselschicht höchstens 500 μm oder 300 μm oder 100 μm oder 10 μm . Insbesondere kann es sich bei der Kapselschicht auch um einen Verguss, beispielsweise um einen Silikonverguss, handeln, der auf den Halbleiterchips mit der Konverterschicht aufgebracht ist.

Es ist aber auch möglich, zwischen der Kapselschicht und der Konverterschicht noch eine dünne Fixierungsschicht zur Fixierung der Konverterpartikel oder der Konverterschicht auf den Halbleiterchips anzuordnen. Die Fixierungsschicht basiert
5 beispielsweise auf einem Polymer und hat eine Dicke zwischen einschließlich 100 nm und 1 µm.

Gemäß zumindest einer Ausführungsform umfasst die Kapselschicht ein transparentes Material oder besteht daraus.
10 Insbesondere ist das transparente Material für die von dem Halbleiterchip und/oder für die von dem Konverterelement emittierte Strahlung zu zumindest 80 % oder 90 % oder 95 % durchlässig.

15 Gemäß zumindest einer Ausführungsform ist der Träger eine Leiterplatte, auf der die Halbleiterchips im Schritt B) elektrisch angeschlossen und mechanisch dauerhaft befestigt werden. Wird eine solche Leiterplatte als Träger verwendet, verbleibt der Träger bevorzugt auf den Halbleiterchips, wird
20 also nicht nach dem Schritt F) von den Halbleiterchips abgelöst. Bei der Leiterplatte kann es sich beispielsweise um ein Aktivmatrixelement handeln, über das die einzelnen Halbleiterchips einzeln und unabhängig voneinander angesteuert werden können.

25

Gemäß zumindest einer Ausführungsform ist auf dem Träger für jeden Halbleiterchip ein Schutzrahmen, zum Beispiel aus einem gegen nasschemische Prozesse resistenten Kunststoff, aufgebracht. Beim Aufbringen im Schritt B) werden die
30 Halbleiterchips dann bevorzugt so auf dem Träger platziert, dass die Kontaktelemente teilweise oder vollständig von dem entsprechenden Schutzrahmen umgeben sind. Insbesondere soll

der Schutzrahmen ein Bedecken der Kontaktelemente mit der elektrisch leitenden Schicht im Schritt C) verhindern.

Gemäß zumindest einer Ausführungsform handelt es sich bei den
5 Halbleiterchips um sogenannte Volumenemitter mit einem Aufwachssubstrat und einer auf dem Aufwachssubstrat gewachsenen Halbleiterschichtenfolge. Das Aufwachssubstrat bildet dabei gleichzeitig die stabilisierende Komponente in dem Halbleiterchip; weitere Stabilisierungsmaßnahmen sind
10 dann nicht nötig. Das Aufwachssubstrat kann beispielsweise Saphir oder Silizium oder Germanium oder SiC oder GaN aufweisen oder daraus bestehen. Die Halbleiterschichtenfolge basiert beispielsweise auf einem III-V-Verbindungs-Halbleitermaterial, insbesondere auf AlInGaN oder AlGaAs.
15 Außerdem weist die Halbleiterschichtenfolge bevorzugt eine aktive Schicht auf, die zumindest einen pn-Übergang und/oder eine Quantentopfstruktur aufweist.

Gemäß zumindest einer Ausführungsform sind die
20 Kontaktelemente auf einer dem Aufwachssubstrat abgewandten Seite der Halbleiterschichtenfolge angeordnet. Es kann sich also bei den Halbleiterchips um sogenannte Flip-Chips, insbesondere Saphir-Flip-Chips, handeln.

25 Gemäß zumindest einer Ausführungsform sind die Halbleiterchips jeweils Dünnschicht-Halbleiterchips mit einem den Halbleiterchip stabilisierenden Substrat und einer auf dem Substrat aufgetragenen Halbleiterschichtenfolge. Das Substrat ist dabei vom Aufwachssubstrat der Halbleiterschichtenfolge
30 unterschiedlich, und das Aufwachssubstrat ist entfernt. Das Substrat selbst bildet dann zum Beispiel alleine die stabilisierende Komponente des Halbleiterchips, ohne dass Reste eines Aufwachssubstrats zur Stabilisierung beitragen

oder beitragen müssen. Die Kontaktelemente sind in diesem Fall bevorzugt auf einer der Halbleiterschichtenfolge abgewandten Seite des Substrats aufgebracht.

- 5 Darüber hinaus wird ein oberflächenmontierbares optoelektronisches Bauelement angegeben. Das optoelektronische Bauelement kann insbesondere mit dem hier beschriebenen Verfahren hergestellt werden. Das heißt, sämtliche in Verbindung mit dem Bauelement offenbarten
- 10 Merkmale sind auch für das Verfahren offenbart und umgekehrt.

- Gemäß zumindest einer Ausführungsform weist das oberflächenmontierbare optoelektronische Bauelement einen optoelektronischen Halbleiterchip mit freiliegenden
- 15 Kontaktelementen zur externen elektrischen Kontaktierung des Bauelements auf. Die Kontaktelemente sind dabei auf einer gemeinsamen Kontaktseite des Halbleiterchips angeordnet.

- Gemäß zumindest einer Ausführungsform ist auf einer der
- 20 Kontaktseite gegenüberliegenden Strahlungsaustrittsseite eine durchgehend, zusammenhängend und unterbrechungsfrei ausgebildete Konverterschicht aufgebracht, insbesondere direkt aufgebracht, wobei die Konverterschicht die Strahlungsaustrittsseite zu zumindest 90 % überdeckt.

- 25 Gemäß zumindest einer Ausführungsform ist eine Kapselschicht auf die Konverterschicht aufgebracht und bedeckt die Konverterschicht vollständig und umschließt diese. Insbesondere umgibt die Kapselschicht die Konverterschicht
- 30 formschlüssig und/oder ist mit der Konverterschicht in direktem Kontakt.

Gemäß zumindest einer Ausführungsform ist eine elektrisch leitende Schicht auf quer zu der Kontaktseite verlaufenden Seitenflächen des Halbleiterchips aufgebracht, insbesondere direkt aufgebracht. Bevorzugt überdeckt die elektrisch leitende Schicht alle Seitenflächen jeweils zu zumindest 90 %.

Gemäß zumindest einer Ausführungsform ist die Konverterschicht dazu eingerichtet, im bestimmungsgemäßen Betrieb des Bauelements zumindest einen Teil einer von dem Halbleiterchip emittierten Strahlung in Strahlung eines anderen Wellenlängenbereichs zu konvertieren.

Gemäß zumindest einer Ausführungsform weist die Konverterschicht entlang ihrer gesamten lateralen Ausdehnung auf dem Halbleiterchip eine homogene Schichtdicke auf mit maximalen Dickenschwankungen von 5 % um einen Mittelwert der Schichtdicke.

Gemäß zumindest einer Ausführungsform beträgt die Schichtdicke der Konverterschicht höchstens 70 µm.

Gemäß zumindest einer Ausführungsform ist die Konverterschicht ein Pulver aus Konverterpartikeln, das durch die Kapselschicht auf dem Halbleiterchip gehalten wird.

Gemäß zumindest einer Ausführungsform weist die elektrisch leitende Schicht eine Schichtdicke zwischen einschließlich 100 nm und 500 nm auf. Die Reflektivität der elektrisch leitenden Schicht für eine von dem Halbleiterchip emittierte Strahlung beträgt zum Beispiel zumindest 80 %.

Gemäß zumindest einer Ausführungsform weist die Konverterschicht ein Salz eines Metalls auf, dessen Stoffmengenanteil in der Konverterschicht zwischen einschließlich 0,001 % und 2 % beträgt.

5

Gemäß zumindest einer Ausführungsform ist auf die spiegelnde, metallische Schicht und damit auf die Seitenflächen der Halbleiterchips eine Schutzschicht aufgebracht, die unterbrechungsfrei rings um den Halbleiterchip verläuft. Die Schutzschicht weist zum Beispiel einen weißen Kunststoff auf oder besteht daraus.

Nachfolgend wird ein hier beschriebenes Verfahren zur Herstellung optoelektronischer Bauelemente sowie ein hier beschriebenes oberflächenmontierbares optoelektronisches Bauelement unter Bezugnahme auf Zeichnungen anhand von Ausführungsbeispielen näher erläutert. Gleiche Bezugszeichen geben dabei gleiche Elemente in den einzelnen Figuren an. Es sind dabei jedoch keine maßstäblichen Bezüge dargestellt; vielmehr können einzelne Elemente zum besseren Verständnis übertrieben groß dargestellt sein.

Es zeigen:

Figuren 1A bis 2 Querschnittsansichten verschiedener Verfahrensschritte zur Herstellung von Ausführungsbeispielen optoelektronischer Bauelemente,

Figuren 3A bis 3C Ausführungsbeispiele eines oberflächenmontierbaren optoelektronischen Bauelements in Querschnittsansicht,

Figuren 4A und 4B jeweils ein Leuchtmittel in Querschnittsansicht mit einer Mehrzahl von optoelektronischen Bauelementen,

- 5 Figur 5 Strahlungscharakteristika verschiedenerer optoelektronischer Bauelemente.

Figur 1A zeigt einen ersten Verfahrensschritt zur Herstellung von Ausführungsbeispielen optoelektronischer Bauelemente 100.
10 Dabei werden ein Träger 2, beispielsweise ein Glasträger, und Halbleiterchips 1 bereitgestellt. Die Halbleiterchips 1 umfassen ein Substrat 13 und eine darauf aufgebrachte Halbleiterschichtenfolge 14. Bei dem Substrat 13 handelt es sich beispielsweise um ein Aufwachssubstrat für die
15 Halbleiterschichtenfolge 14. Das Substrat 13 ist beispielsweise ein Saphirsubstrat, auf dem eine AlInGaN-Halbleiterschichtenfolge 14 aufgewachsen ist. Eine dem Aufwachssubstrat 13 abgewandte Seite der Halbleiterschichtenfolge 14 ist als Kontaktseite 12
20 ausgebildet, auf der Kontaktelemente 10, 11 zur externen elektrischen Kontaktierung der Halbleiterschichtenfolge 14 beziehungsweise des Halbleiterchips 1 angebracht sind.

Eine der Kontaktseite 12 abgewandte Seite des Halbleiterchips 1 ist jeweils als Strahlungsaustrittsseite 16 ausgebildet,
25 über die im Betrieb ein Großteil, zum Beispiel zumindest 90 %, der vom Halbleiterchip 1 erzeugten Strahlung, emittiert wird. Die Kontaktseite 12 und die Strahlungsseite 16 sind über quer zur Kontaktseite 12 verlaufende Seitenflächen 15
30 miteinander verbunden.

Im Verfahrensschritt der Figur 1A werden die Halbleiterchips 1 auf den Träger 2 aufgebracht, wobei die Kontaktseiten 12

dem Träger 2 zugewandt sind. Auf dem Träger 2 ist außerdem eine durchgehend und zusammenhängend ausgebildete Verbindungsschicht 20 aufgebracht, die beispielsweise aus einem thermoplastischen Material besteht.

5

In dem in Figur 1B gezeigten Verfahrensschritt sind die Halbleiterchips 1 auf dem Träger 2 lateral nebeneinander angeordnet, wobei die Kontaktelemente 10, 11 in die Verbindungsschicht 20 eingedrückt, insbesondere vollständig eingedrückt, und in der Verbindungsschicht 20 eingebettet sind. Auf diese Weise werden die Kontaktelemente 10, 11 durch die Verbindungsschicht 20 vor Einflüssen aus weiteren Verfahrensschritten geschützt. Zum Beispiel wurden die Halbleiterchips 1 soweit eingedrückt, dass das

10 Aufwachssubstrat 13 die Verbindungsschicht 20 berührt. Dazu sind beispielsweise die Verbindungsschicht 20 und/oder der Träger 2 und/oder die Halbleiterchips 1 auf eine bestimmte Temperatur erwärmt, bei der sich die Halbleiterchips 1 in die Verbindungsschicht 20 eindrücken lassen. Vorliegend wurde der

15 Träger 2 auf zirka 80 °C, die Halbleiterchips 1 auf zirka 200 °C erwärmt.

Außerdem ist in Figur 1B erkennbar, dass die Halbleiterchips 1 lateral zueinander beabstandet sind, also zwischen den

25 Halbleiterchips 1 Zwischenräume gebildet sind, in denen der Träger 2 oder die Verbindungsschicht 20 freiliegt.

Im Verfahrensschritt der Figur 1C ist gezeigt, wie eine elektrisch leitende Schicht 4, zum Beispiel aus einem Metall, wie Al oder Ag, formschlüssig und direkt auf die

30 Halbleiterchips 1 und den Träger 2 aufgebracht wird. Die elektrisch leitende Schicht 4 wird dabei als durchgehend, zusammenhängend und unterbrechungsfrei ausgebildete Schicht

aufgebracht, die alle Seiten der Halbleiterchips 1, die nicht vom Träger 2 überdeckt sind, bedeckt. Auch die Bereiche des Trägers 2 zwischen den Halbleiterchips 1 sind von der elektrisch leitenden Schicht 4 bedeckt.

5

Das Aufbringen der elektrisch leitenden Schicht 4 kann beispielsweise über ein Sputterverfahren oder über Verdampfen oder über Atomlagenabscheidung erfolgen. Vorliegend weist die elektrisch leitende Schicht 4 beispielsweise eine

10 Schichtdicke zwischen einschließlich 20 nm und 2 µm auf.

Insbesondere hat die elektrisch leitende Schicht 4 eine Reflektivität für eine von den Halbleiterchips 1 emittierte Strahlung von zumindest 80 %.

15 In Figur 1D ist ein Verfahrensschritt gezeigt, bei dem zwischen die Halbleiterchips 1 eine Schutzschicht 7 in Form eines Vergussmaterials eingebracht wird. Das Einbringen der Schutzschicht 7 kann beispielsweise über Jetten oder Transfer Molding oder Injection Molding erfolgen. Bei der

20 Schutzschicht 7 handelt es sich beispielsweise um einen weißen Kunststoff. Die Schutzschicht 7 ist soweit zwischen den Halbleiterchips 1 aufgefüllt, dass die Seitenflächen 15 und die darauf aufgebrachte elektrisch leitende Schicht 4 vollständig von der Schutzschicht 7 bedeckt werden. Dabei
25 umformt die Schutzschicht 7 die Halbleiterchips 1 seitlich und umschließt diese vollständig.

Außerdem ist in Figur 1D gezeigt, wie eine Konverterschicht 5 auf die Halbleiterchips 1 aufgebracht wird. Die

30 Konverterschicht 5 wird dabei bevorzugt nach dem Aufbringen der Schutzschicht 7 aufgebracht. Das Aufbringen der Konverterschicht 5 erfolgt über ein Elektrophoreseverfahren, wie es zum Beispiel in der Druckschrift WO 2014/001149 A1

beschrieben ist. Dabei setzt sich die Konverterschicht 5 nur auf den nicht von der Schutzschicht 7 überdeckten Bereichen der elektrisch leitenden Schicht 4 ab, vorliegend also nur auf den Strahlungsaustrittsseiten 16 der Halbleiterchips 1.

5 Auf den Strahlungsaustrittsseiten 16 verläuft die Konverterschicht 5 jeweils zusammenhängend, durchgehend und unterbrechungsfrei.

Die Konverterschicht 5 ist bevorzugt aus einem Pulver von
10 Konverterpartikeln gebildet, ist also verbindungsmittelfrei. Ferner beträgt eine Schichtdicke der Konverterschicht 5 bevorzugt höchstens 70 µm. Die Bereiche zwischen den Halbleiterchips 1, die mit der Schutzschicht 7 befüllt sind, sind nicht von der Konverterschicht 5 überdeckt.

15

In Figur 1E ist ein weiterer Verfahrensschritt gezeigt, in dem die zwischen den Halbleiterchips 1 und der Konverterschicht 5 angeordnete elektrisch leitende Schicht 4 entfernt wurde. Das Entfernen kann beispielsweise über einen
20 nasschemischen Prozess erfolgen, wobei das Metall der elektrisch leitenden Schicht 4 in ein Salz des Metalls umgewandelt wird. Außerdem kann das Salz zumindest teilweise durch ein Lösungsmittel aus der Konverterschicht 5 entfernt sein.

25

In Figur 1E erfolgt ein Entfernen der elektrisch leitenden Schicht überwiegend oder ausschließlich im Bereich der Strahlungsaustrittsseite 16. Die Seitenflächen 15 der Halbleiterchips 1 bleiben nach wie vor von der elektrisch
30 leitenden Schicht 4 bedeckt, insbesondere vollständig bedeckt. Die Schutzschicht 7 schützt in dem Verfahrensschritt die elektrisch leitende Schicht 4 vor dem nasschemischen Prozess.

In Figur 1F ist ein zusätzlicher Zwischenschritt gezeigt, bei dem die Schutzschicht 7 von den Seitenflächen 15 wieder entfernt wird, insbesondere vollständig entfernt wird. Dies kann wiederum durch ein Lösungsmittel erfolgen. Der Schritt
5 des Entferns der Schutzschicht 7 ist optional.

Im Verfahrensschritt der Figur 1G ist der Träger 2 von den Halbleiterchips 1 abgelöst, die Halbleiterchips 1 sind aber nach wie vor durch das Vergussmaterial in Form der
10 Schutzschicht 7 miteinander verbunden.

Im Verfahrensschritt der Figur 1H wird außerdem die Verbindungsschicht 20 von den Kontaktseiten 12 beziehungsweise den Kontaktelementen 10, 11 der
15 Halbleiterchips 1 abgelöst. Das Ablösen des Trägers 2 und/oder der Verbindungsschicht 20 kann beispielsweise durch Erwärmen der Halbleiterchips 1, des Trägers 2 oder der Verbindungsschicht 20 erfolgen.

20 Im Ausführungsbeispiel der Figur 1I werden die nach wie vor miteinander verbundenen Halbleiterchips 1 auf einen Zwischenträger aufgebracht, wobei die Konverterschichten 5 der Halbleiterchips 1 dem Zwischenträger zugewandt werden. Auf dem Zwischenträger werden die Halbleiterchips 1 dann
25 entlang von Trennungsebenen, hier dargestellt durch gestrichelte Linien, durch die Schutzschicht 7 und die elektrisch leitende Schicht 4 hindurch vereinzelt. Auf diese Weise entstehen einzelne oberflächenmontierbare, optoelektronische Bauelemente, die jeweils einen
30 Halbleiterchip 1, eine Konverterschicht 5 und verspiegelte Seitenflächen 15 aufweisen.

In Figur 2 ist ein alternativer Verfahrensschritt gezeigt, der im Wesentlichen dem Verfahrensschritt der Figur 1B entspricht. Im Unterschied zu Figur 1B ist auf dem Träger 2 nun aber keine Verbindungsschicht 20 aufgebracht, dafür weist
5 der Träger 2 in Figur 2 für jeden Halbleiterchip 1 einen Schutzrahmen 21 auf, der beispielsweise auf einem Kunststoff basiert. Der Schutzrahmen 21 erfüllt dabei im Wesentlichen die gleiche Aufgabe wie die Verbindungsschicht 20 und soll die Kontaktelemente 10, 11 während weiterer
10 Verfahrensschritte schützen.

In Figur 2 ist außerdem der Träger 2 als eine Leiterplatte ausgebildet, auf der Anschlussbereiche 200, 201 ausgebildet sind. Die Anschlussbereiche 200, 201 sind dabei mit den
15 Kontaktelementen 10, 11 elektrisch leitend verbunden, sodass über den Träger 2 die Halbleiterchips 1 elektrisch angeschlossen sind. Bei dem Träger 2 handelt es sich beispielsweise um ein Aktivmatrixellement, über das jeder Halbleiterchip 1 elektrisch einzeln und unabhängig
20 voneinander angesteuert werden kann.

In Figur 3A ist ein Ausführungsbeispiel eines oberflächenmontierbaren optoelektronischen Bauelements 100 gezeigt. Das Bauelement 100 entspricht im Wesentlichen einem
25 der Bauelemente 100, die über die Verfahrensschritte 1A bis 1I hergestellt wurden. Allerdings ist bei dem Bauelement 100 der Figur 3A die Schutzschicht 7 von den Seitenflächen 15 wieder abgelöst, sodass die elektrisch leitende Schicht 4 nach außen freiliegt. Es ist auch möglich, dass zum Beispiel
30 eine dünne Passivierungsschicht auf die elektrisch leitende Schicht 4 aufgebracht ist und die elektrisch leitende Schicht 4 vor äußeren Einflüssen schützt.

In Figur 3A überragt die Konverterschicht 5 den Halbleiterchip 1 lateral, also parallel zur Strahlungsaustrittsseite 16. Dabei schließt die Konverterschicht 5 lateral bündig mit der elektrisch leitenden Schicht 4 ab.

Außerdem ist in Figur 3A erkennbar, dass die Konverterschicht 5 mit einer Kapselschicht 6 überzogen ist, die die Konverterschicht 5 vollständig umschließt. Die Kapselschicht 6 soll dabei ein Abbröseln oder ein Abbröckeln der Konverterschicht 5, welche überwiegend als ein Pulver gebildet ist, verhindern. Beispielsweise ist die Kapselschicht 6 dabei aus einem transparenten, insbesondere klarsichtigen Material, wie SiO₂ oder Silikon, gebildet.

15

In Figur 3B sind die Abmessungen des Bauelements der Figur 3A dargestellt. Im oberen Teil des Bildes ist der ursprüngliche Halbleiterchip 1 gezeigt, bevor auf diesen eine elektrisch leitende Schicht 4 beziehungsweise eine Konverterschicht 5 aufgebracht ist. Die laterale Abmessung des Halbleiterchips 1 parallel zur Kontaktseite 12 beträgt zirka 1015 µm. Die vertikale Abmessung senkrecht zur Kontaktseite 12 beträgt zirka 100 µm.

Im unteren Teil der Figur 3B ist das optoelektronische Bauelement 100 der Figur 3A gezeigt und mit den Abmessungen des Halbleiterchips 1 verglichen. Zu erkennen ist, dass die lateralen Abmessungen des Bauelements 100 um weniger als 1 % von den lateralen Abmessungen des Halbleiterchips 1 abweichen. Insbesondere weist die elektrisch leitende Schicht 4 eine Schichtdicke von weniger als 500 nm auf den Seitenflächen 15 des Halbleiterchips 1 auf. Die auf der

30

Strahlungsaustrittsseite 16 aufgebrachte Konverterschicht 5 hat eine Dicke von zirka 20 μm .

Im Ausführungsbeispiel der Figur 3C ist im Unterschied zu
5 Figur 3A auf den Seitenflächen 15 beziehungsweise auf der elektrisch leitenden Schicht 4 nach wie vor die Schutzschicht 7 aufgebracht. Die Schutzschicht 7 verläuft dabei vollständig lateral rings um den Halbleiterchip 1 und bedeckt die
Seitenflächen 15 beispielsweise zu zumindest 90 %. Die
10 Schichtdicke der Schutzschicht 7 auf dem Halbleiterchip 100 beträgt zum Beispiel zwischen einschließlich 50 μm und 100 μm . Die Schutzschicht 7 kann eine zusätzliche reflektierende Wirkung für eine vom Halbleiterchip 1 emittierte Strahlung haben und verspiegelt neben der
15 elektrisch leitenden Schicht 4 die Seitenflächen 15 des Halbleiterchips 1.

In Figur 4A ist ein Leuchtmittel dargestellt, bei dem auf einem Träger 2 eine Mehrzahl von hier beschriebenen
20 optoelektronischen Bauelementen 100 aufgebracht ist. Anders als in den Figuren 1A bis 1I ist der Träger 2 nun kein temporärer Träger, der wieder von den Halbleiterchips 1 abgelöst wird, vielmehr verbleibt der Träger 2 dauerhaft auf den optoelektronischen Bauelementen 100. Das Leuchtmittel der
25 Figur 4A kann zum Beispiel über die Verfahrensschritte der Figuren 1A bis 1I hergestellt sein, lediglich das Ablösen des Trägers 2 entfällt.

Der Träger 2 kann zum Beispiel ein Aktivmatrixelement oder
30 eine Leiterplatte, kurz PCB, oder eine Metallkernplatine sein. Über dem Träger 2 können die einzelnen Bauelemente 100 zum Beispiel elektrisch angeschlossen sein. Insbesondere kann durch das Leuchtmittel der Figur 4A ein Display realisiert

sein, bei dem jedes Bauelement ein Pixel bildet. Durch die Verspiegelung der Seitenflächen 15 der Halbleiterchips 1 können die einzelnen Pixel des Leuchtmittels optisch eindeutig voneinander separiert sein.

5

Figur 4B zeigt wie Figur 4A ein Leuchtmittel mit einer Mehrzahl von optoelektronischen Bauelementen 100 auf einem Träger 2. Im Unterschied zu Figur 4A sind die Halbleiterchips 1 aber nun keine Volumenemitter mit einem

10 Saphir aufwachssubstrat 13 und einer darauf aufgewachsenen Halbleiterschichtenfolge 14. Vielmehr ist in Figur 4B von jedem einzelnen Halbleiterchip 1 das Aufwachssubstrat abgelöst und stattdessen ist die Halbleiterschichtenfolge 14 auf ein neues Substrat 13 aufgebracht. Das Substrat 13 bildet
15 nun statt des Aufwachssubstrats die stabilisierende mechanische Komponente der Halbleiterchips 1. Beispielsweise ist das Substrat 13 aus Metall oder einem Halbleitermaterial gebildet. Die Halbleiterchips 1 der Figur 4B werden allgemein als Dünnschicht-Halbleiterchips bezeichnet.

20

In Figur 5 ist die Strahlungscharakteristik einer Mehrzahl von optoelektronischen Bauelementen verglichen. Im oberen linken Teil der Figur 5 ist ein sogenannter UX:3-Chip dargestellt, der im Wesentlichen einem Dünnschicht-Halbleiterchip
25 entspricht. Auf dem Dünnschicht-Halbleiterchip ist eine Konverterschicht 5 aufgebracht. Im rechten Teil des Bildes ist die Strahlungscharakteristik des UX3-Chips gezeigt, wobei zu erkennen ist, dass diese nahezu einer Lambert'schen Verteilung folgt.

30

Im mittleren Teil auf der linken Seite der Figur 5 ist ein wie in Figur 3A gezeigtes optoelektronisches Bauelement

gezeigt (s-FC half). Die Strahlungscharakteristik des s-FC half-Bauelements kommt der des UX:3-Chips sehr nahe.

Im unteren Teil auf der linken Seite der Figur 5 ist ein
5 ähnliches Bauelement wie in Figur 3A gezeigt, bei dem nun
aber zusätzlich auch Seitenflächen der Konverterschicht 5 mit
der elektrisch leitenden Schicht 4 überdeckt sind (s-FC-
full). Der Unterschied zum s-FC half-Bauelement bezüglich der
Strahlungscharakteristik ist nur gering.

10

Die Erfindung ist nicht durch die Beschreibung anhand der
Ausführungsbeispiele auf diese beschränkt. Vielmehr umfasst
die Erfindung jedes neue Merkmal sowie jede Kombination von
Merkmalen, was insbesondere jede Kombination von Merkmalen in
15 den Patentansprüchen beinhaltet, auch wenn diese Merkmale
oder diese Kombinationen selbst nicht explizit in den
Patentansprüchen oder Ausführungsbeispielen angegeben sind.

Bezugszeichenliste

	1	Halbleiterchip
	2	Träger
5	4	elektrisch leitende Schicht
	5	Konverterschicht
	6	Kapselschicht
	7	Schutzschicht
	10	Kontaktelement
10	11	Kontaktelement
	12	Kontaktseite
	13	Substrat
	14	Halbleiterschichtenfolge
	15	Seitenfläche des Halbleiterchips 1
15	16	Strahlungsaustrittsseite
	20	Verbindungsschicht
	21	Schutzrahmen
	100	optoelektronisches Bauelement
	200	Anschlussbereich
20	201	Anschlussbereich

Patentansprüche

1. Verfahren zur Herstellung optoelektronischer Bauelemente (100) umfassend die Schritte:
- 5 A) Bereitstellen eines Trägers (2) und einer Mehrzahl optoelektronischen Halbleiterchips (1), wobei jeder Halbleiterchip (1) Kontaktelemente (10, 11) zur externen elektrischen Kontaktierung aufweist, die auf einer Kontaktseite (12) des Halbleiterchips (1)
- 10 angeordnet sind;
- B) Aufbringen der Halbleiterchips (1) lateral nebeneinander auf den Träger (2), wobei beim Aufbringen die Kontaktseiten (12) dem Träger (2) zugewandt werden;
- C) Aufbringen einer elektrisch leitenden Schicht (4)
- 15 auf zumindest Teilbereiche der nicht vom Träger (2) bedeckten Seiten der Halbleiterchips (1), wobei die elektrisch leitende Schicht (4) zusammenhängend ausgebildet wird;
- D) Aufbringen einer Schutzschicht (7) auf zumindest
- 20 Teilbereiche von quer zur Kontaktfläche (12) verlaufenden Seitenflächen (15) der Halbleiterchips (1);
- E) elektrophoretisches Abscheiden einer Konverterschicht (5) auf der elektrisch leitenden
- 25 Schicht (4), wobei die Konverterschicht (5) dazu eingerichtet ist, im bestimmungsgemäßen Betrieb zumindest einen Teil einer von den Halbleiterchips (1) emittierten Strahlung in Strahlung eines anderen Wellenlängenbereichs zu konvertieren;
- 30 F) Entfernen der elektrisch leitenden Schicht (4) aus Bereichen zwischen der Konverterschicht (5) und den Halbleiterchips (1).

2. Verfahren nach Anspruch 1, wobei

- die Schutzschicht (7) im Schritt F) ein Entfernen der elektrisch leitenden Schicht (4) in von der Schutzschicht (7) überdeckten Bereichen verhindert,
- 5 - die von der Schutzschicht (7) bedeckten Bereiche der elektrisch leitenden Schicht (4) im Schritt E) von der Konverterschicht (5) frei bleiben,
- die elektrisch leitende Schicht (4) spiegelnd für ein von den Halbleiterchips (1) im Betrieb emittiertes
- 10 Licht ist.

3. Verfahren nach Anspruch 2, wobei

- im Schritt C) die elektrisch leitende Schicht auf alle nicht vom Träger (2) bedeckten Seiten der
- 15 Halbleiterchips (1) aufgebracht wird und dabei die Seitenflächen (15) jeweils zu zumindest 90 % überdeckt,
- im Schritt D) zwischen zwei benachbarten Halbleiterchips (1) befindliche Freiräume mit der
- 20 Schutzschicht (7) aufgefüllt werden, wobei die Schutzschicht (7) lateral rings um die Halbleiterchips (1) angeordnet wird, sodass alle Seitenflächen (15) der Halbleiterchips (1) jeweils zu
- 25 zumindest 90 % von der Schutzschicht (7) bedeckt werden.

4. Verfahren nach mindestens Anspruch 1,

- wobei im Schritt D) jeweils eine der Kontaktseite (12) der Halbleiterchips (1) gegenüberliegende
- 30 Strahlungsausstrittseite (16) zumindest teilweise frei von der Schutzschicht (7) bleibt.

5. Verfahren nach einem der vorhergehenden Ansprüche,
wobei
- auf dem Träger (2) eine Verbindungsschicht (20)
aufgebracht ist,
 - 5 - beim Aufbringen im Schritt B) die Kontaktelemente
(10, 11) so tief in die Verbindungsschicht (20)
eingedrückt werden, dass die Kontaktelemente (10, 11)
im Schritt C) vor einer Bedeckung mit der elektrisch
leitenden Schicht (4) geschützt sind,
 - 10 - die Verbindungsschicht (20) ein thermoplastisches
Material aufweist oder daraus besteht,
 - die Halbleiterchips (1) nach dem Schritt F) von dem
Träger (2) abgelöst und vereinzelt werden.
- 15 6. Verfahren nach einem der vorhergehenden Ansprüche,
wobei
- im Schritt F) die elektrisch leitende Schicht (4)
mittels eines nasschemischen Prozesses entfernt wird,
 - die elektrisch leitende Schicht (4) zumindest ein
20 Metall aufweist oder aus zumindest einem Metall
gebildet ist,
 - im Schritt F) das Metall durch eine chemische
Reaktion teilweise oder vollständig in ein Salz aus
dem Metall umgewandelt wird,
 - 25 - nach dem Schritt F) der Stoffmengenanteil des Salzes
in der Konverterschicht (5) zwischen einschließlich
0,001 % und 2 % beträgt.
7. Verfahren nach einem der vorhergehenden Ansprüche,
30 wobei
- die Konverterschicht (5) entlang ihrer gesamten
Ausdehnung auf den Halbleiterchips (1) eine homogene
Schichtdicke aufweist mit maximalen

Dickenschwankungen von 5 % von einem Mittelwert der Schichtdicke,

- die Schichtdicke der Konverterschicht (5) nach dem Schritt F) höchstens 70 µm beträgt,

5 - die Konverterschicht (5) nach dem Schritt F) durchgehend, zusammenhängend und unterbrechungsfrei auf den Halbleiterchips (1) verläuft.

10 8. Verfahren nach einem der vorhergehenden Ansprüche, wobei

- die Konverterschicht (5) aus einem Pulver von Konverterpartikeln besteht,

15 - die Konverterschicht (5) nach dem Schritt F) mit einer Kapselschicht (6) umgeben wird, die ein Ablösen oder Abblättern der Konverterschicht (5) von dem Halbleiterchip (1) verhindert.

20 9. Verfahren nach einem der vorhergehenden Ansprüche, - wobei die Schutzschicht (7) einen weißen Kunststoff aufweist oder daraus besteht,

- die elektrisch leitende Schicht (4) eine Schichtdicke zwischen einschließlich 100 nm und 500 nm aufweist,

25 - eine Schichtdicke der Schutzschicht (7) auf den Seitenflächen (15) zwischen einschließlich 10 µm und 100 µm beträgt.

30 10. Verfahren nach einem der vorhergehenden Ansprüche, wobei

- der Träger (2) eine Leiterplatte ist, auf der die Halbleiterchips (1) im Schritt B) elektrisch angeschlossen und mechanisch befestigt werden.

11. Verfahren nach einem der vorhergehenden Ansprüche,
wobei
- auf dem Träger (2) für jeden Halbleiterchip (1) ein Schutzrahmen (21) aufgebracht ist,
 - 5 - beim Aufbringen im Schritt B) die Halbleiterchips (1) so auf dem Träger (2) platziert werden, dass die Kontaktelemente (10, 11) zumindest teilweise von dem entsprechenden Schutzrahmen (21) umgeben sind,
 - der Schutzrahmen (21) ein Bedecken der
 - 10 Kontaktelemente (10, 11) mit der elektrisch leitenden Schicht (4) im Schritt C) verhindert.
12. Verfahren nach einem der vorhergehenden Ansprüche,
wobei
- 15 - die Halbleiterchips (1) Saphir-Flip-Chips mit jeweils einem den Halbleiterchip (1) stabilisierenden Saphir-Aufwachssubstrat (13) und einer auf dem Saphir-Aufwachssubstrat (13) gewachsenen Halbleiterschichtenfolge (14) sind,
 - 20 - die Kontaktelemente (10, 11) auf einer dem Saphir-Aufwachssubstrat (13) abgewandten Seite der Halbleiterschichtenfolge (14) angeordnet sind.
13. Oberflächenmontierbares optoelektronisches Bauelement
- 25 (100) aufweisend:
- einen optoelektronischen Halbleiterchip (1) mit freiliegenden Kontaktelementen (10, 11) zur externen elektrischen Kontaktierung des Bauelements (100),
wobei die Kontaktelemente (10, 11) auf einer
 - 30 gemeinsamen Kontaktseite (12) des Halbleiterchips (1) angeordnet sind,
 - eine durchgehend, zusammenhängend und unterbrechungsfrei ausgebildete Konverterschicht (5),

die eine der Kontaktseite (12) gegenüberliegende Strahlungsaustrittseite (16) zu zumindest 90 % überdeckt,

- 5 - eine Kapselschicht (6), die auf die Konverterschicht (5) aufgebracht ist und die Konverterschicht (5) vollständig überdeckt und umschließt,
- eine elektrisch leitende Schicht (4) auf quer zu der Kontaktseite (12) verlaufenden Seitenflächen (15) des Halbleiterchips (1), wobei
- 10 - die Konverterschicht (5) dazu eingerichtet ist, im bestimmungsgemäßen Betrieb des Bauelements (100) zumindest einen Teil einer vom Halbleiterchip (1) emittierten Strahlung in Strahlung eines anderen Wellenlängenbereichs zu konvertieren,
- 15 - die Konverterschicht (5) entlang ihrer gesamten Ausdehnung auf dem Halbleiterchip (1) eine homogene Schichtdicke aufweist mit maximalen Dickenschwankungen von 5 % von einem Mittelwert der Schichtdicke,
- 20 - die Schichtdicke der Konverterschicht höchstens 70 µm beträgt,
- die Konverterschicht (5) ein Pulver aus Konverterpartikeln ist, das durch die Kapselschicht (6) auf dem Halbleiterchip (1) gehalten ist,
- 25 - die elektrisch leitende Schicht (4) eine Schichtdicke (4) zwischen einschließlich 100 nm und 500 nm aufweist, alle Seitenflächen (15) des Halbleiterchips (1) jeweils zu zumindest 90 % überdeckt und eine Reflektivität von der vom Halbleiterchip (1)
- 30 emittierten Strahlung von zumindest 80 % aufweist.

14. Optoelektronisches Bauelement (100) nach dem vorhergehenden Anspruch,

wobei die Konverterschicht (5) ein Salz eines Metalls aufweist, dessen Stoffmengenanteil in der Konverterschicht (5) zwischen einschließlich 0,001 % und 2 % beträgt.

5

15. Optoelektronisches Bauelement (100) nach Anspruch 13 oder 14, wobei

- auf die elektrisch leitende Schicht (4) eine Schutzschicht (7) aufgebracht ist, die

10

unterbrechungsfrei rings um den Halbleiterchip (1) verläuft,

- die Schutzschicht (7) einen weißen Kunststoff aufweist oder daraus besteht.

FIG 1A

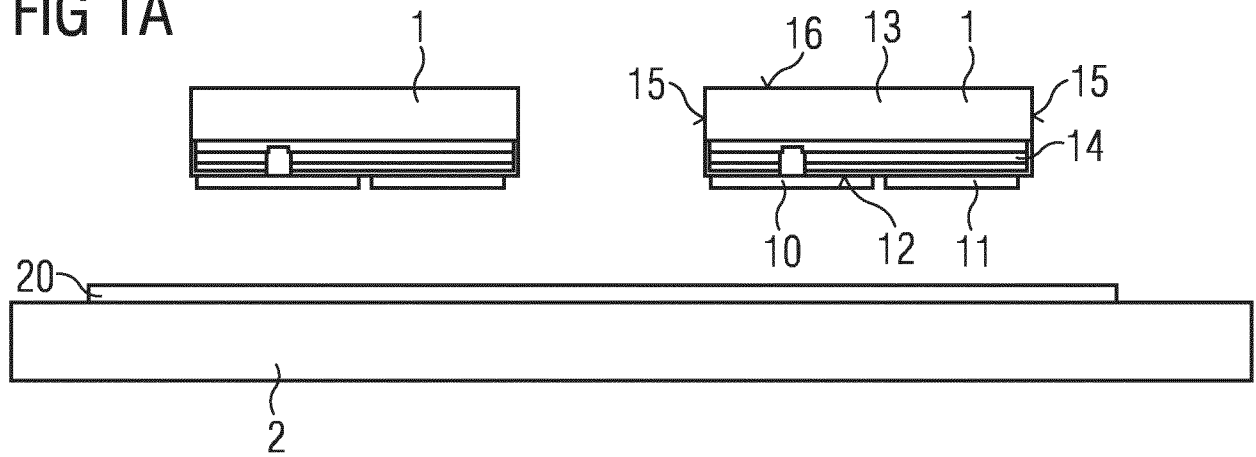


FIG 1B

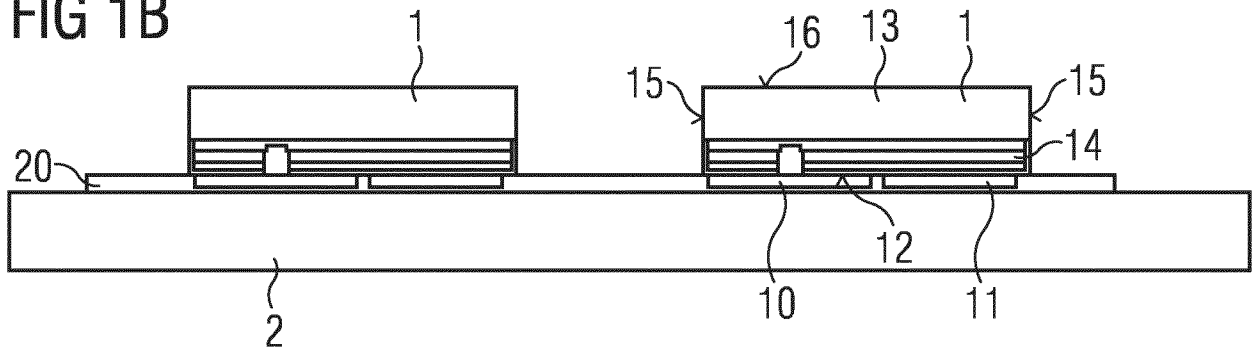


FIG 1C

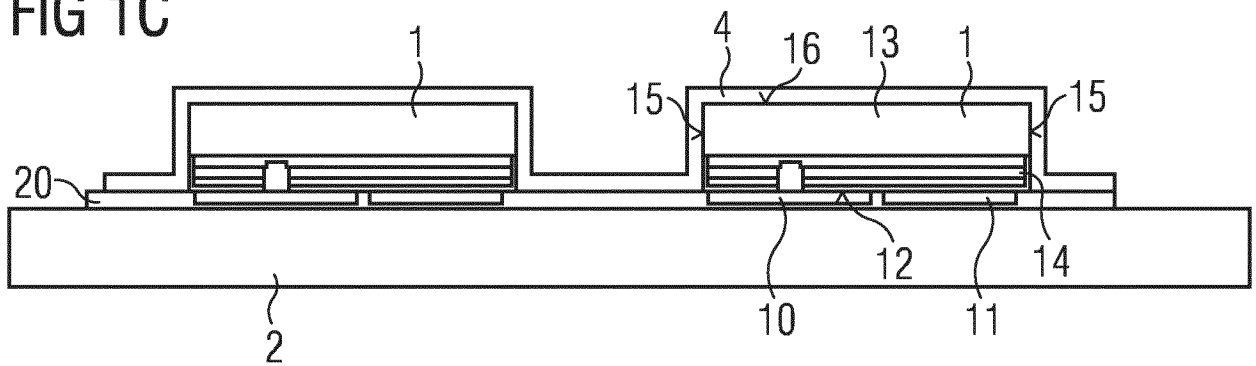


FIG 1D

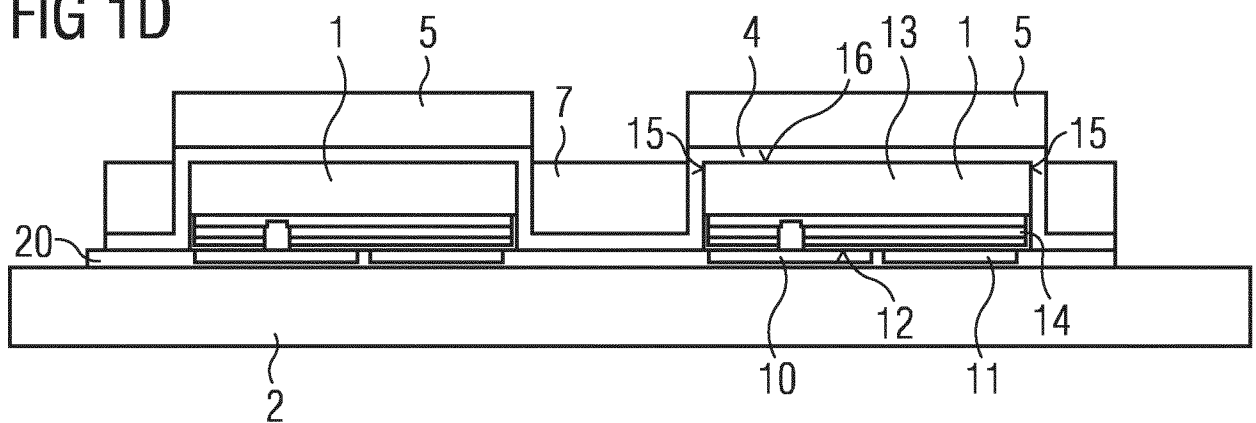


FIG 1E

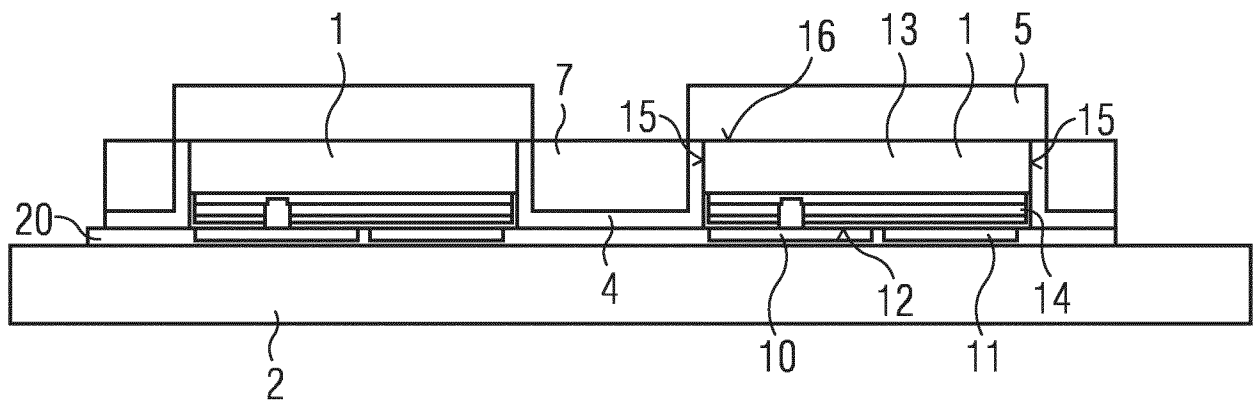


FIG 1F

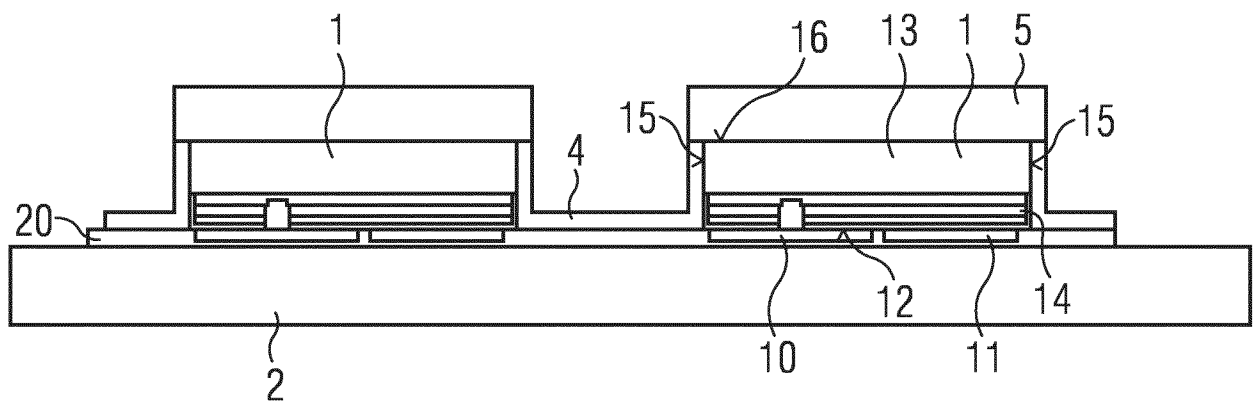


FIG 1G

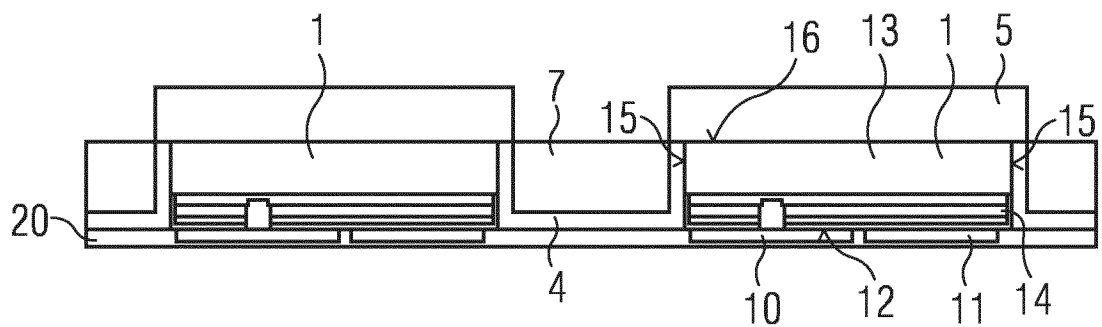


FIG 1H

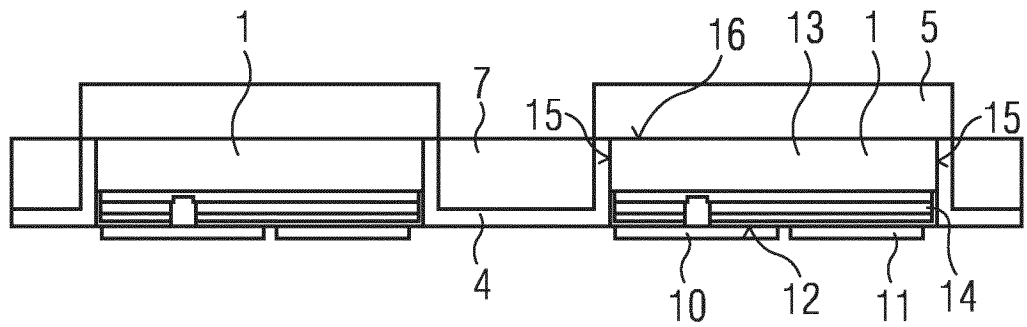


FIG 1I

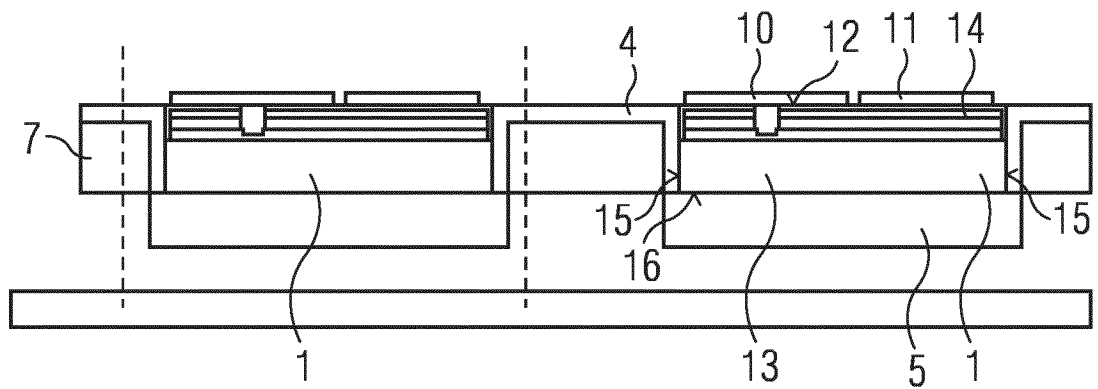


FIG 2

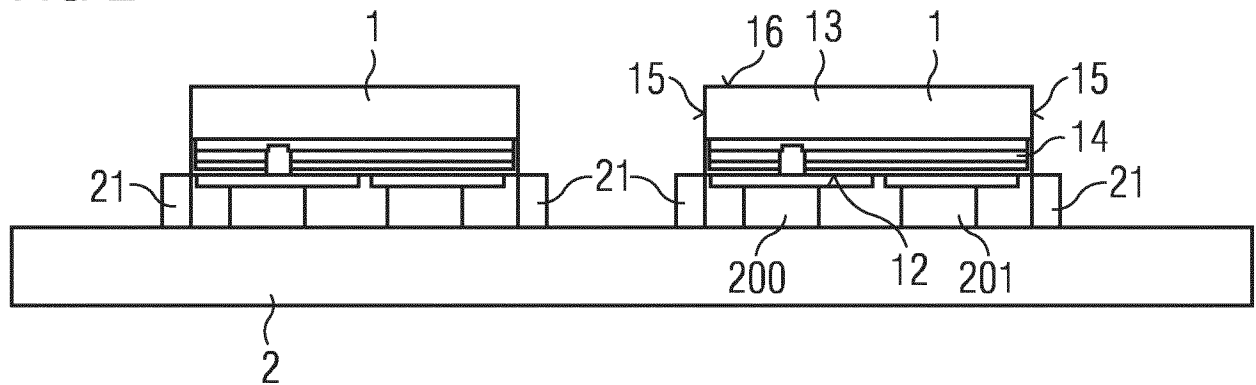


FIG 3A

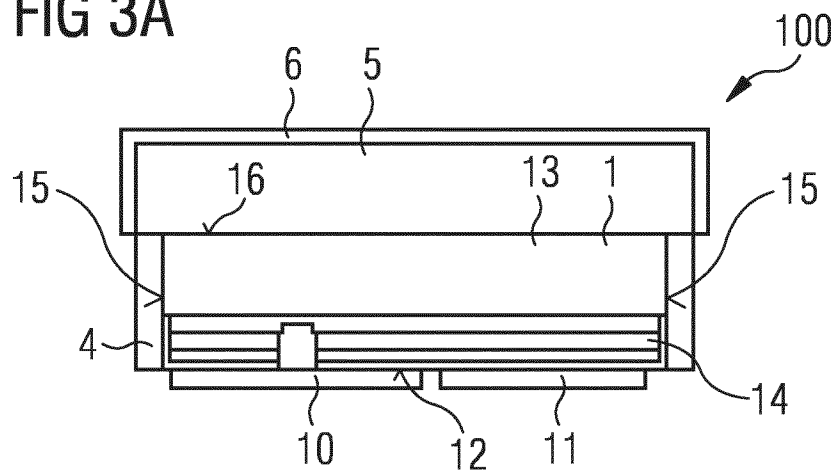


FIG 3B

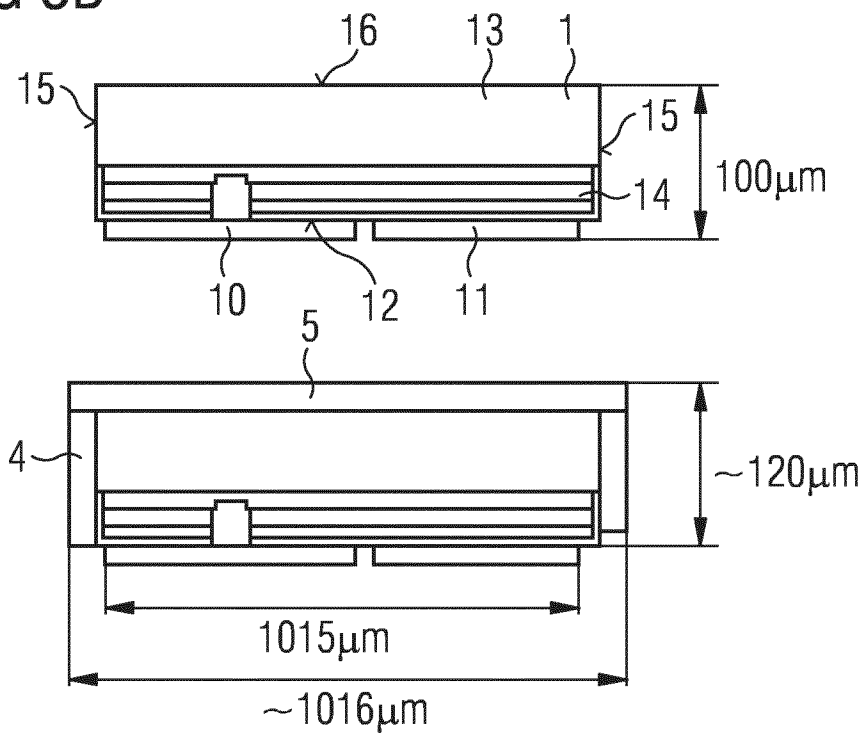


FIG 3C

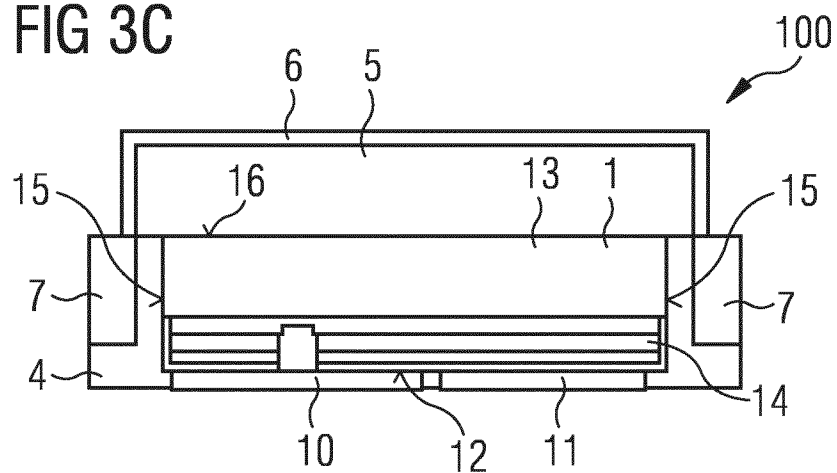


FIG 4A

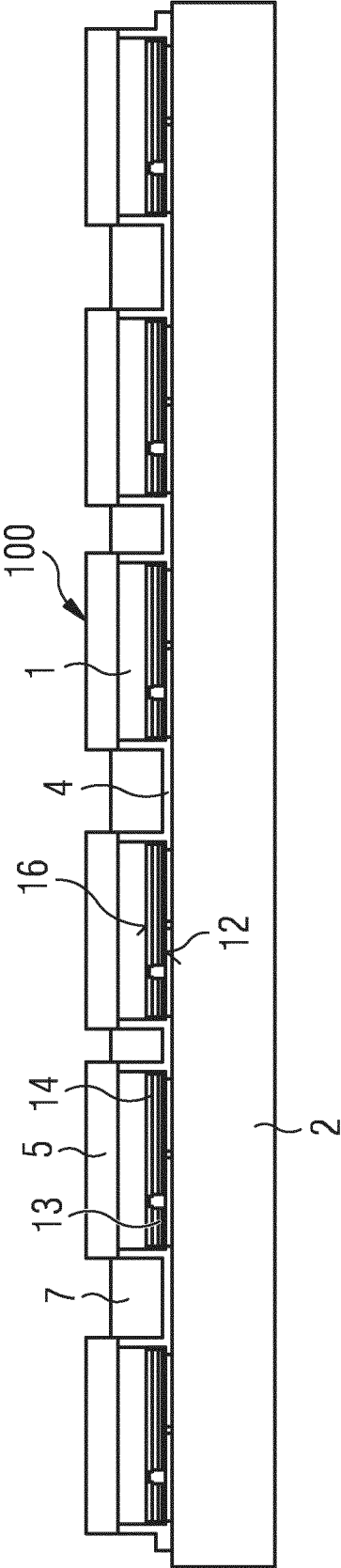


FIG 4B

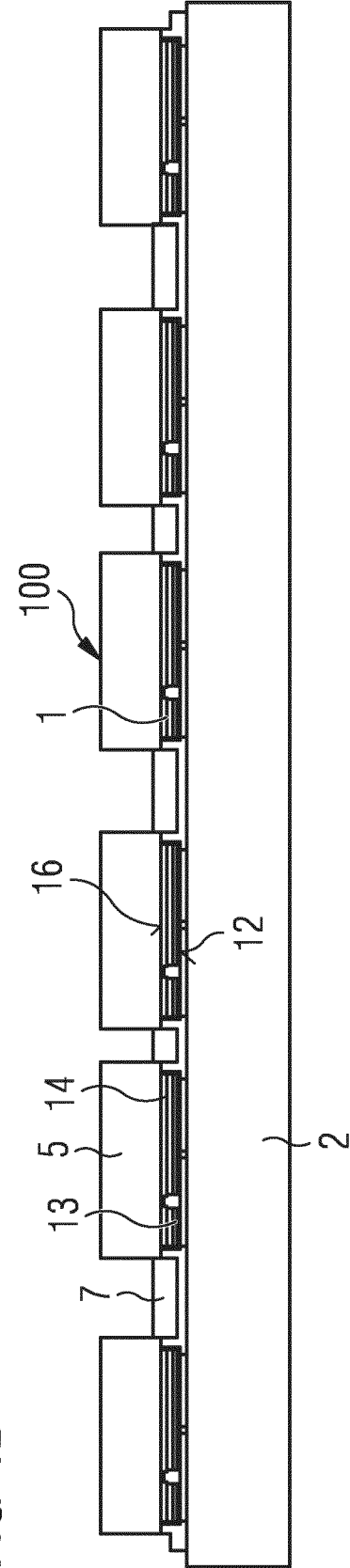
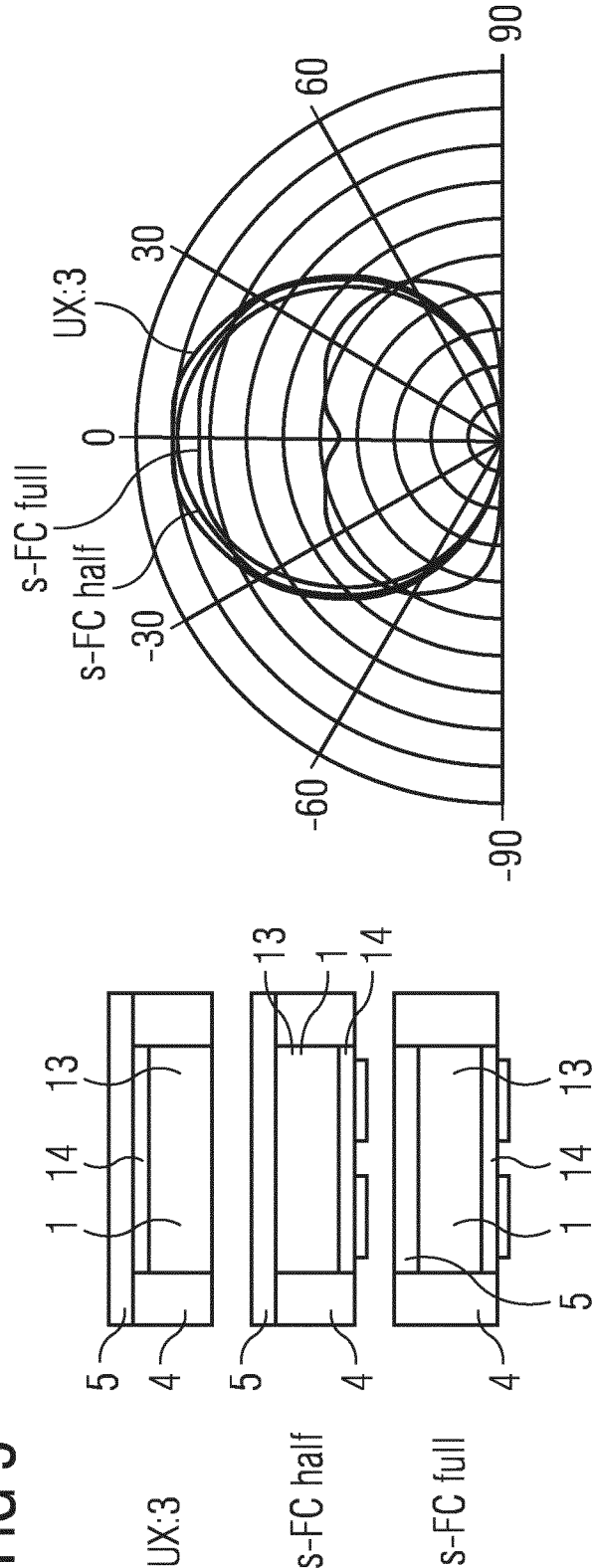


FIG 5



INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2016/060210

A. CLASSIFICATION OF SUBJECT MATTER
 INV. H01L33/50
 ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2015/024801 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 26 February 2015 (2015-02-26) pages 2-4,11; claims 1-15	1-12
Y	----- DE 10 2010 053362 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 6 June 2012 (2012-06-06) paragraph [0017]; claims 1-15	13-15
Y	----- DE 10 2010 053362 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 6 June 2012 (2012-06-06) paragraph [0017]; claims 1-15	13-15
A	----- WO 2014/001149 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 3 January 2014 (2014-01-03) cited in the application the whole document	1-12
A	----- WO 2014/001149 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 3 January 2014 (2014-01-03) cited in the application the whole document	1-15
	----- -/-	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

28 June 2016

Date of mailing of the international search report

11/07/2016

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Authorized officer

But, Gabriela-Ileana

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2016/060210

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	DE 10 2013 212247 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 31 December 2014 (2014-12-31) paragraphs [0008], [0016] - [0022], [0057] - [0069] -----	1-15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2016/060210

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2015024801 A1	26-02-2015	CN 105474415 A DE 102013109031 A1 KR 20160045085 A WO 2015024801 A1	06-04-2016 26-02-2015 26-04-2016 26-02-2015
DE 102010053362 A1	06-06-2012	CN 103238224 A DE 102010053362 A1 EP 2647062 A1 KR 20130081321 A TW 201230386 A US 2014008683 A1 WO 2012072471 A1	07-08-2013 06-06-2012 09-10-2013 16-07-2013 16-07-2012 09-01-2014 07-06-2012
WO 2014001149 A1	03-01-2014	DE 102012105691 A1 WO 2014001149 A1	23-01-2014 03-01-2014
DE 102013212247 A1	31-12-2014	CN 105556687 A DE 102013212247 A1 US 2016155891 A1 WO 2014207037 A1	04-05-2016 31-12-2014 02-06-2016 31-12-2014

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

INV. H01L33/50

ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 2015/024801 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 26. Februar 2015 (2015-02-26)	1-12
Y	Seiten 2-4,11; Ansprüche 1-15 -----	13-15
Y	DE 10 2010 053362 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 6. Juni 2012 (2012-06-06)	13-15
A	Absatz [0017]; Ansprüche 1-15 -----	1-12
A	WO 2014/001149 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 3. Januar 2014 (2014-01-03) in der Anmeldung erwähnt das ganze Dokument -----	1-15
	-/-	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

28. Juni 2016

Absendedatum des internationalen Recherchenberichts

11/07/2016

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

But, Gabriela-Ileana

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	DE 10 2013 212247 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 31. Dezember 2014 (2014-12-31) Absätze [0008], [0016] - [0022], [0057] - [0069] -----	1-15

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2016/060210

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 2015024801 A1	26-02-2015	CN 105474415 A	06-04-2016
		DE 102013109031 A1	26-02-2015
		KR 20160045085 A	26-04-2016
		WO 2015024801 A1	26-02-2015

DE 102010053362 A1	06-06-2012	CN 103238224 A	07-08-2013
		DE 102010053362 A1	06-06-2012
		EP 2647062 A1	09-10-2013
		KR 20130081321 A	16-07-2013
		TW 201230386 A	16-07-2012
		US 2014008683 A1	09-01-2014
		WO 2012072471 A1	07-06-2012

WO 2014001149 A1	03-01-2014	DE 102012105691 A1	23-01-2014
		WO 2014001149 A1	03-01-2014

DE 102013212247 A1	31-12-2014	CN 105556687 A	04-05-2016
		DE 102013212247 A1	31-12-2014
		US 2016155891 A1	02-06-2016
		WO 2014207037 A1	31-12-2014
