

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5250737号
(P5250737)

(45) 発行日 平成25年7月31日 (2013. 7. 31)

(24) 登録日 平成25年4月26日 (2013. 4. 26)

(51) Int. Cl.	F I
GO2F 1/133 (2006.01)	GO2F 1/133 505
GO2F 1/139 (2006.01)	GO2F 1/139

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2007-251317 (P2007-251317)	(73) 特許権者	512187343
(22) 出願日	平成19年9月27日 (2007. 9. 27)		三星ディスプレイ株式会社
(65) 公開番号	特開2008-83706 (P2008-83706A)		Samsung Display Co., Ltd.
(43) 公開日	平成20年4月10日 (2008. 4. 10)		大韓民国京畿道龍仁市器興区三星二路95
審査請求日	平成22年9月7日 (2010. 9. 7)		95, Samsung 2 Ro, Giheung-Gu, Yongin-City
(31) 優先権主張番号	10-2006-0094245		, Gyeonggi-Do, Korea
(32) 優先日	平成18年9月27日 (2006. 9. 27)	(74) 代理人	100121382
(33) 優先権主張国	韓国 (KR)		弁理士 山下 託嗣
		(72) 発明者	趙 宰 賢
			大韓民国ソウル市恩平区葛▲ヒョン▼洞4
			76-12番地

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

第 1 基板と、
前記第 1 基板上に形成された第 1 電極と、
前記第 1 基板と対向する第 2 基板と、
前記第 2 基板上に形成されており、前記第 1 電極と対向する第 2 電極と、
前記第 1 及び第 2 電極の間に液晶を注入することにより形成される液晶層と、
前記第 1 電極に複数回にかけて電荷を供給することによって前記液晶の配向をスプレイ配向からベンド配向に転移させるベンド電圧を印加する複数の電荷供給部と、
を含み、

前記電荷供給部は、前記液晶表示装置が映像を表示する前に前記ベンド電圧を前記第 1 電極に印加し、前記液晶表示装置が映像を表示する間に前記第 1 電極に共通電圧を印加する、液晶表示装置。

【請求項 2】

前記電荷供給部は、
前記共通電圧と基準節点の間に接続されたキャパシタと、
ベンド電圧と前記基準節点の間に接続された第 1 スイッチング素子と、
前記基準節点と前記第 1 電極の間に接続された第 2 スイッチング素子と、
を含む、請求項 1 に記載の液晶表示装置。

【請求項 3】

10

20

前記第 1 及び第 2 スイッチング素子は交互に導通する、請求項 2 に記載の液晶表示装置。

【請求項 4】

前記バンド電圧は、前記共通電圧より高い電圧である、請求項 3 に記載の液晶表示装置。

【請求項 5】

前記電荷供給部は、前記共通電圧と前記第 1 電極の間に接続された第 3 スイッチング素子を更に含み、

前記第 3 スイッチング素子は、前記第 1 電極が前記バンド電圧で充電された後導通する、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記バンド電圧は時間が経過するにつれて電圧レベルが上昇する、請求項 5 に記載の液晶表示装置。

【請求項 7】

第 1 基板、前記第 1 基板上に形成された第 1 電極、前記第 1 基板と対向する第 2 基板、前記第 2 基板上に形成されており、前記第 1 電極と対向する第 2 電極、前記第 1 及び第 2 電極の間に液晶を注入することにより形成された液晶層、そして前記第 1 電極に複数回にかけて電荷を供給することによって前記液晶の配向をスプレイ配向からバンド配向に転移させるバンド電圧を印加する複数の電荷供給部を含む液晶表示装置の駆動方法で、

前記液晶表示装置が映像を表示する前に前記電荷供給部により、第 1 電極に複数回にかけて前記バンド電圧を供給することによって前記液晶の配向をスプレイ配向からバンド配向に転移させるバンド電圧を印加する段階と、

前記液晶表示装置が映像を表示する間に前記電荷供給部により、第 1 電極に共通電圧を印加する段階と、

前記液晶表示装置が映像を表示する間に第 2 電極にデータ電圧を印加して映像を表示する段階と、

を含む、液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置、特に、O C B (O p t i c a l l y C o m p e n s a t e d B e n d) 方式の液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、現在最も広く使用されている平板表示装置のうちの 1 つであって、画素電極と共通電極など電場生成電極が形成されている 2 枚の表示板とその間に入っている液晶層を含む。液晶表示装置は、電場生成電極に電圧を印加して液晶層に電場を生成して、これを通じて液晶層の液晶分子の方向を決定して入射光の偏光を制御することによって映像を表示する。

【0003】

このような液晶表示装置の中で、応答速度及び基準視野角を改善するために多様な方法が提示され、例えば、O C B 方式の液晶表示装置を挙げることができる。

このような O C B 方式の液晶表示装置では 2 つの電場生成電極に電場が印加された時液晶分子が 2 つの表示板の間の中心面に対して対称でありながら表示板面から中心面に至るまで水平配列から垂直配列に変わるので広い基準視野角を得ることができる。

【0004】

しかしながら、O C B 方式の液晶表示装置は他の液晶モードとは異なって安定な状態ではなくて、電圧を全く印加しない状態ではスプレイ配向を有し、これをバンド配向に転移させなければならない。

【発明の開示】

【発明が解決しようとする課題】**【0005】**

本発明の課題は、電源供給時の短時間内にスプレイ配向からベンド配向に転移させることができるOCB液晶表示装置を提供することにある。

【課題を解決するための手段】**【0006】**

上記課題を解決するために、本発明の一実施例による液晶表示装置は第1基板、前記第1基板上に形成された第1電極、前記第1基板と対向する第2基板、前記第2基板上に形成されており、前記第1電極と対向する第2電極、前記第1及び第2電極の間に液晶を注入することにより形成された液晶層、前記第1電極に複数回にかけて電荷を供給することによって前記液晶の配向を転移させるベンド電圧を印加する複数の電荷供給部を含む。

10

【0007】

前記液晶の配向転移によって前記液晶の配向がスプレイ配向からベンド配向に変換するように構成できる。

前記電荷供給部は、前記液晶表示装置が映像を表示する前に前記ベンド電圧を前記第1電極に印加するように構成できる。

前記電荷供給部は、前記液晶表示装置が映像を表示する間前記第1電極に共通電圧を印加するように構成できる。

【0008】

前記電荷供給部は、前記共通電圧と基準節点の間に接続されたキャパシタ、ベンド電圧と前記基準節点の間に接続された第1スイッチング素子、そして前記基準節点と前記第1電極の間に接続された第2スイッチング素子を含む構成とすることができる。

20

前記第1及び第2スイッチング素子は交互に導通するように構成できる。

前記ベンド電圧は前記共通電圧より高い電圧であってもよい。

【0009】

前記電荷供給部は、前記共通電圧と前記第1電極の間に接続されている第3スイッチング素子を更に含み、前記第3スイッチング素子は前記第1電極が前記ベンド電圧で充電された後導通するように構成できる。

前記ベンド電圧は時間によって電圧レベルが上昇するように構成できる。

また、本発明の一実施例による液晶表示装置の駆動方法は第1基板、前記第1基板上に形成された第1電極、前記第1基板と対向する第2基板、前記第2基板上に形成されており、前記第1電極と対向する第2電極、そして前記第1及び第2電極の間に液晶を注入することにより形成された液晶層を含む液晶表示装置の駆動方法で、前記第1電極に複数回にかけて電荷を供給することによって前記液晶の配向を転移させるベンド電圧を印加する段階、前記第1電極に共通電圧を印加する段階、そして前記第2電極にデータ電圧を印加して映像を表示する段階を含む。

30

【0010】

前記液晶表示装置は、前記共通電圧と基準節点の間に接続されたキャパシタ、前記ベンド電圧と前記基準節点の間に接続された第1スイッチング素子、そして前記基準節点と前記第1電極の間に接続された第2スイッチング素子を含み、前記電荷供給段階は前記第1スイッチング素子が導通してキャパシタに前記ベンド電圧を供給して電荷を充電する段階、そして前記第2スイッチング素子が導通して充電された電荷を前記第1電極に供給する段階を含むように構成できる。

40

【0011】

前記ベンド電圧は、前記共通電圧より高い電圧レベルを有するように構成できる。

前記ベンド電圧は、時間によって電圧レベルが上昇するように構成できる。

【発明の効果】**【0012】**

本発明によれば、OCB液晶表示装置で液晶キャパシタにベンド電圧に相応する電荷を反復的に供給して共通電極全体に均一にベンド電圧を印加することによって短時間に液晶

50

層の配向をベンド配向に転移させることができる。

【発明を実施するための最良の形態】

【0013】

以下、添付した図面を参照して、本発明の好ましい実施例について当業者が容易に実施することができるように詳細に説明する。しかしながら、本発明は多様に異なる形態で実現できるので、ここで説明する実施例に限定されるものではない。

図面で複数層及び領域を明確に表現するために厚さを拡大して示した。明細書全体を通じて類似な部分については同一な図面符号で示すものとする。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“直上”にある場合だけでなく、その中間に他の部分がある場合も含む。反対にある部分が他の部分の“直上”にあるとする時には中間に他の部分がないことを意味する。

10

【0014】

まず、本発明の一実施例による液晶表示装置について図1及び図2を参照して詳細に説明する。

図1は本発明の一実施例による液晶表示装置のブロック図であり、図2は本発明の一実施例による液晶表示装置で1つの画素の等価回路図である。

図1に示すように、本発明の一実施例による液晶表示装置は液晶表示板組立体300及びこれと接続されたゲート駆動部400及びデータ駆動部500、データ駆動部500に接続された階調電圧生成部800、電荷供給部700そしてこれらを制御する信号制御部600を含む。

20

【0015】

液晶表示板組立体300は、等価回路で見る時複数の信号線($G_1 - G_n$ 、 $D_1 - D_m$)とこれに接続されており、ほぼ行列形態で配列された複数の画素(PX)を含む。反面、図2に示した構造で見る時液晶表示板組立体300は互いに対向する下部及び上部表示板100、200とその間に注入された液晶層3を含む。

信号線($G_1 - G_n$ 、 $D_1 - D_m$)はゲート信号(“走査信号”とも言う)を伝達する複数のゲート線($G_1 - G_n$)とデータ電圧を伝達する複数のデータ線($D_1 - D_m$)を含む。ゲート線($G_1 - G_n$)は互いにほぼ平行になるように行方向(図の左右方向)に延長され、データ線($D_1 - D_m$)は互いにほぼ平行になるように列方向(図の上下方向)に延長される。

30

【0016】

各画素(PX)、例えば*i*番目($i = 1, 2, \dots, n$)ゲート線(G_i)と*j*番目($j = 1, 2, \dots, m$)データ線(D_j)に接続された画素(PX)は信号線(G_i 、 D_j)に接続されたスイッチング素子(Q)とこれに接続された液晶キャパシタ(C_{lc})及びストレージキャパシタ(C_{st})を含む。ストレージキャパシタ(C_{st})は必要に応じて省略することができる。

【0017】

スイッチング素子(Q)は下部表示板100に設けられた薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線(G_i)と接続されており、入力端子はデータ線(D_j)と接続されており、出力端子は液晶キャパシタ(C_{lc})及びストレージキャパシタ(C_{st})と接続されている。薄膜トランジスタは多結晶シリコンや非晶質シリコンを含む構成とすることができる。

40

【0018】

液晶キャパシタ(C_{lc})は、下部表示板100の画素電極191と上部表示板200の共通電極270とを2つの端子とし、この2つの電極191、270の間の液晶層3が両端子間の誘電体として機能することによって構成される。画素電極191はスイッチング素子(Q)と接続されており、共通電極270は上部表示板200の前面に形成されて共通電圧(V_{com})が印加される。図2の場合とは異なって、共通電極270を下部表示板100に設けることもでき、この時には2つの電極191、270のうちの少なくとも一方の電極が線状または棒状に形成することが望ましい。

50

【 0 0 1 9 】

液晶キャパシタ (C l c) の補助的な役割を果たすストレージキャパシタ (C s t) は、下部表示板 1 0 0 に設けられた別個の信号線 (図示せず) と画素電極 1 9 1 とが絶縁体を間に置いて重畳することによって形成され、この別個の信号線には共通電圧 (V c o m) などの決められた電圧が印加される。このような場合とは異なり、画素電極 1 9 1 が絶縁体を媒介として真上の前段ゲート線と重畳することによってストレージキャパシタ (C s t) を構成することもできる。

【 0 0 2 0 】

一方、色表示を実現するためには、各画素 (P X) が基本色のうちの 1 つを固有に表示する空間分割方式、各画素 (P X) が時間によって交互に基本色を表示する時間分割方式などにより、これら基本色の空間的、時間的合計で所望の色相が認識されるようにする。基本色の例としては赤色、緑色、青色など三原色を挙げることができる。図 2 は空間分割の一例として、各画素 (P X) が画素電極 1 9 1 に対応する上部表示板 2 0 0 の領域に基本色のうちの 1 つを示す色フィルター 2 3 0 が形成された場合を示している。図 2 とは異なって、色フィルター 2 3 0 を下部表示板 1 0 0 の画素電極 1 9 1 上または下に形成することもできる。

【 0 0 2 1 】

液晶表示板組立体 3 0 0 には少なくとも一偏光子 (図示せず) が設けられている。

以下、このような液晶表示板組立体 3 0 0 の詳細構造について図 3 及び図 4 を参照して詳細に説明する。

図 3 は本発明の一実施例による液晶表示板組立体の配置図であり、図 4 は図 3 の液晶表示板組立体を I V - I V 線に沿って切って示した断面図である。

【 0 0 2 2 】

図 3 及び図 4 に示すように本発明の一実施例による液晶表示板組立体は前述したように、下部表示板 1 0 0 と上部表示板 2 0 0 及びその間に注入された液晶層 3 を含む。

まず、下部表示板 1 0 0 について説明する。

透明なガラスまたはプラスチックなどで構成された絶縁基板 1 1 0 上に複数のゲート線 1 2 1 及び複数の維持電極線 1 3 1 が形成されている。

【 0 0 2 3 】

ゲート線 1 2 1 は、ゲート信号を伝達して主に図の横方向に延長されている。各ゲート線 1 2 1 は、下に突出した複数のゲート電極 1 2 4 と他の層または外部駆動回路との接続のために幅が拡大された端部 (図示せず) を含む。ゲート信号を生成するゲート駆動回路 (図示せず) は、基板 1 1 0 上に取り付けられる可撓性印刷回路膜 (図示せず) 上に装着することができ、基板 1 1 0 上に直接装着することもでき、また基板 1 1 0 に集積することも可能である。ゲート駆動回路を基板 1 1 0 上に集積する場合には、ゲート線 1 2 1 を延長してこれと直接接続することが可能である。

【 0 0 2 4 】

維持電極線 1 3 1 は所定の電圧が印加されるものであって、ゲート線 1 2 1 とほぼ平行に延長された幹線と、この幹線から分岐する複数対の維持電極 (1 3 3 a 、 1 3 3 b) を含む。維持電極線 1 3 1 はそれぞれ隣接する 2 つのゲート線 1 2 1 の間に位置しており、幹線は 2 つのゲート線 1 2 のうちの下側に近い位置に形成される。維持電極 (1 3 3 a 、 1 3 3 b) はそれぞれ幹線と接続された固定端とその反対側の自由端を有している。維持電極線 1 3 1 は、図示したものに限定されるものではなく、その形状及び配置は多様に変形することができる。

【 0 0 2 5 】

ゲート線 1 2 1 及び維持電極線 1 3 1 は、アルミニウム (A l) やアルミニウム合金などアルミニウム系金属、銀 (A g) や銀合金など銀系金属、銅 (C u) や銅合金など銅系金属、モリブデン (M o) やモリブデン合金などモリブデン系金属、クロム (C r) 、タンタル (T a) 及びチタン (T i) などで形成することができる。しかしながら、これらは物理的性質が他の 2 つの導電膜 (図示せず) を含む多重膜構造を有することもできる。

このうちの一方の導電膜は、信号遅延や電圧降下を軽減することができるように、比抵抗が低い金属、例えばアルミニウム系金属、銀系金属、銅系金属などで形成できる。また、他方の導電膜は異なる物質、特にITO（酸化インジウム錫）及びIZO（酸化インジウム亜鉛）との物理的、化学的、電気的接触特性に優れた物質、例えばモリブデン系金属、クロム、タンタル、チタンなどで形成することができる。このような組み合わせの良い例としては、クロム下部膜とアルミニウム（合金）上部膜及びアルミニウム（合金）下部膜とモリブデン（合金）上部膜を挙げることができる。しかしながら、ゲート線121及び維持電極線131は例示したものに限定されるものではなく、その他にも多様な金属または導電体で形成することができる。

【0026】

ゲート線121及び維持電極線131の側面は基板110面に対して傾いており、その傾斜角は約30°～約80°であることが好ましい。

ゲート線121及び維持電極線131上には窒化珪素（SiN_x）または酸化珪素（SiO_x）などで作られたゲート絶縁膜140が形成されている。

ゲート絶縁膜140上には、水素化非晶質シリコン（非晶質シリコンは略称a-Siとして使う）または多結晶シリコンなどで形成された複数の島型半導体154が形成されている。半導体154はゲート電極124上に位置する。

【0027】

半導体154上には複数の島型抵抗性接触部材163、165が形成されている。抵抗性接触部材163、165は、燐などのn型不純物が高濃度でドーピングされているn⁺水素化非晶質珪素などの物質、またはシリサイドで形成することができる。抵抗性接触部材163、165は対を構成して半導体154上に配置されている。

半導体154と抵抗性接触部材163、165の側面は基板110面に対して傾いており、その傾斜角は30°～80°程度とすることが好ましい。

【0028】

抵抗性接触部材163、165及びゲート絶縁膜140上には複数のデータ線171と複数のドレーン電極175が形成されている。

データ線171は、データ信号を伝達して主に図の縦方向に延長されてゲート線121と交差する。各データ線171はまた、維持電極線131と交差して隣接した維持電極（133a、133b）集合の間に延長されている。各データ線171はまた、維持電極線131の幹線と交差する。各データ線171はゲート電極124に向かってのびた複数のソース電極173と、他の層または外部駆動回路との接続のために幅が拡大された端部（図示せず）を含む。データ信号を生成するデータ駆動回路（図示せず）は、基板110上に取り付けられた可撓性印刷回路膜（図示せず）上に装着することができ、基板110上に直接装着することもでき、また基板110に集積することも可能である。データ駆動回路を基板110上に集積する場合、データ線171を延長してこれと直接接続することができる。

【0029】

ドレーン電極175はデータ線171と分離されており、ゲート電極124を中心にソース電極173と対向する。

1つのゲート電極124、1つのソース電極173及び1つのドレーン電極175は半導体154と一緒に1つの薄膜トランジスタ（TFT）（Q）を形成し、薄膜トランジスタ（Q）のチャンネルはソース電極173とドレーン電極175の間の半導体154に形成される。

【0030】

データ線171及びドレーン電極175はモリブデン、クロム、タンタル及びチタンなど耐火性金属またはこれらの合金で形成されることが好ましく、耐火性金属膜（図示せず）と低抵抗導電膜（図示せず）を含む多重膜構造とすることができる。多重膜構造の例としては、クロムまたはモリブデン（合金）下部膜とアルミニウム（合金）上部膜の二重膜、モリブデン（合金）下部膜とアルミニウム（合金）中間膜とモリブデン（合金）上部膜

10

20

30

40

50

の三重膜を挙げることができる。しかしながら、データ線 171 及びドレーン電極 175 は、例示したものに限定されるものではなく、その他にも多様な金属または導電体で形成することができる。

【0031】

データ線 171 及びドレーン電極 175 また、その側面が基板 110 面に対して $30^\circ \sim 80^\circ$ 程度の傾斜角で傾いていることが好ましい。

抵抗性接触部材 163、165 は、その下の半導体 154 とその上のデータ線 171 及びドレーン電極 175 の間にだけ存在してこれらの間の接触抵抗を低くする。

データ線 171、ドレーン電極 175 及び露出された半導体 154 部分上には保護膜 180 が形成されている。保護膜 180 は、無機絶縁物または有機絶縁物などで形成することができ、表面を平坦にすることが好ましい。無機絶縁物の例としては窒化シリコンと酸化シリコンを挙げることができる。有機絶縁物は、感光性を有する材料で構成することができ、その誘電定数は約 4.0 以下であることが好ましい。しかしながら、保護膜 180 は、有機膜の優れた絶縁特性を生かしながらも、露出した半導体 154 部分を損傷しないように下部無機膜と上部有機膜の二重膜構造とすることができる。

10

【0032】

保護膜 180 には、データ線 171 の端部（図示せず）を各々露出する複数の接触孔（図示せず）とドレーン電極 175 を各々露出する複数の接触孔 185 が形成されており、保護膜 180 とゲート絶縁膜 140 にはゲート線 121 の端部（図示せず）を露出する複数の接触孔（図示せず）が形成されている。

20

保護膜 180 上には、複数の画素電極 191 及び複数の接触補助部材（図示せず）が形成されている。これらはITOまたはIZOなどの透明な導電物質やアルミニウム、銀、クロムまたはその合金などの反射性金属で形成することができる。

【0033】

画素電極 191 は、接触孔 185 を通じてドレーン電極 175 と物理的・電氣的に接続されており、ドレーン電極 175 からデータ信号が印加される。データ信号が印加された画素電極 191 は、共通電圧が印加される他の表示板 200 の共通電極 270 と一緒に電場を生成することによって、2つの電極 191、270 の間の液晶層 3 の液晶分子 31 の方向を決定する。このように決定された液晶分子 31 の方向によって、液晶層 3 を通過する光の偏光が変わる。画素電極 191 と共通電極 270 は液晶キャパシタを構成して薄膜トランジスタが遮断した後にも印加された電圧を維持する。

30

【0034】

画素電極 191 は、維持電極（133a、133b）を始めとした維持電極線 131 と重畳する。画素電極 191 及びこれと電氣的に接続されたドレーン電極 175 が維持電極線 131 と重畳して、液晶キャパシタの電圧維持能力を強化するストレージキャパシタを構成する。

接触補助部材（図示せず）は、各々接触孔（図示せず）を通じてゲート線 121 の端部（図示せず）及びデータ線 171 の端部（図示せず）と接続される。接触補助部材（図示せず）は、ゲート線 121 の端部（図示せず）及びデータ線 171 の端部（図示せず）と外部装置との接着性を補完してこれらを保護する。

40

【0035】

次に、上部表示板 200 について説明する。

透明なガラスまたはプラスチックなどで構成された絶縁基板 210 上にブラックマトリックス 220 が形成されている。ブラックマトリックス 220 は、データ線 171 に対応する線状部分（図示せず）と薄膜トランジスタに対応する面型部分（図示せず）を含み、画素電極 191 の間の光漏れを防ぐ。

【0036】

基板 210 上にはまた、複数の色フィルター 230 が形成されている。色フィルター 230 は、そのほとんどの部分がブラックマトリックス 220 に囲まれた領域内に存在し、画素電極 191 列に沿って縦方向に長く延長された構成とすることができる。各色フィル

50

ター 2 3 0 は赤色、緑色及び青色の三原色など基本色のうちの 1 つを表示するように構成できる。

【 0 0 3 7 】

色フィルター 2 3 0 及びブラックマトリックス 2 2 0 上にはオーバーコートを形成することができる。オーバーコートは有機絶縁物で形成することができ、色フィルター 2 3 0 が露出することを防止し平坦面を提供することができる。このオーバーコートは省略することができる。

色フィルター 2 3 0 とブラックマトリックス 2 2 0 上には、共通電極 2 7 0 が形成されている。共通電極 2 7 0 は I T O、I Z O などの透明な導電体などで形成することができる。

10

【 0 0 3 8 】

表示板 1 0 0、2 0 0 の内側面には同一の方向にラビングされている水平配向膜 1 1、2 1 が塗布されている。

表示板 1 0 0、2 0 0 の外側側面には、偏光子 1 2、2 2 が設けられているが、2 個の偏光子 1 2、2 2 の透過軸は直交しており、このうちの 1 つの透過軸はゲート線 1 2 1 に対して平行であることが好ましい。反射型液晶表示装置の場合には 2 個の偏光子 1 2、2 2 のうちの 1 個を省略することができる。

【 0 0 3 9 】

偏光子 1 2、2 2 と表示板 1 0 0、2 0 0 の間には補償フィルム 1 3、2 3 が設けられており、この補償フィルム 1 3、2 3 としては C プレート補償フィルムまたは二軸性補償フィルムなどを使用することができる。

20

液晶層 3 は、誘電率異方性が正のネマチック液晶を含み、初期においてスプレイ配向されており、ベンド電圧によって図 4 のようにベンド配向に転換され、この状態で表示のための駆動が行われる。一般に、O C B 液晶表示装置はノーマリーホワイト、つまり、電圧を印加しない状態でホワイトを表示する。

【 0 0 4 0 】

図 1 に示すように、階調電圧生成部 8 0 0 は、画素 (P X) の透過率と関連した全体階調電圧または限定された個数の階調電圧 (以下、“基準階調電圧” という) を生成する。(基準) 階調電圧は共通電圧 (V c o m) に対して正の値を有するものと負の値を有するものを含むことができる。

30

ゲート駆動部 4 0 0 は、液晶表示板組立体 3 0 0 のゲート線 (G ₁ - G _n) と接続されてゲートオン電圧 (V o n) とゲートオフ電圧 (V o f f) の組み合わせから成るゲート信号をゲート線 (G ₁ - G _n) に印加する。

【 0 0 4 1 】

データ駆動部 5 0 0 は、液晶表示板組立体 3 0 0 のデータ線 (D ₁ - D _m) と接続されており、階調電圧生成部 8 0 0 からの階調電圧を選択してこれをデータ電圧としてデータ線 (D ₁ - D _m) に印加する。これに対し、階調電圧生成部 8 0 0 が階調電圧を全て提供せずに、限定された個数の基準階調電圧だけを提供する場合、データ駆動部 5 0 0 が基準階調電圧を分圧して所望のデータ電圧を生成するように構成できる。

40

【 0 0 4 2 】

電荷供給部 7 0 0 は、下部表示板 1 0 0 の周縁領域に位置する複数の電荷供給回路 7 1 0 を含む。このような電荷供給部 7 0 0 は下部表示板 1 0 0 の接続点 (図示せず) を通じて上部表示板 2 0 0 の共通電極 2 7 0 に共通電圧またはベンド電圧を印加する。

それぞれの電荷供給回路 7 1 0 については詳細に後述する。

信号制御部 6 0 0 はゲート駆動部 4 0 0、データ駆動部 5 0 0 及び電荷供給部 7 0 0 などを制御する。

【 0 0 4 3 】

このような駆動装置 4 0 0、5 0 0、6 0 0、7 0 0、8 0 0 は、それぞれ少なくとも 1 つの集積回路チップの形態で液晶表示板組立体 3 0 0 上に直接装着することができ、可撓性印刷回路膜 (図示せず) 上に装着されて T C P (T a p e C a r r i e r P a c

50

k a g e) の形態で液晶表示板組立体 3 0 0 に取り付けることもでき、別途の印刷回路基板 (図示せず) 上に装着することもできる。これとは異なって、これら駆動装置 4 0 0 、 5 0 0 、 6 0 0 、 7 0 0 、 8 0 0 が信号線 ($G_1 - G_n$ 、 $D_1 - D_m$) 及び薄膜トランジスタスイッチング素子 (Q) などと一緒に液晶表示板組立体 3 0 0 に集積することも可能である。また、駆動装置 4 0 0 、 5 0 0 、 6 0 0 、 7 0 0 、 8 0 0 は全てを単一チップに集積することができ、また、これらのうちの少なくとも 1 つまたは複数を前述した単一チップの外側に配置した回路構成とするもでき、各装置を構成する回路素子のうちの 1 または複数を前述の単一チップの外側に配置した回路構成とすることもできる。

【 0 0 4 4 】

以下、図 5 及び図 6 を参照して電荷供給部 7 0 0 を用いた液晶層 3 の配向転移を調べる。

10

図 5 はベンド電圧を印加する前の液晶の配向状態を示した図面であり、図 6 はベンド電圧を印加した後の液晶の配向状態を示した図面である。

図 5 に示すように、ベンド電圧を印加しない状態で、2 つの配向膜 1 1 、 2 1 近傍の液晶分子 3 1 はラビング方向に向かって一端が立ち上がった形態の先傾斜角を有して水平配向されている。従って、液晶分子 3 1 の配列は基板 1 1 0 、 2 1 0 面と平行で 2 つの配向膜 1 1 、 2 1 の表面からほぼ同じ距離にある面 (以下、 “ 中心面 ” という) を中心に対称を構成するようになる。このような配向をスプレイ配向という。

【 0 0 4 5 】

このような状態で液晶層 3 に電場が印加されれば液晶分子 3 1 がスプレイ配向から他の配向に変化することとなる。

20

2 つ表示板 1 0 0 、 2 0 0 の電極 (図示せず) に電圧を印加し始めて、2 つ表示板 1 0 0 、 2 0 0 の面に垂直である電場が液晶層 3 に生じれば、配向膜 1 1 、 2 1 近傍の液晶分子 3 1 が電場に反応して立ち上がる。ところが 2 つの配向膜 1 1 、 2 1 表面で液晶分子 3 1 の立ち上がる方向が同一なので、液晶層 3 の中間部分では液晶分子 3 1 の立ち上がる方向が衝突を起こし大きいストレスが生じ、これによりエネルギー的に安定なねじれ配向に転移される。これを転移スプレイ配向という。

【 0 0 4 6 】

この状態で電場を更に強くすれば、図 6 に示すように、液晶はベンド配向をするようになる。このような配向転移は、液晶表示板組立体 3 0 0 全体の液晶キャパシタ (C_{lc}) で均一に発生する必要がある。

30

次に、図 7 及び図 8 を参照して本発明の一実施例による電荷供給回路の構造について説明する。

【 0 0 4 7 】

図 7 は本発明の一実施例による電荷供給回路を示した回路図であり、図 8 は本発明の一実施例による液晶表示装置の動作を示す信号波形図である。

図 7 に示すように、それぞれの電荷供給回路 7 1 0 はキャパシタ (C_b) 及び複数のスイッチング素子 (S_1 、 S_2 、 S_3) を含む。

スイッチング素子 (S_1) は三端子素子であって、第 1 制御信号 (G_1) と接続されている制御端子、共通電圧 (V_{com}) と接続されている入力端子及び出力端 (OUT) と接続されている出力端子を含む。

40

【 0 0 4 8 】

スイッチング素子 (S_2) はまた、三端子素子であって、第 2 制御信号 (G_2) と接続されている制御端子、ベンド電圧 (V_{bend}) と接続されている入力端子及び節点 (n_1) と接続されている出力端子を含む。

スイッチング素子 (S_3) はまた、三端子素子であって、第 3 制御信号 (G_3) と接続されている制御端子、節点 (n_1) と接続されている入力端子及び出力端 (OUT) と接続されている出力端子を含む。

【 0 0 4 9 】

キャパシタ (C_b) は共通電圧 (V_{com}) と節点 (n_1) の間に接続されている。

50

複数の電荷供給回路 710 の出力端 (OUT) は下部表示板 100 の接続点を通じて上部表示板 200 の共通電極 270 と接続されている。

次に、このような液晶表示装置の動作について詳細に説明する。

外部から (図示せず) 信号が印加されれば、信号制御部 600 は配向制御信号 (CONT3) を電荷供給部 700 に出力する。

【0050】

このような配向制御信号 (CONT3) は第1～第3制御信号 (G1、G2、G3) を含む。

まず、ハイレベルの第2制御信号 (G2) が印加されれば、各電荷供給回路 710 のスイッチング素子 (S2) が導通して節点 (n1) にベンド電圧 (Vbend) を伝達する。ベンド電圧 (Vbend) は直流電圧として共通電圧 (Vcom) より高いレベルを有する。

【0051】

キャパシタ (Cb) は共通電圧 (Vcom) とベンド電圧 (Vbend) の差電圧に相応する電荷を充電する。

次に、ハイレベルの第3制御信号 (G3) が印加され、第2制御信号 (G2) がローレベルに遷移すれば、スイッチング素子 (S2) が遮断してスイッチング素子 (S3) が導通する。

【0052】

これにより、キャパシタ (Cb) と液晶キャパシタ (Clc) の間の電圧差によってキャパシタ (Cb) から液晶キャパシタ (Clc) 側に電流が流れてキャパシタ (Cb) に充電されていた電荷が出力端 (OUT) を通じて共通電極 270 に接続された液晶キャパシタ (Clc) に充電される。

このようなスイッチング素子 (S2、S3) の動作が複数回にかけて繰り返されれば液晶キャパシタ (Clc) には多くの電荷が充電されて共通電極 270 全体が均一にベンド電圧 (Vbend) のようなレベルの電圧を有する。従って、液晶層 3 はベンド電圧 (Vbend) に相応する電場によってベンド配向に転移する。

【0053】

この時、現在共通電極 270 の電圧である V_{com_real} がベンド電圧 (Vbend) と近くなることによって (Cb、Clc) 両キャパシタの電流ピークは次第に低くなって、これによりキャパシタ (Cb) で液晶キャパシタ (Clc) に伝達される電荷量が減る。従って、スイッチング素子 (S2、S3) のオン/オフが繰り返されることによってベンド電圧 (Vbend) のレベルを上昇させることによって (Cb、Clc) 両キャパシタの間の移動電荷量を増やすことができ、短時間のうちに液晶キャパシタ (Clc) を均一に充電することができる。

【0054】

一方、スイッチング素子 (S2、S3) が導通/遮断を繰り返す間スイッチング素子 (S1) は遮断状態を維持する。

液晶層 3 が配向転移を終えれば、第1及び第2制御信号 (G1、G2) がローレベルに遷移して、第3制御信号 (G3) がハイレベルに遷移する。

従って、スイッチング素子 (S2、S3) が遮断して、スイッチング素子 (S1) が導通して出力端 (OUT) を通じて共通電極 270 に共通電圧 Vcom が印加される。

【0055】

共通電極 270 に共通電圧 (Vcom) が印加された状態で、信号制御部 600 は外部のグラフィック制御器 (図示せず) から入力映像信号 (R、G、B) 及びその表示を制御する入力制御信号を受信する。入力映像信号 (R、G、B) は各画素 (PX) の輝度情報 を載せており、輝度は決められた個数、例えば $1024 (= 2^{10})$ 、 $256 (= 2^8)$ または $64 (= 2^6)$ 個の階調を有している。入力制御信号の例としては垂直同期信号 (Vsync) と水平同期信号 (Hsync)、メインクロック (MCLK)、データイネーブル信号 (DE) などがある。

10

20

30

40

50

【 0 0 5 6 】

信号制御部 6 0 0 は入力映像信号 (R 、 G 、 B) と入力制御信号に基づいて入力映像信号 (R 、 G 、 B) を液晶表示板組立体 3 0 0 の動作条件に合うように適切に処理してゲート制御信号 (C O N T 1) 及びデータ制御信号 (C O N T 2) などを生成した後、ゲート制御信号 (C O N T 1) をゲート駆動部 4 0 0 に送出して、データ制御信号 (C O N T 2) と処理した映像信号 (D A T) をデータ駆動部 5 0 0 に送出する。

【 0 0 5 7 】

ゲート制御信号 (C O N T 1) は走査開始を指示する走査開始信号 (S T V) とゲートオン電圧 (V o n) の出力周期を制御する少なくとも 1 つのクロック信号を含む。ゲート制御信号 (C O N T 1) はまた、ゲートオン電圧 (V o n) の持続時間を限定する出力イネーブル信号 (O E) を更に含むように構成できる。

10

データ制御信号 (C O N T 2) は 1 つの行の画素 (P X) に対するデジタル映像信号 (D A T) の伝送開始を知らせる水平同期開始信号 (S T H) と、データ線 (D ₁ - D _m) にアナログデータ電圧を印加するロード信号 (L O A D) 及びデータクロック信号 (H C L K) を含む。データ制御信号 (C O N T 2) は、共通電圧 (V c o m) に対するアナログデータ電圧の電圧極性 (以下、 “ 共通電圧に対するデータ電圧の極性 ” を縮めて “ データ電圧の極性 ” という) を反転させる反転信号 (R V S) を更に含む構成とすることができる。

【 0 0 5 8 】

信号制御部 6 0 0 からのデータ制御信号 (C O N T 2) によって、データ駆動部 5 0 0 は 1 つの行の画素 (P X) に対するデジタル映像信号 (D A T) を受信して、各デジタル映像信号 (D A T) に対応する階調電圧を選択することによってデジタル映像信号 (D A T) をアナログデータ電圧に変換した後、これを当該データ線 (D ₁ - D _m) に印加する。

20

【 0 0 5 9 】

ゲート駆動部 4 0 0 は、信号制御部 6 0 0 からのゲート制御信号 (C O N T 1) によってゲートオン電圧 (V o n) をゲート線 (G ₁ - G _n) に印加してこのゲート線 (G ₁ - G _n) に接続されたスイッチング素子 (Q) を導通させる。そうすれば、データ線 (D ₁ - D _m) に印加されたデータ電圧が導通したスイッチング素子 (Q) を通じて当該画素 (P X) に印加される。

30

【 0 0 6 0 】

画素 (P X) に印加されたデータ電圧と共通電圧 (V c o m) との差は、液晶キャパシタ (C l c) の充電電圧、つまり、画素電圧として示される。液晶分子は画素電圧の大きさによってその配列を別にして、これにより液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は液晶表示板組立体 3 0 0 に取り付けられた偏光子によって光の透過率変化に示され、これによって画素 (P X) は映像信号 (D A T) の階調を示す輝度を表示する。

【 0 0 6 1 】

1 水平周期 (“ 1 H ” と称し、水平同期信号 (H s y n c) 及びデータイネーブル信号 (D E) の一周期と同一である) を単位にしてこのような過程を繰り返すことによって、全てのゲート線 (G ₁ - G _n) に対して順にゲートオン電圧 (V o n) を印加して全ての画素 (P X) にデータ電圧を印加して 1 フレームの映像を表示する。

40

1 フレームが終われば、次フレームが始まって各画素 (P X) に印加されるデータ電圧の極性が直前フレームでの極性と反対になるようにデータ駆動部 5 0 0 に印加される反転信号 (R V S) の状態が制御される (“ フレーム反転 ”) 。この時、1 フレーム内でも反転信号 (R V S) の特性によって 1 つのデータ線を通じて流れるデータ電圧の極性を変更するように構成でき (例 : 行反転、点反転) 、 1 つの画素の行に印加されるデータ電圧の極性を互いに異なるようにすることもできる (例 : 列反転、点反転) 。

【 0 0 6 2 】

以上、本発明の好ましい実施例について説明したが、本発明の権利範囲はこれに限定さ

50

れるものではなく、特許請求の範囲と発明の詳細な説明及び添付した図面の範囲内で多様に変形して実施するのが可能であり、これもまた本発明の範囲に属することは当然である。

【図面の簡単な説明】

【0063】

【図1】本発明の一実施例による液晶表示装置のブロック図である。

【図2】本発明の一実施例による液晶表示装置の1つの画素に対する等価回路図である。

【図3】本発明の一実施例による液晶表示装置の液晶表示板組立体の配置図である。

【図4】図3の液晶表示板組立体をI V - I V線に沿って切って示した断面図である。

【図5】ベンド電圧を印加する前の液晶の配向状態を示した図面である。

【図6】ベンド電圧を印加した後の液晶の配向状態を示した図面である。

【図7】本発明の一実施例による電荷供給部を示した回路図である。

【図8】本発明の一実施例による液晶表示装置の動作を示した信号波形図である。

【符号の説明】

【0064】

3 液晶層

11、21 配向膜

31 液晶分子

100、200 表示板

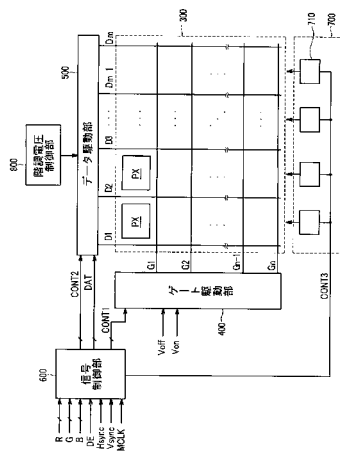
110、210 基板

300 液晶表示板組立体

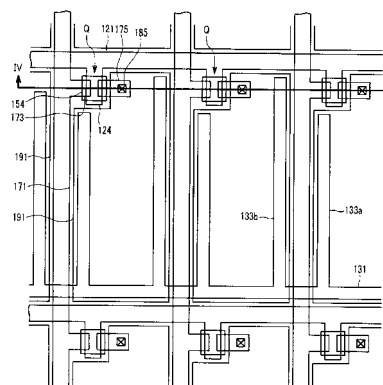
700 電荷供給部

C1c 液晶キャパシタ

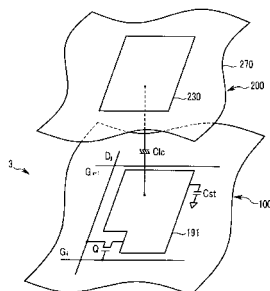
【図1】



【図3】



【図2】



10

20

【 図 5 】

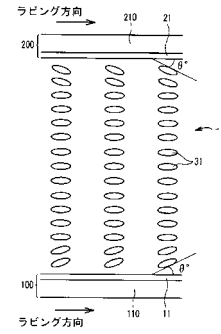


FIG. 1 is a schematic cross-sectional view of a multi-layered structure. It shows a top layer 200 with a sub-layer 210 and a bottom layer 100 with a sub-layer 110. Between these layers are three vertical columns of ovals, with the rightmost column labeled 31. A dashed line 1 is shown at the bottom.

The timing diagram illustrates the relationship between several signals over time t . The signals are:

- G1**: A signal that transitions from low to high at the end of the first burst of I and remains high.
- G2**: A periodic square wave that transitions between high and low states during each burst of I .
- G3**: A periodic square wave that transitions between high and low states during each burst of I .
- Vband**: A signal that transitions from low to high at the start of the first burst of I and remains high.
- Voom,real**: A signal that transitions from low to high at the start of the first burst of I and remains high.
- I**: A series of three narrow pulses, each occurring during a high state of $G2$ and $G3$.

The diagram shows that the signals $G1$, $G2$, and $G3$ are used to control the data bus and the I signal, while $Vband$ and $Voom,real$ are used to control the I signal.

フロントページの続き

(72)発明者 チョ 政 煥

大韓民国京畿道高陽市一山西区注葉2洞ムンチョンマウル1団地シンアンアパート1705棟701号

(72)発明者 朴 鎮 浩

大韓民国京畿道水原市勸善区勸善洞ビョックサンハンソンアパート809棟801号

(72)発明者 李 弦 洙

大韓民国京畿道安養市東安区虎溪2洞ハンマウムイムグァンアパート205棟2404号

審査官 小濱 健太

(56)参考文献 特開平10-206822(JP,A)

特開2006-171679(JP,A)

特開2000-321556(JP,A)

特開2002-169157(JP,A)

特開2002-365666(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133