



(43) 国際公開日
2008 年 11 月 27 日 (27.11.2008)

PCT

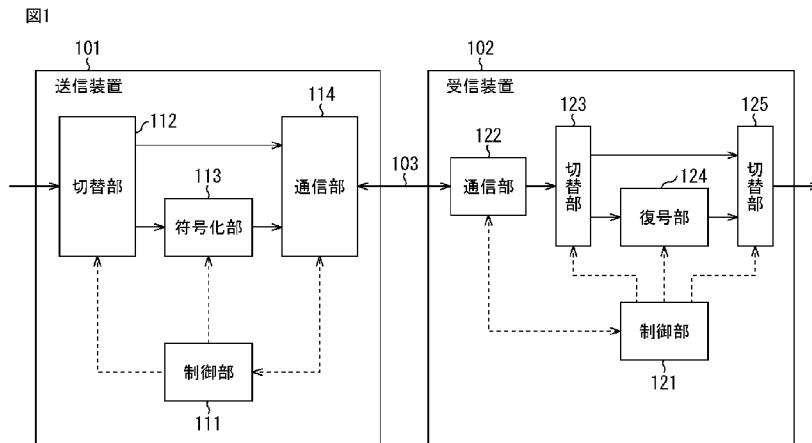
(10) 国際公開番号
WO 2008/143158 A1

- (51) 国際特許分類:
H04N 1/41 (2006.01) H04N 7/30 (2006.01)
- (21) 国際出願番号: PCT/JP2008/059003
- (22) 国際出願日: 2008 年 5 月 16 日 (16.05.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-132156 2007 年 5 月 17 日 (17.05.2007) JP
特願2008-024401 2008 年 2 月 4 日 (04.02.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 福原 隆浩 (FUKUHARA, Takahiro) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 安藤 勝俊 (ANDO, Katsutoshi) [JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 稲本 義雄 (INAMOTO, Yoshio); 〒1600023 東京都新宿区西新宿 7 丁目 1 1 番 1 8 号 7 1 1 ビルディング 4 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH,

[続葉有]

(54) Title: INFORMATION PROCESSING DEVICE AND METHOD

(54) 発明の名称: 情報処理装置および方法



- 101... TRANSMISSION DEVICE
112... SWITCHING UNIT
113... ENCODING UNIT
114... COMMUNICATION UNIT
111... CONTROL UNIT
102... RECEPTION DEVICE
122... COMMUNICATION UNIT
123... SWITCHING UNIT
124... DECODING UNIT
125... SWITCHING UNIT
121... CONTROL UNIT

(57) Abstract: It is possible to provide an information processing device and method which can transmit image data with a high quality and a low delay in various conditions. A control unit (111) acquires from a communication unit (114), negotiation information including a transmission-enabled bit rate based on the specification of a transmission path (103) or information on a reception device and a measurement value of the transmission-enabled bit rate. The control unit (111) further controls whether to transmit image data after encoding it and sets encoding of a resolution, a bit rate, a delay time, and the like. Moreover, an encoding unit (113) controls the number of decompositions of a color difference in accordance with the format of the image data to be encoded. The present invention may be applied, for example, to a communication device.

(57) 要約: 本発明は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができるようにした情報処理装置および方法に関する。制御部 111 は、通信部 114 より伝送路 103 の規格上

[続葉有]

WO 2008/143158 A1



GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

添付公開書類:
— 国際調査報告書

の伝送許容ビットレート、または受信装置に関する情報や伝送許容ビットレートの計測値を含むネゴシエーション情報を取得し、画像データを符号化して伝送するか否かを制御したり、解像度、ビットレート、遅延時間等の符号化の設定を行ったりする。また、符号化部 113 は、符号化する画像データのフォーマットに応じて色差成分の分解数を制御する。本発明は、例えば、通信装置に適用することができる。

明 細 書

情報処理装置および方法

技術分野

- [0001] 本発明は、情報処理装置および方法に関し、特に、より多様な状況において、画像データを高品質かつ低遅延に伝送することができるようにした情報処理装置および方法に関する。

背景技術

- [0002] 家庭内のデジタル映像機器には、目を見張る技術の発展があり、映像の高解像度化はその一例である。しかし、映像をカメラで撮影するカムコーダ、テレビ番組を録画・再生する機器(DVD(Digital Versatile Disc)レコーダ、BD(Blue-Ray Disc)レコーダ等)、ゲーム機器、テレビ受信機等の機器間の接続はまだ完全とは言えない。
- [0003] MPEG-2(Moving Picture Experts Group phase 2)は、例えばBS(Broadcasting Satellite)デジタル放送で、HDTV(High Definition Television)のインターレース動画を圧縮する際に使われている。また、DVDソフトも全てMPEG-2が使われており、MPEG-2で圧縮されたビデオのストリームが記録されている。
- [0004] また、近年、MPEG-2の2倍の圧縮率を持ったAVC(Advanced Video Coding)が、その圧縮効率を買われてカムコーダに採用され始めている。BDレコーダでもAVCエンコーダを搭載して長時間録画をセールスポイントにした商品も出始めている。一方、デジタル機器間を接続するインタフェースとして、最近業界標準になりつつあるのが、HDMI(High Definition Multimedia Interface)である。例えば、特許文献1には、HDMI規格の詳細についての記載がある。
- [0005] HDMIは、デジタル家電向けのインタフェースであり、PC(Personal Computer)とディスプレイとの間の接続標準規格であるDVI(Digital Visual Interface)に、音声伝送機能や著作権保護機能(デジタルコンテンツ等の不正コピー防止機能)、色差伝送機能を加えるなど、AV(Audio Visual)家電向けにアレンジしたものである。2002年12月にHDMI1.0の仕様が策定された。
- [0006] HDMIは非圧縮デジタル音声・映像を伝達し、画質・音質の劣化がない利点がある

。HDMIでは現在フルスペック・ハイビジョン(フルHD:解像度は水平1920画素×垂直1080ライン)の機能を基本としている。映像・音声を非圧縮でプレーヤからテレビに側に転送できるため、デコーダなどの専用チップやソフトウェアを必要としない。接続機器同士が互いに認識できるインテリジェント機能も備えている。

[0007] また、映像・音声・制御信号が一本化したシングルケーブルのため、AV機器の配線を簡略化できるメリットもある。制御信号なども送信することができるので、各AV機器間の連携も容易である。

[0008] 特許文献1:WO2002/078336号公報

発明の開示

発明が解決しようとする課題

[0009] しかしながら、HDMI以外のネットワークを伝送路とするデータ伝送を行う場合も考えられ、その場合、従来の方法では、高品質かつ低遅延に画像データを伝送することは困難になる恐れがあった。また、受信側の能力も機器によって異なるため、通信相手によって、従来の方法では、高品質かつ低遅延に画像データを伝送することは困難になる恐れがあった。

[0010] 本発明は、このような従来の実情に鑑みて提案されたものであり、より多様な状況において、画像データを高品質かつ低遅延に伝送することができるようにするものである。

課題を解決するための手段

[0011] 本発明の一側面は、伝送する画像データを符号化するか否かを選択する選択手段と、前記選択手段により前記画像データを符号化するように選択された場合、前記画像データを周波数帯域毎に分解し、前記周波数帯域毎の係数データからなるサブバンドを生成する処理を、少なくとも最低域成分のサブバンドの1ライン分の係数データを生成するのに必要なライン数分の前記画像データを含むラインブロック毎に行うフィルタ手段と、前記フィルタ手段により高域成分から低域成分の順に生成された前記係数データを低域成分から高域成分の順に並び替える並び替え手段と、前記並び替え手段により並び替えられた前記係数データを符号化する符号化手段と、前記符号化手段により前記係数データが符号化されることにより生成される符号化

データを、伝送路を介して他の情報処理装置に送信する送信手段とを備える情報処理装置である。

[0012] 前記選択手段は、前記伝送路の伝送許容ビットレートが前記画像データのビットレートより大きいか否かによって、前記画像データを符号化するか否かを選択することができる。

[0013] 前記他の情報処理装置より前記他の情報処理装置の能力に関する情報を取得する取得手段をさらに備えることができる。

[0014] 前記送信手段は、所定の符号化データを前記他の情報処理装置に送信し、前記取得手段は、前記前記他の情報処理装置における前記符号化データの受信および復号結果を示す情報を取得し、前記選択手段は、前記取得手段により取得された前記符号化データの受信および復号結果を示す情報に基づいて、前記画像データを符号化するか否かを選択することができる。

[0015] 前記取得手段は、前記他の情報処理装置の復号処理の遅延時間の情報を取得し、前記符号化手段は、前記取得手段により取得された前記遅延時間の情報に基づいて、符号化処理の遅延時間を設定することができる。

[0016] 前記取得手段は、前記他の情報処理装置における前記画像データの解像度の情報を取得し、前記符号化手段は、前記取得手段により取得された前記解像度の情報に基づいて、生成する符号化データの解像度を設定することができる。

[0017] 前記フィルタ手段は、符号化する前記画像データのフォーマットが4:2:0の場合、前記画像データの色差成分の分解数を、前記画像データの輝度成分の分解数より1つ少なくすることができる。

[0018] 本発明の一側面はまた、選択手段が、伝送する画像データを符号化するか否かを選択し、フィルタ手段が、前記画像データを符号化するように選択された場合、前記画像データを周波数帯域毎に分解し、前記周波数帯域毎の係数データからなるサブバンドを生成する処理を、少なくとも最低域成分のサブバンドの1ライン分の係数データを生成するのに必要なライン数分の前記画像データを含むラインブロック毎に行い、並び替え手段が、高域成分から低域成分の順に生成された前記係数データを低域成分から高域成分の順に並び替え、符号化手段が、並び替えられた前記係

数データを符号化し、送信手段が、前記係数データが符号化されることにより生成される符号化データを、伝送路を介して他の情報処理装置に送信する情報処理方法である。

- [0019] 本発明の一側面においては、伝送する画像データを符号化するか否かが選択され、画像データを符号化するように選択された場合、画像データを周波数帯域毎に分解し、周波数帯域毎の係数データからなるサブバンドを生成する処理が、少なくとも最低域成分のサブバンドの1ライン分の係数データを生成するのに必要なライン数分の画像データを含むラインブロック毎に行われ、高域成分から低域成分の順に生成された係数データが低域成分から高域成分の順に並び替えられ、並び替えられた係数データが符号化され、係数データが符号化されることにより生成される符号化データが、伝送路を介して他の情報処理装置に送信される。

発明の効果

- [0020] 本発明によれば、画像データを伝送することができる。特に、画像データを、より多様な状況において、高品質かつ低遅延に伝送することができる。

図面の簡単な説明

- [0021] [図1]本発明を適用した伝送システムの構成例を示す図である。
[図2]図1の符号化部の構成例を示すブロック図である。
[図3]ウェーブレット変換について概略的に説明するための略線図である。
[図4]ウェーブレット変換について概略的に説明するための略線図である。
[図5]5×3フィルタのリフティングの様子を示す略線図である。
[図6]ウェーブレット変換およびウェーブレット逆変換の流れを概略的に示す略線図である。
[図7]図1の復号部の構成例を示すブロック図である。
[図8]送信処理の流れの例を説明するフローチャートである。
[図9]符号化処理の流れの例を説明するフローチャートである。
[図10]受信処理の流れの例を説明するフローチャートである。
[図11]符号化部および復号部の各要素が行う並列動作の様子を概略的に示す略線図である。

[図12]E-EDIDデータの構造例を示す図である。

[図13]Video Short領域の映像データ例を示す図である。

[図14]Vendor Specific領域のデータ構造例を示す図である。

[図15]通信部の構成例を示すブロック図である。

[図16]HDMIトランスミッタとHDMIレシーバの構成例を示すブロック図である。

[図17]TMDS伝送データの構造を示す図である。

[図18]HDMI端子のピン配列(タイプA)を示す図である。

[図19]ネゴシエーション処理の流れの例を説明するフローチャートである。

[図20]送信処理の流れの、他の例を説明するフローチャートである。

[図21]輝度成分と色差成分のプレシントの構成例を示す模式図である。

[図22]輝度成分と色差成分のプレシントの、他の構成例を示す模式図である。

[図23]符号化処理の流れの、他の例を説明するフローチャートである。

[図24]本発明を適用した情報処理システムの構成例を示す図である。

符号の説明

[0022] 100 伝送システム, 101 送信装置, 102 受信装置, 103 伝送路, 111 制御部, 112 切替部, 113 符号化部, 114 通信部, 121 制御部, 122 通信部, 123 切替部, 124 復号部, 125 切替部, 151 ウェーブレット変換部, 152 途中計算用バッファ部, 153 係数並び替え用バッファ部, 154 係数並び替え部, 155 エントロピ符号化部, 161 エントロピ復号部, 162 係数バッファ部, 163 ウェーブレット逆変換部, 211 HDMIトランスミッタ, 212 HDMIレシーバ, 213 DDC, 214 CEC

発明を実施するための最良の形態

[0023] 以下、本発明の実施の形態について説明する。

[0024] 図1は、本発明を適用した伝送システムの構成例を示すブロック図である。

[0025] 図1において、伝送システム100は、伝送路103を介して画像データを送信装置101から受信装置102に伝送するシステムである。送信装置101および受信装置102は、ベースバンドの画像データ、またはその画像データを符号化して生成される符号化データを、伝送路103を介して授受する。符号化データを授受する場合、送信装

置101は、入力されるベースバンドの画像データを所定の方法で符号化して符号化データを生成し、それを受信装置102に送信する。受信装置102は、その符号化データを受信し、送信装置101による符号化方法に対応する復号方法で、受信した符号化データを復号し、ベースバンドの画像データ(復号画像)を生成し、出力する。

[0026] また、ベースバンドの画像データを伝送する場合、送信装置101は、入力されたベースバンドの画像データをベースバンドのまま受信装置102に送信する。受信装置102は、そのベースバンドの画像データを受信すると、それをベースバンドのまま外部に出力する。

[0027] 送信装置101および受信装置102は、符号化データを伝送させるか、または、ベースバンドの画像データを伝送させるかを、状況に応じて適切に選択する。これにより伝送システム100は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができる。

[0028] 図1に示されるように、送信装置101は、制御部111、切替部112、符号化部113、および切替部114を有する。

[0029] 制御部111は、切替部112、符号化部113、および通信部114の動作を制御する。切替部112は、接続先を切り替えることにより、入力されたベースバンドの画像データを、符号化部113に供給するか、通信部114に供給するかを選択する。符号化部113は、切替部112より供給されるベースバンドの画像データを所定の方法で符号化し、符号化データを生成する。符号化部113は、生成した符号化データを通信部114に供給する。通信部114は、切替部112より供給されるベースバンドの画像データ、または、符号化部113より供給される符号化データを、伝送路103の規格に基づく方法で、その伝送路103を介して受信装置102に送信する。

[0030] 例えば、ベースバンドの画像データを伝送させる場合、制御部111は、切替部112を制御して、入力されたベースバンドの画像データを通信部114に供給させる。また、制御部111は、通信部114を制御し、そのベースバンドの画像データを、伝送路103の規格に基づく方法で、その伝送路103を介して受信装置102に送信させる。

[0031] また、例えば、符号化データを伝送させる場合、制御部111は、切替部112を制御して、入力されたベースバンドの画像データを符号化部113に供給させる。制御部1

11は、符号化部113を制御し、そのベースバンドの画像データを符号化させ、生成された符号化データを通信部114に供給させる。また、制御部111は、通信部114を制御し、その符号化データを、伝送路103の規格に基づく方法で、その伝送路103を介して受信装置102に送信させる。

[0032] また、図1に示されるように、受信装置102は、制御部121、通信部122、切替部123、復号部124、および切替部125を有する。

[0033] 制御部121は、切替部112、通信部122、切替部123、復号部124、および切替部125の動作を制御する。通信部122は、送信装置101より送信されるベースバンドの画像データまたは符号化データを、伝送路103を介して取得し、それを切替部123に供給する。切替部123は、接続先を切り替えることにより、供給されたベースバンドの画像データを、切替部125に供給する。また、切替部123は、接続先を切り替えることにより、供給された符号化データを、復号部124に供給する。復号部124は、切替部123より供給される符号化データを、符号化部113による符号化方法に対応する所定の復号方法で復号し、ベースバンドの画像データ(復元画像)を生成する。

[0034] 切替部125は、接続元を切り替えることにより、切替部123、または、復号部124より供給されたベースバンドの画像データを受信装置102の外部に出力する。

[0035] 例えば、ベースバンドの画像データを伝送させる場合、制御部121は、通信部122を制御してそのベースバンドの画像データを受信させ、切替部123に供給させる。制御部121は、切替部123を制御して、そのベースバンドの画像データを切替部125に供給させる。さらに、制御部121は、切替部125を制御し、そのベースバンドの画像データを受信装置102の外部に出力させる。

[0036] また、例えば、符号化データを伝送させる場合、制御部121は、通信部122を制御して、送信装置101より送信された符号化データを受信させ、それを切替部123に供給させる。また、制御部121は、切替部123の接続先を制御し、供給された符号化データを復号部124に供給させる。さらに、制御部121は、復号部124を制御し、符号化データを復号させ、生成されたベースバンドの画像を切替部125に供給させる。また、制御部121は、切替部125の接続元を制御し、復号部124より供給されるベースバンドの画像データを受信装置102の外部に出力させる。

- [0037] 図2は、送信装置101の符号化部113の詳細な構成例を示すブロック図である。図2に示されるように、符号化部113は、ウェーブレット変換部151、途中計算用バッファ部152、係数並び替え用バッファ部153、係数並び替え部154、およびエントロピ符号化部155の機能を有する。
- [0038] 符号化部113に入力された画像データは、ウェーブレット変換部151を介して途中計算用バッファ部152に一時的に溜め込まれる。ウェーブレット変換部151は、途中計算用バッファ部152に溜め込まれた画像データに対してウェーブレット変換を施す。すなわち、ウェーブレット変換部151は、途中計算用バッファ部152から画像データを読み出して分析フィルタによりフィルタ処理を施して低域成分および高域成分の係数のデータを生成し、生成された係数データを途中計算用バッファ部152に格納する。ウェーブレット変換部151は、水平分析フィルタと垂直分析フィルタとを有し、画像データ群に対して、画面水平方向と画面垂直方向の両方について分析フィルタ処理を行う。ウェーブレット変換部151は、途中計算用バッファ部152に格納された低域成分の係数データを再度読み出し、読み出した係数データに対して分析フィルタによるフィルタ処理を施して、高域成分および低域成分の係数のデータをさらに生成する。生成された係数データは、途中計算用バッファ部152に格納される。
- [0039] ウェーブレット変換部151は、この処理を繰り返して分解レベルが所定レベルに達したら、途中計算用バッファ部152から係数データを読み出し、読み出された係数データを係数並び替え用バッファ部153に書き込む。
- [0040] 係数並び替え部154は、係数並び替え用バッファ部153に書き込まれた係数データを所定の順序で読み出し、エントロピ符号化部155に供給する。エントロピ符号化部155は、供給された係数データを、所定の方法で量子化し、例えば、ハフマン符号化や算術符号化といった所定のエントロピ符号化方式で符号化する。エントロピ符号化部155は、生成した符号化データを符号化部113の外部に出力する。
- [0041] 次に、図2のウェーブレット変換部151で行われる処理について、より詳細に説明する。まず、ウェーブレット変換について、概略的に説明する。画像データに対するウェーブレット変換では、図3に概略的に示されるように、画像データを空間周波数の高い帯域と低い帯域とに分割する処理を、分割の結果得られる空間周波数の低い帯

域のデータに対して再帰的に繰り返す。こうして、空間周波数の低い帯域のデータをより小さな領域に追い込んでいくことで、効率的な圧縮符号化を可能とする。

[0042] なお、図3は、画像データの最低域成分領域に対する低域成分の領域Lおよび高域成分の領域Hへの分割処理を3回、繰り返し、分割の階層の総数を示す分割レベル=3とした場合の例である。図3において、“L”および“H”は、それぞれ低域成分および高域成分を表し、“L”および“H”の順序は、前側が横方向に分割した結果の帯域を示し、後側が縦方向に分割した結果の帯域を示す。また、“L”および“H”の前の数字は、その領域の階層を示しており、低域成分の階層ほど小さい値で表されている。この階層の最大値が、ウェーブレット変換のその時の分割レベル(分割数)を示す。

[0043] また、図3の例から分かるように、画面の右下の領域から左上の領域にかけて段階的に処理がなされ、低域成分が追い込まれていく。すなわち、図3の例では、画面の右下の領域が最も低域成分の少ない(高域成分が最も多く含まれる)領域3HHとされる、画面が4分割された左上の領域は、さらに4分割され、この4分割された領域のうち左上の領域がさらに4分割される。最も左上隅の領域は、最も低域成分を多く含む領域0LLとされる。

[0044] 低域成分に対して繰り返し変換および分割を行うのは、画像のエネルギーが低域成分に集中しているためである。このことは、図4のAに一例が示される分割レベル=1の状態から、図4のBに一例が示される分割レベル=3の状態のように分割レベルを進めていくに従って、図4のBに示されるようにしてサブバンドが形成されていくことから、理解される。例えば、図3におけるウェーブレット変換の分割レベルは3であり、この結果、10個のサブバンドが形成されている。

[0045] ウェーブレット変換部151は、通常、低域フィルタと高域フィルタとから構成されるフィルタバンクを用いて、上述のような処理を行う。なお、デジタルフィルタは、通常、複数タップ長のインパルス応答すなわちフィルタ係数を持っているため、フィルタ処理を行えるだけの入力画像データまたは係数データを予めバッファリングしておく必要がある。また、ウェーブレット変換を多段にわたって行う場合も同様に、前段で生成したウェーブレット変換係数を、フィルタ処理が行える数だけバッファリングしておく必要がある。

ある。

[0046] このウェーブレット変換の具体的な例として、 5×3 フィルタを用いた方法について説明する。この 5×3 フィルタを用いた方法は、JPEG2000規格でも採用されており、少ないフィルタタップ数でウェーブレット変換を行うことができる点で、優れた方法である。

[0047] 5×3 フィルタのインパルス応答(Z変換表現)は、次の式(1)および式(2)に示すように、低域フィルタ $H_0(z)$ と、高域フィルタ $H_1(z)$ とから構成される。

$$[0048] \quad H_0(z) = (-1 + 2z^{-1} + 6z^{-2} + 2z^{-3} - z^{-4}) / 8 \quad \cdots (1)$$

$$H_1(z) = (-1 + 2z^{-1} - z^{-2}) / 2 \quad \cdots (2)$$

[0049] これら式(1)および式(2)によれば、低域成分および高域成分の係数を、直接的に算出することができる。ここで、リフティング(Lifting)技術を用いることで、フィルタ処理の計算を減らすことができる。

[0050] 次に、このウェーブレット変換方法について、さらに具体的に説明する。図5は、 5×3 フィルタのリフティングによるフィルタ処理を、分解レベル=2まで実行した例を示している。なお、図5において、図の左側に分析フィルタとして示される部分は、図2のウェーブレット変換部151のフィルタである。また、図の右側に合成フィルタとして示される部分は、後述するウェーブレット逆変換部のフィルタである。

[0051] なお、以下の説明では、例えば表示デバイスなどにおいて画面の左上隅の画素を先頭として、画素が画面の左端から右端に向けて走査されて1ラインが構成され、ライン毎の走査が画面の上端から下端に向けて行われて1画面が構成されるものとする。

[0052] 図5において、左端列は、原画像データのライン上の対応する位置にある画素データが縦方向に並べられて示されている。すなわち、ウェーブレット変換部151におけるフィルタ処理は、垂直フィルタを用いて画面上を画素が縦に走査されて行われる。左端から1列目乃至3列目が分割レベル=1のフィルタ処理を示し、4列目乃至6列目が分割レベル=2のフィルタ処理を示す。左端から2列目は、左端の原画像データの画素に基づく高域成分出力、左端から3列目は、原画像データおよび高域成分出力に基づく低域成分出力を示す。分割レベル=2のフィルタ処理は、左端から4列目

乃至6列目に示されるように、分割レベル＝1のフィルタ処理の出力に対して処理がなされる。

[0053] 分解レベル＝1のフィルタ処理において、第1段階のフィルタ処理として、原画像データの画素に基づき高域成分の係数データが算出され、第2段階のフィルタ処理として、第1段階のフィルタ処理で算出された高域成分の係数データと、原画像データの画素とに基づき低域成分の係数データが算出される。分解レベル＝1の一例のフィルタ処理を、図5における左側(分析フィルタ側)の第1列目乃至第3列目に示す。算出された高域成分の係数データは、図2の係数並び替え用バッファ部153に格納される。また、算出された低域成分の係数データは、図2の途中計算用バッファ部152に格納される。

[0054] 図5においては、係数並び替え用バッファ部153は、一点鎖線で囲まれた部分として示し、途中計算用バッファ部152は、点線で囲まれた部分として示す。

[0055] 途中計算用バッファ部152に保持された分解レベル＝1のフィルタ処理の結果に基づき、分解レベル＝2のフィルタ処理が行われる。分解レベル＝2のフィルタ処理では、分解レベル＝1のフィルタ処理において低域成分の係数として算出された係数データを、低域成分および高域成分を含んだ係数データと見做して、分解レベル＝1と同様のフィルタ処理を行う。分解レベル＝2のフィルタ処理により算出された、高域成分の係数データおよび低域成分の係数データは、係数並び替え用バッファ部153に格納される。

[0056] ウェーブレット変換部151では、上述したようなフィルタ処理を、画面の水平方向および垂直方向にそれぞれ行う。例えば、まず、分解レベル＝1のフィルタ処理を水平方向に行い、生成された高域成分および低域成分の係数データを途中計算用バッファ部152に格納する。次に、途中計算用バッファ部152に格納された係数データに対して、垂直方向に分解レベル＝1のフィルタ処理を行う。この分解レベル＝1の水平および垂直方向の処理により、高域成分をさらに高域成分および低域成分に分解した係数データのそれぞれによる領域HHおよび領域HLと、低域成分をさらに高域成分および低域成分に分解した係数データのそれぞれによる領域LHおよび領域LLとの4領域が形成される。

- [0057] そして、分解レベル＝2では、水平方向および垂直方向のそれぞれについて、分解レベル＝1で生成された低域成分の係数データに対してフィルタ処理が行われる。すなわち、分解レベル＝2では、分解レベル＝1で分割されて形成された領域LLがさらに4分割され、領域LL内にさらに領域HH、領域HL、領域LHおよび領域LLが形成される。
- [0058] ウェーブレット変換部151は、ウェーブレット変換によるフィルタ処理を、画面の縦方向について、数ライン毎の処理に分割して、複数回に分けて段階的に行うようにしている。図5の例では、画面上の第1ラインからの処理になる1回目の処理は、7ラインについてフィルタ処理を行い、8ライン目からの処理になる2回目以降の処理は、4ライン毎にフィルタ処理を行っている。このライン数は、高域成分と低域成分とに2分解した後に、1ライン分の最低域成分が生成されるために必要なライン数に基づく。
- [0059] なお、以下において、この最低域成分の1ライン分(最低域成分のサブバンドの1ライン分の係数データ)を生成するために必要な、他のサブバンドも含めたラインの集まりを、プレシント(またはラインブロック)と称する。ここでラインとは、ウェーブレット変換前の画像データに対応するピクチャ(フレームまたはフィールド)、または各サブバンド内において形成される1行分の画素データ若しくは係数データのことを示す。すなわち、プレシント(ラインブロック)とは、ウェーブレット変換前の元の画像データにおける、ウェーブレット変換後の最低域成分のサブバンド1ライン分の係数データを生成するために必要なライン数分の画素データ群、または、その画素データ群をウェーブレット変換して得られる各サブバンドの係数データ群のことを示す。
- [0060] 図5によれば、分解レベル＝2のフィルタ処理結果で得られる係数C5は、係数C4および途中計算用バッファ部152に格納された係数Caに基づき算出され、係数C4は、途中計算用バッファ部152に格納された係数Ca、係数Cbおよび係数Ccに基づき算出される。さらに、係数Ccは、係数並び替え用バッファ部153に格納される係数C2および係数C3、並びに、第5ラインの画素データに基づき算出される。また、係数C3は、第5ライン乃至第7ラインの画素データに基づき算出される。このように、分割レベル＝2における低域成分の係数C5を得るためには、第1ライン乃至第7ラインの画素データが必要とされる。

- [0061] これに対して、2回目以降のフィルタ処理においては、前回までのフィルタ処理で既に算出され係数並び替え用バッファ部153に格納されている係数データを用いることができるので、必要なライン数が少なく済む。
- [0062] すなわち、図5によれば、分解レベル＝2のフィルタ処理結果で得られる低域成分の係数のうち、係数C5の次の係数である係数C9は、係数C4および係数C8、並びに、途中計算用バッファ部152に格納された係数Ccに基づき算出される。係数C4は、上述した1回目のフィルタ処理により既に算出され、係数並び替え用バッファ部153に格納されている。同様に、係数Ccは、上述の1回目のフィルタ処理により既に算出され、途中計算用バッファ部152に格納されている。したがって、この2回目のフィルタ処理においては、係数C8を算出するためのフィルタ処理のみが、新たになされることになる。この新たなフィルタ処理は、第8ライン乃至第11ラインがさらに用いられてなされる。
- [0063] このように、2回目以降のフィルタ処理は、前回までのフィルタ処理により算出され途中計算用バッファ部152および係数並び替え用バッファ部153に格納されたデータを用いることができるので、それぞれ4ライン毎の処理で済むことになる。
- [0064] なお、画面上のライン数が符号化のライン数と合致しない場合は、原画像データのラインを所定の方法で複製してライン数を符号化のライン数と合わせて、フィルタ処理を行う。
- [0065] このように、最低域成分1ライン分の係数データが得られるだけのフィルタ処理を段階的に、画面全体のラインに対して複数回に分けて(プレシント単位で)行うことで、符号化データを伝送した際に低遅延で復号画像を得ることを可能としている。
- [0066] 次に、図2の係数並び替え部154の処理について説明する。上述したように、ウェーブレット変換部151で算出された係数データは、係数並び替え用バッファ部153に格納され、係数並び替え部154により順序を並び替えられて読み出され、コーディングユニット単位でエントロピ符号化部155に送出される。
- [0067] 既に説明したように、ウェーブレット変換においては、高域成分側から低域成分側へと係数が生成されていく。図5の例では、1回目において、原画像の画素データにより、分解レベル＝1のフィルタ処理で、高域成分の係数C1、係数C2および係数C3

が順次生成される。そして、分解レベル＝1のフィルタ処理で得られた低域成分の係数データに対して分解レベル＝2のフィルタ処理を行い、低域成分の係数C4および係数C5が順次生成される。すなわち、第1回目では、係数C1、係数C2、係数C3、係数C4、係数C5の順に、係数データが生成される。この係数データの生成順は、ウェーブレット変換の原理上、必ずこの順序(高域から低域の順)になる。

[0068] これに対して、復号側では、低遅延で即座に復号を行うためには低域成分から画像の生成および出力を行う必要がある。そのため、符号化側で生成された係数データを最低域成分側から高域成分側に向けて並び替えて復号側に供給することが望ましい。

[0069] 図5の例を用いて、より具体的に説明する。図5の右側は、逆ウェーブレット変換を行う合成フィルタ側を示す。復号側の、出力画像データの第1ライン目を含む1回目の合成処理(逆ウェーブレット変換処理)は、符号化側の1回目のフィルタ処理で生成された最低域成分の係数C4および係数C5と、係数C1とを用いて行われる。

[0070] すなわち、1回目の合成処理においては、係数C5、係数C4、係数C1の順に符号化側から復号側に係数データを供給し、復号側では、分解レベル＝2に対応する合成処理である合成レベル＝2の処理で、係数C5および係数C4に対して合成処理を行って係数Cfを生成し、バッファに格納する。そして、分解レベル＝1に対応する合成処理である合成レベル＝1の処理で、この係数Cfと係数C1に対して合成処理を行って、第1ラインを出力する。

[0071] このように、第1回目の合成処理においては、符号化側で係数C1、係数C2、係数C3、係数C4、係数C5の順に生成され係数並び替え用バッファ部153に格納された係数データが、係数C5、係数C4、係数C1、...の順に並び替えられて復号側に供給される。

[0072] なお、図5の右側に示す合成フィルタ側では、符号化側から供給される係数について、括弧内に符号化側での係数の番号を記し、括弧外に合成フィルタのライン順を記す。例えば係数C1(5)は、図5の左側の分析フィルタ側では係数C5であって、合成フィルタ側では第1ライン目であることを示す。

[0073] 符号化側の2回目以降のフィルタ処理で生成された係数データによる復号側の合

成処理は、前回の合成処理の際に合成あるいは符号化側から供給された係数データを用いて行うことができる。図5の例では、符号化側の2回目のフィルタ処理で生成された低域成分の係数C8および係数C9を用いて行う、復号側の2回目の合成処理は、符号化側の1回目のフィルタ処理で生成された係数C2および係数C3がさらに必要とされ、第2ライン乃至第5ラインが復号される。

[0074] すなわち、2回目の合成処理においては、係数C9、係数C8、係数C2、係数C3の順に符号化側から復号側に係数データを供給する。復号側では、合成レベル=2の処理において、係数C8および係数C9と、1回目の合成処理の際に符号化側から供給された係数C4とを用いて係数C_gを生成し、バッファに格納する。この係数C_gと、上述の係数C4と、1回目の合成処理により生成されバッファに格納された係数C_tを用いて係数C_hを生成し、バッファに格納する。

[0075] そして、合成レベル=1の処理において、合成レベル=2の処理で生成されバッファに格納された係数C_gおよび係数C_hと、符号化側から供給された係数C2(合成フィルタでは係数C6(2)と示されている)および係数C3(合成フィルタでは係数C7(3)と示されている)とを用いて合成処理が行われ、第2ライン乃至第5ラインが復号される。

[0076] このように、第2回目の合成処理においては、符号化側で係数C2、係数C3、(係数C4、係数C5)、係数C6、係数C7、係数C8、係数C9の順に生成された係数データが、係数C9、係数C8、係数C2、係数C3、...の順に並び替えられて復号側に供給される。

[0077] 3回目以降の合成処理においても、同様にして、係数並び替え用バッファ部53に格納された係数データが所定の順序に並び替えられて復号部に供給され、4ラインずつ、ラインが復号される。

[0078] なお、符号化側において画面の下端のラインを含むフィルタ処理(以下、最後の回と呼ぶ)に対応する復号側の合成処理では、それまでの処理で生成されバッファに格納された係数データを全て出力することになるため、出力ライン数が多くなる。図5の例では、最後の回に8ラインが出力される。

[0079] なお、係数並び替え部154による係数データの並び替え処理は、例えば、係数並

び替え用バッファ部153に格納された係数データを読み出す際の読み出しアドレスを、所定の順序に設定することでなされる。

- [0080] 図5を用いて、上述までの処理をより具体的に説明する。図5は、 5×3 フィルタを用いて、分解レベル=2までウェーブレット変換によるフィルタ処理を施した例である。ウェーブレット変換部151において、図6のAに一例が示されるように、入力画像データの第1ラインから第7ラインに対して1回目のフィルタ処理が水平および垂直方向にそれぞれ行われる(図6のAのIn-1)。
- [0081] 1回目のフィルタ処理の分解レベル=1の処理において、係数C1、係数C2、および係数C3の3ライン分の係数データが生成され、図6のBに一例が示されるように、分解レベル=1で形成される領域HH、領域HLおよび領域LHのそれぞれに配置される(図6のBのWT-1)。
- [0082] また、分解レベル=1で形成される領域LLは、分解レベル=2による水平および垂直方向のフィルタ処理でさらに4分割される。分解レベル=2で生成される係数C5および係数C4は、分解レベル=1による領域LL内において、領域LLに係数C5による1ラインが配置され、領域HH、領域HLおよび領域LHのそれぞれに、係数C4による1ラインが配置される。
- [0083] ウェーブレット変換部151による2回目以降のフィルタ処理では、4ライン毎にフィルタ処理が行われ(図6のAのIn-2・・・)、分解レベル=1で2ラインずつの係数データが生成され(図6のBのWT-2)、分解レベル=2で1ラインずつの係数データが生成される。
- [0084] 図5の2回目の例では、分解レベル=1のフィルタ処理で係数C6および係数C7の2ライン分の係数データが生成され、図6のBに一例が示されるように、分解レベル1で形成される領域HH、領域HLおよび領域LHの、1回目のフィルタ処理で生成された係数データの次から配置される。同様に、分解レベル=1による領域LL内において、分解レベル=2のフィルタ処理で生成された1ライン分の係数C9が領域LLに配置され、1ライン分の係数C8が領域HH、領域HLおよび領域LHにそれぞれ配置される。
- [0085] 図6のBのようにウェーブレット変換されたデータを復号した際には、図6のCに一例

が示されるように、符号化側の第1ライン乃至第7ラインによる1回目のフィルタ処理に対して、復号側の1回目の合成処理による第1ラインが出力される(図6のCのOut-1)。以降、符号化側の2回目から最後の回の前までのフィルタ処理に対して、復号側で4ラインずつが出力される(図6のCのOut-2・・・)。そして、符号化側の最後の回のフィルタ処理に対して、復号側で8ラインが出力される。

[0086] ウェーブレット変換部151で高域成分側から低域成分側へと生成された係数データは、係数並び替え用バッファ部153に順次格納される。係数並び替え部154は、上述した係数データの並び替えが可能となるまで係数並び替え用バッファ部153に係数データが蓄積されると、係数並び替え用バッファ部153から合成処理に必要な順に並び替えて係数データを読み出す。読み出された係数データは、エントロピ符号化部155に順次、供給される。

[0087] エントロピ符号化部155は、供給される係数データを順次符号化し、生成した符号化データを符号化部113の外部に出力する。

[0088] 図7は、図1の復号部124の構成例を示すブロック図である。

[0089] 図7に示されるように、復号部124は、エントロピ復号部161、係数バッファ部162、およびウェーブレット逆変換部163の機能を有する。

[0090] エントロピ復号部161は、供給された符号化データを、エントロピ符号化部155(図2)による符号化方法に対応する復号方法で復号し、係数データを得る。その係数データは、係数バッファ部162に格納される。ウェーブレット逆変換部163は、係数バッファ部162に格納された係数データを用いて、合成フィルタによる合成フィルタ処理(ウェーブレット逆変換)を行い、合成フィルタ処理の結果を再び係数バッファ部162に格納する。ウェーブレット逆変換部163は、この処理を分解レベルに応じて繰り返して、復号された画像データ(出力画像データ)を得ると、それを外部に出力する。

[0091] 次に、図1の送信装置101による送信処理の流れの例を図8のフローチャートを参照して説明する。

[0092] 送信処理が開始されると、制御部111は、ステップS101において、通信部114より伝送路103の情報、すなわち、伝送路103として通信部114に接続されたネットワーク(またはケーブル)の、伝送路103としての性能を示す情報を取得する。例えば、性

能が既知であるネットワーク(またはケーブル)が接続されたのであれば、そのネットワーク(またはケーブル)の種類を示す情報でもよい。

[0093] なお、通信部114が特定の1つの種類のネットワーク(またはケーブル)のみ接続可能である場合、通信部114は、予め定められているそのネットワーク(またはケーブル)に関する情報を制御部111に提供すればよい。通信部114が複数種類のポートを有し、複数種類のネットワーク(またはケーブル)を接続可能である場合、通信部114は、現在接続されている伝送路103を識別し、その伝送路103に関する情報を制御部111に提供する。

[0094] 伝送路103の情報を取得すると、制御部111は、ステップS102において、送信する画像データのビットレートが伝送路103の伝送許容ビットレート、すなわち、伝送可能な最大ビットレートより高いか否かを判定し、送信する画像データのビットレートの方が高く、画像データをベースバンドのまま伝送不可能であると判定した場合、処理をステップS103に進める。

[0095] ステップS103において、制御部111は、入力画像データを符号化部113に供給し、符号化部113において画像データを符号化するように切替部112を制御する。ステップS104において、符号化部113は、制御部111に制御され、切替部112を介して供給されたベースバンドの画像データを符号化し、符号化データを生成し、伝送するデータのビットレートを低減させる。ステップS105において、通信部114は、符号化部113において符号化されて得られた符号化データを、伝送路103を介して受信装置102に送信し、送信処理を終了する。

[0096] また、ステップS102において、送信する画像データのビットレートが伝送許容ビットレートより低いと判定された場合、画像データをベースバンドのまま伝送可能であるので、制御部111は、処理をステップS106に進め、入力画像データを符号化部113に供給しないように切替部112を制御する。切替部112は、その制御に基づいて、入力されたベースバンドの画像データを通信部114に供給させる。ステップS107において、通信部114は、切替部112より供給されたベースバンドの画像データを、伝送路103を介して受信装置102に送信し、送信処理を終了する。

[0097] 次に、図9のフローチャートを参照して、図8のステップS104において実行される符

号化処理の流れの例を説明する。

- [0098] 符号化処理が開始されると、符号化部113のウェーブレット変換部151は、ステップS121において、処理対象プレシントの番号Aを初期設定にする。例えば、番号Aは「1」に設定される。設定が終了すると、ウェーブレット変換部151は、ステップS122において、最低域サブバンドにおいて上からA番目の1ラインを生成するのに必要なライン数(すなわち、1プレシント)の画像データを取得し、その画像データに対して、ステップS123において画面垂直方向に並ぶ画像データに対して分析フィルタリングを行う垂直分析フィルタリング処理を行い、ステップS124において画面水平方向に並ぶ画像データに対して分析フィルタリング処理を行う水平分析フィルタリング処理を行う。
- [0099] ステップS125においてウェーブレット変換部151は、分析フィルタリング処理を最終レベルまで行ったか否かを判定する。分解レベルが最終レベルに達していないと判定された場合、処理はステップS123に戻り、現在の分解レベルに対して、ステップS123およびステップS124の分析フィルタリング処理が繰り返される。
- [0100] ステップS5において、分析フィルタリング処理が最終レベルまで行われたと判定された場合、処理は、ステップS126に進む。
- [0101] ステップS126において、係数並び替え部154は、プレシントA(ピクチャ(フレームまたはフィールド)の上からA番目のプレシント)の係数を低域から高域の順番に並び替える。エントロピ符号化部55は、ステップS127において、その係数に対してライン毎にエントロピ符号化する。
- [0102] ウェーブレット変換部151は、ステップS128において番号Aの値を「1」インクリメントして次のプレシントを処理対象とし、ステップS129において、処理対象のピクチャ(フレームまたはフィールド)について、未処理の画像入力ラインが存在するか否かを判定する。未処理の画像入力ラインが存在すると判定された場合、処理は、ステップS122に戻り、新たな処理対象のプレシントに対してそれ以降の処理が繰り返される。
- [0103] 以上のようにステップS122乃至ステップS129の処理が繰り返し実行され、各プレシントが符号化される。そして、ステップS129において、未処理の画像入力ライン

が存在しないと判定された場合、そのピクチャに対する符号化処理が終了される。次のピクチャに対しては新たに符号化処理が開始される。

[0104] このように、ウェーブレット変換部151は、プレシнкт単位で垂直分析フィルタリング処理および水平分析フィルタリング処理を最終レベルまで連続して行うので、従来の方法と比較して、一度に(同時期に)保持する(バッファリングする)必要のあるデータの量が少なく、用意すべきバッファのメモリ量を大幅に低減させることができる。また、最終レベルまで分析フィルタリング処理が行われることにより、後段の係数並び替えやエントロピ符号化等の処理も行うことができる(つまり、係数並び替えやエントロピ符号化をプレシнкт単位で行うことができる)。従って、画面全体に対してウェーブレット変換を行う方法と比較して遅延時間を大幅に低減させることができる。

[0105] また、以上のように、送信装置101は、伝送させる画像データのビットレートおよび伝送路103の伝送許容ビットレートに基づいて、画像データを圧縮するか否かを決定することができる。これにより、送信装置101は、不要に画像データを圧縮したり、画像データをベースバンドのまま伝送不可能なビットレートで伝送させたりすることを抑制することができる。したがって、送信装置101は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができる。

[0106] 次に、図10のフローチャートを参照して、図1の受信装置102による受信処理の流れの例を説明する。

[0107] 受信処理が開始されると、ステップS141において通信部122は、制御部121に制御され、送信装置101より送信されるデータを受信する。ステップS142において、通信部122は、その受信したデータが符号化データであるか否かを判定し、符号化データであると判定した場合、処理をステップS143に供給する。

[0108] ステップS143において、復号部124のエントロピ復号部161は、符号化データをエントロピ復号する。ウェーブレット逆変換部163は、ステップS144において、係数データに対して垂直合成フィルタリングを行い、ステップS145において、水平合成フィルタリングを行う。ステップS145において、ウェーブレット逆変換部163は、合成フィルタリングがレベル1まで終了したか否かを判定し、終了していないと判定した場合、処理をステップS144に戻し、合成フィルタリングを継続する。合成フィルタリングが

レベル1まで終了したと判定された場合、処理はステップS147に進む。

- [0109] また、ステップS142において、受信したデータがベースバンドの画像データあると判定された場合、通信部122は、処理をステップS147に進める。
- [0110] ステップS147において、制御部121は、受信処理を終了するか否かを判定し、終了しないと判定した場合、処理をステップS141に戻し、それ以降の処理を繰り返す。また、ステップS147において、受信処理を終了すると判定した場合、制御部121は、受信処理を終了する。
- [0111] 以上のように、受信装置102は、データを受信し、必要に応じて復号処理を行うことができる。したがって、受信装置102は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができる。
- [0112] 以上のような各種処理は、例えば、図11に示されるように、適宜、並列的に実行させることもできる。
- [0113] 図11は、図2に示される符号化部113および図7に示される復号部124の各部により実行される処理の各要素の並列動作の例を概略的に示す図である。この図11は、上述した図5および図6と対応するものである。画像データの入力In-1(図11のA)に対して、ウェーブレット変換部151(図2)で1回目のウェーブレット変換WT-1が施される(図11のB)。図5を参照し説明したように、この1回目のウェーブレット変換WT-1は、最初の3ラインが入力された時点で開始され、係数C1が生成される。すなわち、画像データIn-1の入力からウェーブレット変換WT-1が開始されるまで、3ライン分の遅延が生じる。
- [0114] 生成された係数データは、係数並び替え用バッファ部153(図2)に格納される。以降、入力された画像データに対してウェーブレット変換が施され、1回目の処理が終了すると、そのまま2回目のウェーブレット変換WT-2に処理が移行する。
- [0115] 2回目のウェーブレット変換WT-2のための画像データIn-2の入力と、当該2回目のウェーブレット変換WT-2の処理と並列的に、係数並び替え部154(図2)により3個の、係数C1、係数C4、および係数C5の並び替えOrd-1が実行される(図11のC)。
- [0116] なお、ウェーブレット変換WT-1の終了から並び替えOrd-1が開始されるまでの

遅延は、例えば、並び替え処理を係数並び替え部154に指示する制御信号の伝達に伴う遅延や、制御信号に対する係数並び替え部154の処理開始に要する遅延、プログラム処理に要する遅延といった、装置やシステム構成に基づく遅延であって、符号化処理における本質的な遅延ではない。

- [0117] 係数データは、並び替えが終了した順に係数並び替え用バッファ部153から読み出され、エントロピ符号化部155(図2)に供給され、エントロピ符号化EC-1が行われる(図11のD)。このエントロピ符号化EC-1は、3個の、係数C1、係数C4、および係数C5の、全ての並び替えの終了を待たずに開始することができる。例えば、最初に出力される係数C5による1ラインの並び替えが終了した時点で、当該係数C5に対するエントロピ符号化を開始することができる。この場合、並び替えOrd-1の処理開始からエントロピ符号化EC-1の処理開始までの遅延は、1ライン分となる。
- [0118] エントロピ符号化部155によるエントロピ符号化EC-1が終了した符号化データは、所定の信号処理が施された後、復号部124(図7)に伝送される(図11のE)。
- [0119] 以上のように、符号化部113に対しては、1回目の処理による7ライン分の画像データ入力に続けて、画面上の下端のラインまで画像データが順次、入力される。符号化部113では、画像データの入力In-n(nは2以上)に伴い、上述したようにして、4ライン毎にウェーブレット変換WT-n、並び替えOrd-nおよびエントロピ符号化EC-nを行う。符号化部113における最後の回の処理に対する並び替えOrdおよびエントロピ符号化ECは、6ラインに対して行われる。これらの処理は、符号化部113において、図11のA乃至図11のDに例示されるように、並列的に行われる。
- [0120] 符号化部113によるエントロピ符号化EC-1により符号化された符号化データは、復号部124に供給される。復号部124のエントロピ復号部161(図7)は、供給された、エントロピ符号化EC-1により符号化された符号化データに対して、順次、エントロピ符号の復号iEC-1を行い、係数データを復元する(図11のF)。復元された係数データは、順次、係数バッファ部162に格納される。ウェーブレット逆変換部163は、係数バッファ部162にウェーブレット逆変換が行えるだけ係数データが格納されたら、係数バッファ部162から係数データを読み出して、読み出された係数データを用いてウェーブレット逆変換iWT-1を行う(図11のG)。

- [0121] 図5を参照して説明したように、ウェーブレット逆変換部163によるウェーブレット逆変換iWT-1は、係数C4および係数C5が係数バッファ部162に格納された時点で開始することができる。したがって、エントロピ復号部161による復号iEC-1が開始されてからウェーブレット逆変換部163によるウェーブレット逆変換iWT-1が開始されるまでの遅延は、2ライン分となる。
- [0122] ウェーブレット逆変換部163において、1回目のウェーブレット変換による3ライン分のウェーブレット逆変換iWT-1が終了すると、ウェーブレット逆変換iWT-1で生成された画像データの出力Out-1が行われる(図11のH)。出力Out-1では、図5および図6を用いて説明したように、第1ライン目の画像データが出力される。
- [0123] 復号部124に対して、符号化部113における1回目の処理による3ライン分の符号化された係数データの入力に続けて、エントロピ符号化EC-n(nは2以上)により符号化された係数データが順次、入力される。復号部124では、入力された係数データに対して、上述したようにして、4ライン毎にエントロピ復号iEC-nおよびウェーブレット逆変換iWT-nを行い、ウェーブレット逆変換iWT-nにより復元された画像データの出力Out-nを順次、行う。符号化部113の最後の回に対応するエントロピ復号iECおよびウェーブレット逆変換iWTは、6ラインに対して行われ、出力Outは、8ラインが出力される。これらの処理は、復号部124において、図11のF乃至図11のHに例示されるように、並列的に行われる。
- [0124] 上述のようにして、画面上部から下部の方向に順番に、符号化部113および復号部124における各処理を並列的に行うことで、画像圧縮処理および画像復号処理をより低遅延で行うことが可能となる。
- [0125] 図11を参照して、5×3フィルタを用いて分解レベル=2までウェーブレット変換を行った場合の、画像入力から画像出力までの遅延時間を計算してみる。第1ライン目の画像データが符号化部113に入力されてから、この第1ライン目の画像データが復号部124から出力されるまでの遅延時間は、下記の各要素の総和となる。なお、ここでは、伝送路における遅延や、装置各部の実際の処理タイミングに伴う遅延などの、システムの構成により異なる遅延は、除外している。
- [0126] (1)最初のライン入力から7ライン分のウェーブレット変換WT-1が終了するまでの

遅延D__WT

(2)3ライン分の計数並び替えOrd-1に伴う時間D__Ord

(3)3ライン分のエントロピ符号化EC-1に伴う時間D__EC

(4)3ライン分のエントロピ復号iEC-1に伴う時間D__iEC

(5)3ライン分のウェーブレット逆変換iWT-1に伴う時間D__iWT

[0127] 図11を参照して、上述の各要素による遅延の計算を試みる。(1)の遅延D__WTは、10ライン分の時間である。(2)の時間D__Ord、(3)の時間D__EC、(4)の時間D__iEC、および(5)の時間D__iWTは、それぞれ3ライン分の時間である。また、符号化部14において、並び替えOrd-1が開始されてから1ライン後には、エントロピ符号化EC-1を開始することができる。同様に、復号部36において、エントロピ復号iEC-1が開始されてから2ライン後には、ウェーブレット逆変換iWT-1を開始することができる。また、エントロピ復号iEC-1は、エントロピ符号化EC-1で1ライン分の符号化が終了した時点で処理を開始することができる。

[0128] したがって、この図11の例では、符号化部113に第1ライン目の画像データが入力されてから、復号部124から当該第1ライン目の画像データが出力されるまでの遅延時間は、 $10 + 1 + 1 + 2 + 3 = 17$ ライン分となる。

[0129] 遅延時間について、より具体的な例を挙げて考察する。入力される画像データがHDTV(High Definition Television)のインタレースビデオ信号の場合、例えば1920画素×1080ラインの解像度で1フレームが構成され、1フィールドは、1920画素×540ラインとなる。したがって、フレーム周波数を30Hzとした場合、1フィールドの540ラインが16.67msec(=1sec/60フィールド)の時間に、符号化部113に入力されることになる。

[0130] したがって、7ライン分の画像データの入力に伴う遅延時間は、0.216msec(=16.67msec×7/540ライン)であり、例えば1フィールドの更新時間に対して非常に短い時間となる。また、上述した(1)の遅延D__WT、(2)の時間D__Ord、(3)の時間D__EC、(4)の時間D__iEC、および(5)の時間D__iWTの総和についても、処理対象のライン数が少ないため、遅延時間が非常に短縮される。

[0131] 以上においては、伝送路103の伝送許容ビットレートと送信する画像データのビット

レートの大小関係に基づいて、画像データの符号化を制御するように説明したが、これ以外にも、例えば、画像データを伝送する前に、実際に、送信装置101と受信装置102との間で伝送路103の帯域幅を計測することにより、伝送路103の規格としての伝送許容ビットレートではなく、その時点における実際の伝送許容ビットレート(計測値)を用いて、送信装置101において画像データを符号化するか否かを制御するようにしてもよい。

[0132] ただし、そのためには、伝送路103の企画が、画像データ伝送の前に、送信装置101と受信装置102との間で情報の授受を行うことに対応している必要がある。また、画像データを符号化することを前提にして、その計測値を符号化データのビットレートとするようにしてもよい。つまり、送信装置101が、その計測値を目標ビットレートとして画像データの符号化を行うようにしてもよい。例えば、伝送路103が他のシステムと共有される場合等、伝送路103の使用可能帯域幅が時間や状況に応じて変化する場合がある。この使用帯域幅が狭い場合には符号化データのビットレートを低くするように制限し、使用帯域幅に余裕がある場合にはビットレートを上げる等、伝送路103の使用可能帯域幅に応じて符号化データのビットレートを制御することにより、伝送システム100は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができる。

[0133] また、その画像データ伝送の前の、送信装置101と受信装置102との間の情報の授受の機能を利用して、受信装置102が、受信装置102の能力(「実際に必要な能力」という意味も含む)に関する情報を送信装置101に対して提供するようにしてもよい。例えば、送信装置101が、受信装置102が符号化部113に対応する復号部124を有するか否かによって、画像データの符号化を行うか否かを制御するようにしてもよい。

[0134] さらに、送信装置101が画像データを符号化して受信装置102に伝送させることを前提とする場合においても、送信装置101が、その受信装置102の能力に関する情報に基づいて、例えば解像度、ビットレート、遅延時間等の、符号化処理の設定を行うようにしてもよい。

[0135] 例えば、受信装置102より出力される画像を表示する表示装置の表示可能な画像

の解像度が低い場合等、受信装置102の出力時の画像の解像度が送信装置101の入力時の画像の解像度よりも低い場合も考えられる。このような場合、送信装置101より高解像度の画像の符号化データを出力するようにすると、伝送路103の帯域を不要に占有するだけでなく、受信装置102に不要な負荷をかけてしまう恐れがあり、無意味である。さらに、例えば、伝送システム100全体における遅延時間に制限がある場合、復号処理の遅延時間によって、符号化処理の遅延許容量を制限しなければならないことも考えられる。

[0136] したがって、画像データ伝送の前に、受信装置102の能力に関する情報を送信装置101に供給し、送信装置101が、その情報に基づいて符号化処理の設定を行うことにより、送信装置101は、より適切に符号化処理を行うことができる。つまり、伝送システム100は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができる。

[0137] このような画像データを伝送する前の送信装置101および受信装置102の間のネゴシエーション機能を有する伝送路103の一例としてHDMIがある。以下にそのHDMIについて説明する。以下の説明において、伝送路103は、HDMIケーブルとする(HDMIケーブル103とも称する)。

[0138] 送信装置101の通信部114(HDMI送信部)は、HDMIケーブル103を介して、受信装置102の通信部122(HDMI受信部)から、その通信部122のE-EDID(Enhanced Extended Display Identification Data)を、DDC(Display Data Channel)を介して読み出す。このE-EDIDには、受信装置102で取り扱われる解像度、復号処理の遅延時間、ビット深度、フレームレート等、受信装置102の能力に関する情報が含まれている。

[0139] 図12は、E-EDIDのデータ構造例を示している。このE-EDIDは、基本ブロックと拡張ブロックとからなっている。基本ブロックの先頭には、“E-EDID1.3 Basic Structure”で表されるE-EDID1.3の規格で定められたデータが配置され、続いて“Preferred timing”で表される従来のEDIDとの互換性を保つためのタイミング情報、および“2nd timing”で表される従来のEDIDとの互換性を保つための“Preferred timing”とは異なるタイミング情報が配置されている。

- [0140] また、基本ブロックには、“2nd timing”に続いて、“Monitor NAME”で表される表示装置の名前を示す情報、および“Monitor Range Limits”で表される、アスペクト比が4:3および16:9である場合についての表示可能な画素数を示す情報が順番に配置されている。
- [0141] 拡張ブロックの先頭には、“Speaker Allocation”で表される左右のスピーカに関する情報が配置され、続いて“VIDEO SHORT”で表される、表示可能な画像サイズ(解像度)、フレームレート、インターレースであるかプログレッシブであるかを示す情報、アスペクト比などの情報が記述されたデータ、“AUDIO SHORT”で表される、再生可能な音声コーデック方式、サンプリング周波数、カットオフ帯域、コーデックビット数などの情報が記述されたデータ、および“Speaker Allocation”で表される左右のスピーカに関する情報が順番に配置されている。
- [0142] また、拡張ブロックには、“Speaker Allocation”に続いて、“Vender Specific”で表されるメーカーごとに固有に定義されたデータ、“3rd timing”で表される従来のEDIDとの互換性を保つためのタイミング情報、および“4th timing”で表される従来のEDIDとの互換性を保つためのタイミング情報が配置されている。
- [0143] 図13は、VIDEO SHORT領域の映像データ例を示している。このVIDEO SHORT領域のByte#1からByte#Lまでに、CEA(Consumer Electronics Association)-861-Dという規格で定義された映像信号フォーマットの内、受信装置102が処理可能なフォーマットが、解像度・フレームレート・縦横比の組み合わせで表記されている。
- [0144] 図14は、Vender Specific領域のデータ構造例を示している。このVender Specific領域には、1バイトのブロックである第0ブロック乃至第Nブロックが設けられている。
- [0145] “Vender Specific”で表されるデータの先頭に配置された第0ブロックには、“Vendor-Specific tag code(=3)”で表されるデータ“Vender Specific”のデータ領域を示すヘッダ、および“Length(=N)”で表されるデータ“Vender Specific”の長さを示す情報が配置される。
- [0146] また、第1ブロック乃至第3ブロックには、“24bit IEEE Registration Identifier(0x000°C03)LSB first”で表されるHDMI(R)用として登録された番号“0x000°C03”を示す情報が配置される。さらに、第4ブロックおよび第5ブロックには、“A”、“B”、“C”、お

よび”D“のそれぞれにより表される、24bitのシンク機器の物理アドレスを示す情報が配置される。

[0147] 第6ブロックには、“Supports-AI”で表されるシンク機器が対応している機能を示すフラグ、“DC-48bit”、“DC-36bit”、および“DC-30bit”のそれぞれで表される1ピクセル当たりのビット数を指定する情報のそれぞれ、“DC-Y444”で表される、シンク機器がYCbCr4:4:4の画像の伝送に対応しているかを示すフラグ、および“DVI-Dual”で表される、シンク機器がデュアルDVI(DIGITAL Visual Interface)に対応しているかを示すフラグが配置されている。

[0148] また、第7ブロックには、“Max-TMDS-Clock”で表されるTMDS (Transition Minimized Differential Signaling)のピクセルクロックの最大の周波数を示す情報が配置される。さらに、第8ブロックには、“Latency”で表される映像と音声の遅延情報の有無を示すフラグが配置されている。また、第9ブロックには、“Video Latency”で表される、プログレッシブの映像の遅延時間データが配置され、第10ブロックには、“Audio Latency”で表される、プログレッシブの映像に付随する音声の遅延時間データが配置される。さらに、第11ブロックには、“Interlaced Video Latency”で表されるインターレースの映像の遅延時間データが配置され、第12ブロックには、“Interlaced Audio Latency”で表される、インターレースの映像に付随する音声の遅延時間データが配置されている。

[0149] 例えば、第8ブロックの“Latency”のフラグを立て、第9ブロックの“Video Latency”に実際の遅延時間のデータを記述することで、復号部124の遅延時間を符号化部113に提供することができる。また、画像がインターレース方式の場合、第11ブロックにの“Interlaced Video Latency”に実際の遅延時間のデータを記述すればよい。

[0150] 次に、送信装置101の通信部114(HDMI送信部)および受信装置102の通信部122(HDMI受信部)について説明する。図15は、通信部114と、通信部122の詳細な構成例を示すブロック図である。

[0151] HDMI送信部である通信部114は、一の垂直同期信号から次の垂直同期信号までの区間から、水平帰線区間および垂直帰線区間を除いた区間である有効画像区間(以下、適宜、アクティブビデオ区間ともいう)において、非圧縮の1画面分の画像の画

素データに対応する差動信号を、複数のチャンネルで、HDMI受信部である通信部122に一方方向に送信するとともに、水平帰線区間または垂直帰線区間において、少なくとも画像に付随する音声データや制御データ、その他の補助データ等に対応する差動信号を、複数のチャンネルで、通信部122に一方方向に送信する。

[0152] すなわち、通信部114は、HDMIトランスミッタ211を有する。HDMIトランスミッタ211は、例えば、符号化データに対応する差動信号に変換し、複数のチャンネルである3つのTMDSチャンネル#0, #1, #2で、HDMIケーブル103を介して接続されている通信部122に、一方方向にシリアル伝送する。

[0153] また、HDMIトランスミッタ211は、符号化データに付随する音声データ、さらには、必要な制御データその他の補助データ等を、対応する差動信号に変換し、3つのTMDSチャンネル#0, #1, #2でHDMIケーブル103を介して接続されている通信部122に、一方方向にシリアル伝送する。

[0154] さらに、HDMIトランスミッタ211は、3つのTMDSチャンネル#0, #1, #2で送信する画素データに同期したピクセルクロックを、TMDSクロックチャンネルで、HDMIケーブル103を介して接続されている通信部122に送信する。ここで、1つのTMDSチャンネル# i ($i=0, 1, 2$) では、ピクセルクロックの1クロックの間に、例えば10ビットのデータが送信される。

[0155] 通信部122は、アクティブビデオ区間において、複数のチャンネルで、通信部114から一方方向に送信されてくる、画素データに対応する差動信号を受信するとともに、水平帰線区間または垂直帰線区間において、複数のチャンネルで、通信部114から一方方向に送信されてくる、音声データや制御データに対応する差動信号を受信する。

[0156] すなわち、通信部122は、HDMIレシーバ212を有する。HDMIレシーバ212は、TMDSチャンネル#0, #1, #2で、HDMIケーブル103を介して接続されている通信部114から一方方向に送信されてくる、画素データに対応する差動信号と、音声データや制御データに対応する差動信号を、同じく通信部114からTMDSクロックチャンネルで送信されてくるピクセルクロックに同期して受信する。

[0157] 通信部114と通信部122とからなるHDMIシステムの伝送チャンネルには、通信部114から通信部122に対して、符号化データおよび音声データを、ピクセルクロックに同

期して、一方向にシリアル伝送するための伝送チャネルとしての3つのTMDSチャネル#0乃至#2と、ピクセルクロックを伝送する伝送チャネルとしてのTMDSクロックチャネルの他に、DDC (Display Data Channel) 213やCECライン214と呼ばれる伝送チャネルがある。

[0158] DDC213は、HDMIケーブル103に含まれる図示せぬ2本の信号線からなり、通信部114が、HDMIケーブル103を介して接続された通信部122から、E-EDIDを読み出すために使用される。

[0159] すなわち、通信部122は、HDMIレシーバ212の他に、自身の性能(Configuration/capability)に関する性能情報であるE-EDIDを記憶しているEDID ROM(Read Only Memory)215を有している。通信部114は、HDMIケーブル103を介して接続されている通信部122から、当該通信部122のE-EDIDを、DDC213を介して読み出し、そのE-EDIDに基づき、例えば、通信部122を有する電子機器が対応している画像のフォーマット(プロファイル)、例えば、RGB、YCbCr4:4:4、YCbCr4:2:2、YCbCr4:2:0等を認識する。

[0160] CECライン214は、HDMIケーブル103に含まれる図示せぬ1本の信号線からなり、通信部114と通信部122との間で、制御用のデータの双方向通信を行うのに用いられる。

[0161] また、HDMIケーブル103には、HPD (Hot Plug Detect)と呼ばれるピンに接続されるライン216が含まれている。ソース機器は、当該ライン216を利用して、シンク機器の接続を検出することができる。また、HDMIケーブル103には、ソース機器からシンク機器に電源を供給するために用いられるライン217が含まれている。さらに、HDMIケーブル103には、拡張用のリザーブライン218が含まれている。

[0162] 図16は、図15のHDMIトランスミッタ211とHDMIレシーバ212の構成例を示している。

[0163] HDMIトランスミッタ211は、3つのTMDSチャネル#0、#1、#2にそれぞれ対応する3つのエンコーダ/シリアライザ211A、211B、211Cを有する。そして、エンコーダ/シリアライザ211A、211B、211Cのそれぞれは、そこに供給される画像データ、補助データ、制御データをエンコードし、パラレルデータからシリアルデータに変換

して、差動信号により送信する。ここで、画像データが、例えばR(赤), G(緑), B(青)の3成分を有する場合、B成分(B component)はエンコーダ／シリアライザ211Aに供給され、G成分(G component)はエンコーダ／シリアライザ211Bに供給され、R成分(R component)はエンコーダ／シリアライザ211Cに供給される。

[0164] また、補助データとしては、例えば、音声データや制御パケットがあり、制御パケットは、例えば、エンコーダ／シリアライザ211Aに供給され、音声データは、エンコーダ／シリアライザ211B, 211Cに供給される。

[0165] さらに、制御データとしては、1ビットの垂直同期信号(VSYNC)、1ビットの水平同期信号(HSYNC)、および、それぞれ1ビットの制御ビットCTL0, CTL1, CTL2, CTL3がある。垂直同期信号および水平同期信号は、エンコーダ／シリアライザ211Aに供給される。制御ビットCTL0, CTL1はエンコーダ／シリアライザ211Bに供給され、制御ビットCTL2, CTL3はエンコーダ／シリアライザ211Cに供給される。

[0166] エンコーダ／シリアライザ211Aは、そこに供給される画像データのB成分、垂直同期信号および水平同期信号、並びに補助データを、時分割で送信する。すなわち、エンコーダ／シリアライザ211Aは、そこに供給される画像データのB成分を、固定のビット数である8ビット単位のパラレルデータとする。さらに、エンコーダ／シリアライザ211Aは、そのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャンネル#0で送信する。

[0167] また、エンコーダ／シリアライザ211Aは、そこに供給される垂直同期信号および水平同期信号の2ビットのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャンネル#0で送信する。さらに、エンコーダ／シリアライザ211Aは、そこに供給される補助データを4ビット単位のパラレルデータとする。そして、エンコーダ／シリアライザ211Aは、そのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャンネル#0で送信する。

[0168] エンコーダ／シリアライザ211Bは、そこに供給される画像データのG成分、制御ビットCTL0, CTL1、並びに補助データを、時分割で送信する。すなわち、エンコーダ／シリアライザ211Bは、そこに供給される画像データのG成分を、固定のビット数である8ビット単位のパラレルデータとする。さらに、エンコーダ／シリアライザ211Bは、

そのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャネル #1 で送信する。

[0169] また、エンコーダ／シリアライザ211Bは、そこに供給される制御ビットCTL0, CTL1 の2ビットのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャネル #1 で送信する。さらに、エンコーダ／シリアライザ211Bは、そこに供給される補助データを4ビット単位のパラレルデータとする。そして、エンコーダ／シリアライザ211Bは、そのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャネル #1 で送信する。

[0170] エンコーダ／シリアライザ211Cは、そこに供給される画像データのR成分、制御ビットCTL2, CTL3、並びに補助データを、時分割で送信する。すなわち、エンコーダ／シリアライザ211Cは、そこに供給される画像データのR成分を、固定のビット数である8ビット単位のパラレルデータとする。さらに、エンコーダ／シリアライザ211Cは、そのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャネル #2 で送信する。

[0171] また、エンコーダ／シリアライザ211Cは、そこに供給される制御ビットCTL2, CTL3 の2ビットのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャネル #2 で送信する。さらに、エンコーダ／シリアライザ211Cは、そこに供給される補助データを4ビット単位のパラレルデータとする。そして、エンコーダ／シリアライザ211Cは、そのパラレルデータをエンコードし、シリアルデータに変換して、TMDSチャネル #2 で送信する。

[0172] HDMIレシーバ212は、3つのTMDSチャネル #0, #1, #2 にそれぞれ対応する3つのリカバリ／デコーダ212A, 212B, 212Cを有する。そして、リカバリ／デコーダ212A, 212B, 212Cのそれぞれは、TMDSチャネル #0, #1, #2 で差動信号により送信されてくる画像データ、補助データ、制御データを受信する。さらに、リカバリ／デコーダ212A, 212B, 212Cのそれぞれは、画像データ、補助データ、制御データを、シリアルデータからパラレルデータに変換し、さらにデコードして出力する。

[0173] すなわち、リカバリ／デコーダ212Aは、TMDSチャネル #0 で差動信号により送信されてくる画像データのB成分、垂直同期信号および水平同期信号、補助データを

受信する。そして、リカバリ／デコーダ212Aは、その画像データのB成分、垂直同期信号および水平同期信号、補助データを、シリアルデータからパラレルデータに変換し、デコードして出力する。

[0174] リカバリ／デコーダ212Bは、TMDSチャンネル#1で差動信号により送信されてくる画像データのG成分、制御ビットCTL0, CTL1、補助データを受信する。そして、リカバリ／デコーダ212Bは、その画像データのG成分、制御ビットCTL0, CTL1、補助データを、シリアルデータからパラレルデータに変換し、デコードして出力する。

[0175] リカバリ／デコーダ212Cは、TMDSチャンネル#2で差動信号により送信されてくる画像データのR成分、制御ビットCTL2, CTL3、補助データを受信する。そして、リカバリ／デコーダ212Cは、その画像データのR成分、制御ビットCTL2, CTL3、補助データを、シリアルデータからパラレルデータに変換し、デコードして出力する。

[0176] 図17は、HDMIの3つのTMDSチャンネル#0, #1, #2で各種の伝送データが伝送される伝送区間(期間)の例を示している。なお、図17は、TMDSチャンネル#0, #1, #2において、横×縦が720×480画素のプロGRESSIVEの画像が伝送される場合の、各種の伝送データの区間を示している。

[0177] HDMIの3つのTMDSチャンネル#0, #1, #2で伝送データが伝送されるビデオフィールド(Video Field)には、伝送データの種類に応じて、ビデオデータ区間(Video Data period)、データアイランド区間(Data Island period)、およびコントロール区間(Control period)の3種類の区間が存在する。

[0178] ここで、ビデオフィールド区間は、ある垂直同期信号の立ち上がりエッジ(active edge)から次の垂直同期信号の立ち上がりエッジまでの区間であり、水平ブランキング期間(horizontal blanking)、垂直ブランキング期間(vertical blanking)、並びに、ビデオフィールド区間から、水平ブランキング期間および垂直ブランキング期間を除いた区間であるアクティブビデオ区間(Active Video)に分けられる。

[0179] ビデオデータ区間は、アクティブビデオ区間に割り当てられる。このビデオデータ区間では、非圧縮の1画面分の画像データを構成する720画素×480ライン分の有効画素(Active pixel)のデータ、あるいは、それを圧縮処理して得られたデータが伝送される。

- [0180] データアイランド区間およびコントロール区間は、水平ブランキング期間および垂直ブランキング期間に割り当てられる。このデータアイランド区間およびコントロール区間では、補助データ(Auxiliary data)が伝送される。
- [0181] すなわち、データアイランド区間は、水平ブランキング期間と垂直ブランキング期間の一部分に割り当てられている。このデータアイランド区間では、補助データのうち、制御に関係しないデータである、例えば、音声データの packets 等が伝送される。
- [0182] コントロール区間は、水平ブランキング期間と垂直ブランキング期間の他の部分に割り当てられている。このコントロール区間では、補助データのうちの、制御に関係するデータである、例えば、垂直同期信号および水平同期信号、制御 packets 等が伝送される。
- [0183] ここで、現行のHDMIでは、TMDSクロックチャネルで伝送されるピクセルクロックの周波数は、例えば165MHzであり、この場合、データアイランド区間の伝送レートは約500Mbps程度である。
- [0184] 図18は、HDMI端子101, 201のピン配列を示している。このピン配列は、タイプA(type-A)の例である。
- [0185] TMDSチャネル #iの差動信号であるTMDS Data #i+とTMDS Data #i-が伝送される差動線である2本のラインは、TMDS Data #i+が割り当てられているピン(ピン番号が1, 4, 7のピン)と、TMDS Data #i-が割り当てられているピン(ピン番号が3, 6, 9のピン)に接続される。
- [0186] また、制御用のデータであるCEC信号が伝送されるCECライン214は、ピン番号が13であるピンに接続され、ピン番号が14のピンは空き(Reserved)ピンとなっている。また、E-EDID等のSDA(SerialData)信号が伝送されるラインは、ピン番号が16であるピンに接続され、SDA信号の送受信時の同期に用いられるクロック信号であるSCL(Serial Clock)信号が伝送されるラインは、ピン番号が15であるピンに接続される。上述のDDC213は、SDA信号が伝送されるラインおよびSCL信号が伝送されるラインにより構成される。
- [0187] また、上述したようにソース機器がシンク機器の接続を検出するためのライン216は、ピン番号が19であるピンに接続される。また、上述したように電源を供給するための

ライン217は、ピン番号が18であるピンに接続される。

[0188] 次に、送信装置101と受信装置102の間で、画像データ(符号化データ)の伝送の前に行われるネゴシエーション処理の流れの例を図19のフローチャートを参照して説明する。

[0189] ネゴシエーション処理が開始されると、送信装置101の通信部114は、ステップS201において、所定のビットレートRでダミーデータ(符号化データ)を、伝送路103を介して受信装置102に送信する。受信装置102の通信部122は、ステップS211において、そのダミーデータを受信する。受信装置102の復号部124は、ステップS212において、そのダミーデータを復号する。ステップS213において、通信部122は、ダミーデータの復号結果、復号器の有無、解像度、ビットレート、および、遅延時間等の受信装置102に関する情報を含むネゴシエーション情報を、伝送路103を介して送信装置101に送信する。

[0190] ステップS202において、通信部114がそのネゴシエーション情報を受信すると、制御部111は、ステップS203において、受信装置102が、ダミーデータの受信に失敗したか否か(すなわち、ダミーデータの復号に失敗したか否か)を判定し、受信(復号)に成功したと判定した場合、処理をステップS204に進め、ビットレートRの設定を ΔR インクリメントさせ、処理をステップS201に戻し、通信部114に新たなビットレートRで再度ダミーデータの送信を行わせる。

[0191] 制御部111は、受信装置102がダミーデータの受信および復号に成功する限り、以上の処理を繰り返してビットレートRを大きくしていく。そして、ステップS203において、ネゴシエーション情報に基づいて、受信装置102がダミーデータの受信および復号に失敗したと判定した場合、制御部111は、処理をステップS205に進め、前回のビットレートR(受信装置102がダミーデータの受信および復号に成功したビットレートRの最大値)を最終ビットレートし、ネゴシエーション処理を終了する。

[0192] 次に、以上のネゴシエーション処理を行った後に送信装置101が実行する送信処理の流れの例を図20のフローチャートを参照して説明する。なお、ここでは、送信装置101が画像データを符号化することにより生成した符号化データを受信装置102に伝送することを前提として説明する。もちろん、上述したように、符号化を行うか否

かの制御を以下の処理に組み合わせるようにしてもよい。

- [0193] 送信処理が開始されると、制御部111は、ステップS231において、通信部114よりネゴシエーション情報を取得し、ステップS232において、そのネゴシエーション情報に含まれる受信装置102(復号部124)が処理可能な最大ビットレートの情報、または、上述したネゴシエーション処理の際に計測した計測結果である実際の最大ビットレートに基づいて符号化部113による符号化処理の目標ビットレートを設定する。例えば、制御部111は、実際に計測した最大ビットレートを優先的に目標ビットレートに設定するようにしてもよいし、受信装置102(復号部124)が処理可能な最大ビットレート、および、実際の最大ビットレートのうち、値の小さい方を目標ビットレートとして設定するようにしてもよい。
- [0194] ステップS233において、制御部111は、ネゴシエーション情報に基づいて、符号化部113による符号化処理の解像度を設定する。上述したような符号化処理を行うことにより符号化データは周波数成分毎に並べられるので、符号化部113は、この解像度の設定に応じて、必要な部分を抽出し、伝送させるようにするだけで、容易に所望の解像度の符号化データを伝送させることができる。
- [0195] さらに、ステップS234において、制御部111は、ネゴシエーション情報に基づいて、符号化部113による符号化処理の遅延時間を設定する。
- [0196] 各種設定が終了すると、符号化部113は、ステップS235において、上述した設定に基づいて画像データを符号化し、設定に応じた符号化データを生成する。通信部114は、この符号化データを、伝送路103を介して受信装置102に送信する。全てのデータの送信が終了すると、送信処理が終了される。
- [0197] 以上のようにネゴシエーション処理および送信処理を実行することにより、伝送システム100は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができる。
- [0198] なお、伝送させる画像データのフォーマットがYCbCr4:2:0フォーマットである場合、色差成分(C)の縦方向サイズが輝度成分(Y)の半分となる。符号化部113のウェーブレット変換部151が上述したようにウェーブレット変換を行うと、輝度成分(Y)と色差成分(C)の分解数は互いに同一となる。

[0199] このとき、上述したように色差成分(C)の縦方向サイズが輝度成分(Y)の半分であるため、例えば図21に示されるように、色差成分(C)のプレシント数が輝度成分(Y)のプレシント数と異なる恐れがある。図21のAは、輝度成分(Y)のプレシントの構成例を示しており、図21のBは、色差成分(C)のプレシントの構成例を示している。図21のAのY-P0乃至Y-P10は、それぞれ、輝度成分(Y)のプレシントを示しており、図21のBのC-P0乃至C-P5は、それぞれ、色差成分(C)のプレシントを示している。図21のAおよび図21のBのそれぞれの左右の数字はライン数を示している。

[0200] 図21のAの例においては、輝度成分(Y)のプレシント数は「11」であるが、これに対応する色差成分(C)のプレシント数は、図21のBに示されるように「5」である。つまり、輝度成分(Y)と色差成分(C)の同番号のプレシントの対応する画像の位置が互いに異なってしまう恐れがある。このように、輝度成分(Y)と色差成分(C)とで同番号のプレシントに対応する画像の位置が互いに異なると、プレシントベースの低遅延レート制御が困難になる恐れがある。レート制御するためには、輝度成分(Y)と色差成分(C)とで、互いに同じ画像の位置のプレシントがどれなのかを判断しなければならない。

[0201] そこで、このように、伝送させる画像データのフォーマットがYCbCr4:2:0フォーマットで、色差成分(C)の縦方向サイズが輝度成分(Y)の半分である場合、符号化部113(ウェーブレット変換部151)が、色差成分(C)のウェーブレット変換における分解数を輝度成分(Y)の分解数より1つ小さくするようにしてもよい。

[0202] 図22は、色差成分(C)のウェーブレット変換における分解数が、輝度成分(Y)の分解数より1つ小さい場合の、各成分のプレシントの構成例を示す模式図である。図22のAが輝度成分(Y)のプレシントの構成例を示し、図22のBが色差成分(C)のプレシントの構成例を示している。図22のAのY-P0乃至Y-P10は、それぞれ、輝度成分(Y)のプレシントを示しており、図22のBのC-P0乃至C-P10は、それぞれ、色差成分(C)のプレシントを示している。図22のAおよび図22のBのそれぞれの左右の数字はライン数を示している。

[0203] 図22に示されるように、このようにウェーブレット変換を行うことにより、輝度成分(Y)

の1プレシントのライン数は16(画像の上下端を除く)であるが、色差成分(C)の1プレシントのライン数は8(画像の上下端を除く)となり、色差成分(C)と輝度成分(Y)とでプレシント数が互いに略一致する。これにより、輝度成分(Y)と色差成分(C)の同番号のプレシントの対応する画像の位置が略一致するようになるので、各プレシントにおいて、輝度成分(Y)と色差成分(C)の画像の違いが図21の場合よりも小さくなるので、符号化部113は、プレシント単位の低遅延レート制御をより容易に行うことができる。

[0204] このような場合の符号化処理の流れの例を図23のフローチャートを参照して説明する。

[0205] 符号化処理が開始されると、ステップS301において、符号化部113のウェーブレット変換部151は、符号化する画像データのフォーマットが4:2:0フォーマットであるかを判定し、4:2:0フォーマットであると判定した場合、ステップS302に処理を進め、色差成分(C)の分解数の設定を輝度成分(Y)の分解数の設定より1つ小さくする。ステップS302の処理を終了すると、ウェーブレット変換部151は、処理をステップS303に進める。また、ステップS301において、符号化する画像データのフォーマットが4:2:0フォーマットでないと判定した場合、ウェーブレット変換部151は、ステップS302の処理を省略し、ステップS303に処理を進める。

[0206] ステップS303乃至ステップS311の各処理は、図9のステップS121乃至ステップS129の各処理と同様に実行される。すなわち、ウェーブレット変換部151は、分解数が異なる以外は、輝度成分(Y)に対しても色差成分(C)に対しても基本的に互いに同様に処理を行う。

[0207] 以上のように、符号化部113は、符号化する画像データのフォーマットが4:2:0フォーマットである場合であっても、容易にレート制御を行うことができる。これにより、伝送システム100は、より多様な状況において、画像データを高品質かつ低遅延に伝送することができる。

[0208] 上述した一連の処理は、ハードウェアにより実行させることもできるし、ソフトウェアにより実行させることもできる。一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコン

ピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータ、または、複数の装置よりなる情報処理システムの情報処理装置などに、プログラム記録媒体からインストールされる。

[0209] 図24は、上述した一連の処理をプログラムにより実行する情報処理システムの構成の例を示すブロック図である。

[0210] 図24に示されるように、情報処理システム300は、情報処理装置301、その情報処理装置301とPCIバス302によって接続された、記憶装置303、複数台のビデオテープレコーダ(VTR)であるVTR304-1乃至VTR304-S、ユーザがこれらに対する操作入力を行うためのマウス305、キーボード306、並びに操作コントローラ307により構成されるシステムであり、インストールされたプログラムによって、上述したような画像符号化処理や画像復号処理等を行うシステムである。

[0211] 例えば情報処理システム300の情報処理装置301は、RAID (Redundant Arrays of Independent Disks) でなる大容量の記憶装置303に記憶されている動画コンテンツを符号化して得られた符号化データを記憶装置303に記憶させたり、記憶装置303に記憶されている符号化データを復号して得られた復号画像データ(動画コンテンツ)を記憶装置303に記憶させたり、符号化データや復号画像データをVTR304-1乃至VTR304-Sを介してビデオテープに記録したりすることができる。また、情報処理装置301は、VTR304-1乃至VTR304-Sに装着されたビデオテープに記録された動画コンテンツを記憶装置303に取り込み得るようにもなされている。その際、情報処理装置301が、動画コンテンツを符号化するようにしてもよい。

[0212] 情報処理装置301は、マイクロプロセッサ401、GPU (Graphics Processing Unit) 402、XDR (Extreme Data Rate) -RAM403、サウスブリッジ404、HDD (Hard Disk Drive) 405、USBインタフェース(USB I/F) 406、およびサウンド入出力コーデック407を有している。

[0213] GPU402は専用のバス411を介してマイクロプロセッサ401に接続される。XDR-RAM403は専用のバス412を介してマイクロプロセッサ401に接続される。サウスブリッジ404は、専用のバスを介してマイクロプロセッサ401のI/Oコントローラ444に接続

される。このサウスブリッジ404には、HDD405、USBインタフェース406、および、サウンド入出力コーデック407も接続されている。このサウンド入出力コーデック407にはスピーカ421が接続されている。また、GPU402にはディスプレイ422が接続されている。

[0214] またサウスブリッジ404には、さらに、PCIバス302を介して、マウス305、キーボード306、VTR304-1乃至VTR304-S、記憶装置303、並びに、操作コントローラ307が接続されている。

[0215] マウス305およびキーボード306は、ユーザの操作入力を受け、PCIバス302およびサウスブリッジ404を介して、ユーザの操作入力の内容を示す信号を、マイクロプロセッサ401に供給する。記憶装置303およびVTR304-1乃至VTR304-Sは、所定のデータを記録または再生できるようになされている。

[0216] PCIバス302にはさらに、必要に応じてドライブ308が接続され、磁気ディスク、光ディスク、光磁気ディスク、或いは半導体メモリなどのリムーバブルメディア311が適宜装着され、それらから読み出されたコンピュータプログラムが、必要に応じてHDD405にインストールされる。

[0217] マイクロプロセッサ401は、OS (Operating System) 等の基本プログラムを実行する汎用のメインCPUコア441と、メインCPUコア441に内部バス445を介して接続された複数(この場合8個)のRISC (Reduced Instruction Set Computer) タイプの信号処理プロセッサである、サブCPUコア442-1乃至サブCPUコア442-8と、例えば256[MByte]の容量を持つXDR-RAM403に対するメモリコントロールを行うメモリコントローラ443と、サウスブリッジ404との間でデータの入出力を管理するI/O (In/Out) コントローラ444とが1チップに集積されたマルチコア構成でなり、例えば動作周波数4[GHz]を実現している。

[0218] このマイクロプロセッサ401は、起動時、HDD405に格納された制御プログラムに基づき、HDD405に格納されている必要なアプリケーションプログラムを読み出してXDR-RAM403に展開し、その後このアプリケーションプログラム及びオペレータ操作に基づいて必要な制御処理を実行する。

[0219] また、マイクロプロセッサ401は、ソフトウェアを実行することにより、例えば、上述し

た符号化処理や復号処理を実現し、エンコードの結果得られた符号化ストリームを、サウスブリッジ404を介して、HDD405に供給して記憶させたり、デコードした結果得られる動画像コンテンツの再生映像を、GPU402へデータ転送して、ディスプレイ422に表示させたりすることができる。

[0220] マイクロプロセッサ401内の各CPUコアの使用方法は任意であるが、例えば、メインCPUコア441が、画像符号化処理や画像復号処理の制御に関する処理を行い、8個のサブCPUコア442-1乃至サブCPUコア442-8に、ウェーブレット変換、係数並び替え、エントロピ符号化、エントロピ復号、ウェーブレット逆変換、量子化、および逆量子化等の各処理を、例えば図11を参照して説明したように同時並列的に実行させるようにしてもよい。その際、メインCPUコア441が、8個のサブCPUコア442-1乃至サブCPUコア442-8のそれぞれに対してプレシнкт単位で処理を割り振るようにすれば、符号化処理や復号処理が、上述したようにプレシнкт単位で同時並列的に実行される。つまり、符号化処理や復号処理の効率を向上させ、処理全体の遅延時間を短縮させ、さらに、負荷、処理時間、および、処理に必要なメモリ容量を低減させることができる。もちろん、これ以外の方法で各処理を行うようにしてもよい。

[0221] 例えば、マイクロプロセッサ401の8個のサブCPUコア442-1乃至サブCPUコア442-8のうちの一部がエンコード処理を、他の部分がデコード処理を、同時並列的に実行するようにすることも可能である。

[0222] また、例えば、PCIバス302に、独立したエンコーダまたはデコーダ、もしくは、コーデック処理装置が接続されている場合、マイクロプロセッサ401の8個のサブCPUコア442-1乃至サブCPUコア442-8が、サウスブリッジ404およびPCIバス302を介して、これらの装置が実行する処理を制御するようにしてもよい。さらに、これらの装置が複数接続されている場合、または、これらの装置が複数のデコーダまたはエンコーダを含んでいる場合、マイクロプロセッサ401の8個のサブCPUコア442-1乃至サブCPUコア442-8は、複数のデコーダまたはエンコーダが実行する処理を、分担して制御するようにしてもよい。

[0223] このときメインCPUコア441は、8個のサブCPUコア442-1乃至サブCPUコア442-8の動作を管理し、各サブCPUコアに対して処理を割り当てたり、処理結果を引き取っ

たりする。さらに、メインCPUコア441は、これらのサブCPUコアが行う以外の処理も行
う。例えば、メインCPUコア441は、サウスブリッジ404を介してマウス305、キーボー
ド306、または、操作コントローラ307から供給された命令を受け付け、命令に応じた
種々の処理を実行する。

[0224] GPU402は、ディスプレイ422に表示する動画コンテンツの再生映像を動かすとき
のテクスチャの張り込みなどに関する最終的なレンダリング処理に加えて、動画コン
テンツの再生映像及び静止画コンテンツの静止画像をディスプレイ422に一度に複
数表示するときの座標変換計算処理や、動画コンテンツの再生映像及び静止画コン
テンツの静止画像に対する拡大・縮小処理等を行う機能を司り、マイクロプロセッサ4
01の処理負担を軽減させるようになされている。

[0225] GPU402は、マイクロプロセッサ401の制御のもとに、供給された動画コンテンツの
映像データや静止画コンテンツの画像データに対して所定の信号処理を施し、その
結果得られた映像データや画像データをディスプレイ422へ送出して、画像信号を
ディスプレイ422へ表示させる。

[0226] 例えば、マイクロプロセッサ401における8個のサブCPUコア442-1乃至サブCPU
コア442-8で同時並列的にデコードされた複数の動画コンテンツにおける再生映像
は、バス411を介してGPU402へデータ転送されるが、このときの転送速度は、例え
ば、最大30[Gbyte/sec]であり、特殊効果の施された複雑な再生映像であっても高速
かつ滑らかに表示し得るようになされている。

[0227] また、マイクロプロセッサ401は、動画コンテンツの映像データ及び音声データのう
ち音声データに対して音声ミキシング処理を施し、その結果得られた編集音声デー
タを、サウスブリッジ404およびサウンド入出力コーデック407を介して、スピーカ421
へ送出することにより、音声信号に基づく音声をスピーカ421から出力させることもで
きる。

[0228] 上述した一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構
成するプログラムが、ネットワークや記録媒体からインストールされる。

[0229] この記録媒体は、例えば、図24に示されるように、装置本体とは別に、ユーザにプ
ログラムを配信するために配布される、プログラムが記録されている磁気ディスク(フレ

キシブルディスクを含む)、光ディスク(CD-ROM,DVDを含む)、光磁気ディスク(MDを含む)、もしくは半導体メモリなどよりなるリムーバブルメディア311により構成されるだけでなく、装置本体に予め組み込まれた状態でユーザに配信される、プログラムが記録されているHDD405や記憶装置303等で構成される。もちろん、記録媒体は、ROMやフラッシュメモリ等の半導体メモリであってもよい。

[0230] 以上においては、マイクロプロセッサ401内に8個のサブCPUコアが構成されるように説明したが、これに限らず、サブCPUコアの数は任意である。また、マイクロプロセッサ401が、メインCPUコアとサブCPUコアのような複数のコアにより構成されていなくてもよく、シングルコア(1つのコア)により構成されるCPUを用いるようにしてもよい。また、マイクロプロセッサ401の代わりに複数のCPUを用いるようにしてもよいし、複数の情報処理装置を用いる(すなわち、本発明の処理を実行するプログラムを、互いに連携して動作する複数の装置において実行する)ようにしてもよい。

[0231] なお、本明細書において、記録媒体に記録されるプログラムを記述するステップは、記載された順序に沿って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

[0232] また、本明細書において、システムとは、複数のデバイス(装置)により構成される装置全体を表すものである。

[0233] なお、以上において、1つの装置として説明した構成を分割し、複数の装置として構成するようにしてもよい。逆に、以上において複数の装置として説明した構成をまとめて1つの装置として構成されるようにしてもよい。また、各装置の構成に上述した以外の構成を付加するようにしてももちろんよい。さらに、システム全体としての構成や動作が実質的に同じであれば、ある装置の構成の一部を他の装置の構成に含めるようにしてもよい。

産業上の利用可能性

[0234] 以上説明したこの発明は、より多様な状況において、データ伝送を高品質かつ低遅延に行うものであり、画像を圧縮符号化して伝送し、伝送先で圧縮符号を復号して出力するような装置またはシステムであれば、様々なものに適用することができる。この発明は、特に、画像の圧縮符号化から復号および出力までの遅延が短いことが要

求されるような装置またはシステムに用いて好適である。

- [0235] 例えば、この発明は、ビデオカメラで撮影された映像を見ながらマジックハンドを操作して治療行為を行うような、医用遠隔医療診断の用途に用いて好適である。また、この発明は、放送局内などにおける、画像を符号化して伝送し、復号して表示または記録するようなシステムに用いて好適である。
- [0236] さらに、実況中継される映像の配信を行うシステム、教育現場において生徒と教師との間でインタラクティブな通信を可能としたシステムなどに、この発明を適用することができる。
- [0237] さらにまた、カメラ機能付き携帯電話端末といった、撮像機能を有するモバイル端末で撮影された画像データの送信や、テレビジョン会議システム、監視カメラおよび監視カメラで撮影された映像を記録するレコーダによるシステムなどに、この発明を適用することができる。

請求の範囲

- [1] 伝送する画像データを符号化するか否かを選択する選択手段と、
前記選択手段により前記画像データを符号化するように選択された場合、前記画像データを周波数帯域毎に分解し、前記周波数帯域毎の係数データからなるサブバンドを生成する処理を、少なくとも最低域成分のサブバンドの1ライン分の係数データを生成するのに必要なライン数分の前記画像データを含むラインブロック毎に行うフィルタ手段と、
前記フィルタ手段により高域成分から低域成分の順に生成された前記係数データを低域成分から高域成分の順に並び替える並び替え手段と、
前記並び替え手段により並び替えられた前記係数データを符号化する符号化手段と、
前記符号化手段により前記係数データが符号化されることにより生成される符号化データを、伝送路を介して他の情報処理装置に送信する送信手段と
を備える情報処理装置。
- [2] 前記選択手段は、前記伝送路の伝送許容ビットレートが前記画像データのビットレートより大きいか否かによって、前記画像データを符号化するか否かを選択する
請求項1に記載の情報処理装置。
- [3] 前記他の情報処理装置より前記他の情報処理装置の能力に関する情報を取得する取得手段をさらに備える
請求項1に記載の情報処理装置。
- [4] 前記送信手段は、所定の符号化データを前記他の情報処理装置に送信し、
前記取得手段は、前記前記他の情報処理装置における前記符号化データの受信および復号結果を示す情報を取得し、
前記選択手段は、前記取得手段により取得された前記符号化データの受信および復号結果を示す情報に基づいて、前記画像データを符号化するか否かを選択する
請求項3に記載の情報処理装置。
- [5] 前記取得手段は、前記他の情報処理装置の復号処理の遅延時間の情報を取得し、
、

前記符号化手段は、前記取得手段により取得された前記遅延時間の情報に基づいて、符号化処理の遅延時間を設定する

請求項3に記載の情報処理装置。

- [6] 前記取得手段は、前記他の情報処理装置における前記画像データの解像度の情報を取得し、

前記符号化手段は、前記取得手段により取得された前記解像度の情報に基づいて、生成する符号化データの解像度を設定する

請求項3に記載の情報処理装置。

- [7] 前記フィルタ手段は、符号化する前記画像データのフォーマットが4:2:0の場合、前記画像データの色差成分の分解数を、前記画像データの輝度成分の分解数より1つ少なくする

請求項1に記載の情報処理装置。

- [8] 情報処理装置の情報処理方法において、

前記情報処理装置は、

選択手段と、

フィルタ手段と、

並び替え手段と、

符号化手段と、

送信手段と

を備え、

前記選択手段が、伝送する画像データを符号化するか否かを選択し、

前記フィルタ手段が、前記画像データを符号化するように選択された場合、前記画像データを周波数帯域毎に分解し、前記周波数帯域毎の係数データからなるサブバンドを生成する処理を、少なくとも最低域成分のサブバンドの1ライン分の係数データを生成するのに必要なライン数分の前記画像データを含むラインブロック毎に行い、

前記並び替え手段が、高域成分から低域成分の順に生成された前記係数データを低域成分から高域成分の順に並び替え、

前記符号化手段が、並び替えられた前記係数データを符号化し、
前記送信手段が、前記係数データが符号化されることにより生成される符号化データを、伝送路を介して他の情報処理装置に送信する
情報処理方法。

図1

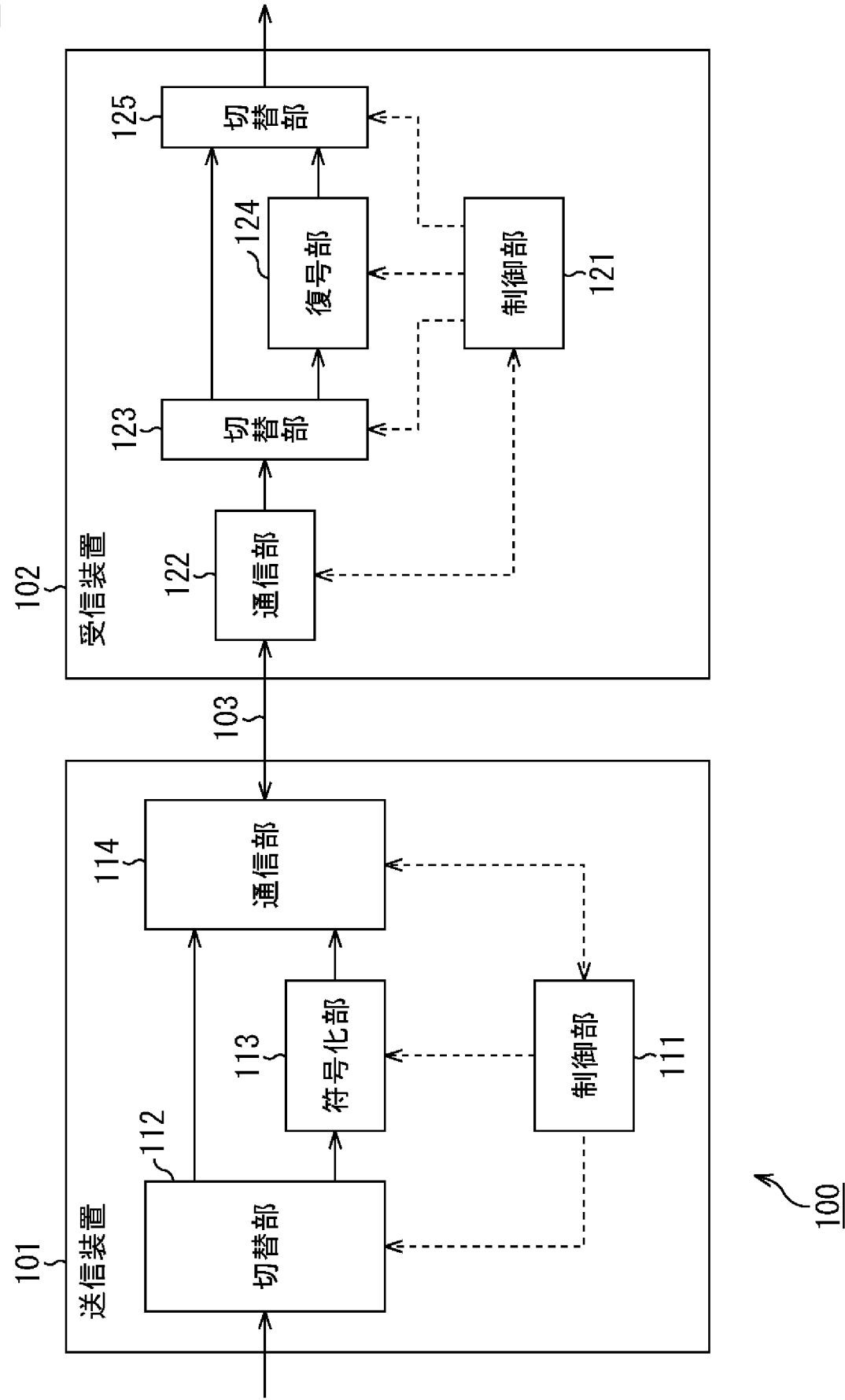


図2

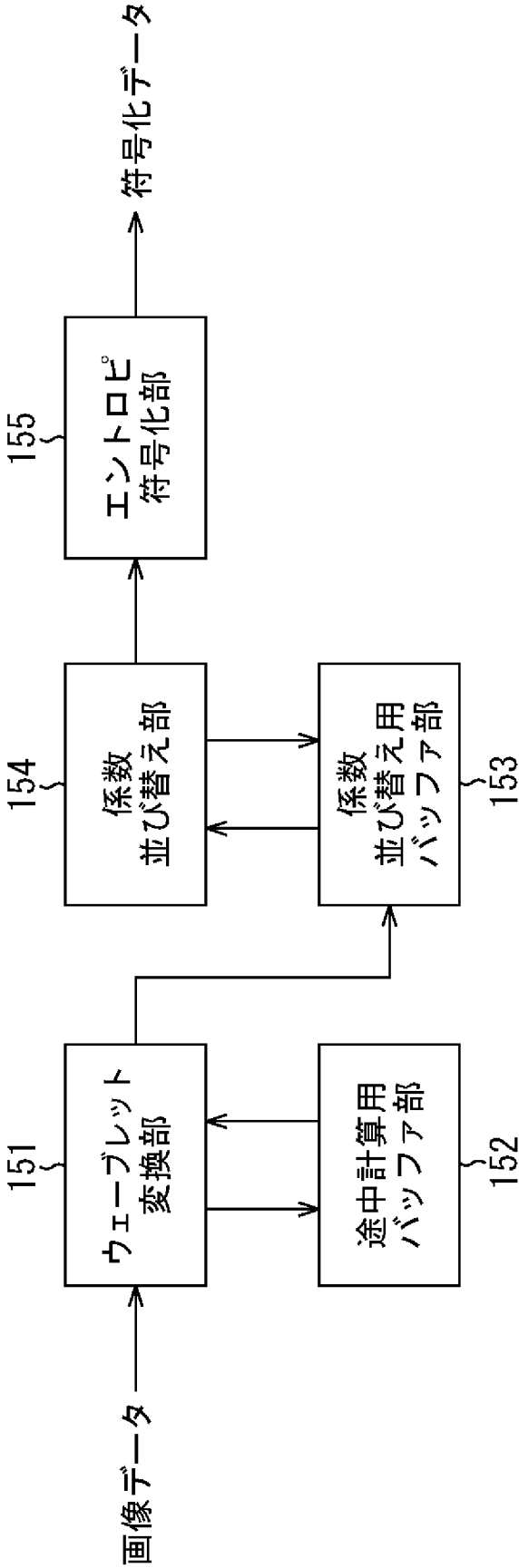


図3

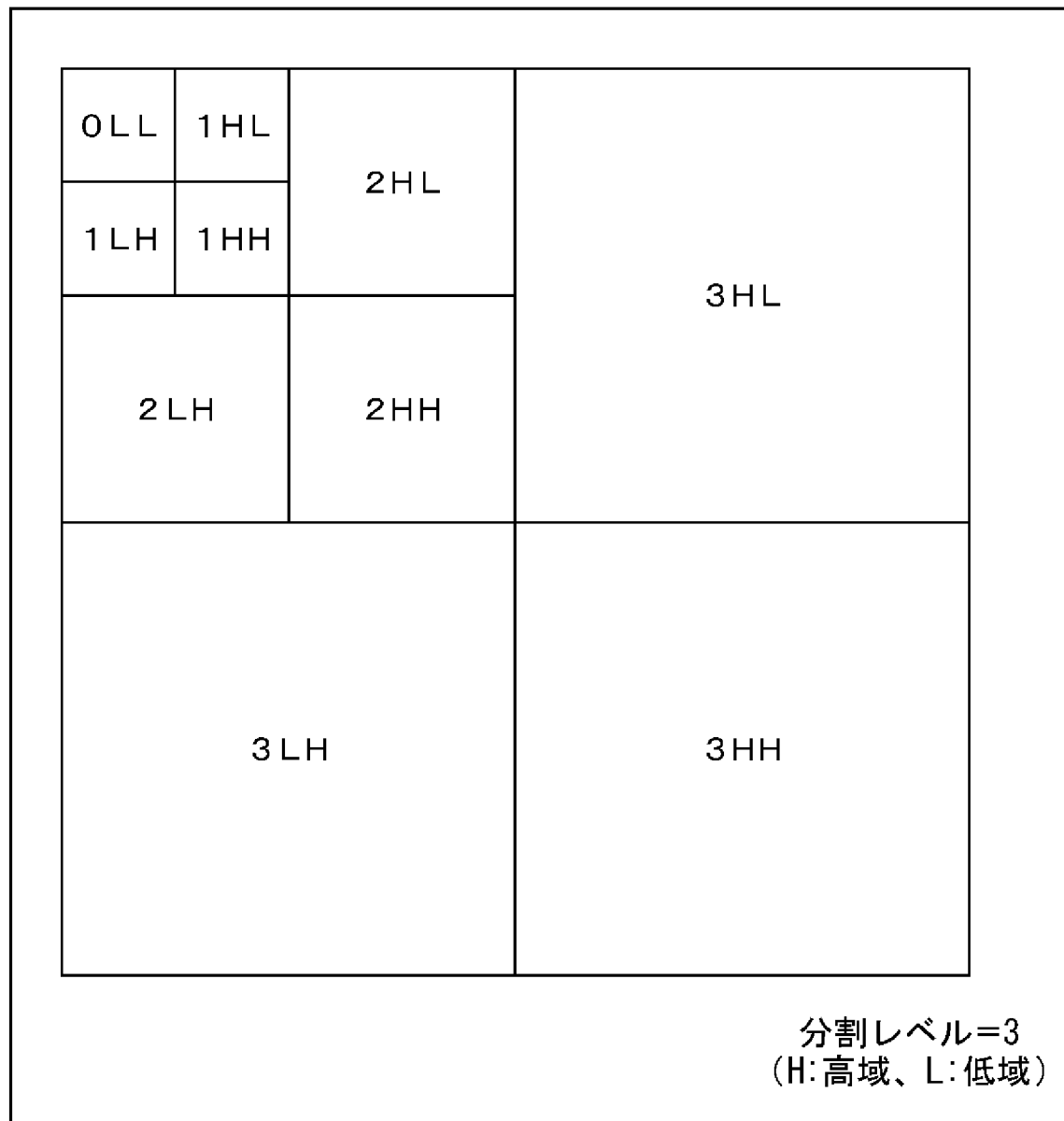
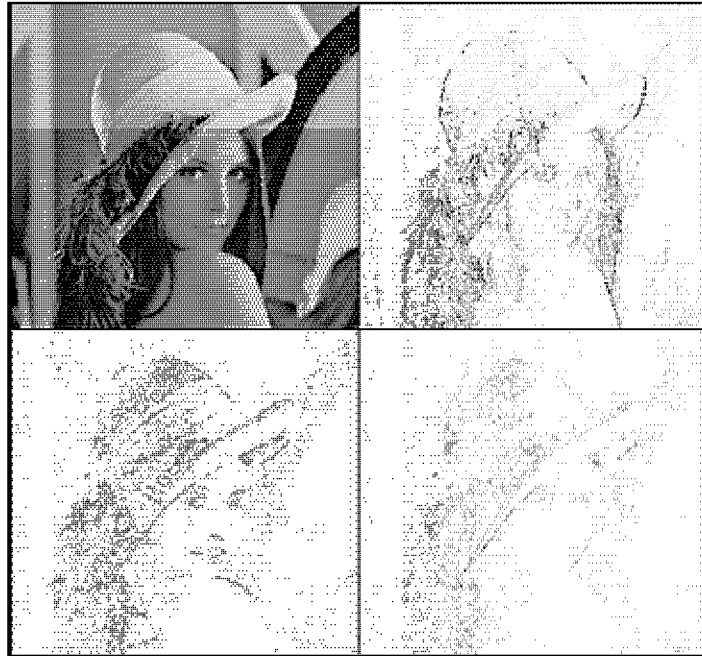


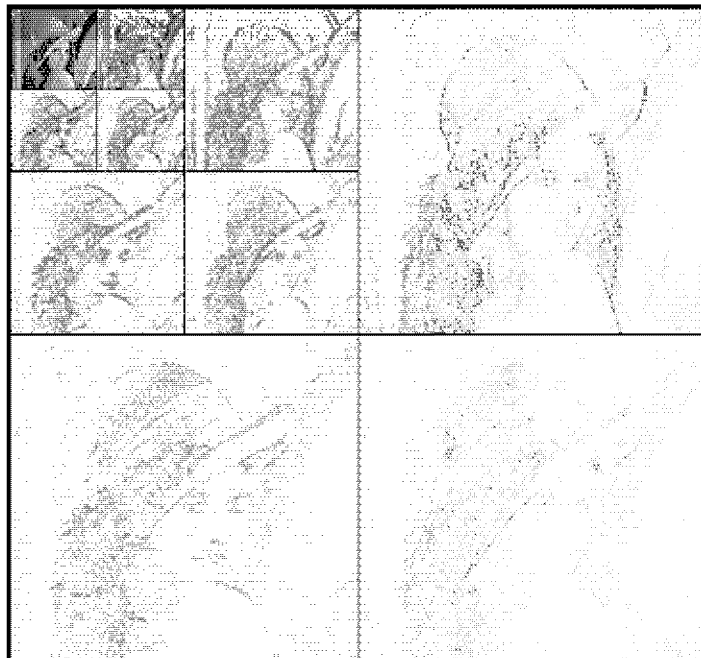
図4

A



分割レベル=1

B



分割レベル=3

図5

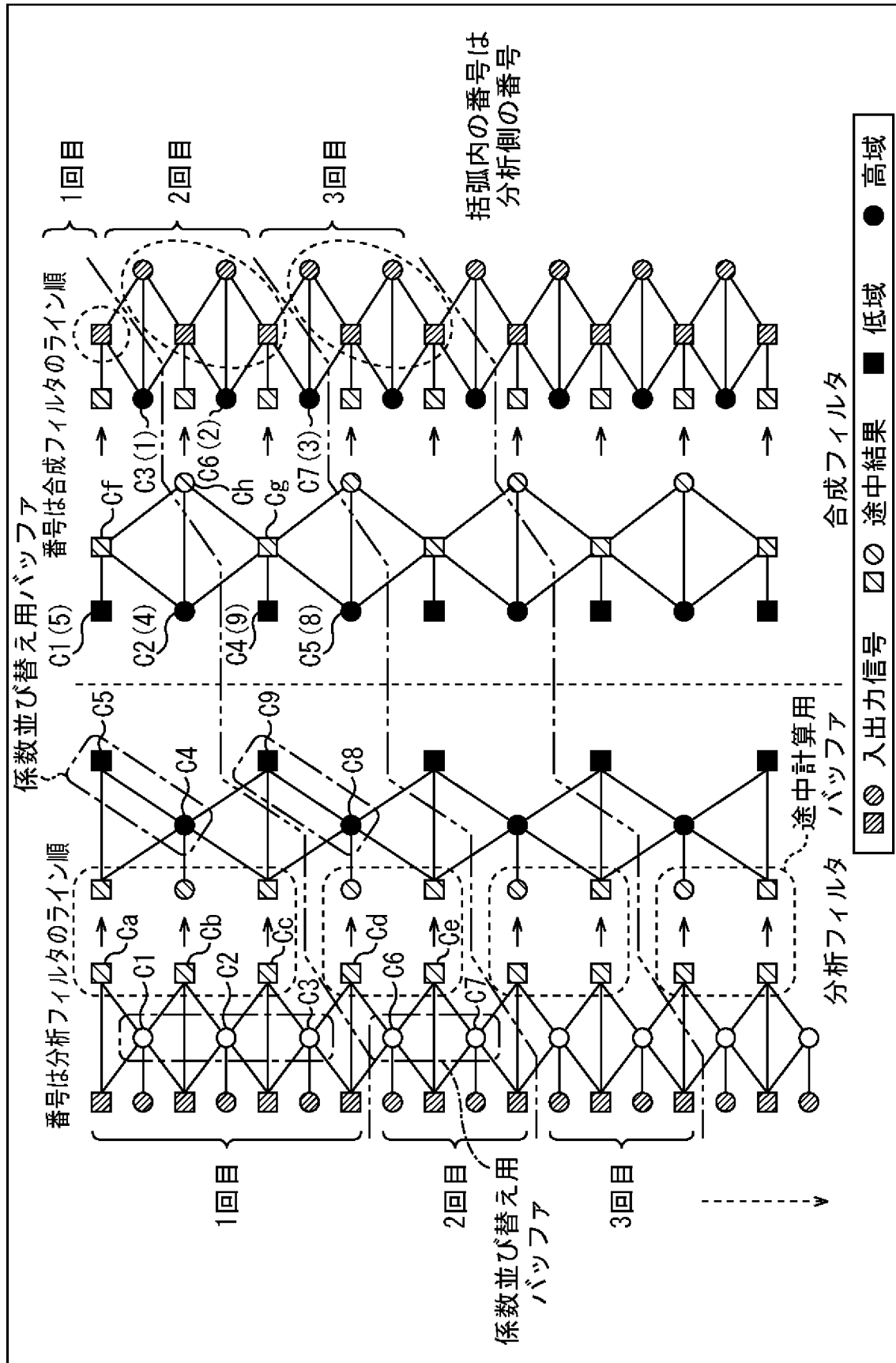


図6

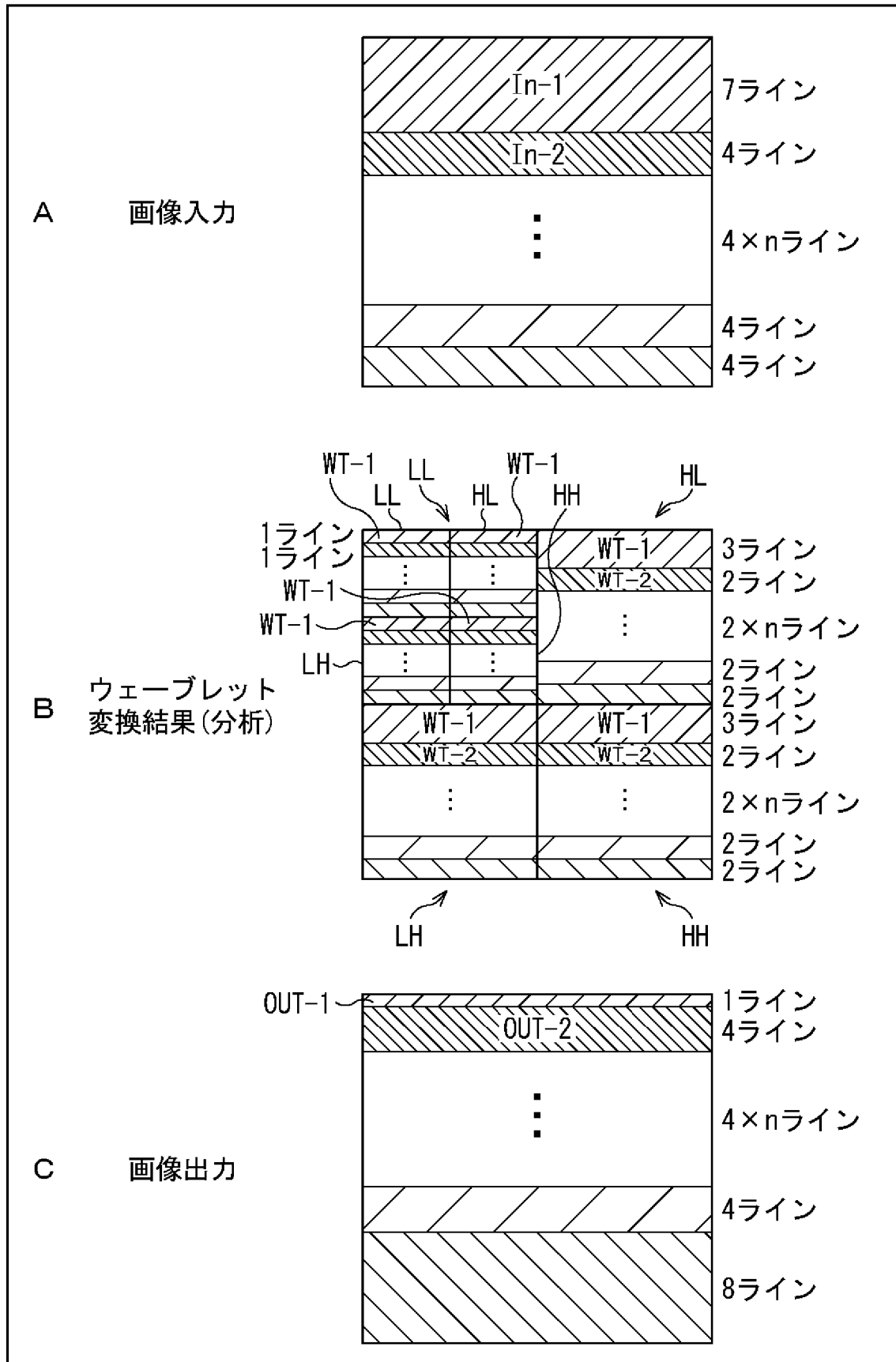


図7

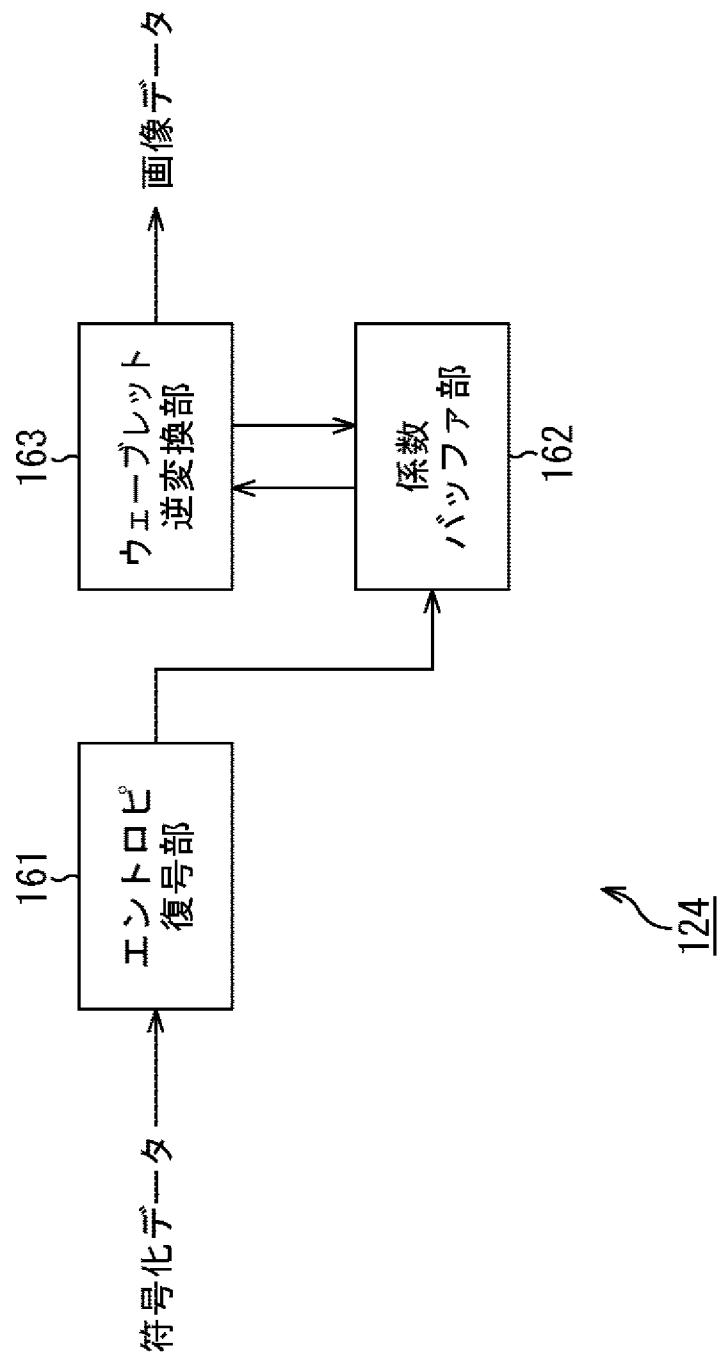


図8

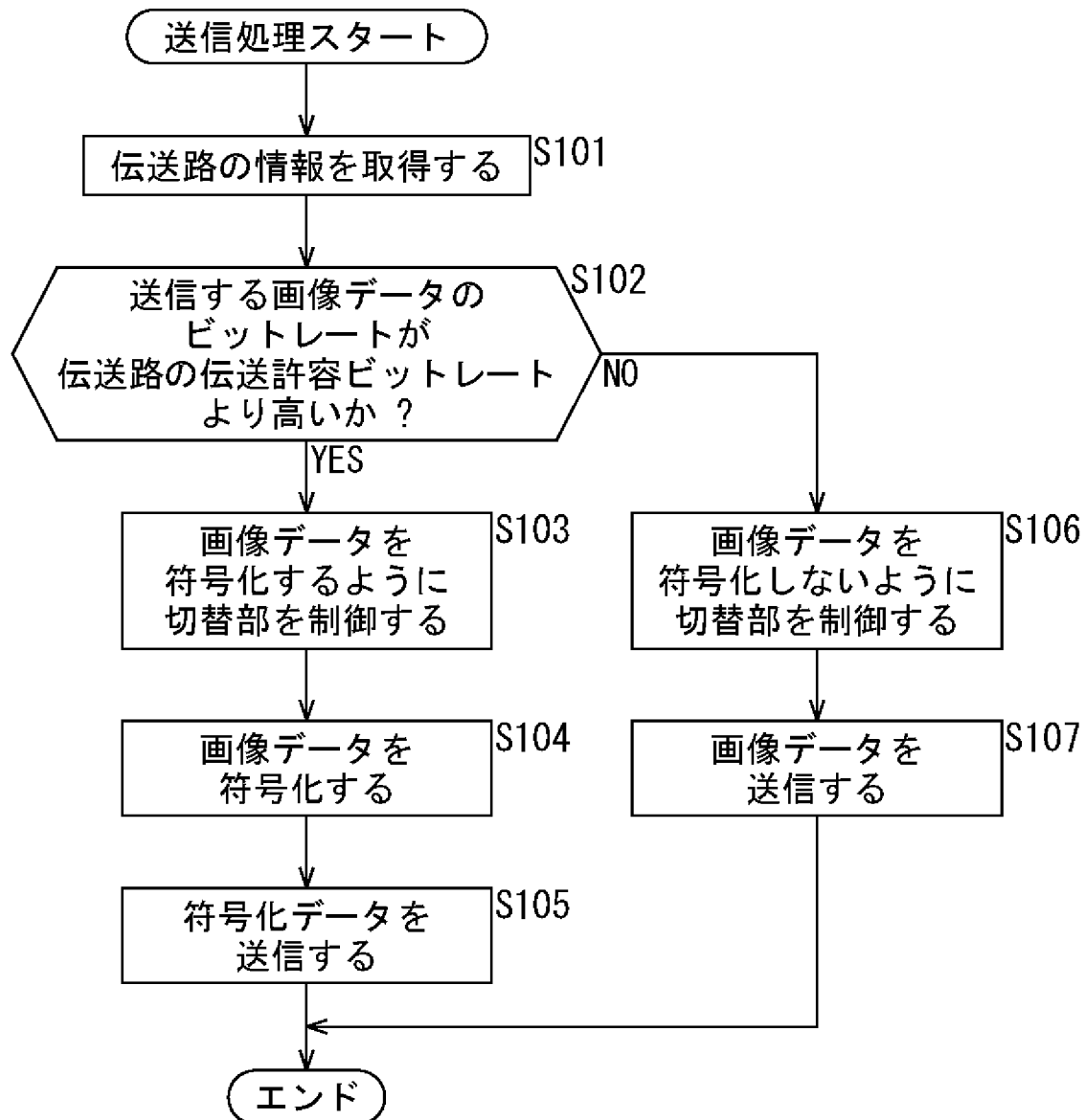


図9

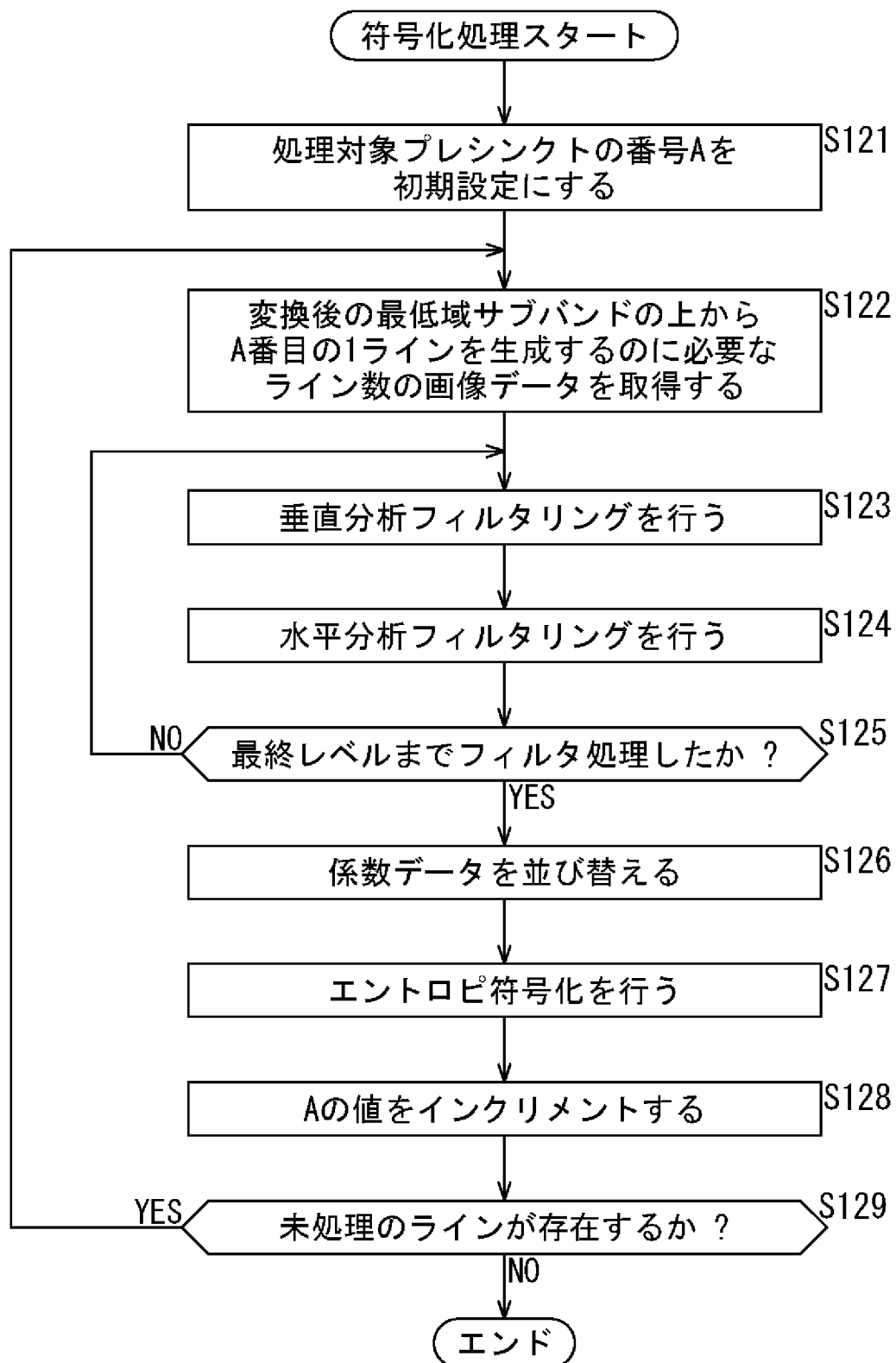


図10

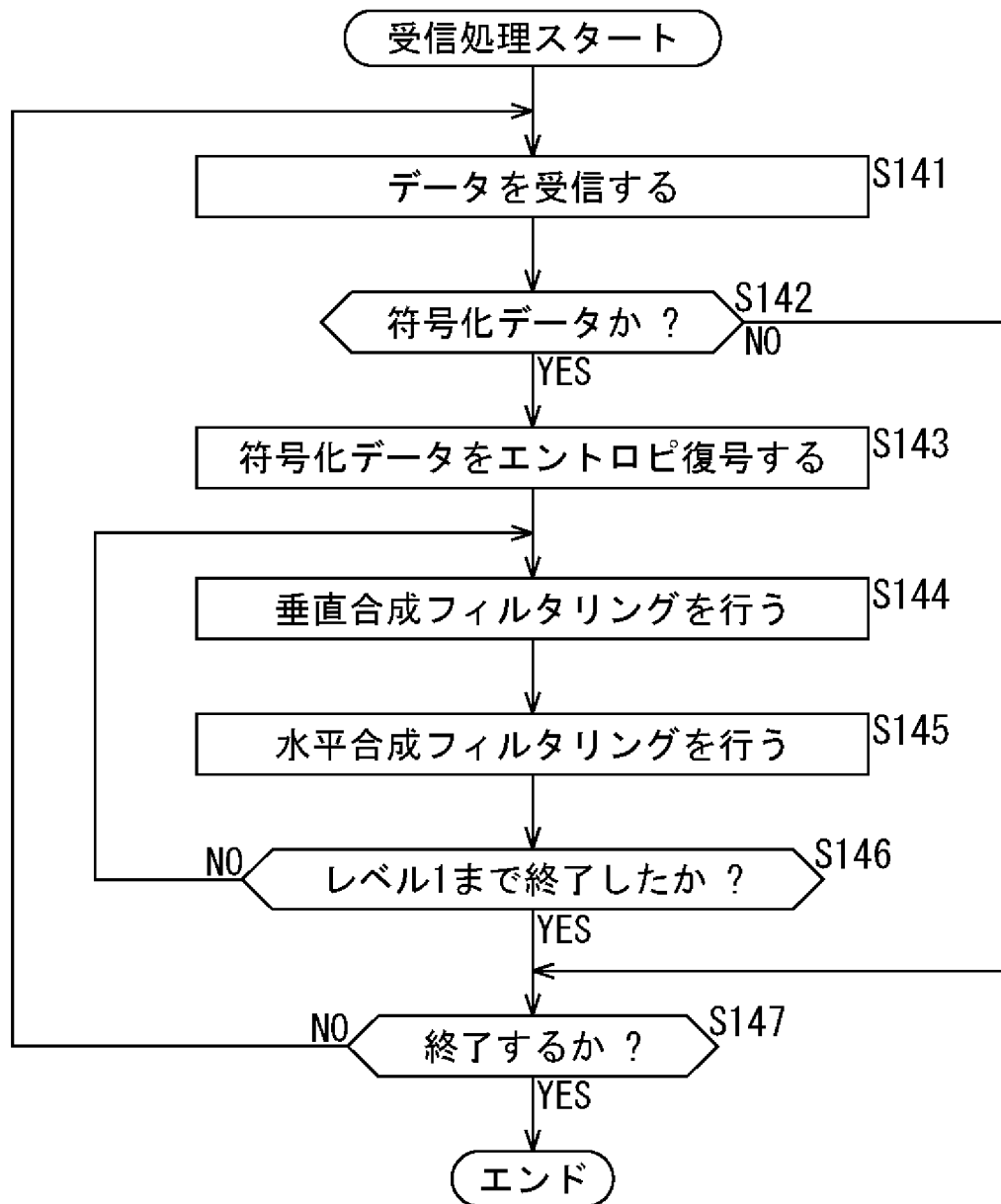


図11

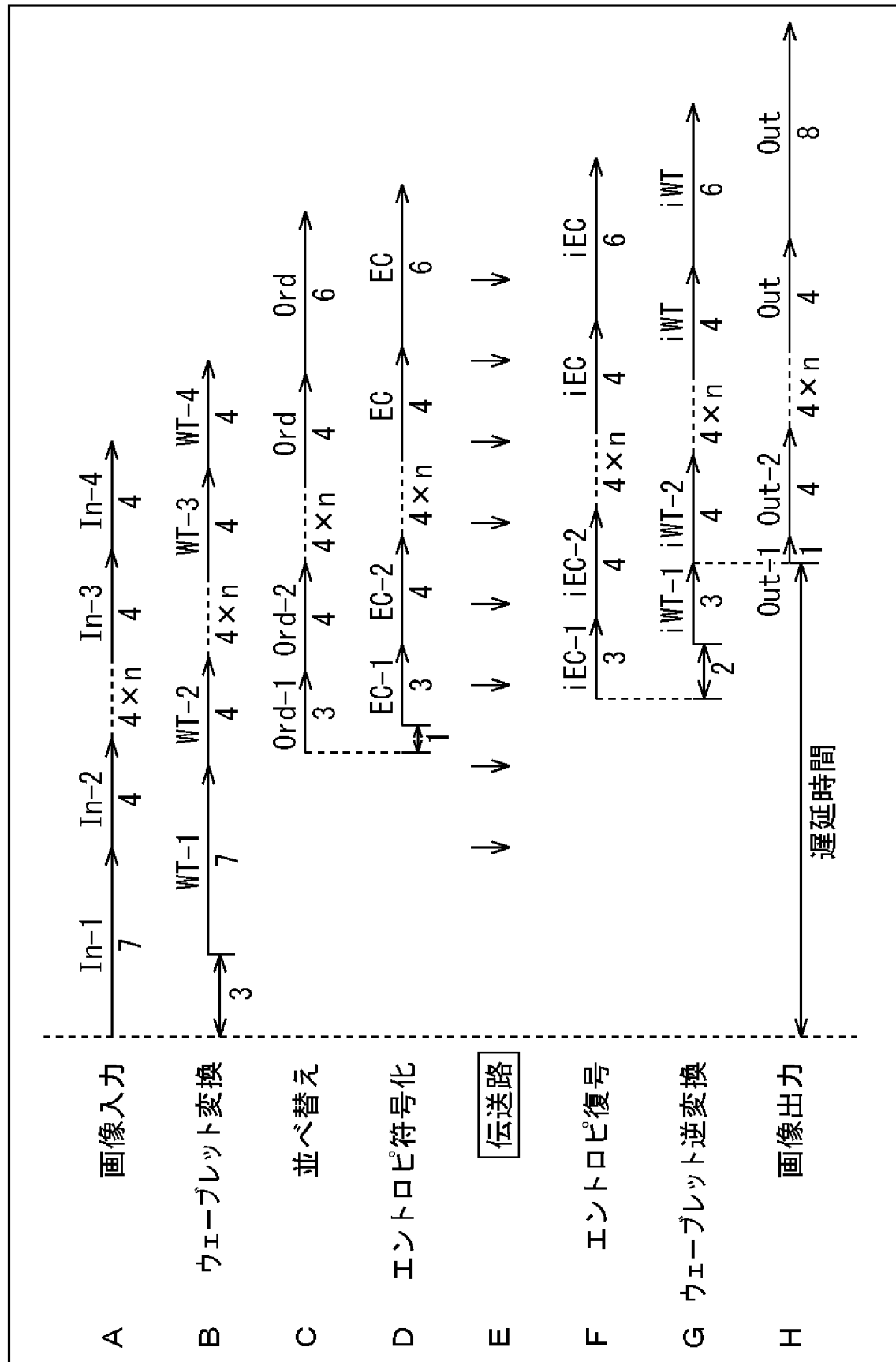


図12

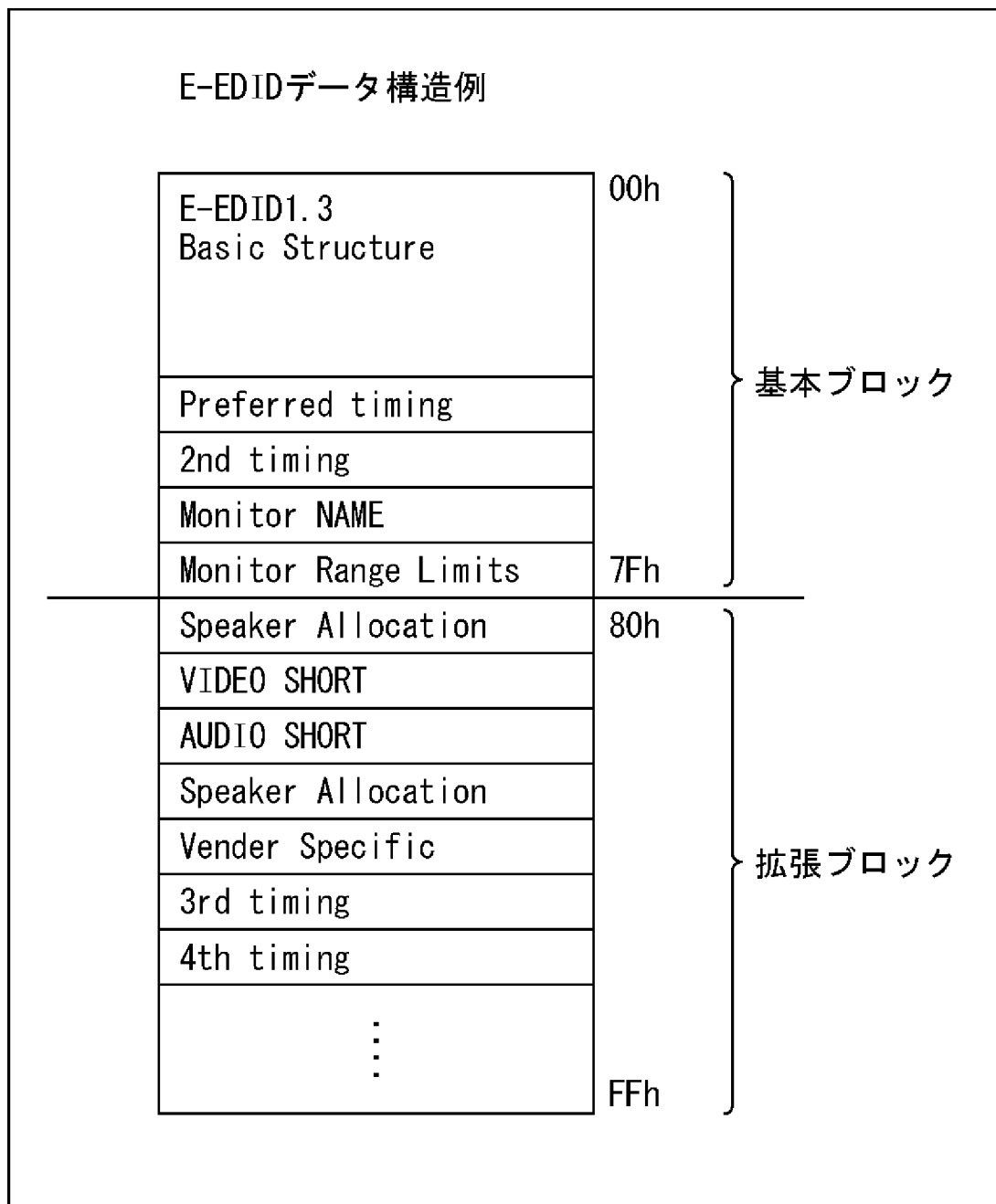


图13

[illegible]

Vendor Specific 領域のデータ構造例

Byte#	7	6	5	4	3	2	1	0
0	Vendor-specific tag code(=3)				Length(=N)			
1...3	24bit IEEE Registration Identifier (0x000C03)LSB first							
4	A			B				
5	C			D				
6	Supports-AI	DC_48bit	DC_36bit	DC_30bit	DC_Y444	Reserved(0)		DVI-Dual
7	Max_TMDS_Clock							
8	Latency		Reserved(0)					
9	Video Latency							
10	Audio Latency							
11	Interlaced Video Latency							
12	Interlaced Audio Latency							
13...N	Reserved(0)							

図15

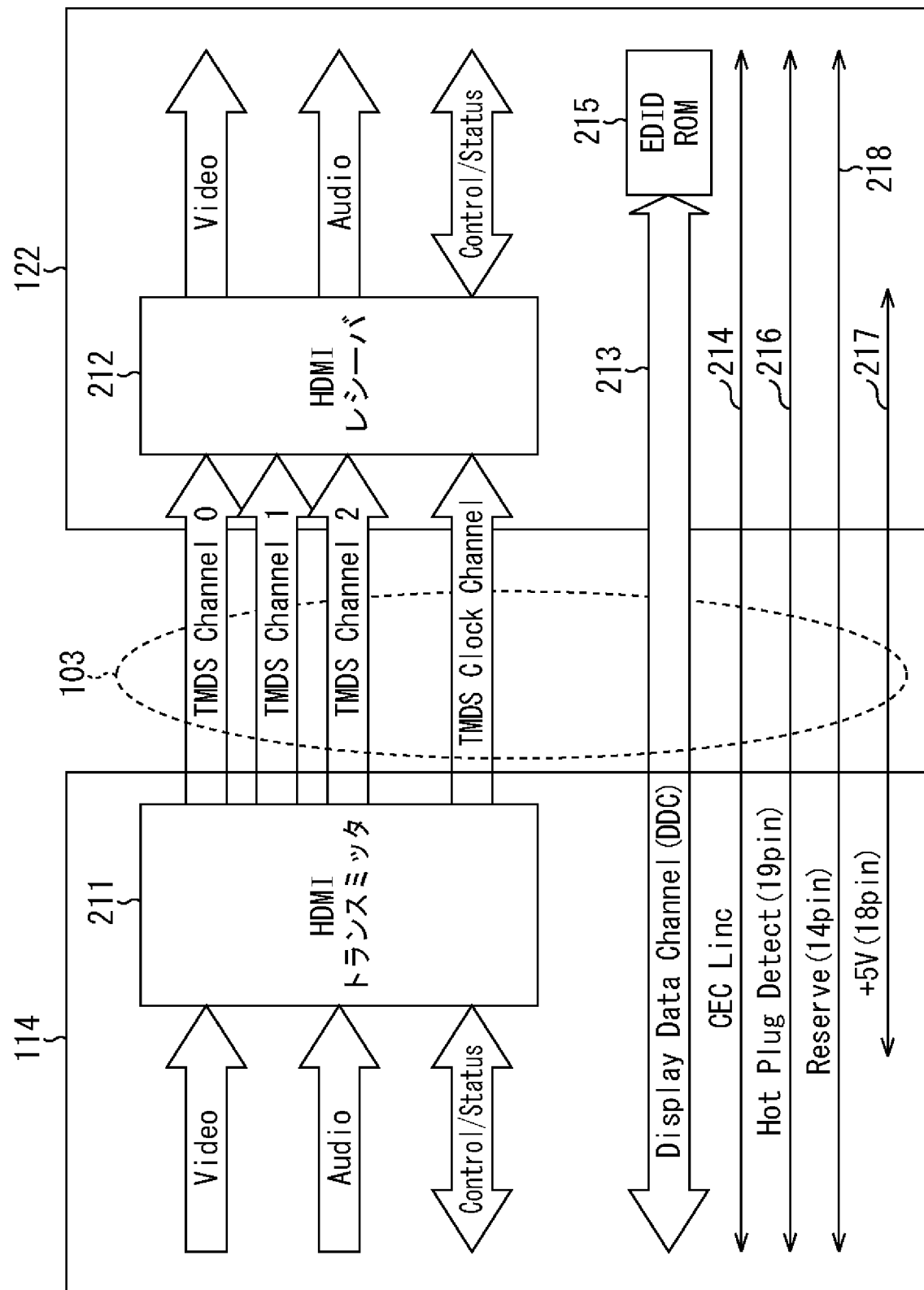


図16

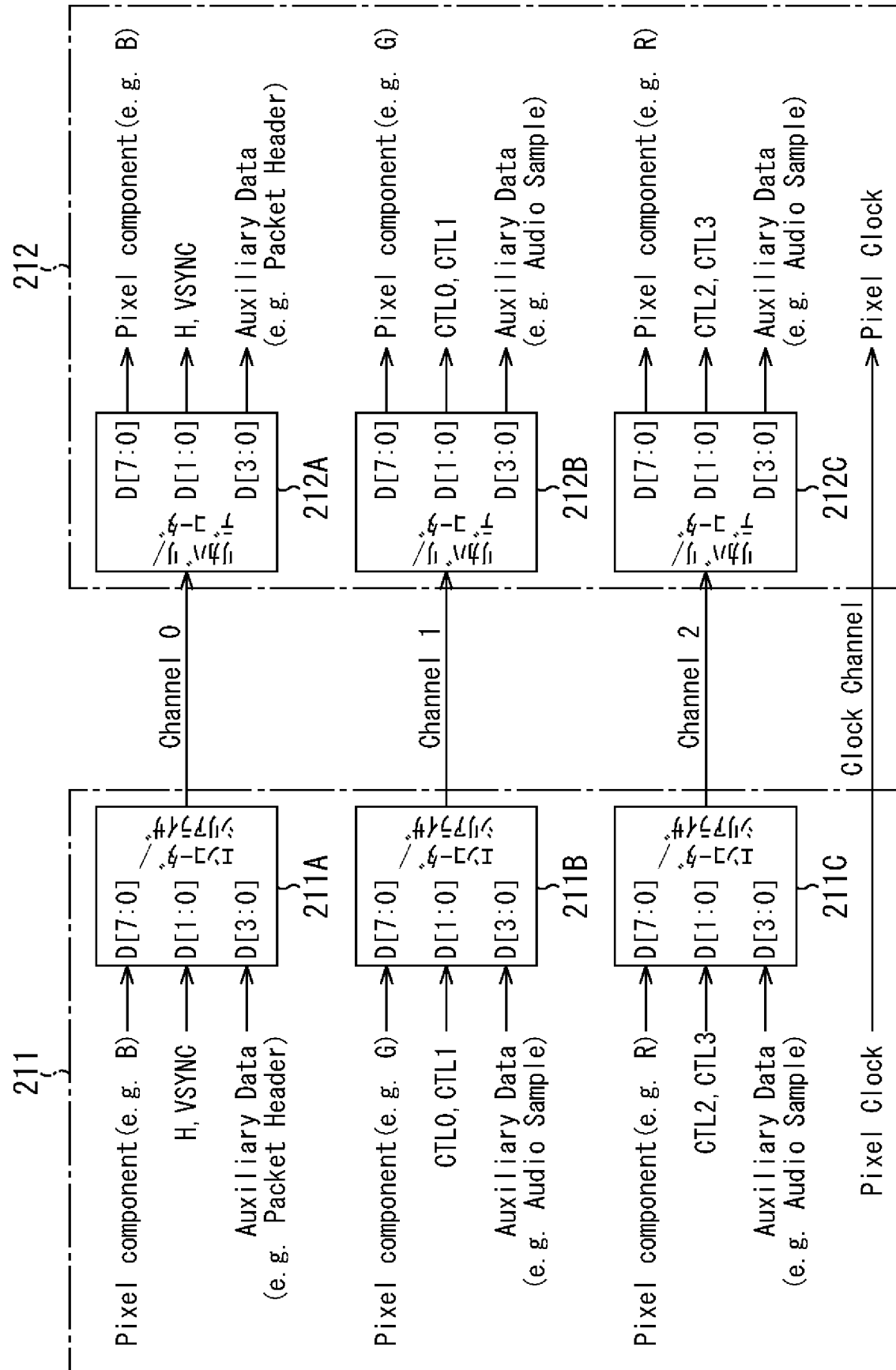


図17

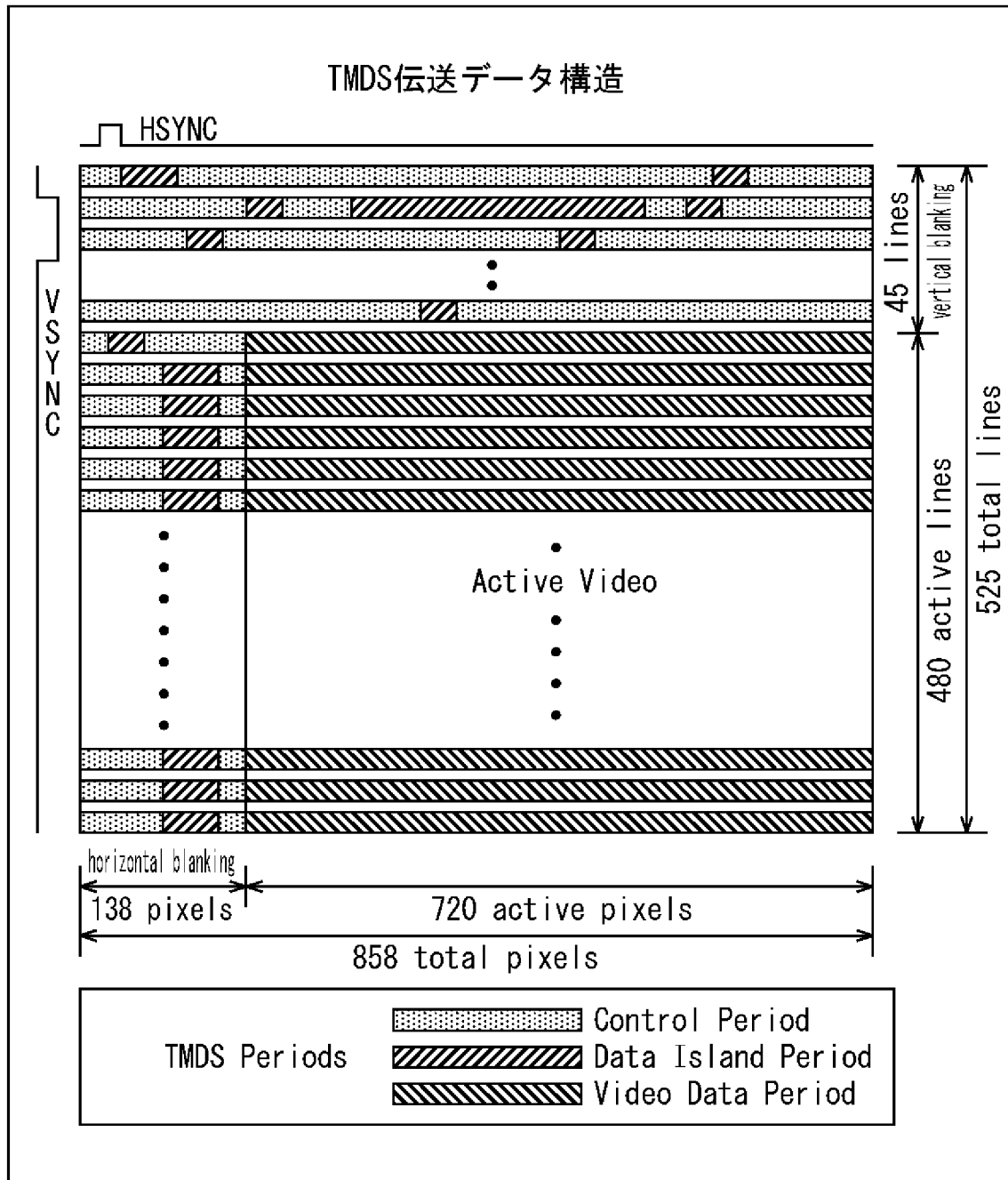


図18

HDMIピン配列 (Type-Aの場合)

PIN	Signal Assignment	PIN	Signal Assignment
1	TMDS Data2+	2	TMDS Data2 Shield
3	TMDS Data2-	4	TMDS Data1+
5	TMDS Data1 Shield	6	TMDS Data1-
7	TMDS Data0+	8	TMDS Data0 Shield
9	TMDS Data0-	10	TMDS Clock+
11	TMDS Clock Shield	12	TMDS Clock-
13	CEC	14	Reserved (N.C. on device)
15	SCL	16	SDA
17	DDC/CEC Ground	18	+5V Power
19	Hot Plug Detect		

図19

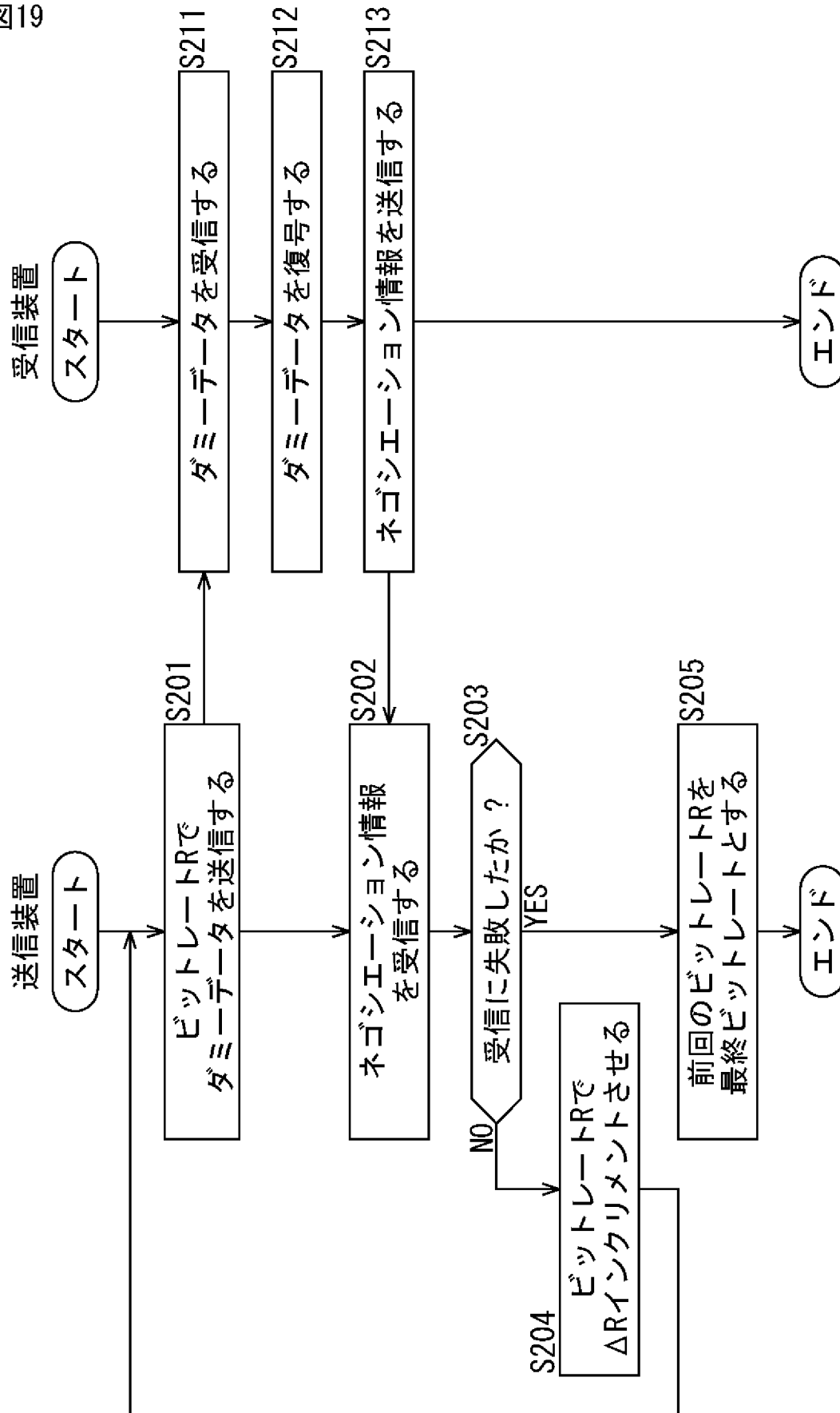


図20

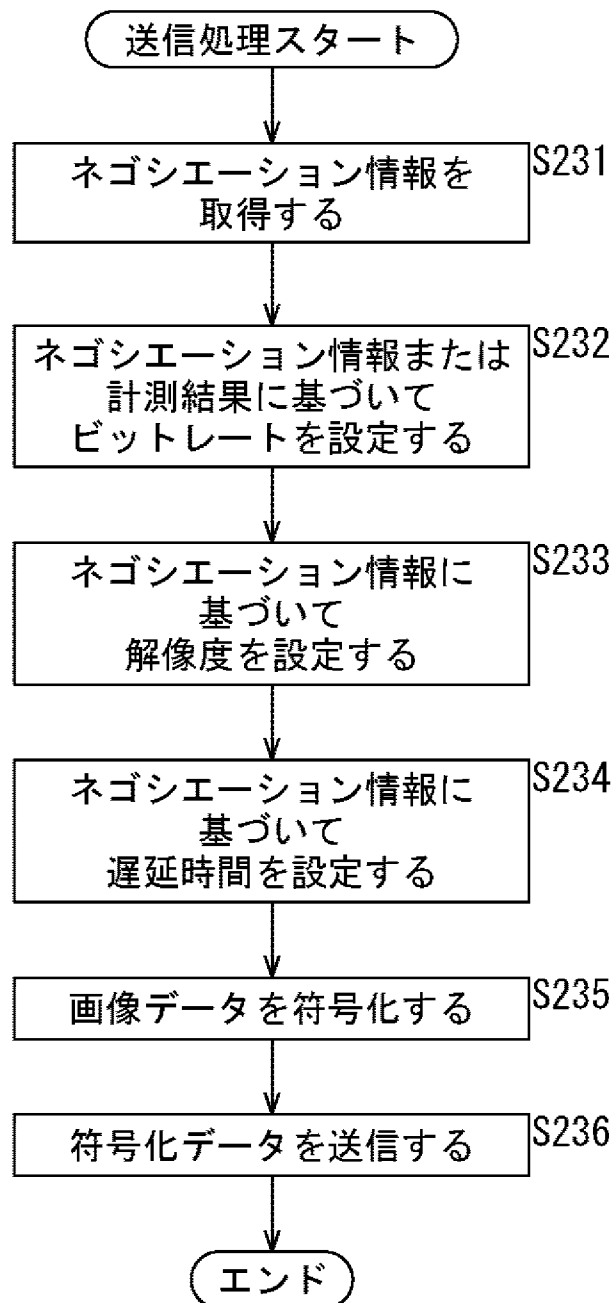


図21

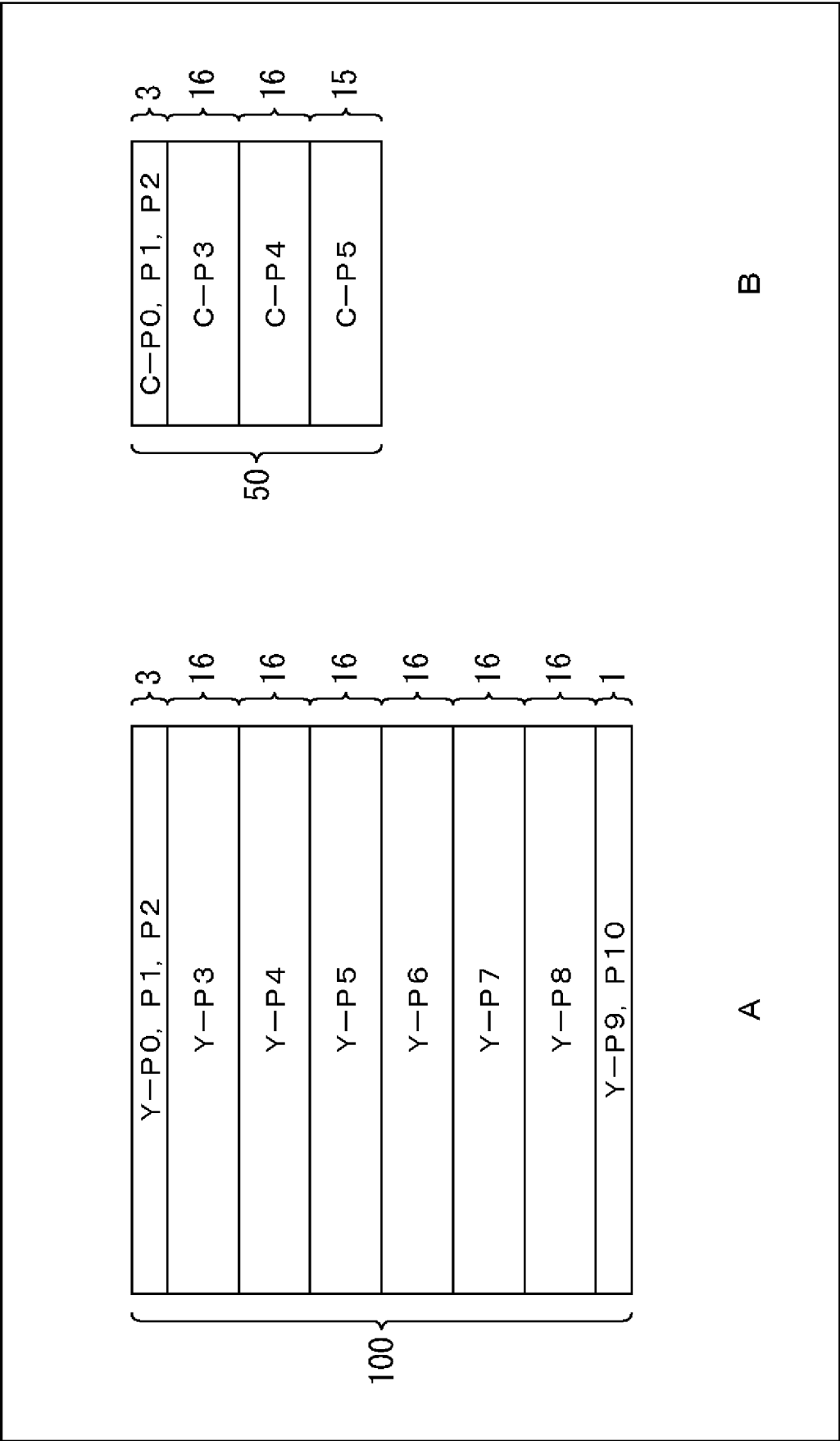


図22

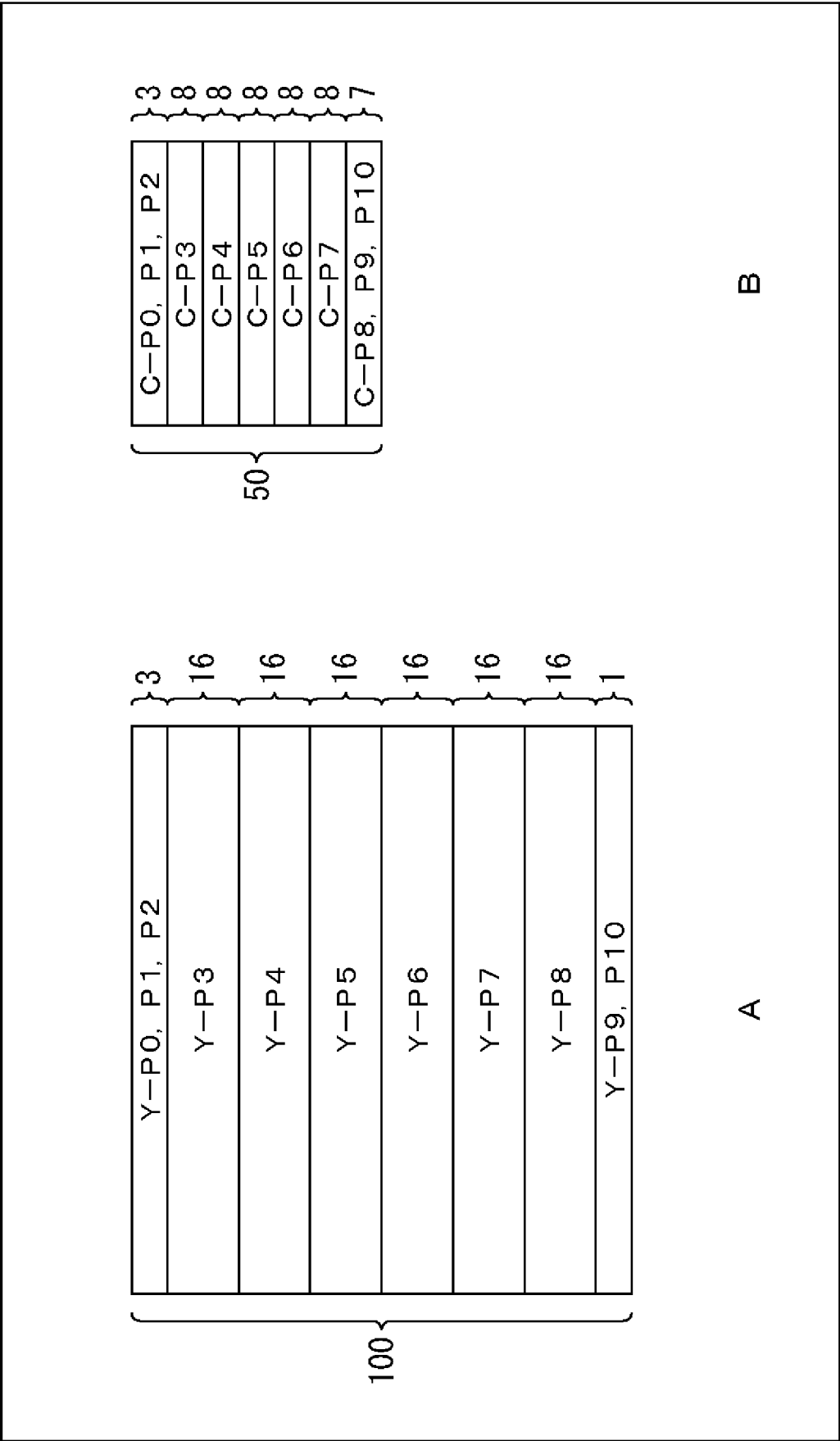


図23

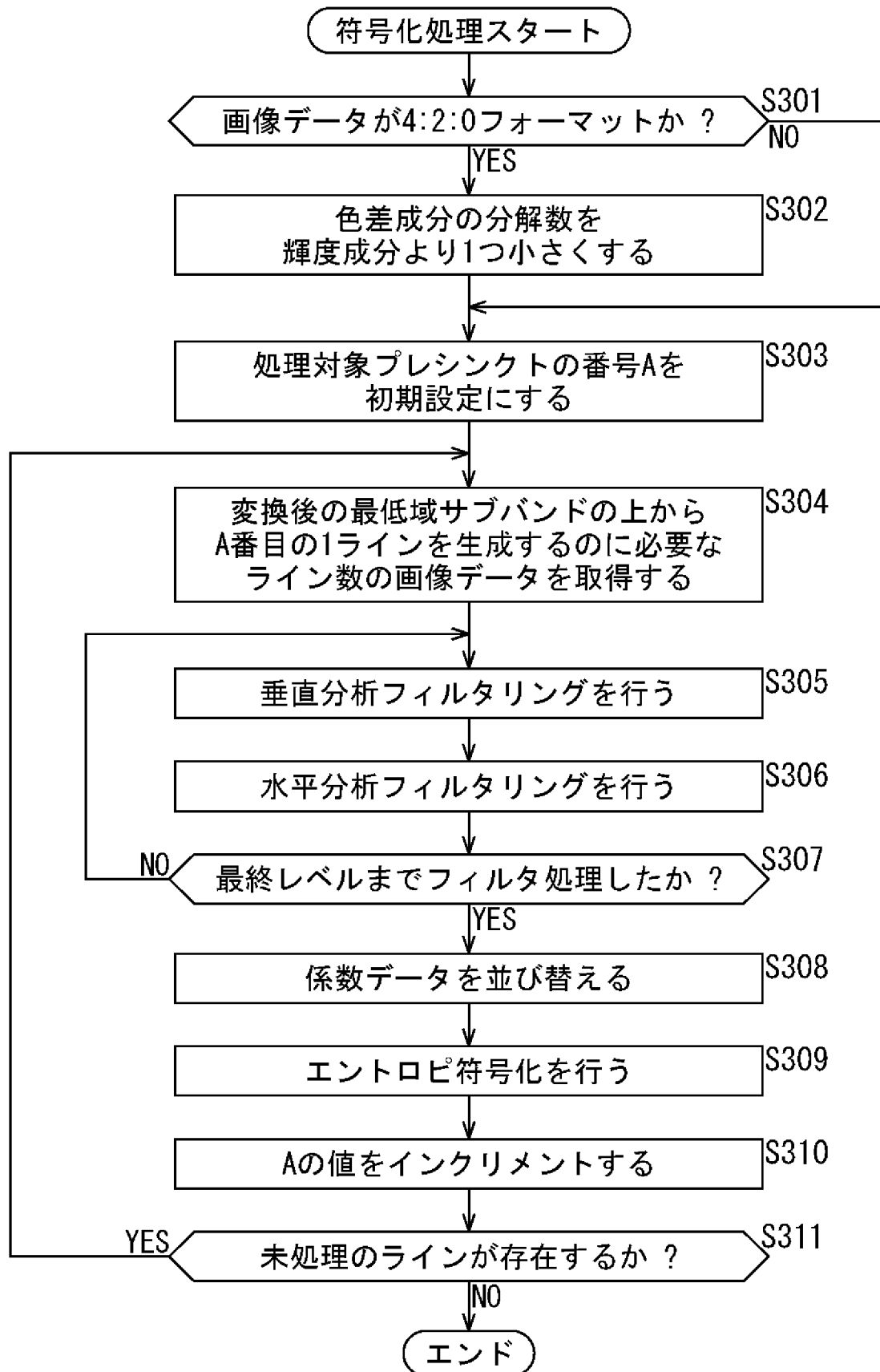
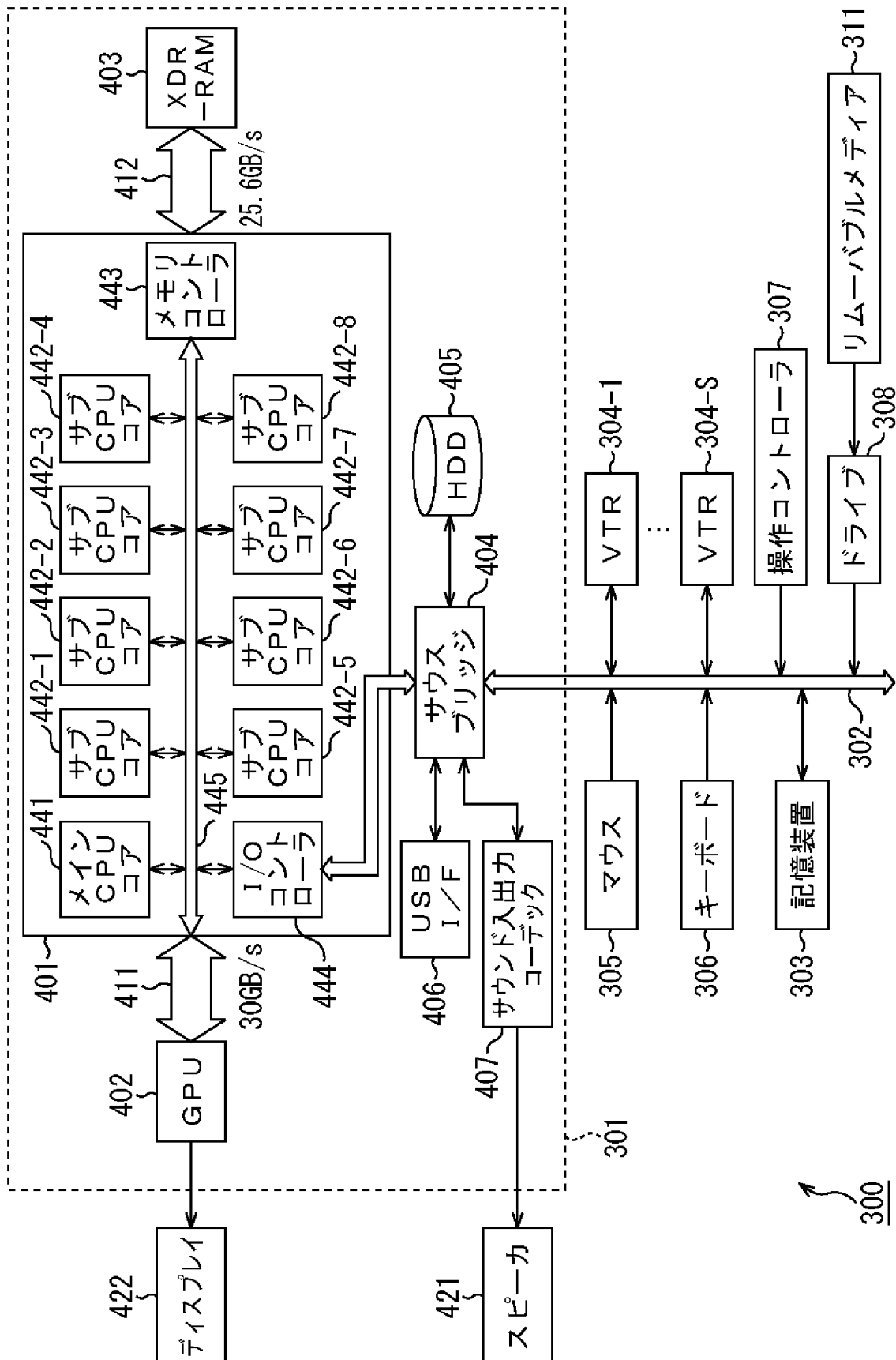


図24



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/059003

A. CLASSIFICATION OF SUBJECT MATTER

H04N1/41 (2006.01) i, H04N7/30 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N1/41, H04N7/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2008

Kokai Jitsuyo Shinan Koho 1971-2008 Toroku Jitsuyo Shinan Koho 1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2001-275112 A (Oki Electric Industry Co., Ltd.), 05 October, 2001 (05.10.01), Par. No. [0022] & US 2001-0008546 A	1, 3, 6-8 2, 4, 5
Y A	JP 2003-274185 A (Sanyo Electric Co., Ltd.), 26 September, 2003 (26.09.03), Par. Nos. [0012] to [0020] & US 007120306 B & US 2003-0179943 A & CN 001445997 A	1, 3, 6-8 2, 4, 5
Y A	JP 2005-303854 A (NEC Engineering, Ltd.), 27 October, 2005 (27.10.05), Par. Nos. [0028] to [0038] (Family: none)	3, 6 2, 4, 5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search
15 August, 2008 (15.08.08)Date of mailing of the international search report
26 August, 2008 (26.08.08)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/059003

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-101791 A (Ricoh Co., Ltd.), 04 April, 2003 (04.04.03), Par. Nos. [0076] to [0238] & US 2003-0152280 A	7 2, 4, 5
A	JP 2003-116133 A (KDDI Corp.), 18 April, 2003 (18.04.03), Par. Nos. [0015] to [0034] (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N1/41(2006.01)i, H04N7/30(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N1/41, H04N7/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2008年
日本国実用新案登録公報	1996-2008年
日本国登録実用新案公報	1994-2008年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2 0 0 1 - 2 7 5 1 1 2 A (沖電気工業株式会社) 2 0 0 1 . 1 0 . 0 5 , 段落【0022】 & U S 2 0 0 1 - 0 0 0 8 5 4 6 A	1, 3, 6 - 8
A		2, 4, 5
Y	J P 2 0 0 3 - 2 7 4 1 8 5 A (三洋電機株式会社) 2 0 0 3 . 0 9 . 2 6 , 段落【0012】 - 【0020】 & U S 0 0 7 1 2 0 3 0 6 B & U S 2 0 0 3 - 0 1 7 9 9 4 3 A & C N 0 0 1 4 4 5 9 9 7 A	1, 3, 6 - 8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

15.08.2008

国際調査報告の発送日

26.08.2008

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

堀井 啓明

電話番号 03-3581-1101 内線 3571

5 V

9245

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A		2, 4, 5
Y	J P 2005-303854 A (NECエンジニアリング株式会社) 2005. 10. 27, 段落【0028】-【0038】	3, 6
A	(ファミリーなし)	2, 4, 5
Y	J P 2003-101791 A (株式会社リコー) 2003. 04. 04, 段落【0076】-【0238】&US 2003-0152280 A	7
A		2, 4, 5
A	J P 2003-116133 A (KDDI株式会社) 2003. 04. 18, 段落【0015】-【0034】 (ファミリーなし)	1-8