

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G06F 15/80 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510134726.5

[45] 授权公告日 2008 年 10 月 1 日

[11] 授权公告号 CN 100422979C

[22] 申请日 2005.12.19

[21] 申请号 200510134726.5

[30] 优先权

[32] 2004.12.17 [33] US [31] 11/015,778

[73] 专利权人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 迈克尔·德怀尔 江 洪

[56] 参考文献

EP0682309A2 1995.3.31

US20020083311A1 2002.6.27

审查员 赵 婧

[74] 专利代理机构 北京嘉和天工知识产权代理事
务所

代理人 严 慎

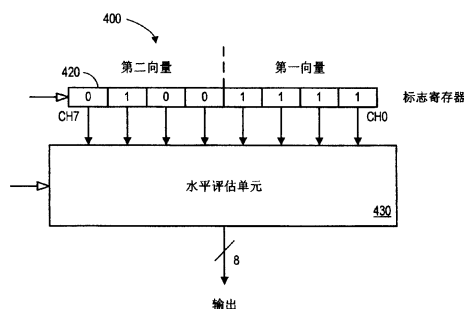
权利要求书 3 页 说明书 8 页 附图 6 页

[54] 发明名称

用于单指令、多数据执行引擎标志寄存器的
评估单元

[57] 摘要

根据一些实施方案，可以为单指令、多数据 (SIMD) 执行引擎标志寄存器提供评估单元。例如，水平评估单元可以在由 SIMD 执行引擎进行处理的多个向量上执行评估操作。根据一些实施方案，垂直评估单元可以在多个标志寄存器上执行评估操作。



1. 一种为多向量单指令多数据通道执行操作进行标志位评估的方法，包括：
将信息存储到 n 通道单指令多数据 SIMD 执行引擎的 n 位置标志寄存器中，所述信息是通过对多个 m 通道独立向量执行单个指令而被生成的，其中 n 和 m 是大于 1 的整数；
接收代表至少一组 SIMD 执行引擎通道的指示；
评估所述标志寄存器中代表所述的一组 SIMD 执行引擎通道的一组位，其中所述的一组位包括与至少两个不同的独立向量相关联的位；以及
基于所述评估操作生成输出。
2. 如权利要求 1 所述的方法，其中所述标志寄存器具有 p 位，每一位代表所述 SIMD 执行引擎的至少一条通道，并且 p 小于 n 。
3. 如权利要求 1 所述的方法，其中所述输出具有 p 位，每一位代表所述 SIMD 执行引擎的至少一条通道，并且 p 小于 n 。
4. 如权利要求 1 所述的方法，其中每个向量与所述 SIMD 执行引擎的至少两条通道相关联，并且包括与图形位置相关联的两个位置值。
5. 如权利要求 1 所述的方法，其中所述标志寄存器具有 n 位，每一位代表所述 SIMD 执行引擎的一条通道，并且所述输出具有 n 位，每一位代表所述 SIMD 执行引擎的一条通道。
6. 如权利要求 5 所述的方法，其中所述输出中的第一位代表所述 SIMD 执行引擎的第一通道，并且所述输出中的所述第一位的值至少部分基于所述标志寄存器中不代表所述第一通道的位。
7. 如权利要求 1 所述的方法，其中所述评估步骤包括判断以下之一：所述标志寄存器中的所述一组位是否全部都具有第一值；或者所述标志寄存器中的所述一组位是否有任何一位具有第一值。
8. 如权利要求 1 所述的方法，其中指示可以与不同大小的 SIMD 执行引擎通道组相关联。
9. 如权利要求 1 所述的方法，其中所接收的指示与多组相关联，并且对于每一组进行所述评估和存储。
10. 如权利要求 1 所述的方法，其中所述存储的步骤包括将第一信息存储到第一标志寄存器中，并且所述方法还包括：

将第二信息存储到所述 SIMD 执行引擎的第二标志寄存器中；

接收代表第二组 SIMD 执行引擎通道的第二指示，其中所述第二组 SIMD 执行引擎通道不同于所述的一组 SIMD 执行引擎通道；

评估所述标志寄存器中代表所述第二组 SIMD 执行引擎通道的一组位；以及

生成第二输出，所述第二输出包括至少一个下述位置，其中该位置的值源自不同的独立向量。

11. 一种为多向量单指令多数据通道执行操作进行标志位评估的装置，包括：

n 通道单指令多数据 SIMD 执行引擎的 n 位标志寄存器，其中 n 是大于 1 的整数，并且所述标志寄存器的每一位都与一条通道相关联，并且其中所述标志寄存器存储来自执行单元的信息，所述信息是通过多个 m 通道独立向量执行单个指令而被生成的，其中 m 是大于 1 的整数；以及

水平评估单元，所述水平评估单元接收代表至少一组 SIMD 执行引擎通道的指示；评估所述标志寄存器中代表所述的一组 SIMD 执行引擎通道的一组位，其中所述的一组位包括与至少两个不同的独立向量相关联的位；以及基于所述评估操作生成输出。

12. 如权利要求 11 所述的装置，其中指示可以与不同大小的 SIMD 执行引擎通道组相关联。

13. 一种为多向量单指令多数据通道执行操作进行标志位评估的装置，包括：

n 通道单指令多数据 SIMD 执行引擎的 n 位标志寄存器，其中 n 是大于 1 的整数并且所述标志寄存器的每一位都与一条通道相关联，并且其中所述标志寄存器存储来自执行单元的信息，所述信息是通过多个 m 通道独立向量执行单个指令而被生成的，其中 m 是大于 1 的整数；以及

垂直评估单元，所述垂直评估单元接收代表所述标志寄存器中的至少一组标志的指示；评估所述标志寄存器中代表所述标志寄存器中的所述一组标志的一组位，其中所述的一组位包括与至少两个不同的独立向量相关联的位；以及基于所述评估操作生成输出。

14. 如权利要求 13 所述的装置，还包括：

提供所述指示并接收所述输出的执行单元。

15. 一种为多向量单指令多数据通道执行操作进行标志位评估的系统，包括：

处理器，所述处理器包括：

n 通道单指令多数据 SIMD 执行引擎，其中 n 是大于 1 的整数，所述执行引擎包括：

第一 n 位标志寄存器，

第二 n 位标志寄存器，其中，每个标志寄存器包含通过对多个 m 通道独立向量执行单个指令而生成的信息，其中 n 和 m 是大于 1 的整数，以及

垂直评估单元，所述垂直评估单元接收代表所述标志寄存器中的至少一组标志的指示；评估所述标志寄存器中代表所述标志寄存器中的所述一组标志的一组

位，其中所述的一组位包括与至少两个不同的独立向量相关联的位；以及基于所述评估操作生成输出；以及图形存储单元。

16. 如权利要求 15 所述的系统，还包括：
水平评估单元。

用于单指令、多数据执行引擎标志寄存器的评估单元

技术领域

本发明涉及用于单指令、多数据执行引擎标志寄存器的评估单元。

背景技术

为了改进处理系统的性能，可以在单个指令周期中对多个操作数的数据同时执行一条指令。这样的指令可以被称为单指令、多数据（SIMD）指令。例如，八通道 SIMD 执行引擎可能对八个 32 位操作数的数据同时执行一条指令，每个操作数被映射到 SIMD 执行引擎的唯一计算通道。此外，可以使用一个或多个标志寄存器，每个标志寄存器具有与执行引擎的每条通道相关联的若干位置（例如，对于八通道的 SIMD 执行引擎而言可以提供三个 8 位标志寄存器）。以不同的方式高效、灵活地访问标志寄存器信息的能力可以改进执行引擎的性能。

发明内容

根据一些实施方案，可以为单指令、多数据（SIMD）执行引擎标志寄存器提供评估单元。例如，水平评估单元可以在由 SIMD 执行引擎进行处理的多个向量上执行评估操作。根据一些实施方案，垂直评估单元可以在多个标志寄存器上执行评估操作。

根据本发明的一个方面，提供了一种方法，包括：将信息存储到 n 通道单指令、多数据（SIMD）执行引擎的 n 位置标志寄存器中，所述信息代表多个 m 通道独立向量，其中 n 和 m 是大于 1 的整数；以及基于所述标志寄存器中的信息生成输出，所述输出包括至少一个其值基于代表不同独立向量的信息的位置。

根据本发明的另一个方面，提供了一种方法，包括：将信息存储到 n 通道单指令、多数据（SIMD）执行引擎的第一 p 位置标志寄存器中，其中 n 和 p 是大于 1 的整数；将信息存储到所述执行引擎的第二标志寄存器中；以及生成输出，该输出包括至少一个其值基于来自第一标志寄存器和第二标志寄存器两者的信息的位置。

根据本发明的又一个方面，提供了一种方法，包括：将信息存储到 n 通道单指令、多数据（SIMD）执行引擎的标志寄存器中，其中 n 是大于 1 的整数；接收与一组 SIMD 执行引擎通道相关联的指示；以及基于所述标志寄存器中与所述一组 SIMD 执行引擎通道相关联的信息来生成输出。

根据本发明的再一个方面，提供了一种装置，包括： n 通道单指令、多数据（SIMD）执行引擎的 n 位标志寄存器，其中 n 是大于1的整数，并且所述标志寄存器的每一位都与一条通道相关联，并且其中所述标志寄存器存储来自执行单元的信息，所述信息与一个以上的多通道图形向量相关联；以及，生成 n 位输出的水平评估单元，其中所述输出的每一位都与所述SIMD执行引擎的一条通道相关联，并且所述输出中至少一位的值是基于所述标志寄存器中代表不同图形向量的位。

根据本发明的再又一个方面，提供了一种装置，包括： n 通道单指令、多数据（SIMD）执行引擎的第一 n 位标志寄存器，其中 n 是大于1的整数；所述SIMD执行引擎的第二 n 位标志寄存器；以及，生成 n 位输出的垂直评估单元，所述输出包括至少一个其值基于来自第一标志寄存器和第二标志寄存器两者的信息的位。

根据本发明的再又一个方面，提供了一种系统，包括：处理器，所述处理器包括： n 通道单指令、多数据（SIMD）执行引擎，其中 n 是大于1的整数，所述执行引擎包括：第一 n 位标志寄存器，第二 n 位标志寄存器，以及生成 n 位输出的垂直评估单元，所述输出包括至少一个其值基于来自第一标志寄存器和第二标志寄存器两者的信息的位；以及图形存储单元。

附图说明

图1和2图示了处理系统。

图3图示了基本同时处理两个向量的处理系统。

图4根据一些实施方案图示了用于SIMD执行引擎标志寄存器的水平评估单元。

图5是根据一些实施方案的方法的流程图。

图6是根据一些实施方案的方法的流程图。

图7根据一些实施方案图示了用于SIMD执行引擎标志寄存器的垂直评估单元。

图8是根据一些实施方案的方法的流程图。

图9根据一些实施方案图示了用于SIMD执行引擎标志寄存器的垂直评估单元。

图10是根据一些实施方案的方法的流程图。

图11根据一些实施方案图示了用于SIMD执行引擎标志寄存器的水平和垂直评估单元。

图12是根据一些实施方案的系统的框图。

具体实施方式

这里所描述的一些实施方案与“处理系统”相关联。用在这里，短语“处理系统”可以指处理数据的任何设备。例如，处理系统可以与处理图形数据和/或其他类型的媒体信息的图形引擎相关联。在一些情形中，利用SIMD执行引擎可以改进处理系统的性能。例如，SIMD执行引擎可能对多个数据通道同时执行单个浮点SIMD指令（例如，为了加速变换

和/或绘制 (rendering) 三维几何形状)。处理系统的其他实施例包括中央处理单元 (CPU) 和数字信号处理器 (DSP)。

图 1 图示了包括 SIMD 执行引擎 110 的一种类型的处理系统 100。在这种情形中, 执行引擎 110 接收指令, 一同接收的还有四个操作数的数据, 其中每个操作数都与一个不同的向量相关联 (例如, 从向量 V0 到 V3 的四个 X 分量)。每个向量例如可以包括与三维图形位置相关联的三个位置值 (例如 X、Y 和 Z)。然后, 引擎 110 可以在单个指令周期内对所有的操作数同时执行所述指令。这样一种方法被称为“垂直”实现、“通道串行”实现或“数组结构 (SOA)”实现。

图 2 图示了包括 SIMD 执行引擎 210 的另一种类型的处理系统 200。在这种情形中, 执行引擎 210 (例如从指令存储单元) 接收指令, 一同接收的还有四分量的数据向量 (例如, 向量分量 X、Y、Z 和 W, 每个分量具有多位, 设置用于在 SIMD 执行引擎 110 的相应通道 0 到 3 上进行处理)。然后, 引擎 210 可以对所述向量中的所有分量同时执行所述指令。这样一种方法被称为“水平”实现、“通道并行”实现或“结构数组 (AOS)”实现。虽然这里描述的一些实施方案与四通道 SIMD 执行引擎 110 相关联, 但是应注意, SIMD 执行引擎可能具有一条以上的任意数量的通道 (例如, 实施方案可以与一个 32 通道执行引擎相关联)。

根据一些实施方案, SIMD 引擎可以同时处理与多个向量相关联的信息。例如, 图 3 图示了包括八通道 SIMD 执行引擎 310 在内的处理系统 400, 所述引擎 310 可以同时处理两个向量。也就是说, 通道 0 到 3 可以处理向量 0, 同时通道 4 到 7 处理向量 1。

执行引擎 310 还可以包括标志寄存器 320, 其具有与每条通道相关联的若干位置。例如, 标志寄存器 320 可以是一个 8 位寄存器, 每一位可以是与逻辑计算通道之一相关联的一个标志 (F)。标志例如可以与用于该通道的算数逻辑单元 (ALU) 运算所生成的一个或多个结果相关联。结果例如可以与 0、非 0、等于、不等于、大于、大于等于、小于、小于等于、和/或溢出条件相关联。例如, 考虑用于 SIMD 执行引擎的以下指令:

add.f.z (8) r0 r1 -r2

在这种情形中, 从寄存器 r1 中的值减去寄存器 r2 中的值, 结果被存储在寄存器 r0 中, 如果结果等于 0 (“z”), 则标志寄存器 320 (“f”) 中的位将被置位。这将对所有的八条通道同时进行, 并且标志寄存器 320 中的所有八位将被适当地更新。

在一些应用中, 以不同的方式访问标志寄存器 320 中的信息可能是有帮助的。例如在图形应用中, 有时确定标志寄存器 320 中的任何标志是否为 0 可能是有帮助的, 而在其他时候知道以下事情可能是有帮助的: (i) 与关联于第一向量的通道 0 到 3 相关的任何标志是否为 0; (ii) 与关联于第二向量的通道 4 到 7 相关的任何标志是否为 0。

图 4 根据一些实施方案图示了包括标志寄存器 420 的系统 400。如前所述, 系统 400

可以同时处理与多个向量相关联的信息。虽然在图 4 中示出了一个 8 位标志寄存器 420，但是请注意，可以提供其他位数。例如，标志寄存器 420 可以是 n 通道 SIMD 执行引擎的 n 位标志寄存器，其中 n 是大于 1 的整数。根据一些实施方案，标志寄存器 420 的每一位都可以与一条通道相关联，并且标志寄存器 420 可以接收并存储来自 SIMD 执行引擎的信息。根据一些实施方案，该信息可以与一个以上的多通道向量相关联（例如，可以同时处理两个图形向量）。

根据一些实施方案， n 通道执行引擎可以具有一个 p 位标志寄存器，其中 p 小于 n 。例如，对于 16 通道 SIMD 执行引擎，可以提供四位标志寄存器，并且标志寄存器中的每一位都可以与四条通道相关联。

此外，可以提供水平“评估”单元 430 来生成 n 位的输出，其中输出的每一位都与 SIMD 执行引擎的一条通道相关联。用在这里，术语“评估”可以指与搅拌（swizzle）、组装（assemble）和/或逻辑操作有关的信息访问。例如，搅拌操作可能与信息的重新排列或分组相关联。作为其他的例子，信息可能被复制、重新排列和/或分组。此外，信息可以被组装，使得单独的存储元件的若干部分被收集到单个逻辑存储元件中。注意，可以对信息执行的逻辑操作包括位方式的逻辑操作，例如 AND、OR 以及其他逻辑操作。

例如，图 4 中所示的水平评估单元 430 可以从标志寄存器 420 接收 8 位并生成 8 位的输出。水平评估单元 430 的操作例如可以由操作数取回单元进行控制。根据一些实施方案，水平评估单元 430 可以只是将标志寄存器 420 中的每个标志映射到输出中的对应标志（例如，图 4 中的输出此时将是“0100 1111”的通过内容）。

根据一些实施方案，水平评估单元 430 也可以被控制来对标志寄存器 420 中的所有位执行评估。例如，“any8”条件可能致使水平评估单元 430 来判断标志寄存器中的八位中是否有任何位被置位。如果是的，则输出的全部八位被设置为 1。如果不是，则输出的全部八位都被设置为 0（例如，图 4 中的输出将会是“1111 1111”）。因此，输出中至少有一位的值可以基于标志寄存器 420 中代表不同的执行通道和/或向量的位。

根据一些实施方案，用于 n 通道执行引擎的水平评估单元可以具有 p 位输出，其中 p 小于 n 。例如，可以为八通道 SIMD 执行引擎提供四位输出，并且输出中的每一位都可能与两条通道相关联。

根据一些实施方案，水平评估单元 430 可以被控制来对标志寄存器 420 中的某个位的子集进行评估。例如，水平评估单元 430 可以被控制来对标志寄存器 420 中与 CH0、CH2、CH4 和 CH6 相关联的位进行评估。

图 5 是根据一些实施方案的方法的流程图。该方法例如可以结合图 4 的系统 400 来完成。这里描述的流程图不一定意味着动作的某个固定顺序，可以以任意可行的顺序来实现

实施方案。注意，这里描述的任何方法都可以用硬件、软件（包括微代码）、固件或它们的任意组合来实现。例如，存储介质可以在上面存储指令，这些指令在由机器执行时导致可实现这里所描述的任意实施方案。

在 502 处，信息被存储到 n 通道 SIMD 执行引擎的 n 位置标志寄存器中。所述信息例如可以代表多个 m 通道独立向量，其中 n 和 m 是大于 1 的整数。

在 504 处，基于标志寄存器中的信息来生成输出。输出例如可以包括至少一个位置，该位置的值是基于代表不同独立向量的信息。例如，可以基于与正在同时处理的两个不同向量相关联的信息来设置八位输出的第一位。

在一些情形中，水平评估单元可以被控制来对不同组的标志寄存器位置进行操作。例如，图 6 是根据一些实施方案的方法的流程图。在 602 处，接收到与至少一组 SIMD 执行引擎通道相关联的指示。在 604 处，对该组通道相关联的位进行评估。

水平评估单元例如可以接收到“all4”条件的指示。再次参考图 4，这样一个条件可以使水平评估单元 430 针对以下两者独立地评估是否所有的标志位都为 1：(i)标志寄存器中对应于通道 0 到 3 的位；(ii)标志寄存器中对应于通道 4 到 7 的位。

每次评估的结果可以随后被存储在输出中代表所述 SIMD 执行引擎通道组的那一组位中。例如，如果标志寄存器 420 中对应于通道 0 到 3 的所有位都被置位，则输出中对应于通道 0 到 3 的位可以被置位。类似地，如果标志寄存器 420 中对应于通道 4 到 7 的所有位都被置位，则输出中对应于通道 4 到 7 的位可以被置位。在图 4 所示的情形中，输出将是“0000 1111”。

水平评估单元 430 接收到的指示可能与不同大小的多组 SIMD 执行引擎通道相关联。例如，如前所述，由水平评估单元 430 评估的组可能与一个八位组或两个四位组相关联。作为另一个实施例，水平评估单元 430 可能接收到与“any2”条件相关联的指示，其意味着应当对四对标志进行评估（并且每次评估的结果将被映射到输出中的对应两位）。在图 4 所示的情形中，输出将是“1100 1111”。

注意，可以提供任意大小的组或者大小组合的组（组中的位不一定是邻居）。例如，考虑一个 16 位标志寄存器。在此情形中，可以对八个两位组进行评估。作为另一个实施例，两个最高有效位（MSB）和两个最低有效位（LSB）可以作为第一组来合并及评估，而剩余的 12 位作为第二组来评估。

这些类型的评估操作“在水平方向上”可以对单个标志寄存器 420 上的信息进行分组、重新排列、和/或评估。现在参考图 7 的系统 700，它包括两个 8 位标志寄存器 720（f0 和 f1）。虽然在图 7 中示出了两个标志寄存器 720，但是可以提供两个以上的标志寄存器。

例如，现在考虑用于 SIMD 执行引擎的以下指令：

add.f0.z (8)	r0	r1	-r2
add.f1.z (8)	r3	r4	r5

在此情形中，从寄存器 r1 中的值减去寄存器 r2 中的值，结果被存储在寄存器 r0 中，并且如果结果等于 0 (“z”)，则标志寄存器 0 (“f0”) 中的位将被置位。注意，可以同时八个操作数的数据执行该指令 (f0 中的所有八位可以被同时更新)。类似地，寄存器 r5 中的值与寄存器 r4 中的值相加，结果被存储在寄存器 r3 中，并且如果结果等于 0 (“z”)，则标志寄存器 1 (“f1”) 中的位将被置位。

根据一些实施方案，可以提供垂直评估单元 740 来生成 n 位输出，该输出包括至少一位，该位的值是基于来自两个标志寄存器 720 的信息。例如，垂直评估单元 740 可以连同 f1 的八位一道接收 f0 的八位，并生成八位输出。

图 8 是根据一些实施方案的方法的流程图。该方法例如可以与图 7 的系统 700 相关联。在 802 处，信息被存储到 n 通道 SIMD 执行引擎的第一 n 位置标志寄存器中，其中 n 是大于 1 的整数。类似地，信息在 804 处被存储到所述执行引擎的第二 n 位置标志寄存器中。在 806 处，生成输出，该输出包括至少一个位置，该位置的值是基于来自第一标志寄存器和第二标志寄存器的信息。

再次参考图 7，垂直评估单元 740 可以被控制来将 f0 (或 f1) 的值传递过去成为输出。此时，在 f0 的情形中，图 7 中所示的输出将是“0100 1101” (或者在 f1 的情形中，输出将是“1101 0111”)。根据一些实施方案，垂直评估单元 740 可以合并来自 f0 和 f1 的信息，以生成输出。例如，垂直评估单元 740 可能接收到与“all2”条件相关联的指示，使得只有在 f0 和 f1 两者中的对应位都被置位时，输出中的位才被置位 (例如，图 7 的输出将是“0100 0101”)。类似地，“any2”条件可能导致图 7 中“1101 1111”的输出。

“垂直”评估单元 740 因而可以合并不同标志寄存器 740 上的信息。在一些情形中，垂直评估单元 940 可以合并多组标志寄存器上的信息。例如考虑图 9 中的系统 900，其包括四个 8 位标志寄存器 1002 (f0 到 f3)。此外，垂直评估单元 940 从每个标志寄存器中接收 8 位，并生成 8 位输出。

图 10 图示了可与这样一个系统 900 相关联的方法。在 902 处，接收到与一组标志寄存器相关联的指示。例如，该指示可以控制垂直评估单元 940 对标志寄存器之一或者所有四个标志寄存器进行操作。

根据一些实施方案，垂直评估单元 940 可能被控制来对其他组标志寄存器进行操作。例如，垂直评估单元 940 可能被控制来评估 f0 和 f1 (并且忽略 f2 和 f3)。作为另一个实施例，垂直评估单元 940 可能被控制来对 f0、f2 和 f3 进行操作 (并且忽略 f1)。

对于每条 SIMD 执行引擎通道，在 1004 处对来自所述组中标志寄存器的代表该通道的位进行评估。在 1006 处，这些评估的结果被存储在适当的输出位中。

再次参考图 9，假设垂直评估单元 940 已接收到一个指示，该指示为 f0 和 f1 应当被评估，而且，在并且只有在这两个标志寄存器中的对应位都被置为 1 的时候，每个输出位才应当被置位。在图 9 的实施例中，输出将会是“0100 1111”。如果垂直评估单元 940 已被另外控制为对 f2 和 f3 进行评估，则输出将是“1100 1100”。

根据一些实施方案，水平和垂直评估操作都可以被支持。例如考虑图 11 的系统 1100，其包括四个 8 位标志寄存器 1120 (f0 到 f3)。根据一些实施方案，复用器 1150 决定是八位数据还是八个结果位（例如，代表一个或多个 ALU 标志的每一位）被存储到标志寄存器 1120 中。此外，SIMD 执行单元的后端例如可能使用 FlagWrite、FlagSelect 命令来选择 f0 到 f3 中的哪些将存储信息。

根据一些实施方案，水平评估单元 1130 接收到用于每条 SIMD 执行通道的四位（每个标志寄存器一位），并且生成 8 位输出。垂直评估单元 1140 从每个标志寄存器接收八位（用于每条 SIMD 执行通道），并生成八位输出。水平评估单元 1130 和垂直评估单元 1140 可以根据这里描述的任意实施方案来操作，并且例如可以由 SIMD 执行单元的前端来控制。

复用器 1160 可以决定执行单元前端是接收水平评估单元 1130 的输出还是垂直评估单元 1140 的输出。例如，一条指令可能让系统 1100 对标志寄存器进行水平评估（例如，“any2horizontal for f2”使得 f2 中的多对位被评估），而另一条指令导致垂直评估（例如，“all4vertical”使得对于每条通道来评估四位）。

因为可以以不同的方式来高效、灵活地访问标志寄存器 1120 中的信息，所以可以改进系统 1100 的性能。例如，标志位的交叉通道分配和逻辑组合可以减少指令的量，否则要利用软件来完成这样的标志评估，将需要相当多的指令量。

此外，考虑同时支持 8 通道和 16 通道操作的执行引擎。根据一些实施方案，当使能 8 通道操作时，水平评估操作可有利于使用所有的标志寄存器位（例如，两个 8 通道组的标志寄存器位可被用于水平评估操作）。此外，可以支持 SOA 和 AOS 编程。

图 12 是根据一些实施方案的系统 1200 的框图。系统 1200 例如可以与适于记录和/或显示数字电视信号的媒体处理器相关联。系统 1200 包括图形引擎 1210，其具有根据这里所描述的任意实施方案的 n 操作数 SIMD 执行引擎 1220。例如，SIMD 执行引擎 1220 可以具有用于一个或多个标志寄存器的水平和/或垂直评估单元。系统 1200 还可以包括存储 SIMD 指令的指令存储单元 1230 和存储图形数据（例如，与三维图像相关联的向量）的图

形存储单元 1240。指令存储单元 1230 和图形存储单元 1240 例如可以包括随机访问存储器 (RAM) 单元。根据一些实施方案, 系统 1200 还可以包括硬盘驱动器 1250 (例如, 存储并提供媒体信息)。

下面解释各种附加的实施方案。这些并没有构成对所有可能的实施方案的限定, 本领域的技术人员将理解, 很多其他的实施方案都是可能的。此外, 虽然为清楚起见简要描述了以下实施方案, 但是本领域的技术人员将理解如何在必要的时候对以上描述做出改变, 以适应这些及其他实施方案和应用。

虽然这里作为实施例已描述了某些评估操作, 但是实施方案可以以任意多的方式来重新排列和/或重新组织标志寄存器信息。例如, 水平评估单元可以交换 32 位标志寄存器的 16 位 LSB 和 16 位 MSB。类似地, 可以在其他位中复制标志寄存器中的一些位 (例如, 与图形向量 X 分量相关联的标志位可能被复制用于与该向量的其他三个分量相关联的标志位)。

作为另一个实施例, 考虑以下情形, 其中判断以下位中是否没有一位被置位将是有帮助的: (i) 与 SIMD 执行通道 0 到 3 相关联的 f2 中的位; 和(ii) 与 SIMD 执行通道 4 到 7 相关联的 f0 中的位。在此情形中, 水平评估单元可以接收用于每条执行通道的所有四个标志寄存器的位, 并且在执行适当的评估以生成输出之前, 生成一组组装的八位信息。

作为再另一个实施例, 系统可能使用通道 0 到 3 来处理第一图形向量, 并使用通道 4 到 7 来处理第二图形向量。此外, 假设逐个通道地确定以下两者是否为真将是有帮助的: (i) f0 中的位和 f1 中的位对于第二图形向量是 0; 和(ii) f2 中的位和 f3 中的位对于第一图形向量是 0。在此情形中, 评估单元可能在执行垂直评估操作之前交换 f2 的较低四位与 f2 的较高四位 (并对 f3 执行类型操作)。

此外, 注意这里描述的实施方案可以支持多线程化 SIMD 执行引擎。例如考虑可执行三个线程的具有四个标志寄存器的 16 通道 SIMD。在此情形中, 水平评估单元可以接收用于 16 条执行通道中每一条的三组 4 位 (四个标志寄存器的三个线程)。类似地, 垂直评估单元可以接收用于四个标志寄存器中每一个的三组 16 位 (16 条通道的三个线程)。

这里描述的几个实施方案仅仅是示意性的。本领域的技术人员从本说明书中将认识到: 利用仅由权利要求书限定的修改和替换可以实现其他实施方案。

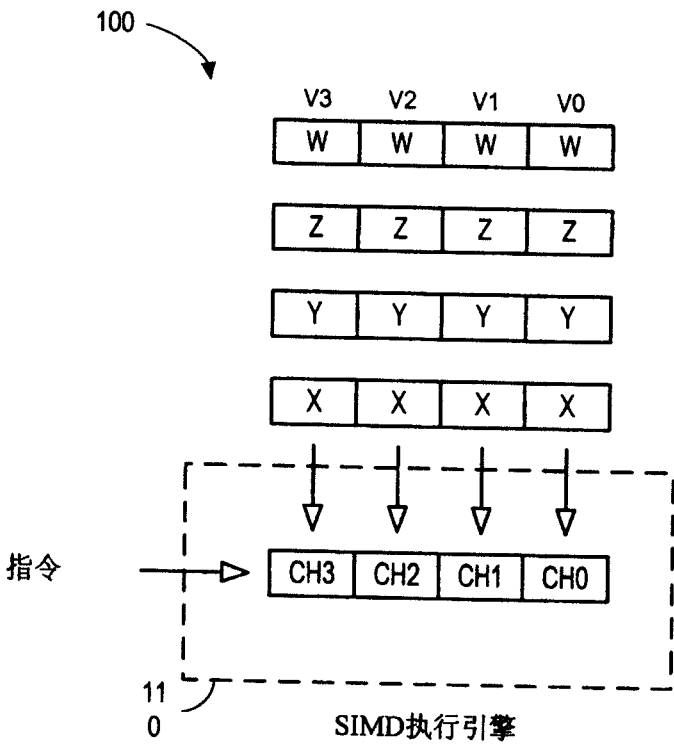


图 1

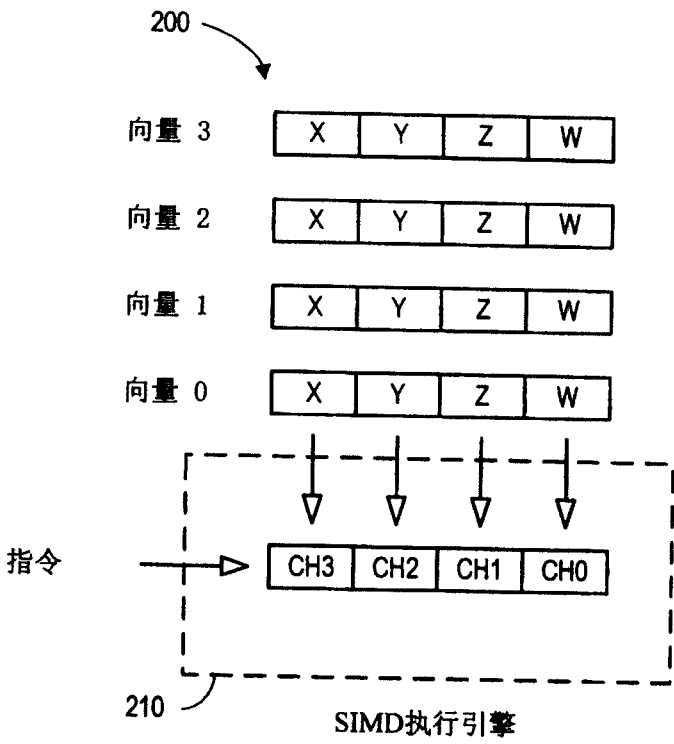


图 2

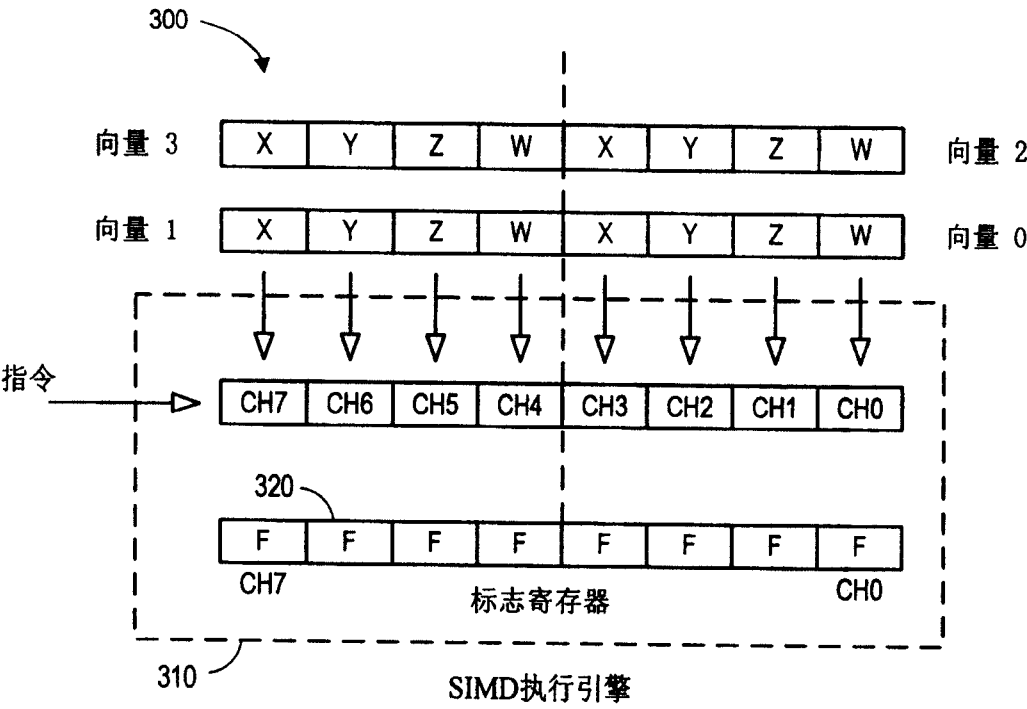


图 3

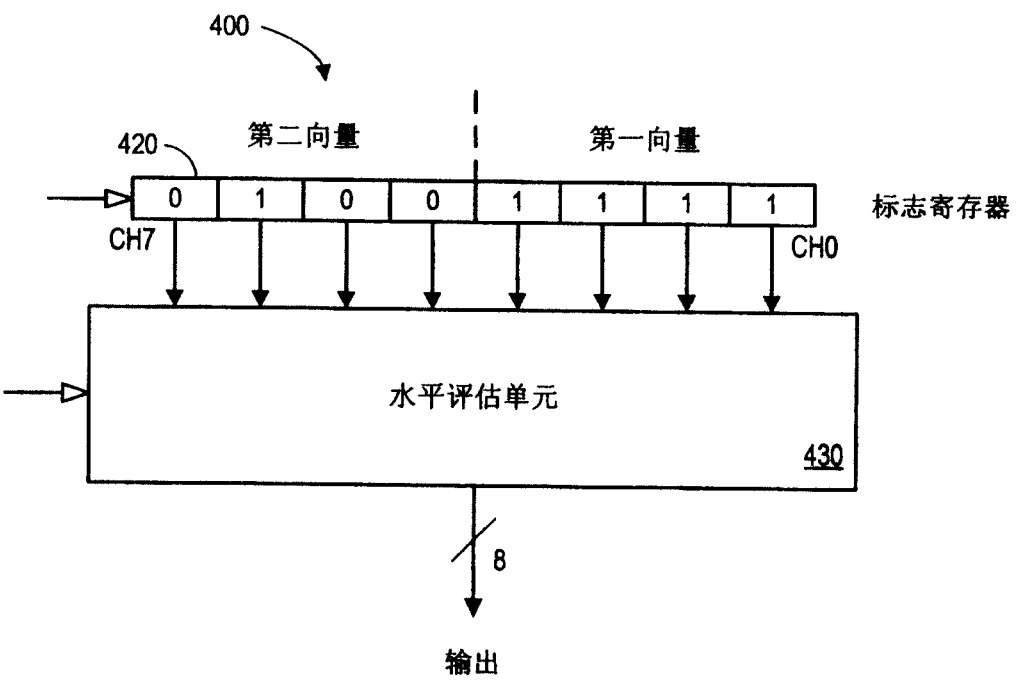


图 4

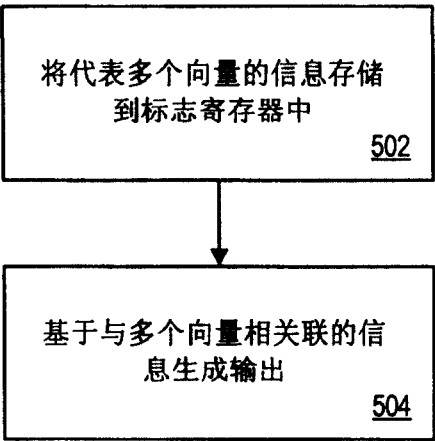


图 5

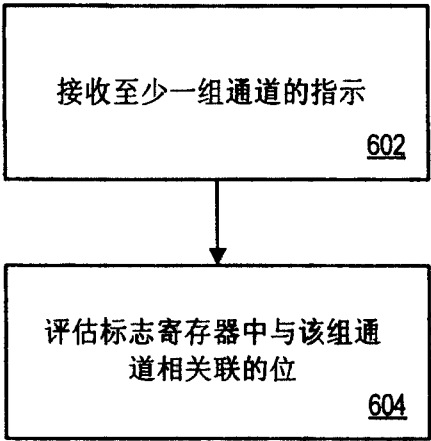


图 6

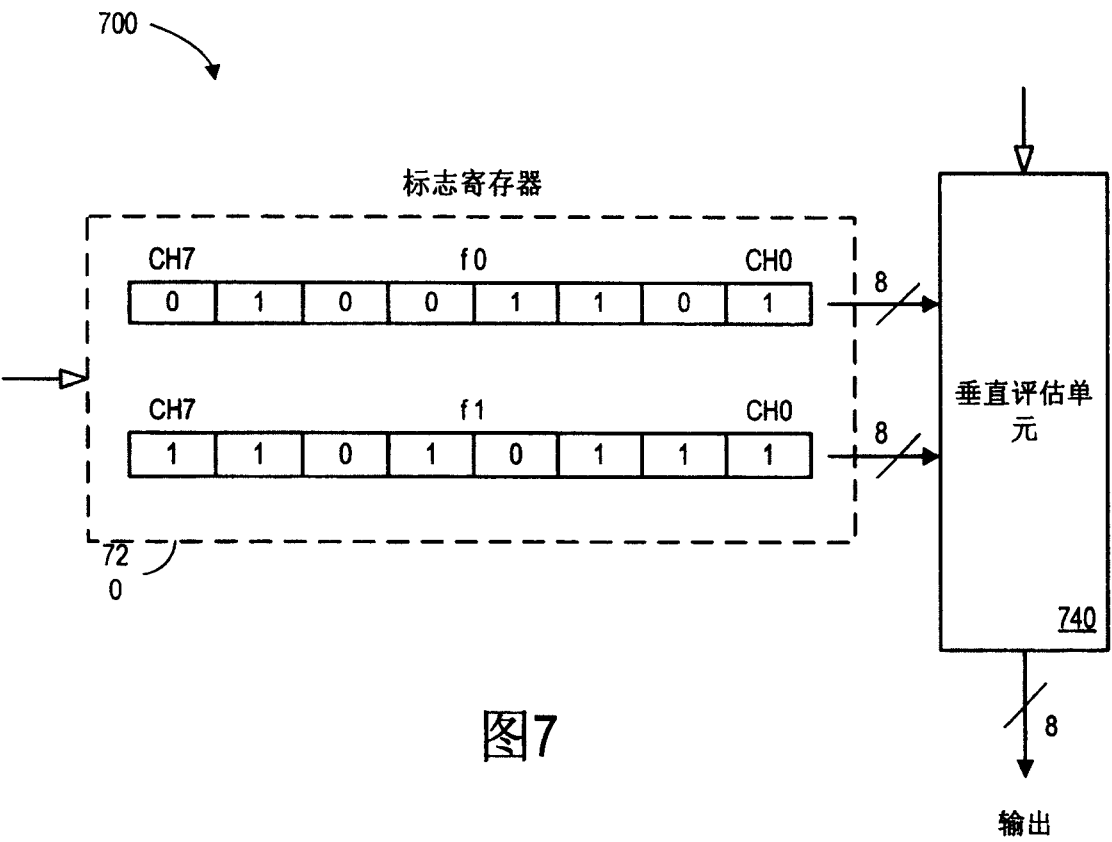
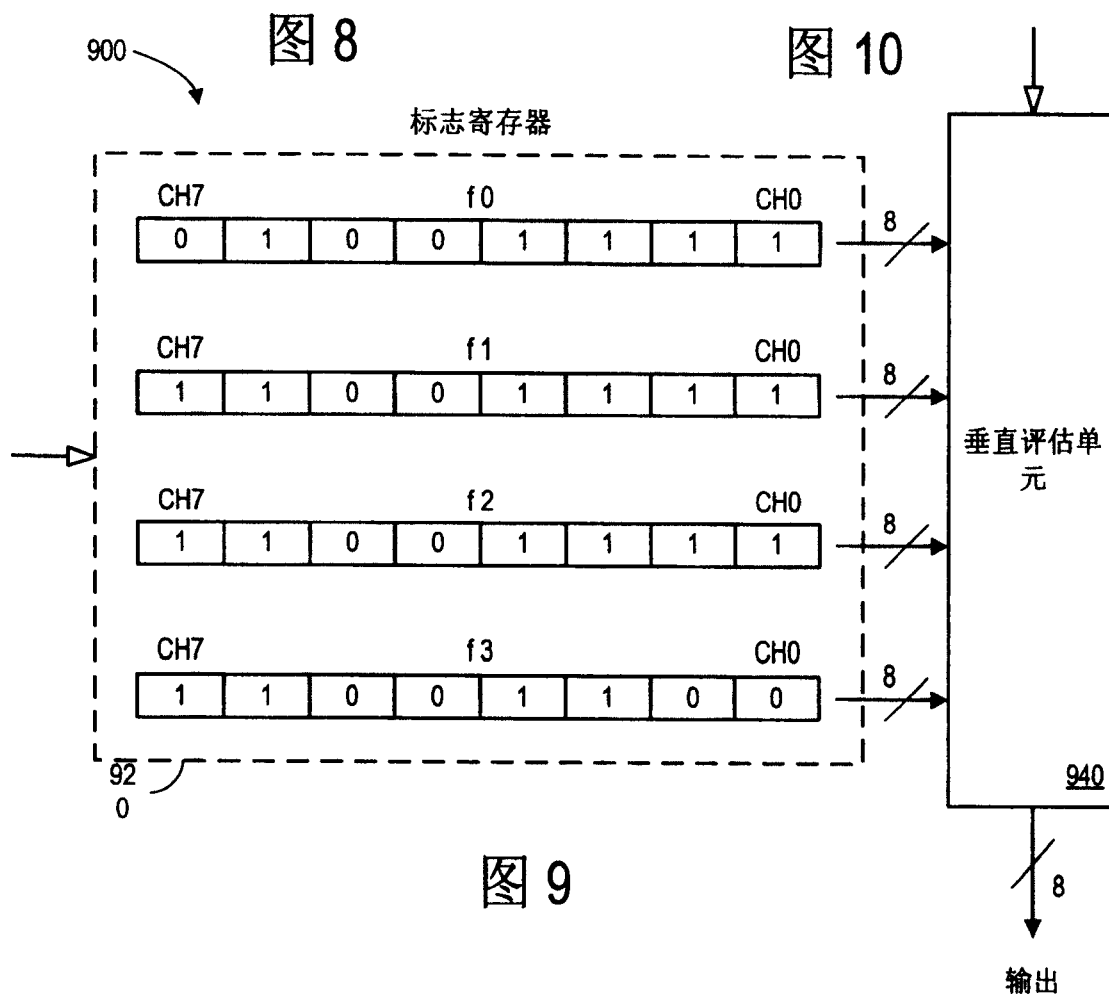
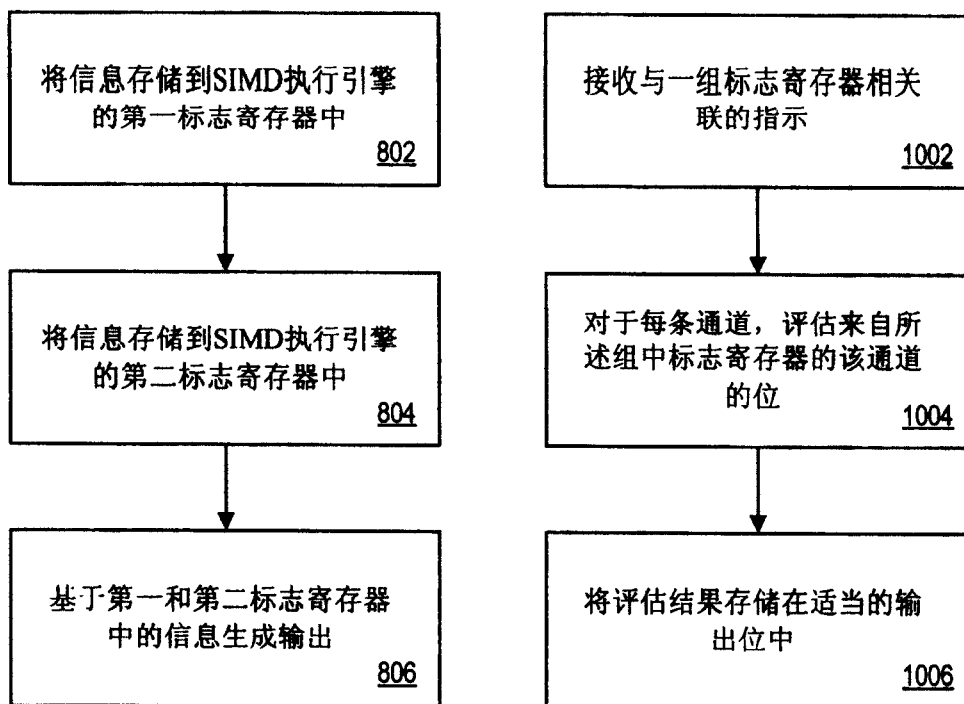


图7



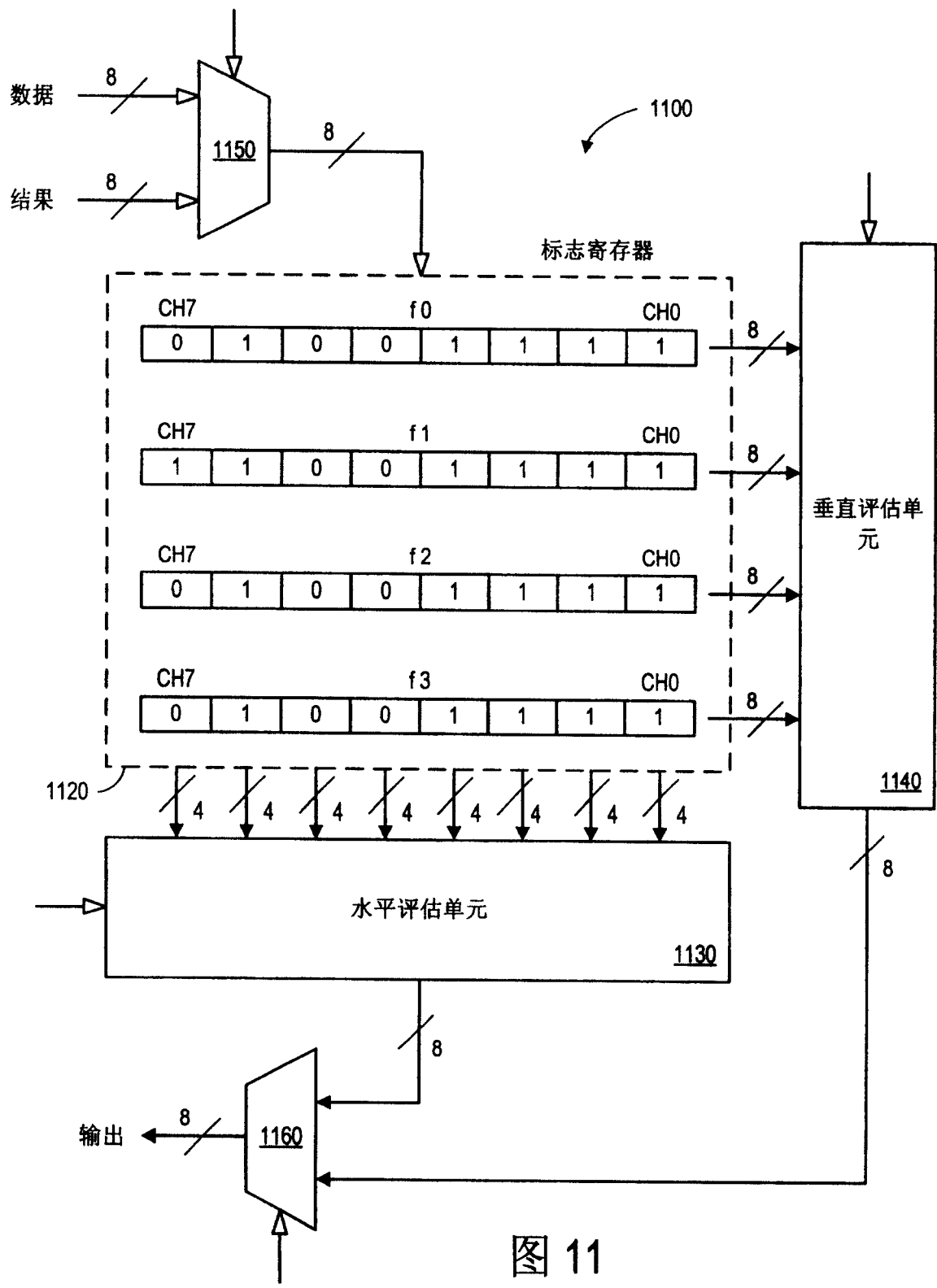


图 11

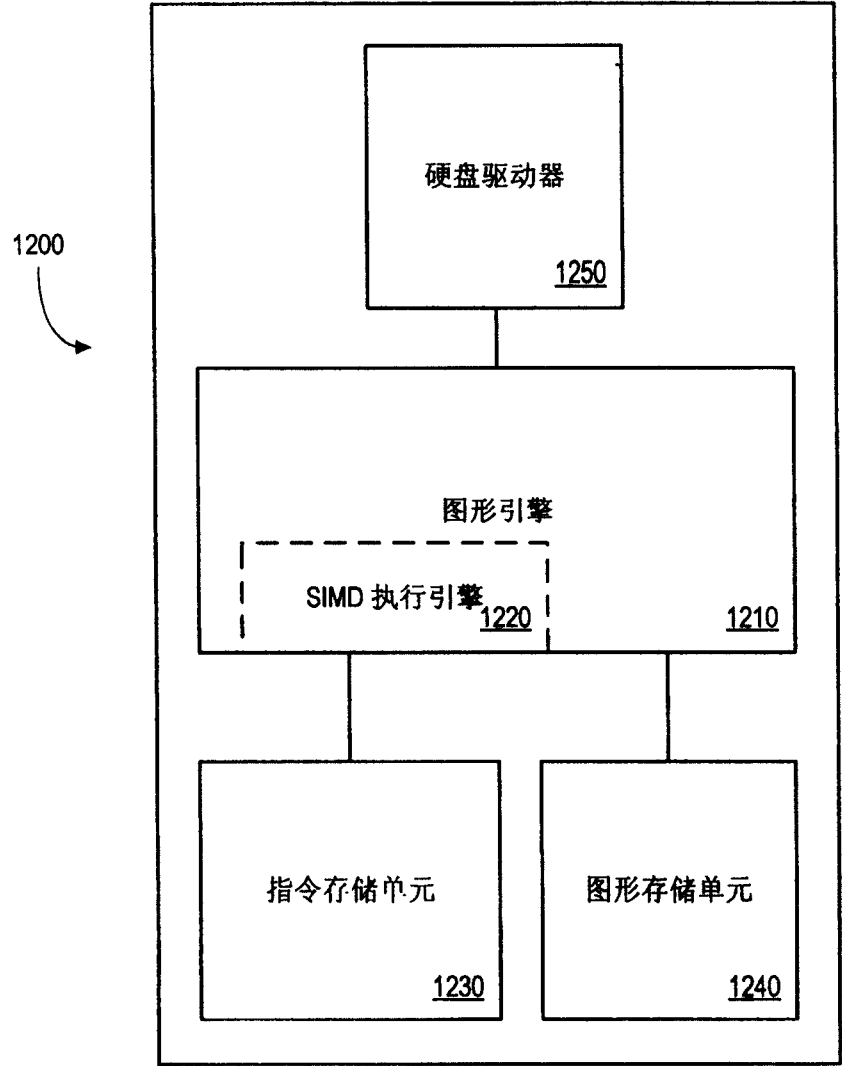


图 12