

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2010 年 6 月 10 日(10.06.2010)

PCT

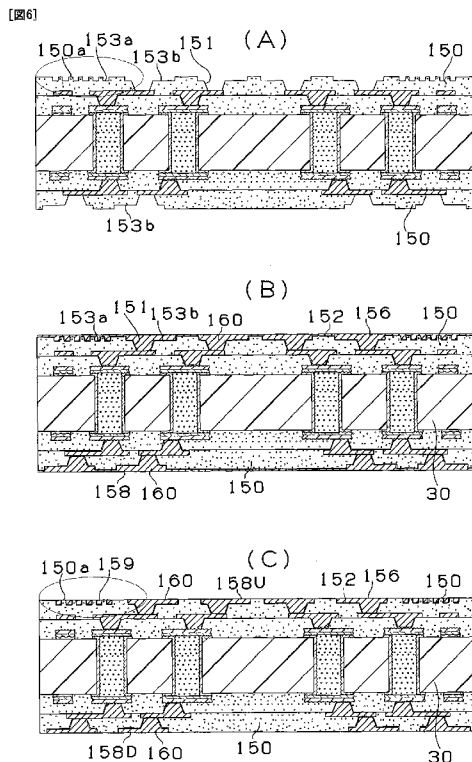
(10) 国際公開番号  
WO 2010/064467 A1

- (51) 国際特許分類:  
H05K 3/46 (2006.01) H05K 3/22 (2006.01)
- (21) 国際出願番号: PCT/JP2009/062683
- (22) 国際出願日: 2009 年 7 月 13 日(13.07.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
61/193,556 2008 年 12 月 5 日(05.12.2008) US
- (71) 出願人: イビデン株式会社 (IBIDEN Co.,Ltd.)  
[JP/JP]; 〒5030917 岐阜県大垣市神田町 2 丁目 1  
番地 Gifu (JP).
- (72) 発明者: 竹中 芳紀 (TAKENAKA Yoshinori); 〒  
5010695 岐阜県揖斐郡揖斐川町北方 1-1 イ  
ビデン株式会社内 Gifu (JP). 中村 武志 (NAKA-  
MURA Takeshi); 〒5010695 岐阜県揖斐郡揖斐川  
町北方 1-1 イビデン株式会社内 Gifu (JP).
- (74) 代理人: 田下 明人 (TASHITA Akihito); 〒4600008  
愛知県名古屋市中区栄 1 丁目 2 番 6 号 Aichi  
(JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保  
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,  
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,  
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,  
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,  
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,  
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW,  
MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH,  
PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST,  
SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VC, VN,  
ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保  
護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ,  
NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア  
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ  
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,  
GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,  
NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ,

[続葉有]

(54) Title: MULTILAYER PRINTED WIRING BOARD AND METHOD FOR MANUFACTURING MULTILAYER PRINTED WIRING BOARD

(54) 発明の名称: 多層プリント配線板、及び、多層プリント配線板の製造方法



(57) Abstract: A method for manufacturing a multilayer printed wiring board, wherein a plane layer can be formed flat. A projected portion (150a) is formed in a recessed portion (153a) for plane conductor formation in an interlayer resin insulating layer (150) of an upper layer. Consequently, when the recessed portion (153a) for plane conductor formation is filled with copper plating, copper deposits not only on the side wall and the bottom surface of the recessed portion (153a) but also on the side wall of the projected portion (150a). As a result, a plane layer (159) can be formed flat.

(57) 要約: 【課題】プレーン層を平坦に形成できる多層プリント配線板の製造方法を提供する。【解決手段】上層の層間樹脂絶縁層 150 のプレーン導体形成用の凹部 153a に凸部 150a が形成されている。このため、プレーン導体形成用の凹部 153a に銅めっきを充填する際に、該凹部 153a の側壁及び底面のみでなく、凸部 150a の周囲側壁でも銅が析出する。これにより、プレーン層 159 を平坦に形成することができる。

WO 2010/064467 A1

CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, 添付公開書類:  
TD, TG).

— 国際調査報告 (条約第 21 条(3))

## 明 細 書

発明の名称：

多層プリント配線板、及び、多層プリント配線板の製造方法

### 技術分野

[0001] 本発明は、ビルドアップ式の多層プリント配線板及び多層プリント配線板の製造方法に関し、特に、プレーン導体を有する多層プリント配線板及び多層プリント配線板の製造方法に関するものである。

### 背景技術

[0002] ICチップ等の電子部品を搭載するパッケージ基板を構成するプリント配線板には、ICチップの高性能化に伴い、ファインピッチな回路構成が要求される。ファインピッチを実現するため、従来のセミアディティブ法による回路成形では無く、特許文献1に示されているようなレーザによる回路形成が提案されている。この回路形成では、図28（A）に示す層間樹脂絶縁層350に対して、図28（B）に示すように、レーザで、回路形成用の凹部353b、ビア導体形成用の開口351、プレーン導体形成用の凹部353aを形成する。そして、図28（C）に示すよう回路形成用の凹部353b、ビア導体形成用の開口351、プレーン導体形成用の凹部353aに無電解めっき膜352、電解めっき膜356を析出させ、導体回路358、ビア導体360、プレーン導体359を形成している。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特許第3629375号

### 発明の概要

#### 発明が解決しようとする課題

[0004] しかしながら、レーザによる回路形成では、レーザビームにより形成された配線用の溝（凹部）にめっき充填した際に、配線用の溝の形状に追従する形で表面に窪みができる。特に、図28（C）に示すよう、例えば電源用又

はグラウンド用のプレーン導体 359 と信号用の密な配線とが同一の層間樹脂絶縁層 350 の内部に存在する際には、相対的に溝の幅（平面積）が広いプレーン導体 359 の表面に窪みができる（図 29（A）のプレーン導体の断面写真参照）。このように、めっき表面に窪みができただ状態でバフ研磨等を用いて研磨を行っても、プレーン導体 359 の表面を層間樹脂絶縁層の表面と同一平面上に形成にすることは極めて困難で、層間樹脂絶縁層の表面に対して、配線（めっき部分）の表面が窪んだ状態になる。

[0005] 図 28（C）に示すように配線（プレーン導体）に窪みができただ場合、その上に形成される層間樹脂絶縁層も追従して、表面が窪んだ状態になる。その結果、上層の配線と下層の配線との距離にばらつきが生じ、層間の絶縁性が低下し易くなる。さらに、特性インピーダンスの整合にも少なからず影響を与える。

[0006] また、通常プリント配線板は、例えば IC チップが発熱してその後常温に戻るようなヒートサイクルにおいて反りが生じ難いように、表面側と裏面側とで銅の体積がほぼ同一になるように設定されている。このため、配線（プレーン導体）に窪みが生じた場合、その体積が設計値よりも小さくなるために、表裏における銅の体積調整にずれが生じる。これにより、IC チップが発熱してその後常温に戻るヒートサイクルを繰り返す内に、プリント配線板に反りが生じる可能性がある。

[0007] 本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、プレーン導体を平坦に形成できる多層プリント配線板の製造方法、及び、プレーン導体の平坦な多層プリント配線板を提供することにある。

### 課題を解決するための手段

[0008] 上記目的を達成するため、請求項 1 の多層プリント配線板の製造方法は、第 1 樹脂絶縁材上又は第 1 樹脂絶縁材内に第 1 導体回路を形成することと、前記第 1 樹脂絶縁材及び前記第 1 導体回路上に第 2 樹脂絶縁材を形成することと、

前記第 2 樹脂絶縁材の第 1 面側に第 2 導体回路用の第 1 凹部を形成することと、

前記第 2 樹脂絶縁材の第 1 面側に第 2 の凹部と凸部とからなるプレーン導体用のパターンを形成することと、

前記第 1 凹部及び前記第 2 凹部に導電材料を充填して、第 2 導体回路及びプレーン導体を形成することとからなることを技術的特徴とする。

[0009] また、請求項 1 3 の多層プリント配線板は、第 1 樹脂絶縁材と、該第 1 樹脂絶縁材上又は第 1 樹脂絶縁材内に形成された第 1 導体回路と、前記第 1 樹脂絶縁材及び前記第 1 導体回路上に形成され、第 2 導体回路用の第 1 凹部及びプレーン導体用のパターンを第 1 面側に有する第 2 樹脂絶縁材と、前記第 1 凹部内に形成されている第 2 導体回路と、前記パターン内に形成されているプレーン導体と、を備え、前記パターンは第 2 凹部と凸部とから形成されており、前記プレーン導体の表面と前記第 2 樹脂絶縁材の第 1 面とが略同一平面上に位置することを技術的特徴とする。

### 発明の効果

[0010] 請求項 1 の多層プリント配線板の製造方法では、上層絶縁材のプレーン導体形成用の凹部に凸部が形成されているため、プレーン導体形成用の凹部に導電材料をめっき充填する際に、該凹部の側壁のみでなく、凸部の側壁からも均一に導電材料が析出する。このため、プレーン導体を平坦に形成することができる。

[0011] 請求項 1 3 の多層プリント配線板では、プレーン導体の表面と前記第 2 樹脂絶縁材の表面（第 1 面）とは略同一平面上に位置する。これにより、プレーン導体上及び第 2 樹脂絶縁材上に形成される他の樹脂絶縁材の平坦化が図られる。この場合、他の樹脂絶縁材上に導体回路が形成される際には、上層の導体回路と下層の導体回路との間の絶縁性（層間絶縁性）を効果的に確保することができる。また、プレーン導体も含めた金属部分の体積を設計値通りに制御することができるので、例えば IC チップの発熱等に起因するヒートサイクルにおいて多層プリント配線板の反りを抑制することができる。

## 図面の簡単な説明

[0012] [図1] 本発明の第1実施例の多層プリント配線板の製造方法を示す工程図である。

[図2] 第1実施例の多層プリント配線板の製造方法を示す工程図である。

[図3] 第1実施例の多層プリント配線板の製造方法を示す工程図である。

[図4] 第1実施例の多層プリント配線板の製造方法を示す工程図である。

[図5] 第1実施例の多層プリント配線板の製造方法を示す工程図である。

[図6] 第1実施例の多層プリント配線板の製造方法を示す工程図である。

[図7] 第1実施例の多層プリント配線板の製造方法を示す工程図である。

[図8] 第1実施例に係る多層プリント配線板の断面図である。

[図9] 第1実施例に係る多層プリント配線板にICチップを載置した状態を示す断面図である。

[図10] 図10(A)は、図6(A)のa-a断面を示す多層プリント配線板の平面図であり、図10(B)は、図6(C)のc-c断面を示す多層プリント配線板の平面図である。

[図11] 図11(A)は、図6(A)中のプレーン導体形成用の凹部の拡大図であり、図11(B)は、図6(C)中のプレーン導体の拡大図である。

[図12] 第1実施例での配線パターン用の凹部を形成するレーザ装置の説明図である。

[図13] 図13(A)は第1実施例での凸部の配置の説明図であり、図13(B)は、第1実施例の第1改変例に係る凸部の配置の説明図である。

[図14] 第1実施例の第2改変例に係る多層プリント配線板の製造方法を示す工程図である。

[図15] 図15(A)は、図14(A)のa-a断面を示す多層プリント配線板の平面図であり、図15(B)は、図14(C)のc-c断面を示す多層プリント配線板の平面図である。

[図16] 図16(A)は、第1実施例の第3改変例に係る多層プリント配線板のプレーン導体の拡大図であり、図16(B)は、第1実施例の第4改変例

に係る多層プリント配線板のプレーン導体の拡大図である。

[図17] 第1実施例の第5改変例に係る多層プリント配線板の断面図である。

[図18] 本発明の第2実施例の多層プリント配線板の製造方法を示す工程図である。

[図19] 本発明の第3実施例の多層プリント配線板の製造方法を示す工程図である。

[図20] 本発明の第4実施例の多層プリント配線板の製造方法を示す工程図である。

[図21] 第4実施例の多層プリント配線板の製造方法を示す工程図である。

[図22] 第4実施例の多層プリント配線板の製造方法を示す工程図である。

[図23] 第4実施例に係る多層プリント配線板の断面図である。

[図24] 図24(A)は、凸部の径(Post)  $f$  を横軸に、凸部間の間隔(Space)  $d$  を縦軸に取ったイメージ図である。図24(B)は、試験結果の図表である。

[図25] プレーン導体の厚みを  $10\mu\text{m}$  に設定した際の写真である。

[図26] プレーン導体の厚みを  $15\mu\text{m}$  に設定した際の写真である。

[図27] プレーン導体の厚みを  $20\mu\text{m}$  に設定した際の写真である。

[図28] 従来技術でのプレーン導体の製造方法を示す工程図である。

[図29] 図29(A)は、従来技術で形成したプレーン導体の写真であり、図29(B)は、第1実施例の製造方法で形成したプレーン導体の写真である。

## 発明を実施するための形態

### [0013] [第1実施例]

先ず、本発明の第1実施例に係る多層プリント配線板10の構成について、図1～図10を参照して説明する。図8は、該多層プリント配線板10の断面図を、図9は、図8に示す多層プリント配線板10にICチップ90を取り付け、ドータボード94へ載置した状態を示している。図10(B)は、図8中のb-b横断面を示している。図8に示すように、多層プリント配

線板 10 では、コア基板 30 の表面に導体回路 34 が形成されている。コア基板 30 の表面と裏面とはスルーホール 36 を介して接続されている。スルーホール 36 は、スルーホールランドを構成する蓋めつき層 36a と、側壁導体層 36b とから成り、側壁導体層 36b の内部には樹脂充填材 37 が充填されている。樹脂充填剤なしで銅だけで充填してもよい。蓋めつき層（スルーホールランド）36a の上にバイアホール 60 及び導体回路 58 の形成された上面側及び下面側層間樹脂絶縁層 50 と、バイアホール 160、プレーン導体 159、及び、導体回路 158U（半田パッド）の形成された上面側層間樹脂絶縁層 150 と、バイアホール 160 及び導体回路 158D（半田パッド）の形成された下面側層間樹脂絶縁層 150 とが配設されている。導体回路 158U（半田パッド）は、層間樹脂絶縁層 150 の第 1 面 150A に開口されている第 1 凹部 153b の内部に設けられている。そして、導体回路 158U（半田パッド）の表面と層間樹脂絶縁層 150 の第 1 面 150A とは略同一平面上に位置している。この導体回路 158U（半田パッド）は、バイアホール 160 を介して下層の導体回路 58 に電氣的に接続されている。

[0014] また、図 8 に示すように、層間樹脂絶縁層 150 上にはソルダーレジスト層 70 が形成されている。ソルダーレジスト層 70 の内部には、導体回路 158U、158D の一部を露出させる開口が形成されている。そして、導体回路 158U、158D のうち開口から露出した部分が半田パッドとして機能する。この半田パッドは、多層プリント配線板の中央側に位置する IC チップの搭載領域 E 内に配置されている。半田パッド上には、例えば Ni 層 72 及び Au 層 74 からなる酸化防止膜が形成されており、この酸化防止膜上に半田バンプ 78U が形成されている。そして、半田バンプ 78U を介して、多層プリント配線板上に IC チップ 90 が実装されている。

[0015] 一方、層間樹脂絶縁層 150 のうち、IC チップ搭載領域 E の外側には、第 2 凹部 153a と凸部 150a とからなるプレーン導体形成用のパターンが形成されている（図 8 及び図 11（A 参照）。第 2 凹部 153a は、層間

樹脂絶縁層 150 の第 1 面に開口している。第 2 凹部 153 a の開口面積は、第 1 凹部 153 b の開口面積よりも大きくなっている。凸部 150 a は、第 2 凹部の底部を構成する層間樹脂絶縁層 150 の表面から上方（第 1 面方向）へ向かって形成されている。図 8 中では凸部 150 a の断面を示し、図 10（B）では平面図で凸部 150 a の上面を示している。そして、図 13（A）中に示すように、凸部 150 a は、相互の距離  $d$  が均一になるよう千鳥状に配置されている。なお、ここでいう「距離  $d$ 」とは、隣り合う凸部の間の距離のうちの最小値を意味する。

[0016] 層間樹脂絶縁層 150 の第 2 凹部 153 a 内にはプレーン導体 159 が形成されている。プレーン導体 159 の表面は層間樹脂絶縁層 150 の表面（第 1 面）と略同一平面上に位置している。このプレーン導体 159 は電源用又はグランド用の導体として用いてもよく、ダミー導体として用いてもよい。

[0017] 図 9 中に示すように、多層プリント配線板 10 は、半田バンプ 78 D を介してドータボード 94 へ接続されている。

[0018] 引き続き、図 8 を参照して上述した多層プリント配線板 10 の製造方法について図 1 ～図 7 を参照して説明する。

（1）厚さ 0.2 ～ 0.8 mm のガラスエポキシ樹脂または BT（ビスマレイミドトリアジン）樹脂からなる絶縁性基板 30 の両面に 5 ～ 250  $\mu\text{m}$  の銅箔 32 がラミネートされている銅張積層板 30 A を出発材料とする（図 1（A））。まず、この銅張積層板をドリル削孔して通孔 16 を穿設し（図 1（B））、無電解めっき処理および電解めっき処理を施し、スルーホール 36 の側壁導体層 36 b を形成する（図 1（C））。

[0019] （2）スルーホール 36 を形成した基板 30 を水洗いし、乾燥した後、NaOH（10 g/l）、NaClO<sub>2</sub>（40 g/l）、Na<sub>3</sub>PO<sub>4</sub>（6 g/l）を含む水溶液を黒化浴（酸化浴）とする黒化処理、および、NaOH（10 g/l）、NaBH<sub>4</sub>（6 g/l）を含む水溶液を還元浴とする還元処理を行い、スルーホール 36 の側壁導体層 36 b 及び表面に粗化面 36  $\alpha$  を形

成する（図１（Ｄ））。

[0020] （３）次に、平均粒径  $10\ \mu\text{m}$  の銅粒子を含む充填剤 ３７（タツタ電線製の非導電性穴埋め銅ペースト、商品名：ＤＤペースト）を、スルーホール ３６内へスクリーン印刷によって充填し、乾燥、硬化させる（図２（Ａ））。これは、スルーホール部分に開口を設けたマスクを載置した基板上に、印刷法にて塗布することによりスルーホールに充填させ、充填後、乾燥、硬化させる。

[0021] 引き続き、そして、スルーホール ３６からはみ出した充填剤 ３７を、＃６００のベルト研磨紙（三共理化学製）を用いたベルトサンダー研磨により除去し、さらにこのベルトサンダー研磨による傷を取り除くためのバフ研磨を行い、基板 ３０の表面を平坦化する（図２（Ｂ）参照）。このようにして、スルーホール ３６の側壁導体層 ３６ｂと樹脂充填剤 ３７とが粗化層 ３６αを介して強固に密着した基板 ３０を得る。

[0022] （４）前記（３）で平坦化した基板 ３０表面に、パラジウム触媒（アトテック製）を付与し、無電解銅めっきを施すことにより、厚さ  $0.6\ \mu\text{m}$  の無電解銅めっき膜 ２３を形成する（図２（Ｃ）参照）。

[0023] （５）ついで、以下の条件で電解銅めっきを施し、厚さ  $15\ \mu\text{m}$  の電解銅めっき膜 ２４を形成し、導体回路 ３４となる部分の厚付け、およびスルーホール ３６に充填された充填剤 ３７を覆う蓋めっき層（スルーホールランド）となる部分を形成する（図２（Ｄ））。

〔電解めっき水溶液〕

硫酸  $180\ \text{g/l}$

硫酸銅  $80\ \text{g/l}$

添加剤（アトテックジャパン製、商品名：カパラシドＧＬ）

$1\ \text{ml/l}$

〔電解めっき条件〕

電流密度  $1\ \text{A/dm}^2$

時間 ７０分

温度

室温

- [0024] (6) 導体回路および蓋めつき層となる部分を形成した基板30の両面に、市販の感光性ドライフィルムを張り付け、マスクを載置して、 $100\text{ mJ}/\text{cm}^2$ で露光、0.8%炭酸ナトリウムで現像処理し、厚さ $15\text{ }\mu\text{m}$ のエッチングレジスト25を形成する(図2(E)参照)。蓋めつき層の形状はマスクのパターンを調整することで変更可能である。
- [0025] (7) そして、エッチングレジスト25を形成してない部分のめつき膜23、24と銅箔32を、塩化第2銅を主成分とするエッチング液にて溶解除去し、さらに、エッチングレジスト25を5%KOHで剥離除去して、独立した導体回路34、および、充填剤37を覆う蓋めつき層36aを形成する(図3(A)参照)。
- [0026] (8) 次に、導体回路34および充填剤37を覆う蓋めつき層36aの表面を粗化し、粗化面34 $\beta$ を形成する(図3(B))。こうした粗化は、アルカリを使用する黒化処理や適当なエッチング液を使用するエッチング等により行うことができる。エッチング液としては、マイクロエッチング剤「CZシリーズ」(メック株式会社製)等を使用できる。
- [0027] (9) 基板の両面に、基板より少し大きめの層間樹脂絶縁層用樹脂フィルム(味の素社製:商品名;ABF-45SH)50 $\gamma$ を基板上に載置し、圧力0.45MPa、温度80℃、圧着時間10秒の条件で仮圧着して裁断した後、さらに、以下の方法により真空ラミネーター装置を用いて貼り付けることにより層間樹脂絶縁層50を形成する(図3(C))。すなわち、層間樹脂絶縁層用樹脂フィルムを基板上に、真空度67Pa、圧力0.47MPa、温度85℃、圧着時間60秒の条件で本圧着し、その後、170℃で40分間熱硬化させた。
- [0028] (10) 次に、波長 $10.4\text{ }\mu\text{m}$ のCO<sub>2</sub>ガスレーザにて、ビーム径4.0mm、トップハットモード、パルス幅3~30 $\mu$ 秒、マスクの貫通孔の径1.0~5.0mm、1~3ショットの条件で層間樹脂絶縁層50にバイアホール用の開口51を形成する(図3(D))。

[0029] (11) バイアホール用開口51を形成した基板を、60 g/lの過マンガン酸を含む80℃の溶液に10分間浸漬し、層間樹脂絶縁層50の表面に存在する粒子を除去することにより、バイアホール用開口51の内壁を含む層間樹脂絶縁層50の表面に粗化面（図示せず）を形成する。

[0030] (12) 次に、上記処理を終えた基板を、中和溶液（シプレイ社製）に浸漬してから水洗いする。

さらに、粗面化処理した該基板の表面に、パラジウム触媒を付与することにより、層間樹脂絶縁層の表面およびバイアホール用開口の内壁面に触媒核を付着させた。すなわち、上記基板を塩化パラジウム（ $PbCl_2$ ）と塩化第一スズ（ $SnCl_2$ ）とを含む触媒液中に浸漬し、パラジウム金属を析出させることにより触媒を付与する。

[0031] (13) 次に、上村工業社製の無電解銅めっき水溶液（スルカップPEA）中に、触媒を付与した基板を浸漬して、粗面全体に厚さ0.3～3.0  $\mu m$ の無電解銅めっき膜を形成し、バイアホール用開口51の内壁を含む層間樹脂絶縁層50の表面に無電解銅めっき膜52が形成された基板を得た（図4（A））。

〔無電解めっき条件〕

34℃の液温度で45分

[0032] (14) 無電解銅めっき膜52が形成された基板に市販の感光性ドライフィルムを張り付け、マスクを載置して、110 mJ/cm<sup>2</sup>で露光し、0.8%炭酸ナトリウム水溶液で現像処理することにより、厚さ25  $\mu m$ のめっきレジスト54を設けた（図4（B））。

[0033] (15) ついで、基板を50℃の水で洗浄して脱脂し、25℃の水で水洗後、さらに硫酸で洗浄してから、以下の条件で電解めっきを施し、めっきレジスト54非形成部に、厚さ15  $\mu m$ の電解銅めっき膜56を形成する（図4（C））。

〔電解めっき液〕

硫酸

2.24 mol/l

硫酸銅 0.26 mol/l

添加剤 19.5 ml/l

(アトテックジャパン社製、カパラシドGL)

[電解めっき条件]

電流密度 1 A/dm<sup>2</sup>

時間 70 分

温度 22±2 °C

[0034] (16) さらに、めっきレジスト54を5%KOHで剥離除去した後、そのめっきレジスト下の無電解めっき膜を硫酸と過酸化水素との混合液でエッチング処理して溶解除去し、独立の導体回路58及びバイアホール60とする(図5(A))。

[0035] (17) ついで、上記(4)と同様の処理を行い、導体回路58及びバイアホール60の表面に粗化面(図示せず)を形成する。下層の導体回路58の厚みは15μmの厚みであった。ただし、下層の導体回路の厚みは、5~25μmの間で形成してもよい。

[0036] (18) 上記(9)と同様に、層間樹脂絶縁層50上に層間樹脂絶縁層用樹脂フィルム(味の素社製:商品名;ABF-45SH)を基板上に載置して貼り付けることにより層間樹脂絶縁層150を形成する(図5(B))。

[0037] (19) 上記(10)と同様にCO<sub>2</sub>ガスレーザにて、層間樹脂絶縁層150にバイアホール用開口151を形成する(図5(C))。

[0038] (20) 次いで、0.755J/cm<sup>2</sup>のエキシマレーザを19ショット照射し、層間樹脂絶縁層150内に導体回路形成用の第1凹部153b、及び、第2凹部153aと凸部150aとからなるプレーン導体形成用のパターンを形成する(図6(A))。図6(A)中の楕円で囲んだプレーン導体形成用のパターン(第2凹部153aと凸部150a)を拡大して図11(A)に示し、図6(A)の層間樹脂絶縁層150の平面図を図10(A)に示す。プレーン導体形成用の第2凹部153a内には凸部150aが形成されている。凸部150aは、図11(A)に示すように上面(第1面)に向かって

テーパ状に形成されている。また、凸部 150 a の上面は、層間樹脂絶縁層 150 の第 1 面と略同一平面上に位置する。さらに、この凸部 150 a は、図 10 (A) に示すように千鳥状に配置されている。

[0039] このエキシマレーザでの加工は、図 12 に示すように、エキシマレーザをパターンの描写されたマスク 22 を介して投影レンズ 20 で集光させ、基板 30 へ照射する。ここで、導体回路形成用の凹部 153 b 及びプレーン導体形成用のパターン（凹部 153 a）の形成は、投影レンズ 20 を固定し、マスク 22 と基板 30 とを相対移動させることにより行う。その後、上記（11）と同様に、層間樹脂絶縁層 150 の表面に存在する粒子を除去することにより、バイアホール用開口 151、第 1 凹部 153 b 及び第 2 凹部 153 a の内壁を含む層間樹脂絶縁層 150 の表面に粗化面（図示せず）を形成する。なお、この粗化処理は省略されてもよい。

[0040] （21）上記（12）、（13）の工程と同様にして層間樹脂絶縁層 150 の表面に厚さ 0.3 ~ 3.0  $\mu\text{m}$  の無電解銅めっき膜を 152 を形成し、更に、上記（15）の工程と同様に厚さ 15  $\mu\text{m}$  の電解銅めっき膜 156 を形成する（図 6 (B)）。このとき、凸部 150 a の上面は、層間樹脂絶縁層 150 の第 1 面と略同一平面上に位置しているため、プレーン導体形成用のパターン（凹部 153 a）内に均一に電解銅めっきを充填することが可能となり、その電解銅めっきの表面をほぼ平坦にすることが可能となる。

[0041] （22）次いで、電解銅めっき膜 156 を、層間樹脂絶縁層 150 の上面（第 1 面）が露出するまでバフ研磨する（図 6 (C)）。図 6 (C) 中の楕円で囲んだプレーン導体 159 を拡大して図 11 (B) に示し、図 6 (C) の層間樹脂絶縁層 150 の平面図を図 10 (B) に示す。ここでは、バフ研磨を行ったが、この代わりに、ケミカル・メカニカル・ポリッシングすること、或いは、ライトエッチングで電解銅めっき膜 156 の表層を除去することも可能である。

[0042] （23）次に、多層配線基板の両面に、市販のソルダーレジスト組成物 70 を 20  $\mu\text{m}$  の厚さで塗布し、70℃で 20 分間、70℃で 30 分間の条件で

乾燥処理を行った後、ソルダーレジスト開口部のパターンが描画された厚さ 5 mm のフォトマスクをソルダーレジスト層 70 に密着させて  $1000 \text{ mJ} / \text{cm}^2$  の紫外線で露光し、DMTG 溶液で現像処理し、 $200 \mu\text{m}$  の直径の開口 71 を形成する（図 7（A））。

そして、さらに、 $80^\circ\text{C}$  で 1 時間、 $100^\circ\text{C}$  で 1 時間、 $120^\circ\text{C}$  で 1 時間、 $150^\circ\text{C}$  で 3 時間の条件でそれぞれ加熱処理を行ってソルダーレジスト層を硬化させ、開口を有し、その厚さが  $15 \sim 25 \mu\text{m}$  のソルダーレジストパターン層を形成する。

[0043] （24）次に、ソルダーレジスト層 70 を形成した基板を、塩化ニッケル（ $2.3 \times 10^{-1} \text{mol} / \text{l}$ ）、次亜リン酸ナトリウム（ $2.8 \times 10^{-1} \text{mol} / \text{l}$ ）、クエン酸ナトリウム（ $1.6 \times 10^{-1} \text{mol} / \text{l}$ ）を含む  $\text{pH} = 4.5$  の無電解ニッケルめっき液に 20 分間浸漬して、開口部 71 に厚さ  $5 \mu\text{m}$  のニッケルめっき層 72 を形成する。さらに、その基板をシアン化金カリウム（ $7.6 \times 10^{-3} \text{mol} / \text{l}$ ）、塩化アンモニウム（ $1.9 \times 10^{-1} \text{mol} / \text{l}$ ）、クエン酸ナトリウム（ $1.2 \times 10^{-1} \text{mol} / \text{l}$ ）、次亜リン酸ナトリウム（ $1.7 \times 10^{-1} \text{mol} / \text{l}$ ）を含む無電解金めっき液に  $80^\circ\text{C}$  の条件で 7.5 分間浸漬して、ニッケルめっき層 72 上に、厚さ  $0.03 \mu\text{m}$  の金めっき層 74 を形成する（図 7（B））。ニッケル—金層以外にも、スズ、貴金属層（金、銀、パラジウム、白金など）の単層を形成してもよい。

[0044] （25）この後、基板の IC チップを載置する面のソルダーレジスト層 70 の開口 71 に、スズ—鉛を含有するはんだペーストを印刷し、さらに他方の面のソルダーレジスト層の開口にスズ—アンチモンを含有するはんだペーストを印刷した後、 $200^\circ\text{C}$  でリフローすることによりはんだバンプ（はんだ体）を形成し、はんだバンプ 78 U、78 D を有する多層プリント配線板を製造する（図 8）。はんだバンプ 78 U、78 D は、半田パッド上に半田ボールを搭載した後に所定温度でリフローすることで形成してもよい。なお、この半田ボールの組成は特に限定されないが、例えばスズ—銀—銅よりなる半田ボールが挙げられる。

- [0045] 次いで、半田バンプ78Uを介してICチップ90を取り付ける。そして、半田バンプ78Dを介してドータボード94へ取り付ける（図9）。
- [0046] 第1実施例の多層プリント配線板の製造方法では、層間樹脂絶縁層150内に第2凹部153a及び凸部150aからなるプレーン導体形成用のパターンを形成するため、プレーン導体形成用のパターン内に電解銅めっきを充填する際に、図11（A）に示す第2凹部153aの側壁153s及び底面153cのみでなく、凸部150aの側面150sからも電解銅めっきが析出する。このため、図29（B）の写真中に表されているように第2凹部153a内に充填された銅めっきの表面を平坦に形成することができる。この状態で銅めっきを研磨又はエッチングすることで、第2凹部153aに形成されるプレーン導体の表面を平坦化することが可能となる。
- [0047] 第1実施例の多層プリント配線板の製造方法では、凸部150aがテーパ状に形成されているため、めっきの際に図11（A）中に示す凸部150aの側壁150sと第2凹部153aを形成する底面153cとの角部Cでボイドが残り難い。このため、第2凹部153a内に充填された銅めっきの表面を平坦に形成することができる。
- [0048] 第1実施例の多層プリント配線板の製造方法では、凸部150aが千鳥状に配置され、図13（A）に示すように凸部150a相互間の距離dが均一になる。これにより、凸部150aの側壁からの銅の析出量が等しくなっており、プレーン導体を平坦に形成することができる。
- [0049] 第1実施例の多層プリント配線板の製造方法では、導体回路形成用の凹部153bと、プレーン導体形成用凹部153aとをレーザにより形成する。レーザにより微細な凹部を形成できることで、ファインピッチな導体回路158Uを形成することが可能になる。
- [0050] 第1実施例の多層プリント配線板では、層間樹脂絶縁層150内に第2凹部153a及び凸部150aからなるプレーン導体形成用のパターンが形成されているため、プレーン導体形成用のパターン内に銅めっきを充填する際に、そのパターンの側壁のみでなく、凸部150aの側壁からも銅めっきが

析出する。このため、プレーン導体を平坦に形成することが可能となる。これにより、プレーン導体上及び第2樹脂絶縁材上に形成される他の樹脂絶縁材の平坦化が図られる。この場合、他の樹脂絶縁材上に導体回路が形成される際には、上層の導体回路と下層の導体回路との間の絶縁性（層間絶縁性）を効果的に確保することができる。プレーン導体上及び第2樹脂絶縁材上にソルダーレジスト層が形成される場合には、そのソルダーレジスト層の表面を平坦にすることが可能となる。これによれば、例えば半田パッド上に半田ボールを搭載する際に用いられるボール整列用マスクの表面も平坦になるため、ボール整列用マスク上を半田ボールが移動しやすくなる。その結果、半田ボールの搭載効率も向上し、半田パッド上に1個のボールを高い確率で搭載することが可能になる。さらに、ソルダーレジスト層の表面から突き出る半田バンプの高さも均一になり、ICチップの実装性も向上する。また、プレーン導体の表面に過剰な窪みが形成されることがないため、プレーン導体も含めた金属部分の体積を設計値通りに制御することができる。その結果、ICチップの発熱等に起因したヒートサイクルにおいて多層プリント配線板の反りを効果的に抑制することが可能となる。

[0051] [第1実施例の第1改変例]

第1実施例の第1改変例に係る多層プリント配線板の製造方法について、図13（B）を参照して説明する。

上述した第1実施例では、凸部150aが千鳥状に配置された。これに対して、第1実施例の第1改変例では、凸部150aがマトリクス状に配置されている。この第1実施例の第1改変例は、凸部150aを形成し易い利点がある。

[0052] [第1実施例の第2改変例]

第1実施例の第2改変例に係る多層プリント配線板の製造方法について、図14及び図15を参照して説明する。

上述した第1実施例では、プレーン導体形成用の凹部153a内に千鳥状の凸部150aが形成された。これに対して、第1実施例の第2改変例では

、プレーン導体形成用のパターンとして壁状の凸部 150b が形成される。

[0053] 図 1 ～図 5 を参照して上述した第 1 実施例と同様に層間樹脂絶縁層 150 を形成する。そして、エキシマレーザを照射し、層間樹脂絶縁層 150 上に、導体回路形成用の凹部 153b、及び、プレーン導体形成用のパターン（凹部 153a、凸部 150b）を形成する（図 14（A））。図 14（A）の層間樹脂絶縁層 150 の平面図を図 15（A）に示す。図 14（A）は、図 15（A）の a－a 断面に相当する。

[0054] 第 1 実施例と同様にして層間樹脂絶縁層 150 に無電解銅めっき膜を 152、電解銅めっき膜 156 を形成する（図 14（B））。

[0055] そして、第 1 実施例と同様に電解銅めっき膜 156 を、層間樹脂絶縁層 150 の上面が露出するまでバフ研磨する（図 14（C））。図 14（C）の層間樹脂絶縁層 150 の平面図を図 15（B）に示す。図 14（C）は、図 15（B）の c－c 断面に相当する。

[0056] 第 1 実施例の第 2 改変例に係る多層プリント配線板の製造方法では、層間樹脂絶縁層 150 内に第 2 凹部 153a 及び凸部 150a からなるプレーン導体形成用のパターンを設けているため、第 2 凹部 153a に銅めっきを充填する際に、該凹部 153a の側壁のみでなく、凸部 150b の側壁からも銅めっきが析出する。このため、プレーン導体 159 を平坦に形成することが容易となる。

[0057] [第 1 実施例の第 3 改変例]

第 1 実施例の第 3 改変例に係る多層プリント配線板の製造方法について、図 16（A）を参照して説明する。

第 1 実施例では、凸部 150a の上面がプレーン導体 159 の表面から露出するように形成された。これに対して、第 1 実施例の第 3 改変例では、凸部 150a の頂部がプレーン導体 159 の表面から露出しないように、プレーン導体形成用の第 2 凹部 153a の深さ  $h_1$  よりも凸部 150a の高さ  $h_2$  が低く形成されている。第 1 実施例の第 3 改変例では、第 1 実施例と比較して、プレーン導体形成用のパターンにおける凸部 150a の体積が低減さ

れる。その結果、プレーン導体 159 の体積を大きくでき、電源強化などの電気特性の観点で好ましい。

[0058] [第 1 実施例の第 4 改変例]

第 1 実施例の第 4 改変例に係る多層プリント配線板の製造方法について、図 16 (B) を参照して説明する。

第 1 実施例の第 3 改変例では、円柱状の凸部 150 a が形成された。これに対して、第 1 実施例の第 4 改変例では、円錐状の凸部 150 c が形成されている。

[0059] [第 1 実施例の第 5 改変例]

第 1 実施例の第 5 改変例に係る多層プリント配線板の製造方法について、図 17 を参照して説明する。

第 1 実施例においては、半田バンプ 78 D が形成されている導体回路 158 D を、レーザで設けられた凹部内に形成した。第 5 改変例では、この導体回路 158 D をセミアディティブ法で形成してもよい。この場合、図 17 に示すように、導体回路 158 D は層間絶縁層 150 の表面上に形成される。

[0060] [第 2 実施例]

引き続き、本発明の第 2 実施例に係る多層プリント配線板の製造方法について図 18 を参照して説明する。

第 1 実施例では、レーザにより層間絶縁層に導体回路形成用凹部及びプレーン導体形成用の凹部を形成した。これに対して、第 2 実施例では、露光・現像により導体回路形成用凹部及びプレーン導体形成用凹部を形成する。

図 1 ～図 5 (B) を参照して上述した第 1 実施例と同様に層間樹脂絶縁層 150 を形成する。この層間樹脂絶縁層 150 は、感光性樹脂からなる (図 18 (A))。導体回路及びプレーン導体のパターンが形成されたマスクを層間樹脂絶縁層 150 上に載置して露光した後に現像を行い、導体回路形成用凹部 153 b、プレーン導体形成用凹部 153 a 及びビア形成用の開口 151 を一括で行う (図 18 (B))。以降の工程は、第 1 実施例と同様であるため説明を省略する。

## [0061] [第3実施例]

引き続き、本発明の第3実施例に係る多層プリント配線板の製造方法について図19を参照して説明する。

第1実施例では、レーザにより層間絶縁層に導体回路形成用凹部及びプレーン導体形成用凹部を形成した。これに対して、第3実施例では、成型型を用いて導体回路形成用凹部及びプレーン導体形成用凹部を形成する（インプリント法）。

図1～図5（B）を参照して上述した第1実施例と同様に層間樹脂絶縁層150を形成する。そして、導体回路及びプレーン導体及びビアを形成するためのパターンが成形された成型型210を所定位置に位置決めする（図19（A））。成型型210を層間樹脂絶縁層150に押し当てる（図19（B））。その後、成型型210を抜くことで、層間樹脂絶縁層150に導体回路形成用凹部153b、プレーン導体形成用凹部153a及びビア形成用の開口151を成形する（図19（C））。以降の工程は、第1実施例と同様であるため説明を省略する。

## [0062] [第4実施例]

引き続き、本発明の第4実施例に係る多層プリント配線板及び多層プリント配線板の製造方法について図20～図23を参照して説明する。

第1実施例では、コア基板上に層間樹脂絶縁層をビルドアップ積層した。これに対して、第4実施例では、コア基板の無い、いわゆるコアレスのビルドアップ多層プリント配線板として構成される。

## [0063] 図23は、第4実施例に係る多層プリント配線板の断面図を示している。

多層プリント配線板10は、バイアホール60及び導体回路58の形成された下層層間樹脂絶縁層50と、バイアホール160、プレーン導体159、及び、導体回路158の形成された上層層間樹脂絶縁層150とを備える。第1実施例と同様にプレーン導体159には、層間樹脂絶縁層150を構成する樹脂からなる凸部150aが配置されている。上層層間樹脂絶縁層150の上層にソルダーレジスト層70が形成され、ソルダーレジスト層70の

開口部 7 1 から露出している導体回路 1 5 8 上にバンプ 7 8 U が形成されている。下層層間樹脂絶縁層 5 0 の下層に溶剤レジスト層 7 0 が形成され、該溶剤レジスト層 7 0 の開口部 7 1 から露出している導体回路 3 4 上にバンプ 7 8 D が形成されている。

[0064] 引き続き、図 2 3 を参照して上述した多層プリント配線板 1 0 の製造方法について図 2 0 ~ 図 2 3 を参照して説明する。

(1) ガラスエポキシ樹脂または B T (ビスマレイミドトリアジン) 樹脂からなる支持基板 3 0 の上面に導体回路 3 4 を形成する (図 2 0 (A))。

[0065] (2) 第 1 実施例の上記 (9) 工程と同様にコア基板 3 0 の上面に層間樹脂絶縁層 5 0 を形成する (図 2 0 (B))。

[0066] (3) 第 1 実施例の (1 0) ~ (1 6) 工程と同様に層間樹脂絶縁層 5 0 上に導体回路 5 8 及びバイアホール 6 0 を形成する (図 2 0 (C))。

[0067] (4) ついで、上記 (2) と同様の処理を行い、下層層間樹脂絶縁層 5 0 上に上層層間樹脂絶縁層 1 5 0 を形成する (図 2 0 (D))。

[0068] (5) 第 1 実施例の (1 0) 工程と同様に C O<sub>2</sub> ガスレーザにて、層間樹脂絶縁層 1 5 0 にバイアホール用開口 1 5 1 を形成し、更に、第 1 実施例 (2 0) 工程と同様にエキシマレーザで、層間樹脂絶縁層 1 5 0 上に、導体回路形成用の凹部 1 5 3 b、及び、プレーン導体形成用のパターン (凹部 1 5 3 a、凸部 1 5 0 a) を形成する (図 2 1 (A))。

[0069] (6) 第 1 実施例の (2 1)、工程と同様に無電解銅めっき膜を 1 5 2 を形成し、更に、第 1 実施例 (1 5) の工程と同様に電解銅めっき膜 1 5 6 を形成し、上記 (2 2) 工程と同様に電解銅めっき膜 1 5 6 を、層間樹脂絶縁層 1 5 0 の上面 (第 1 面) が露出するまでバフ研磨する (図 2 1 (B))。

[0070] (7) そして、導体回路 3 4 及び層間樹脂絶縁層 5 0 から支持基板 3 0 を剥離する (図 2 1 (C))。

[0071] (8) 次に、多層配線基板の両面に、開口 7 1 を備える溶剤レジスト層 7 0 を形成する (図 2 2 (A))。

[0072] (9) 溶剤レジスト層 7 0 を形成した基板を無電解ニッケルめっき液に

浸漬して、開口部 7 1 にニッケルめっき層 7 2 を形成する。さらに、その基板を無電解金めっき液に浸漬して、ニッケルめっき層 7 2 上に、金めっき層 7 4 を形成する（図 2 2（B））。

[0073]（25）この後、上面のソルダーレジスト層 7 0 の開口 7 1 に、スズ鉛を含有するはんだペーストを印刷し、下面のソルダーレジスト層の開口にスズアンチモンを含有するはんだペーストを印刷した後、リフローすることにより、はんだバンプ 7 8 U、7 8 D を有する多層プリント配線板を製造する（図 2 3）。

[0074] 引き続き、図 1 3（A）に示す凸部の径  $f$  及び凸部間の間隔  $d$  と、プレーン導体用の第 2 凹部に所定の厚みの銅めっきを充填したときに形成される銅めっき表面の凹みの深さとの関係について試験を行った結果について説明する。なお、ここでは深さが約  $7\ \mu\text{m}$  の第 2 凹部を形成した。

図 2 4（A）は、凸部(Post)の径  $f$ （10、20、30、50  $\mu\text{m}$ ）を横軸に、凸部間の間隔（Space） $d$ （10、20、30、50  $\mu\text{m}$ ）を縦軸に取ったイメージ図である。図 2 4（B）は、試験結果のグラフである。縦軸側に凸部間の間隔（Space）及び凸部の径(Post)を取り、横軸側に、厚みが 10  $\mu\text{m}$ 、15  $\mu\text{m}$ 、20  $\mu\text{m}$  の銅めっきを充填した際の窪みの平均値（Mean）及びバラツキ（Stdev.）の測定値が挙げられている。

[0075] 図 2 5 は、第 2 凹部に充填される銅めっきの厚みを 10  $\mu\text{m}$  に設定した際の写真であり、図 2 6 は、同様の銅めっきの厚みを 15  $\mu\text{m}$  に設定した際の写真であり、図 2 7 は、同様の銅めっきの厚みを 20  $\mu\text{m}$  に設定した際の写真である。

[0076] 第 2 凹部に充填される銅めっきの厚みが 10  $\mu\text{m}$  である図 2 5 で、図 2 5（A）は、凸部間の間隔  $d$ ：10  $\mu\text{m}$ 、凸部の径  $f$ ：10  $\mu\text{m}$  に設定した場合の写真であり、図 2 5（B）は、凸部間の間隔  $d$ ：20  $\mu\text{m}$ 、凸部の径  $f$ ：20  $\mu\text{m}$  に設定した場合の写真であり、図 2 5（C）は、凸部間の間隔  $d$ ：30  $\mu\text{m}$ 、凸部の径  $f$ ：30  $\mu\text{m}$  に設定した場合の写真であり、図 2 5（D）は、凸部間の間隔  $d$ ：50  $\mu\text{m}$ 、凸部の径  $f$ ：50  $\mu\text{m}$  に設定した場合の

写真である。銅めっきの厚みを  $10\ \mu\text{m}$  に設定した際には、図 25 (A) 中に表されているように凸部間の間隔  $d : 10\ \mu\text{m}$ 、凸部の径  $f : 10\ \mu\text{m}$  に設定することで、銅めっきの表面をほぼ平坦にすることが可能となる。

[0077] 第 2 凹部に充填される銅めっきの厚みが  $15\ \mu\text{m}$  である図 26 で、図 26 (A) は、凸部間の間隔  $d : 10\ \mu\text{m}$ 、凸部の径  $f : 10\ \mu\text{m}$  に設定した場合の写真であり、図 26 (B) は、凸部間の間隔  $d : 20\ \mu\text{m}$ 、凸部の径  $f : 20\ \mu\text{m}$  に設定した場合の写真であり、図 26 (C) は、凸部間の間隔  $d : 30\ \mu\text{m}$ 、凸部の径  $f : 30\ \mu\text{m}$  に設定した場合の写真であり、図 26 (D) は、凸部間の間隔  $d : 50\ \mu\text{m}$ 、凸部の径  $f : 50\ \mu\text{m}$  に設定した場合の写真である。銅めっきの厚みを  $15\ \mu\text{m}$  に設定した際には、図 26 (A) 中に表されているように凸部間の間隔  $d : 10\ \mu\text{m}$ 、凸部の径  $f : 10\ \mu\text{m}$ 、図 26 (B) 中に表されているように凸部間の間隔  $d : 20\ \mu\text{m}$ 、凸部の径  $f : 20\ \mu\text{m}$  に設定することで、銅めっきの表面をほぼ平坦にすることが可能となる。

[0078] 第 2 凹部に充填される銅めっきの厚み  $20\ \mu\text{m}$  の図 27 で、図 27 (A) は、凸部間の間隔  $d : 10\ \mu\text{m}$ 、凸部の径  $f : 10\ \mu\text{m}$  に設定した場合の写真であり、図 27 (B) は、凸部間の間隔  $d : 20\ \mu\text{m}$ 、凸部の径  $f : 20\ \mu\text{m}$  に設定した場合の写真であり、図 27 (C) は、凸部間の間隔  $d : 30\ \mu\text{m}$ 、凸部の径  $f : 30\ \mu\text{m}$  に設定した場合の写真であり、図 27 (D) は、凸部間の間隔  $d : 50\ \mu\text{m}$ 、凸部の径  $f : 50\ \mu\text{m}$  に設定した場合の写真である。銅めっきの厚みを  $20\ \mu\text{m}$  に設定した際には、図 27 (A) 中に表されているように凸部間の間隔  $d : 10\ \mu\text{m}$ 、凸部の径  $f : 10\ \mu\text{m}$ 、図 27 (B) 中に表されているように凸部間の間隔  $d : 20\ \mu\text{m}$ 、凸部の径  $f : 20\ \mu\text{m}$ 、図 27 (C) 中に表されているように凸部間の間隔  $d : 30\ \mu\text{m}$ 、凸部の径  $f : 30\ \mu\text{m}$  に設定することで、銅めっきの表面をほぼ平坦にすることが可能となる。

## 符号の説明

[0079] 30 基板

- 3 6 スルーホール
- 5 0 層間樹脂絶縁層
- 5 8 導体回路
- 6 0 バイアホール
- 7 0 ソルダーレジスト層
- 1 5 0 層間樹脂絶縁層
- 1 5 0 a 凸部
- 1 5 1 開口
- 1 5 3 a プレーン導体形成用の凹部
- 1 5 3 b 導体回路形成用の凹部
- 1 5 8 U、1 5 8 D 導体回路
- 1 6 0 バイアホール

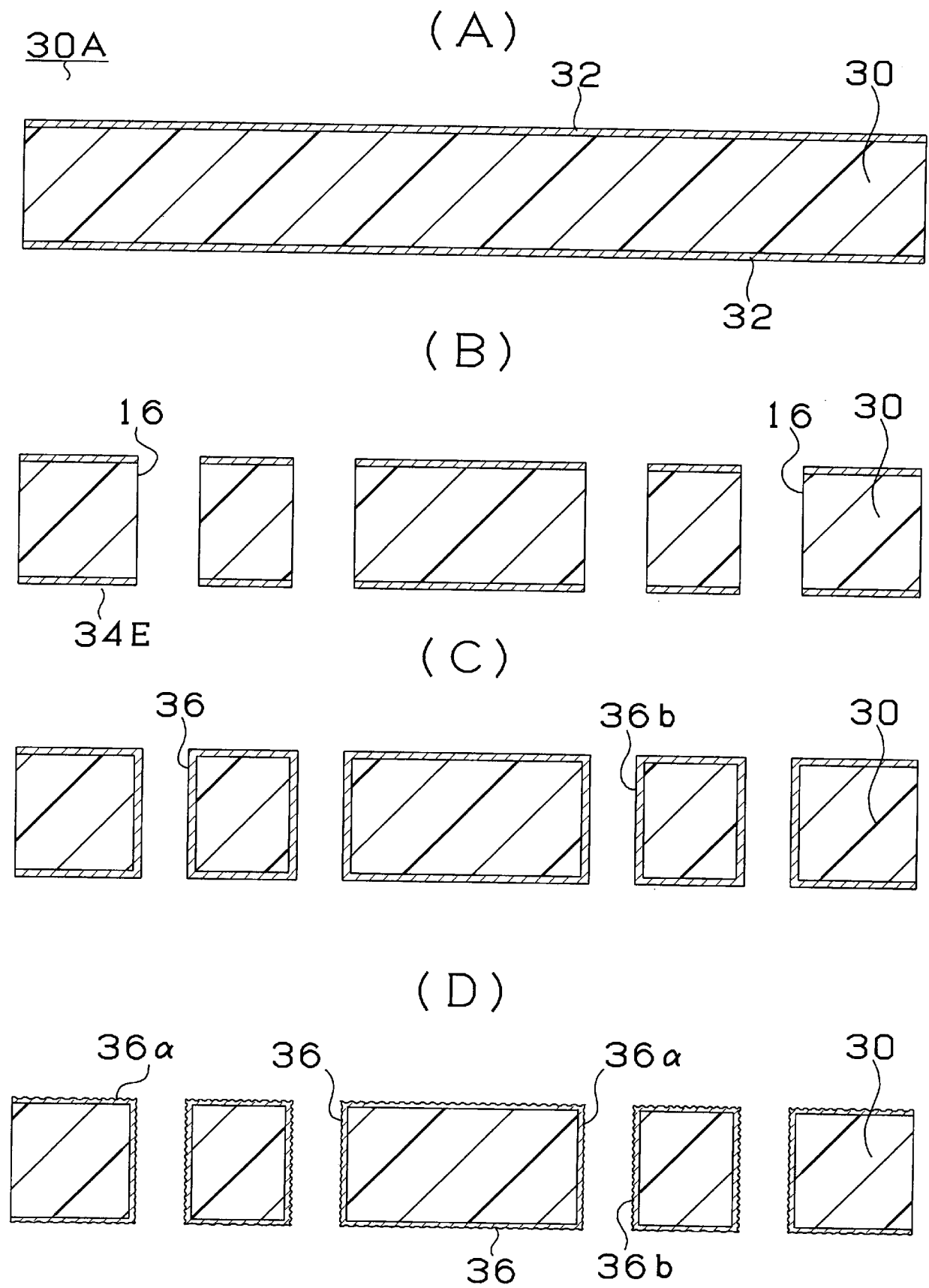
## 請求の範囲

- [請求項1] 第1樹脂絶縁材上又は第1樹脂絶縁材内に第1導体回路を形成することと、  
前記第1樹脂絶縁材及び前記第1導体回路上に第2樹脂絶縁材を形成することと、  
前記第2樹脂絶縁材の第1面側に第2導体回路用の第1凹部を形成することと、  
前記第2樹脂絶縁材の第1面側に第2凹部と凸部とからなるプレーン導体用のパターンを形成することと、  
前記第1凹部及び前記第2凹部に導電材料を充填して、第2導体回路及びプレーン導体を形成することとからなる多層プリント配線板の製造方法。
- [請求項2] 前記第2凹部と前記凸部とは同時に形成される請求項1の多層プリント配線板の製造方法。
- [請求項3] 前記凸部は、前記第2樹脂絶縁材の第1面に向かってテーパする側面を有する請求項1の多層プリント配線板の製造方法。
- [請求項4] 前記凸部の上面と前記第2樹脂絶縁材の第1面とは略同一平面上に位置する請求項1の多層プリント配線板の製造方法。
- [請求項5] 前記凸部は千鳥状又は格子状に配置される請求項1の多層プリント配線板の製造方法。
- [請求項6] 前記第1凹部及び前記第2凹部をレーザにより形成する請求項1の多層プリント配線板の製造方法。
- [請求項7] 前記第2凹部の開口面積は前記第1凹部の開口面積よりも大きい請求項1の多層プリント配線板の製造方法。
- [請求項8] 前記導電材料はめっきである請求項1の多層プリント配線板の製造方法。
- [請求項9] 前記第2樹脂絶縁材を貫通する開口部を形成した後、該開口部に前記第1導体回路と前記第2導体回路とを電氣的に接続するビア導体を形

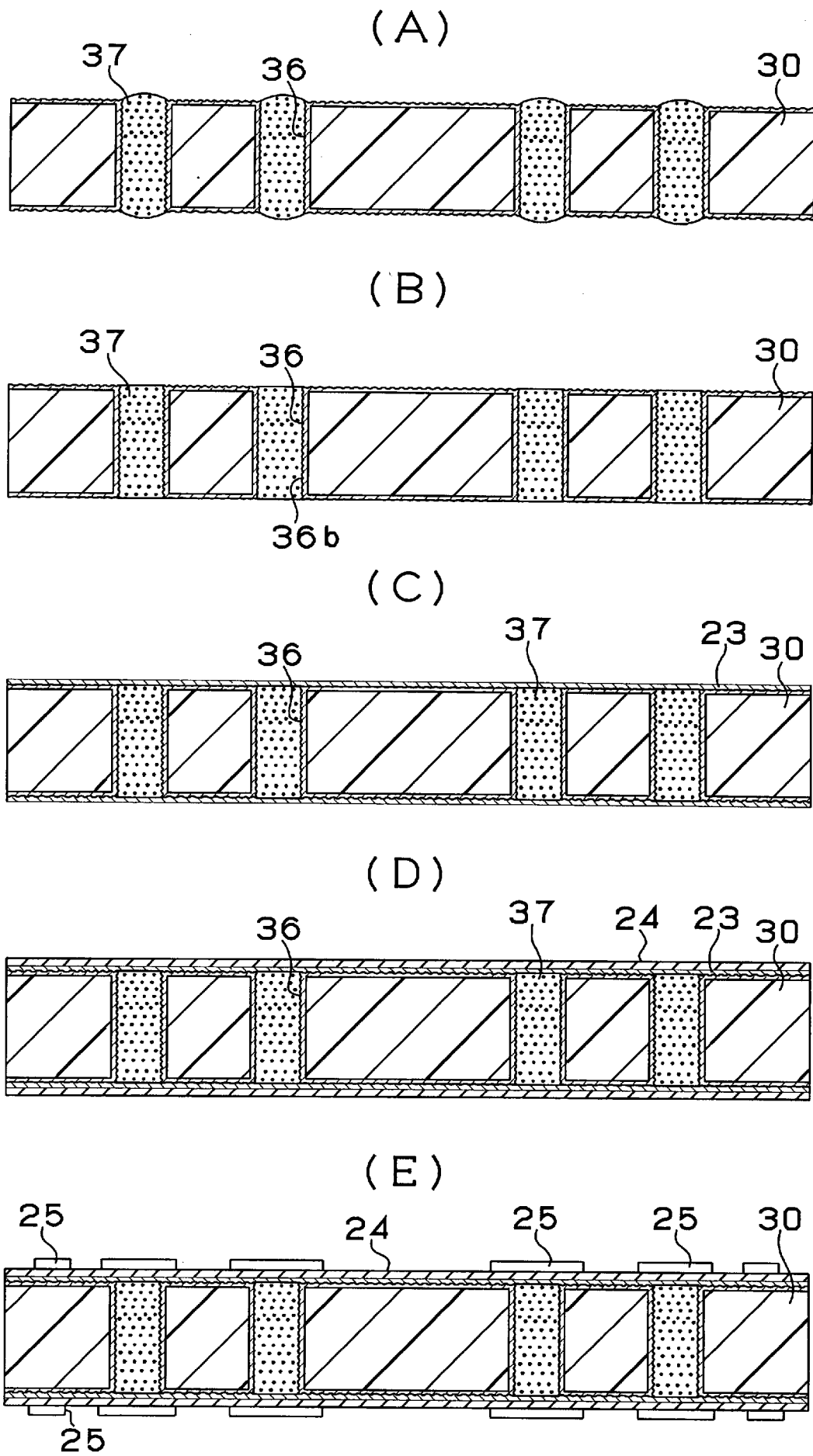
成する請求項 1 の多層プリント配線板の製造方法。

- [請求項10] 前記第 1 凹部及び前記第 2 凹部に前記導電材料を充填した後に、前記第 2 樹脂絶縁材の第 1 面が露出するように導電材料を除去する請求項 1 の多層プリント配線板の製造方法。
- [請求項11] 前記導電材料の除去をエッチングで行う請求項 10 の多層プリント配線板の製造方法。
- [請求項12] 前記導電材料の除去を研磨で行う請求項 10 の多層プリント配線板の製造方法。
- [請求項13] 第 1 樹脂絶縁材と、該第 1 樹脂絶縁材上又は第 1 樹脂絶縁材内に形成された第 1 導体回路と、前記第 1 樹脂絶縁材及び前記第 1 導体回路上に形成され、第 2 導体回路用の第 1 凹部及びプレーン導体用のパターンを第 1 面側に有する第 2 樹脂絶縁材と、前記第 1 凹部内に形成されている第 2 導体回路と、前記パターン内に形成されているプレーン導体と、を備え、  
前記パターンは第 2 凹部と凸部とから形成されており、  
前記プレーン導体の表面と前記第 2 樹脂絶縁材の第 1 面とは略同一平面上に位置する多層プリント配線板。
- [請求項14] 前記凸部は、前記第 2 樹脂絶縁材の第 1 面に向かってテーパする側面を有することを特徴とする請求項 13 の多層プリント配線板。
- [請求項15] 前記凸部は、前記第 2 樹脂絶縁材と一体で形成されていることを特徴とする請求項 13 の多層プリント配線板。
- [請求項16] 前記凸部は千鳥状又は格子状に配置されていることを特徴とする請求項 13 の多層プリント配線板。
- [請求項17] 第 2 樹脂絶縁材上、前記第 2 導体回路上及び前記プレーン導体上にはソルダーレジスト層が形成されており、前記ソルダーレジスト層の内部には前記第 2 導体回路の一部を露出する開口が形成されていて、前記開口から露出される前記第 2 導体回路上には半田バンプが形成されていることを特徴とする請求項 13 の多層プリント配線板。

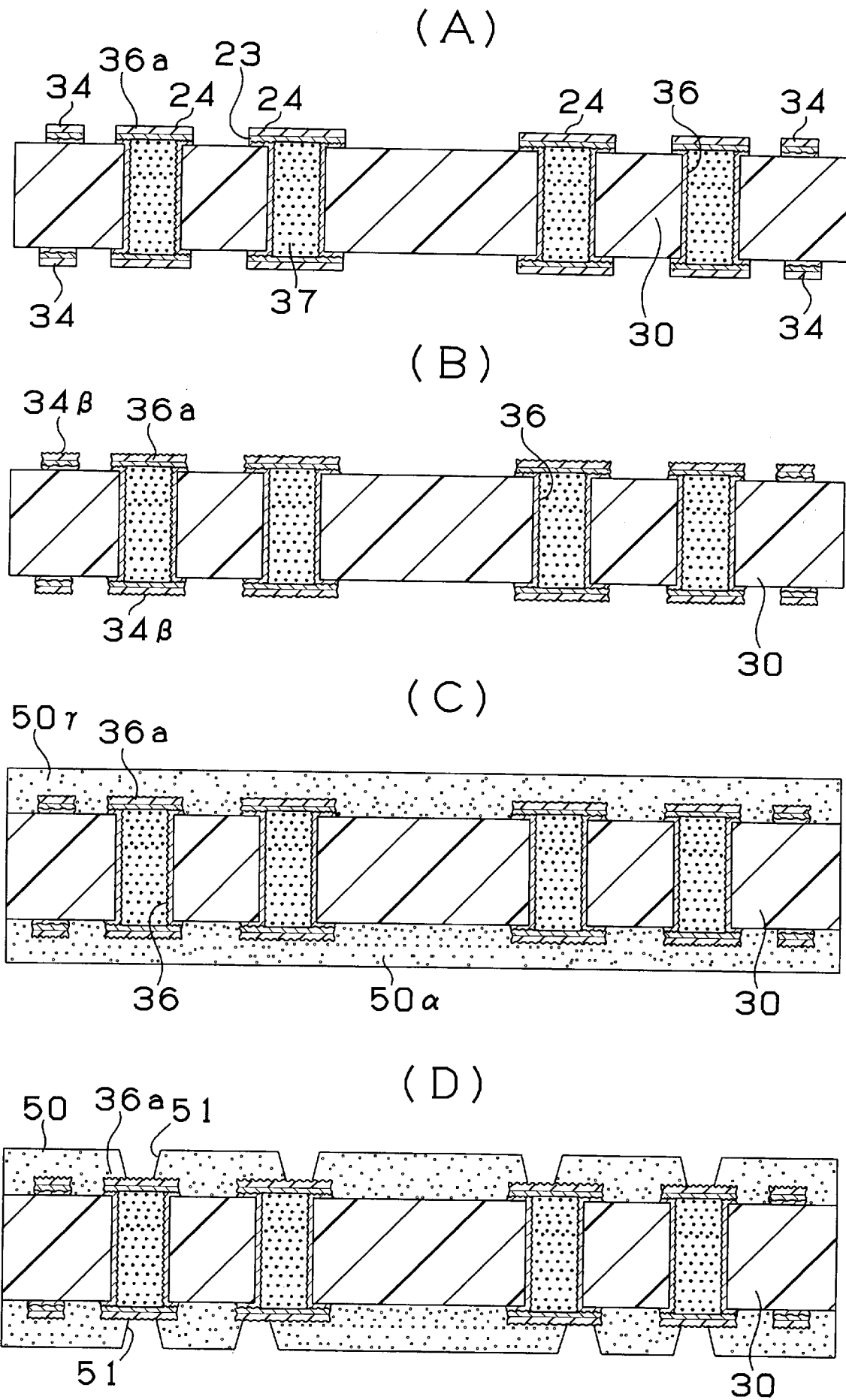
[図1]



[図2]

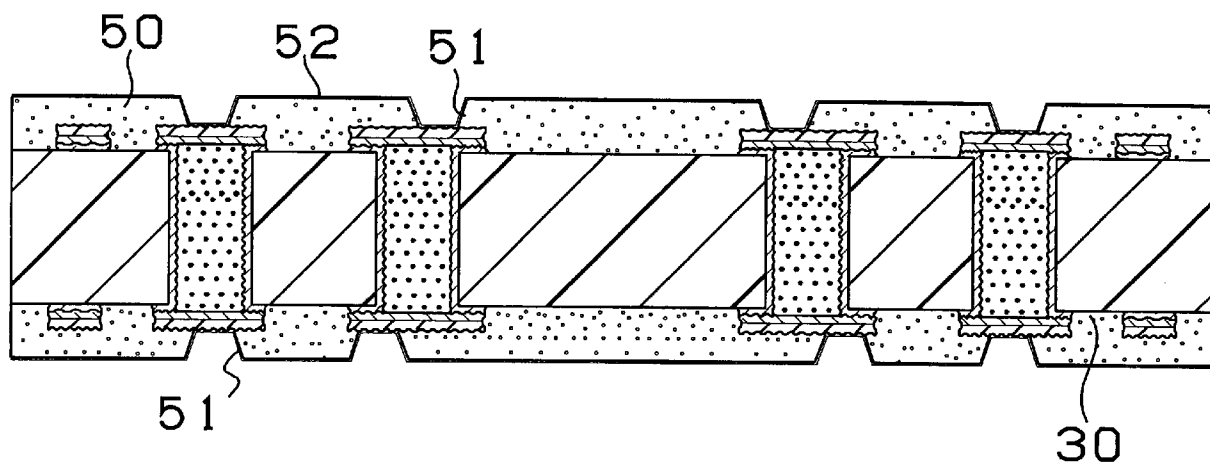


[図3]

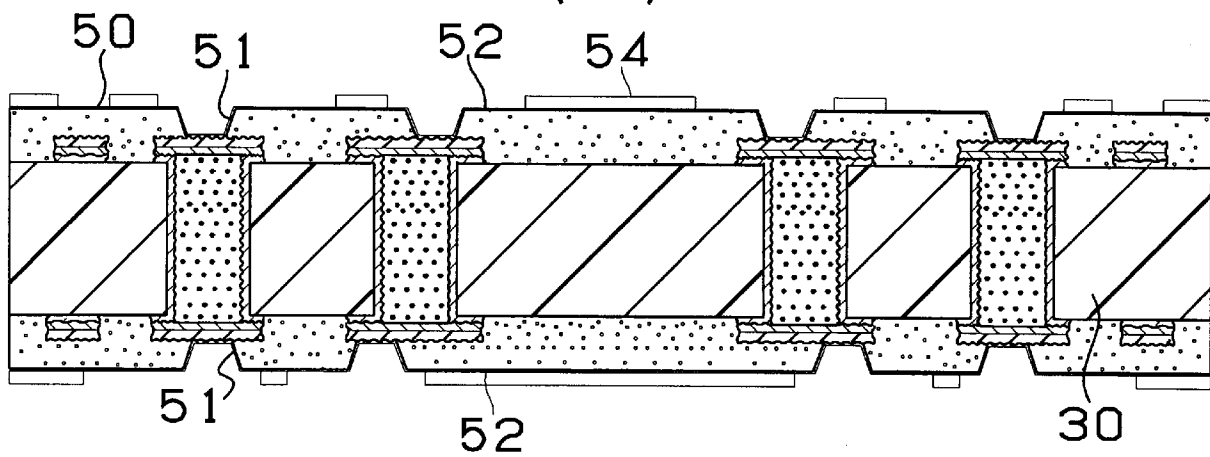


[図4]

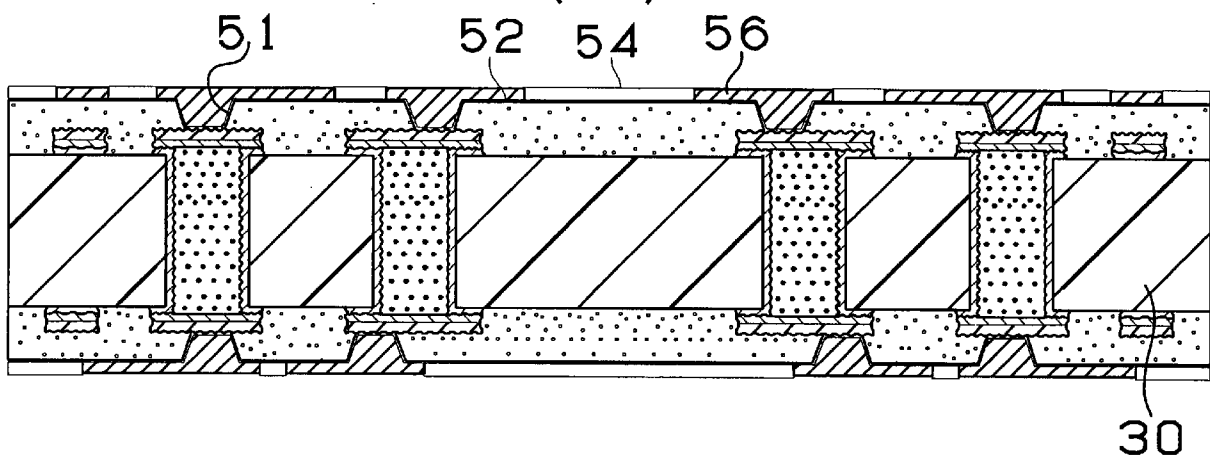
(A)



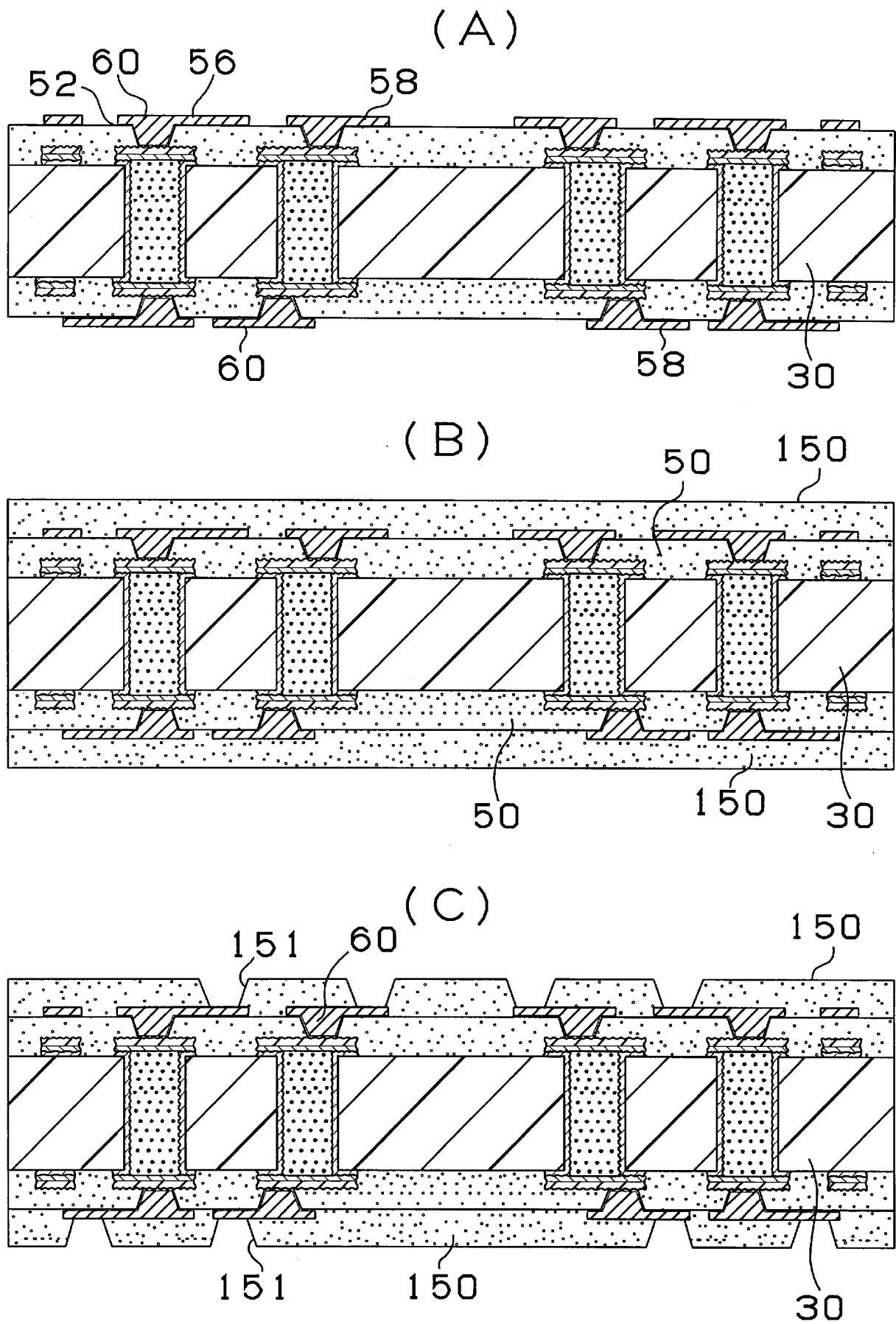
(B)



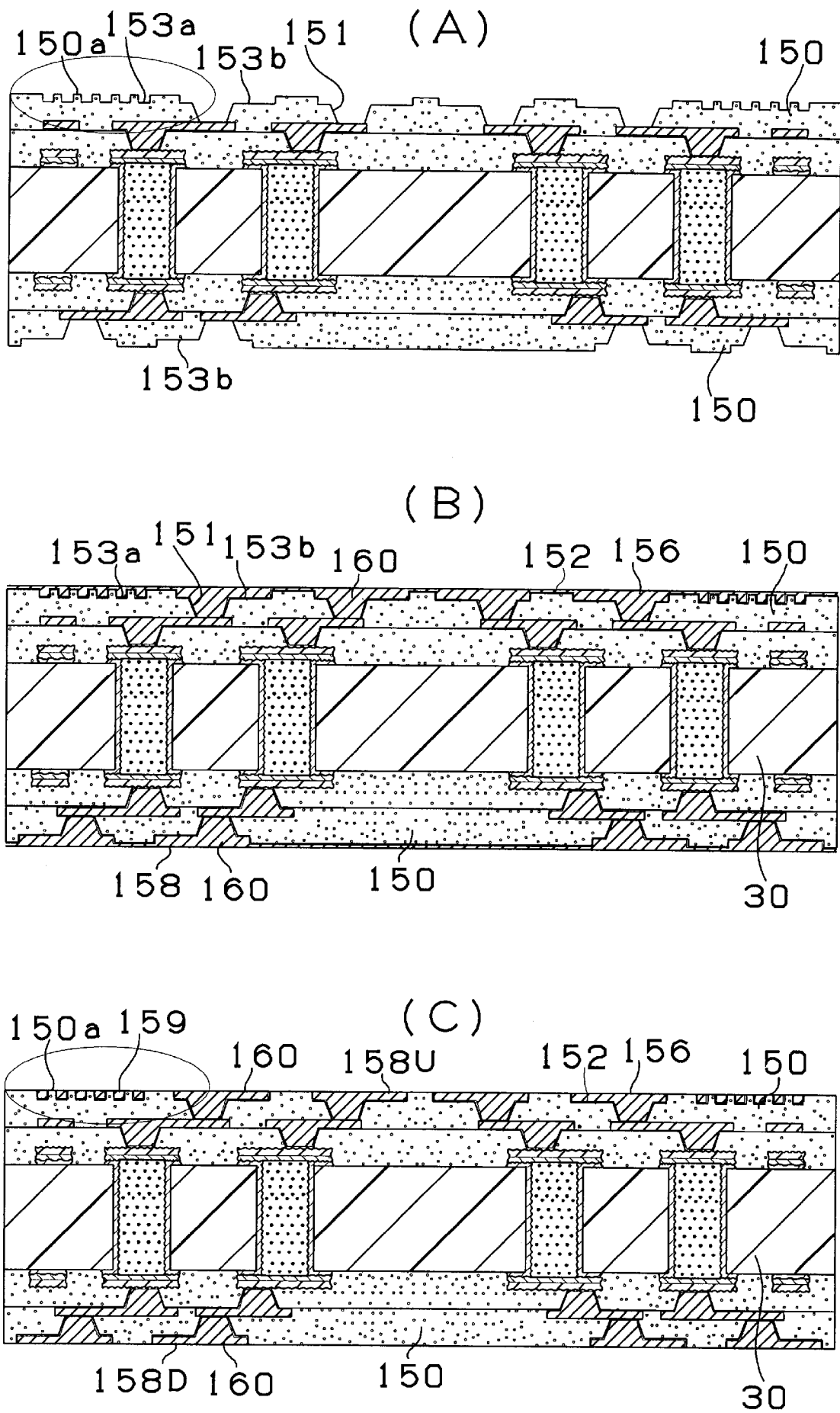
(C)



[図5]

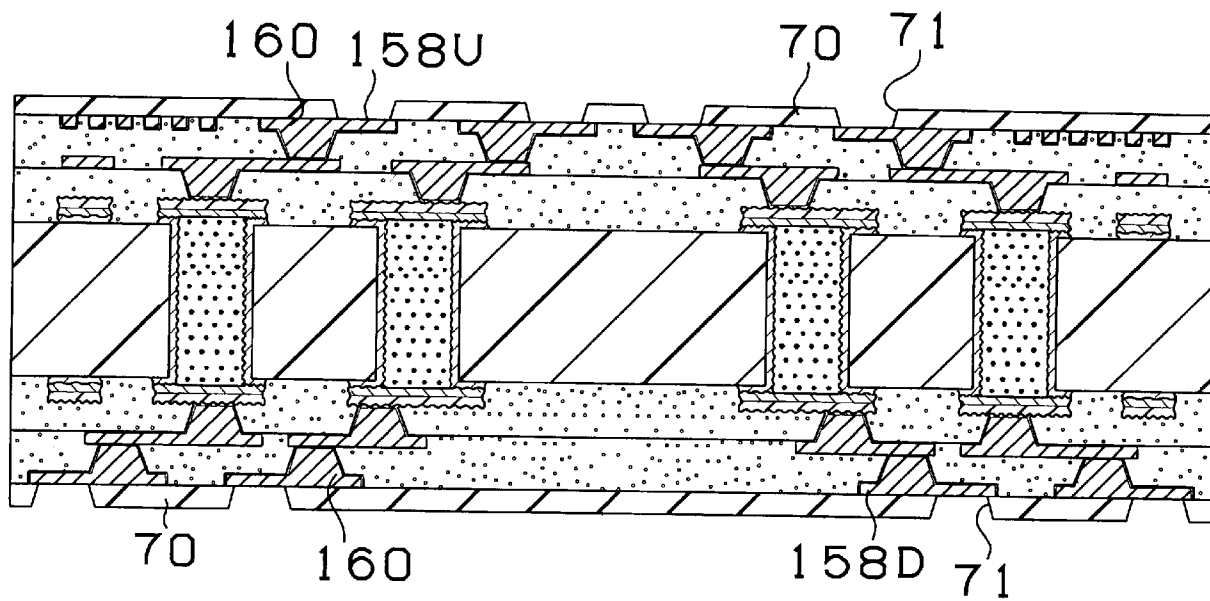


[図6]

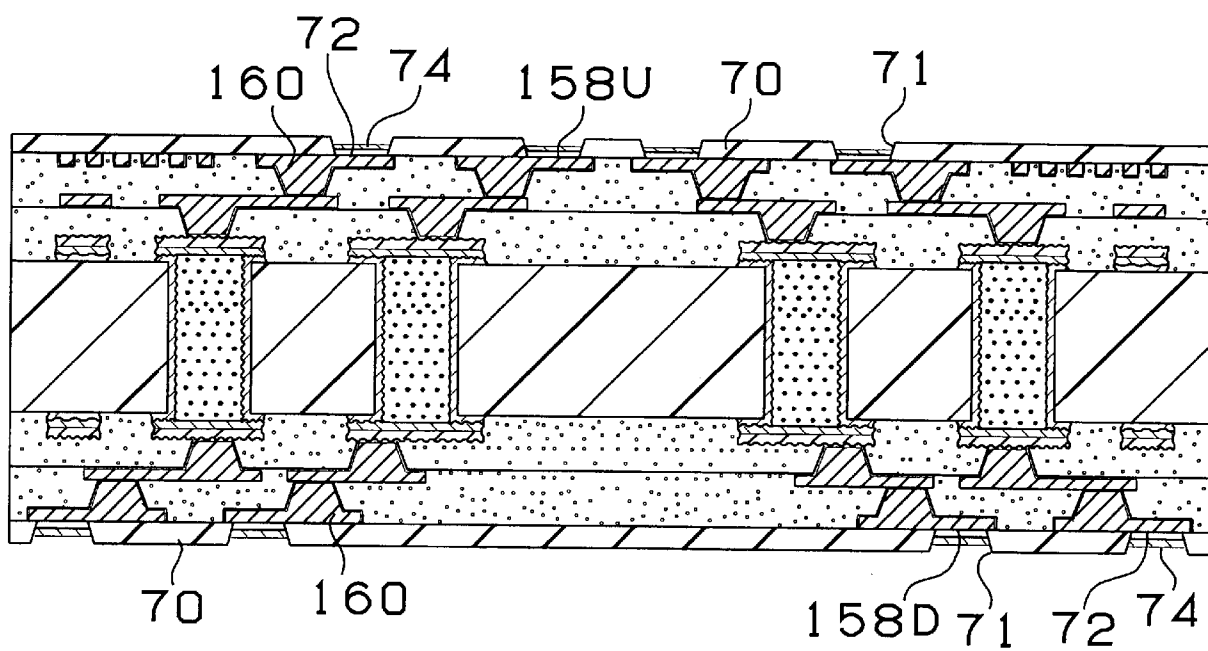


[図7]

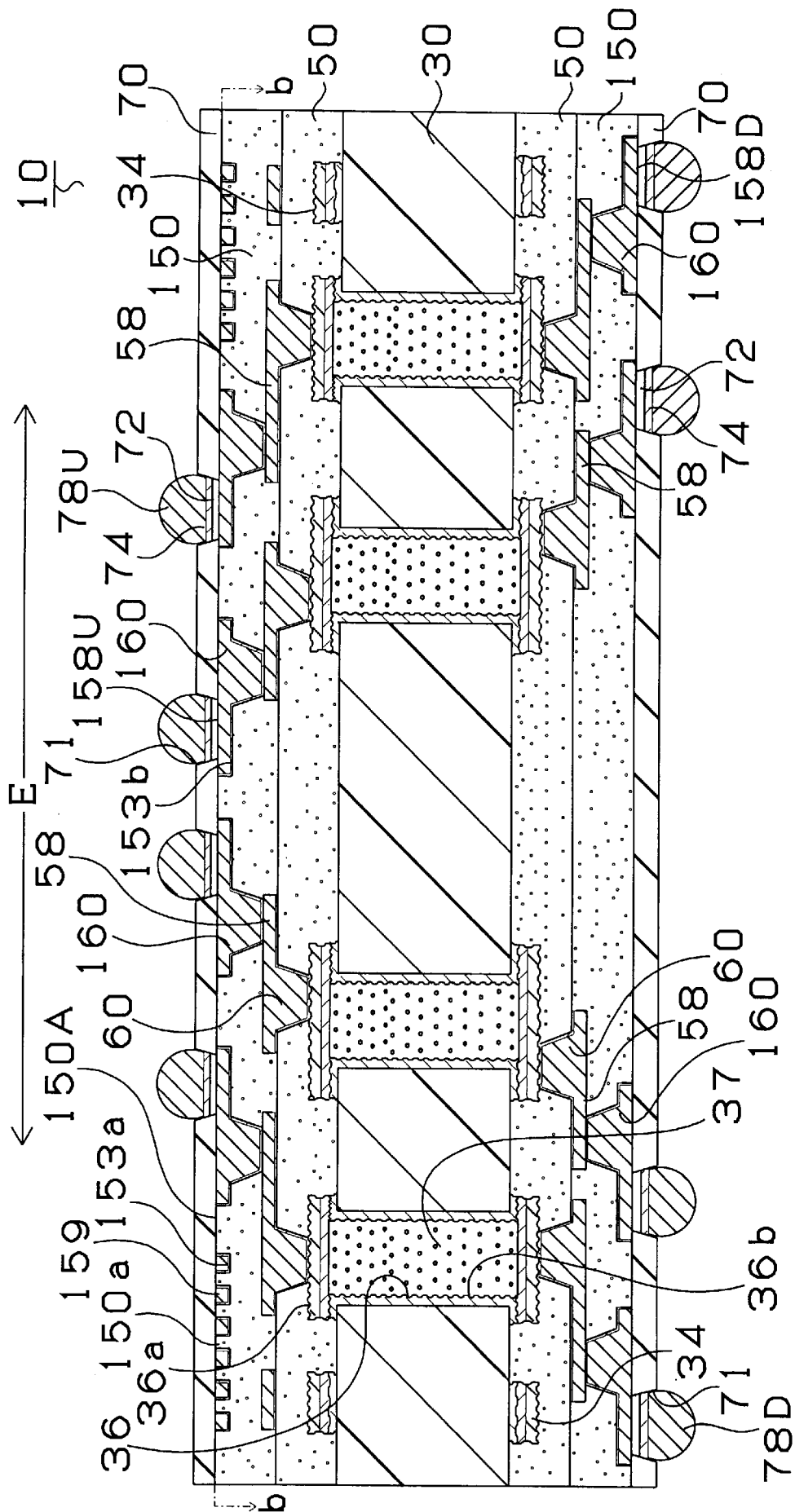
(A)



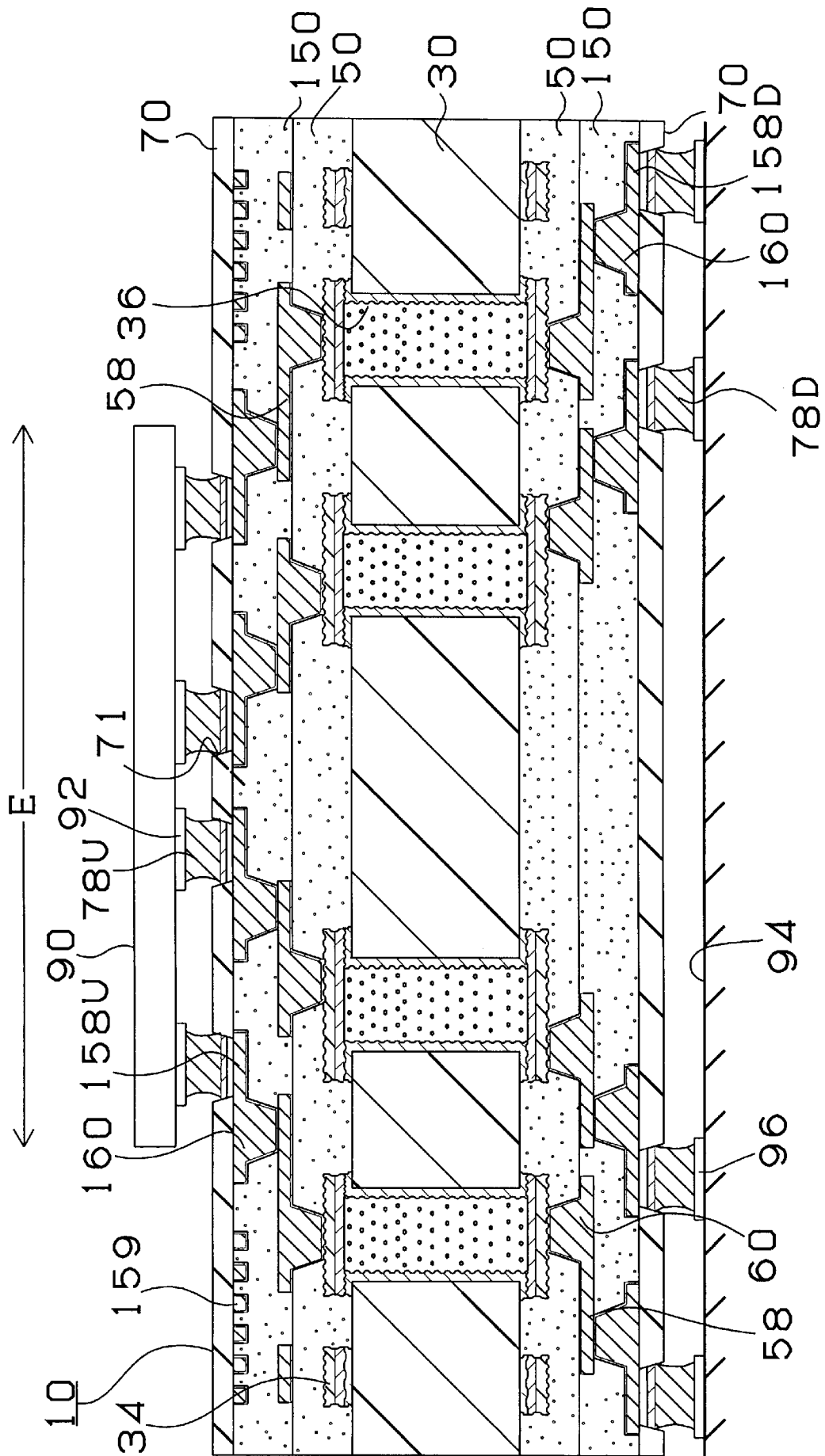
(B)



[図8]

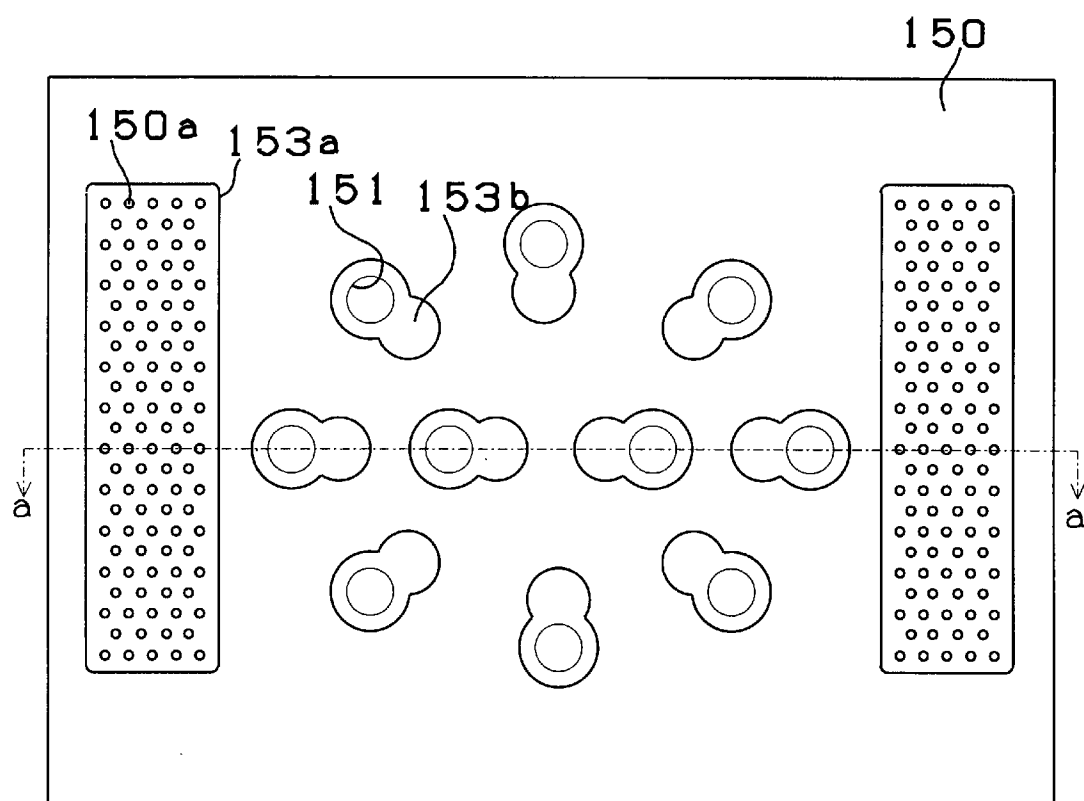


[図9]

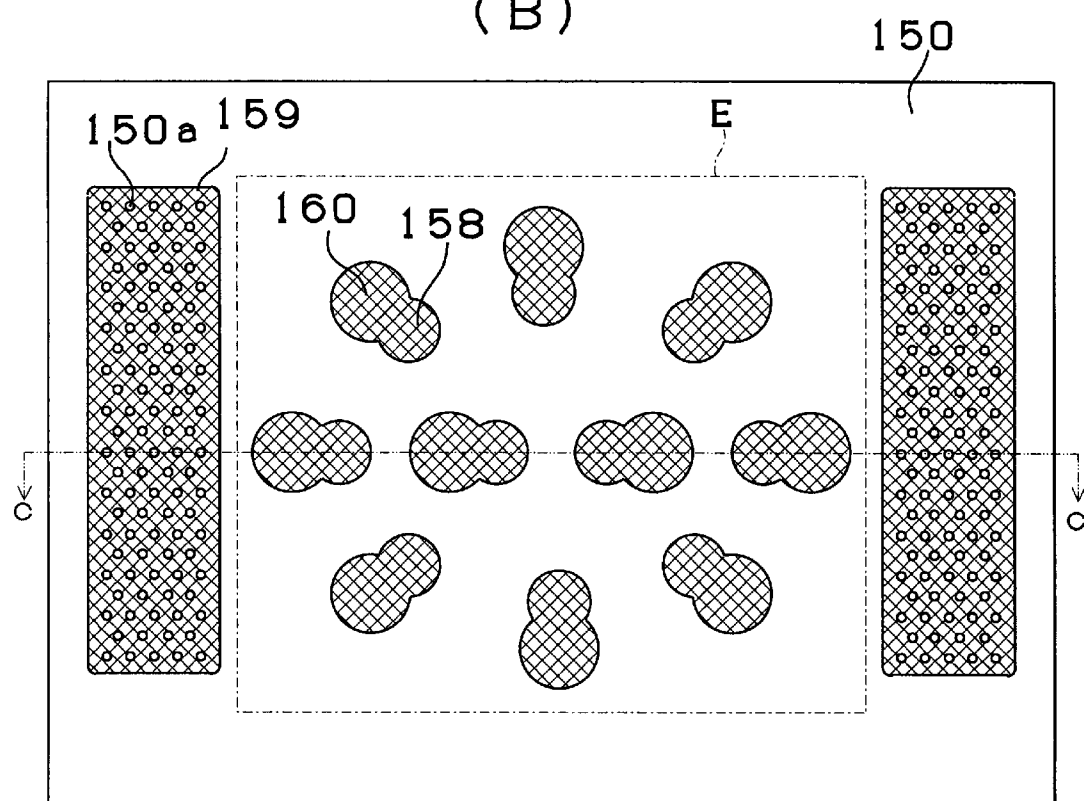


[図10]

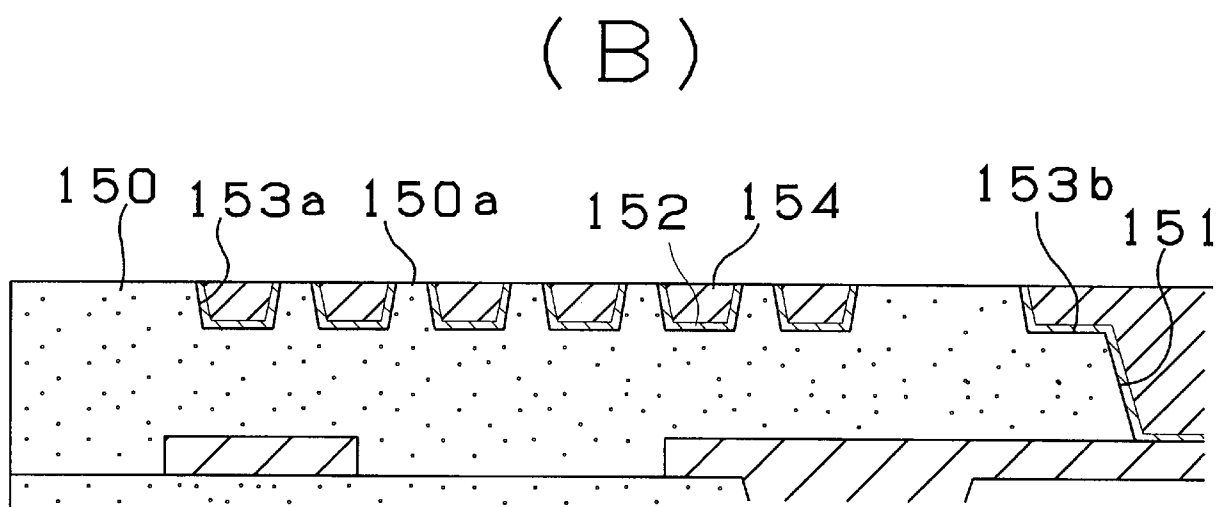
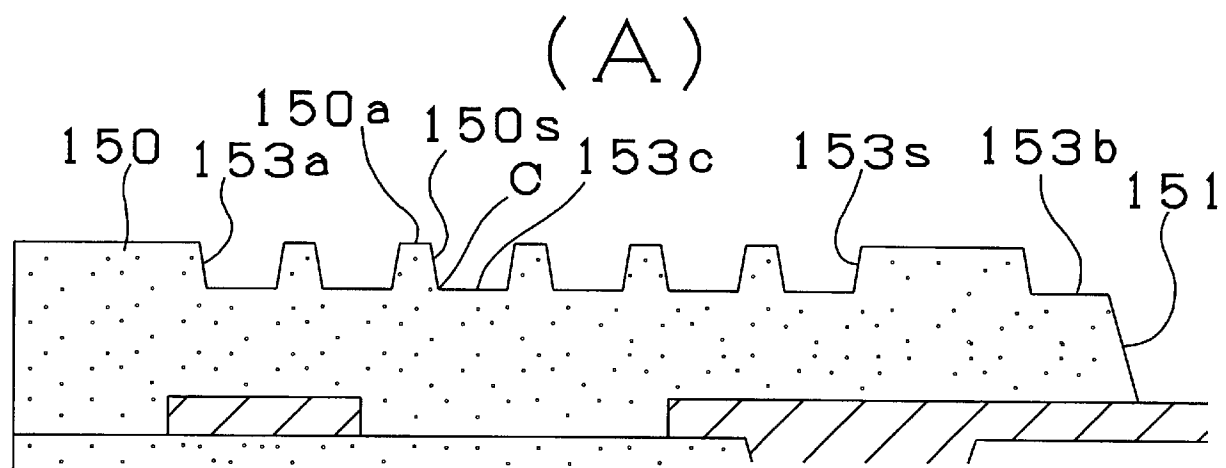
(A)



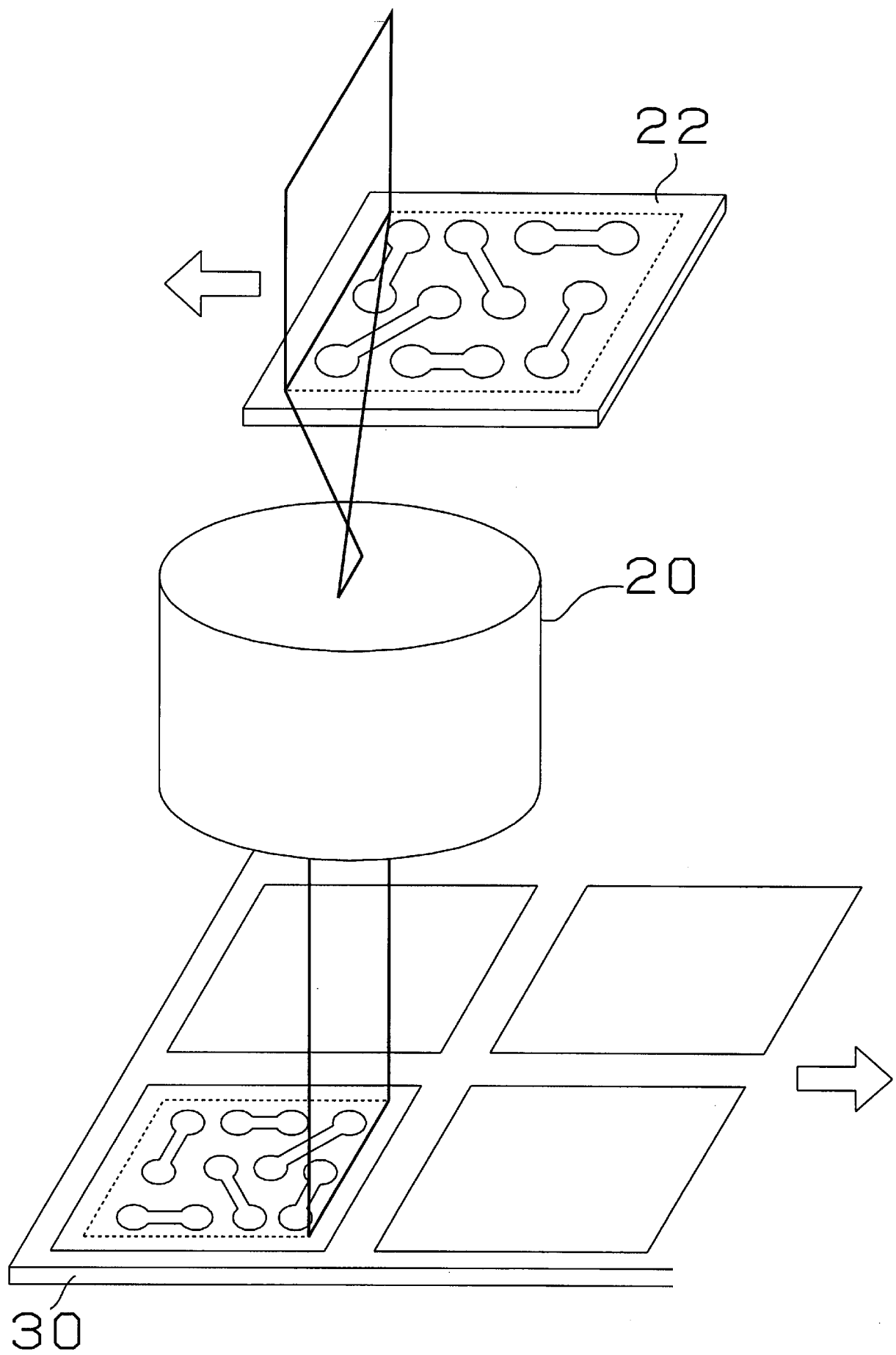
(B)



[図11]

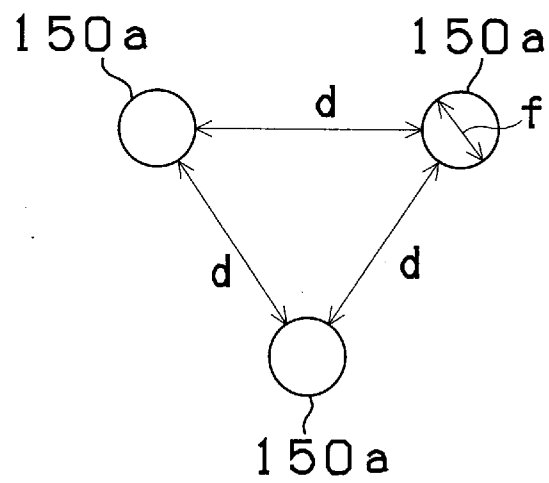


[図12]

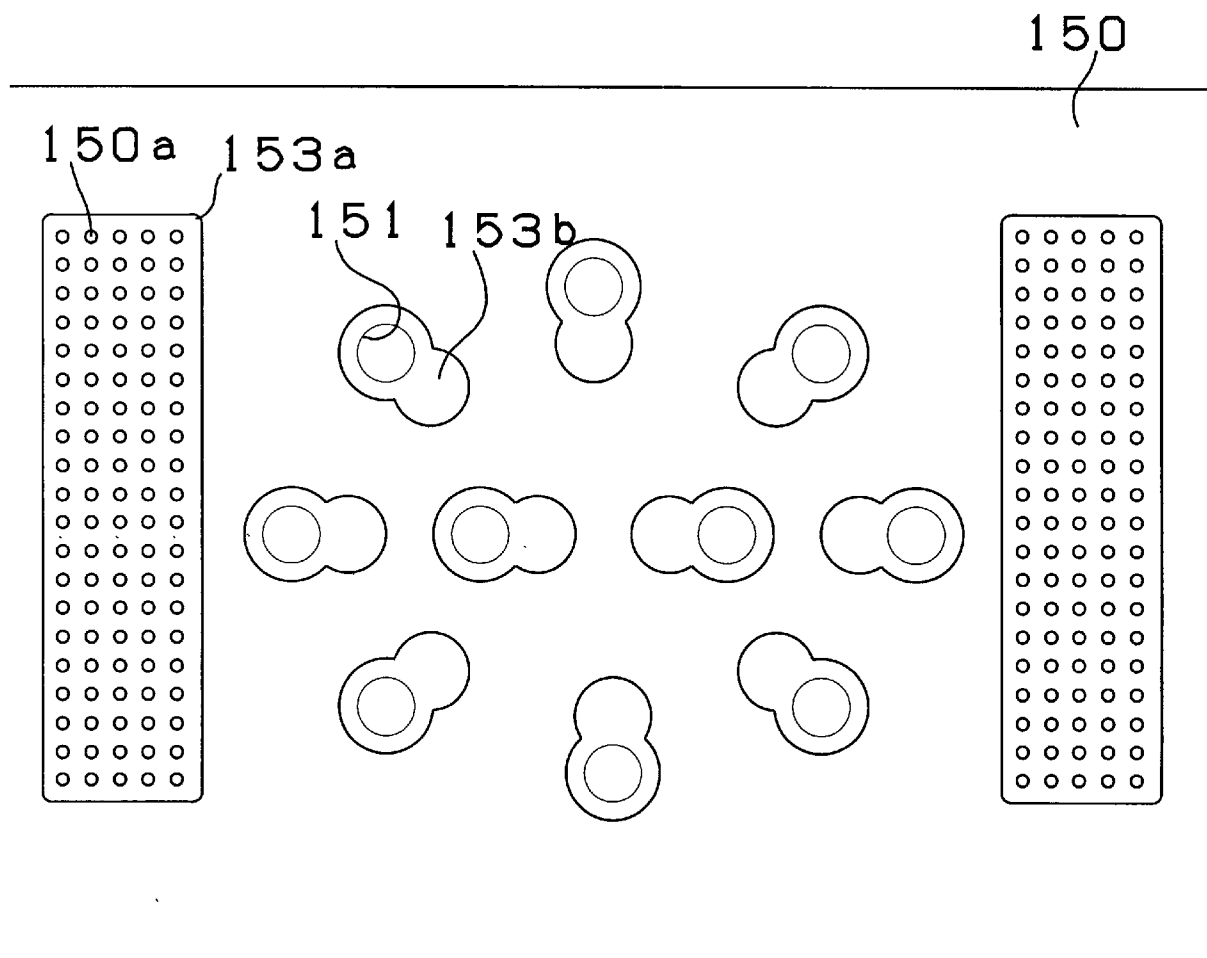


[図13]

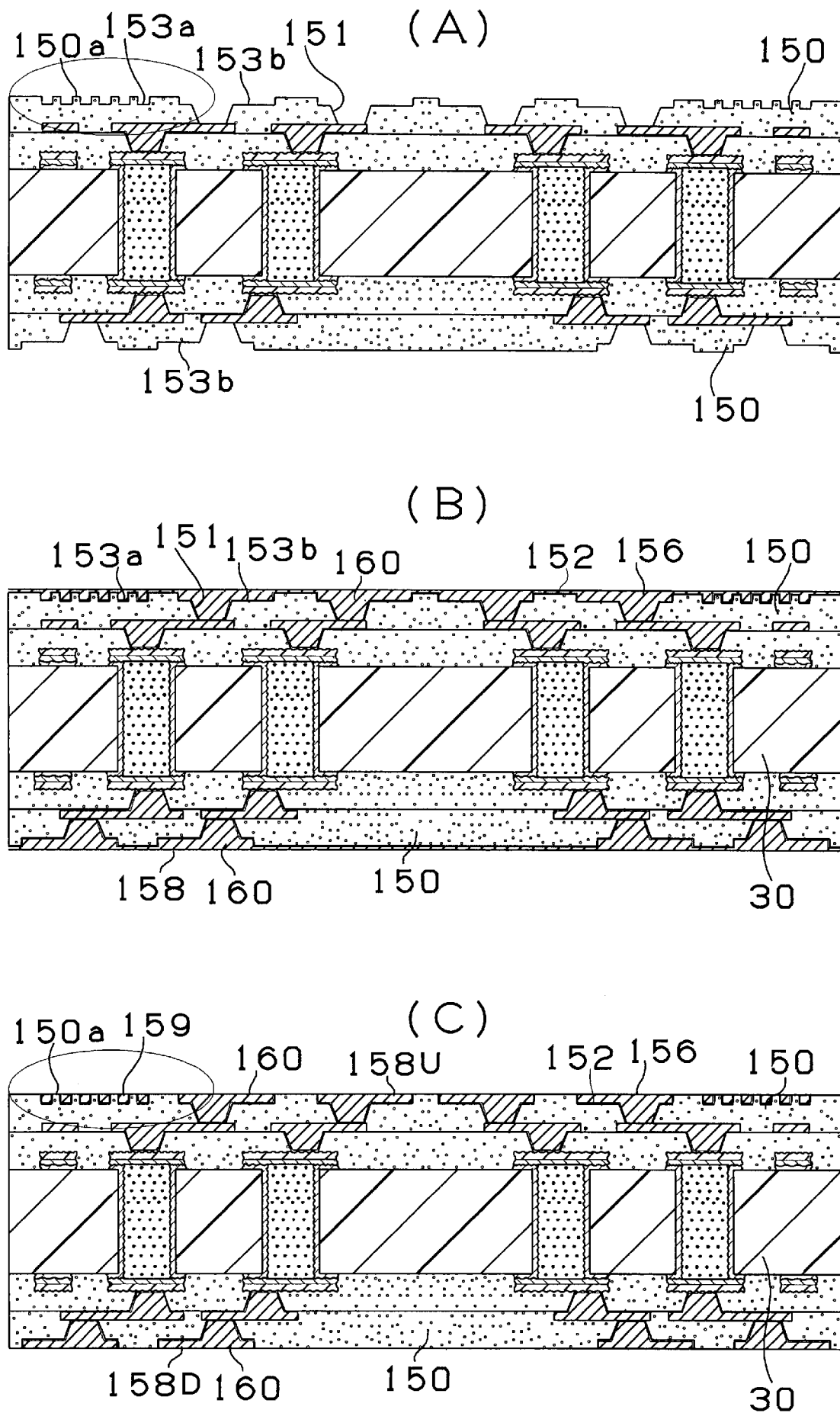
(A)



(B)

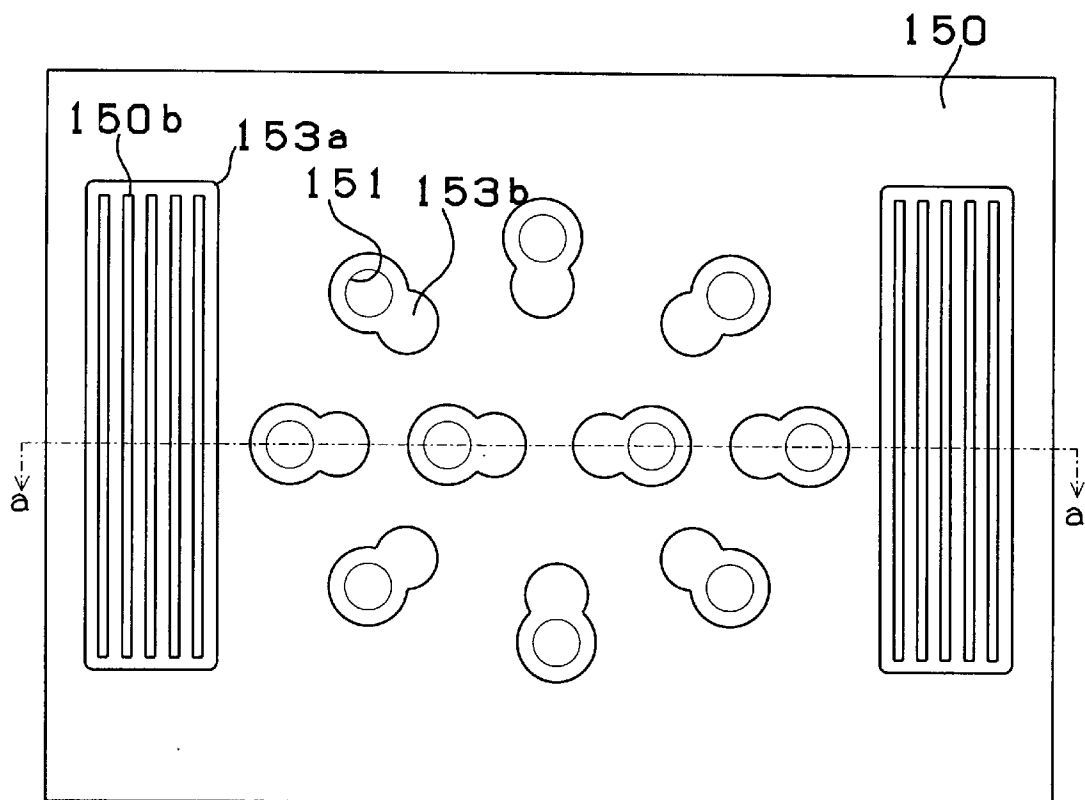


[図14]

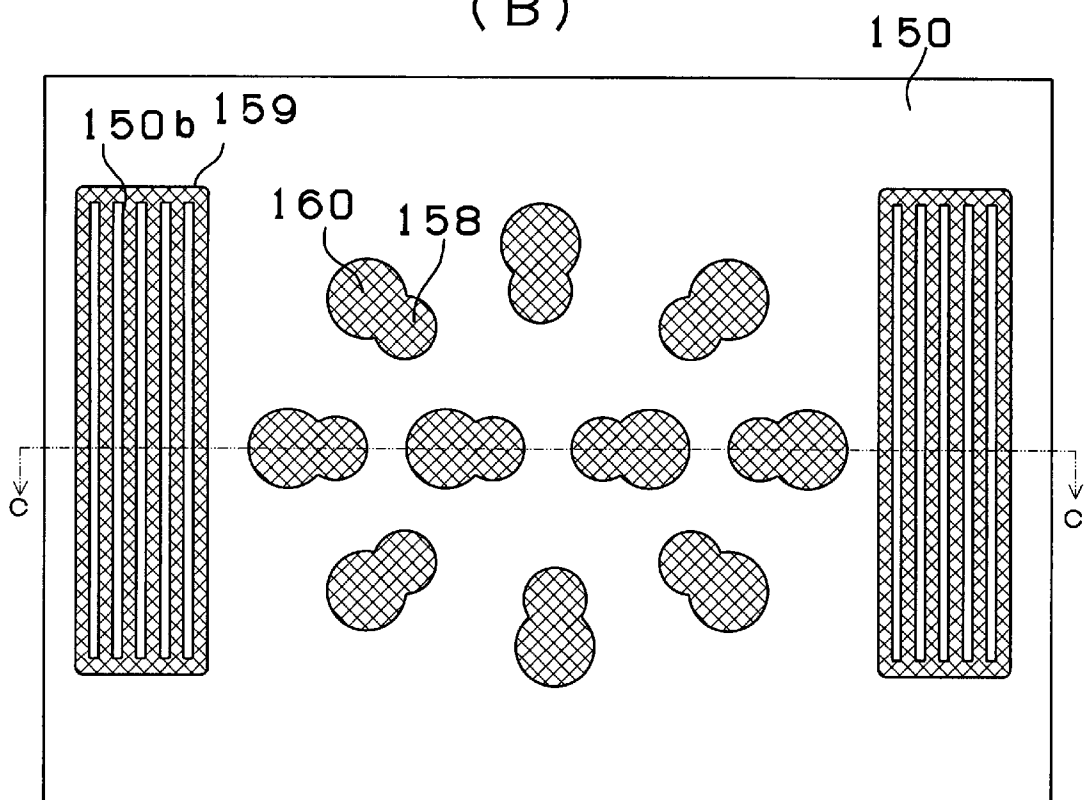


[図15]

(A)

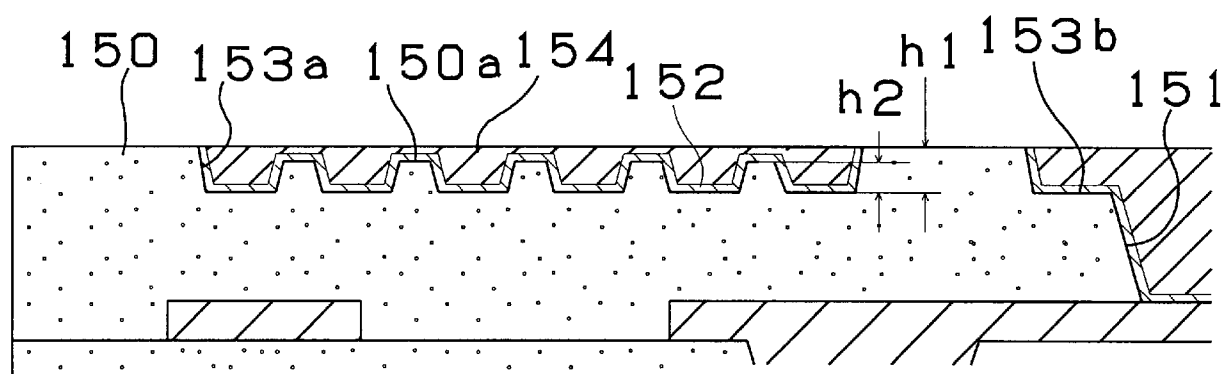


(B)

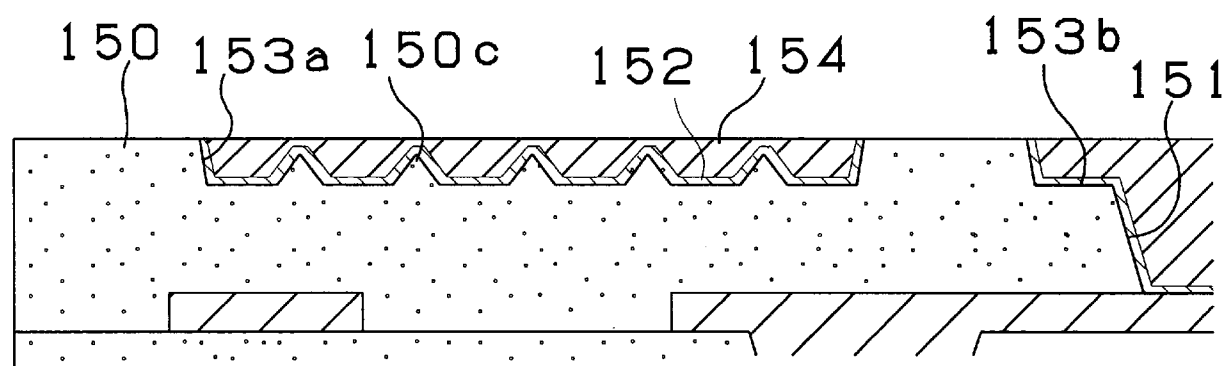


[図16]

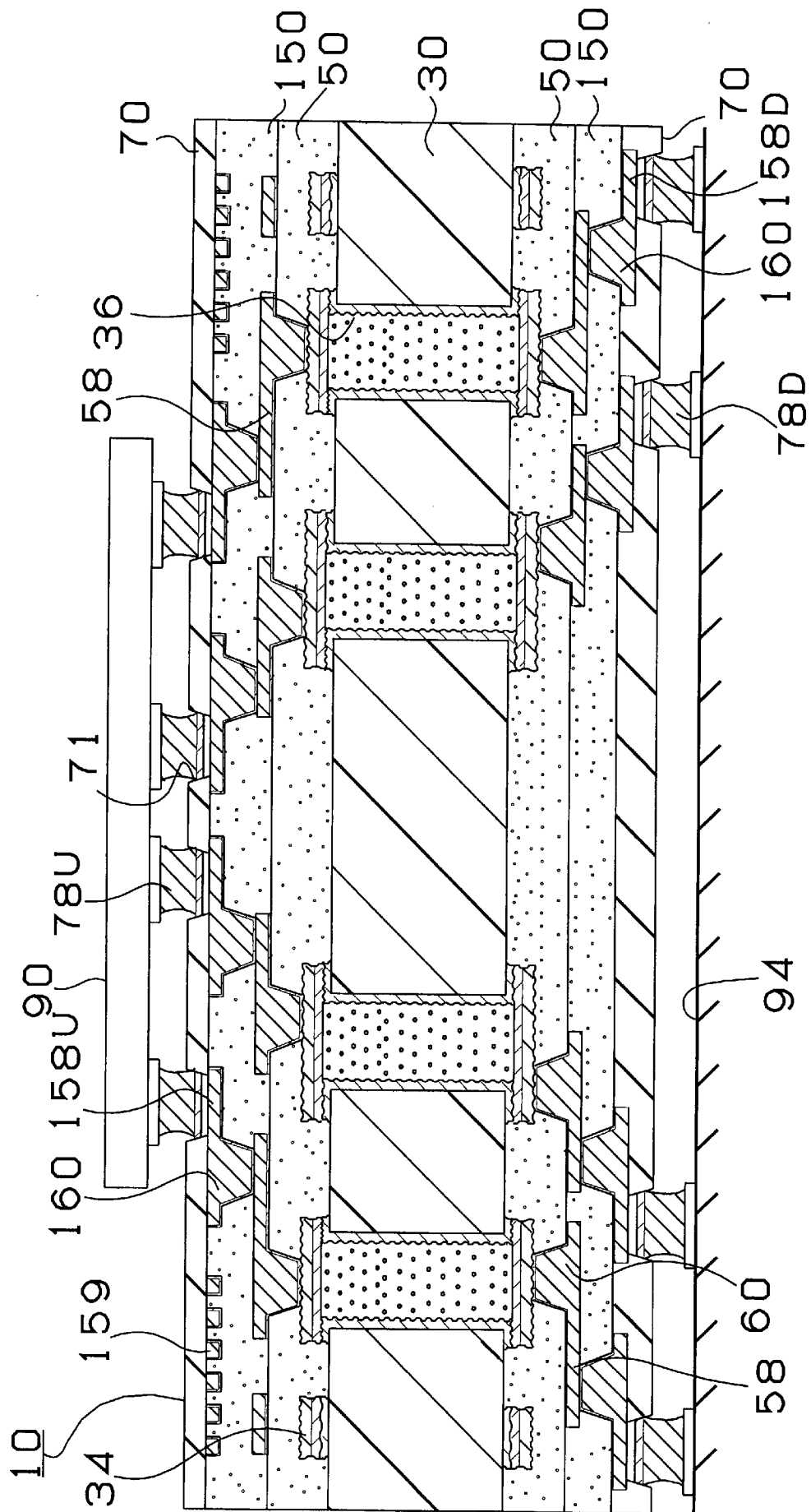
(A)



(B)

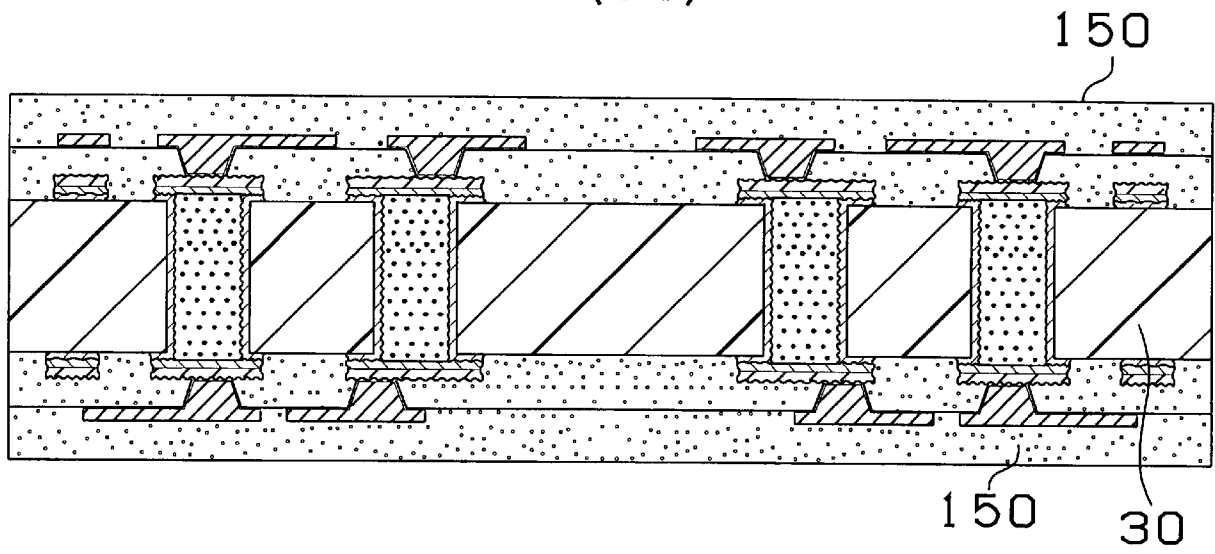


[図17]

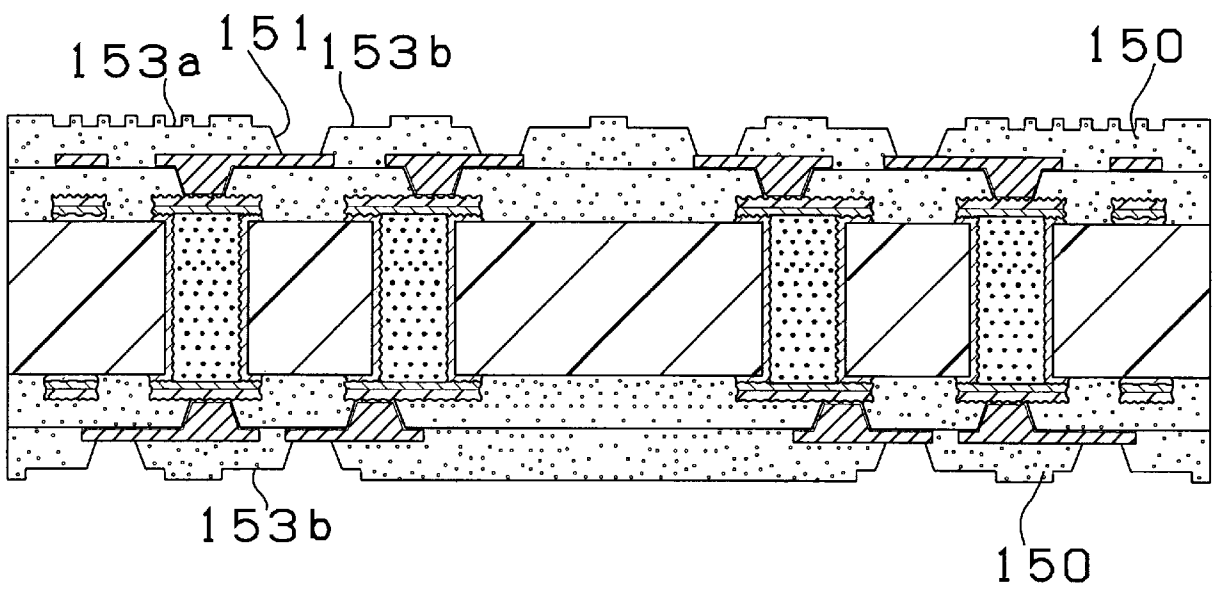


[図18]

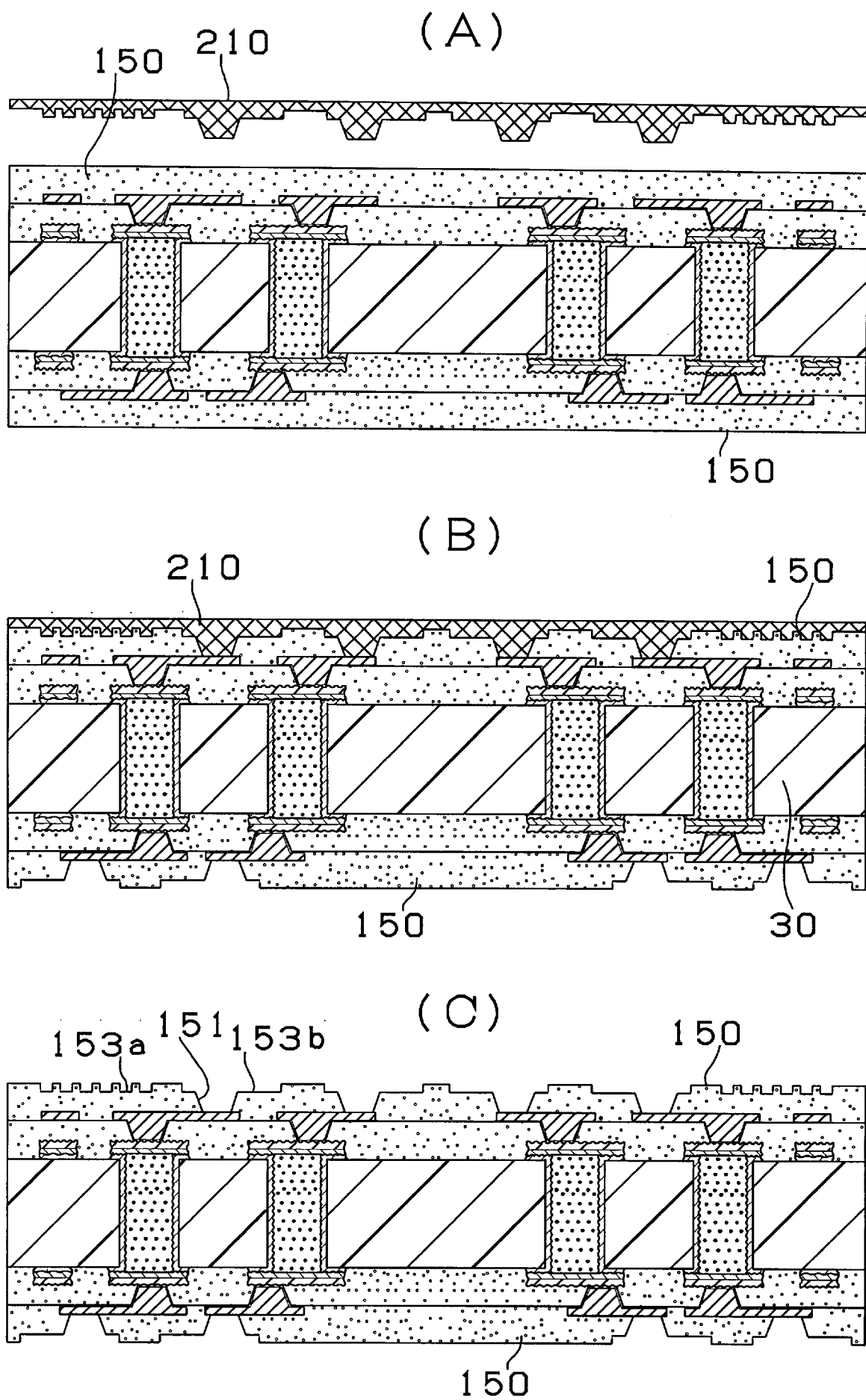
(A)



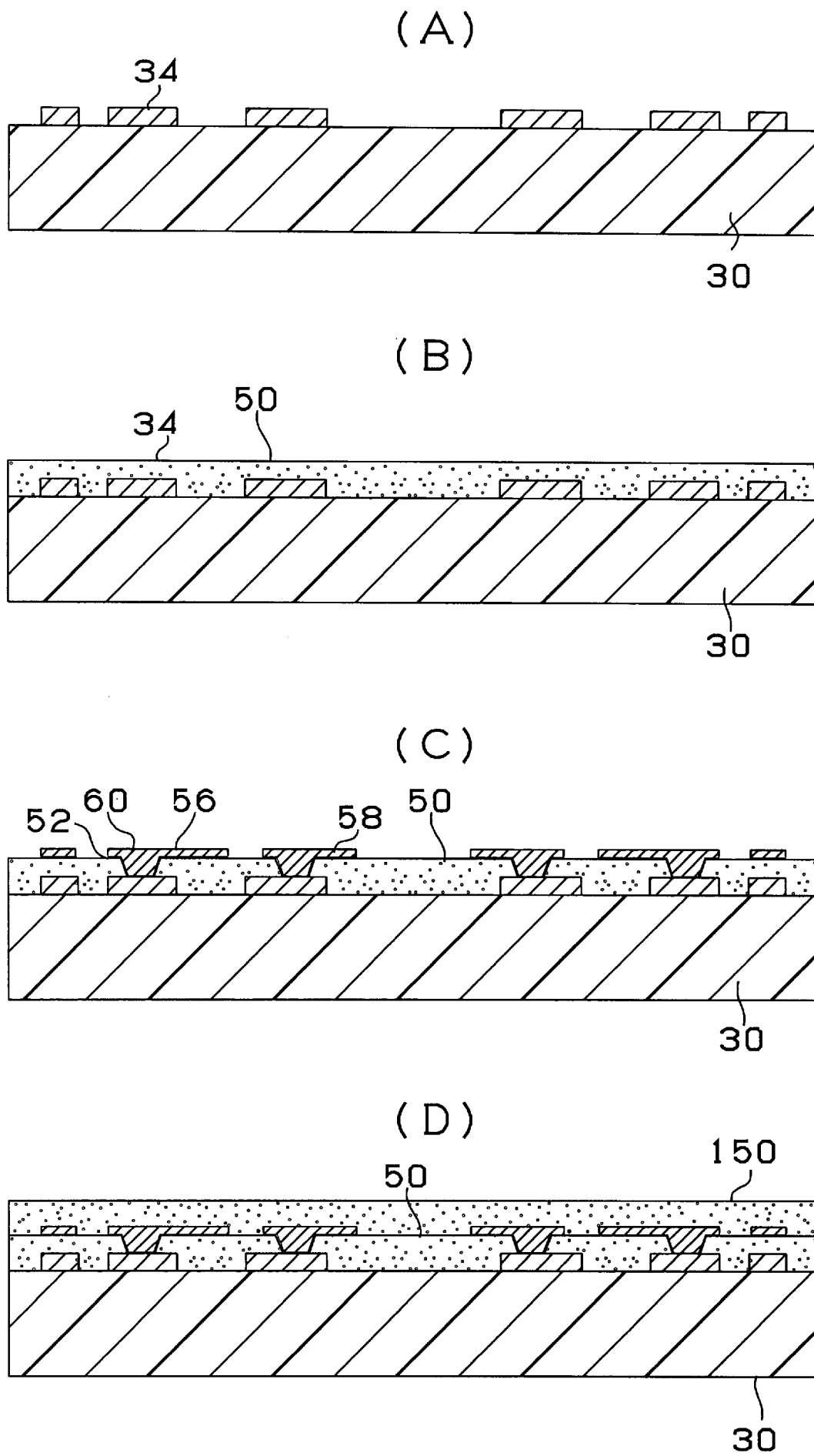
(B)



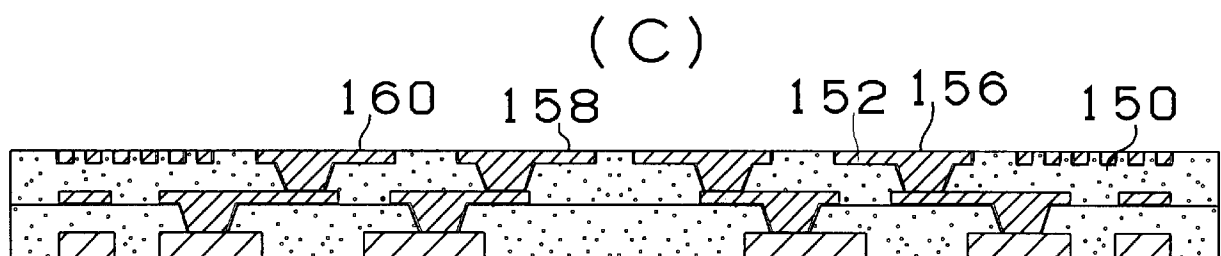
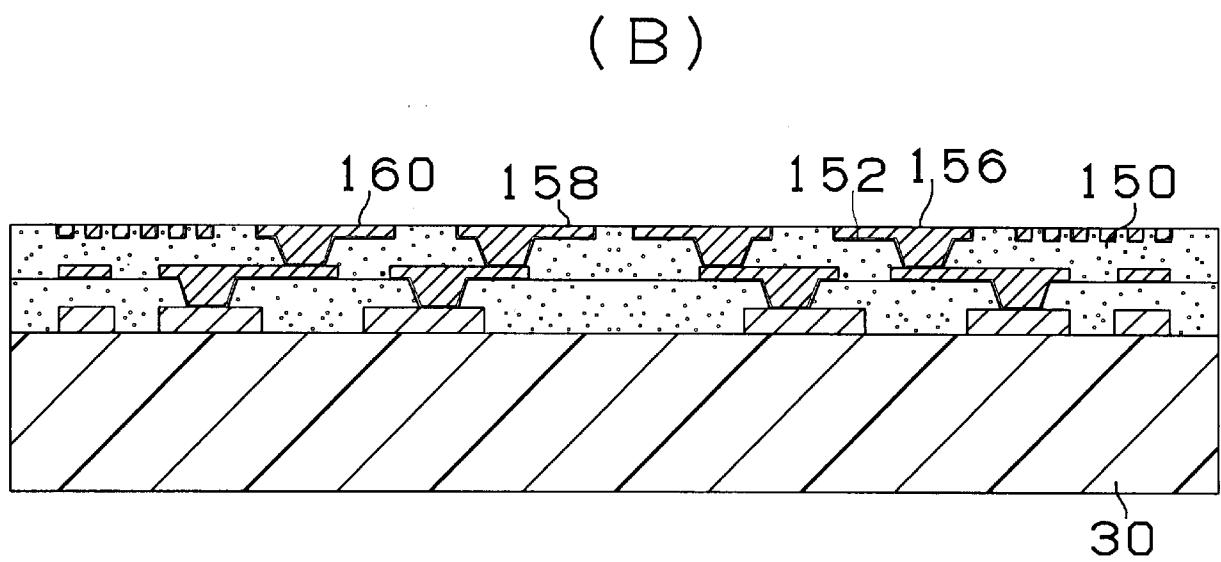
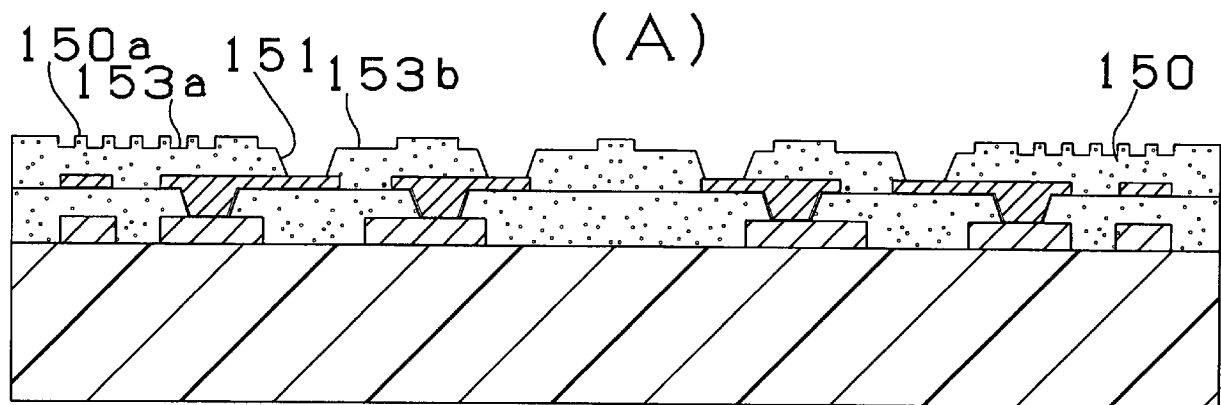
[図19]



[図20]

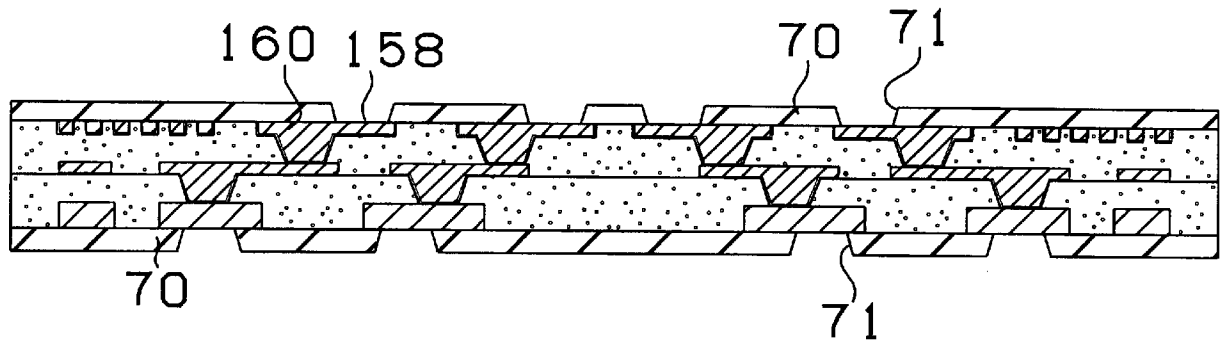


[図21]

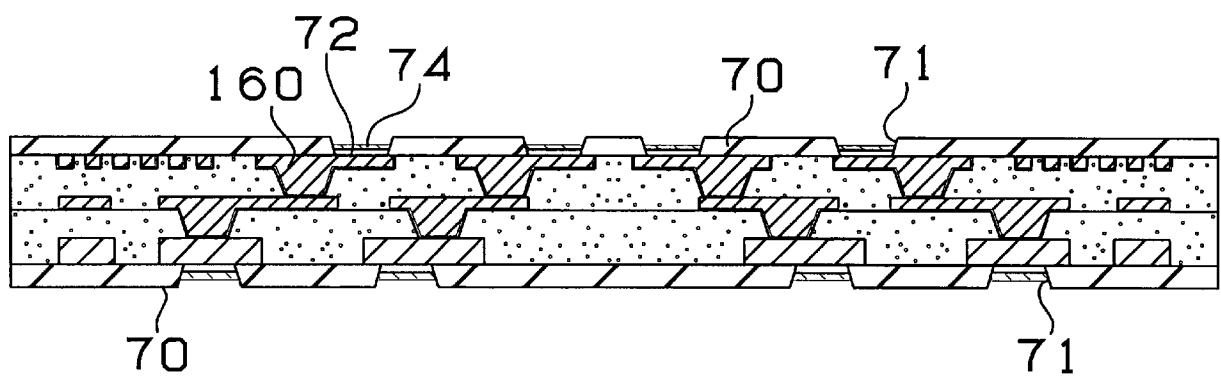


[図22]

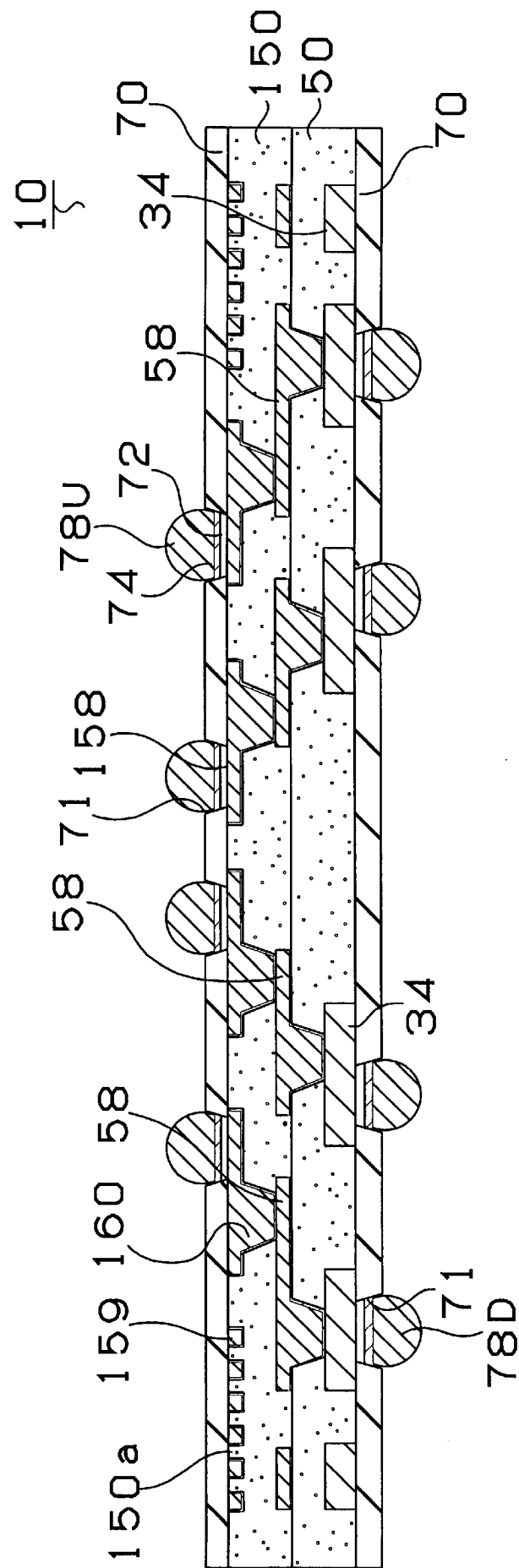
(A)



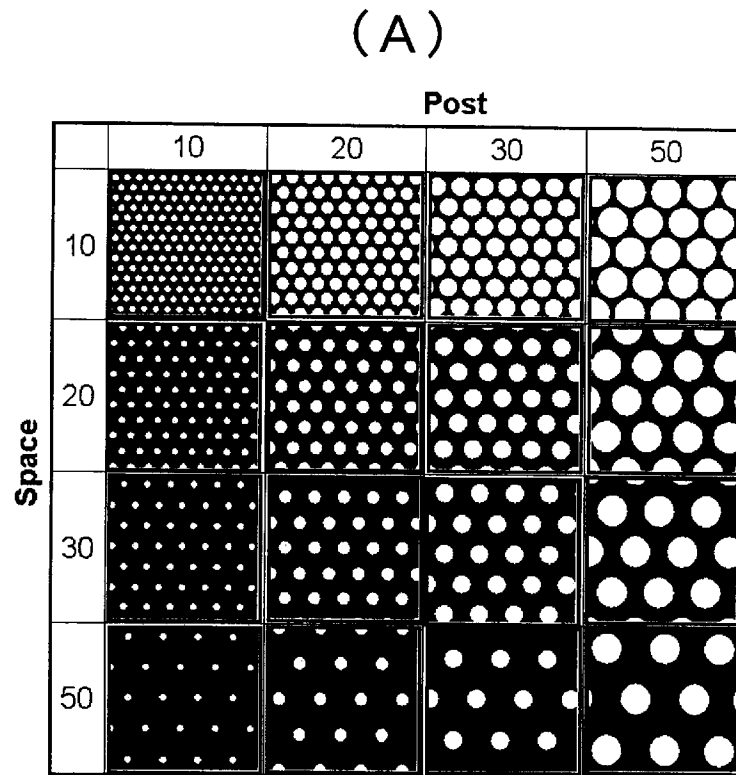
(B)



[図23]



[図24]

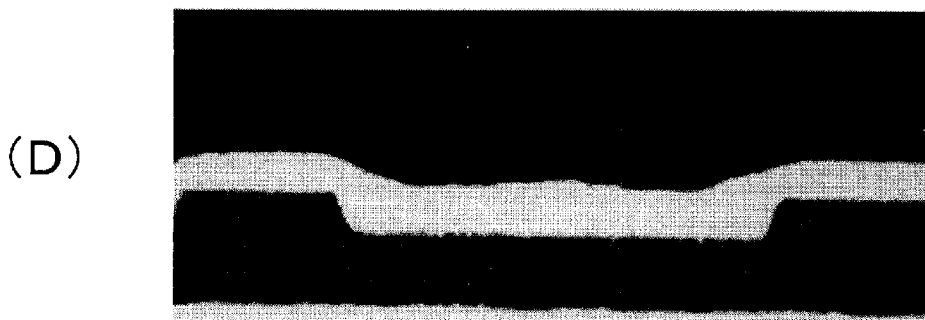
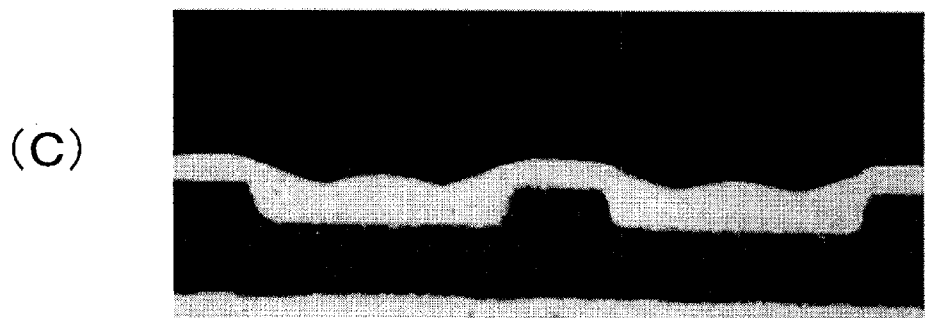
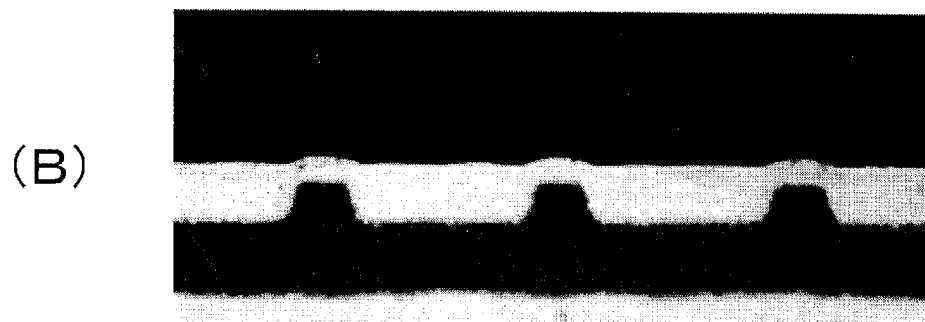
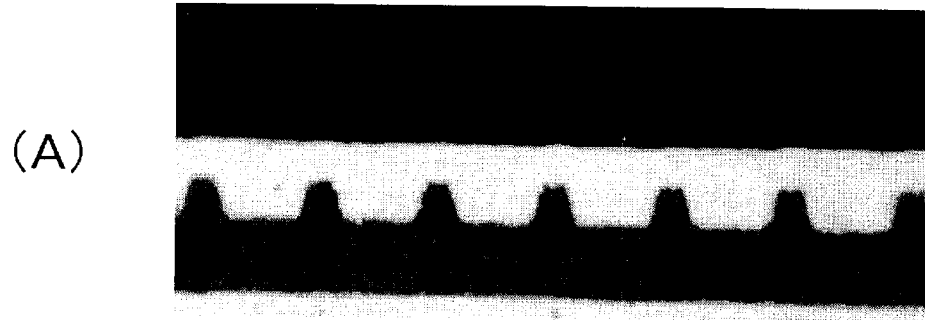


(B)

**Recess data by WYKO**

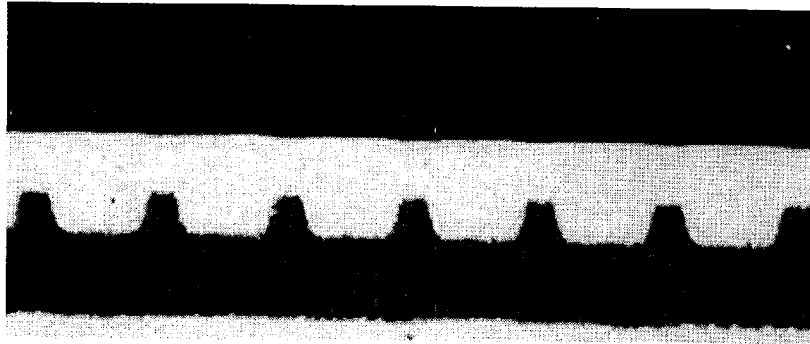
| Cu thickness Target |      | 10um |        | 15um |        | 20um |        |
|---------------------|------|------|--------|------|--------|------|--------|
| space               | post | Mean | Stdev. | Mean | Stdev. | Mean | Stdev. |
| 10                  | 10   | 1.17 | 0.19   | 1.23 | 0.24   | 0.79 | 0.17   |
|                     | 20   | 2.54 | 0.19   | 1.16 | 0.17   | 0.87 | 0.19   |
|                     | 30   | 2.66 | 0.18   | 1.58 | 0.45   | 1.20 | 0.11   |
|                     | 50   | 3.18 | 0.59   | 2.24 | 0.33   | 2.09 | 0.24   |
| 20                  | 10   | 3.81 | 0.35   | 1.75 | 0.28   | 0.82 | 0.09   |
|                     | 20   | 3.82 | 0.36   | 1.77 | 0.19   | 1.29 | 0.25   |
|                     | 30   | 3.57 | 0.39   | 1.71 | 0.26   | 2.12 | 0.18   |
|                     | 50   | 3.78 | 0.54   | 2.30 | 0.39   | 2.08 | 0.21   |
| 30                  | 10   | 6.65 | 0.84   | 2.04 | 0.56   | 1.68 | 0.30   |
|                     | 20   | 8.16 | 0.51   | 3.60 | 0.56   | 1.00 | 0.16   |
|                     | 30   | 8.92 | 0.61   | 4.40 | 0.49   | 1.43 | 0.22   |
|                     | 50   | 9.79 | 0.45   | 4.56 | 0.53   | 2.31 | 0.27   |
| 50                  | 10   | 6.76 | 0.35   | 4.26 | 0.65   | 1.53 | 0.32   |
|                     | 20   | 8.40 | 0.39   | 6.59 | 0.35   | 3.26 | 0.33   |
|                     | 30   | 8.75 | 0.21   | 8.01 | 0.40   | 4.77 | 0.39   |
|                     | 50   | 9.88 | 0.18   | 9.49 | 0.25   | 6.47 | 0.40   |

[図25]

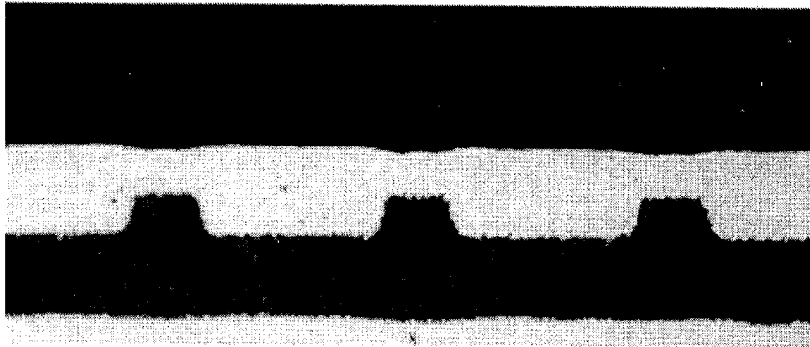


[図26]

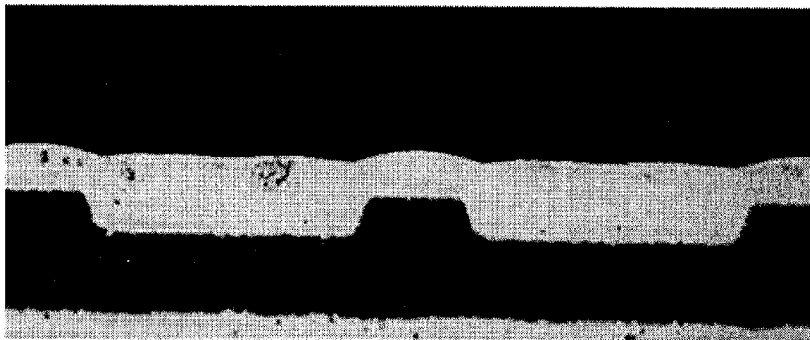
(A)



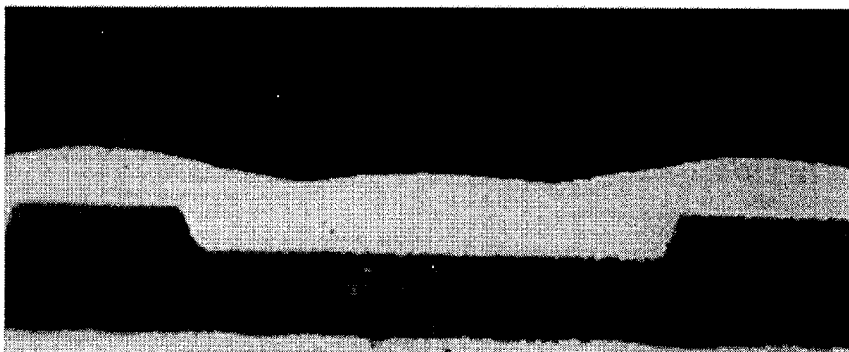
(B)



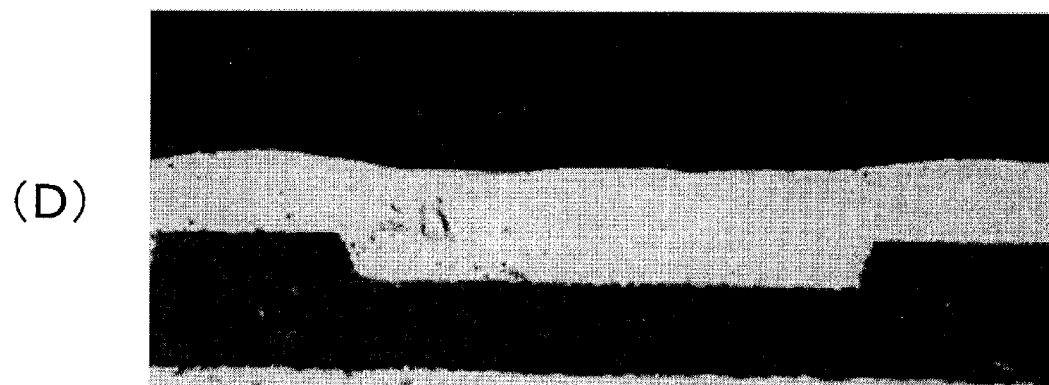
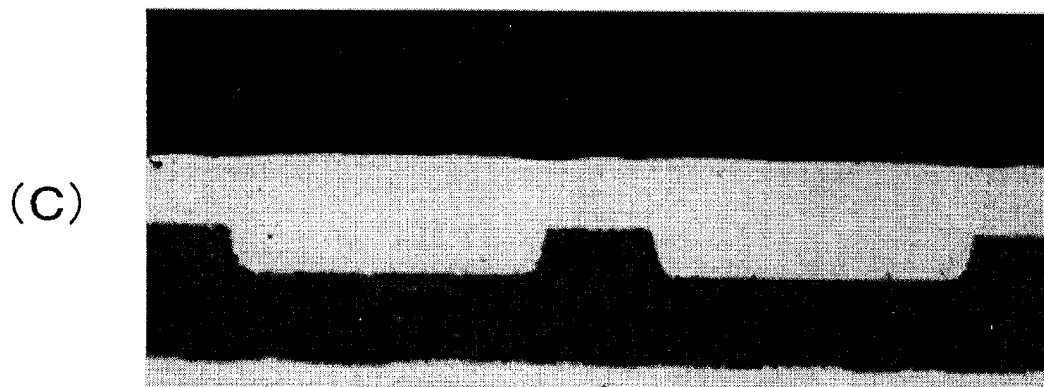
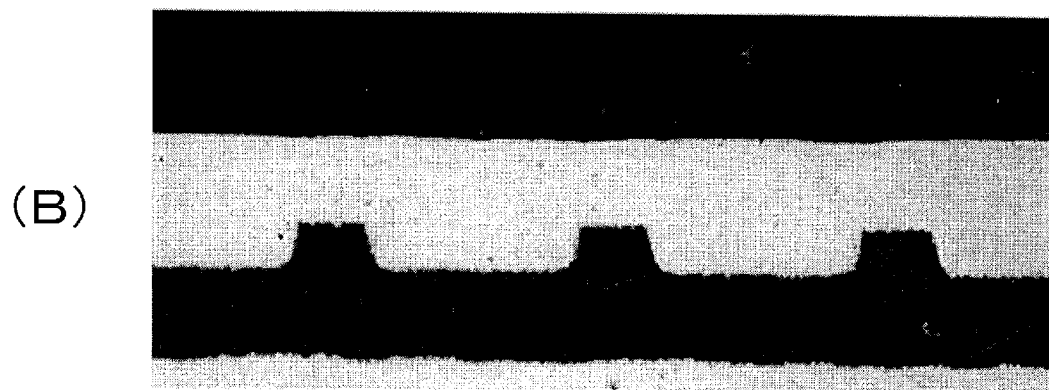
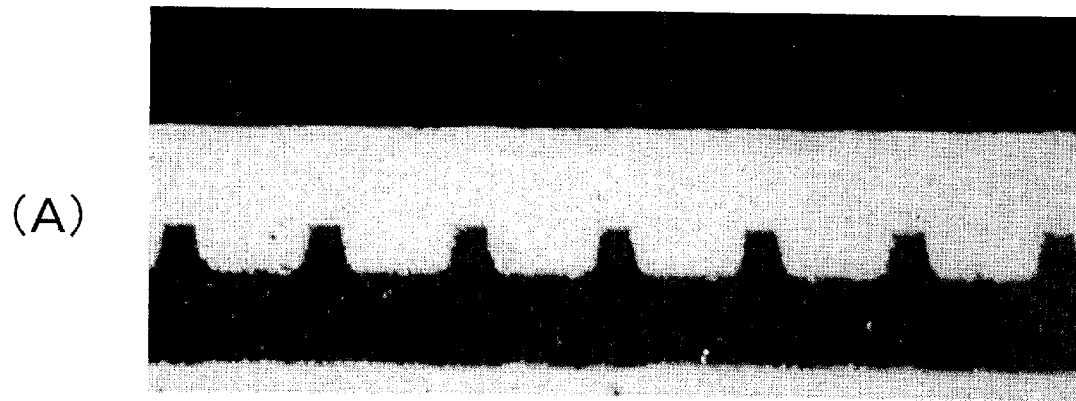
(C)



(D)

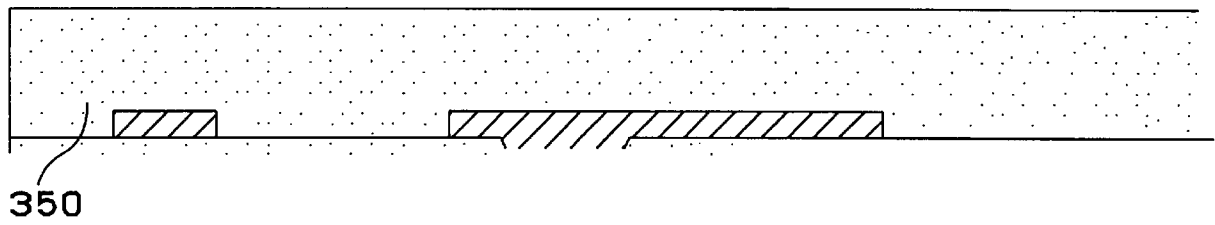


[図27]

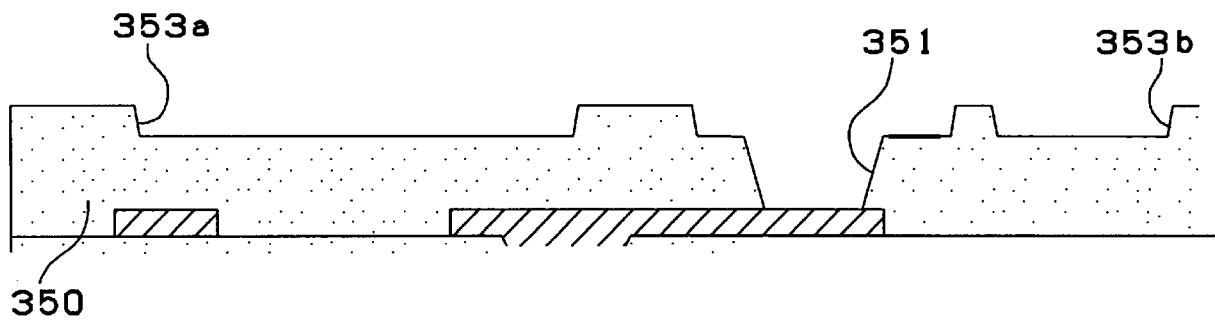


[図28]

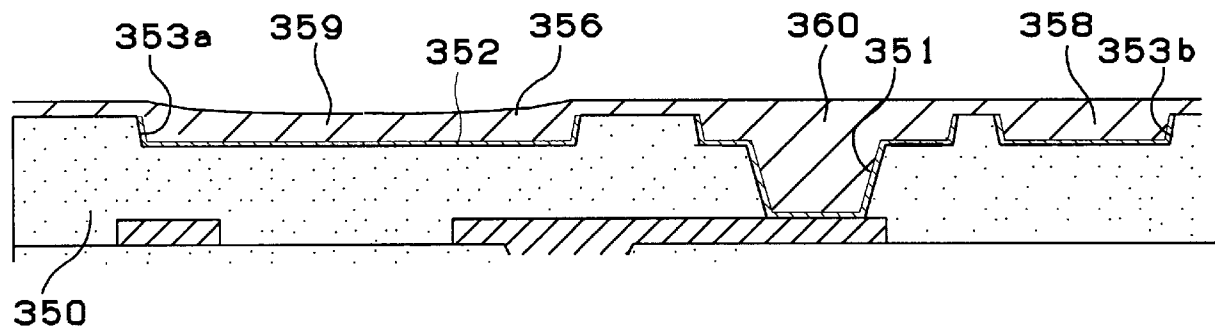
(A)



(B)

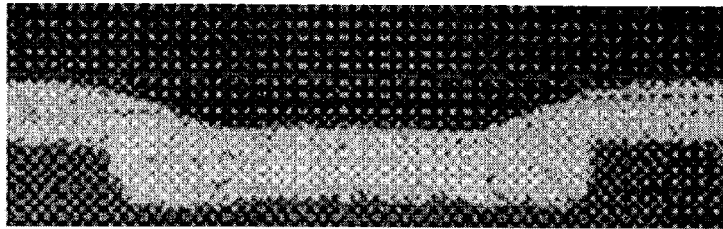


(C)

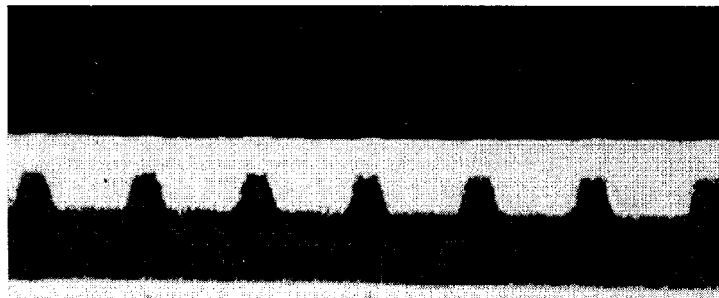


[図29]

(A)



(B)



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/062683

## A. CLASSIFICATION OF SUBJECT MATTER

H05K3/46 (2006.01) i, H05K3/22 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/46, H05K3/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2009 |
| Kokai Jitsuyo Shinan Koho | 1971-2009 | Toroku Jitsuyo Shinan Koho | 1994-2009 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                              | Relevant to claim No. |
|-----------|-------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | JP 2003-51650 A (Ibiden Co., Ltd.),<br>21 February, 2003 (21.02.03),<br>Fig. 6<br>(Family: none)                                                | 1-17                  |
| Y         | JP 2000-261141 A (Shinko Electric Industries Co., Ltd.),<br>22 September, 2000 (22.09.00),<br>Figs. 2 to 3<br>(Family: none)                    | 1-17                  |
| Y         | JP 2000-165049 A (Shinko Electric Industries Co., Ltd.),<br>16 June, 2000 (16.06.00),<br>Figs. 1 to 5<br>& US 6434819 B1 & KR 10-2000-0047719 A | 1-17                  |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
09 September, 2009 (09.09.09)

Date of mailing of the international search report  
29 September, 2009 (29.09.09)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/062683

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                           | Relevant to claim No. |
|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | JP 8-288603 A (Dainippon Printing Co., Ltd.),<br>01 November, 1996 (01.11.96),<br>Par. Nos. [0030], [0032]; Fig. 4<br>(Family: none)                                         | 1-17                  |
| A         | JP 9-8465 A (Ibiden Co., Ltd.),<br>10 January, 1997 (10.01.97),<br>Fig. 1<br>& EP 949854 A1 & EP 1696714 A2<br>& EP 1701601 A2 & WO 1998/026639 A1<br>& KR 10-2000-0057557 A | 1-17                  |
| A         | JP 2005-340432 A (Shinko Electric Industries<br>Co., Ltd.),<br>08 December, 2005 (08.12.05),<br>Fig. 2<br>(Family: none)                                                     | 1-17                  |

## A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H05K3/46(2006.01)i, H05K3/22(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H05K3/46, H05K3/22

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 0 9 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 0 9 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 0 9 年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                               | 関連する<br>請求項の番号 |
|-----------------|-----------------------------------------------------------------|----------------|
| Y               | JP 2003-51650 A (イビデン株式会社)<br>2003.02.21, 第6図<br>(ファミリーなし)      | 1-17           |
| Y               | JP 2000-261141 A (新光電気工業株式会社)<br>2000.09.22, 第2-3図<br>(ファミリーなし) | 1-17           |

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

0 9 . 0 9 . 2 0 0 9

国際調査報告の発送日

2 9 . 0 9 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)  
郵便番号 1 0 0 - 8 9 1 5  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

藤田 和英

3 S

3 2 2 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 9 1

| C (続き) . 関連すると認められる文献 |                                                                                                                                             |                |
|-----------------------|---------------------------------------------------------------------------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                           | 関連する<br>請求項の番号 |
| Y                     | JP 2000-165049 A (新光電気工業株式会社)<br>2000.06.16, 第 1-5 図<br>& US 6434819 B1 & KR 10-2000-0047719 A                                              | 1-17           |
| Y                     | JP 8-288603 A (大日本印刷株式会社)<br>1996.11.01, 段落【0030】,【0032】, 第 4 図<br>(ファミリーなし)                                                                | 1-17           |
| A                     | JP 9-8465 A (イビデン株式会社)<br>1997.01.10, 第 1 図<br>& EP 949854 A1 & EP 1696714 A2 & EP 1701601 A2 & WO 1998/026639<br>A1 & KR 10-2000-0057557 A | 1-17           |
| A                     | JP 2005-340432 A (新光電気工業株式会社)<br>2005.12.08, 第 2 図<br>(ファミリーなし)                                                                             | 1-17           |