

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】令和 2 年 7 月 2 日 (2020.7.2)

【公開番号】特開 2018-180416 (P2018-180416A)

【公開日】平成 30 年 11 月 15 日 (2018.11.15)

【年通号数】公開・登録公報 2018-044

【出願番号】特願 2017-83039 (P2017-83039)

【国際特許分類】

G 0 3 F 7/20 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 21/768 (2006.01)

【F I】

G 0 3 F 7/20 5 2 1

G 0 3 F 7/20 5 0 1

H 0 1 L 21/88 B

【手続補正書】

【提出日】令和 2 年 4 月 30 日 (2020.4.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体デバイスの製造方法であって、
 基板の上に絶縁膜を配する工程と、
 前記絶縁膜に孔を形成する工程と、
 前記絶縁膜の上に配されたフォトレジストの第 1 の部分を露光する第 1 の露光工程と、
 第 1 の露光工程の後、前記フォトレジストの第 2 の部分を露光する第 2 の露光工程と、
 前記第 1 の露光工程および前記第 2 の露光工程の後、前記フォトレジストを現像することによってレジストパターンを形成する工程と、
 前記レジストパターンをマスクとして用いて前記絶縁膜をエッチングすることによって、前記絶縁膜に溝を形成する工程と、
 前記孔および前記溝に導電体を埋め込む工程と、を含み、
 前記溝は、前記レジストパターンのうち前記第 1 の部分の前記露光によって形成された第 1 のパターンに対応した第 1 の溝と、前記レジストパターンのうち前記第 2 の部分の前記露光によって形成された第 2 のパターンに対応した第 2 の溝と、を含み、
 前記導電体を埋め込む工程において、前記第 1 の溝および前記第 2 の溝の両方は前記孔に連通しており、前記孔が前記第 1 の溝および前記第 2 の溝よりも深い部分を含み、かつ、前記導電体が前記孔の前記深い部分に配される部分を含み、
 平面視において、前記孔のうち前記深い部分の内縁が、前記導電体のうち前記孔の前記深い部分に配される部分を取り囲み、かつ、絶縁体を取り囲まないことを特徴とする製造方法。

【請求項 2】

前記レジストパターンにおいて、前記第 1 の溝を形成するための開口部と前記第 2 の溝を形成するための開口部とが、連続して開口していることを特徴とする請求項 1 に記載の製造方法。

【請求項 3】

前記レジストパターンにおいて、前記第 1 の溝を形成するための開口部と前記第 2 の溝を形成するための開口部とが、それぞれ離間していることを特徴とする請求項 1 に記載の製造方法。

【請求項 4】

前記製造方法は、前記埋め込む工程の後、前記導電体に研磨処理を施す工程をさらに含むことを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の製造方法。

【請求項 5】

前記孔を形成する工程の後、前記第 1 の露光工程を行うことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の製造方法。

【請求項 6】

前記第 1 の溝が延在する方向および前記第 2 の溝が延在する方向に交差する方向における前記孔の幅が、前記第 1 の溝の幅と前記第 2 の溝の幅の和よりも小さいことを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の製造方法。

【請求項 7】

半導体デバイスの製造方法であって、
基板の上に絶縁膜を配する工程と、
前記絶縁膜に孔を形成する工程と、
前記絶縁膜の上に配されたフォトリソットの第 1 の部分を露光する第 1 の露光工程と、
第 1 の露光工程の後、前記フォトリソットの第 2 の部分を露光する第 2 の露光工程と、
前記第 1 の露光工程および前記第 2 の露光工程の後、前記フォトリソットを現像することによってレジストパターンを形成する工程と、
前記レジストパターンをマスクとして用いて前記絶縁膜をエッチングすることによって、
前記絶縁膜に溝を形成する工程と、
前記孔および前記溝に導電体を埋め込む工程と、 含み、
前記溝は、前記レジストパターンのうち前記第 1 の部分の前記露光によって形成された第 1 のパターンに対応した第 1 の溝と、前記レジストパターンのうち前記第 2 の部分の前記露光によって形成された第 2 のパターンに対応した第 2 の溝と、を含み、
前記導電体を埋め込む工程において、前記第 1 の溝および前記第 2 の溝の両方は前記孔に連通しており、前記孔が前記第 1 の溝および前記第 2 の溝よりも深い部分を含み、かつ
前記孔の前記深い部分の底が絶縁体で構成されていることを特徴とする製造方法。

【請求項 8】

前記導電体が、銅を含むことを特徴とする請求項 1 乃至 7 の何れか 1 項に記載の製造方法。

【請求項 9】

前記半導体デバイスが、撮像デバイスまたは表示デバイスであることを特徴とする請求項 1 乃至 8 の何れか 1 項に記載の製造方法。

【請求項 10】

前記半導体デバイスは、前記第 1 の露光工程によって露光される領域および前記第 2 の露光工程によって露光される領域にわたって、複数の画素が配置された画素領域を有し、
前記画素領域の大きさが、 $3.3\text{ mm} \times 2.2\text{ mm}$ 以上であることを特徴とする請求項 1 乃至 9 の何れか 1 項に記載の製造方法。

【請求項 11】

互いに隣接する第 1 の領域および第 2 の領域を含むデバイス領域を備える半導体デバイスであって、

前記半導体デバイスは、基板と前記基板の上に配された配線パターンを有し、
前記配線パターンは、前記第 1 の領域および前記第 2 の領域にまたがって第 1 の方向に沿って延在し、前記第 1 の領域に配された回路と前記第 2 の領域に配された回路とを接続し、かつ、前記基板の上の絶縁膜に埋め込まれ、

前記配線パターンは、前記第 1 の領域と前記第 2 の領域とにまたがる境界部に配された第 1 の部分および第 2 の部分と、前記境界部から前記第 1 の領域の側に延在する第 3 の部

分と、前記境界部から前記第 2 の領域の側に延在する第 4 の部分と、を含み、

前記第 2 の部分は、前記第 3 の部分と前記第 4 の部分との間に配され、前記第 1 の部分は、前記第 2 の部分と前記基板との間に配され、かつ、前記第 2 の部分は、前記第 1 の部分、前記第 3 の部分および前記第 4 の部分と連続しており、

前記第 1 の部分と前記基板との距離は、前記第 3 の部分と前記基板との間の距離よりも小さく、かつ、前記第 4 の部分と前記基板との距離よりも小さいことを特徴とする半導体デバイス。

【請求項 1 2】

前記半導体デバイスが、撮像デバイスまたは表示デバイスであることを特徴とする請求項 1 1 に記載の半導体デバイス。

【請求項 1 3】

前記半導体デバイスは、前記第 1 の領域および前記第 2 の領域にわたって、複数の画素が配置された画素領域を有し、

前記画素領域の大きさが、 $3.3\text{ mm} \times 2.2\text{ mm}$ 以上であることを特徴とする請求項 1 1 または 1 2 に記載の半導体デバイス。

【請求項 1 4】

前記第 1 の部分の底が、前記絶縁膜に接していることを特徴とする請求項 1 1 乃至 1 3 の何れか 1 項に記載の半導体デバイス。

【請求項 1 5】

前記第 1 の部分が、前記配線パターンの前記境界部において、他の配線パターンと接続しないダミービアであることを特徴とする請求項 1 1 乃至 1 4 の何れか 1 項に記載の半導体デバイス。

【請求項 1 6】

平面視において、前記配線パターンは、前記境界部において 2 つの段差を有することを特徴とする請求項 1 1 乃至 1 5 の何れか 1 項に記載の半導体デバイス。

【請求項 1 7】

前記配線パターンが、前記第 1 の領域に配された前記回路のトランジスタと前記第 2 の領域に配された前記回路のトランジスタとを接続することを特徴とする請求項 1 1 乃至 1 6 の何れか 1 項に記載の半導体デバイス。

【請求項 1 8】

平面視において、前記絶縁膜の内縁が、前記配線パターンのうち前記第 1 の部分を取り囲み、かつ、絶縁体を取り囲まないことを特徴とする請求項 1 1 乃至 1 7 の何れか 1 項に記載の半導体デバイス。

【請求項 1 9】

前記デバイス領域に対する正射影において、前記第 3 の部分のうち前記第 1 の方向に沿った外縁の一部と、前記第 4 の部分のうち前記第 1 の方向に沿った外縁の一部と、のうち少なくとも一方が、前記第 1 の部分と重なるように配されていることを特徴とする請求項 1 1 乃至 1 8 の何れか 1 項に記載の半導体デバイス。

【請求項 2 0】

前記デバイス領域に対する正射影において、前記第 1 の部分が、前記第 3 の部分のうち前記第 1 の方向に沿った外縁の一部と、前記第 4 の部分のうち前記第 1 の方向に沿った外縁の一部と、の間に配されていることを特徴とする請求項 1 1 乃至 1 9 の何れか 1 項に記載の半導体デバイス。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

上記課題を解決するための手段は、半導体デバイスの製造方法であって、基板の上に絶

縁膜を配する工程と、絶縁膜に孔を形成する工程と、絶縁膜の上に配されたフォトレジストの第１の部分の露光する第１の露光工程と、第１の露光工程の後、フォトレジストの第２の部分の露光する第２の露光工程と、第１の露光工程および第２の露光工程の後、フォトレジストを現像することによってレジストパターンを形成する工程と、前記レジストパターンをマスクとして用いて絶縁膜をエッチングすることによって、絶縁膜に溝を形成する工程と、孔および溝に導電体を埋め込む工程と、含み、溝は、レジストパターンのうち第１の部分の露光によって形成された第１のパターンに対応した第１の溝と、レジストパターンのうち第２の部分の露光によって形成された第２のパターンに対応した第２の溝と、を含み、導電体を埋め込む工程において、第１の溝および第２の溝の両方は孔に連通しており、孔が第１の溝および第２の溝よりも深い部分を含み、かつ、導電体が孔の深い部分に配される部分を含み、平面視において、孔のうち深い部分の内縁が、導電体のうち孔の深い部分に配される部分を取り囲み、かつ、絶縁体を取り囲まないことを特徴とする。