

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】令和4年5月30日(2022.5.30)

【公開番号】特開2019-212310(P2019-212310A)

【公開日】令和1年12月12日(2019.12.12)

【年通号数】公開・登録公報2019-050

【出願番号】特願2019-103825(P2019-103825)

【国際特許分類】

G 06 F 11/10 (2006.01)

10

G 06 F 3/06 (2006.01)

G 06 F 13/10 (2006.01)

【F I】

G 06 F 11/10 604

G 06 F 3/06 304B

G 06 F 3/06 305C

G 06 F 3/06 302J

G 06 F 13/10 340A

【手続補正書】

20

【提出日】令和4年5月20日(2022.5.20)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

装置であつて、

データエラー訂正のための少なくとも一つのタイプのデータ再生成コードを演算するよう構成された再生成コード認識(RCA)ストレージ装置、  
を含み、

前記RCAストレージ装置は、

データブロックを含む複数のチャネルにてデータを格納するように構成されたメモリと、  
外部のホスト装置と関連付けられた要請に基づき、選択された数のデータブロックに基づいてデータ再生成コードを演算するように構成されたプロセッサと、  
インターフェースであり、

前記データ再生成コードを前記外部のホスト装置に伝送し、

前記データ再生成コードを演算するように前記プロセッサを構成するコマンドを、前記外部のホスト装置から受信する、

ように構成されたインターフェースと、

を含む、

装置。

【請求項2】

前記RCAストレージ装置は、

異なるデータ再生成コードを生成するように構成された一つ以上の命令セットを格納する  
ように構成されたコードメモリ、

をさらに含み、

前記プロセッサは、前記外部のホスト装置によって、前記データ再生成コードを演算する  
ために前記一つ以上の命令セットのうちの一つを選択するように構成される、

40

50

請求項 1 に記載の装置。

**【請求項 3】**

前記コードメモリは、前記一つ以上の命令が前記外部のホスト装置によって前記コードメモリに書き込まれるように構成される、請求項 2 に記載の装置。

**【請求項 4】**

前記インターフェースは、選択された数のデータブロックに基づく前記データ再生成コードの生成を可能にするコマンドを、前記外部のホスト装置から受信するように構成される、請求項 1 に記載の装置。

**【請求項 5】**

前記インターフェースは、

10

リペアデータが要求されることを示すとともに前記データ再生成コードが演算されるべきであることを示すリペアコマンドを前記外部のホスト装置から受信し、

前記データ再生成コードを前記外部のホスト装置に返す、

ように構成され、

前記データ再生成コードのサイズは、前記データのセットのサイズよりも小さい、  
請求項 1 に記載の装置。

**【請求項 6】**

前記プロセッサは、前記外部のホスト装置によって要請されたときに、データ再生成技法を通して前記データ再生成コードの異なるバージョンを演算するように構成され、

前記プロセッサによって演算されるバージョンは、前記外部のホスト装置によって決定される、

20

請求項 1 に記載の装置。

**【請求項 7】**

システムであって、

ホスト装置であり、

分散ストレージシステム間で複数のデータチャンクとしてデータを格納し、

あるデータチャンクがエラーと関連付けられたことを検出し、

前記エラーの前記検出に応答して、データ再生成技法を通して前記複数のデータチャンクに基づいて、前記エラーと関連付けられた前記データチャンクを再構成する、

ように構成されたホスト装置と、

30

前記分散ストレージシステムであり、

それぞれのデータチャンクを格納するように構成された複数のストレージ装置を含み、

前記複数のストレージ装置は、少なくとも一つのタイプのデータ再生成コードを内部で演算するように構成された少なくとも一つの再生成コード認識（RCA）ストレージ装置を含む、

前記分散ストレージシステムと、

を含むシステム。

**【請求項 8】**

前記RCAストレージ装置は、

データブロックを含むチャンクにてデータを格納するように構成されたメモリと、

選択された数のデータブロックに基づいてデータ再生成コードを演算するように構成されたプロセッサと、

前記データ再生成コードを前記ホスト装置に伝送するように構成された外部インターフェースと、

を含む、請求項 1 に記載のシステム。

**【請求項 9】**

前記ホスト装置は、

データ再生成コードを内部で演算できるストレージ装置を決定し、

該ストレージ装置からデータのチャンク又はその一部を要請し、

前記データのチャンク又はその一部に少なくとも部分的に基づいて、データ再生成コード

50

を前記ホスト装置により演算する、

ように構成される、請求項7に記載のシステム。

【請求項 1 0】

前記ホスト装置は、前記データ再生成コードの前記演算を前記ストレージ装置にオフロードすることを、以下のファクタうちの一つ以上、すなわち、

前記ストレージ装置に利用可能なデータ再生成技法、

前記分散ストレージシステムに関連付けられた利用可能な帯域幅の量、

前記データのチャンク又はその一部のサイズと比較した前記データ再生成コードのサイズ、及び

前記ホスト装置内の利用可能な計算能力の大きさ、

のうちの一つ以上に少なくとも部分的に基づいて決定するように構成される、請求項9に記載のシステム。

【請求項 1 1】

前記ホスト装置は、前記ホスト装置によって演算されたデータ再生成コードとそれとのストレージ装置によって演算された前記データ再生成コードとに基づいて、前記エラーと関連付けられた前記チャンクを再構成するように構成される、請求項9に記載のシステム。

【請求項 1 2】

前記ホスト装置は、

データ再生成コードを内部で演算できる第1のストレージ装置と第1プロトコルを介して通信し、

データ再生成コードを内部で演算できない第2のストレージ装置と第2プロトコルを介して通信する、

ように構成される、請求項9に記載のシステム。

【請求項 1 3】

前記ホスト装置は、

それぞれのデータ再生成コードを内部で演算できるストレージ装置を検出し、

データ再生成技法と関連付けられた命令を、該ストレージ装置に格納することで、該ストレージ装置が、該データ再生成技法を通して前記データ再生成コードを演算するように構成されるようにする、

ように構成される、請求項7に記載のシステム。

【請求項 1 4】

前記ホスト装置は、

それぞれのデータ再生成コードを内部で演算できるストレージ装置を、少なくとも部分的に、ホスト装置選択されたデータ再生成技法を通して前記データ再生成コードを演算できるストレージ装置を検出することによって検出する、

ように構成される、請求項1 3に記載のシステム。

【請求項 1 5】

システムであって、

ホスト装置であり、

ストレージシステムの間で複数のチャンクにてデータを格納し、

あるチャンクがエラーと関連付けられたことを検出し、

前記エラーの前記検出に応答して、データ再生成技法を通して、前記複数のチャンクに少なくとも部分的に基づいて、前記エラーを訂正する、

ように構成されたホスト装置と、

前記ストレージシステムであり、

前記データのそれぞれのチャンクを格納するように構成された複数のストレージ装置、を含む前記ストレージシステムと、

を含み、

前記複数のストレージ装置は、少なくとも一つのタイプのデータ再生成コードを内部で演

10

20

30

40

50

算するように構成された少なくとも一つの再生成コード認識（RCA）ストレージ装置を含み、

前記RCAストレージ装置は、

データブロックを含む複数のチャンクにてデータを格納するように構成されたメモリと、前記ホスト装置と関連付けられた要請に基づき、選択された数のデータブロックに基づいてデータ再生成コードを演算するように構成されたプロセッサと、

異なるデータ再生成コードを生成するように構成された一つ以上の命令セットを格納するように構成されたコードメモリと、

前記データ再生成コードを前記ホスト装置に伝送するように構成された外部インターフェースと、

を含む、

システム。

#### 【請求項16】

前記ホスト装置は、命令セットを前記RCAストレージ装置の前記コードメモリに書き込むように構成され、該命令セットは、前記データ再生成技法を通しての前記RCAストレージ装置による前記演算を可能にするように構成される、請求項15に記載のシステム。

#### 【請求項17】

前記ホスト装置は、それぞれのRCAストレージ装置に一つ以上のデータ再生成コードの前記演算を少なくとも部分的に動的にオフロードすることにより、前記エラーを訂正するように構成される、請求項15に記載のシステム。

#### 【請求項18】

前記ホスト装置は、前記ストレージシステム内のRCAストレージ装置ではないストレージ装置によって格納されたデータの一つ以上のチャンクについてのデータ再生成コードを、前記ホスト装置によって演算することによって、前記エラーを訂正するように構成され、前記ホスト装置によって演算することは、前記ストレージ装置から前記データのチャンクの少なくとも一部を伝送することを含み、

前記RCAストレージ装置によって演算され、前記ホスト装置に伝送される前記データ再生成コードのサイズは、前記ホスト装置に伝送される前記ストレージ装置からの前記データのチャンクの前記少なくとも一部のサイズよりも小さい、請求項17に記載のシステム。

#### 【請求項19】

前記複数のストレージ装置は、非RCA（non-RCA）ストレージ装置を含み、前記ホスト装置は、

第1プロトコルを介して前記RCAストレージ装置と通信し、

第2プロトコルを介して前記非RCAストレージ装置と通信する、

ように構成される、

請求項15に記載のシステム。

10

20

30

40

50