

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7612968号
(P7612968)

(45)発行日 令和7年1月15日(2025.1.15)

(24)登録日 令和7年1月6日(2025.1.6)

(51)国際特許分類	F I
H O 1 L 23/04 (2006.01)	H O 1 L 23/04 E
H O 1 L 23/02 (2006.01)	H O 1 L 23/02 H
H O 1 L 23/08 (2006.01)	H O 1 L 23/08 Z

請求項の数 13 (全27頁)

(21)出願番号	特願2021-157501(P2021-157501)	(73)特許権者	000154325
(22)出願日	令和3年9月28日(2021.9.28)		住友電工デバイス・イノベーション株式
(65)公開番号	特開2023-48286(P2023-48286A)		会社
(43)公開日	令和5年4月7日(2023.4.7)		神奈川県横浜市栄区金井町1番地
審査請求日	令和6年3月21日(2024.3.21)	(74)代理人	100088155
			弁理士 長谷川 芳樹
		(74)代理人	100113435
			弁理士 黒木 義樹
		(74)代理人	100136722
			弁理士 ▲高▼木 邦夫
		(74)代理人	100174399
			弁理士 寺澤 正太郎
		(72)発明者	井上 真吾
			神奈川県横浜市栄区金井町1番地 住友
			電工デバイス・イノベーション株式会社
			最終頁に続く

(54)【発明の名称】 半導体装置、半導体装置用のパッケージ及び半導体装置用のパッケージの製造方法

(57)【特許請求の範囲】

【請求項1】

第1領域と、前記第1領域を囲む第2領域とを有する金属製のベースプレートと、
前記第2領域上に設けられる金属製の第1の枠体と、前記第1の枠体上に設けられ、樹脂製の第2の枠体と、を有する壁部と、
前記第2の枠体上に設けられる第1の金属膜と、
前記第1の金属膜に導電接合されるリード部と、を備え、
前記第1の枠体は、前記ベースプレートと導電接合されており、
前記第1の枠体及び前記第2の枠体が並ぶ方向である第1方向に沿った前記第1の枠体の厚さは、前記第1方向に沿った前記第1の金属膜の厚さよりも大きい、半導体装置用のパッケージ。

【請求項2】

前記第1方向に沿った前記第1の枠体の厚さは、100μm以上500μm以下である、請求項1に記載の半導体装置用のパッケージ。

【請求項3】

前記リード部は、
前記第2の枠体と対向する第1主面、及び前記第1主面とは反対を向く第2主面を含む樹脂製のリードフレームと、
前記第1主面上に設けられ、前記第1の金属膜に導電接合される第2の金属膜と、
前記第2主面上に設けられる第3の金属膜と、

を有する、請求項 1 又は請求項 2 に記載の半導体装置用のパッケージ。

【請求項 4】

前記リードフレームは、前記第 2 の金属膜と前記第 3 の金属膜とを電氣的に接続する複数のビアを含む、請求項 3 に記載の半導体装置用のパッケージ。

【請求項 5】

前記リード部は、前記第 2 の枠体上に設けられるとともに前記第 1 の金属膜に導電接合される金属板を含む、請求項 1 又は請求項 2 に記載の半導体装置用のパッケージ。

【請求項 6】

前記第 2 の枠体は、前記第 1 の枠体又は前記第 1 の金属膜と電氣的に接続されるビアを有さない、請求項 1 から請求項 5 のいずれか 1 項に記載の半導体装置用のパッケージ。

【請求項 7】

前記第 2 の枠体の外側面は、前記第 1 の枠体の外側面よりも前記第 1 領域側とは反対側に突出する、請求項 1 から請求項 6 のいずれか 1 項に記載の半導体装置用のパッケージ。

【請求項 8】

前記第 2 の枠体の内側面は、前記第 1 の枠体の内側面よりも前記第 1 領域側に突出する、請求項 1 から請求項 7 のいずれか 1 項に記載の半導体装置用のパッケージ。

【請求項 9】

前記ベースプレートと前記第 1 の枠体とは、導電性を有する接合材を介して導電接合されている、請求項 1 から請求項 8 のいずれか 1 項に記載の半導体装置用のパッケージ。

【請求項 10】

前記第 1 の枠体と前記第 2 の枠体とが、絶縁性接着材又は樹脂接着剤を介して互いに接合されている、請求項 1 から請求項 9 のいずれか 1 項に記載の半導体装置用のパッケージ。

【請求項 11】

請求項 1 から請求項 10 のいずれか 1 項に記載のパッケージと、

前記パッケージ内に搭載された半導体素子と、
を備え、

前記リード部は、前記パッケージ内の配線を介して前記半導体素子と電氣的に接続されている、半導体装置。

【請求項 12】

第 1 領域と、前記第 1 領域を囲む第 2 領域とを有する金属製のベースプレートの前記第 2 領域に、底面及び前記底面とは反対を向く天面を有する金属製の第 1 の枠体の前記底面を導電接合する工程と、

底面及び前記底面とは反対を向く天面を有し、前記天面上に第 1 の金属膜が形成され、前記第 1 の金属膜にリード部が導電接合された樹脂製の第 2 の枠体の前記底面を、前記第 1 の枠体の前記天面に接合する工程と、を備え、

前記第 1 の枠体及び前記第 2 の枠体が並ぶ方向である第 1 方向に沿った前記第 1 の枠体の厚さは、前記第 1 方向に沿った前記第 1 の金属膜の厚さよりも大きい、半導体装置用のパッケージの製造方法。

【請求項 13】

第 1 領域と、前記第 1 領域を囲む第 2 領域とを有する金属製のベースプレートの前記第 2 領域に、底面及び前記底面とは反対を向く天面を有する金属製の第 1 の枠体の前記底面を導電接合する工程と、

底面及び前記底面とは反対を向く天面を有し、前記天面上に第 1 の金属膜が形成された樹脂製の第 2 の枠体の前記底面を、前記第 1 の枠体の前記天面に接合する工程と、

前記第 1 の金属膜にリード部を導電接合する工程と、を備え、

前記第 1 の枠体及び前記第 2 の枠体が並ぶ方向である第 1 方向に沿った前記第 1 の枠体の厚さは、前記第 1 方向に沿った前記第 1 の金属膜の厚さよりも大きい、半導体装置用のパッケージの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、半導体装置、半導体装置用のパッケージ及び半導体装置用のパッケージの製造方法に関する。

【背景技術】

【0002】

特許文献1には、半導体装置用のパッケージの構成が開示されている。この半導体装置用のパッケージは、金属基体と、絶縁基板と、金属化層と、絶縁物枠とを有する。絶縁基板は金属基体上に形成されている。金属化層は、絶縁基板の表面に形成され、一端に半導体素子の電極が接続され、他端に外部接続端子が固着される。絶縁物枠は、絶縁基板上に配設されて半導体素子を囲む。

10

【先行技術文献】

【特許文献】

【0003】

【文献】実開昭58-99841号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

半導体装置用のパッケージでは、金属製のベースプレート上に、絶縁性の壁部が設けられる。そして、壁部上に、半導体素子の電極に接続する外部接続端子が設けられる。絶縁性の壁部を挟んで、ベースプレートをグラウンド電位とし、外部接続端子を信号線路とするマイクロストリップ線路が構成される。

20

【0005】

高周波且つ高出力の半導体装置において、絶縁性の壁部は、例えばセラミックにより形成される。一方、絶縁性の壁部を、セラミックに代えて、例えば樹脂によって形成することも考えられる。一般的に、樹脂の誘電率は、セラミックの誘電率よりも低い。ゆえに、外部接続端子とベースプレートとの間においてインピーダンス整合に好適な容量を確保する為に、樹脂製の壁部の厚さをセラミック製の場合と比較して小さくすることが考えられる。しかし、ベースプレートの裏面から壁部上面の外部接続端子までの高さを変更することが許容されない場合には、壁部の厚さを小さくした分、ベースプレートの厚さを大きくすることとなる。その場合、ベースプレートの加工がより難しくなる。

30

【0006】

そこで、本開示は、樹脂を含む壁部を有し、ベースプレートの加工性を良好にしつつ、インピーダンス整合を好適に行うことが可能な半導体装置用のパッケージを提供することを目的とする。

【課題を解決するための手段】

【0007】

本開示の半導体装置用のパッケージは、金属製のベースプレートと、壁部と、第1の金属膜と、リード部と、を備える。ベースプレートは、第1領域と、第1領域を囲む第2領域とを有する。壁部は、金属製の第1の枠体と、樹脂製の第2の枠体と、を有する。第1の枠体は第2領域上に設けられる。第2の枠体は第1の枠体上に設けられる。第1の金属膜は第2の枠体上に設けられる。リード部は第1の金属膜に導電接合される。第1の枠体は、ベースプレートと導電接合される。第1の枠体及び第2の枠体が並ぶ方向である第1方向に沿った第1の枠体の厚さは、第1方向に沿った第1の金属膜の厚さよりも大きい。

40

【0008】

本開示による半導体装置用のパッケージの製造方法は、第1工程及び第2工程を備える。第1工程では、第1領域と、第1領域を囲む第2領域とを有する金属製のベースプレートの第2領域に、底面及び底面とは反対を向く天面を有する金属製の第1の枠体の底面を導電接合する。第2工程では、底面及び底面とは反対を向く天面を有し、天面上に第1の金属膜が形成され、第1の金属膜にリード部が導電接合された樹脂製の第2の枠体の底面を、第1の枠体の天面に接合する。第1の枠体及び第2の枠体が並ぶ方向である第1方向

50

に沿った第1の枠体の厚さは、第1方向に沿った第1の金属膜の厚さよりも大きい。

【発明の効果】

【0009】

本開示によれば、樹脂を含む壁部を有し、ベースプレートの加工性を良好にしつつ、インピーダンス整合を好適に行うことが可能な半導体装置用のパッケージを提供できる。

【図面の簡単な説明】

【0010】

【図1】図1は、一実施形態に係る半導体装置用のパッケージの平面図である。

【図2】図2は、図1のII-II線に沿った断面を模式的に示す図である。

【図3】図3は、図1のIII-III線に沿った断面を模式的に示す図である。

10

【図4】図4は、第1の枠体を示す平面図である。

【図5】図5は、第2の枠体を示す平面図である。

【図6】図6は、一実施形態のパッケージを備える半導体装置の構成を示す平面図である。

【図7】図7は、パッケージ及び半導体装置の製造方法における一工程を示す平面図である。

【図8】図8は、図7におけるVIII-VIII線に沿った断面を模式的に示す図である。

【図9】図9は、パッケージ及び半導体装置の製造方法における一工程を示す平面図である。

【図10】図10は、図9におけるX-X線に沿った断面を模式的に示す図である。

【図11】図11は、パッケージ及び半導体装置の製造方法における一工程を示す平面図である。

20

【図12】図12は、図11におけるXII-XII線に沿った断面を模式的に示す図である。

【図13】図13は、パッケージ及び半導体装置の製造方法における一工程を示す平面図である。

【図14】図14は、図13におけるXIV-XIV線に沿った断面を模式的に示す図である。

【図15】図15は、パッケージ及び半導体装置の製造方法における一工程を示す平面図である。

【図16】図16は、図15におけるXVI-XVI線に沿った断面を模式的に示す図である。

【図17】図17は、パッケージ及び半導体装置の製造方法における一工程を示す平面図である。

30

【図18】図18は、図17におけるXVIII-XVIII線に沿った断面を模式的に示す図である。

【図19】図19は、パッケージ及び半導体装置の製造方法における一工程を示す平面図である。

【図20】図20は、図19におけるXX-XX線に沿った断面を模式的に示す図である。

【図21】図21は、比較例に係る半導体装置用のパッケージの構成を模式的に示す図である。

【図22】図22は、比較例に係る半導体装置用のパッケージの構成を模式的に示す図である。

【図23】図23は、第1変形例に係る半導体装置用のパッケージ及び半導体装置を示す平面図である。

40

【図24】図24は、図23のXXIV-XXIV線に沿った断面を模式的に示す図である。

【図25】図25は、第2変形例に係る半導体装置用のパッケージ及び半導体装置を示す平面図である。

【図26】図26は、リード部を除いたパッケージの構成を示す平面図である。

【図27】図27は、図25におけるXXVII-XXVII線に沿った断面を模式的に示す図である。

【図28】図28は、第3変形例に係る半導体装置用のパッケージの断面を模式的に示す図である。

【図29】図29は、第4変形例に係る半導体装置用のパッケージの断面を模式的に示す

50

図である。

【発明を実施するための形態】

【0011】

[本開示の実施形態の説明]

【0012】

一実施形態に係る半導体装置用のパッケージは、金属製のベースプレートと、壁部と、第1の金属膜と、リード部と、を備える。ベースプレートは、第1領域と、第1領域を囲む第2領域とを有する。壁部は、金属製の第1の枠体と、樹脂製の第2の枠体と、を有する。第1の枠体は第2領域上に設けられる。第2の枠体は第1の枠体上に設けられる。第1の金属膜は第2の枠体上に設けられる。リード部は第1の金属膜に導電接合される。第1の枠体は、ベースプレートと導電接合される。第1の枠体及び第2の枠体が並ぶ方向である第1方向に沿った第1の枠体の厚さは、第1方向に沿った第1の金属膜の厚さよりも大きい。

【0013】

この半導体装置用のパッケージでは、金属製のベースプレート上に、金属製の第1の枠体及び樹脂製の第2の枠体を有する壁部が設けられ、壁部上面にリード部が設けられる。これにより、第1の枠体をグラウンド電位とし、リード部を信号線路とするマイクロストリップ線路が構成され得る。そして、金属製の第1の枠体の厚さを大きくすることにより、壁部の厚さを保ちつつ、樹脂製の第2の枠体の厚さを小さくすることができる。これにより、ベースプレートの裏面から壁部上面のリード部までの高さを保ちつつ、インピーダンス整合に好適な容量を確保することが可能となる。したがって、この半導体装置用のパッケージによれば、樹脂を含む壁部を用いる際にベースプレートの厚さを大きくする必要が無く、ベースプレートの加工性を良好に維持できる。また、第1の枠体の天面とリード部との距離を近づけて、インピーダンス整合を好適に行うことが可能となる。

【0014】

また、マイクロストリップ線路の絶縁部分に誘電率の高いセラミックが用いられている場合、絶縁部分における電気長が長くなり、位相回転が大きくなる。これに対し、上記の半導体装置用のパッケージでは、マイクロストリップ線路の絶縁部分すなわち第2の枠体が、セラミックよりも誘電率が低い樹脂製である。したがって、絶縁部分における電気長が短くなり、位相回転が小さくなるので、理想的な整合に近づけることが可能になる。

【0015】

第1方向に沿った第1の枠体の厚さは、 $100\mu\text{m}$ 以上 $500\mu\text{m}$ 以下であってもよい。第1の枠体の厚さが $100\mu\text{m}$ 以上である場合、第1の枠体が十分な強度を有するので、パッケージの組み立ての際に第1の枠体の形状がより確実に保持される。さらに、第2の枠体の厚さを十分に小さくして、インピーダンス整合に好適な容量を確保することが可能となる。また、第1の枠体の厚さが $500\mu\text{m}$ 以下である場合、第1の枠体をエッチング等によって容易に形成することが可能となる。したがって、半導体装置用のパッケージを容易に製造することが可能となる。

【0016】

リード部は、リードフレームと、第2の金属膜と、第3の金属膜とを有してもよい。リードフレームは、第2の枠体と対向する第1主面、及び第1主面とは反対を向く第2主面を含んでもよい。第2の金属膜は、第1主面上に設けられ、第1の金属膜に導電接合されてもよい。第3の金属膜は、第2主面上に設けられてもよい。

【0017】

リードフレームは、第2の金属膜と第3の金属膜とを電氣的に接続する複数のビアを含んでもよい。この場合、半導体装置の内部の半導体素子が第2の金属膜及び第3の金属膜の一方に電氣的に接続され、半導体装置の外部の素子が第2の金属膜及び第3の金属膜の他方に電氣的に接続されたとしても、これらの素子が電氣的に互いに接続され得る。したがって、半導体装置の設計の自由度、及び半導体装置を含めた回路の設計の自由度が向上する。

【0018】

リード部は、第2の枠体上に設けられるとともに第1の金属膜に導電接合される金属板を含んでもよい。この場合、リード部の外形は、エッチングにより容易に形成される。したがって、半導体装置を容易に製造することができる。

【0019】

第2の枠体は、第1の枠体又は第1の金属膜と電氣的に接続されるビアを有さなくてもよい。この場合、第2の枠体の形状がより単純なものとなる。したがって、第2の枠体がビアを有する場合と比較して、半導体装置用のパッケージを容易に製造することができる。

【0020】

第2の枠体の外側面は、第1の枠体の外側面よりも第1領域側と反対側に突出してもよい。この場合、半導体装置の外部に配置される電子部品が壁部に接近したとき、当該電子部品が金属製の第1の枠体より先に樹脂製の第2の枠体と接触する可能性が高い。したがって、半導体装置の外部に配置される電子部品と第1の枠体とが短絡することを抑制できる。

10

【0021】

第2の枠体の内側面は、第1の枠体の内側面よりも第1領域側に突出してもよい。この場合、半導体装置内部の半導体素子が壁部に接近したとき、半導体素子が金属製の第1の枠体より先に樹脂製の第2の枠体と接触する可能性が高い。したがって、ベースプレートに電氣的に接続されない半導体素子の端子と第1の枠体とが短絡することを抑制できる。

【0022】

ベースプレートと第1の枠体とは、導電性を有する接合材を介して導電接合されてもよい。この場合、第1の枠体は、ベースプレートに対してより強固に固定されると同時に、ベースプレートと電氣的に接続される。

20

【0023】

第1の枠体と第2の枠体とが、絶縁性接着材又は樹脂接着剤を介して互いに接合されていてもよい。この場合、第2の枠体は、第1の枠体に対してより強固に且つ簡易に固定される。

【0024】

一実施形態に係る半導体装置は、上記いずれかのパッケージと、半導体素子と、を備える。半導体素子は、パッケージ内に搭載される。リードは、パッケージ内の配線を介して半導体素子と電氣的に接続されている。この半導体装置によれば、上記いずれかのパッケージを備えることによって、樹脂を含む壁部を有し、ベースプレートの加工性を良好にしつつ、インピーダンス整合を好適に行うことが可能となる。

30

【0025】

一実施形態に係る半導体装置用のパッケージの製造方法は、第1工程及び第2工程を備える。第1工程では、第1領域と、第1領域を囲む第2領域とを有する金属製のベースプレートの第2領域に、底面及び底面とは反対を向く天面を有する金属製の第1の枠体の底面を導電接合する。第2工程では、底面及び底面とは反対を向く天面を有し、天面上に第1の金属膜が形成され、第1の金属膜にリード部が導電接合された樹脂製の第2の枠体の底面を、第1の枠体の天面に接合する。そして、第1の枠体及び第2の枠体が並ぶ方向である第1方向に沿った第1の枠体の厚さは、第1方向に沿った第1の金属膜の厚さよりも大きい。この製造方法によれば、樹脂を含む壁部を有し、ベースプレートの加工性を良好にしつつ、インピーダンス整合を好適に行うことが可能な半導体装置用のパッケージを作製できる。

40

【0026】

別の実施形態に係る半導体装置用のパッケージの製造方法は、第1工程、第2工程及び第3工程を備える。第1工程では、第1領域と、第1領域を囲む第2領域とを有する金属製のベースプレートの第2領域に、底面及び底面とは反対を向く天面を有する金属製の第1の枠体の底面を導電接合する。第2工程では、底面及び底面とは反対を向く天面を有し、天面上に第1の金属膜が形成された樹脂製の第2の枠体の底面を、第1の枠体の天面に

50

接合する。第3工程では、第1の金属膜にリード部を導電接合する。そして、第1の枠体及び第2の枠体が並ぶ方向である第1方向に沿った第1の枠体の厚さは、第1方向に沿った第1の金属膜の厚さよりも大きい。この製造方法によれば、樹脂を含む壁部を有し、ベースプレートの加工性を良好にしつつ、インピーダンス整合を好適に行うことが可能な半導体装置用のパッケージを作製できる。

【0027】

〔本開示の実施形態の詳細〕

本開示の半導体装置用のパッケージ及び半導体装置の具体例を、以下に図面を参照しつつ説明する。なお、本発明はこれらの例示に限定されるものではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。以下の説明では、図面の説明において同一の要素には同一の符号を付し、重複する説明を省略する。

【0028】

図1は、一実施形態に係る半導体装置用のパッケージ1Aの平面図である。図2は、図1のII-II線に沿った断面を模式的に示す図である。図3は、図1のIII-III線に沿った断面を模式的に示す図である。図1、図2及び図3に示すように、本実施形態のパッケージ1Aは、ベースプレート2と、第1の枠体4及び第2の枠体5を有する壁部3と、金属膜6（第1の金属膜）と、リード部7と、第1接合材14と、第2接合材15と、接着部材16と、を備える。図1において、略長方形を呈するベースプレート2の短辺方向を方向X、長辺方向を方向Y、方向X及び方向Yに直交する方向を方向Zとする。以下、図1、図2及び図3を参照しつつ、本実施形態のパッケージ1Aの各構成について説明する。

【0029】

ベースプレート2は、金属製の平坦な主面2aと、平坦な裏面2bとを有する部材であり、例えば板状の部材である。ベースプレート2は、第1領域R1と、第1領域R1を囲む第2領域R2と、を主面2aに有する。第2領域R2は、主面2aの外周に沿って延在している。ベースプレート2は、例えば銅、銅とモリブデンの合金、又は銅とタングステンの合金から成る。あるいは、ベースプレート2は、銅板、モリブデン板、タングステン板、銅とモリブデンの合金板、及び銅とタングステンの合金板のうち少なくとも2つの板を含む積層材から成る。図に示す例では、ベースプレート2は、銅、アルミ、モリブデン、タングステン等からなる合金である。ベースプレート2の方向Zに沿った厚さT2（図3参照）は、例えば、0.5mm以上1.5mm以下であり、例えば、1.0mmである。なお、ベースプレート2は、パッケージ1A内部において生じた熱を放出する放熱器であってもよい。

【0030】

第1の枠体4は、金属製の部材である。第1の枠体4は、例えば純銅（タフピッチ銅、無酸素銅等）により形成されてもよいし、リードフレーム材のような銅合金により形成されていてもよい。第1の枠体4は、ベースプレート2の主面2a上の第2領域R2に設けられる。図4は、第1の枠体4を示す平面図である。図4に示すように、第1の枠体4は、例えば略長形状の枠状を呈する。第1の枠体4は、方向Xにおいて互いに対向する一対の部分41、42を有する。第1の枠体4は、方向Yにおいて互いに対向する一対の部分43、44を有する。部分41、42は方向Yに沿って互いに平行に延在しており、部分43、44は方向Xに沿って互いに平行に延在している。延在方向に垂直な各部分41、42、43、44の断面は長形状または正方形状である。方向Zにおける第1の枠体4の厚さT4（図3参照）は、後述する金属膜6の厚さT6（図3参照）より大きく、例えば、厚さT6の4倍以上であってもよい。また、第1の枠体4の厚さT4は、例えば100µm以上500µm以下であり、より好ましくは200µm以上400µm以下であり、例えば250µmである。

【0031】

第1の枠体4は、図2及び図3に示すように、ベースプレート2の主面2aと対向する平坦な底面4aと、底面4aとは反対を向く天面4bとを有する。第1の枠体4は、内側

10

20

30

40

50

面 4 c と、外側面 4 d とを有する。内側面 4 c は、第 1 の枠体 4 の内周に沿って延在している。外側面 4 d は、内側面 4 c と対向するとともに第 1 の枠体 4 の外周に沿って延在している。内側面 4 c 及び外側面 4 d は、底面 4 a と天面 4 b とを連結している。底面 4 a の全面には、タングステン (W) が成膜された後にニッケル (Ni) のメッキが施されている。図 2 及び図 3 に示すように、底面 4 a の全面は、第 1 接合材 1 4 を介してベースプレート 2 の主面 2 a に導電接合されている。第 1 接合材 1 4 は、導電性を有し、例えば半田又は銀 (Ag) を含む接合材である。Ag を含む接合材としては、例えば銀ろう又は他の銀系接合材が挙げられる。また、第 1 接合材 1 4 は、例えば半田ペースト、金属フィラー含有エポキシ接着剤、又は焼結型ナノ金属ペーストであってもよい。つまり、ベースプレート 2 と第 1 の枠体 4 とは、導電性を有する第 1 接合材 1 4 を介して導電接合されている。

10

【0032】

第 2 の枠体 5 は、樹脂製の部材である。第 2 の枠体 5 は、第 1 の枠体 4 上に設けられ、接着部材 1 6 を介して第 1 の枠体と接合されている。図 5 は、第 2 の枠体 5 を示す平面図である。図 5 に示すように、第 2 の枠体 5 は、例えば略長形状の枠状を呈する。第 2 の枠体 5 は、方向 X において互いに対向する一対の部分 5 1, 5 2 を有する。第 2 の枠体 5 は、方向 Y において互いに対向する一対の部分 5 3, 5 4 を有する。部分 5 1, 5 2 は方向 Y に沿って互いに平行に延在しており、部分 5 3, 5 4 は方向 X に沿って互いに平行に延在している。延在方向に垂直な各部分 5 1, 5 2, 5 3, 5 4 の断面は長形状または正形状である。方向 Z における第 2 の枠体 5 の厚さ T 5 (図 3 参照) は、例えば 100 μm 以上 500 μm 以下であり、より好ましくは、200 μm 以上 400 μm 以下であり、例えば 250 μm である。

20

【0033】

なお、第 2 の枠体 5 は、第 1 の枠体 4 又は後述する金属膜 6 と電気的に接続されるビアを有していない。具体的には、第 2 の枠体 5 の内部に金属膜が埋め込まれ、該金属膜と第 1 の枠体 4 又は金属膜 6 との間をビアが貫通するような構成は、第 2 の枠体 5 には設けられていない。また、第 2 の枠体 5 の内部に金属膜が埋め込まれ、第 2 の枠体 5 の内側面 5 c 及び外側面 5 d の少なくとも一方に該金属膜と第 1 の枠体 4 又は金属膜 6 とを接続する金属膜が形成されるような構成も、第 2 の枠体 5 には設けられていない。

【0034】

第 2 の枠体 5 は、図 2 及び図 3 に示すように、底面 5 a と、天面 5 b とを有する。底面 5 a は、方向 Z において第 1 の枠体 4 の天面 4 b と対向する。天面 5 b は、底面 5 a とは反対を向く面である。第 2 の枠体 5 は、内側面 5 c と、外側面 5 d とを有している。内側面 5 c は、第 2 の枠体 5 の内周に沿って延在している。外側面 5 d は、内側面 5 c と対向するとともに、第 2 の枠体 5 の外周に沿って延在している。内側面 5 c 及び外側面 5 d は、底面 5 a と天面 5 b とを連結している。図 2 及び図 3 に示すように、第 2 の枠体 5 の底面 5 a の全面は、接着部材 1 6 を介して第 1 の枠体 4 の天面 4 b に接合される。接着部材 1 6 は、絶縁性を有し、例えば絶縁性接着剤又は樹脂接着剤 (例えば熱硬化性樹脂もしくは熱可塑性樹脂) である。つまり、第 1 の枠体 4 と第 2 の枠体 5 とは、絶縁性を有する接着部材 1 6 を介して互いに接合されている。接着部材 1 6 の第 1 方向に沿った厚さ T 1 6 (図 3 参照) は、例えば 10 μm である。

30

40

【0035】

本実施形態において、第 1 の枠体 4 の内側面 4 c は、第 2 の枠体 5 の内側面 5 c と面一である。すなわち、内側面 4 c 及び内側面 5 c は、互いに対して壁部 3 の内側へ突出していない。本実施形態において、第 1 の枠体 4 の外側面 4 d は、第 2 の枠体 5 の外側面 5 d と面一である。すなわち、外側面 4 d 及び外側面 5 d は、互いに対して壁部 3 の外側へ突出していない。

【0036】

金属膜 6 は、第 2 の枠体 5 の天面 5 b 上に設けられる。金属膜 6 は、第 2 の枠体 5 の天面 5 b に沿って方向 X 及び方向 Y に延在している。方向 X 及び方向 Y において、金属膜 6

50

の一端は、第2の枠体5の内側面5cに達しており、内側面5cから露出している。方向X及び方向Yにおいて、金属膜6の他端は、第2の枠体5の外側面5dに達しており、外側面5dから露出している。金属膜6は、例えば銅により形成される。方向Zにおける金属膜6の厚さ T_6 （図3参照）は、例えば $8\mu\text{m}$ 以上 $120\mu\text{m}$ 以下であり、より好ましくは $12\mu\text{m}$ 以上 $70\mu\text{m}$ 以下であり、例えば $35\mu\text{m}$ である。

【0037】

リード部7は、金属膜6上に設けられる。図1及び図2に示すように、リード部7は、リードフレーム8と、金属膜9（第2の金属膜）と、金属膜10、11、12、13（第3の金属膜）と、を有する。リードフレーム8は、第2の枠体5と対向する第1主面8aと、第1主面8aとは反対を向く第2主面8bとを有する。金属膜9は、第1主面8a上に設けられる。金属膜10、11、12、13は、第2主面8b上に設けられる。

10

【0038】

リードフレーム8は、樹脂製であり、例えば略長方形形状の枠状を呈する。リードフレーム8は、第2の枠体5に沿って方向X及び方向Yに延在している。リードフレーム8の第1主面8aは、第2の枠体5の天面5bと対向している。本実施形態では、リードフレーム8は、方向Xにおいて互いに対向する一対の部分81、82と、方向Yにおいて互いに対向する一対の部分83、84とを有する。部分81、82は方向Yに沿って互いに平行に延在しており、部分83、84は方向Xに沿って互いに平行に延在している。さらに、図1に示すように、リードフレーム8は、一対の突出部85、86と、一対の突出部87、88とを有する。図1に示すように、一対の突出部85、86は、方向Xに沿ったパッケージ1Aの中心線L1から部分83側に偏倚して配置され、一対の突出部87、88は、中心線L1から部分84側に偏倚して配置されている。突出部85、87は、方向Xに沿って部分81から第1領域R1側とは反対側に突出している。突出部86、88は、方向Xに沿って部分82から第1領域R1側とは反対側に突出している。

20

【0039】

金属膜9は、リードフレーム8の第1主面8aに沿って延在している。金属膜9は、第2の枠体5の天面5bと対向している。本実施形態では、金属膜9は、部分81、82、83、84、及び突出部85、86、87、88に沿って延在しており、天面5bと対向する第1主面8aの少なくとも一部を覆っている。

【0040】

30

図2及び図3に示すように、金属膜9は、金属膜6と対向する下面9aを有する。金属膜6は、第2の枠体5と対向する面とは反対を向く上面6aを有する。金属膜6の上面6aは、第2接合材15を介して金属膜9の下面9aに接合されている。第2接合材15は、導電性を有し、例えば半田又は銀（Ag）を含む接合材である。Agを含む接合材としては、例えば銀ろう又は他の銀系接合材が挙げられる。また、第2接合材15は、例えば半田ペースト、金属フィラー含有エポキシ接着剤、又は焼結型ナノ金属ペーストであってもよい。

【0041】

金属膜10、11、12、13は、リードフレーム8に沿って並んでいる。具体的には、金属膜10、11、12、13は、リードフレーム8の第2主面8b上に設けられる。本実施形態では、金属膜10は、中心線L1により区切られた2つの領域のうち部分83側に位置する領域において、部分81及び突出部85における第2主面8b上に設けられている。金属膜11は、中心線L1により区切られた2つの領域のうち部分83側に位置する領域において、部分82及び突出部86における第2主面8b上に設けられている。金属膜12は、中心線L1により区切られた2つの領域のうち部分84側に位置する領域において、部分81及び突出部87における第2主面8b上に設けられている。金属膜13は、中心線L1により区切られた2つの領域のうち部分84側に位置する領域において、部分82及び突出部88における第2主面8b上に設けられている。金属膜10、11、12、13は、互いに離間しており、電氣的に互いに絶縁されている。

40

【0042】

50

図6は、上述した本実施形態のパッケージ1Aを備える半導体装置100Aの構成を示す平面図である。図6では、半導体装置100Aの蓋部（リッド）を外した状態を示している。この半導体装置100Aは、パッケージ1Aに加えて、整合回路101、整合回路102、複数の半導体素子103、及び複数の半導体素子104を備える。整合回路101、整合回路102、複数の半導体素子103、及び複数の半導体素子104は、ベースプレート2の主面2aにおける壁部3に囲まれる第1領域R1上に搭載されている。複数の半導体素子103の信号入力電極は、整合回路101及びボンディングワイヤ105、107を介して、金属膜10と電氣的に接続される。複数の半導体素子103の信号出力電極は、ボンディングワイヤ109を介して、金属膜11と電氣的に接続される。複数の半導体素子104の信号入力電極は、整合回路102及びボンディングワイヤ106、108を介して、金属膜12と電氣的に接続される。複数の半導体素子104の信号出力電極は、ボンディングワイヤ110を介して、金属膜13と電氣的に接続される。

【0043】

整合回路101及び各半導体素子103は、方向Xにおいてリードフレーム8の部分81からこの順に並んで設けられる。整合回路101及び複数の半導体素子103は、第1領域R1において中心線L1から部分83側に偏倚した領域に配置される。整合回路101は、例えば長尺状を呈し、方向Yに沿って延在している。複数の半導体素子103は、方向Yに沿って並んで配置されている。整合回路101及び複数の半導体素子103は、導電性ペーストによりベースプレート2上に固定される。

【0044】

金属膜10と整合回路101の金属膜10側の一端とは、複数のボンディングワイヤ105により電氣的に接続されている。整合回路101の半導体素子103側の他端と各半導体素子103とは、複数のボンディングワイヤ107により電氣的に接続されている。整合回路101は、金属膜10と半導体素子103との間におけるインピーダンスのマッチングを行う。

【0045】

整合回路102及び各半導体素子104は、方向Xにおいてリードフレーム8の部分81からこの順に並んで設けられる。整合回路102及び複数の半導体素子104は、第1領域R1において中心線L1から部分84側に偏倚した領域に配置される。整合回路102は、例えば長尺状を呈し、方向Yに沿って延在している。複数の半導体素子104は、方向Yに沿って並んで配置されている。整合回路102及び複数の半導体素子104は、導電性ペーストによりベースプレート2上に固定される。

【0046】

金属膜12と整合回路102の金属膜12側の一端とは、複数のボンディングワイヤ106により電氣的に接続されている。整合回路102の半導体素子104側の他端と各半導体素子104とは、複数のボンディングワイヤ108により電氣的に接続されている。整合回路102は、金属膜12と半導体素子104との間におけるインピーダンスのマッチングを行う。

【0047】

ここで、本実施形態のパッケージ1Aの製造方法について説明する。図7から図20は、パッケージ1A及び半導体装置100Aを製造する方法を説明する図である。図7、図9、図11、図13、図15、図17、及び図19は、パッケージ1A及び半導体装置100Aの製造方法における各工程を示す平面図であり、図8、図10、図12、図14、図16、図18、及び図20は、パッケージ1A及び半導体装置100Aの製造方法における各工程を示す断面図である。図8は、図7におけるVIII-VIII線に沿った断面を模式的に示す図である。図10、図12、図14、図16、図18、及び図20は、図8と同様に、図9におけるX-X線、図11におけるXII-XII線、図13におけるXIV-XIV線、図15におけるXVI-XVI線、図17におけるXVIII-XVIII線、及び図19におけるXX-XX線にそれぞれ沿った断面を模式的に示す図である。

【0048】

最初に、第2の枠体5、金属膜6、リード部7、及び第2接合材15が、図15に示す組立体17として一体に組み立てられる。具体的には、まず、第2の枠体5及びリードフレーム8が準備される。そして、リードフレーム8の第1主面8aにおいて金属膜9が形成される。リードフレーム8の第2主面8bにおいて、金属膜10、11、12、13が形成される。一方、第2の枠体5の天面5b上に、金属膜6が形成される。続いて、金属膜6の上面6a上に第2接合材15を塗布し、第2接合材15を介して金属膜9の下面9aを上面6aに固定する。このようにして、組立体17が形成される。なお、金属膜6、9、10、11、12、13は、例えば蒸着によって形成される。

【0049】

次に、図7及び図8に示される工程において、主面2a及び裏面2bを有するベースプレート2を準備する。

【0050】

続いて、図9及び図10に示される工程において、ベースプレート2の主面2aの第2領域R2上に第1接合材14が塗布される。第1接合材14は、例えば印刷によって塗布される。この場合、第1接合材14は、図9に示すように、例えば島状に分布して断続的に配置される。或いは、第1接合材14は、例えばディスペンサによって塗布されてもよい。この場合、第1接合材14は、第2領域R2の周方向に沿って連続的に分布する。続いて、図11及び図12に示す工程において、ベースプレート2の第2領域R2に、第1接合材14を介して第1の枠体4の底面4aが導電接合される。

【0051】

続いて、図13及び図14に示される工程において、第1の枠体4の天面4bに接着部材16が塗布される。接着部材16は、例えば印刷によって塗布される。この場合、接着部材16は、図13に示すように、例えば島状に分布して断続的に配置される。或いは、接着部材16は、例えばディスペンサによって塗布されてもよい。この場合、接着部材16は、第2領域R2の周方向に沿って連続的に分布する。続いて、図15及び図16に示す工程において、最初に組み立てた組立体17が第1の枠体4上に配置される。このとき、組立体17の第2の枠体5の底面5aが、接着部材16を挟んで、第1の枠体4の天面4bと対向する。その後、接着部材16が硬化することにより、第2の枠体5の底面5aが第1の枠体4の天面4bに接合される。なお、接着部材16は、例えば2段階の熱処理によって硬化されてもよいし、連続的な温度プロファイルによる熱処理によって硬化されてもよい。以上の工程を経て、パッケージ1Aが完成する。

【0052】

続いて、図17及び図18に示される工程において、ベースプレート2の主面2aに金属ペーストが塗布される。金属ペーストは例えば焼結型である。具体的には、主面2aのうち整合回路101を搭載する領域R11と、整合回路102を搭載する領域R12と、複数の半導体素子103を搭載する領域R13と、複数の半導体素子104を搭載する領域R14とに、金属ペーストが例えばスクリーン印刷により一括して塗布される。そして、領域R11、R12、R13、R14に塗布された金属ペースト上に、整合回路101、整合回路102、複数の半導体素子103、及び複数の半導体素子104、がそれぞれ配置される。そして、金属ペーストが硬化される。その後、ボンディングワイヤ105、106、107、108、109、110によりワイヤボンディングが行われる。具体的には、パッケージ1A全体が200℃程度に加熱されつつ、超音波ボンディングが行われる。

【0053】

最後に、図19及び図20に示される工程において、リードフレーム8の第2主面8b上に接着剤が塗布される。そして、蓋部112がリードフレーム8に被せられる。さらに、リードフレーム8の第2主面8bと蓋部112とが接着剤を介して対向する。また、リードフレーム8の第2主面8b上に設けられた金属膜10、11、12、13と蓋部112とが接着材を介して対向する。その後、接着剤が硬化される。なお、接着剤は、例えば2段階の熱処理によって硬化されてもよいし、連続的な温度プロファイルによる熱処理に

10

20

30

40

50

よって硬化されてもよい。以上の工程を経て、半導体装置 100A が完成する。

【0054】

なお、上述した製造方法では、まず組立体 17 が準備された後に、組立体 17 が第 1 の枠体 4 に接合されているが、形成及び接合の順序はこれに限定されない。例えば、第 2 の枠体 5 の底面 5a が第 1 の枠体 4 の天面 4b に接合された後に、第 2 の枠体 5 の天面 5b 上の金属膜 6 の上面 6a に第 2 接合材 15 が塗布され、リード部 7 が固定されてもよい。

【0055】

以上の構成を備える本実施形態のパッケージ 1A 及び半導体装置 100A によって得られる効果について説明する。図 2 に示すように、パッケージ 1A では、金属製のベースプレート 2 上に、金属製の第 1 の枠体 4 と樹脂製の第 2 の枠体 5 とを有する壁部 3 が設けられる。そして、壁部 3 上に、半導体素子 103 又は半導体素子 104 の電極に接続する金属膜 10, 11, 12, 13 が形成される。これにより、第 2 の枠体 5 を挟んで、第 1 の枠体 4 をグラウンド電位とし、金属膜 10, 11, 12, 13 を信号線路とするマイクロストリップ線路が構成される。したがって、本実施形態によれば、高周波の信号を入出力することが可能なパッケージ 1A を提供できる。

【0056】

ここで、比較例について説明する。図 21 は、比較例に係る半導体装置用のパッケージ 1F の構成の一部を模式的に示す図である。パッケージ 1F は、本実施形態の壁部 3 に代えて、セラミック製の壁部 31 を備える。また、図 22 は、別の比較例に係る半導体装置用のパッケージ 1G の構成の一部を模式的に示す図である。パッケージ 1G は、本実施形態の壁部 3 に代えて、樹脂製の壁部 32 を備える。

【0057】

図 21 に示すセラミック製の壁部 31 は、樹脂等の他の材料と比較して高い信頼性を有し、また、リード部 7 を強固に支えることができる。一方、半導体装置において気密封止が必要ではない場合（例えば半導体装置に搭載する半導体素子が耐湿性を有している場合）などにおいて、図 22 に示す樹脂製の壁部 32 が用いられる。

【0058】

ここで、樹脂の誘電率はセラミックの誘電率よりも格段に小さい。例えば、セラミックの一つであるアルミナの誘電率は 9.8 である。これに対し、例えば FR4 (Flame Retardant Type 4) の誘電率は 4 ないし 5 であり、高周波用途において多く用いられる BT (ビスマレイミド・トリアジン) 材及び PPE (Poly Phenylene Ether) 材の誘電率は 3 ないし 4 であり、超高周波用のテフロン（登録商標）系材料の誘電率は 2 ないし 3 である。壁部の誘電率が小さいと、壁部上のリード部 7 のインピーダンスが大きくなり、スミスチャートではインダクタンスと同様に外側へ移動することになる。

【0059】

ゆえに、樹脂製の壁部 32 上に設けられたリード部 7 においてインピーダンス整合に好適な容量を確保してインピーダンスを小さくするには、壁部 32 の厚さ T32（図 22 参照）を、壁部 31 の厚さ T31（図 21 参照）と比較して小さくするとよい。しかしながら、設計上、ベースプレート 2 の裏面 2b からリード部 7 までの高さ H を変更することが許容されない場合がある。そのような場合には、壁部 32 の厚さ T32 を小さくした分だけ、ベースプレート 2 の厚さを大きくすることが考えられる。すなわち、図 22 に示すように、壁部 32 の厚さ T32 から壁部 31 の厚さ T31 を減じた分だけ、ベースプレート 2 の厚さ T2 が大きくなる。ここで、ベースプレート 2 の構成材料としては、Si 又は SiC を用いた半導体素子 103, 104 と線膨張係数を合わせるために、モリブデン又はタングステンなどの低線膨張係数の材料が用いられる。これらの金属は、硬度及び融点が高い故に加工が難しい。したがって、ベースプレート 2 の厚さ T2 が大きくなるほど、ベースプレート 2 の加工がより難しくなる。

【0060】

上記の課題を解決するために、本実施形態のパッケージ 1A では、金属製の第 1 の枠体 4 の厚さ T4 を大きくすることにより、ベースプレート 2 の裏面 2b からリード部 7 まで

の高さを保ちつつ、樹脂製の第2の枠体5の厚さT5を小さくすることができる。これにより、壁部3の厚さを保ちつつ、リード部7において、インピーダンス整合に好適な容量を確保することが可能となる。したがって、本実施形態のパッケージ1Aによれば、樹脂を含む壁部3を用いる際にベースプレート2の厚さT2を大きくする必要が無く、ベースプレート2の加工性を良好に維持できる。また、第1の枠体4の天面4bとリード部7との距離を近づけて、インピーダンス整合を好適に行うことが可能となる。

【0061】

また、マイクロストリップ線路の絶縁部分に誘電率の高いセラミックが用いられている場合（例えば図21の壁部31）、絶縁部分における電気長が長くなり、位相回転が大きくなる。これに対し、本実施形態のパッケージ1Aでは、マイクロストリップ線路の絶縁部分すなわち第2の枠体5が、セラミックよりも誘電率が低い樹脂製である。したがって、絶縁部分における電気長が短くなり、位相回転が小さくなるので、理想的な整合に近づけることが可能になる。

【0062】

ここで、第1の枠体4の厚さT4が金属膜6の厚さT6よりも大きい理由について説明する。第1の枠体4は、ベースプレート2と第2の枠体5との接合を主な目的として設けられるので、微細且つ複雑な平面形状に加工される必要はない。第1の枠体4は、例えば四角形の枠状といった単純な平面形状を有するので、或る程度厚くてもエッチング等による加工が可能である。また、第1の枠体4が或る程度の厚さを有することにより、第1の枠体4の形状を保持するための強度を確保することができる。これに対し、金属膜6は、その大きさ及び平面形状が工夫されることによって、高周波におけるインピーダンス特性を調整することができる。したがって、金属膜6は、微細且つ複雑な平面形状をエッチングにより加工し易くするために薄い膜状であることが望ましい。

【0063】

本実施形態のように、方向Zに沿った第1の枠体4の厚さT4は、100μm以上500μm以下であってもよい。第1の枠体4の厚さT4が100μm以上である場合、第1の枠体4が十分な強度を有するので、パッケージ1Aの組み立ての際に第1の枠体4の形状がより確実に保持される。さらに、第2の枠体5の厚さT5を十分に小さくして、インピーダンス整合に好適な容量を確保することが可能となる。

【0064】

さらに、第1の枠体4は、接合を目的とした部材であり、微細あるいは複雑な配線形状ではなく、単純な形状を呈している。そして、第1の枠体4の厚さT4が500μm以下であるとき、第1の枠体4をエッチングにより形成することが可能となる。したがって、パッケージ1Aを容易に製造することが可能となる。

【0065】

本実施形態のように、第2の枠体5は、第1の枠体4又は金属膜6と電氣的に接続されるビアを有さなくてもよい。この場合、第2の枠体5の形状がより単純なものとなる。したがって、第2の枠体5がビアを有する場合と比較して、パッケージ1Aを容易に製造することができる。

【0066】

本実施形態のように、ベースプレート2と第1の枠体4とは、導電性を有する第1接合材14を介して導電接合されてもよい。この場合、第1の枠体4は、ベースプレート2に対してより強固に固定されると同時に、ベースプレート2と電氣的に接続される。

【0067】

本実施形態のように、第1の枠体4と第2の枠体5とが、絶縁性接着材又は樹脂接着剤である接着部材16を介して互いに接合されてもよい。この場合、第2の枠体5は、第1の枠体4に対してより強固に且つ簡易に固定される。

【0068】

本実施形態に係る半導体装置100Aは、パッケージ1Aと、複数の半導体素子103と、複数の半導体素子104と、を備える。複数の半導体素子103及び複数の半導体素

10

20

30

40

50

子104は、パッケージ1A内に搭載される。リード部7の金属膜10, 11, 12, 13それぞれは、パッケージ1A内の配線であるボンディングワイヤ105, 106, 107, 108, 109, 110のいずれか少なくとも一つを介して、半導体素子103又は半導体素子104と電氣的に接続される。この半導体装置100Aによれば、パッケージ1Aを備えることによって、樹脂を含む壁部3を有し、ベースプレート2の加工性を良好にしつつ、インピーダンス整合を好適に行うことが可能となる。

【0069】

本実施形態に係るパッケージ1Aの製造方法は、少なくとも2つの工程を備える。第1の工程では、ベースプレート2の第2領域R2に、第1の枠体4の底面4aが導電接合される。第2の工程では、第2の枠体5及びリード部7を含む組立体17における第2の枠体5の底面5aが、第1の枠体4の天面4bに接合される。そして、第1の枠体4の厚さT4は、金属膜6の厚さT6よりも大きい。この製造方法によれば、樹脂を含む壁部3を有し、ベースプレート2の加工性を良好にしつつ、インピーダンス整合を好適に行うことが可能なパッケージ1Aを作製できる。なお、第2の工程において、リード部7が金属膜6と接合されていない状態で、第2の枠体5の底面5aが、第1の枠体4の天面4bに接合されてもよい。そして、その後にリード部7が金属膜6に接合されてもよい。この場合であっても、同様の効果を奏することができる。

【0070】

(第1変形例)

図23は、上記実施形態の第1変形例に係る半導体装置用のパッケージ1B及び半導体装置100Bを示す平面図である。図24は、図23のXXIV-XXIV線に対応する断面を模式的に示す図であって、パッケージ1Bの一部の断面を示している。

【0071】

本変形例のパッケージ1B及び半導体装置100Bは、下記の点で上記実施形態のパッケージ1A及び半導体装置100Aと相違し、他の点で一致する。以下、図23及び図24を参照して説明する。

【0072】

パッケージ1Aは、上記実施形態のリード部7に代えて、複数のリード部71, 72, 73, 74を備える。リード部71, 72, 73, 74は、金属膜6上に設けられる。リード部71, 72, 73, 74は、金属膜10, 11, 12, 13をそれぞれ有する。また、リード部71, 72, 73, 74は、リードフレーム89及び金属膜9を有する。リード部71, 72, 73, 74のリードフレーム89は、第2の枠体5と対向する第1主面89aと、第1主面89aとは反対を向く第2主面89bとを有する。第1主面89aは、第2の枠体5の天面5bと対向している。金属膜9は、リードフレーム89の第1主面89a上に設けられ、第2の枠体5の天面5bと対向している。金属膜9は、第2接合材15を介して金属膜6に接合されている。金属膜10, 11, 12, 13は、リードフレーム89の第2主面89b上に設けられる。

【0073】

リードフレーム89の構成材料は、上記実施形態のリードフレーム8と同様である。リード部71のリードフレーム89の平面形状及び配置は、上記実施形態の突出部85に部分81の一部を加えたものと同様である。リード部72のリードフレーム89の平面形状及び配置は、上記実施形態の突出部86に部分82の一部を加えたものと同様である。リード部73のリードフレーム89の平面形状及び配置は、上記実施形態の突出部87に部分81の一部を加えたものと同様である。リード部74のリードフレーム89の平面形状及び配置は、上記実施形態の突出部88に部分82の一部を加えたものと同様である。

【0074】

なお、本変形例では、上記実施形態と異なり、第2の枠体5の部分53, 54と、第2の枠体5の部分51のうち平面視にてリード部71, 73の間に位置する部分と、第2の枠体5の部分52のうち平面視にてリード部72, 74の間に位置する部分とは、リードフレーム89から露出している。

【0075】

リード部71, 72, 73, 74のリードフレーム89は、複数のビアVを有する。複数のビアVは、第1主面89aと第2主面89bとの間を貫通している。リード部71では、各ビアVの一端は金属膜10に接続され、他端は金属膜9に接続されている。これにより、金属膜10と金属膜9とが複数のビアVを介して電氣的に接続される。リード部72では、各ビアVの一端は金属膜11に接続され、他端は金属膜9に接続されている。これにより、金属膜11と金属膜9とが複数のビアVを介して電氣的に接続される。リード部73では、各ビアVの一端は金属膜12に接続され、他端は金属膜9に接続されている。これにより、金属膜12と金属膜9とが複数のビアVを介して電氣的に接続される。リード部74では、各ビアVの一端は金属膜13に接続され、他端は金属膜9に接続されている。これにより、金属膜13と金属膜9とが複数のビアVを介して電氣的に接続される。なお、複数のビアVは、リードフレーム89に形成された貫通孔の内側を充填する中実な金属部材によって構成されてもよく、リードフレーム89に形成された貫通孔の内側面上に形成された膜状を呈してもよい。

10

【0076】

本変形例においても、上記実施形態と同様に、ベースプレート2の加工性を良好に維持でき、また、インピーダンス整合を好適に行うことが可能となる。加えて、本変形例では、リードフレーム89が、金属膜9と金属膜10, 11, 12, 13とを電氣的に接続する複数のビアVを含んでいる。この場合、半導体装置100Bの内部の半導体素子103, 104が金属膜9と金属膜10, 11, 12, 又は13とのうち一方に電氣的に接続され、半導体装置100Bの外部の素子が金属膜9と金属膜10, 11, 12, 又は13とのうち他方に電氣的に接続されたとしても、これらの素子が電氣的に互いに接続され得る。したがって、半導体装置100Bの設計の自由度、及び半導体装置100Bを含めた回路の設計の自由度が向上する。

20

【0077】

(第2変形例)

図25は、上記実施形態の第2変形例に係る半導体装置用のパッケージ1C及び半導体装置100Cを示す平面図である。なお、図25では、パッケージ1Cが備える蓋部(リッド)の図示を省略している。図26は、リード部75, 76, 77, 78を除いたパッケージ1Cの構成を示す平面図である。図27は、図25のXXVII-XXVII線に対応する断面を模式的に示している。

30

【0078】

本変形例のパッケージ1C及び半導体装置100Cは、下記の点で上記実施形態のパッケージ1A及び半導体装置100Aと相違し、他の点で一致する。以下、図25、図26及び図27を参照して説明する。

【0079】

図26に示すように、パッケージ1Cは、上記実施形態の金属膜6に代えて、金属膜61, 62, 63, 64(第1の金属膜)を備える。金属膜61は、第2の枠体5の部分51の天面5bにおいて、方向Xに沿ったパッケージ1Cの中心線L2から部分53側に偏倚した領域に位置する。金属膜62は、第2の枠体5の部分52の天面5bにおいて、中心線L2から部分53側に偏倚した領域に位置する。金属膜63は、第2の枠体5の部分51の天面5bにおいて、中心線L2から部分54側に偏倚した領域に位置する。金属膜64は、第2の枠体5の部分52の天面5bにおいて、中心線L2から部分54側に偏倚した領域に位置する。

40

【0080】

リード部75, 76, 77, 78は、金属板を含む。一例では、リード部75, 76, 77, 78は、金属板からなる。リード部75, 76, 77, 78は、基端部75a, 76a, 77a, 78aをそれぞれ有する。また、リード部75, 76, 77, 78は、突出部75b, 76b, 77b, 78bをそれぞれ有する。基端部75a, 76a, 77a, 78aは、金属膜61, 62, 63, 64上にそれぞれ配置されている。突出部75b

50

、76b、77b、78bそれぞれは、基端部75a、76a、77a、78aそれぞれから、X方向に沿ってパッケージ1Cの外側へ向けて突出している。

【0081】

図27に示すように、リード部75の基端部75aは、第2の枠体5の天面5bと対向する第1主面75cと、第1主面75cとは反対を向く第2主面75dとを有する。基端部75aの第1主面75cは、第2接合材15を介して金属膜61と導電接合されている。リード部76、77、78の基端部76a、77a、78aも基端部75aと同様に、第2の枠体5の天面5bと対向する第1主面と、該第1主面とは反対を向く第2主面とを有する。基端部76a、77a、78aそれぞれの第1主面は、第2接合材15を介して、金属膜62、63、64それぞれと導電接合されている。

10

【0082】

なお、本変形例のパッケージ1C及び半導体装置100Cの製造方法では、上記実施形態と異なり、金属膜6に代えて金属膜61、62、63、64を形成し、上記実施形態のリード部7に代えてリード部75、76、77、78を金属膜61、62、63、64に接合する。本変形例のパッケージ1C及び半導体装置100Cの製造方法は、これらの点を除いて、上記実施形態の製造方法と同様である。

【0083】

本変形例においても、上記実施形態と同様に、ベースプレート2の加工性を良好に維持でき、また、インピーダンス整合を好適に行うことが可能となる。加えて、本変形例では、リード部75、76、77、78が、第2の枠体5上に設けられるとともに金属膜61、62、63、64にそれぞれ導電接合される金属板を含む。この場合、リード部75、76、77、78の外形は、エッチングにより容易に形成される。したがって、パッケージ1C及び半導体装置100Cを容易に製造することができる。

20

【0084】

(第3変形例)

図28は、上記実施形態の第3変形例に係る半導体装置用のパッケージ1Dの部分断面を示す模式図である。図28は、図1のIII-III線に対応する断面を示している。本変形例のパッケージ1Dは、下記の点で上記実施形態のパッケージ1Aと相違し、他の点で一致する。

【0085】

本変形例において、第2の枠体5の外側面5dの少なくとも一部は、第1の枠体4の外側面4dよりも第1領域R1と反対側に突出している。そして、第2の枠体5の底面5aの少なくとも一部は、パッケージ1Dの外部に露出している。なお、図28には第2の枠体5の部分53の外側面5dが、第1の枠体4の部分43の外側面4dよりも突出している例を示しているが、第2の枠体5の部分51、52、54それぞれの外側面5dもまた、第1の枠体4の部分41、42、44それぞれの外側面4dよりも突出していてもよい。第2の枠体5の外側面5dの突出長さWeは、例えば50μm以上500μm以下であり、より好ましくは100μm以上300μm以下であり、例えば200μmである。

30

【0086】

半導体装置及び他の電子部品を基板上に実装する際、他の電子部品が誤って半導体装置の壁部3に過度に接近することがある。本変形例においては、他の電子部品が壁部3に接近したとき、当該電子部品が第1の枠体4より先に第2の枠体5と接触する可能性が高い。したがって、電子部品と第1の枠体4とが短絡することを抑制できる。なお、本変形例においても上述した第1実施形態と同様の作用効果が奏され、課題が解決される。なお、本変形例において、第2の枠体5の内側面5cは、第1の枠体4の内側面4cと面一であってもよい。

40

【0087】

(第4変形例)

図29は、上記実施形態の第4変形例に係る半導体装置用のパッケージ1Eの部分断面を示す模式図である。図29は、図1のIII-III線に対応する断面を示している。本変形例

50

のパッケージ 1 E は、下記の点で上記実施形態のパッケージ 1 A と相違し、他の点で一致する。

【0088】

本変形例において、第 2 の枠体 5 の内側面 5 c の少なくとも一部は、第 1 の枠体 4 の内側面 4 c よりも第 1 領域 R 1 側に突出している。そして、第 2 の枠体 5 の底面 5 a の少なくとも一部は、パッケージ 1 E の内部に露出している。なお、図 29 には第 2 の枠体 5 の部分 5 3 の内側面 5 c が、第 1 の枠体 4 の部分 4 3 の内側面 4 c よりも突出している例を示しているが、第 2 の枠体 5 の部分 5 1, 5 2, 5 4 それぞれの内側面 5 c もまた、第 1 の枠体 4 の部分 4 1, 4 2, 4 4 それぞれの内側面 4 c よりも突出していてもよい。第 2 の枠体 5 の内側面 5 c の突出長さ W f は、例えば 50 μ m 以上 500 μ m 以下であり、より好ましくは 100 μ m 以上 300 μ m 以下であり、例えば 200 μ m である。

10

【0089】

本変形例においても、第 3 変形例と同様に、第 2 の枠体 5 の外側面 5 d の少なくとも一部は、第 1 の枠体 4 の外側面 4 d よりも第 1 領域 R 1 と反対側に突出していてもよい。或いは、第 2 の枠体 5 の外側面 5 d は、第 1 の枠体 4 の外側面 4 d と面一であってもよい。

【0090】

半導体装置のパッケージ内に半導体素子 103, 104 を配置する際、半導体素子 103, 104 が誤って壁部 3 に過度に接近することがある。本変形例においては、半導体素子 103, 104 が壁部 3 に接近したとき、半導体素子 103, 104 が第 1 の枠体 4 より先に第 2 の枠体 5 と接触する可能性が高い。したがって、半導体素子 103, 104 の信号入力電極（又は信号出力電極）と第 1 の枠体 4 とが短絡することを抑制できる。なお、本変形例においても上述した第 1 実施形態と同様の作用効果が奏され、課題が解決される。

20

【0091】

本開示による半導体装置用のパッケージ及び半導体装置は、上述した実施形態及び各変形例の例示に限定されるものではなく、他に様々な変形が可能である。例えば、上述した各実施形態及び各変形例を、必要な目的及び効果に応じて互いに組み合わせてもよい。

【符号の説明】

【0092】

1 A, 1 B, 1 C, 1 D, 1 E, 1 F, 1 G … パッケージ

30

2 … ベースプレート

2 a … 主面

2 b … 裏面

3 … 壁部

4 … 第 1 の枠体

4 a … 底面

4 b … 天面

4 c … 内側面

4 d … 外側面

5 … 第 2 の枠体

40

5 a … 底面

5 b … 天面

5 c … 内側面

5 d … 外側面

6 … 金属膜（第 1 の金属膜）

6 a … 上面

7 … リード部

8 … リードフレーム

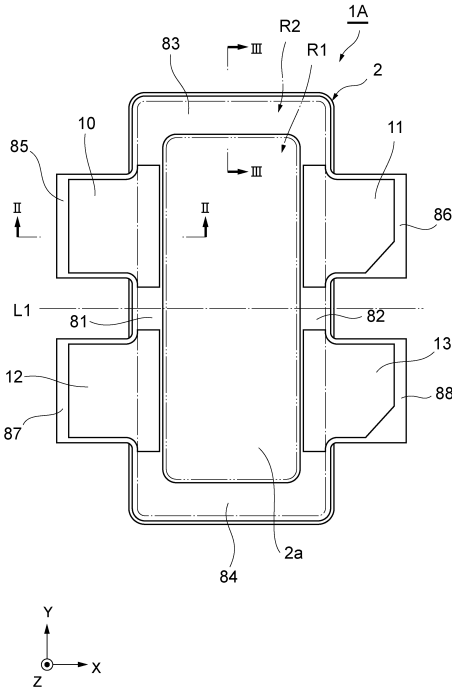
8 a … 第 1 主面

8 b … 第 2 主面

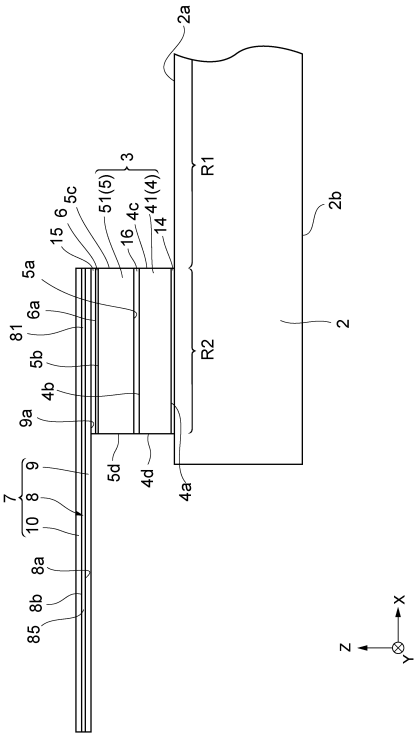
50

9 …金属膜（第2の金属膜）	
9 a …下面	
10, 11, 12, 13 …金属膜（第3の金属膜）	
14 …第1接合材	
15 …第2接合材	
16 …接着部材	
17 …組立体	
31, 32 …壁部	
41, 42, 43, 44, 51, 52, 53, 54 …部分	
61, 62, 63, 64 …金属膜（第1の金属膜）	10
71, 72, 73, 74, 75, 76, 77, 78 …リード部	
75 a, 76 a, 77 a, 78 a …基端部	
75 b, 76 b, 77 b, 78 b …突出部	
75 c …第1主面	
75 d …第2主面	
81, 82, 83, 84 …部分	
85, 86, 87, 88 …突出部	
89 …リードフレーム	
89 a …第1主面	
89 b …第2主面	20
100 A, 100 B, 100 C …半導体装置	
101, 102 …整合回路	
103, 104 …半導体素子	
105, 106, 107, 108, 109, 110 …ボンディングワイヤ	
112 …蓋部	
L1, L2 …中心線	
R1 …第1領域	
R2 …第2領域	
R11, R12, R13, R14 …領域	
V …ビア	30

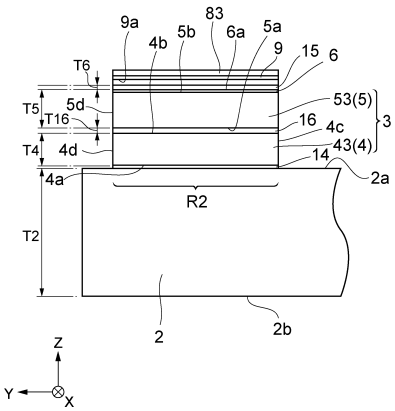
【図面】
【図 1】



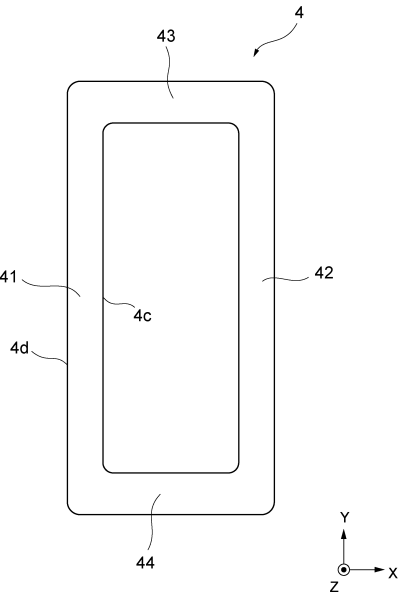
【図 2】



【図 3】



【図 4】



10

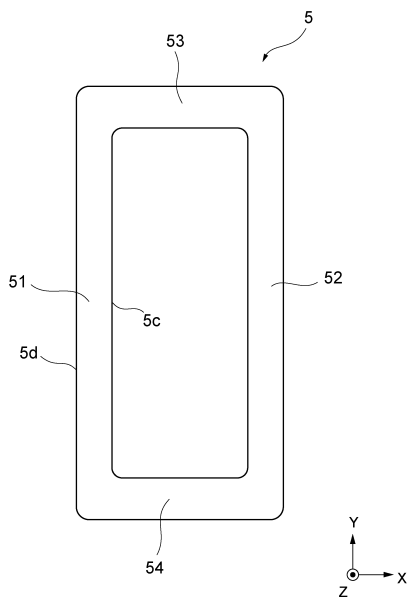
20

30

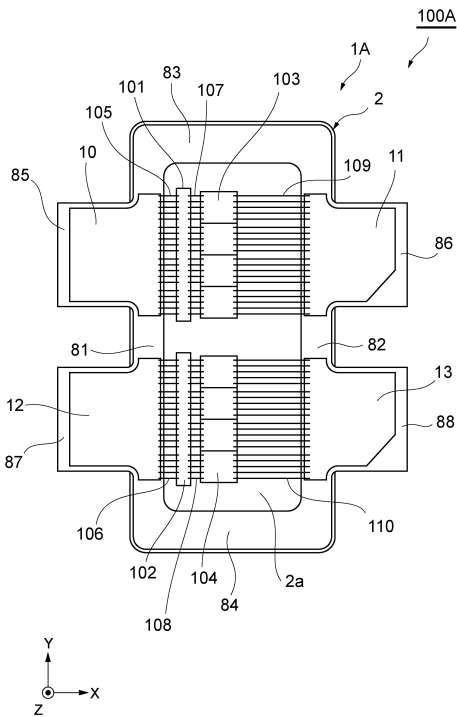
40

50

【図 5】



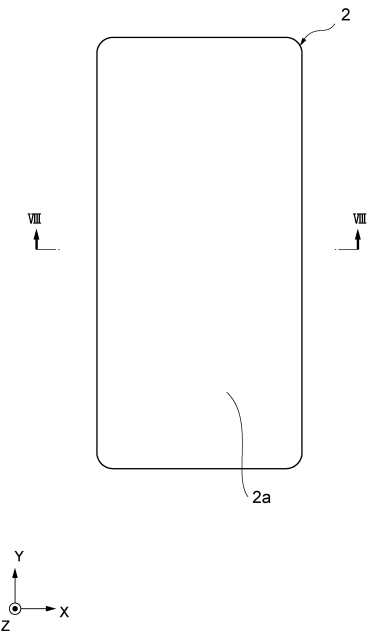
【図 6】



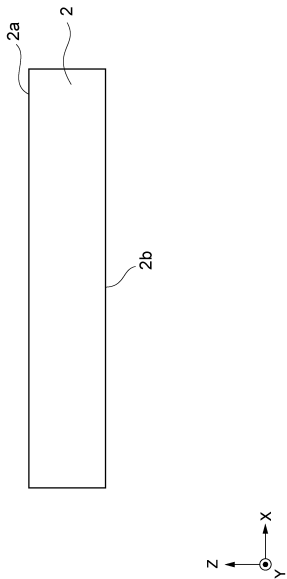
10

20

【図 7】



【図 8】

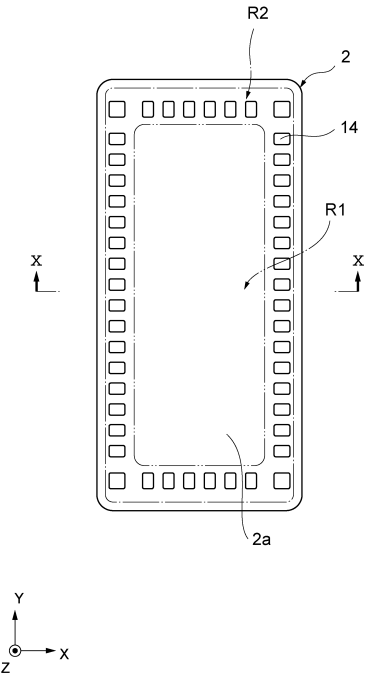


30

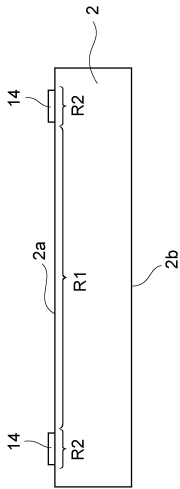
40

50

【図 9】



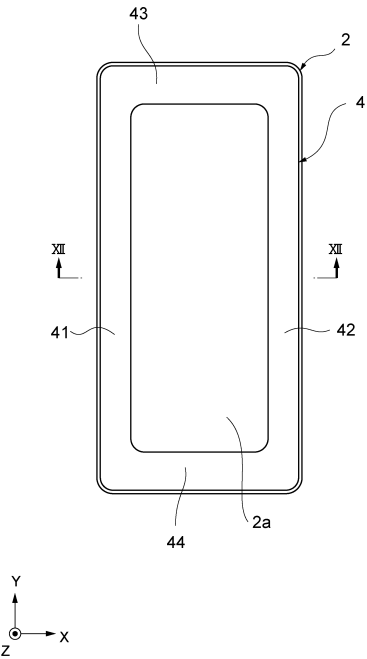
【図 10】



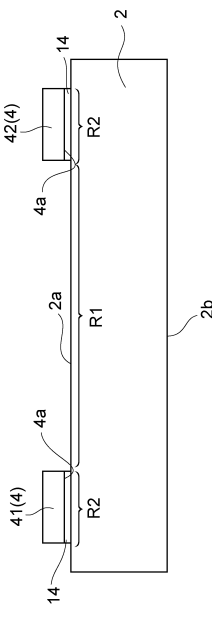
10

20

【図 11】



【図 12】

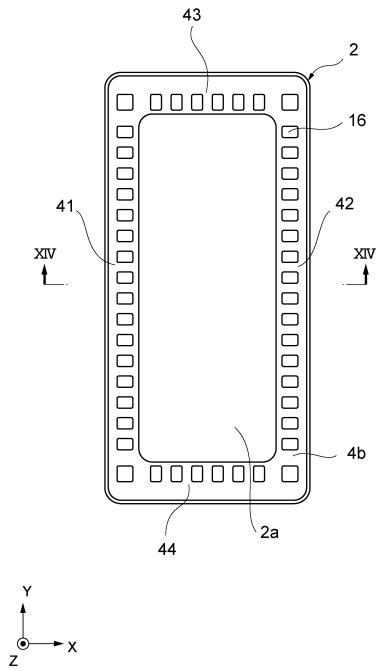


30

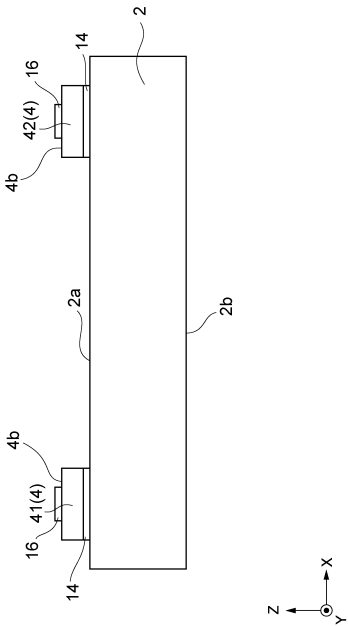
40

50

【図 1 3】



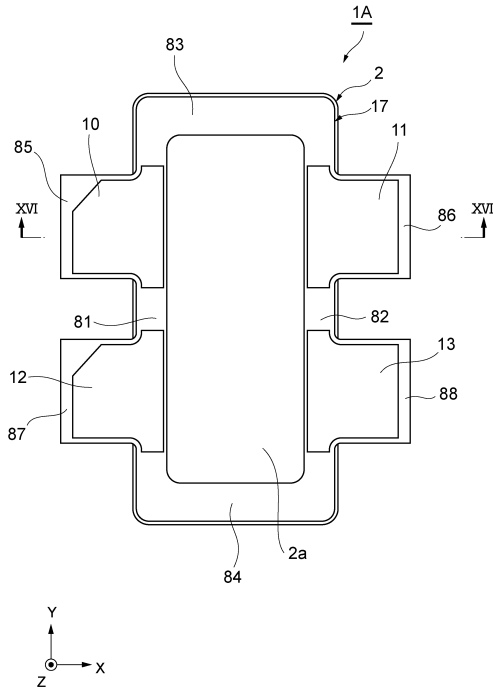
【図 1 4】



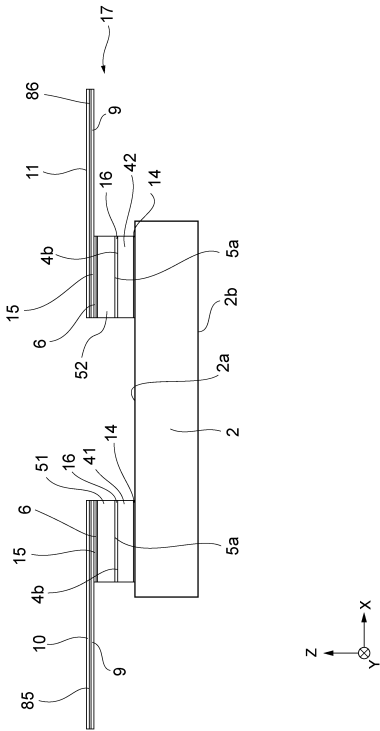
10

20

【図 1 5】



【図 1 6】

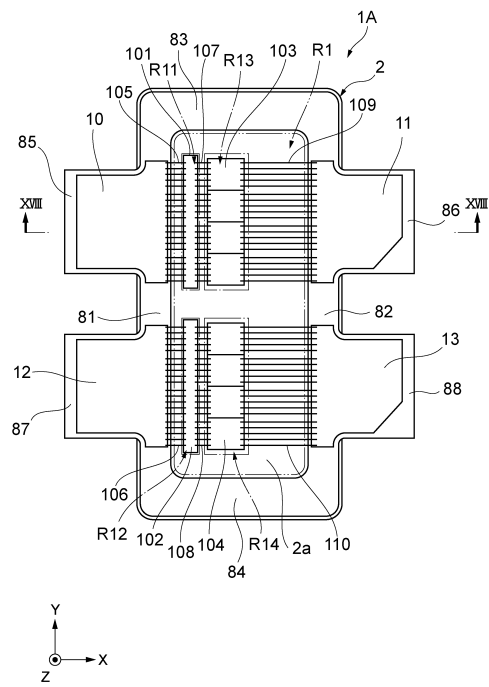


30

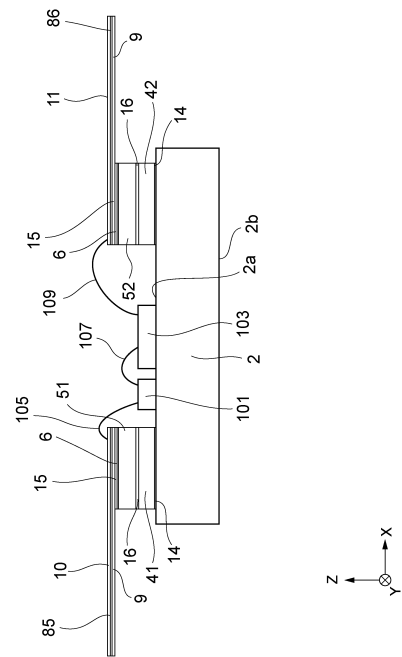
40

50

【図 17】



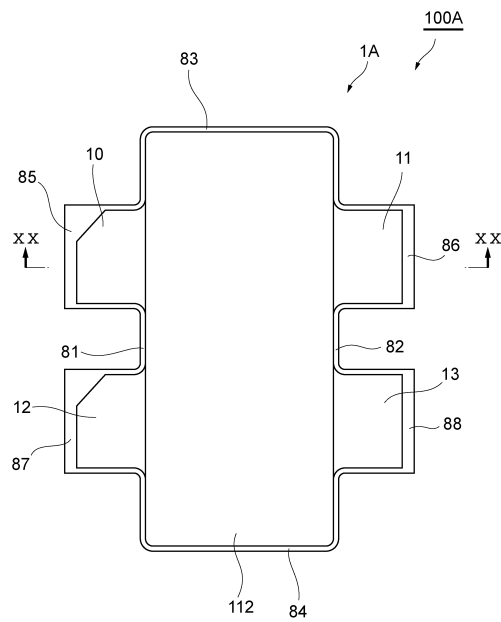
【図 18】



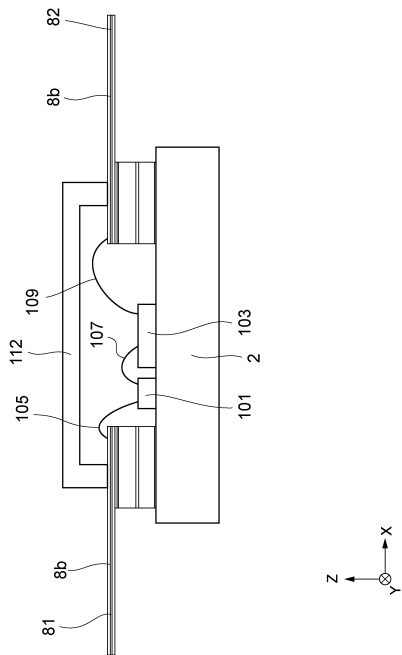
10

20

【図 19】



【図 20】

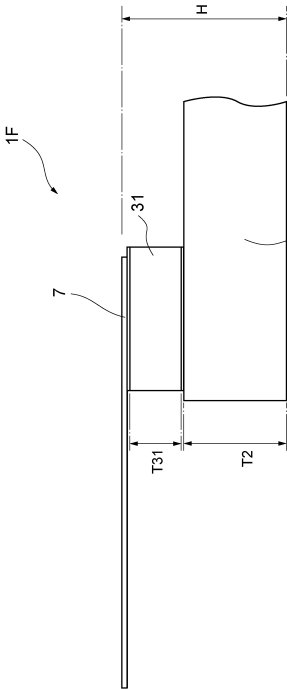


30

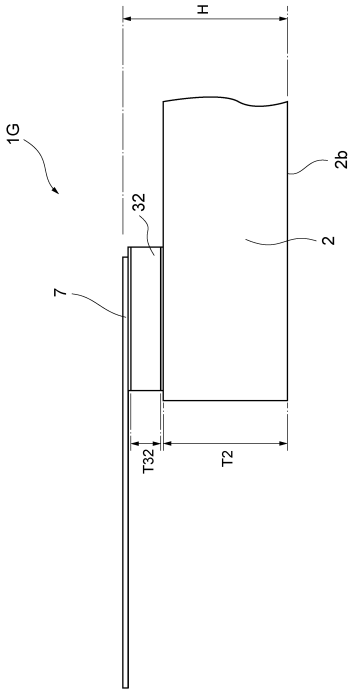
40

50

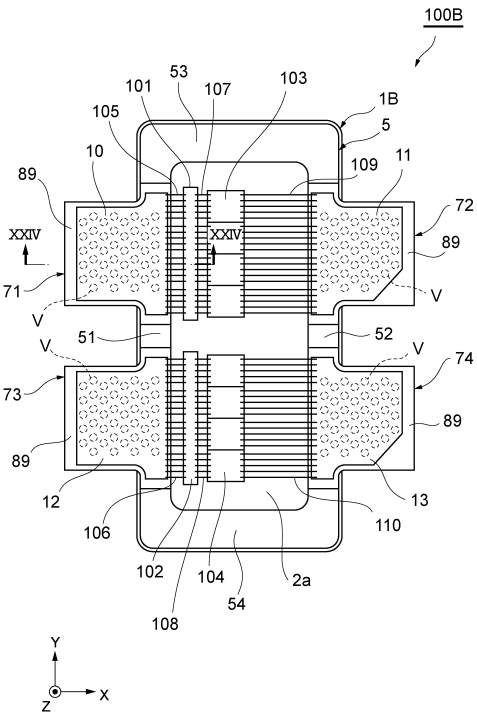
【図 2 1】



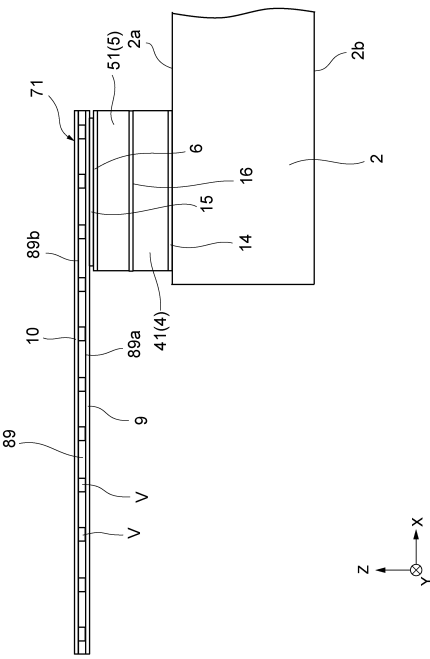
【図 2 2】



【図 2 3】



【図 2 4】



10

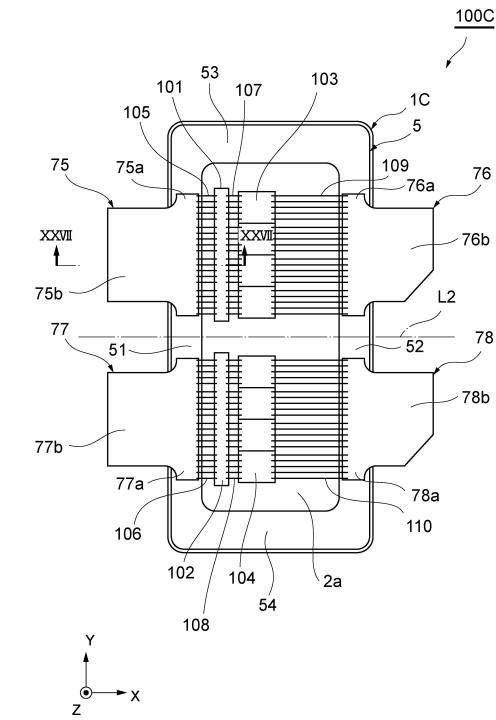
20

30

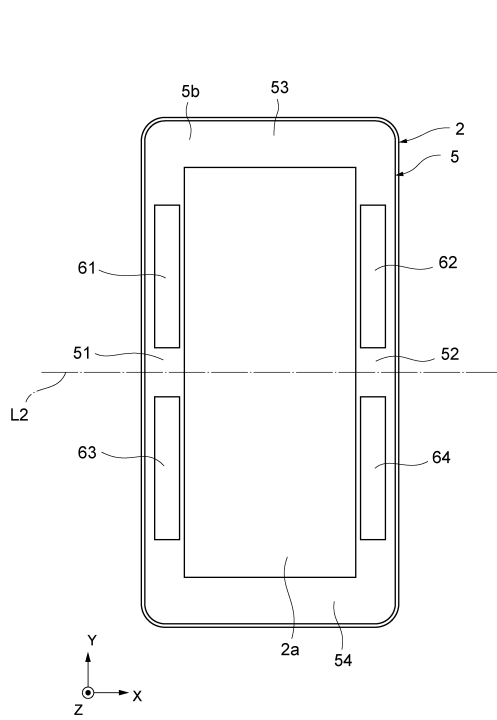
40

50

【図 2 5】



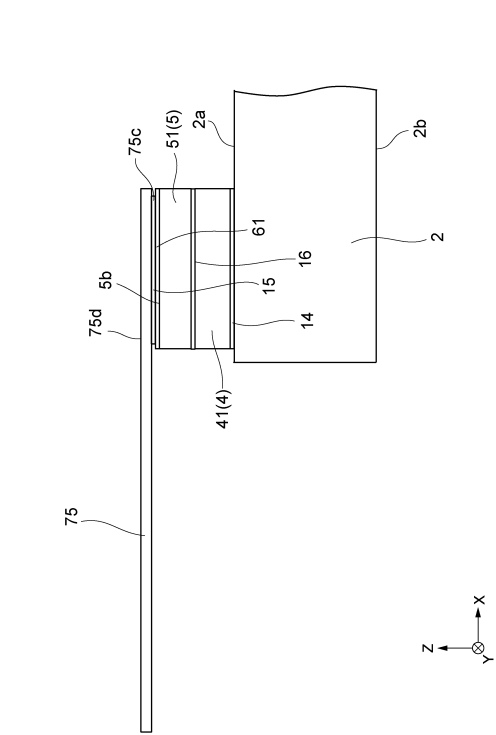
【図 2 6】



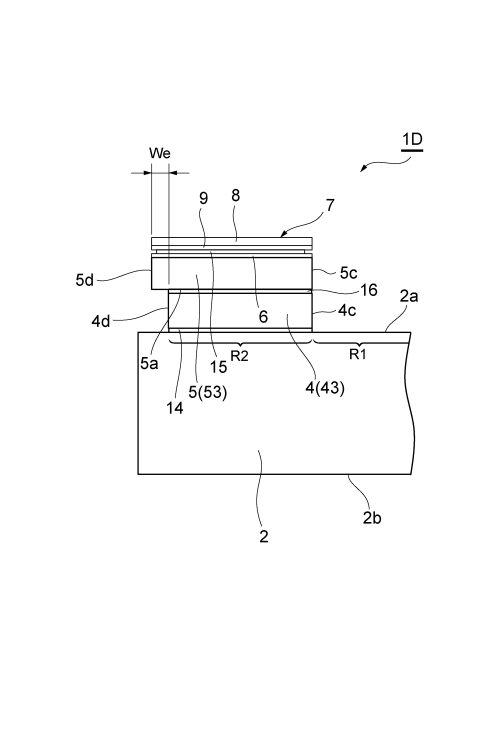
10

20

【図 2 7】



【図 2 8】

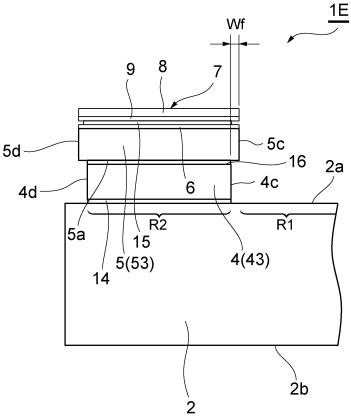


30

40

50

【図 29】



10

20

30

40

50

フロントページの続き

内
審査官 秋山 直人

(56)参考文献 特開 2014-057304 (JP, A)
特開 2001-168238 (JP, A)
特開 2020-136339 (JP, A)
特開 2021-036592 (JP, A)
特開 2020-136674 (JP, A)
特開 2017-120848 (JP, A)

(58)調査した分野 (Int.Cl., DB名)
H01L 23/04
H01L 23/02
H01L 23/08