

双面影印

|      |            |
|------|------------|
| 申請日期 | 88. 3. 3   |
| 案 號  | 88103776   |
| 類 別  | H01L 21/60 |

A4  
C4

533519

(以上各欄由本局填註)

|        |               |                                                        |  |
|--------|---------------|--------------------------------------------------------|--|
| 公告本    |               | 發明專利說明書                                                |  |
| 一、發明名稱 | 中 文           | 半導體元件及其製造方法                                            |  |
|        | 英 文           | SEMICONDUCTOR DEVICE AND METHOD FOR PRODUCING THE SAME |  |
| 二、發明人  | 姓 名           | (1)渡邊英二<br>(2)村田浩一                                     |  |
|        | 國 籍           | 日 本                                                    |  |
|        | 住、居所          | (1)(2)日本國神奈川縣川崎市中原區上小田中4丁目1番1號                         |  |
|        |               |                                                        |  |
| 三、申請人  | 姓 名<br>(名稱)   | 日商・富士通股份有限公司                                           |  |
|        | 國 籍           | 日 本                                                    |  |
|        | 住、居所<br>(事務所) | 日本國神奈川縣川崎市中原區上小田中4丁目1番1號                               |  |
|        | 代 表 人<br>姓 名  | 秋草直之                                                   |  |

經濟部智慧財產局員工消費合作社印製

裝

訂

線

(由本局填寫)

|           |
|-----------|
| 承辦人代碼：    |
| 大類：       |
| I P C 分類： |

A6  
B6

本案已向：

日本 國（地區） 申請專利，申請日期： 1999,4,13 案號： 特願平11-105586 ， ☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

## 五、發明說明( 1 )

### 本發明之背景

#### 1. 本發明之範疇

本發明一般係有關於半導體元件及其製造方法，且特別是有關於半導體元件以及製造該半導體元件的方法，其中設置於半導體基材上的電極係各別地經由障蔽金屬構造而連接至凸出的電極。

最近幾年，隨著縮小型半導體元件的需求增加，一使用凸出電極(諸如隆起物)作為連接端子之倒裝片種類的半導體元件已獲得重視。

另一方面，該半導體元件被要求具有高可信度，且為了這個原因，其必須製造具有高可信度的凸出電極。

#### 2. 相關技藝的描述

第1圖係顯示一具有一般凸出電極的傳統半導體元件1。如圖所示，該半導體元件1包括多數個置於其上之半導體晶片之迴路形成表面上的電極墊3，且多數個隆起物係各別設置於此等電極墊3上。

第2圖係為一顯示該半導體元件1之電極墊3及圍繞其周圍之其他部分的放大圖。如圖所示，該隆起物4係非直接裝設於該電極3上，而是經由一設置於其上之障蔽金屬構造10連接之。第2圖之詳細敘述係如下。

該迴路形成表面係由一形成於其上之絕緣層6保護之。該絕緣層6包括一孔口7，其係設計於電極5形成的位

## 五、發明說明( 2 )

置上，其中該孔口7係暴露出該欲於其上形成電極5之迴路形成表面的一部份。

該障蔽金屬構造10係被構形以為一沈積構造，該沈積構造係由三層沈積層所構成：一第一傳導金屬層11、第二傳導金屬層12，以及一第三傳導金屬層13。此一障蔽金屬構造10係被用以防止該組成焊接隆起物4之金屬元件所造成之朝該電極墊3的擴散。特別是，因該隆起物為各種金屬元素之合金，當該焊接隆起物4係直接焊接至該電極5時，該其中之金屬元素可能藉由擴散的方式穿透進入該電極5。此係帶來一個問題，即該電極墊3的耐久性降低，且藉此該易碎之隆起物4可能與電極墊3分離。因此，該障蔽金屬構造10僅係用於解決該問題。

該第一傳導金屬層11，即該障蔽金屬構造10的最下層，可能係由一與該電極墊3具有良好之附著性的材料所製得。該沈積於第一傳導金屬層11上的第二傳導金屬層12，可能係由一與該第一傳導金屬層11具有良好之附著性的材料所製得。該沈積於第二傳導金屬層12上的第三傳導金屬層13，可能由一不但具有一附著至該第二傳導金屬層12及隆起物4之特性，且具有防止該隆起物4中之金屬元素擴散之特性的材料所製得。

該障蔽金屬構造10係由以下的方式所形成。首先，該第一傳導金屬層11係形成於該半導體晶片2上，以覆蓋該電極墊3。第二，該第二傳導金屬層12係沈積於該第一傳導金屬層11上，而後，一具有於一相對該障蔽金屬構造10

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( 3 )

之預定形狀之開口的光阻層係於其上形成。第三，於該光阻層存在的狀況下，該第三傳導金屬層13係沈積於該第二傳導金屬層12上。最後，移除該光阻層以及該第一11及第二傳導金屬層12之不想要的部分，該障蔽金屬構造10係形成。

此時，該用以形成第二傳導金屬層12之材料必須對該第一11及第三13傳導金屬層具有良好的附著性。為了此理由，選擇該第二傳導金屬層12之材料的自由度受到限制。於傳統上，主要為了符合習知技術之附著性的要求，一抗擴散及抗氧化性不佳之材料須被使用於第二傳導金屬層12中。

進一步來說，需注意的是該傳統障蔽金屬構造10係被構形，以使得該第二傳導金屬層12暴露出其側壁表面。此會造成一個問題，即在隆起物4形成期間，該形成隆起物4之材料可能會與該第二傳導金屬層12所暴露之側壁表面相接觸。

在此種傳統的構造中，該構成該隆起物4的金屬元素係欲自其側表面以側面方向穿透進入該第二傳導金屬層12。此會使該第二傳導金屬層12的障蔽特性下跌，且該第二傳導金屬層12係由於側面擴散而變得易碎。在此案件中，該第一11及第三13傳導金屬層可能與該第二傳導金屬層彼此分離。

進一步來說，於該第二傳導金屬層12係由一弱抗氧化性之材料所形成之案件中，該暴露的側壁表面係易於被氧

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明( 4 )

化。當該第二傳導金屬層12的側壁表面被氧化時，該暴露的側壁表面在轉移該焊接隆起物時不會被該熔融焊料合金所覆蓋，其係因為由熔融焊料合金所造成之氧化表面的較差濕潤性。因此，該隆起物4的可信度係降低。

### 本發明之概要說明

本發明之一般目的係在提供一半導體元件以及用於製造該半導體元件的方法，其中該上述之缺點係被剔除。

本發明之其他及更特殊的目的係在提供一半導體元件及製造該半導體元件的方法，其中該設置於該半導體基材上的電極以及該具有高可信度之凸出電極可被連接。

本發明之又一目的係在提供一半導體元件，其包含一半導體基材、多數個設置於該半導體基材上的電極墊、多數個凸出電極，其各個凸出電極係符合該設置於半導體基材上的電極墊、多數個設置以符合該電極墊之障蔽金屬構造，每一個障蔽金屬構造包括多數個用於該將電極墊交互連接至該凸出電極之沈積傳導金屬層，其中與該凸出電極相接觸之障蔽金屬構造之多數傳導金屬層的最上層，係覆蓋該置於最上層之傳導層下之傳導金屬層的外側壁。

本發明之又一目的係在提供一用於製造一半導體元件的方法，其包含下列步驟：a)形成一障蔽金屬構造，其包括多數個於電極墊上之沈積的傳導金屬層，該電極墊設置於該半導體元件之半導體基材之上；以及b)而後，於障蔽金屬構造上形成一凸出電極；其中該步驟a)更進一步包含

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(5)

下列之次步驟：--於該半導體基材上形成一第一傳導金屬塗覆層，該第一傳導金屬塗覆層係由一與該電極具有良好之附著性的材料所製得；--於該第一傳導金屬塗覆層上形成一第二傳導金屬塗覆層，以電氣連接至該電極，該第二傳導金屬塗覆層，其係由一與該第一傳導金屬塗覆層具有良好之附著性的材料所製得，該第一及第二金屬塗覆層係形成為一第一金屬層；--形成一第二金屬層，其具有一至少包括該電極墊之形成區域的區域，其係藉由僅對該第二傳導金屬塗覆層進行一圖案化方法而形成；--形成一第三傳導金屬塗覆層，其係由一與該第二傳導金屬塗覆層及該凸出電極具有良好之附著性的材料所製得，以至少覆蓋該包括一側壁部分的第二傳導金屬層；以及，--同時，使用該第三傳導金屬層當作一光罩，以於該第傳導金屬層形成圖案。

本發明之其他目的、特徵及優點將由該下列詳細說明並讀取所附隨之圖式時，而變得更清楚。

### 圖式之簡要說明

第1圖係為一顯示一具有隆起物及電極墊之傳統半導體元件的圖式；

第2圖係為一顯示如第1圖電極墊之一之障蔽金屬構造的放大圖；

第3圖係為一顯示本發明之第一具體實施例之一個設置於半導體元件上之電極墊之障蔽金屬構造的放大圖；

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明( 6 )

第4圖為一用於說明製造該一具體實施例之方法，以及顯示在如本發明之障蔽金屬構造形成之前之狀態的圖式；

第5圖為一用於說明製造該第一具體實施例之半導體元件的方法，以及顯示在如本發明之第一及第二傳導金屬層形成時之狀態的圖式；

第6圖為一用於說明製造該一具體實施例之半導體元件的方法，以及顯示在如本發明之第二傳導金屬層形成時之狀態的圖式；

第7圖為一用於說明製造該一具體實施例之半導體元件的方法，以及顯示如本發明之提供一光阻層時之狀態的圖式；

第8圖為一用於說明製造該一具體實施例之半導體元件的方法，以及顯示在如本發明之第三傳導金屬層形成時之狀態的圖式；

第9圖為一用於說明製造該一具體實施例之半導體元件的方法，以及顯示在如本發明之障蔽金屬構造形成時之狀態的圖式；

第10圖係為一顯示本發明之第二具體實施例之一設置於半導體元件上之電極墊之障蔽金屬構造的放大圖。

### 較佳具體實施例之詳細敘述

第3圖到第9圖係為一用於說明本發明之第一具體實施例之半導體元件20A及製造該半導體元件之方法的圖式。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( 7 )

第3圖係為一顯示一半導體元件20A之電極墊23A及圍繞其周圍之其他部分的放大圖。第4到第9圖亦顯示製造該設置於半導體元件20A上之障蔽金屬構造30之依序程序。

本發明之半導體元件20A之特徵在於障蔽金屬構造30，而其等之其他部分係與傳統之半導體元件相同。於3至第9圖中，該元件與第1及第2圖相同者係給予相同的參考數字。

如第3圖所示，該設置於半導體元件20A上之電極墊23A包括一形成於一半導體晶片2上之電極5，以及一形成於該電極5上之障蔽金屬構造30。關於該具體實施例之半導體元件20A，該障蔽金屬構造30A係為一沈積之構造，其係由一第一31、第二32、及第三33金屬層所構成。

該第一傳導金屬層31，其為接連該電極5之最下層，其係由一具有良好之接連至電極之性質的材料所製得。於該具體實施例中，該第一傳導金屬層31特別是由諸如鈦(Ti)之材料所製得，且具有一約500nm的厚度。

除了鈦，該第一傳導金屬層31亦可由選自於下列之金屬所製得：鉻(Cr)、鉬(Mo)、鎢(W)、或一包含選自於下列金屬之合金：鈦(Ti)、鉻(Cr)、鉬(Mo)及鎢(W)。

該第二傳導金屬層32，其係介於該第一傳導金屬層31及第三傳導金屬層33之間，其係由一與該二者具有良好之附著性質的材料所製得。於該具體實施例中，該第二傳導金屬層32特別是由諸如鎳(Ni)之材料所製得，且具有一約500nm的厚度。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明( 8 )

除了鎳，該第二傳導金屬層32亦可由下列之金屬所製得：銅(Cu)、或鈀(Pd)、或一包含選自於下列金屬之合金：銅(Cu)、鎳(Ni)、及鈀(Pd)。

該置於最上層的第三傳導金屬層33A，亦指稱為最上層之傳導金屬層。同樣地，該第二傳導金屬層33A必須而一與該隆起物4(本具體實施例之焊接隆起物)具有良好之附著性以及對該形成該隆起物4之材料(本具體實施例之焊料)具有抗擴散性之材料所製得，或是由一具有良好之抗氧化性之材料所製得。於該具體實施例中，該第三傳導金屬層33特別是由諸如金(Au)之材料所製得，且具有一約100nm(0.1mm)的厚度。

除了金，該第三傳導金屬層33亦可由選自於下列之金屬所製得：鉑(Pt)、鈀(Pd)、鎳(Ni)、或一包含選自於下列金屬之合金：鉑(Pt)、鈀(Pd)、及鎳(Ni)。每一種金屬必須確定其與該隆起物4之良好附著性且了解其抗氧化性。同樣地，一金屬材料必須確定其與該隆起物4之良好附著性及了解其抗氧化性，鎳(Ni)或一主要包含鎳(Ni)之合金係可被使用。

於此具體實施例中，該第一31、第二32、及第三33A傳導金屬層係各自被敘述為一單一金屬層。然而、於本發明中並不限定於此，即其等並非永遠被構形成單一金屬層，而本身可能為一多層傳導金屬層。

必須注意的是，於此具體實施例中，該第三傳導金屬層33A係設有一覆蓋部分34A，作為其等用於覆蓋該第二

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(9)

傳導金屬層32之側壁表面的部分。於本發明之具體實施例中的障蔽金屬構造30A中，該第二傳導金屬層32之側壁表面係不被暴露，而是完整地該第三傳導金屬層33所覆蓋。

為了此原因，本發明之具體實施例係允許該隆起物4延伸至該相對於第二傳導金屬層32之側邊的區域。即，該覆蓋部分34A係與該第三傳導金屬層33A一體形成，且該覆蓋部分34A對該隆起物4之焊料具有一良好的濕性。

因此，其可能提供該隆起物4一覆蓋部分34A，其覆蓋該第二傳導金屬層32之側壁表面。藉此，可增加該隆起物4與該第三傳導金屬層33A的接觸區域，且結果為該隆起物4與該障蔽金屬構造30A間之附著性及強度增加。

一旦該第二傳導金屬層32之側壁表面被該覆蓋部分34A所完全覆蓋，其中該可阻抗擴散之覆蓋部分34A係由諸如鎳(Ni)之材料所製得，該隆起物4係可被防止擴散至該第二傳導金屬層32，甚至於在該第二傳導金屬層32由一無法阻抗焊接隆起物4擴散之金屬材料所製得的例子中亦是如此。

藉由使用該可阻抗隆起物4擴散之材料以形成該第三傳導金屬層33A，可避免該隆起物4之焊料擴散至該第二傳導金屬層32，以及進一步透過進入該電極墊3。因此，該半導體元件20A的可信度增加。

接下來係為一用於製造上述之障蔽金屬構造30A之方法的敘述。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明 ( 10 )

第4圖係顯示該半導體晶片2之圖式，該晶片上之開口部分係提供用以將該電極墊3暴露至該絕緣層6。關於該製造方法，首先，藉由一濺鍍方法於該半導體晶片2上形成一第一傳導金屬塗覆層41。而後，如第5圖所示，於該第一傳導金屬塗覆層41上形成一第二傳導金屬塗覆層42。

於該具體實施例中，該第一傳導金屬塗覆層41可由鈦(Ti)製得，且其具有約500nm的厚度。該第二傳導金屬塗覆層42可由鎳(Ni)製得，且其具有約500nm的厚度。

如第6圖所示，當該第一傳導金屬塗覆層41與第二傳導金屬塗覆層42已形成後，一正光阻層44A係提供用以覆蓋該電極墊3。而後，藉由濕式蝕刻方式將該第二傳導金屬塗覆層42係被圖案化成例如100  $\mu\text{m}$ 之直徑大小，以使得該第二傳導金屬層32可被形成。然後，移除該光阻層44A。

而後，如第7圖所示，一具有尺寸110  $\mu\text{m}$ 直徑之較大光阻層開口的正光阻層44B，係形成於該第一傳導金屬塗覆層41上，且於該電極墊3之上層位置。

如第8圖所示，一電流係施用至該第一傳導金屬塗覆層41上。而後，藉由電解電鍍方法將該第三傳導金屬層33A以0.1  $\mu\text{m}$ 的厚度形成於該第一傳導金屬塗覆層41以及該第二傳導金屬層32上。於此具體實施例中，該第三傳導金屬層33A係由金(Au)所製得。如前所述，一旦該光阻層44B包括一尺寸大小大於該第二傳導金屬層32之開口時，該第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( 11 )

三傳導金屬層33A係藉由電解電鍍方法形成，以可覆蓋該第二傳導金屬層32的側壁表面。

然後，移除該光阻層44B，且同時以該第三傳導金屬層33A為一罩幕，藉由濕式蝕刻方式移除該第一傳導金屬塗覆層41不想要的部分。如第9圖所示，藉此可製造該障蔽金屬構造30A。

由第9圖可清楚知道，於該已形成的障蔽金屬構造30A中，該第二傳導金屬層32的側壁表面係被該第三傳導金屬層33A的覆蓋部分34A所覆蓋。因此，甚至於在包含(Pb/sn(95/5))的焊接隆起物4藉由例如該焊接轉移方法形成於前述之障蔽金屬構造30A上的例子中，該隆起物4甚至可於其上形成，因為該第三傳導金屬層33A的覆蓋部分34A係設該第二傳導金屬層32的側壁表面上。結果，該具有障蔽金屬構造30A之隆起物4的接觸區域係增加，且藉此其等之附著強度可被改善。

此外，於此具體實施例中，該第一傳導金屬層31係由鈦(Ti)所製得，但亦可由鉻(Cr)、鈦(Ti)、鎢(W)、或主要包含其等之金屬所製造。該上述所提及之金屬塗覆層甚至可各自由多層所構成。

第10圖係為一顯示本發明之第二具體實施例之半導體元件20B之電極墊構造23B及其鄰近部分的放大圖。於第10圖中，其係與第3至第9圖所示相同之部分，係給予相同的參考數字，且省略其等之敘述。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明 ( 12 )

於此具體實施例中，一障蔽金屬構造30B係由第一傳導金屬層31、第二傳導金屬層32及第三傳導金屬層33B所構成。

該第一傳導金屬層31係由鈦(Ti)所製得且具有500nm的厚度。該第二傳導金屬層32係由銅(Cu)所製得且具有500nm的厚度。第三傳導金屬層33B係以電解電鍍方法由鎳(Ni)所製造，其係與第一具體實施例所使用的相同，且具有2  $\mu$  m的厚度。

如第10圖所示，需要注意的是，該第一31及第二傳導金屬層32二者之側壁表面係由覆蓋部分34B所覆蓋，該覆蓋部分係與該第三傳導金屬層33B一體形成。在前述之第一具體實施例中，該描述之構造係僅該第二傳導金屬層32之側壁表面被第三傳導金屬層33A之覆蓋部分34A所覆蓋，但其亦可如第二具體實施例所示，可被構形使該一31及第二32傳導金屬層之側壁表面被第三傳導金屬層33A之覆蓋部分34A所覆蓋。

於焊接隆起物4藉由例如該轉移方法形成於前述之障蔽金屬構造30A上的例子中，假若使用該如第2圖所顯示之傳統構造(其中包含於該隆起物4中之錫(Sn)係易於擴散至由銅(Cu)所製成之第二傳導金屬層12中)，會有一可能性，即Cu-Sn擴散會因該第二傳導金屬層32之側壁表面而增加。

然而，根據本發明之障蔽金屬構造30B，一旦該第二傳導金屬層32之側壁表面被該由可阻抗Cu-Sn擴散之鎳(Ni)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 13 )

所製得之第三傳導金屬層33B所覆蓋，可防止該由其等所造成之Cu-Sn擴散的增加。

更進一步來說，於此具體實施例中，除了該第二傳導金屬層32，該第一傳導金屬層31亦可被該第三傳導金屬層33B所覆蓋，且藉此隆起物4與該障蔽金屬構造30B的接觸區域可進一步增加。因此，可獲得高可信度之半導體元件20B。

該以上之敘述係提供以使熟悉此技藝者可製造並使用該發明，且敘述實施該等發明之可預期的最佳狀態。

本發明並不限於特別描述之具體實施例中，且在不違背本發明之範疇內可進行各種變化及改善。

本發明係以於1999年4月13日所申請之日本較早申請案No. 11-105586之完整內容為基礎，於此併為參考資料。

### 元件標號對照表

|               |           |               |           |
|---------------|-----------|---------------|-----------|
| 1、20A、20B     | 半導體元件     | 2             | 半導體晶片     |
| 3、23A、23B     | 電極墊       | 4             | 隆起物       |
| 5             | 電極        | 6             | 絕緣層       |
| 7             | 孔口        | 10、30、30A、30B | 障蔽金屬構造    |
| 11、31         | 第一傳導金屬層   | 12、32         | 第二傳導金屬層   |
| 13、33、33A、33B | 第三傳導金屬層   |               |           |
| 34A、34B       | 覆蓋部分      |               |           |
| 41            | 第一傳導金屬塗覆層 | 42            | 第二傳導金屬塗覆層 |
| 44A、44B       | 正光阻層      |               |           |

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 四、中文發明摘要（發明之名稱： 半導體元件及其製造方法 )

一包括一障蔽金屬構造之半導體元件，該障蔽金屬構造係插設於一設置在半導體晶片上之電極及一隆起物之間。該障蔽金屬構造具有第一至第三傳導金屬層，該第三金屬層係為其等之最上層，其與該隆起物相接觸，且覆蓋該由弱抗擴散性及弱抗氧化性之材料所製造之第二傳導金屬層。

## 英文發明摘要（發明之名稱： SEMICONDUCTOR DEVICE AND METHOD FOR PRODUCING THE SAME )

A semiconductor device includes a barrier metal structure which are sandwiched between an electrode provided on a semiconductor chip and a bump. The barrier metal structure has a first through third conductive metal layers, where the third conductive metal layer as an uppermost layer thereof in contact with the bump covers the second conductive metal layer made of a material which is weak in resistance to diffusion and oxidation.

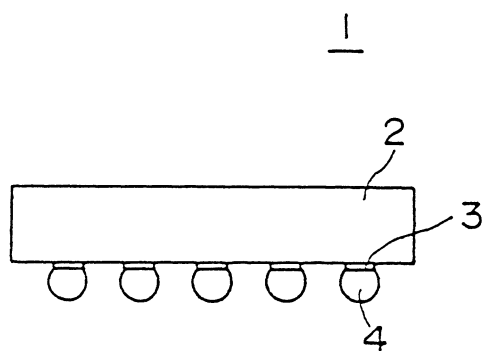
（請先閱讀背面之注意事項再填寫本頁各欄）

裝

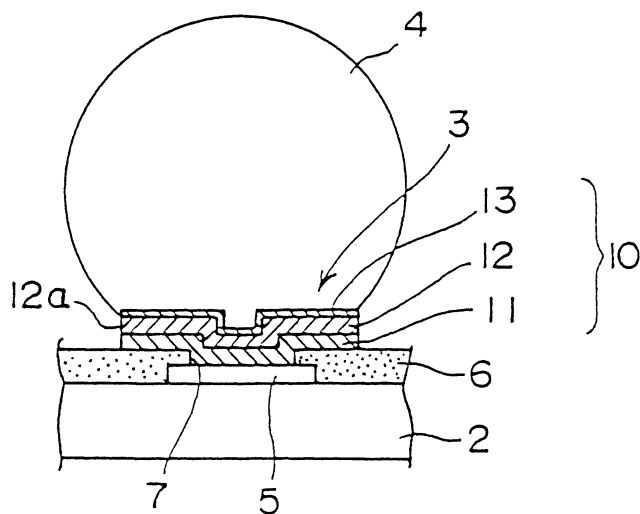
訂

8/103776

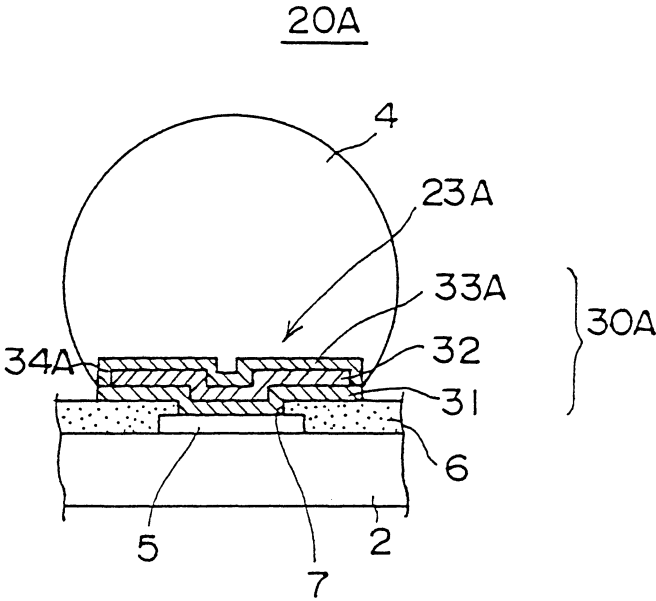
第 1 圖



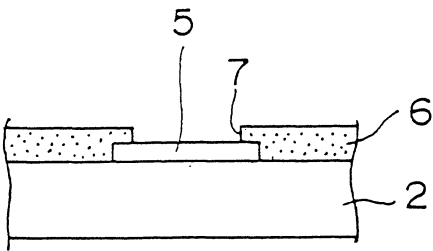
第 2 圖



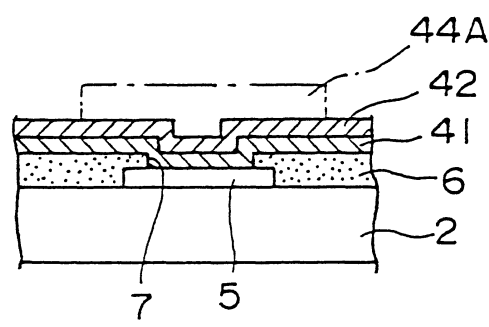
第 3 圖



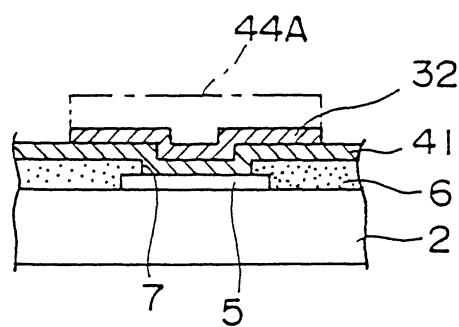
第 4 圖



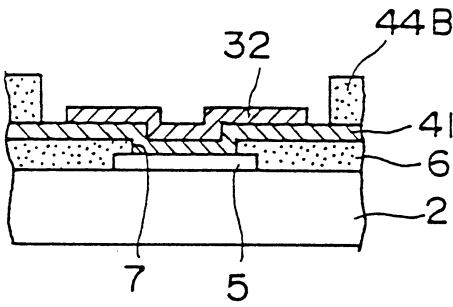
第 5 圖



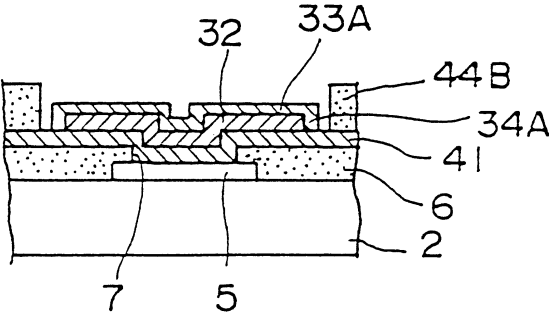
第 6 圖



第 7 圖



第 8 圖





## 六、申請專利範圍

第 89103776 號專利再審查案申請專利範圍修正本 92.01.29

1. 一種半導體元件，其包含：

一半導體基材；

多數個設置於該半導體基材上的電極墊；

多數個該符合該多數個電極墊之凸出電極；以及

多數個障蔽金屬構造，每一個障蔽金屬構造包括多數個用於將該設置於半導體基材上之電極交互連接至該凸出電極之沈積傳導金屬層；其中

與該凸出電極相接觸之障蔽金屬構造之多數傳導金屬層的最上層，係覆蓋該其下之至少一其他之傳導金屬層的側壁表面，且其中該多數傳導金屬層的最上層係由障蔽金屬所製造。

2. 如申請專利範圍第 1 項之半導體元件，其中該障蔽金屬構造包括：

一第一傳導金屬層，其係形成於該半導體基材之電極上，且具有一單一或多數層傳導金屬塗覆層，該塗覆層係由一與該電極具有較佳附著性之材料所製成；

一第三傳導金屬層，其為最上層的傳導金屬層，且具有一單一或多數層傳導金屬塗覆層，該塗覆層係由一與該凸出電極具有較佳附著性之材料所製成；以及

一第二傳導金屬層，其夾設於該第一及三傳導金屬層之間，且具有一單一或多數層傳導金屬塗覆層，

## 六、申請專利範圍

該塗覆層係由一與該第一及三傳導金屬層具有較佳附著性之材料所製成；

該製造第三傳導金屬層之材料具抗氧化性，且進一步可抵抗該凸出電極之材料的擴散性。

3. 如申請專利範圍第 2 項之半導體元件，其中該第一傳導金屬層包括一傳導金屬塗覆層，該塗覆層係由鈦(Ti)、鉻(Cr)、及鎢(W)之任一種或由包含該鈦(Ti)、鉻(Cr)、及鎢(W)之任一種之合金所製得。
4. 如申請專利範圍第 2 項之半導體元件，其中該第二傳導金屬層包括一傳導金屬塗覆層，該塗覆層係由銅(Cu)、鎳(Ni)、及鈀(Pd)之任一種或由包含該銅(Cu)、鎳(Ni)、及鈀(Pd)之任一種之合金所製得。
5. 如申請專利範圍第 1 項之半導體元件，其中該凸出電極包括一包含錫(Sn)及鉛(Pb)或錫(Sn)及鉛(Pb)合金之至少一種的傳導金屬。
6. 一種用於製造一半導體元件的方法，其包含下列的步驟：
  - a) 形成一障蔽金屬構造，其包括多數個於電極墊上之沈積的傳導金屬層，該電極墊設置於該半導體元件之半導體基材之上；以及
  - b) 而後，於該障蔽金屬構造上形成一凸出電極；其中該步驟 a) 更進一步包含下列之次步驟：
  - 於該半導體基材上形成一第一傳導金屬塗覆層，其電氣接觸該電極墊，該第一傳導金屬塗覆層係

## 六、申請專利範圍

由一與該鄰近之電極墊具有良好之附著性的材料所製得；

--於該第一傳導金屬塗覆層上形成一第二傳導金屬塗覆層，其電氣接觸該電極墊，該第二傳導金屬塗覆層係由一與該第一傳導金屬塗覆層具有良好之附著性的材料所製得，該第一及第二金屬塗覆層係構成一第一傳導層；

--於該第一金屬層上形成一第二傳導金屬層，以使得該第二傳導金屬層具有一至少包括一該電極墊之形成區域的區域，其係藉由僅對該第二傳導金屬塗覆層進行一圖案化方法而形成；

--而後，形成一第三傳導金屬塗覆層，其係由一與該第二傳導金屬塗覆層及該凸出電極具有良好之附著性的材料所製得，以至少覆蓋該包括一側壁表面之第二傳導金屬層；

--然後，使用該第三傳導金屬層當作一光罩，以於該第一傳導金屬層形成圖案。