(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년07월01일
(11) 등록번호 10-1994747
(24) 등록일자 2019년06월25일

(51) 국제특허분류(Int. Cl.)
H01G 4/232 (2006.01) *H01G 2/06* (2006.01)
H01G 4/30 (2006.01)
(52) CPC특허분류
H01G 4/232 (2013.01)
H01G 2/06 (2013.01)
(21) 출원번호 10-2015-0125428
(22) 출원일자 2015년09월04일
심사청구일자 2018년05월02일
(65) 공개번호 10-2017-0028610
(43) 공개일자 2017년03월14일
(56) 선행기술조사문헌
JP11219847 A*
(뒷면에 계속)
전체 청구항 수 : 총 8 항

(73) 특허권자
삼성전기주식회사
경기도 수원시 영통구 매영로 150 (매탄동)
(72) 발명자
전경진
경기도 수원시 영통구 매영로 150 (매탄동)
김영기
경기도 수원시 영통구 매영로 150 (매탄동)
(뒷면에 계속)
(74) 대리인
특허법인씨엔에스

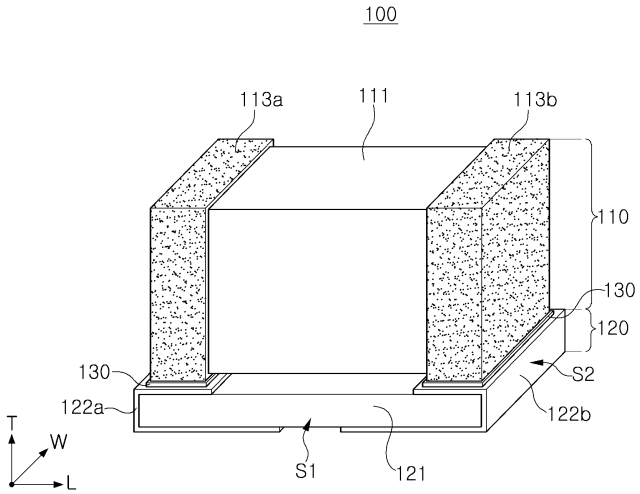
심사관 : 황승희

(54) 발명의 명칭 **커패시터 부품**

(57) 요 약

본 발명의 일 실시 형태에 따른 커패시터 부품은 내외부 전극과 커패시터 바디를 포함하는 커패시터, 그리고, 인터포저를 포함하며, 상기 인터포저는 상기 커패시터와 결합되도록 배치되며, 상기 커패시터를 향하는 제1 주면과 이에 대향하는 제2 주면, 상기 제1 및 제2 주면을 연결하는 복수의 측면을 갖는 베이스 기판, 및 상기 제1 주면으로부터 상기 복수의 측면을 통하여 상기 제2 주면까지 연결된 연결전극을 포함하며, 상기 연결전극은 상기 복수의 측면 중 길이가 상대적으로 짧은 단측면으로부터의 거리를 기준으로 상기 제1 주면보다 상기 제2 주면에서 형성된 부분의 길이가 더 긴 것을 특징으로 한다.

대 표 도 - 도1



(52) CPC특허분류
H01G 4/30 (2013.01)
(72) 발명자
나승현
경기도 수원시 영통구 매영로 150 (매탄동)
김수정
경기도 수원시 영통구 매영로 150 (매탄동)
박상수
경기도 수원시 영통구 매영로 150 (매탄동)
안영규
경기도 수원시 영통구 매영로 150 (매탄동)
손수환
경기도 수원시 영통구 매영로 150 (매탄동)
이순주
경기도 수원시 영통구 매영로 150 (매탄동)

(56) 선행기술조사문헌
KR1020140088366 A*
KR1020150051668 A*
JP2014207422 A*
KR101434108 B1*
JP06077631 A*
*는 심사관에 의하여 인용된 문헌

명 세 서

청구범위

청구항 1

복수의 내부전극과, 적어도 상기 복수의 내부전극 사이 영역에 형성된 커패시터 바디, 및 상기 복수의 내부전극과 연결된 외부전극을 포함하는 커패시터; 및

상기 커패시터와 결합되도록 배치되며, 상기 커패시터를 향하는 제1 주면과 이에 대향하는 제2 주면, 상기 제1 및 제2 주면을 연결하는 복수의 측면을 갖는 베이스 기판, 및 상기 제1 주면으로부터 상기 복수의 측면을 통하여 상기 제2 주면까지 연결된 연결전극을 포함하는 인터포저;를 포함하며,

상기 복수의 측면은 서로 대향하는 제1 및 제2 장측면, 그리고 서로 대향하는 제1 및 제2 단측면을 포함하며, 상기 제1 및 제2 단측면은 상기 제1 및 제2 장측면보다 길이가 짧고,

상기 연결전극은 서로 이격되며 각각 상기 제1 및 제2 단측면으로부터 측 방향으로 연장된 형태의 제1 및 제2 연결전극을 포함하며,

상기 제1 연결전극은 상기 제1 단측면으로부터의 거리를 기준으로 상기 제1 주면보다 상기 제2 주면에서 형성된 부분의 길이가 더 길고,

상기 제2 연결전극은 상기 제2 단측면으로부터의 거리를 기준으로 상기 제1 주면보다 상기 제2 주면에서 형성된 부분의 길이가 더 길고,

상기 커패시터는 상기 제1 및 제2 장측면의 길이 방향으로 상기 베이스 기판보다 길이가 짧은 것을 특징으로 하는 커패시터 부품.

청구항 2

제1항에 있어서,

상기 제1 및 제2 연결전극은 상기 복수의 측면 중 각각 상기 제1 및 제2 단측면에만 형성된 것을 특징으로 하는 커패시터 부품.

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 베이스 기판은 직육면체 형상을 갖는 것을 특징으로 하는 커패시터 부품.

청구항 5

제1항에 있어서,

상기 복수의 내부전극은 상기 인터포저에 대하여 수직으로 배치된 커패시터 부품.

청구항 6

제1항에 있어서,

상기 외부전극은 제1 및 제2 외부전극을 포함하며, 상기 복수의 내부전극은 상기 제1 및 제2 외부전극과 각각 연결되는 제1 및 제2 내부전극을 포함하는 커패시터 부품.

청구항 7

제1항에 있어서,

상기 인터포저에서 적어도 상기 연결전극의 일부를 노출시키는 형태로 상기 커패시터 및 상기 인터포저를 봉지하는 몰딩부를 더 포함하는 것을 특징으로 하는 커패시터 부품.

청구항 8

삭제

청구항 9

복수의 내부전극과, 적어도 상기 복수의 내부전극 사이 영역에 형성된 커패시터 바디, 및 상기 복수의 내부전극과 연결된 외부전극을 포함하는 커패시터; 및

상기 커패시터와 결합되도록 배치되며, 상기 커패시터를 향하는 제1 주면과 이에 대향하는 제2 주면, 상기 제1 및 제2 주면을 연결하는 복수의 측면을 갖는 베이스 기판, 및 상기 제1 주면으로부터 상기 복수의 측면을 통하여 상기 제2 주면까지 연결된 연결전극을 포함하는 인터포저;를 포함하며,

상기 복수의 측면은 서로 대향하는 제1 및 제2 장측면, 그리고 서로 대향하는 제1 및 제2 단측면을 포함하며, 상기 제1 및 제2 단측면은 상기 제1 및 제2 장측면보다 길이가 짧고,

상기 연결전극은 서로 이격되며 각각 상기 제1 및 제2 단측면으로부터 측 방향으로 연장된 형태의 제1 및 제2 연결전극을 포함하며,

상기 연결전극 중 상기 제1 주면에 형성된 부분의 폭을 BWi, 상기 커패시터의 외부전극의 폭을 BWc 상기 커패시터의 길이를 L이라 할 때 $0.7*BWc \leq BWi \leq 0.45*L$의 조건을 만족하며,

상기 제1 및 제2 연결전극은 상기 복수의 측면 중 각각 상기 제1 및 제2 단측면에만 형성된 것을 특징으로 하는 커패시터 부품.

청구항 10

복수의 내부전극과, 적어도 상기 복수의 내부전극 사이 영역에 형성된 커패시터 바디, 및 상기 복수의 내부전극과 연결된 외부전극을 포함하는 커패시터; 및

상기 커패시터와 결합되도록 배치되며, 상기 커패시터를 향하는 제1 주면과 이에 대향하는 제2 주면, 상기 제1 및 제2 주면을 연결하는 복수의 측면을 갖는 베이스 기판, 및 상기 제1 주면으로부터 상기 복수의 측면을 통하여 상기 제2 주면까지 연결된 연결전극을 포함하는 인터포저;를 포함하며,

상기 복수의 측면은 서로 대향하는 제1 및 제2 장측면, 그리고 서로 대향하는 제1 및 제2 단측면을 포함하며, 상기 제1 및 제2 단측면은 상기 제1 및 제2 장측면보다 길이가 짧고,

상기 연결전극은 서로 이격되며 각각 상기 제1 및 제2 단측면으로부터 측 방향으로 연장된 형태의 제1 및 제2 연결전극을 포함하며,

상기 커패시터의 두께를 T, 상기 인터포저의 두께를 t라 할 때, $0.2*T < t \leq 0.58*T$의 조건을 만족하며,

상기 제1 및 제2 연결전극은 상기 복수의 측면 중 각각 상기 제1 및 제2 단측면에만 형성된 것을 특징으로 하는 커패시터 부품.

발명의 설명

기 술 분 야

[0001] 본 발명은 커패시터 부품에 관한 것이다.

배 경 기 술

[0002] 세라믹 재료를 사용하는 전자 부품으로 커패시터, 인턱터, 압전 소자, 바리스터 또는 서미스터 등이 있다.

[0003] 이러한 세라믹 전자 부품 중 적층 세라믹 커패시터(MLCC: Multi-Layered Ceramic Capacitor)는 소형이면서 고용량이 보장되고 실장이 용이하다는 장점으로 인하여 다양한 전자 장치에 사용될 수 있다.

[0004] 예컨대, 상기 적층 세라믹 커패시터는 액정 표시 장치(LCD: liquid crystal display) 및 플라즈마 표시 장치 패널(PDP: plasma display panel) 등의 영상 기기, 컴퓨터, 개인 휴대용 단말기(PDA: personal digital assistants) 및 휴대폰과 같은 여러 전자 제품의 기판에 장착되어 전기를 충전시키거나 방전시키는 역할을 하는 칩 형태의 콘덴서에 사용될 수 있다.

[0005] 이러한 적층 세라믹 커패시터는 복수의 유전체층과 상기 유전체층 사이에 상이한 극성의 내부 전극이 번갈아 배치된 구조를 가질 수 있다.

[0006] 이때, 상기 유전체층은 압전성을 갖기 때문에, 상기 적층 세라믹 커패시터에 직류 또는 교류 전압이 인가될 때 내부 전극들 사이에 압전 현상이 발생하여 주파수에 따라 세라믹 본체의 부피를 팽창 및 수축시키면서 주기적인 진동을 발생시킬 수 있다.

[0007] 이러한 진동은 상기 적층 세라믹 커패시터의 외부 전극 및 상기 외부 전극과 기판을 연결하는 솔더를 통해 기판으로 전달되어 상기 기판 전체가 음향 반사 면이 되면서 잡음이 되는 진동음을 발생시킬 수 있다. 이러한 진동음은 사람에게 불쾌감을 주는 20 내지 20,000 Hz 영역의 가청 주파수에 해당될 수 있으며, 이렇게 사람에게 불쾌감을 주는 진동음을 어쿠스틱 노이즈(acoustic noise)라고 한다.

[0008] 더욱이, 근래의 전자 기기는 기구 부품의 정음화가 진행되고 있어서, 위와 같이 적층 세라믹 커패시터가 발생시키는 어쿠스틱 노이즈가 보다 두드러지게 나타날 수 있다.

[0009] 이러한 어쿠스틱 노이즈의 장애는 기기의 동작 환경이 조용한 경우, 사용자가 어쿠스틱 노이즈를 이상한 소리라 생각하여 기기의 고장으로 파악할 수 있다. 또한, 음성 회로를 가진 기기에서는 음성 출력에 어쿠스틱 노이즈가 중첩되면서 기기의 품질이 저하되는 문제점이 발생될 수 있다.

발명의 내용

해결하려는 과제

[0010] 본 발명의 목적 중 하나는 인쇄회로기판 등에 실장하여 사용 시 어쿠스틱 노이즈가 저감되며 기계적 안정성이 향상될 수 있는 커패시터 부품을 제공하는 것이다.

과제의 해결 수단

[0011] 상술한 과제를 해결하기 위한 방법으로, 본 발명은 일 실시 형태를 통하여 커패시터 부품을 기판에 실장하는 경우 솔더와 커패시터가 직접 접촉하는 것을 저감함으로써 어쿠스틱 노이즈를 줄이고자 하였으며, 구체적으로, 커패시터 부품은 내외부 전극과 커패시터 바디를 포함하는 커패시터, 그리고, 인터포저를 포함하는 구조로서, 상기 인터포저는 상기 커패시터와 결합되도록 배치되며, 상기 커패시터를 향하는 제1 주면과 이에 대향하는 제2 주면, 상기 제1 및 제2 주면을 연결하는 복수의 측면을 갖는 베이스 기판, 및 상기 제1 주면으로부터 상기 복수의 측면을 통하여 상기 제2 주면까지 연결된 연결전극을 포함한다.

[0012] 이 경우, 상기 연결전극은 상기 복수의 측면 중 길이가 상대적으로 짧은 단측면으로부터의 거리를 기준으로 상기 제1 주면보다 상기 제2 주면에서 형성된 부분의 길이가 더 긴 것을 특징으로 한다.

[0013] 나아가, 상기 연결전극은 상기 복수의 측면 중 상기 단측면에만 형성될 수 있다.

[0014] 또한, 상기 연결전극 중 상기 제1 주면에 형성된 부분의 폭을 BWi, 상기 커패시터의 외부전극의 폭을 BWc 상기 커패시터의 길이를 L이라 할 때 $0.7*BWc \leq BWi \leq 0.45*L$의 조건을 만족할 수 있다.

[0015] 또한, 상기 커패시터의 두께를 T, 상기 인터포저의 두께를 t라 할 때, $0.2*T < t \leq 0.58*T$의 조건을 만족할 수 있다.

발명의 효과

[0016] 본 발명의 여러 효과 중 일 효과로서, 커패시터의 변위를 줄이거나 방지할 수 있는 형태의 인터포저를 사용함으로써 커패시터 부품의 어쿠스틱 노이즈를 저감할 수 있으며, 나아가, 인쇄회로기판 등과의 고착 강도 및 휨 강도 향상을 가져올 수 있다.

[0017] 다만, 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시형태를 설명하는 과정에서 보다 쉽게 이해될 수 있을 것이다.

도면의 간단한 설명

[0018] 도 1 및 도 2는 본 발명의 일 실시형태에 따른 커패시터 부품을 개략적으로 나타내는 것으로서 각각 사시도 및 단면도이다.

도 3은 도 2의 실시 형태에서 변형된 예에 따른 커패시터 부품을 개략적으로 나타낸 단면도이다.

도 4는 본 발명의 다른 실시 형태에 따른 커패시터 부품을 개략적으로 나타낸 단면도이다.

도 5는 본 발명의 또 다른 실시 형태에 따른 커패시터 부품을 개략적으로 나타낸 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0019] 이하, 구체적인 실시형태 및 첨부된 도면을 참조하여 본 발명의 실시형태를 설명한다. 그러나, 본 발명의 실시형태는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 이하 설명하는 실시형태로 한정되는 것은 아니다. 또한, 본 발명의 실시형태는 통상의 기술자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면상의 동일한 부호로 표시되는 요소는 동일한 요소이다.

[0020] 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하고, 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었으며, 동일한 사상의 범위 내의 기능이 동일한 구성요소는 동일한 참조부호를 사용하여 설명한다. 나아가, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0021] 도 1 및 도 2는 본 발명의 일 실시형태에 따른 커패시터 부품을 개략적으로 나타내는 것으로서 각각 사시도 및 단면도이다. 도 1 및 도 2를 함께 참조하면, 본 발명의 일 실시형태에 따른 커패시터 부품(100)은 커패시터(110) 및 인터포저(120)를 포함하는 구성이며, 이하, 커패시터 부품(100)의 구성 요소를 상세히 설명한다.

[0022] 커패시터(110)는 복수의 내부전극(112a, 112b), 커패시터 바디(111) 및 외부전극(113a, 113b)을 포함하는 구조이다. 커패시터(110)는 내부전극이나 외부전극의 형상, 배열 면에서 다양한 형태로 채용될 수 있으며, 일 예로서, 도 2에서 볼 수 있듯이, 복수의 내부전극(112a, 112b)은 서로 다른 외부전극(113a, 113b)에 각각 연결된 상태로 교대로 배치될 수 있다. 즉, 외부전극은 제1 및 제2 외부전극(113a, 113b)을 포함하며, 제1 및 제2 내부전극(112a, 112b)이 제1 및 제2 외부전극(113a, 113b)과 각각 연결된 형태로 이해될 수 있을 것이다.

[0023] 이 경우, 제1 및 제2 내부전극(112a, 112b)은 수직 실장 방식으로 배치될 수 있으며, 구체적으로, 인터포저(120)에 대하여 수직으로 배치될 수 있다. 여기서, 인터포저(120)에 대하여 수직으로 배치되었다는 것은 인터포저(120)에서 커패시터(110)가 실장되는 주면에 대하여 수직임을 의미한다.

[0024] 커패시터 바디(111)는 적어도 복수의 내부전극(112a, 112b) 사이 영역에 형성될 수 있으며, 예를 들어, 도 2에서 도시된 구조와 같이, 내부에 내부전극(112a, 112b)을 수용하는 형태를 가질 수 있다. 커패시터 바디(111)는 당 업계에서 알려진 세라믹 등의 유전 물질을 이용할 수 있으며, 이러한 세라믹 물질 등은 전기 신호 인가 시 모양이나 부피가 변화되는 압전 재료일 수 있다. 상술한 바와 같이, 커패시터 바디(111)의 이러한 압전 특성으로 인하여 어쿠스틱 노이즈가 문제될 수 있으며, 본 실시 형태에서는 인터포저(120)의 고유한 구조를 활용하여 이를 저감하고자 하였다.

[0025] 한편, 커패시터 바디(111)에 포함될 수 있는 유전 물질의 경우, 고유전률의 세라믹 재료를 포함할 수 있으며, 예를 들어 $BaTiO_3$(티탄산바륨)계 세라믹 분말 등을 포함할 수 있으며, 본 발명이 이에 한정되는 것은 아니다. 상기 $BaTiO_3$계 세라믹 분말은 예를 들면 $BaTiO_3$에 Ca(칼슘), Zr(지르코늄) 등이 일부 고용된 $(Ba_{1-x}Ca_x)TiO_3$, $Ba(Ti_{1-y}Ca_y)O_3$, $(Ba_{1-x}Ca_x)(Ti_{1-y}Zr_y)O_3$ 또는 $Ba(Ti_{1-y}Zr_y)O_3$ 등이 있으며, 본 발명이 이에 한정되는 것은 아니다.

[0026] 인터포저(120)는 커패시터(110)의 실장 영역으로 제공되며, 이를 위해 커패시터(110)와 결합되도록 배치된다. 구체적으로, 인터포저(120)는 커패시터(110) 하부에 외부전극(113a, 113b)과 연결되도록 배치될 수 있다. 인터포저(120)는 베이스 기판(121)과 이에 형성된 연결전극(122a, 122b)를 구비하며, 서로 이격된 제1 및 제2 연결전극(122a, 122b)은 커패시터(110)의 외부전극(113a, 113b)과 각각 전기적으로 연결될 수 있다. 이 경우, 안정적인 실장 구조를 구현하면서 커패시터(110)에서 발생한 진동을 효율적으로 저감하기 위한 측면에서, 도 1 및 도 2에 도시된 것과 같이, 커패시터(110)는 가로 및 세로 방향에서 인터포저(120)를 벗어나지 않도록 인터포저(120)보다 가로 및 세로 길이가 작거나 같을 수 있다.

[0027] 베이스 기판(121)은 서로 대향하는 제1 및 제2 주면, 그리고, 이들을 연결하는 복수의 측면을 갖는데 상기 제1 주면은 커패시터(110)를 향하는 면, 즉, 실장 면으로 제공된다. 이 경우, 베이스 기판(121)을 이루는 복수의 측면 중 길이가 상대적으로 긴 측면은 장측면(S2)으로, 길이가 상대적으로 짧은 측면은 단측면(S2)으로 정의할 수 있다. 이러한 형상의 예로서, 베이스 기판(121)은 직육면체 형상을 가질 수 있다. 베이스 기판(121)은 수지 조

성물이나 Al_2O_3, SiO_2 등의 세라믹 재료와 같이 적절한 기재용 물질을 사용하여 얻을 수 있다.

[0028] 본 실시 형태의 경우, 도 1 및 도 2에 도시된 형태와 같이, 제1 및 제2 연결전극(122a, 122b)은 상기 제1 주면으로부터 상기 복수의 측면을 통하여 상기 제2 주면까지 연결된 형상으로서, 단측면(S2)으로부터의 거리를 기준으로 상기 제1 주면보다 상기 제2 주면에서 형성된 부분의 길이가 더 긴 구조, 즉, 비대칭 구조를 갖는다. 제1 및 제2 연결전극(122a, 122b)이 커패시터 부품(100)의 실장 면이 되는 상기 제2 주면에서 더 길게 형성됨으로써 인쇄회로기판 등이 실장 시에 고착 강도가 향상됨과 더불어 휨에 대한 강성 역시 향상될 수 있다.

[0029] 나아가, 제1 및 제2 연결전극(122a, 122b)은 상기 복수의 측면 중 장측면(S1)에는 형성되지 아니하며 단측면(S2)에만 형성될 수 있다. 즉, 도 1에 나타난 바와 같이, 제1 및 제2 연결전극(122a, 122b)은 단측면(S2)에 형성된 부분에 의해서만 제1 및 제2 주면에 형성된 부분이 서로 연결될 수 있다. 솔더를 이용한 실장 과정에서, 솔더는 인터포저(120)에 의하여 커패시터(110)와 직접 접촉하는 양이 줄어들게 되는데, 특히, 연결전극(122a, 122b)이 없는 인터포저(120)의 장측면(S1)에는 상대적으로 솔더가 형성되기 어렵다. 이러한 구조에 의하여, 커패시터(110)와 직접 닿는 솔더의 양을 더욱 줄일 수 있으므로, 커패시터(110)의 동작 시에 발생하는 진동이 인쇄회로기판 등으로 전달되는 것을 최소화할 수 있다. 이는 인터포저(120)에 비하여 솔더가 진동을 쉽게 전달하는 것으로부터 착안하여 안출된 것이다.

[0030] 상술한 제1 및 제2 연결전극(122a, 122b) 길이의 비대칭 구조가 갖는 효과를 구체적인 실험 예를 통하여 설명한다.

[0031] [표 1]

[0032]

샘플	1	2	3	4	5*	6*	7	8	9*	10*
BW1	650	700	550	720	380	500	141	100	380	550
BW2	100	200	300	500	650	700	1000	900	650	550
휨강도NG	NG	NG	NG	NG	OK	OK	NG	NG	OK	OK

[0033] 제1 및 제2 연결전극(122a, 122b)에서, 제1 주면에 형성된 영역의 폭, 즉, 단측면(S2)으로부터의 거리를 BW1이라 하고, 제2 주면에 형성된 영역의 폭을 BW2라 할 때 BW1과 BW2를 변경하면서 커패시터 부품의 휨강도를 테스트하였다. 테스트 결과, BW2가 더 긴 경우 인터포저에 접촉하는 솔더의 면적을 제어하기 용이하며, 또한, 실장 기판과의 접합 면적이 늘어나서 휨강도 향상에 유리하였다.

[0034] 한편, 커패시터(110) 및 인터포저(120)를 기계적으로, 그리고 전기적으로 결합하기 위한 수단으로 이들 사이에는 도전성 접착제(130)가 구비될 수 있으며, 이러한 결합 기능을 구현할 수 있는 것이라면 어떠한 물질이라도 사용될 수 있을 것이다. 예를 들어, 도전성 에폭시나 공융 금속 등을 도전성 접착제(130)로서 사용 가능하며, 다만, 도전성 접착제(130)가 본 실시 형태에서 반드시 필요한 구성은 아니고 경우에 따라 커패시터(110)와 인터포저(120)는 다이렉트 본딩될 수도 있을 것이다.

[0035] 도 3은 도 2의 실시 형태에서 변형된 예에 따른 커패시터 부품을 개략적으로 나타낸 단면도이다. 도 3의 실시 형태는 앞선 실시 형태와 커패시터의 형태 중 내부전극의 배치 면에서 차이가 있으며, 다른 구성은 동일하므로 중복된 설명은 생략한다. 구체적으로, 커패시터 부품(110`)은 도 2의 실시 형태와 비교하여 내부전극(112a`, 112b`)이 배치된 방향에 차이가 있으며, 내부전극(112a`, 112b`)은 수직 실장 방식이 아닌 수평 실장 방식으로 배치된다. 즉, 도 2의 실시 형태에서 복수의 내부전극(112a, 112b)은 인터포저(120)에 대하여 수직으로 배치되었던 것과 달리, 복수의 내부전극(112a`, 112b`)은 인터포저(120)에 대하여 수평으로 배치될 수 있다. 한편, 앞선 실시 형태들에서는 외부전극이 2개인 2단자 구조만을 기준으로 설명하였지만, 상술한 형상의 인터포저(120)는 3단자 이상의 구조에도 적용될 수 있을 것이다.

[0036] 도 4는 본 발명의 다른 실시 형태에 따른 커패시터 부품을 개략적으로 나타낸 사시도로서, 도 1의 실시 형태에서 몰딩부(140)를 더 포함하는 구조이며, 다른 구성 요소는 동일하므로 반복된 설명은 생략한다. 몰딩부(140)는 인터포저(120)에서 적어도 연결전극(122a, 122b)의 일부를 노출시키는 형태로 커패시터(110) 및 인터포저(120)를 봉지하는 구조로 제공될 수 있다. 몰딩부(140)는 커패시터(110)와 인터포저(120) 등을 기계적, 전기적으로 보호하여 커패시터 부품을 안정적으로 보호하는 기능을 수행할 수 있다. 이러한 보호 기능 등을 고려하여 몰딩부(140)를 이루는 물질이나 제조 공정은 적절히 선택될 수 있을 것이며, 예를 들어, 에폭시 등의 수지를 이용하여 형성할 수 있을 것이다.

[0037] 한편, 상술한 내용 중 커패시터(110)와 인터포저(120)의 크기와 관련하여, 가로 및 세로 방향에서 인터포저(120)를 벗어나지 않도록 커패시터(110)는 인터포저(120)보다 가로 및 세로 길이가 작거나 같은 것이 바람직하며 구체적인 실험 예(표 2)를 들어 이를 설명한다.

[0038] [표 2]

[0039]

샘플	w (um)	W (um)	l (um)	L (um)	Acoustic Noise (dBA)	실장 평가	
1	600	1223	1910	2010	38.3	NG	칩 틀어짐
2	800	1227	1912	2000	35.1	NG	
3	1000	1230	1919	1990	33.6	NG	
4	1200	1226	1909	2000	32.1	OK	
5*	1300	1229	1907	2010	26.6	OK	
6*	1350	1225	1911	2000	27.0	OK	
7	600	1223	2100	2010	38.3	NG	
8	800	1227	2123	2000	35.1	NG	
9	1000	1230	2109	1990	30.0	NG	
10	1200	1226	2023	2000	29.7	OK	
11*	1300	1229	2020	2010	26.6	OK	
12*	1350	1225	2017	2000	27.0	OK	

[0040] 상기 표 2에서 볼 수 있듯이, 커패시터의 길이방향 길이를 L 이라고 하고 인터포저의 길이를 l이라고 할 때, L ≤ l을 만족하는 경우, 그리고, 커패시터의 폭방향 너비를 W 라고 하고 인터포저의 폭방향 너비를 w이라고 할때, W ≤ w를 만족하는 바람직하다. 즉, 인터포저의 크기가 커패시터보다 작을 경우에는 기판 랜드의 솔도가 칩에 직접 접촉될 수 있어 어쿠스틱 노이즈를 충분히 저감하기 어려울 수 있다.

[0041] 도 5는 본 발명의 또 다른 실시 형태에 따른 커패시터 부품을 개략적으로 나타낸 사시도로서, 커패시터, 인터포저 및 전극의 사이즈에 따라 커패시터 부품의 특성을 살펴본 것이다. 커패시터 부품(200)은 앞선 실시 형태와 같이, 커패시터(210) 및 인터포저(220)를 포함하는 구성이며, 커패시터(210)는 내부전극, 커패시터 바디(211) 및 외부전극(213a, 213b)을 포함한다. 또한, 인터포저(220)는 베이스 기판(221)과 이에 형성된 연결전극(222a, 222b)를 구비하며, 커패시터(210)와 인터포저(220)는 도전성 접착제(230)에 의하여 결합될 수 있다.

[0042] 본 발명의 발명자는 연결전극(222a, 222b)과 커패시터의 외부전극(213a, 213b), 그리고 커패시터 자체의 크기를 변경시키면서 커패시터(210)와 인터포저(220)의 고착 강도를 평가하였다. 도 5를 참조하여 각 요소를 정의하면, 연결전극(222a, 222b) 중 제1 주면에 형성된 부분의 폭을 BWi (Bwal), 커패시터의 외부전극(213a, 213b)의 폭을 BWc (Bwchip), 커패시터(210)의 길이를 L이라 하였다.

[0043] [표 3]

샘플	Bwal (um)	Bwchip (um)	L (um)	0.7BWchip	0.45L	고창 강도	
1	300.6	620.0	2010.0	434.00	904.50	NG	
2	315.7	630.0	2000.0	441.00	900.00	NG	
3	362.3	630.0	1990.0	441.00	895.50	NG	
4*	450.0	600.0	2000.0	420.00	900.00	OK	
5*	570.0	650.0	2000.0	455.00	900.00	OK	
6*	680.0	580.0	1990.0	406.00	895.50	OK	
7*	756.8	630.0	2000.0	441.00	900.00	OK	
8*	873.9	630.0	2010.0	441.00	904.50	OK	
9*	780.1	620.0	2000.0	434.00	900.00	OK	
10*	789.5	630.0	2000.0	441.00	900.00	OK	
11	300.1	630.0	1990.0	441.00	895.50	NG	
12*	300.0	590.0	1990.0	413.00	895.50	OK	
13	150.1	590.0	2000.0	413.00	900.00	NG	
14	250.9	580.0	2000.0	406.00	900.00	NG	
15	400.6	570.0	2010.0	399.00	904.50	OK	
16	750.0	600.0	2000.0	420.00	900.00	OK	
17	801.0	570.0	2000.0	399.00	900.00	OK	
18	352.4	580.0	1990.0	406.00	895.50	OK	
19	901.0	850.0	1990.0	595.00	895.50	-	* 실장 NG
20*	900.0	600.0	2000.0	420.00	900.00	-	* 실장 NG

[0044]

[0045] 테스트 결과, 상기 표 3에서 볼 수 있듯이, 0.7*BWc ≤ BWi ≤ 0.45*L의 조건을 만족하는 경우에 인터포저의 연결전극 폭(BWi)이 일정 수준 이하(0.45L)일 경우 고착 강도가 약하며 커패시터의 외부전극 폭(BWc)의 70% 이상일 때 일정이상의 고착 강도를 확보 할 수 있음을 확인하였다.

[0046] 또 다른 실험으로서, 커패시터의 두께(T)와 인터포저의 두께(t)에 따라 어쿠스틱 노이즈와 휨 강도가 어떻게 변화하는지 평가하였다.

[0047] [표 4]

샘플	t (um)	T (um)	Acoustic Noise (dBA)	휨강도 NG
1	180.0	1220	38.3	NG
2	280.0	1220	35.1	OK
3	400.0	1230	31.0	OK
4	500.0	1220	28.3	OK
5*	600.0	1220	26.6	OK
6*	650.0	1220	27.0	OK
7*	700.0	1220	28.9	OK
8	800.0	1210	32.0	NG
9	180.0	1220	40.2	NG
10	280.0	1210	39.2	OK
11	400.0	1220	35.4	OK
12	500.0	1220	34.4	OK
13*	600.0	1220	29.1	OK
14*	650.0	1220	28.4	OK
15	700.0	1210	29.0	OK
16	800.0	1220	30.4	OK
17*	650.0	1220	28.0	OK

[0048]

[0049] 테스트 결과, 상기 표 4에서 볼 수 있듯이, $0.2*T < t \leq 0.58*T$의 조건에서 어쿠스틱 노이즈와 휨 강도 특성이 모두 적절한 것을 확인할 수 있었으며, 인터포저의 두께(t)가 특정 값보다 작거나 큰 경우에는 어쿠스틱 노이즈가 증가하는 것을 볼 수 있다.

[0050] 본 발명은 상술한 실시 형태 및 첨부된 도면에 의해 한정되는 것이 아니며, 첨부된 청구범위에 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

부호의 설명

[0051] 100, 200: 커패시터 부품

110, 210: 커패시터

111, 211: 커패시터 바디

112a, 112b: 내부전극

113a, 113b: 외부전극

120, 220: 인터포저

121, 221: 베이스 기판

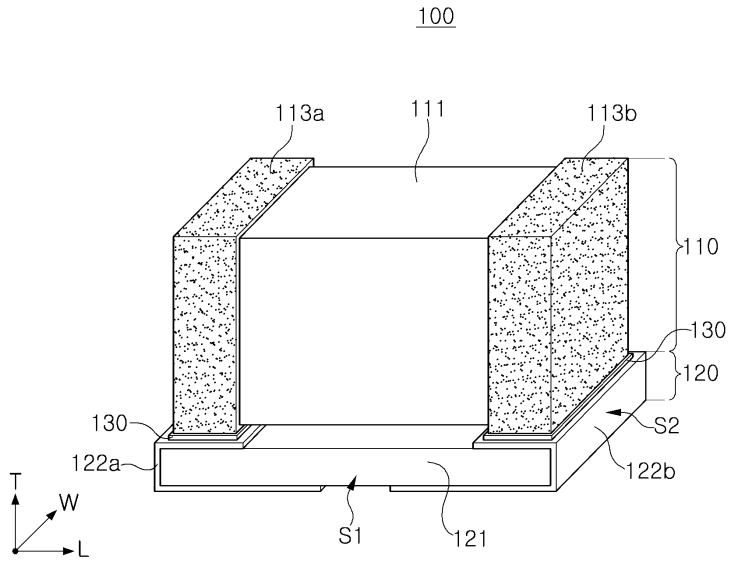
122a, 122b, 222a, 222b: 연결전극

130, 230: 도전성 접착체

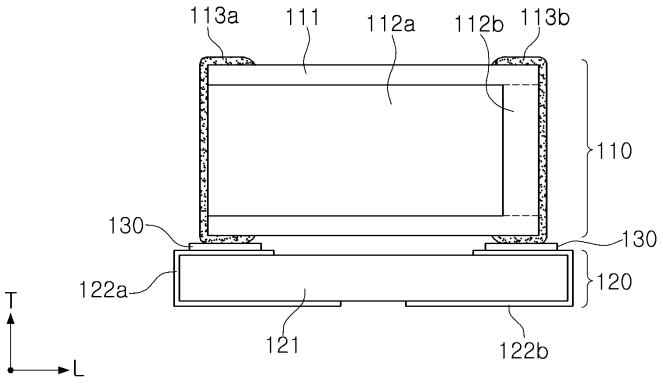
140: 몰딩부

도면

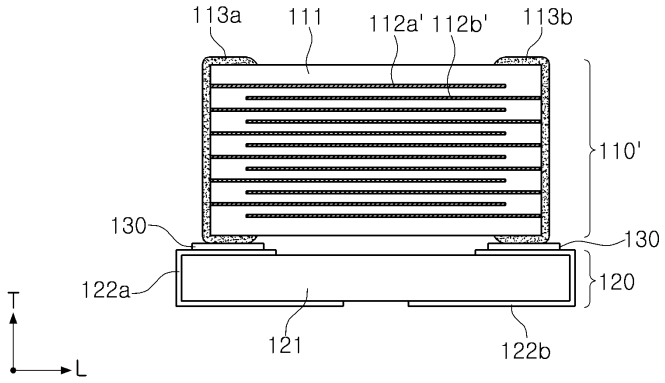
도면1



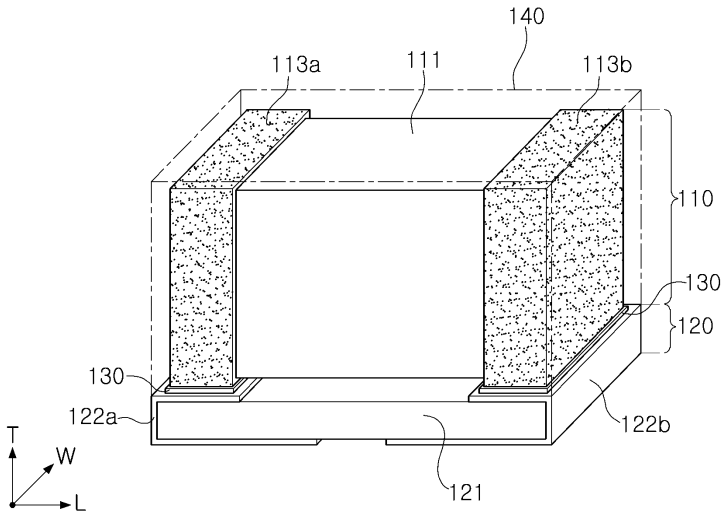
도면2



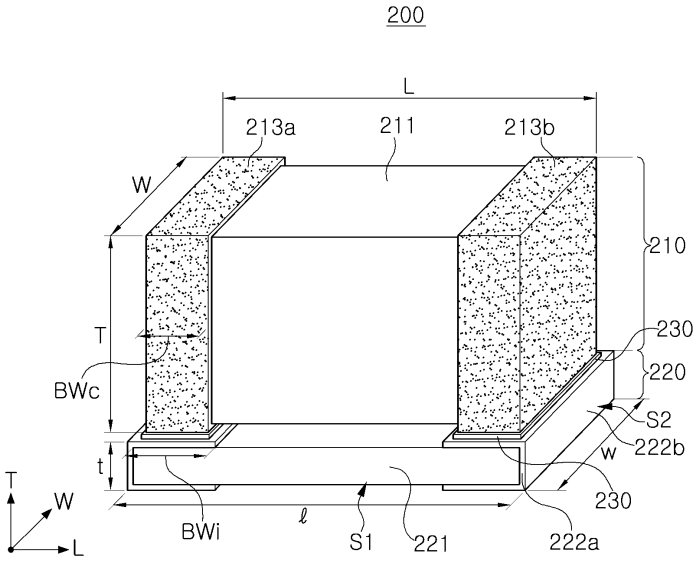
도면3



도면4


140
113a
111
113b
110
130
120
130
122a
122b
121
T
W
L

도면5


200
L
213a
211
213b
W
210
T
230
BWc
220
S2
222b
t
w
T
W
230
BWi
ℓ
S1
221
222a
L