



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 871325

(61) Дополнительное к авт. свид-ву № 790251

(22) Заявлено 13.08.79 (21) 2807858/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 07.10.81. Бюллетень № 37

Дата опубликования описания 07.10.81

(51) М. Кл.³

Н 03 К 5/22

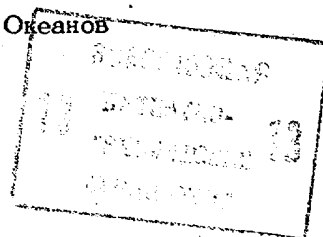
(53) УДК 621.374.
.33(088.8)

(72) Авторы
изобретения

А. И. Баландин, Е. П. Ларичев, Е. Н. Океанов
и И. И. Родькин

(71) Заявитель

-



(54) СЕЛЕКТОР ИМПУЛЬСОВ

1

Изобретение относится к измерительной технике и может быть использовано для анализа различных сигналов, а также в качестве средства приема и передачи информации в цифровой форме.

В основном изобретении авт. св. № 790251 описан селектор импульсов, содержащий генератор импульсов, последовательно соединенные блок укорочения входных импульсов, инвертор и дифференцирующий элемент, выход которого соединен с первыми входами элементов совпадения, выходы которых подключены к выходным шинам устройства, распределитель сигналов, выходы которого соединены соответственно со вторыми входами элементов совпадения, вентиль, выход которого подключен к первому входу распределителя сигналов, а входы соответственно - к выходам генератора импульсов и инвертора, и синхронизатор, вход которого соединен со входом инвертора, а выход - с синхронизирующими входами распределителя сигналов и генератора импульсов.

2

Недостатком этого устройства является n-канальная форма выходного сигнала, требующая дополнительных устройств преобразования для передачи этого сигнала в обычных каналах связи. Кроме того, известное устройство, осуществляя разложение сигнала по каналам, не обеспечивает восстановления сигнала.

Целью настоящего изобретения является расширение функциональных возможностей устройства путем обеспечения прямого и обратного преобразования сигнала в цифровую форму.

Поставленная цель достигается тем, что в селектор импульсов, содержащий генератор импульсов, последовательно соединенные блок укорочения входных импульсов, инвертор и дифференцирующий элемент, выход которого соединен с первыми входами элементов соединения, распределитель сигналов, выходы которого соединены соответственно со вторыми входами элементов совпадения, вентиль, выход которого подключен к первому входу распре-

делителя сигналов, а входы соответственно — к выходам генератора импульсов и инвертора, и синхронизатор, вход которого соединен со входом инвертора, а выход — с синхронизирующими входами распределителя сигналов и генератора импульсов, введены тактовый генератор, блок последовательной записи, блок последовательного считывания, коммутатор линии связи, дополнительный инвертор, последовательно соединенные шифратор, блок параллельной записи, блок оперативной памяти, блок параллельного считывания, дешифратор, блок генераторов и сумматор. При этом входы шифратора подключены к выходам элементов совпадения, а дополнительный вход через дополнительный инвертор — ко входной шине, причем выход тактового генератора соединен с первыми входами блока последовательной записи и блока последовательного считывания, с дополнительным входом блока параллельного считывания, с первым дополнительным входом блока параллельной записи и с первым дополнительным входом блока оперативной памяти, дополнительный выход которого подключен ко второму входу блока последовательного считывания, выход которого соединен с первым входом коммутатора линии связи, второй вход которого подключен к дополнительной входной шине, первый выход — ко второму дополнительному входу блока параллельной записи, а второй выход — ко второму входу блока последовательной записи, выход которого соединен со вторым дополнительным входом блока оперативной памяти.

На чертеже изображена структурная электрическая схема устройства.

Устройство содержит последовательно соединенные блок 1 укорочения входных импульсов, инвертор 2 и дифференцирующий элемент 3, генератор 4 импульсов, вентиль 5, входы которого подключены соответственно к выходам генератора 4 импульсов и инвертора 2, распределитель 6 сигналов, элементы 7 совпадения, первые входы которых соединены с выходом дифференцирующего элемента 3, а вторые входы — соответственно с выходами распределителя 6 сигналов, первый вход которого подключен к выходу вентиля 5, а второй вход — к синхронизирующему входу генератора 4 импульсов, дополнительный инвертор 8, синхронизатор 9, выход которого соединен с синхронизирующим входом генератора 4 импульсов, а вход — со входом инвертора 2, шифратор 10, входы которого соединены с выходами эле-

ментов 7 совпадения, а дополнительный вход через дополнительный инвертор 8 — со входной шиной, последовательно соединенные блок 11 параллельной записи, блок 12 оперативной памяти, блок 13 параллельного считывания, дешифратор 14, блок 15 генераторов и сумматор 16. Кроме того, устройство включает в себя блок 17 последовательной записи, блок 18 последовательного считывания, коммутатор 19 линии связи, тактовый генератор 20, выход которого соединен с первыми входами блока 17 последовательной записи и блока 18 последовательного считывания, дополнительным входом блока 13 параллельного считывания, с первым дополнительным входом блока 11 параллельной записи и с первым дополнительным входом блока 12 оперативной памяти, дополнительный выход которого соединен со вторым входом блока 18 последовательного считывания, выход которого подключен к первому входу коммутатора 19 линии связи, второй вход которого соединен с дополнительной входной шиной, первый выход — со вторым дополнительным входом блока 11 параллельной записи, а второй выход — со вторым входом блока 17 последовательной записи, выход которого подключен ко второму дополнительному входу блока 12 оперативной памяти. Дополнительная входная шина является линией связи.

Устройство работает следующим образом.

Исследуемая последовательность импульсов например, имитированная речь, поступает на вход блока 1. Последний укорачивает до заданной минимальной длительности $T_{\text{мин}}$ каждый входной импульс. Импульсы менее этой длительности не контролируются и в дальнейшей работе не участвуют. Для импульсов с большей длительностью сигнал разности входного и укороченного импульсов на выходе блока 1 инвертируется инвертором 2 и отпирает вентиль 5. Одновременно с началом этого сигнала синхронизатор устанавливает в исходное состояние распределитель 6 и заданную фазу генератора 4. Импульсы с выхода последнего поступают через открытый вентиль 5 на вход распределителя 6, в результате чего на каждом из n выходов последнего появляются импульсы, выполняющие функцию перемешающегося интервала контроля, равного периоду T работы генератора 4. По окончании упомянутого сигнала разности на выходе элемента 3 формируется импульс, поступаю-

ший на входы элементов 7, в результате чего на одном из n выходов элементов 7 регистрируется входной импульс, длительность которого

$$\tau = \tau_{\min} + nT$$

Далее импульсы с выходов элементов 7 поступают на входы шифратора 10, на выходе которого формируется та или иная кодовая комбинация, распределенная по его выходным шинам и однозначно определяющая измеренное значение длительности входного импульса. Конкретное исполнение шифратора 10, как и способ кодирования, зависит от желания потребителя, однако для наглядности описание работы устройства рассматривается на двоичной обработке информации. В этом случае число N выходных шин шифратора 10 определяется известным выражением:

$$N = \log_2(n+1),$$

включая сигнал с выхода инвертора 8 и на его выходах формируется одна из статических кодовых комбинаций для каждого из измеренных входных импульсов и одна кодовая комбинация, соответствующая паузе между импульсами. Этот статический N -разрядный сигнал с выходов шифратора 10 поступает на блок 11, а оттуда на входы блока 12, который в данном конкретном случае может быть выполнен в виде сдвигового регистра, если блок 11 не заперт сигналом коммутатора 19. Последний работает с приоритетом для приема сообщений из линии связи и отпирает блок 11 на время, когда линия связи свободна, а также переключает линию связи на выход блока 18. При этом статический сигнал с выхода блока 11, поступающий в блок 12 под воздействием генератора 20, считывается из блока 12 блоком 18 и в виде динамического N -разрядного двоичного сигнала поступает в линию связи и, например, на вход аналогичного селектора импульсов на другом объекте.

При поступлении из линии связи динамического двоичного N -разрядного сигнала коммутатор 19 переключает линию связи на вход блока 17 и запирает блок 11. С помощью блока 17 и генератора 20 динамический входной сигнал записывается в блок 12 и преобразуется в статический с помощью блока 13, с выходов которого поступает на дешифратор 14, выполняющий операцию, обратную той, которую выполняет шифратор 10. В результа-

те на $n+1$ выходах дешифратора 14 формируются импульсы, которые, поступая на вход блока 15, включают тот или иной генератор импульсов, каждый из которых формирует импульсы, длительность которых определяется упоминавшимся выражением

$$\tau = \tau_{\min} + nT,$$

а один из них формирует паузу, длительность которой определяется числом повторяющейся кодовой комбинации, соответствующей паузе. Выходные сигналы всех этих генераторов поступают на сумматор 16, с выхода которого снимается исследуемый сигнал, восстановленный с точностью, определяемой значениями n и T .

Таким образом, введение в селектор импульсов шифратора 10, блоков 11, 12, 13, 15, 17, 18, дешифратора 14, сумматора 16, генератора 20, инвертора 8 и коммутатора 19 позволяет не только анализировать входной сигнал по текущим длительностям, но передавать и принимать результаты анализа в радио и проводных каналах связи в различной форме, например цифровой, а также восстанавливать исходный сигнал по результатам анализа с любой наперед заданной точностью.

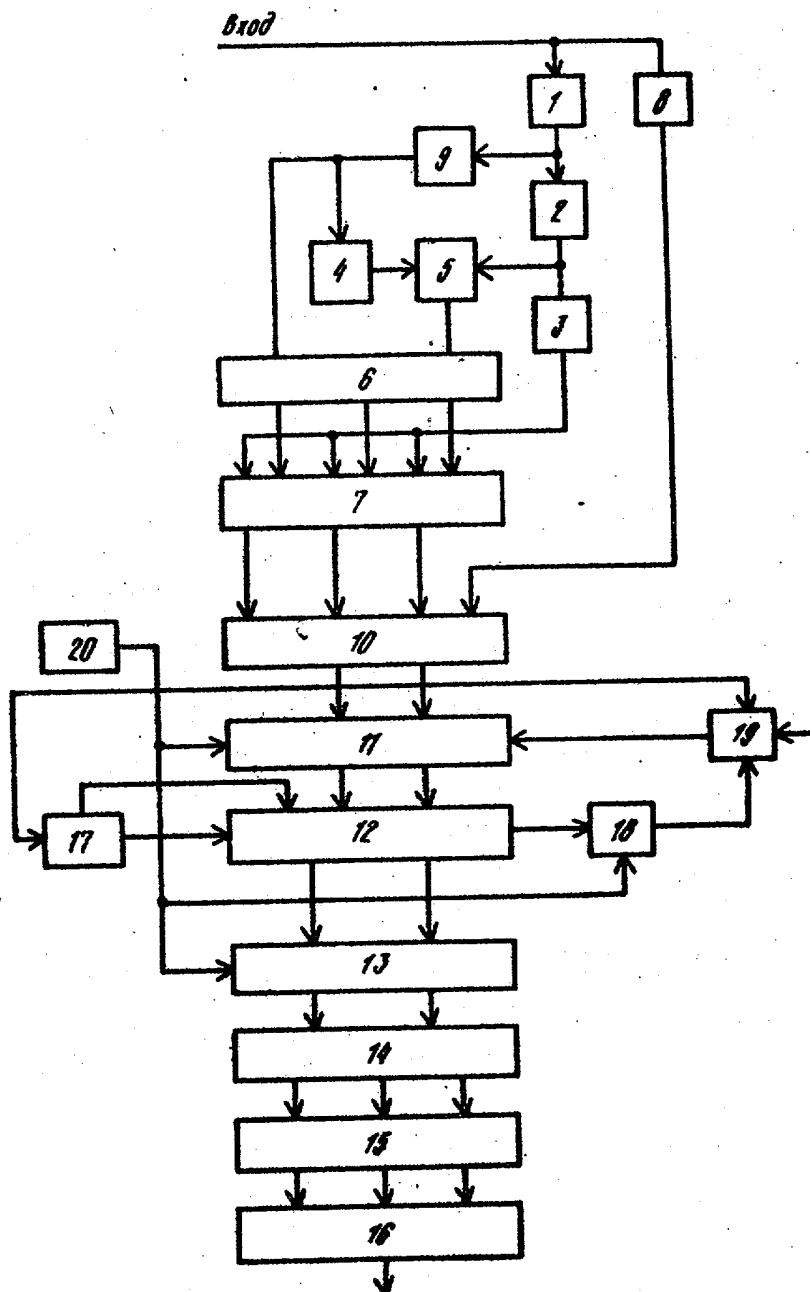
Ф о р м у л а и з о б р е т е н и я

Селектор импульсов по авт. св. № 790251, отличающийся тем, что, с целью расширения функциональных возможностей путем обеспечения прямого и обратного преобразования сигнала в цифровую форму, в него введены тактовый генератор, блок последовательной записи, блок последовательного считывания, коммутатор линии связи, дополнительный инвертор, последовательно соединенные шифратор, блок параллельной записи, блок оперативной памяти, блок параллельного считывания, дешифратор, блок генераторов и сумматор, при этом входы шифратора подключены к выходам элементов совпадения, а дополнительный вход — через дополнительный инвертор ко входной шине, причем выход тактового генератора соединен с первыми входами блока последовательной записи и блока последовательного считывания, с дополнительным входом блока параллельного считывания, с первым дополнительным входом блока параллельной записи и с первым дополнительным входом блока оперативной памяти, дополнительный выход которого подключен ко

писи, выход которого соединен со вторым дополнительным входом блока оперативной памяти.

5 принятые во внимание при экспертизе

1. Авторское свидетельство СССР
№ 790251, кл. Н 03 К 5/20, 1978
(прототип).



ВНИИПИ Заказ 8485/29
Тираж 991 Подписное
Филиал ППП "Патент",
г.Ужгород, ул.Проектная, 4