

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-257407

(P2012-257407A)

(43) 公開日 平成24年12月27日(2012.12.27)

(51) Int. Cl.		F I			テーマコード (参考)	
H02J	7/00	(2006.01)	H02J	7/00	S	5G053
H02H	7/18	(2006.01)	H02H	7/18		5G503
H01M	10/42	(2006.01)	H01M	10/42	P	5H030

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号	特願2011-129398 (P2011-129398)	(71) 出願人	000002325
(22) 出願日	平成23年6月9日 (2011.6.9)		セイコーインスツル株式会社
			千葉県千葉市美浜区中瀬1丁目8番地
		(74) 代理人	100154863
			弁理士 久原 健太郎
		(74) 代理人	100142837
			弁理士 内野 則彰
		(74) 代理人	100123685
			弁理士 木村 信行
		(72) 発明者	前谷 文彦
			千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内
		(72) 発明者	佐野 和亮
			千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内

最終頁に続く

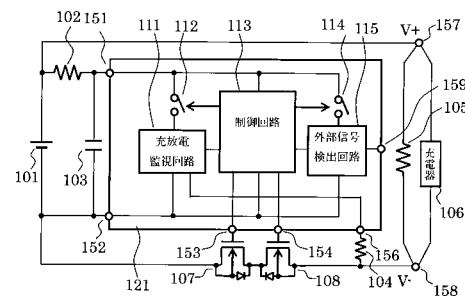
(54) 【発明の名称】 充放電制御回路及びバッテリー装置

(57) 【要約】

【課題】 入力端子から充電禁止信号が入力され充電制御トランジスタがオフした後も、外部端子E B +、E B - 間に負荷が接続されると放電電流を流してしまう。また、充放電制御回路2 2 が電力を消費するという課題があった。

【解決手段】 二次電池の充放電を制御する充放電制御回路であって、充放電制御回路に流れる電流を制御するスイッチ回路と、スイッチ回路の動作を制御する制御回路と、外部から充放電制御回路の動作を制御する信号が入力される入力端子と、を備える構成とする。こうして、外部から入力端子に信号が入力されると放電電流を遮断し、充放電制御回路の消費電流を低減させることができる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

二次電池の充放電を制御する充放電制御回路であって、
充放電制御回路に流れる電流を制御するスイッチ回路と、
前記スイッチ回路の動作を制御する制御回路と、
外部から前記充放電制御回路の動作を制御する信号が入力される入力端子と、
を備えることを特徴とする充放電制御回路。

【請求項 2】

前記充放電制御回路は、前記入力端子が外部信号検出回路に接続され、
前記外部信号検出回路の出力は前記制御回路に接続され、
前記外部信号検出回路の電源は第一のスイッチ回路を介して前記二次電池の正極に接続
され、

10

充放電監視回路の電源は第二のスイッチ回路を介して前記二次電池の正極に接続され、
前記入力端子に信号が入力されると前記制御回路から前記第一および第二のスイッチ回路
をオフさせる信号が出力されることを特徴とする請求項 1 に記載の充放電制御回路。

【請求項 3】

充放電が可能な前記二次電池と、
前記二次電池の充放電経路に設けられた充放電制御スイッチと、
前記二次電池の電圧を監視し、前記充放電制御スイッチを開閉することによって前記二
次電池の充放電を制御する請求項 1 または 2 に記載の充放電制御回路と、を備えたバッテ
リ装置。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、二次電池の電圧や異常を検知する充放電制御回路及びバッテリー装置に関し、
特に、外部端子からの信号入力時に充放電制御回路をパワーダウンさせる充放電制御回路
及びバッテリー装置に関する。

【背景技術】**【0002】**

図 3 に、従来の充放電制御回路及びバッテリー装置の回路図を示す。従来の充放電制御回
路及びバッテリー装置は、二次電池 1 ~ 4 (例えばリチウムイオン二次電池のセル)と、F
ET 等で構成された充電制御トランジスタ 14 及び放電制御トランジスタ 16 と、充放電
制御回路 22 と、マイコン 21 と、外部端子 E B + 及び E B - と、を備えている。

30

【0003】

二次電池 1 ~ 4 は、二次電池 1 の正極が放電制御トランジスタ 16 に接続され、二次電
池 4 の負極が外部端子 E B - に接続されている。放電制御トランジスタ 16 と充電制御ト
ランジスタ 14 は直列に接続されており、充電制御トランジスタ 14 は外部端子 E B + に
接続されている。

【0004】

充電制御トランジスタ 14 は、充電器 20 から二次電池 1 ~ 4 への充電を制御するため
のスイッチ素子である。放電制御トランジスタ 16 は、二次電池 1 ~ 4 から負荷 19 への
放電を制御するためのスイッチ素子である。充放電制御回路 22 は、二次電池 1 ~ 4 への
充電を禁止するとき充電制御トランジスタ 14 を OFF し、二次電池 1 ~ 4 からの放電を
禁止するとき放電制御トランジスタ 16 を OFF する。

40

【0005】

ここで、充放電制御回路 22 は、CTL 端子 13 に充電禁止信号が入力されると、充電
制御トランジスタ 14 を OFF し、放電制御トランジスタ 16 をオンする。そして、CTL
端子 13 に充電禁止信号が入力されていても、VMP 端子 12 が過電流検出電圧になっ
た場合、CTL 端子 13 の充電禁止信号をキャンセルする。

【0006】

50

以上により、外部端子E B + と外部端子E B - の間に負荷 1 9 が接続されている場合に、C T L 端子 1 3 から充電禁止信号が入力されても、充電制御トランジスタ 1 4 と放電制御トランジスタ 1 6 の両方がO F Fにはならないため、負荷 1 9 に電圧を供給できないようなロックモードを防止できる（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0 0 0 7】

【特許文献 1】特開 2 0 0 2 - 3 2 0 3 2 4 号公報（図 1）

【発明の概要】

【発明が解決しようとする課題】

10

【0 0 0 8】

しかしながら従来の技術では、バッテリー装置の出荷時に二次電池の電力消費を防ぐためC T L 端子 1 3 から充電禁止信号を入力すると、外部端子E B + と外部端子E B - の間に負荷が接続された時、寄生ダイオード 1 5 を介して放電電流を流し、二次電池の電力を消費してしまうという課題があった。また、充放電制御回路 2 2 も電力を消費するという課題があった。

【0 0 0 9】

本発明は、以上のような課題を解決するために考案されたものであり、バッテリー装置の出荷時に、二次電池の電力消費を防ぎ、充放電制御回路 2 2 の消費電流を低減させる充放電制御回路及びバッテリー装置を提供する。

20

【課題を解決するための手段】

【0 0 1 0】

従来の課題を解決するために、本発明の充放電制御回路は以下のような構成とした。二次電池の充放電を制御する充放電制御回路であって、充放電制御回路に流れる電流を制御するスイッチ回路と、スイッチ回路の動作を制御する制御回路と、外部から充放電制御回路の動作を制御する信号が入力される入力端子と、を備える構成とする。

【発明の効果】

【0 0 1 1】

本発明の充放電制御回路によれば、入力端子から信号が入力後、放電制御トランジスタをO F Fさせ外部負荷への放電電流を遮断し、充放電制御回路をパワーダウンさせ消費電流を低減させるので、バッテリー装置の出荷時に二次電池の電力消費を防ぐことができるという効果がある。

30

【図面の簡単な説明】

【0 0 1 2】

【図 1】第一の実施形態の充放電制御回路及びバッテリー装置の回路図である。

【図 2】第二の実施形態の充放電制御回路及びバッテリー装置の回路図である。

【図 3】従来の充放電制御回路及びバッテリー装置の回路図である。

【発明を実施するための形態】

【0 0 1 3】

図 1 は、第一の実施形態の充放電制御回路及びバッテリー装置の回路図である。

40

第一の実施形態の充放電制御回路及びバッテリー装置は、二次電池 1 0 1 と、抵抗 1 0 2 及び 1 0 4 と、容量 1 0 3 と、充電器 1 0 6 や負荷 1 0 5 が接続される外部端子 1 5 7 及び 1 5 8 と、N c h 放電 F E T 1 0 7 と、N c h 充電 F E T 1 0 8 と、充放電制御回路 1 2 1 と、を備えている。充放電制御回路 1 2 1 は、充放電監視回路 1 1 1 と、制御回路 1 1 3 と、外部信号検出回路 1 1 5 と、スイッチ回路 1 1 2 及び 1 1 4 と、端子 1 5 1、1 5 2、1 5 3、1 5 4、1 5 6、1 5 9 と、を備えている。

【0 0 1 4】

二次電池 1 0 1 は、正極が抵抗 1 0 2 の一方の端子及び外部端子 1 5 7 に接続され、負極が容量 1 0 3 の一方の端子と充放電制御回路 1 2 1 の端子 1 5 2 と N c h 放電 F E T 1 0 7 のソースに接続される。抵抗 1 0 2 の他方の端子は、容量 1 0 3 の他方の端子及び充

50

放電制御回路 121 の端子 151 に接続される。充放電制御回路 121 の端子 151 は、スイッチ回路 112 と制御回路 113 とスイッチ回路 114 に接続される。充放電制御回路 121 の端子 152 は、充放電監視回路 111 と制御回路 113 と外部信号検出回路 115 に接続される。スイッチ回路 112 の他方の端子は充放電監視回路 111 に接続され、スイッチ回路 114 の他方の端子は外部信号検出回路 115 に接続される。充放電監視回路 111 は制御回路 113 及び端子 156 に接続され、外部信号検出回路 115 は制御回路 113 及び端子 159 に接続される。制御回路 113 は、端子 153 および端子 154 に接続され、スイッチ回路 112 及び 114 に制御信号を出力する。Nch 放電 FET 107 は、ドレインは Nch 充電 FET 108 のドレインに接続され、ゲートは端子 153 に接続される。Nch 充電 FET 108 は、ソースは外部端子 158 に接続され、ゲートは端子 154 に接続される。抵抗 104 は、一方の端子は端子 156 に接続され、他方の端子は外部端子 158 に接続される。

10

【0015】

次に第一の実施形態の充放電制御回路及びバッテリー装置の動作について説明する。

二次電池 101 が接続されると、制御回路 113 は信号を出力し、スイッチ回路 112 とスイッチ回路 114 をオンさせて充放電監視回路 111 及び外部信号検出回路 115 を動作させる。外部端子 157、158 間に充電器 106 が接続され二次電池 101 が過充電状態になると、充放電監視回路 111 は過充電を検出して制御回路 113 に過充電禁止信号を出力する。制御回路 113 は過充電禁止信号を受けて端子 154 に Lo を出力して Nch 充電 FET 108 をオフさせて保護をかける。外部端子 157、158 間に負荷 105 が接続され二次電池 101 が過放電状態になると、充放電監視回路 111 は過放電を検出して制御回路 113 に過放電禁止信号を出力する。制御回路 113 は過放電禁止信号を受けて端子 153 に Lo を出力して Nch 放電 FET 107 をオフさせて保護をかける。外部端子 157、158 が短絡され二次電池 101 が過電流状態になると、充放電監視回路 111 は端子 156 の電圧が上昇した事を検出して制御回路 113 に過電流禁止信号を出力する。制御回路 113 は過電流禁止信号を受けて端子 154 に Lo を出力して Nch 充電 FET 108 をオフさせて保護をかける。

20

【0016】

端子 159 に信号が入力されると外部信号検出回路 115 が信号を検出し、制御回路 113 に外部信号検出信号を出力する。制御回路 113 は外部信号検出信号を受けて端子 153 に Lo、端子 154 に Hi、スイッチ回路 112、114 をオフさせる信号を出力する。こうして、Nch 放電 FET 107 をオフ、Nch 充電 FET 108 をオンさせ、充放電監視回路 111、外部信号検出回路 115 の動作を止めるパワーダウン状態にし、低消費電力化を行うことができる。パワーダウン状態を解除するには外部端子 157、158 間に充電器 106 を接続する必要がある。このため、バッテリー装置を出荷する時、端子 159 から信号を入力することで二次電池 101 の保存期間を長くすることができる。

30

【0017】

なお、スイッチ回路 112 及び 114 は、充放電監視回路 111 及び外部信号検出回路 115 の動作を止めるものであるため、他の方法でそれらの動作をとめても良い。

【0018】

以上に説明したように、第一の実施形態の過電流保護回路を備えた充放電制御回路及びバッテリー装置によれば、端子 159 に信号を入力することによって Nch 放電 FET 107 をオフ、Nch 充電 FET 108 をオン、充放電制御回路 121 をパワーダウン状態にし、低消費電力化を行うことができる。そして、バッテリー装置を出荷する時、端子 159 から信号を入力することで二次電池 101 の保存期間を長くすることができる。

40

【0019】

図 2 は、第二の実施形態の過電流保護回路を備えた充放電制御回路及びバッテリー装置の回路図である。図 1 との違いは Nch 放電 FET 107 を Pch 放電 FET 207 へ、Nch 充電 FET 108 を Pch 放電 FET 208 に変更した点である。

【0020】

50

接続に関して説明する。P c h 放電 F E T 2 0 7 は、ソースは二次電池 1 0 1 の正極に接続され、ドレインは P c h 充電 F E T 2 0 8 のドレインに接続され、ゲートは端子 1 5 3 に接続される。P c h 充電 F E T 2 0 8 は、ソースは外部端子 1 5 7 に接続され、ゲートは端子 1 5 4 に接続される。他の接続は第一の実施形態と同様である。

【 0 0 2 1 】

次に第二の実施形態の充放電制御回路及びバッテリー装置の動作について説明する。

二次電池 1 0 1 が接続されると、制御回路 1 1 3 は信号を出力し、スイッチ回路 1 1 2 とスイッチ回路 1 1 4 をオンさせて充放電監視回路 1 1 1 及び外部信号検出回路 1 1 5 を動作させる。外部端子 1 5 7、1 5 8 間に充電器 1 0 6 が接続され二次電池 1 0 1 が過充電状態になると、充放電監視回路 1 1 1 は過充電を検出して制御回路 1 1 3 に過充電禁止信号を出力する。制御回路 1 1 3 は過充電禁止信号を受けて端子 1 5 4 に H i を出力して P c h 充電 F E T 2 0 8 をオフさせて保護をかける。外部端子 1 5 7、1 5 8 間に負荷 1 0 5 が接続され二次電池 1 0 1 が過放電状態になると、充放電監視回路 1 1 1 は過放電を検出して制御回路 1 1 3 に過放電禁止信号を出力する。制御回路 1 1 3 は過放電禁止信号を受けて端子 1 5 3 に H i を出力して P c h 放電 F E T 2 0 7 をオフさせて保護をかける。外部端子 1 5 7、1 5 8 が短絡され二次電池 1 0 1 が過電流状態になると、充放電監視回路 1 1 1 は端子 1 5 6 の電圧が上昇した事を検出して制御回路 1 1 3 に過電流禁止信号を出力する。制御回路 1 1 3 は過電流禁止信号を受けて端子 1 5 4 に H i を出力して P c h 充電 F E T 2 0 8 をオフさせて保護をかける。

【 0 0 2 2 】

端子 1 5 9 に信号が入力されると外部信号検出回路 1 1 5 が信号を検出し、制御回路 1 1 3 に外部信号検出信号を出力する。制御回路 1 1 3 は外部信号検出信号を受けて端子 1 5 3 に H i、端子 1 5 4 に L o、スイッチ回路 1 1 2、1 1 4 をオフさせる信号を出力する。こうして、P c h 放電 F E T 2 0 7 をオフ、P c h 充電 F E T 2 0 8 をオンさせ、充放電監視回路 1 1 1、外部信号検出回路 1 1 5 の動作を止めるパワーダウン状態にし、低消費電力化を行うことができる。パワーダウン状態を解除するには外部端子 1 5 7、1 5 8 間に充電器 1 0 6 を接続する必要がある。このため、バッテリー装置を出荷する時端子 1 5 9 から信号を入力することで二次電池 1 0 1 の保存期間を長くすることができる。

【 0 0 2 3 】

なお、スイッチ回路 1 1 2、1 1 4 は、充放電監視回路 1 1 1、外部信号検出回路 1 1 5 の動作を止めるものであるため、他の方法でそれらの動作をとめても良い。

【 0 0 2 4 】

以上に説明したように、第二の実施形態の過電流保護回路を備えた充放電制御回路及びバッテリー装置によれば、端子 1 5 9 に信号を入力することによって P c h 放電 F E T 2 0 7 をオフ、P c h 充電 F E T 2 0 8 をオン、充放電制御回路 2 2 1 をパワーダウン状態にし、低消費電力化を行うことができる。そして、バッテリー装置を出荷する時、端子 1 5 9 から信号を入力することで二次電池 1 0 1 の保存期間を長くすることができる。

【 符号の説明 】

【 0 0 2 5 】

1 0 1 二次電池
1 0 5 負荷
1 0 6 充電器
1 1 1 充放電監視回路
1 1 3 制御回路
1 1 5 外部信号検出回路
1 5 7、1 5 8 外部端子

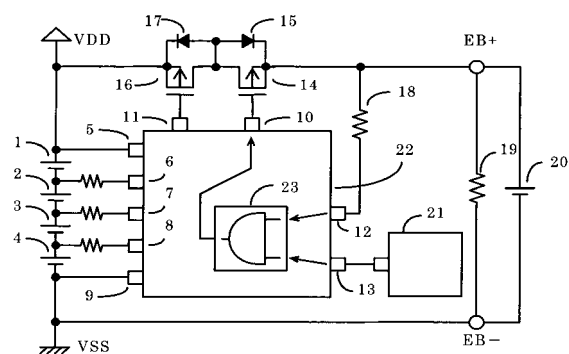
10

20

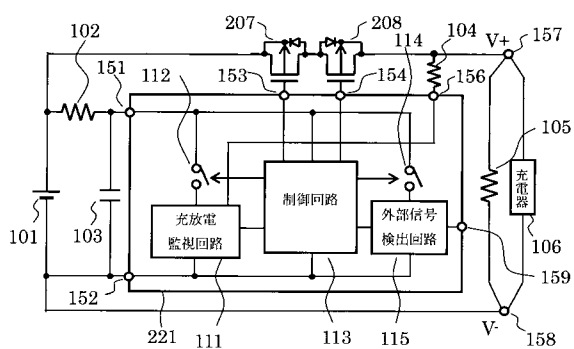
30

40

【 図 3 】



【 図 2 】



フロントページの続き

(72)発明者 小池 智幸

千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内

(72)発明者 小野 貴士

千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内

F ターム(参考) 5G053 AA01 BA01 CA01

5G503 AA01 BA01 BB01 DA04 DA13 FA17 GA01 GA12 GD03 GD04

5H030 AA01 AS20 BB00 FF41 FF44