

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96141748

※申請日期：96.11.5

※IPC 分類：H01L 21/20 (2006.01)

H01L 21/762 (2006.01)

一、發明名稱：(中文/英文)

雙電漿超薄埋藏氧化層

DOUBLE PLASMA UTBOX

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

法商S.O.I.矽科技絕緣體工業公司

S.O.I. TEC SILICON ON INSULATOR TECHNOLOGIES

代表人：(中文/英文)

E 尤吉

HUYGHE, E.

住居所或營業所地址：(中文/英文)

法國伯尼市法奎路工業技術噴泉園區

CHEMIN DES FRANQUES, PARC TECHNOLOGIQUE DES

FONTAINES, 38190 BERNIN, FRANCE

國 籍：(中文/英文)

法國 FRANCE

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 洛納特 朗度

RADU, LONUT

2. 奧德瑞 蘭伯特

LAMBERT, AUDREY

國 籍：(中文/英文)

1. 羅馬尼亞 ROMANIA

2. 法國 FRANCE

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 法國；2006年12月18日；0655608

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種使以選自半導體材料之材料所完成之兩基板結合的方法，該方法係執行：

- 熱處理以使兩基板結合之步驟；
- 電漿活化各基板之待結合表面，該兩基板中之第一基板之待結合表面包含一氧化層。

【先前技術】

此類型方法已為人所知。

本文中，應瞭解"結合"係指藉由分子附著力結合，其中兩個完整平滑表面彼此間附著而無需使用黏附劑，此可在室溫下進行。

結合品質尤其可藉由黏結能表徵，黏結能表示兩結合在一起之基板之間的結合強度。

為藉由分子附著力結合強化兩基板，所組裝之基板必須經歷熱處理。此熱處理讓該兩基板之結合能達到約至少 500 mJ/m^2 之值，此可相當於典型期望值。

此熱處理習知通常在約至少 900°C 之溫度下執行(其在本文之範疇中定義"高溫"領域)。在結合介於Si基板與Si或 SiO_2 基板之間的情況下，結合能可經由在約 $1100\text{-}1200^\circ\text{C}$ 之溫度下執行處理來最大化。

"電漿活化"待結合表面定義為，在使待結合表面接觸之前，將此表面暴露於電漿(此尤其可在真空下或在大氣壓下進行)。

更確切而言，在已知活化技術中，待活化之基板表面係在暴露步驟期間暴露於電漿，其中控制暴露參數以便將其各設定於個別給定值，在電漿活化期間保持不變。

"暴露參數"依重要順序為：

- 功率密度。此為供給電漿之功率之密度，其對應於每單位表面之功率密度(W/cm^2)，且在本文中，其亦由簡單術語"功率"指明。
- 壓力(含有電漿之腔室內之壓力，以毫托(mTorr)表示)。
- 供給此腔室之氣體之性質及流量(以sccm：標準立方公分/分鐘表示)。

此活化尤其容許藉由分子附著力之結合待經由獲得高結合能來執行，而無需高溫下之熱處理。

事實上，電漿活化可使兩基板之間產生高結合能，在相對低之溫度(例如約 600°C 或低於 600°C)下、在相對短之時間內(例如約2小時)執行熱處理之後，至少一基板已在結合之前被活化。

因此，在希望避免使該結構經受過高温度的情況下(尤其在異質結構的情況下，異質結構定義為包含由熱膨脹係數大體上不同之材料所製成之層的結構)，此活化有利於使包含兩結合基板的結構穩定。

此活化亦有利於在給定溫度下獲得高結合強度。

因此，此活化有利於例如藉由使兩基板結合來製造多層結構。

轉移方法(尤其Smart Cut™類型方法，其一般說明可見

於著作 SILICON-ON-INSULATOR TECHNOLOGY: Materials to VLSI, 第2版(Jean-Pierre Colinge); 或 BESOI(絕緣層上之結合蝕刻矽)類型方法, 其中使兩基板結合且接著藉由蝕刻去除其中一基板之剩餘材料)為可受益於電漿活化以便結合之實例。

為充分利用電漿處理對各種結合的作用, 文獻(尤其文獻 **Effects of plasma activation on hydrophilic bonding of Si and SiO₂**, T. Suni及I.J. Electroch. Soc.第149卷, 第6期, 第348頁(2002)及 Farrens 等人之美國專利 US 6 645 828)中所見之習知方法係由電漿活化兩待結合之基板組成。

較為罕見地, 因黏結能低, 所以使兩表面中僅一者暴露於電漿。在 Si/SiO₂ 結合之情況下, 通常是氧化物藉由電漿處理(參見 **Effects of plasma activation on hydrophilic bonding of Si and SiO₂**)。

在晶圓接觸之前活化其表面的電漿處理中, 現今使用不同氣體, 例如氧氣、氮氣及氫氣。

通常, 兩個待結合表面係經由相同電漿處理、以同樣方式處理。

【發明內容】

本發明之一目標係改良執行電漿活化的已知結合技術。

本發明之另一目標係減少存在於基板上之缺陷數, 或乃至完全消除該等缺陷。

特定言之, 本發明之一目標係提高電漿活化後所獲得的

結合能。

為達成該等目標，根據第一態樣，本發明提出一種使由選自半導體材料之材料所製成之兩基板結合的方法，該方法係執行：

- 藉由熱處理使該兩基板結合之步驟；
- 電漿活化各基板之待結合表面，兩基板中之第一基板之待結合表面包含一氧化層，該方法特徵在於，電漿活化該氧化層係在含氧氣氣氛下執行，且電漿活化第二基板之待結合表面係在惰性氣氛下執行。

該方法之較佳但非限制性態樣係如下：

- 其表面包含一氧化層之基板為供體基板，以便層轉移至受體基板；
- 該氧化層係藉由熱氧化供體基板而獲得；
- 該氧化層係沈積於供體基板上；
- 此轉移可容許獲得SOI(絕緣層上覆矽)型結構；
- 該SOI包含UTBOX(超薄埋藏氧化層)型薄層，其厚度小於500 Å；
- 受體基板為矽；
- 中性氣體為氫氣；
- 在包含氫氣之氣氛下電漿活化期間的功率密度為0.4 W/cm²；
- 中性氣體為氮氣；
- 在包含氮氣之氣氛下電漿活化期間的功率密度為0.8 W/cm²；

- 在電漿活化步驟之前，使受體基板經受清潔步驟；
- 在電漿活化步驟之前，使供體基板經受清潔步驟；
- 結合熱處理係低溫下執行；
- 結合熱處理係在 200°C 與 600°C 之間執行；
- 結合熱處理係在短時間內執行；
- 結合熱處理係執行約2小時。

根據第二態樣，本發明亦提出如下所獲得之SOI型結構：在根據上述類型之方法電漿活化獲得結合後，將自供體基板所移除之薄層轉移至受體基板上，該結構特徵在於本發明具有UTBOX(超薄埋藏氧化層)型層。

該結構之較佳但非限制性態樣係如下：

- 埋藏氧化層之厚度介於 $50\text{ \AA}$ 與 $1000\text{ \AA}$ 之間，較佳小於 $500\text{ \AA}$ ；
- 若埋藏氧化層之厚度為約 $250\text{ \AA}$ ，則此層具有的缺陷數介於0與10之間；
- 若埋藏氧化層之厚度為約 $125\text{ \AA}$ ，則此層具有的缺陷數介於0與310之間；
- 若埋藏氧化層之厚度為約 $1000\text{ \AA}$ 且電漿活化係以氫氣在中性氣氛下執行，則室溫下之結合能為約 0.175 J/m^2 ；
- 若埋藏氧化層之厚度為約 $500\text{ \AA}$ 且電漿活化係以氫氣在中性氣氛下執行，則室溫下之結合能為約 0.180 J/m^2 ；
- 若埋藏氧化層之厚度為約 $250\text{ \AA}$ 且電漿活化係以氫氣在中性氣氛下執行，則室溫下之結合能為約 0.200 J/m^2 ；
- 若埋藏氧化層之厚度為約 $125\text{ \AA}$ 且電漿活化係以氫氣在

中性氣氛下執行，則室溫下之結合能為約 0.200 J/m^2 ；

- 若埋藏氧化層之厚度為約 1000 Å 且電漿活化係以氮氣在中性氣氛下執行，則室溫下之結合能為約 0.235 J/m^2 ；
- 若埋藏氧化層之厚度為約 500 Å 且電漿活化係以氮氣在中性氣氛下執行，則室溫下之結合能為約 0.258 J/m^2 ；
- 若埋藏氧化層之厚度為約 250 Å 且電漿活化係以氮氣在中性氣氛下執行，則室溫下之結合能為約 0.270 J/m^2 ；
- 若埋藏氧化層之厚度為約 125 Å 且電漿活化係以氮氣在中性氣氛下執行，則室溫下之結合能為約 0.262 J/m^2 ；

若製造 SOI(絕緣層上覆矽)型基板，則可執行本發明之結合方法用於將薄層轉移，該等類型基板係藉由分子附著力結合、經由執行層轉移來製造(例如藉由 Smart Cut™ 或其他類型轉移方法)。

更確切而言，本發明之有利應用係關於 SOI 基板之製造；更確切而言係關於具有極薄絕緣層(其厚度小於 500 Å ，例如約一百埃)之 UTBOX(超薄埋藏氧化層)基板之製造。本發明之一特定非限制性實例係關於已獲得良好結果之 UTBOX 基板。然而，應瞭解本發明亦可應用於厚 BOX(埋藏氧化層)，亦即厚度大於 500 Å 之 BOX。

實際上，當該等結構之埋藏氧化層極薄時，可觀測到在所轉移之層內之缺陷問題(未轉移區、空隙、起泡及鼓泡)。

本發明通常應用於為半導體材料之兩基板之結合。該等

材料中之每一者可為矽或另一種半導體材料。

此外，兩基板之待結合表面之一可在活化之前已經氧化。

正如所見，活化係對兩待結合表面之每一者執行。

亦可瞭解本發明容許結合尤其可在使半導體材料之薄層由形成供體基板之"頂部"晶圓轉移至形成受體基板之"基底"晶圓之轉移方法之範圍中執行。薄層係指厚度為數百至數千埃之層。

在對轉移方法之此應用中，結合係在活化之後執行於該供體基板之表面與該受體基板之表面之間。

該轉移方法尤其可根據 Smart Cut™ 方法執行，Smart Cut™ 方法係在結合之前執行原子或離子物質之植入以在供體基板之厚度內形成弱化區且在結合之後在該弱化區之層次上執行脫離。

【實施方式】

如在某些已知方法之情況下，本發明藉由電漿達成待結合之兩基板表面之活化。

在本發明中，對各基板之待結合表面執行特定電漿活化，兩基板中僅第一基板之待結合表面包含氧化層。電漿活化該氧化層係在含氧氣氣氛下執行，且電漿活化第二基板之待結合表面係在惰性氣氛下執行。

以下說明闡明使層自供體基板轉移至受體基板之結合方法之實例，該層係根據 Smart Cut™ 類型方法脫離。然而，應瞭解本發明係關於結合步驟本身且層轉移僅為特定性說

明。

處理受體基板

通常，以下說明中所規定之功率值係針對具有約200 mm直徑之晶圓之應用給定。然而，本發明藉由調適電漿功率(或功率密度值)亦適用於具有約300 mm直徑之晶圓。

因此，通常，功率密度介於 0.035 W/cm^2 與 10 W/cm^2 之間，較佳地，對於氫氣為 0.4 W/cm^2 ，且對於氮氣為 0.8 W/cm^2 ，且對於氧氣為 0.8 W/cm^2 。

受體基板之表面不包含氧化層且較佳為矽。

在電漿活化之前，基板之待結合表面可已經例如臭氧及/或RCA之混合物清潔。

接著在中性氣氛(例如含氫氣或氮氣之中性氣氛)下、在以下特定實驗條件下使受體基板之表面經受電漿活化：

若在含氫氣氣氛下處理，則：

- 強度介於25 W與2500 W之間，較佳地，對於200 mm晶圓為125 W或對於300 mm晶圓為約200 W(對應於 0.4 W/cm^2 之功率密度)；
- 壓力介於20毫托與100毫托之間，較佳為50毫托；
- 氣體流量介於0與100 sccm之間，較佳為100 sccm；
- 暴露時間介於5秒與5分鐘之間，較佳為30秒。

若在含氮氣氣氛下處理，則：

- 功率介於25 W與2500 W之間，較佳為250 W(對應於 0.8 W/cm^2 之功率密度)；
- 壓力介於20毫托與100毫托之間，較佳為50毫托；

- 氣體流量介於0與100 sccm之間，較佳為100 sccm；
- 暴露時間介於5秒與5分鐘之間，較佳為30秒。

在電漿活化期間，供給電漿之功率密度應適於所用氣體。事實上，由於氫原子大於氮原子，因此與氮氣電漿相比，執行氫氣電漿所維持之功率將受到更多限制，以防止氫氣之噴霧效應。

處理供體基板之待結合表面

供體基板之待結合表面包含厚度約100 Å至5000 Å、較佳小於250 Å之薄氧化層(尤其在意欲構成UTBOX型結構之極薄層之情況下)。

在電漿活化之前，基板之待結合表面可已經例如臭氧及/或RCA之混合物清潔。

電漿活化處理可使用氧氣、根據以下實驗條件執行：

- 功率介於25 W與2500 W之間，較佳為250 W；
- 壓力為20毫托，較佳為50毫托；
- 氣體流量介於0與100 sccm之間，較佳為75 sccm；
- 暴露時間介於5秒與5分鐘之間，較佳為30秒至45秒。

兩晶圓之結合步驟

使兩晶圓接觸，且接著經受低溫熱處理(介於25°C與1100°C之間，較佳介於200°C與600°C之間)歷時30分鐘至5小時，以增強結合能，暴露時間較佳為2小時。

所提供之方法之研究目標實際上為使待結合之基板表面之活化最佳化。

此方法之一優點在於減少或乃至消除薄層內之缺陷(未

轉移區、空隙、起泡及鼓泡)，該等缺陷在此層轉移之後可存在於基板上。

此外，一旦結合步驟執行後，即例如根據Smart Cut™方法或甚至藉由蝕刻供體基板來執行供體基板之減薄步驟。

實際上，本發明適用於不僅可藉由Smart Cut™類型方法、而且可藉由BESOI類型方法製造複雜基板(例如SOI型基板)。本發明亦適用於不能經歷高溫熱處理而因此需要電漿結合之包含積體電路的基板。

圖式說明

以下為執行結合之實驗條件以便獲得圖式中所提供之結果：

- 氧化(例如藉由加熱)，以在供體基板之待處理表面上獲得具有給定厚度之氧化層；
- 僅將氬(能量80 keV，用量 7.6×10^{16} 個原子/平方公分)橫越待結合表面植入供體基板；
- 藉由臭氧及/或RCA型清潔法清潔兩待結合表面；
- 在包含氧氣之氣氛(75 sccm流量，50毫托壓力，250 W功率密度，30秒時間)下，電漿活化供體基板之待結合表面；
- 在含氬氣之氣氛(100 sccm流量，50毫托壓力，125 W功率密度，30秒時間)下，電漿活化受體基板之待結合表面；
- 藉由分子附著力使兩待結合表面結合；
- 介於200℃與600℃之間退火，以穩定結合。

如圖1中所見，若受體基板未經電漿活化，則 Smart Cut™方法之後，可偵測到轉移層上之約15個缺陷(未轉移區、空隙、起泡及鼓泡)，而在氫氣電漿活化之情況下計得4個缺陷且在氮氣電漿活化之情況下無缺陷。

因此，當受體基板在含惰性氣體之氣氛下經受電漿活化時，缺陷數大大減少。

圖2展示類似結果。在受體基板未經電漿活化之情況下偵測到1000個以上的缺陷，而在含氫氣氣氛下經電漿處理之情況下僅計得約300個缺陷，且在含氮氣氣氛下經電漿處理之情況下計得約三十個缺陷。

在圖2之情況下存在更高缺陷數的原因在於，與圖2之情況相比，氧化層具有薄的多的厚度。然而，當受體基板之待結合表面預先在中性氣氛下接受電漿處理時，可大大降低總缺陷數。

圖3展示，當經氧化之供體基板之表面藉由氧化電漿活化時，無論供體基板之氧化層之厚度如何，在受體基板之待結合表面預先被電漿活化(藉由中性氣體)處理以黏結時的結合能均比其未經電漿活化時的結合能高。然而，此電漿活化之效果視層厚度以及所用中性氣體(氫氣或氮氣)而定。

然而，極薄氧化層不存在結合能之降低(反之亦然)。

圖4展示，藉由氧化電漿活化供體基板之氧化表面，使受體基板失活，可在缺陷數方面提供比藉由氫氣及氮氣電漿處理更好的結果，此說明應選擇氧化電漿活化供體基

板。

本文中供體基板表面之氧化層具有250 Å之厚度。

實際上，當供體基板之氧化表面被氧化電漿活化時，計得十二個缺陷；當供體基板之氧化表面在包含氮氣之氣氛下被電漿活化時計得約十五個缺陷；且當供體基板之氧化表面在包含氫氣之氣氛下被電漿活化時計得約25個缺陷。

此外，藉由氧化電漿活化供體基板之氧化表面後所獲得之結果在缺陷數方面亦好於表面未經預先活化時所獲得之彼等結果。

本發明中所述方法之實施例之實驗條件係藉助於非限制性實例給出。

【圖式簡單說明】

圖1為，對於250 Å之氧化層，在層自與受體基板所結合之供體基板轉移脫離之後，所計得之缺陷數的比較圖，此結合已在以下期間經由電漿活化執行：

- 表面經氧化之供體基板係藉由氧化電漿活化；
- 及矽受體基板在包含惰性氣體(氮氣或氫氣)之氣氛下藉由兩種類型電漿中之一種類型電漿活化，或未經活化。

圖2為，對於125 Å之氧化層，在層自與受體基板所結合之供體基板轉移之範圍內脫離之後，所計得之缺陷數的比較圖，此結合已在以下期間經由電漿活化執行：

- 表面經氧化之供體基板係藉由氧化電漿活化；
- 及矽受體基板在包含惰性氣體(氮氣或氫氣)之氣氛下藉由兩種類型電漿中之一種類型電漿活化，或未經活化。

圖3比較使用以下條件獲自結合在一起之兩基板之間的結合能，其中一基板被一氧化層覆蓋且在結合之前已藉由氧化電漿活化：

- 不同製備類型之非氧化基板(藉由氮氣或氬氣電漿活化，及未電漿活化)；
- 不同厚度之覆蓋氧化基板表面之氧化層(1000 Å、500 Å、250 Å及125 Å)。

圖4為，對於250 Å之氧化層，在一層自與受體基板所結合之供體基板轉移脫離之後，所計得之缺陷數的比較圖，此結合已在以下期間經由電漿活化執行：

- 供體基板之氧化表面係在中性氣氛(氮氣或氬氣)下藉由兩種類型電漿中之一種類型電漿活化，或藉由氧化電漿活化，或未經活化；
- 及非氧化矽之受體基板未經活化。

五、中文發明摘要：

本發明提供一種使以選自半導體材料之材料所完成之兩基板結合的方法，該方法係執行：

- 藉由熱處理以使兩基板結合之步驟；
- 電漿活化各基板之待結合表面，該兩基板中之第一基板之待結合表面由一氧化層構成。

該方法特徵在於，電漿活化該氧化層係在含氧氣氣氛下執行，且電漿活化第二基板之待結合表面係在惰性氣氛下執行。

六、英文發明摘要：

A method for bonding two substrates carried out in materials chosen from among semiconductor materials, said method implementing:

- A step to bond two substrates by thermal treatment;
- Plasma activation of the surface to be bonded for each substrate, the surfaces to be bonded of a first of the two substrates being comprised of an oxide layer,

The method characterized in that the plasma activation of said oxide layer is carried out under an atmosphere containing oxygen, and the plasma activation of the surface to be bonded of the second substrate is carried out under an inert atmosphere.

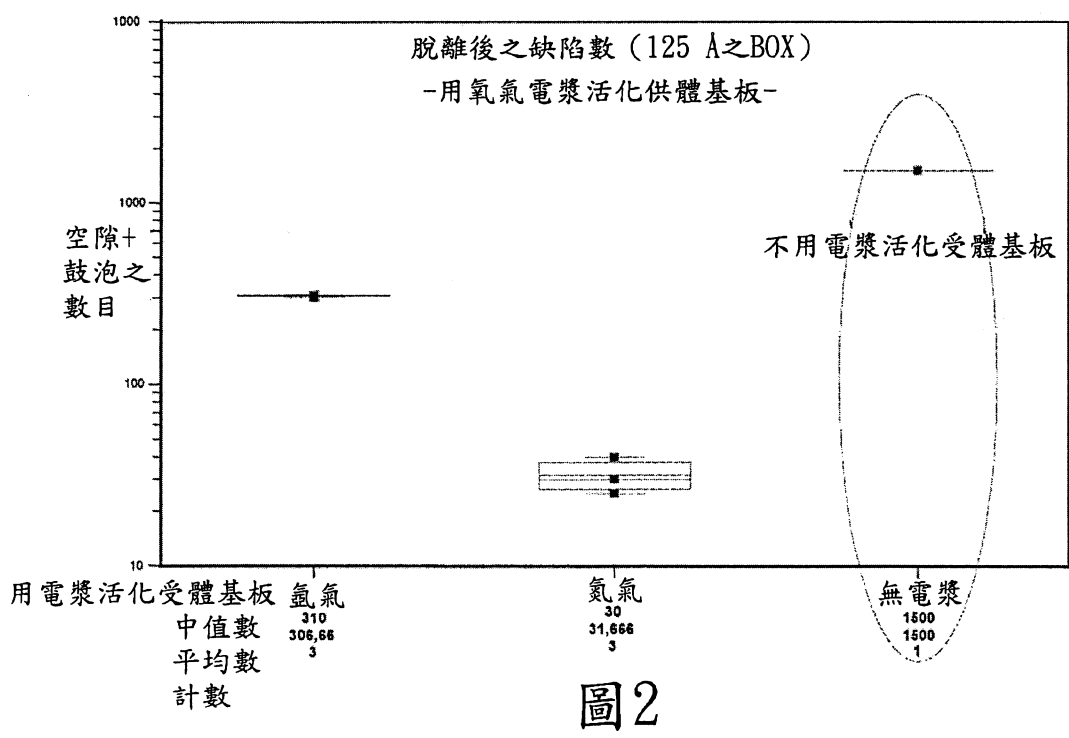
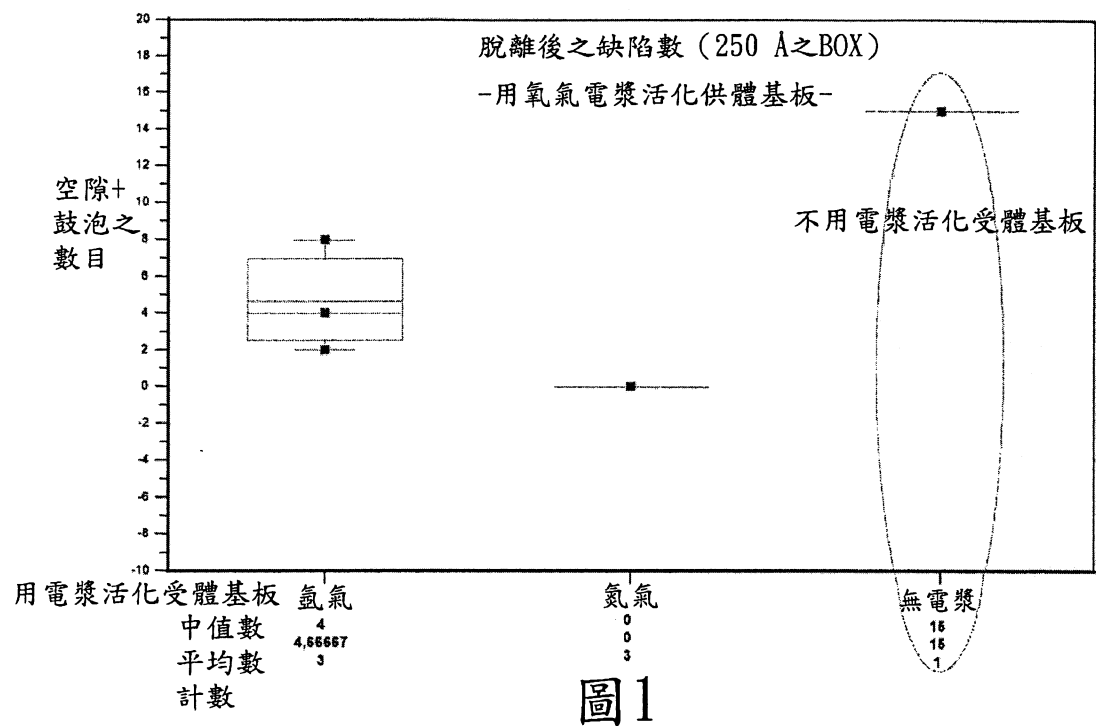
十、申請專利範圍：

1. 一種使以選自半導體材料之材料所完成之兩基板結合的方法，該方法係執行：
 - 藉由熱處理使兩基板結合之步驟；
 - 電漿活化各基板之待結合表面，該兩基板中之第一基板之待結合表面由一氧化層構成；該方法特徵在於，電漿活化該氧化層係在一含氧氣氣氛下執行，且電漿活化該第二基板之待結合表面係在一惰性氣氛下執行。
2. 如請求項1之方法，其特徵在於表面由氧化層構成之基板為供體基板以便讓一層轉移至受體基板。
3. 如請求項2之方法，其特徵在於該氧化層係藉由熱氧化該供體基板而獲得。
4. 如請求項2之方法，其特徵在於該氧化層係沈積於該供體基板上。
5. 如請求項2、3或4之方法，其特徵在於該轉移可容許獲得SOI(絕緣層上覆矽)型結構。
6. 如請求項5之方法，其特徵在於該SOI包含一厚度小於500 Å的UTBOX(超薄埋藏氧化層)型薄層。
7. 如請求項2、3或4之方法，其特徵在於該受體基板為矽。
8. 如請求項1至4中任一項之方法，其特徵在於該中性氣體為氬氣。
9. 如請求項8之方法，其特徵在於電漿活化期間功率密度

為 0.4 W/cm^2 。

10. 如請求項1至4中任一項之方法，其特徵在於該中性氣體為氮氣。
11. 如請求項10之方法，其特徵在於電漿活化期間功率密度為 0.8 W/cm^2 。
12. 如請求項1至4中任一項之方法，其特徵在於在該電漿活化步驟之前使該受體基板經受一清潔步驟。
13. 如請求項1至4中任一項之方法，其特徵在於在該電漿活化步驟之前使該供體基板經受一清潔步驟。
14. 如請求項1至4中任一項之方法，其特徵在於該熱結合處理係在低溫下執行。
15. 如請求項1至4中任一項之方法，其特徵在於該熱結合處理係介於 200°C 與 600°C 之間執行。
16. 如請求項1至4中任一項之方法，其特徵在於該熱結合處理係在短時間內執行。
17. 如請求項1至4中任一項之方法，其特徵在於該熱結合處理係執行約2小時。

十一、圖式：



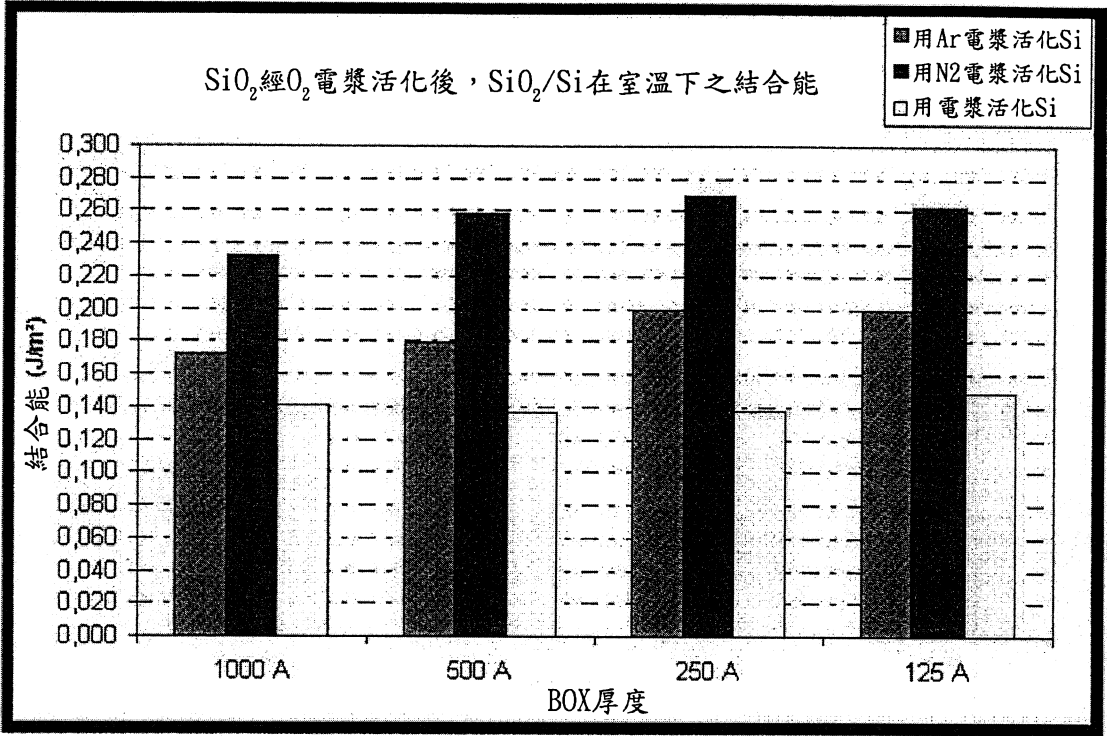


圖3

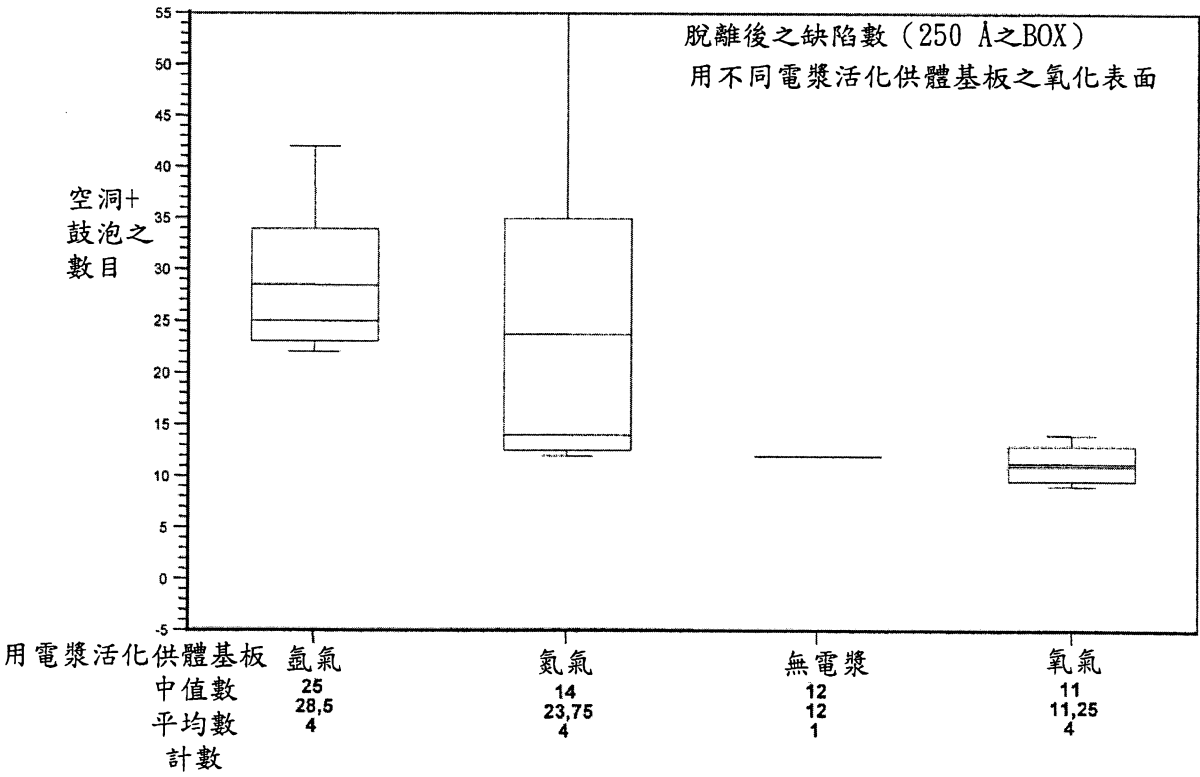


圖4

七、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

(無元件符號說明)

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)