

【公報種別】特許法第17条の2の規定による補正の掲載  
【部門区分】第7部門第3区分  
【発行日】平成29年1月12日(2017.1.12)

【公表番号】特表2016-501502(P2016-501502A)  
【公表日】平成28年1月18日(2016.1.18)  
【年通号数】公開・登録公報2016-004  
【出願番号】特願2015-549747(P2015-549747)  
【国際特許分類】

H 0 3 F 3/24 (2006.01)

【 F I 】

H 0 3 F 3/24

【手続補正書】

【提出日】平成28年11月22日(2016.11.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の電源電圧が閾値電圧より大きい場合に出力において出力信号を搬送するように構成された増幅器出力ステージの第1のパス、ここにおいて、前記第1のパスの少なくとも一部は、前記第1の電源電圧が前記閾値電圧と等しいまたはより小さい場合に前記出力から絶縁される、および、

前記第1の電源電圧が前記閾値電圧と等しいまたはより小さい場合に前記出力信号を前記出力に搬送するように構成された前記増幅器出力ステージの第2のパス、

を備え、前記第2のパスの少なくとも一部は、前記出力ステージにおいて受信された前記第1の電源電圧が前記閾値電圧より大きい場合に前記出力から絶縁される、装置。

【請求項2】

前記第1のパスは、前記第1の電源電圧と前記出力の間に接続された第1のトランジスタと、第2の電源電圧と前記出力の間に接続された第2のトランジスタを含み、前記第2のパスは、前記第2のトランジスタと、前記第1の電源電圧と前記出力の間に接続された第3のトランジスタを含む、請求項1に記載の装置。

【請求項3】

前記第3のトランジスタへフィードバックバイアス電流制御バスを提供するための少なくとも1つのトランジスタ、および、

前記第3のトランジスタのゲートへ駆動信号を搬送するための少なくとも1つのトランジスタ、

をさらに備える、請求項2に記載の装置。

【請求項4】

前記第3のトランジスタは、前記第1のトランジスタの第1の端子に接続された第1の端子と前記第1のトランジスタの第2の端子に接続された第2の端子を有し、かつ、前記第1の電源電圧が前記閾値電圧より小さいまたは等しい場合に導通するように構成された、請求項2に記載の装置。

【請求項5】

前記第3のトランジスタと前記第2のトランジスタは、前記第1の電源電圧が実質的にゼロボルトの場合に導通状態で動作するように構成される、請求項2に記載の装置。

【請求項6】

前記第 1 のトランジスタは、前記第 1 の電源電圧が前記閾値電圧より小さいまたは等しい場合に非導通状態になるように構成される、請求項 2 に記載の装置。

【請求項 7】

前記負の電源電圧と電流ソースの間に接続され、かつ、前記第 3 のトランジスタへフィードバックバイアス電流制御パスを提供するように構成された第 4 のトランジスタをさらに備える、請求項 2 に記載の装置。

【請求項 8】

前記第 3 のトランジスタのゲートへ駆動信号を搬送するように構成された複数のトランジスタをさらに備える、請求項 2 に記載の装置。

【請求項 9】

前記第 3 のトランジスタは、前記第 1 のトランジスタのソースと前記第 1 の電源電圧に接続されたドレイン、および、前記第 1 のトランジスタのドレインと前記出力に接続されたソースを有する、請求項 2 に記載の装置。

【請求項 10】

前記第 3 のトランジスタのゲートは、第 1 の駆動トランジスタのドレインと第 2 の駆動トランジスタのドレインの間に接続される、請求項 2 に記載の装置。

【請求項 11】

前記増幅器は、前記第 1 のパスと前記第 2 のパスのうちの 1 つから前記出力信号を搬送することから他方のパスに前記出力信号を搬送することへの遷移を制御するためのバイアシング回路をさらに備える、請求項 1 に記載の装置。

【請求項 12】

前記増幅器は、前記出力ステージに静止電流を設定するためのバイアシング回路をさらに備える、請求項 1 に記載の装置。

【請求項 13】

前記バイアシング回路は、第 1 のトランジスタを経由する電流をレプリケートする第 1 のスケールされた電流と、第 2 のトランジスタを経由する電流をレプリケートする第 2 のスケールされた電流と、第 3 のトランジスタを経由する電流をレプリケートする第 3 のスケールされた電流を生成するように構成される、請求項 12 に記載の装置。

【請求項 14】

前記バイアシング回路は、前記第 1 のスケールされた電流に基づく第 1 のバイアス電圧と、前記第 2 のスケールされた電流と前記第 3 のスケールされた電流に基づく第 2 のバイアス電圧を生成するように構成される、請求項 13 に記載の装置。

【請求項 15】

出力ステージの正の電源電圧が閾値電圧より大きい場合に増幅器の前記出力ステージの第 1 のパスを介して出力ノードにおいて出力を搬送すること、

前記出力ステージの前記正の電源電圧が前記閾値電圧より小さいまたは等しい場合に前記出力ノードから前記第 1 のパスの少なくとも一部を絶縁すること、

前記出力ステージの前記正の電源電圧が前記閾値電圧より小さいまたは等しい場合に前記出力ステージの第 2 の異なるパスを介して前記出力を前記出力に搬送すること、および

前記出力ステージにおいて受信された前記正の電源電圧が前記閾値電圧より大きい場合に前記出力ノードから前記第 2 の異なるパスの少なくとも一部を絶縁すること、

を備える、方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

[0057]開示された例示的な実施例の前の説明は、本発明を作成または使用することを当

業者に可能にするために提供される。これらの例示的な実施例に対する種々の変更は、当業者にとって容易に明らかであり、ここで定義された一般的な原則は、本発明の精神または範囲から逸脱することなく他の実施例に適用され得る。従って、本発明は、ここに示された例示的な実施例に限定されることを意図するものではないが、ここに開示された原則および新規事項に調和する最も広い範囲に適合させるべきである。

以下に本願発明の当初の特許請求の範囲に記載された発明を付記する。

[ C 1 ]

第 1 の電源電圧が閾値電圧より大きい場合に出力信号を搬送するように構成された増幅器出力ステージの第 1 のパス、および、

前記第 1 の電源電圧が前記閾値電圧と等しいまたはより小さい場合に前記出力信号を搬送するように構成された前記増幅器出力ステージの第 2 のパス、  
を備える装置。

[ C 2 ]

前記第 1 のパスは、前記第 1 の電源電圧と出力の間に接続された第 1 のトランジスタと第 2 の電源電圧と前記出力の間に接続された第 2 のトランジスタを含み、前記第 2 のパスは、前記第 2 のトランジスタと、前記第 1 の電源電圧と前記出力の間に接続された第 3 のトランジスタと、を含む、C 1 に記載の装置。

[ C 3 ]

前記第 3 のトランジスタへフィードバックバイアス電流制御バスを提供するための少なくとも 1 つのトランジスタ、および、

前記第 3 のトランジスタのゲートへ駆動信号を搬送するための少なくとも 1 つのトランジスタ、  
をさらに備える、C 2 に記載の装置。

[ C 4 ]

前記第 3 のトランジスタは、前記第 1 のトランジスタの第 1 の端子に接続された第 1 の端子と前記第 1 のトランジスタの第 2 の端子に接続された第 2 の端子を有し、かつ、前記第 1 の電源電圧が前記閾値電圧より小さいまたは等しい場合に導通するように構成された、C 2 に記載の装置。

[ C 5 ]

前記第 3 のトランジスタと前記第 2 のトランジスタは、前記第 1 の電源電圧が実質的にゼロボルトの場合に導通状態になるように構成される、C 2 に記載の装置。

[ C 6 ]

前記第 1 のトランジスタは、前記第 1 の電源電圧が前記閾値電圧より小さいまたは等しい場合に非導通状態になるように構成される、C 2 に記載の装置。

[ C 7 ]

前記負の電源電圧と電流ソースの間に接続され、かつ、前記第 3 のトランジスタへフィードバックバイアス電流制御バスを提供するように構成された第 4 のトランジスタをさらに備える、C 2 に記載の装置。

[ C 8 ]

前記第 3 のトランジスタのゲートへ駆動信号を搬送するように構成された複数のトランジスタをさらに備える、C 2 に記載の装置。

[ C 9 ]

前記第 3 のトランジスタは、前記第 1 のトランジスタのソースと前記第 1 の電源電圧に接続されたドレイン、および、前記第 1 のトランジスタのドレインと前記出力に接続されたソースを有する、C 2 に記載の装置。

[ C 1 0 ]

前記第 3 のトランジスタのゲートは、第 1 の駆動トランジスタのドレインと第 2 の駆動トランジスタのドレインの間に接続される、C 2 に記載の装置。

[ C 1 1 ]

前記増幅器は、前記第 1 のパスと前記第 2 のパスのうちの 1 つから前記出力信号を搬送

することから他方のパスに前記出力信号を搬送することへの遷移を制御するためのバイアシング回路をさらに備える、C 1 に記載の装置。

[ C 1 2 ]

前記増幅器は、前記出力ステージに静止電流を設定するためのバイアシング回路をさらに備える、C 1 に記載の装置。

[ C 1 3 ]

前記バイアシング回路は、前記第 1 のトランジスタを経由する電流をレプリケートする第 1 のスケールされた電流と、前記第 2 のトランジスタを経由する電流をレプリケートする第 2 のスケールされた電流と、前記第 3 のトランジスタを経由する電流をレプリケートする第 3 のスケールされた電流を生成するように構成される、C 1 2 に記載の装置。

[ C 1 4 ]

前記バイアシング回路は、前記第 1 のスケールされた電流に基づく第 1 のバイアス電圧と、前記第 2 のスケールされた電流と前記第 3 のスケールされた電流に基づく第 2 のバイアス電圧を生成するように構成される、C 1 3 に記載の装置。

[ C 1 5 ]

出力ステージの正の電源電圧が閾値電圧より大きい場合に増幅器の前記出力ステージの第 1 のパスを介して出力を搬送すること、および

前記出力ステージの前記正の電源電圧が前記閾値電圧より小さいまたは等しい場合に前記出力ステージの第 2 の異なるパスを介して前記出力を搬送すること、  
を備える、方法。

[ C 1 6 ]

第 2 の異なるパスを介して前記出力を搬送することは、前記正の電源電圧が実質的に 0 . 4 ボルトまたはそれより小さい場合に前記第 2 の異なるパスを介して前記出力を搬送することを備える、C 1 5 に記載の方法。

[ C 1 7 ]

第 1 のパスを介して出力を前記搬送することは、前記出力ステージの第 1 および第 2 のトランジスタを用いて前記出力を生成することを備え、および第 2 の異なるパスを介して前記出力を前記搬送することは、前記出力ステージの前記第 2 のトランジスタと第 3 のトランジスタを用いて前記出力を生成することを備える、C 1 5 に記載の方法。

[ C 1 8 ]

出力ステージの正の電源電圧が閾値電圧より大きい場合に増幅器の前記出力ステージの第 1 のパスを介して出力を搬送するための手段、および、

前記正の電源電圧が前記閾値電圧より小さいまたは等しい場合に前記出力ステージの第 2 の異なるパスを介して前記出力を搬送するための手段、  
を備える、装置。

[ C 1 9 ]

前記出力ステージヘフィードバックバイアス電流制御パスを提供するための手段をさらに備える、C 1 8 に記載の装置。

[ C 2 0 ]

前記第 2 の異なるパスを経由する電流をレプリケートするスケールされた電流を生成するための手段を含む前記出力ステージに静止電流を設定するための手段をさらに備える、C 1 8 に記載の装置。