(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 103545873 B
(45)授权公告日 2017.07.28

(21)申请号 201310299308.6

(22)申请日 2013.07.17

(65)同一申请的已公布的文献号
申请公布号 CN 103545873 A

(43)申请公布日 2014.01.29

(30)优先权数据
2012-158370 2012.07.17 JP

(73)专利权人 株式会社半导体能源研究所
地址 日本神奈川县厚木市

(72)发明人 高桥圭 渡边一德 高桥实

(74)专利代理机构 中国专利代理(香港)有限公司 72001
代理人 何欣亭 汤春龙

(51)Int.Cl.
H02J 7/00(2006.01)

(56)对比文件
JP 特开2005-168231 A,2005.06.23,全文.
JP 特开2012-39273 A,2012.02.23,全文.
JP 平2-123929 A,1990.05.11,全文.

审查员 苏建明

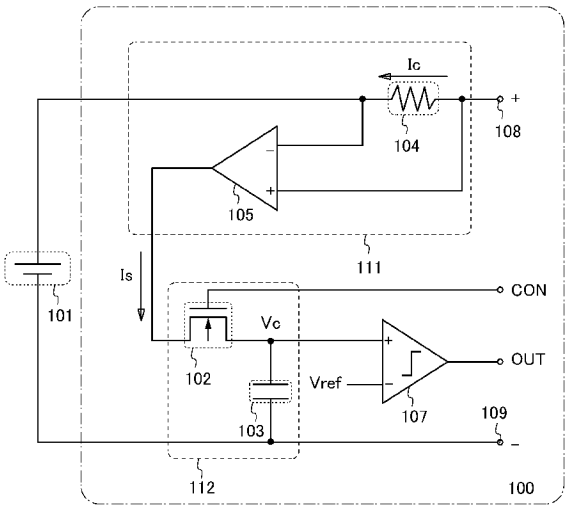
权利要求书2页 说明书20页 附图9页

(54)发明名称

充电装置

(57)摘要

本发明获得不使用模拟/数字转换器并且耗电量小的充电装置。一种对蓄电池进行充电的充电装置，该充电装置包括：取出对应于蓄电池的充电电流的电流的电路；通过周期性地流过对应于充电电流的电流来积蓄电荷的电路；当电荷被积蓄的电路的电位为基准电位以上时输出指示结束该蓄电池的充电的信号的电路。通过周期性地流过充电电流的一部分来积蓄电荷的电路包括：根据向栅极输入的脉冲信号处于导通状态或截止状态且将氧化物半导体用于沟道形成区域的晶体管；与晶体管电连接且通过处于导通状态的晶体管流过充电电流的一部分来积蓄电荷的电容元件。



CN 103545873 B

1.一种半导体装置,包括:

晶体管;

电容元件;

比较器;以及

电流检测电路,

其中,从电源向蓄电池供应充电电流,

其中,所述晶体管配置成对所述电容元件供应取决于所述充电电流的电流,

其中,所述电容元件配置成积蓄对应于取决于所述充电电流的所述电流的电荷,

其中,所述比较器配置成在与所述晶体管的端子以及所述比较器的输入端子电连接的所述电容元件的端子的电位达到基准电位时,输出结束从所述电源向所述蓄电池供应所述充电电流的信号,

其中,所述电流检测电路包括电阻器和电压电流转换电路,

其中,所述电阻器配置成通过所述电阻器的第一端子和所述电阻器的第二端子,使所述充电电流从所述电源流向所述蓄电池,以及

其中,所述电压电流转换电路配置成根据所述电阻器的所述第一端子和所述电阻器的所述第二端子之间的电位差,对所述晶体管供应取决于所述充电电流的所述电流。

2.根据权利要求1所述的半导体装置,

其中,通过所述晶体管在所述晶体管导通时对所述电容元件供应取决于所述充电电流的所述电流。

3.根据权利要求1或2所述的半导体装置,

其中,所述晶体管包括包含氧化物半导体的沟道形成区域。

4.一种半导体装置,包括:

电源;

晶体管;

电容元件;

比较器;以及

电流检测电路,

其中,从所述电源向蓄电池供应充电电流,

其中,所述晶体管配置成对所述电容元件供应取决于所述充电电流的电流,

其中,所述电容元件配置成积蓄对应于取决于所述充电电流的所述电流的电荷,

其中,所述比较器配置成在与所述晶体管的端子以及所述比较器的输入端子电连接的所述电容元件的端子的电位达到基准电位时,输出结束从所述电源向所述蓄电池供应所述充电电流的信号,

其中,所述电流检测电路包括电阻器和电压电流转换电路,

其中,所述电阻器配置成通过所述电阻器的第一端子和所述电阻器的第二端子,使所述充电电流从所述电源流向所述蓄电池,以及

其中,所述电压电流转换电路配置成根据所述电阻器的所述第一端子和所述电阻器的所述第二端子之间的电位差,对所述晶体管供应取决于所述充电电流的所述电流。

5.根据权利要求4所述的半导体装置,

其中，通过所述晶体管在所述晶体管导通时对所述电容元件供应取决于所述充电电流的所述电流。

6.根据权利要求4或5所述的半导体装置，

其中，所述晶体管包括包含氧化物半导体的沟道形成区域。

7.一种半导体装置，包括：

电源；

蓄电池；

晶体管；

电容元件；

比较器；以及

电流检测电路，

其中，从所述电源向所述蓄电池供应充电电流，

其中，所述晶体管配置成对所述电容元件供应取决于所述充电电流的电流，

其中，所述电容元件配置成积蓄对应于取决于所述充电电流的所述电流的电荷，

其中，所述比较器配置成在与所述晶体管的端子以及所述比较器的输入端子电连接的所述电容元件的端子的电位达到基准电位时，输出结束从所述电源向所述蓄电池供应所述充电电流的信号，

其中，所述电流检测电路包括电阻器和电压电流转换电路，

其中，所述电阻器配置成通过所述电阻器的第一端子和所述电阻器的第二端子，使所述充电电流从所述电源流向所述蓄电池，以及

其中，所述电压电流转换电路配置成根据所述电阻器的所述第一端子和所述电阻器的所述第二端子之间的电位差，对所述晶体管供应取决于所述充电电流的所述电流。

8.根据权利要求7所述的半导体装置，

其中，通过所述晶体管在所述晶体管导通时对所述电容元件供应取决于所述充电电流的所述电流。

9.根据权利要求7或8所述的半导体装置，

其中，所述晶体管包括包含氧化物半导体的沟道形成区域。

充电装置

技术领域

[0001] 本发明关于一种物体、方法或制造方法。或者，本发明关于一种程序(process)、机器(machine)或产品(manufacture)。例如，本发明尤其关于一种半导体装置、显示装置、发光装置、蓄电装置、它们的驱动方法或它们的制造方法。尤其是，本发明关于一种蓄电池的充电装置。

背景技术

[0002] 近年来，作为以便携电话、智能手机为代表的便携式终端的电源或者驱动电动汽车等的电动机的电源，诸如锂二次电池的蓄电池被广泛地利用(参照专利文献1)。

[0003] 作为上述蓄电池的充电装置，开发了测量蓄电池的端子电压判断是否完成充电的充电装置以及累计充电电流(用来对蓄电池进行充电所需要的电流)计算出充电电流积分值而判断是否完成充电的充电装置(参照专利文献2)。

[0004] [专利文献1]日本专利申请公开2006-269426号公报；

[0005] [专利文献2]日本专利申请公开2004-364419号公报。

[0006] 在专利文献2中，充电电路1具有正侧输入端子TM1和负侧输入端子TM2，并且微型计算机5内组装有将模拟输入转换为数字信号的模拟/数字转换器(也称为A/D转换器、ADC)。这是因为如下缘故：根据模拟信号使蓄电池2等工作，另一方面根据数字信号使微型计算机及充电电路1的外部的电路工作。

[0007] 然而，有如下问题：当在充电装置中存在模拟/数字转换器时，模拟/数字转换器的耗电量大，所以充电装置的耗电量也变大。

发明内容

[0008] 鉴于上述问题，所公开的发明的一个方式的课题之一是获得一种耗电量小的充电装置。

[0009] 注意，上述课题的记载不妨碍其它课题的存在。此外，本发明的一个方式并不需要解决上述课题。另外，从说明书、附图、权利要求等的记载自然可知上述以外的课题，而可以从说明书、附图、权利要求等的记载中抽出课题。

[0010] 所公开的发明的一个方式是一种对蓄电池进行充电的充电装置，该充电装置包括：产生对应于蓄电池的充电电流的电流的电路；通过流过对应于该充电电流的电流积蓄电荷的电路；以及当该电荷被积蓄的电路的电位为基准电位以上时输出指示结束该蓄电池的充电的信号的电路。

[0011] 蓄电池的充电电流(记作Ic)是一种以模拟方式变化的模拟信号。另外，蓄电池的充电电流流过具有已知的电阻值的电阻元件中。通过与该电阻元件的两个端子电连接的电压电流转换电路，检测出该电阻元件的两个端子之间的电位差。

[0012] 该电压电流转换电路输出对应于该电阻元件的两个端子之间的电位差的电流(记作Is)。由此，电流Is是对应于充电电流Ic的电流或充电电流Ic的一部分。从此可说，该电压

电流转换电路是产生对应于充电电流Ic的电流Is的电路或从充电电流Ic产生其一部分的电流即电流Is的电路。

[0013] 该电压电流转换电路的输出与作为开关元件的将氧化物半导体用于沟道形成区域的晶体管(下面称为“氧化物半导体晶体管”)的源极或漏极中的一个电连接。另外,对该氧化物半导体晶体管中的栅极输入脉冲信号,并根据该脉冲信号切换导通状态或截止状态。

[0014] 该晶体管的源极或漏极中的另一个与电容元件电连接。当该晶体管处于导通状态时,电流Is流过晶体管的源极和漏极之间而电荷积蓄在电容元件中。

[0015] 电容元件的一个端子以及该晶体管的源极或漏极中的另一个与比较器的第一端子电连接。当积蓄有电荷的电容元件的一个端子的电位为输入到该比较器的第二端子的基准电位以上时,该比较器的输出电位从低电平电位VL变成为高电平电位VH。

[0016] 通过作为上述基准电位设定对应于蓄电池的充电完成的电位,当电容元件的一个端子的电位为基准电位以上的时点可以结束充电。就是说,该比较器的输出电位是指示蓄电池的充电结束的信号,该比较器是输出指示蓄电池的充电结束的信号的电路。

[0017] 氧化物半导体晶体管具有截止状态下的泄漏电流极低的优点,例如每沟道宽度1μm的泄漏电流为10aA(1×10^{-17}A)以下,优选为1aA(1×10^{-18}A)以下,更优选为10zA(1×10^{-20}A)以下,进一步优选为1zA(1×10^{-21}A)以下,再进一步优选为100yA(1×10^{-22}A)以下。由此,通过使用氧化物半导体晶体管作为与电容元件电连接的晶体管,当使该晶体管处于截止状态时,可以防止积蓄在电容元件中的电荷经过该晶体管的源极和漏极之间泄漏。由此,可以保持积蓄在电容元件中的电荷量,从而通过周期性地积蓄在该电容元件中的电荷量可以与表示结束充电的基准电位进行比较。

[0018] 通过上述步骤,可以获得一种不使用模拟/数字转换器而耗电量小的充电装置。

[0019] 所公开的发明的一个方式是一种对蓄电池进行充电的充电装置,该充电装置包括:产生对应于从电源控制电路供应的充电电流的电流的电路;通过流过对应于充电电流的电流,以对应于充电电流的电荷为模拟信号积蓄在电容元件的电路;以及,当电荷被积蓄的电容元件的电位为基准电位以上时,将指示蓄电池的充电结束的信号向电源控制电路的控制电路输出的电路,其中通过指示蓄电池的充电结束的信号输出到电源控制电路的控制电路,结束该充电电流的供应。

[0020] 所公开的发明的一个方式是一种对蓄电池进行充电的充电装置,该充电装置包括:产生对应于从电源控制电路供应的充电电流的电流的电路;根据输入的脉冲信号处于导通状态或截止状态的开关元件;通过处于导通状态的开关元件流过对应于充电电流的电流,来积蓄对应于充电电流的电荷的与开关元件电连接的电容元件;以及,当电荷被积蓄的电容元件的电位为基准电位以上时,将指示蓄电池的充电结束的信号向电源控制电路的控制电路输出的电路,其中通过指示蓄电池的充电结束的信号向电源控制电路的控制电路输出,结束充电电流的供应。

[0021] 所公开的发明的一个方式是一种对蓄电池进行充电的充电装置,该充电装置包括:产生对应于从电源控制电路供应的充电电流的电流的电路;根据输入到栅极的脉冲信号处于导通状态或截止状态并且将氧化物半导体用于沟道形成区域的晶体管;通过处于导通状态的晶体管流过对应于充电电流的电流,来对应于充电电流的电荷积蓄的与晶体管电

连接的电容元件;以及,当电荷被积蓄的电容元件的电位为基准电位以上时,将指示蓄电池的充电结束的信号向电源控制电路的控制电路输出的电路,其中通过指示蓄电池的充电结束的信号向电源控制电路的控制电路输出,结束充电电流的供应。

[0022] 所公开的发明的一个方式是一种对蓄电池进行充电的充电装置,该充电装置包括:蓄电池的充电电流流过的电阻元件;根据对电阻元件施加的电压产生对应于充电电流的电流的运算放大器;根据向栅极输入的脉冲信号处于导通状态或截止状态并且将氧化物半导体用于沟道形成区域的晶体管;通过处于导通状态的晶体管流过充电电流的一部分来电荷被积蓄的与晶体管电连接的电容元件;以及,具有电荷被积蓄的电容元件的电位被输入的第一输入端子和基准电位被输入的第二输入端子的比较器,其中通过对电容元件的电位与基准电位进行比较来使比较器的输出电位切换,通过使输出电位切换来结束充电电流的供应。

[0023] 在所公开的发明的一个方式中,比较器也可以为磁滞比较器。

[0024] 在所公开的发明的一个方式中,作为该氧化物半导体也可以使用如下氧化物的任一:氧化铟、In-Zn类氧化物、In-Mg类氧化物、In-Ga类氧化物、In-Ga-Zn类氧化物、In-Al-Zn类氧化物、In-Sn-Zn类氧化物、In-Hf-Zn类氧化物、In-La-Zn类氧化物、In-Ce-Zn类氧化物、In-Pr-Zn类氧化物、In-Nd-Zn类氧化物、In-Sm-Zn类氧化物、In-Eu-Zn类氧化物、In-Gd-Zn类氧化物、In-Tb-Zn类氧化物、In-Dy-Zn类氧化物、In-Ho-Zn类氧化物、In-Er-Zn类氧化物、In-Tm-Zn类氧化物、In-Yb-Zn类氧化物、In-Lu-Zn类氧化物;In-Sn-Ga-Zn类氧化物、In-Hf-Ga-Zn类氧化物、In-Al-Ga-Zn类氧化物、In-Sn-Al-Zn类氧化物、In-Sn-Hf-Zn类氧化物、In-Hf-Al-Zn类氧化物。

[0025] 通过所公开的发明的一个方式,可以获得一种耗电量小的充电装置。

附图说明

[0026] 图1是充电电路的电路图;

[0027] 图2是说明充电电路的工作的时序图;

[0028] 图3是充电电路的电路图;

[0029] 图4是充电装置的电路图;

[0030] 图5是充电装置的电路图;

[0031] 图6是充电装置的电路图;

[0032] 图7是充电装置的电路图;

[0033] 图8A和图8B是说明蓄电池的图;

[0034] 图9是氧化物半导体晶体管的截面图;

[0035] 图10是示出半导体装置的结构实例的图。

具体实施方式

[0036] 以下,参照附图对本说明书中公开的发明的实施方式进行说明。但是,本说明书中公开的发明可以以多种不同形式实施,所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式和详细内容可以在不脱离本说明书中公开的发明的宗旨及其范围的情况下被变更为各种形式。因此,本发明不应该被解释为仅限于本实施方式所记载的内容中。

注意，在如下所述的附图中，相同部分或具有相同功能的部分用相同的参考标记表示，并且省略对它们的重复说明。另外，当表示相同的部分时有时使用同样的阴影线，而不特别附加附图标记。

[0037] 注意，在本说明书所公开的发明中，半导体装置是指通过利用半导体而工作的所有元件及装置，并且将包括电子电路、显示装置、发光装置及存储装置等的电器装置以及安装有该电器装置的电器设备包括在其范围内。

[0038] 注意，为了容易理解说明，附图等所示出的各结构的位置、大小和范围等有时不表示实际上的位置、大小和范围等。因此，所公开的发明不一定局限于附图等所公开的位置、大小、范围等。

[0039] 另外，本说明书等中的“第一”、“第二”、“第三”等的序数词是为了避免构成要素的混同而附记的，而不是用于在数目方面上进行限制。

[0040] 另外，在本说明书等中，“电极”或“布线”的术语不限定这些构成要素的功能。例如，有时将“电极”用作“布线”的一部分，反之亦然。再者，“电极”或“布线”的术语还包括多个“电极”或“布线”形成为一体的情况等。

[0041] 另外，“源极”和“漏极”的功能在使用极性不同的晶体管的情况或电路工作的电流方向变化等情况下，有时互相调换。因此，在本说明书中，“源极”和“漏极”的术语可以互相调换使用。

[0042] 另外，在本说明书等中，“电连接”包括通过“具有某种电作用的元件”连接的情况。这里，“具有某种电作用的元件”只要可以进行连接对象间的电信号的授受，就对其没有特别的限制。例如，“具有某种电作用的元件”不仅包括电极和布线，而且还包括晶体管等的开关元件、电阻元件、电感器、电容器、其他具有各种功能的元件等。

[0043] 另外，在本说明书等中，“上”或“下”的术语不局限于构成要素的位置关系为“正上”或“正下”。例如，“栅极绝缘膜上的栅电极”的表述不排除栅极绝缘膜与栅电极之间有其它构成要素的情况。

[0044] 在本说明书中，“平行”是指在-10°以上且10°以下的角度的范围中配置两条直线的状态，因此也包括-5°以上且5°以下的角度的情况。另外，“垂直”是指在80°以上且100°以下的角度的范围中配置两条直线的状态，因此也包括85°以上且95°以下的角度的情况。

[0045] 另外，在本说明书中，六方晶系包括晶体为三方晶或菱方晶的情况。

[0046] 实施方式1

[0047] 〈充电电路的电路结构〉

[0048] 图1示出本实施方式的充电电路的电路图。图1所示的充电电路100包括晶体管102、电容元件103、电阻元件104、电压电流转换电路105、磁滞比较器(也称为施密特触发器(Schmitt trigger))107。充电电路100通过端子108、端子109、端子CON以及端子OUT与外部电路电连接。另外，图1所示的充电电路100与通过该充电电路100进行充电的蓄电池101电连接。

[0049] 另外，使用晶体管102及电容元件103构成积分电路112。根据向栅极输入的脉冲信号，晶体管102处于导通状态或截止状态，关于该情况下面说明详细内容。当晶体管102处于导通状态时，经过晶体管102的源极和漏极之间流过电流而电荷积蓄在电容元件103中。

[0050] 另外，使用电阻元件104及电压电流转换电路105构成电流检测电路111。在图1所

示的充电电路100中电流检测电路111设置在正电位侧。

[0051] 端子108是充电时正电位被施加的端子，其与电阻元件104的一个端子以及电压电流转换电路105的非反相输入端子电连接。

[0052] 电阻元件104是用来检测充电电流Ic的电流值的电阻，其具有已知的电阻值R。电阻元件104的一个端子与端子108以及电压电流转换电路105的非反相输入端子电连接，电阻元件104的另一个端子与电压电流转换电路105的反相输入端子以及蓄电池101的正极电连接。

[0053] 电压电流转换电路105例如是运算放大器，其是根据电阻元件104的一个端子和另一个端子之间的电位差(对电阻元件104施加的电压)输出电流Is的电路。更具体而言，电压电流转换电路105输出与电阻元件104的一个端子和另一个端子之间的电位差(对电压电流转换电路105的非反相输入端子输入的电位和对电压电流转换电路105的反相输入端子输入的电位之间的电位差)成比例的电流Is。由于电阻元件104的电阻值R是已知的，电阻元件104的一个端子和另一个端子之间的电位差与充电电流Ic成比例。由此，电流Is是根据充电电流Ic发生变化的电流，也可以说电流Is是充电电流Ic的一部分。另外，也可以说电压电流转换电路105是从充电电流Ic产生其一部分的电流Is的电路。

[0054] 电压电流转换电路105的非反相输入端子与电阻元件104的一个端子以及端子108电连接。电压电流转换电路105的反相输入端子与电阻元件104的另一个端子以及蓄电池101的正极电连接。电压电流转换电路105的输出端子与晶体管102的源极或漏极中的一个电连接。

[0055] 蓄电池101例如使用锂二次电池即可，但是不限于此，也可以使用其他蓄电池。

[0056] 当使用充电曲线(绘制容量对充电电压的曲线或者绘制时间对充电电压的曲线)上具有平坦(plateau)的锂二次电池作为蓄电池101时，即使在平坦区域中检测锂二次电池的充电电压并控制充电的充电装置增加充电容量也对充电电压没有发生变化。由此，在检测出充电电压并控制充电的充电装置中难检测出正确的充电容量。

[0057] 然而，在本实施方式的充电电路100中，充电电流Ic(实际上，充电电流Ic的一部分电流的电流Is)乘以充电时间检测出蓄电池101的充电电荷量。所以，即使作为蓄电池101使用具有平坦的锂二次电池也可以检测出正确的充电电荷量(充电容量)。

[0058] 蓄电池101的正极与电阻元件104的另一个端子以及电压电流转换电路105的反相输入端子电连接。蓄电池101的负极与电容元件103的另一个端子以及端子109电连接。

[0059] 晶体管102是根据从端子CON施加的电位CON处于导通状态或截止状态的开关元件。电位CON(也称为信号CON)是脉冲信号，其成为高电平电位VH和低电平电位VL中的任一电位，关于该情况下面说明详细内容。当晶体管102处于导通状态时(电位CON成为高电平电位VH时)，电流Is流过源极和漏极之间，对应于此电荷积蓄在电容元件103中。

[0060] 在本实施方式中，高电平电位VH高于低电平电位VL和低电平电源电位VSS且为高电平电源电位VDD以下。另外，低电平电位VL低于高电平电位VH和高电平电源电位VDD且为低电平电源电位VSS以上。再者，低电平电源电位VSS也可以为接地电位GND，但是不局限于此，只要低于高电平电源电位VDD就可以用作低电平电源电位VSS。由算式表示上述情况，如下：低电平电源电位VSS≤低电平电位VL＜高电平电位VH≤高电平电源电位VDD(注意，低电平电源电位VSS也可以为接地电位GND)。

[0061] 在晶体管102中，当将氧化物半导体用于沟道形成区域时具有截止状态下的泄漏电流（也称为截止电流（off-state current））极低的优点，所以是优选的。另外，在本说明书中，将氧化物半导体用于沟道形成区域的晶体管称为氧化物半导体晶体管。通过使用氧化物半导体晶体管作为晶体管102，当使晶体管102处于截止状态时，可以防止积蓄在电容元件103中的电荷经过晶体管102的源极和漏极之间泄漏。

[0062] 在本实施方式中，如上述那样，使用截止电流极低的氧化物半导体晶体管作为用作根据从端子CON施加的电位CON处于导通状态或截止状态的开关元件的晶体管102。但是，只要积蓄在电容元件103中的电荷不泄漏就可以使用其他开关元件。

[0063] 晶体管102的栅极与端子CON电连接。晶体管102的源极和漏极中的一个与电压电流转换电路105的输出端子电连接。晶体管102的源极或漏极中的另一个与电容元件103的一个端子以及磁滞比较器107的非反相输入端子电连接。

[0064] 电容元件103是积蓄流过晶体管102的源极和漏极之间的电流Is的电荷的元件。随着电荷积蓄在电容元件103中，增大电容元件103的一个端子的电位Vc。

[0065] 电容元件103的一个端子与晶体管102的源极或漏极中的另一个以及磁滞比较器107的非反相输入端子电连接。电容元件103的另一个端子与蓄电池101的负极以及端子109电连接。

[0066] 磁滞比较器107是输入或输出时显示滞后现象的比较器。就是说，增大输入到非反相输入端子的电位和输入到反相输入端子的电位之间的电位差时输出切换的电位与减少输入到非反相输入端子的电位和输入到反相输入端子之间的电位差时输出切换的电位不同。通过利用磁滞比较器，可以抑制受噪声的影响而频繁发生输出电位的切换。

[0067] 注意，在本实施方式中，虽然为了抑制受噪声的影响而频繁发生输出电位的切换利用磁滞比较器，但是不局限于此。只要根据输入到非反相输入端子及反相输入端子的电位差能够切换输出电位，也可以利用其他比较器代替磁滞比较器。

[0068] 基准电位Vref输入到磁滞比较器107的反相输入端子。磁滞比较器107的非反相输入端子与晶体管102的源极或漏极中的另一个以及电容元件103的一个端子电连接。磁滞比较器107的非反相输入端子与电容元件103的一个端子电连接，所以电位Vc输入到磁滞比较器107的非反相输入端子。磁滞比较器107的输出端子与端子OUT电连接。

[0069] 当输入到磁滞比较器107的反相输入端子的基准电位Vref高于输入到磁滞比较器107的非反相输入端子的电位Vc时，磁滞比较器107从输出端子向端子OUT输出低电平电位VL。当输入到磁滞比较器107的非反相输入端子的电位Vc成为输入到磁滞比较器107的反相输入端子的基准电位Vref以上时，磁滞比较器107从输出端子向端子OUT输出高电平电位VH。在将端子OUT的电位设定为电位OUT的情况下，当电位Vc为基准电位Vref以上时，电位OUT从低电平电位VL变为高电平电位VH。

[0070] 通过作为基准电位Vref设定对应于蓄电池101的充电结束的电位，当电位Vc成为基准电位Vref以上的时点可以结束充电。即，可以说磁滞比较器107的输出电位（等于电位OUT）是指示蓄电池101的充电结束的信号，磁滞比较器107是输出指示蓄电池101的充电结束的信号的电路。

[0071] 端子109是充电时负电位被施加的端子，其与蓄电池101的负极以及电容元件103的另一个端子电连接。

[0072] 如上述那样，本实施方式的充电电路100使用模拟信号的充电电流Ic检测出蓄电池101的充电电荷量。由此，不使用模拟/数字转换器的情况下也可以检测出蓄电池的充电电荷量(充电容量)。

[0073] 〈充电电路的其他结构〉

[0074] 另外，虽然在图1所示的充电电路100中电流检测电路111设置在正电位侧，但是电流检测电路也可以设置在负电位侧。图3示出电流检测电路设置在负电位侧的例子。另外，在图3中，与图1相同的构成要素由相同的符号表示。在图3所示的充电电路120中电流检测电路113设置在负电位侧。

[0075] 〈充电电路的工作〉

[0076] 下面采用图1和图2说明充电电路100的工作的详细内容。

[0077] 注意，在前阶段将电容元件103的两个端子设定为接地电位GND，使电容元件103放电，将电位Vc设定为接地电位GND。

[0078] 脉冲信号的电位CON从端子CON输入到晶体管102的栅极。电位CON在期间P_{2n-1}(注意，n为自然数)成为高电平电位VH，在期间P_{2n}成为低电平电位VL，在固定的周期(期间P_{2n-1}＋期间P_{2n})交替反复高电平电位VH和低电平电位VL。由此，晶体管102在期间P_{2n-1}处于导通状态，在期间P_{2n}处于截止状态，在固定的周期(期间P_{2n-1}＋期间P_{2n})交替反复导通状态和截止状态。

[0079] 当在期间P_1晶体管102处于导通状态时，充电电流Ic的一部分电流的电流Is流过晶体管102的源极和漏极之间，电荷积蓄在电容元件103中。当电荷积蓄在电容元件103中时，电容元件103的一个端子的电位即电位Vc从接地电位GND增加到电位V_1。

[0080] 当在期间P_2晶体管102处于截止状态时，保持积蓄在电容元件103中的电荷而电容元件103的一个端子的电位即电位Vc也保持为电位V_1。通过如上述那样使用氧化物半导体晶体管作为晶体管102，由于氧化物半导体晶体管的截止电流极低，所以可以防止积蓄在电容元件103中的电荷经过晶体管102的源极和漏极之间泄漏。

[0081] 接着，与在期间P_1同样在期间P_3电位CON成为高电平电位VH。由此晶体管102也处于导通状态，电流Is流过晶体管102的源极和漏极之间而电荷积蓄在电容元件103中。当电荷积蓄在电容元件103中时，电容元件103的一个端子的电位即电位Vc从电位V_1增加到电位V_2。

[0082] 接着，与在期间P_2同样在期间P_4电位CON成为低电平电位VL。由此晶体管102也处于截止状态，保持积累在电容元件103中的电荷而电容元件103的一个端子的电位即电位Vc也保持为电位V_2。

[0083] 如上述那样，通过反复期间P_{2n-1}和期间P_{2n}，电位Vc上升。在电位Vc低于基准电位Vref的情况下，磁滞比较器107的输出电位即电位OUT为低电平电位VL。当电位Vc上升到基准电位Vref以上时，磁滞比较器107的输出电位即电位OUT从低电平电位VL变成为高电平电位VH。

[0084] 如上述那样，将基准电位Vref设定为对应于蓄电池101的充电结束的电位。由此，磁滞比较器107的输出电位OUT从低电平电位VL变成为高电平电位VH的时间T成为结束充电的时间。

[0085] 〈充电装置的结构〉

[0086] 接着，下面说明使用上述的充电电路的充电装置的结构。

[0087] 图4所示的充电装置包括充电电路100、电源控制电路150、分压电路164、直流电源161、控制电路170、计数电路181、振荡电路182。另外，虽然在图4所示的充电装置中示出使用图1所示的充电电路100的实例，但是也可以使用图3所示的充电电路120代替充电电路100。

[0088] 电源控制电路150包括电容元件151、电阻元件152、线圈153、二极管154、晶体管155，其是利用降压型DC-DC转换器的电流控制电路。

[0089] 电容元件151的一个端子与电阻元件152的一个端子、电阻元件162的一个端子、控制电路170的端子SENSE2以及充电电路100的端子108电连接。电容元件151的另一个端子接地。

[0090] 电阻元件152的一个端子与电容元件151的一个端子、电阻元件162的一个端子、控制电路170的端子SENSE2以及充电电路100的端子108电连接。电阻元件152的另一个端子与线圈153的一个端子以及控制电路170的端子SENSE1电连接。对具有已知的电阻值的电阻元件152的两个端子施加的电位差与对控制电路170的端子SENSE1以及SENSE2施加的电位差相同。由此，可以测量流过电阻元件152中的电流的电流值。

[0091] 线圈153的一个端子与电阻元件152的另一个端子以及控制电路170的端子SENSE1电连接。线圈153的另一个端子与二极管154的阴极以及晶体管155的源极或漏极中的一个电连接。

[0092] 二极管154的阳极接地。二极管154的阴极与线圈153的另一个端子以及晶体管155的源极或漏极中的一个电连接。

[0093] 晶体管155是n沟道型晶体管，其栅极与控制电路170的端子GS电连接。通过脉冲宽度调制(PWM:Pulse Width Modulation)信号从控制电路170输入到晶体管155的栅极，可以控制流过电阻元件152中的电流的电流值。控制流过电阻元件152中的电流的电流值相等于控制向蓄电池101的充电电流Ic的电流值。

[0094] 晶体管155的源极和漏极中的一个与二极管154的阴极以及线圈153的另一个端子电连接。晶体管155的源极或漏极中的另一个与直流电源161电连接。

[0095] 直流电源161供应用于对蓄电池101进行充电的电力。在图4中，虽然使用直流电源161作为用于对蓄电池101进行充电的电力的电力供给源，但是不局限于此。也可以使用交流电源(例如商用电源)以及将交流电源的交流电力转换为直流电力的交流-直流转换器(也称为AC-DC转换器或AC-DC逆变器)代替直流电源161。

[0096] 分压电路164的电阻元件162的一个端子与电容元件151的一个端子、电阻元件152的一个端子、控制电路170的端子SENSE2以及充电电路100的端子108电连接。电阻元件162的另一个端子与电阻元件163的一个端子以及控制电路170的端子FB电连接。

[0097] 电阻元件163的一个端子与电阻元件162的另一个端子以及控制电路170的端子FB电连接。电阻元件163的另一个端子接地。

[0098] 通过具有已知的电阻值的电阻元件162和电阻元件163，分压电路164可以检测出对电阻元件162的一个端子施加的电位值、即输入到充电电路100的端子108的电位值。更具体地说，作为对电阻元件162的一个端子施加的电位的分压的、对电阻元件162的另一个端子和电阻元件163的一个端子施加的电位，通过端子FB输入到控制电路170。如上述那样，电阻元件162和电阻元件163的电阻值是已知的，从而根据输入到端子FB的电位可以检测出对

电阻元件162的一个端子施加的电位值(输入到充电电路100的端子108的电位值)。

[0099] 计数电路181是生成输入到充电电路100的晶体管102的栅极的作为脉冲信号的电位CON的电路。计数电路181的一个端子通过端子CON与晶体管102的栅极电连接。计数电路181的另一个端子与振荡电路182电连接。

[0100] 振荡电路182是为了计数电路181生成作为脉冲信号的电位CON振荡基准脉冲信号的电路。振荡电路182与计数电路181的另一个端子电连接。

[0101] 通过检测出端子SENSE1和端子SENSE2的电位,控制电路170测量流过端子SENSE1和端子SENSE2之间的电流的电流值,即流过电阻元件152中的电流的电流值。通过控制电路170生成脉冲宽度调制信号并从端子GS向晶体管155的栅极输入脉冲宽度调制信号,控制流过电阻元件152中的电流的电流值,即向蓄电池101的充电电流Ic的电流值。

[0102] 根据输入到端子FB的电位,控制电路170控制输入到晶体管155的栅极的脉冲宽度调制信号。如上述那样,控制脉冲宽度调制信号是指控制流过电阻元件152中的电流的电流值,也是指控制向蓄电池101的充电电流Ic的电流值。

[0103] 另外,通过充电电路100的端子OUT,磁滞比较器107的输出电位输入到控制电路170的端子EN。如上述那样,当磁滞比较器107的输出电位的电位OUT从低电平电位VL变成为高电平电位VH时,停止输入从端子GS向晶体管155的栅极输入的脉冲宽度调制信号。由此,结束供应向蓄电池101的充电电流而可以结束对蓄电池101进行充电。

[0104] 〈充电装置的其他结构1〉

[0105] 图5示出具有与图4不同的结构的充电装置的实例。在图5所示的充电装置中,在控制电路180中设置有计数电路181以及振荡电路182。控制电路180的端子CON_O通过充电电路100的端子CON与晶体管102的栅极电连接,脉冲信号的电位CON从控制电路180的端子CON_O输入到晶体管102的栅极。

[0106] 〈充电装置的其他结构2〉

[0107] 图6示出具有与图4以及图5不同的结构的充电装置的实例。在图6所示的充电装置中,微型计算机185包括计数电路181以及振荡电路182。微型计算机185的端子CON_O通过充电电路100的端子CON与晶体管102的栅极电连接,脉冲信号的电位CON从微型计算机185的端子CON_O输入到晶体管102的栅极。

[0108] 另外,也可以使用实施方式3所说明的氧化物半导体晶体管作为构成微型计算机185的晶体管。

[0109] 〈充电装置的其他结构3〉

[0110] 图7示出具有与图4至图6不同的结构的充电装置的实例。在图7所示的充电装置中,微型计算机190包括控制电路170、计数电路181以及振荡电路182。在微型计算机190中设置有控制电路170的端子GS、端子SENSE1、端子SENSE2、端子FB和端子EN以及计数电路181的端子CON_O。

[0111] 另外,也可以使用实施方式3所说明的氧化物半导体晶体管作为构成微型计算机190的晶体管。

[0112] 通过上述的本实施方式,可以获得一种不使用模拟/数字转换器的充电装置。

[0113] 另外,在本实施方式中可以获得一种不使用模拟/数字转换器而耗电量小的充电装置。

[0114] 实施方式2

[0115] 在本实施方式中，作为实施方式1所述的蓄电池101的一个例子说明锂二次电池。

[0116] 图8A是蓄电池的截面图。图8A所示的蓄电池300包括：具有正极集流体301及正极活性物质层302的正极311；具有负极集流体305及负极活性物质层304的负极312；以及夹持在正极311与负极312之间且为液体电解质的电解液308。

[0117] 正极311通过利用CVD法、溅射法或涂敷法在正极集流体301上形成正极活性物质层302来形成。

[0118] 作为正极集流体301，可以使用不锈钢、金、铂、锌、铁、铜、铝、钛等金属及它们的合金等导电性高且不与锂等载体离子合金化的材料。另外，可以使用添加有硅、钛、钕、钪、钼等提高耐热性的元素的铝合金。另外，也可以使用与硅起反应形成硅化物的金属元素形成。作为与硅起反应形成硅化物的金属元素，可以举出锆、钛、铪、钒、铌、钽、铬、钼、钨、钴、镍等。正极集流体301能够适当地使用箔状、板状(薄片状)、网状、冲孔金属网状、拉制金属网状等形状。

[0119] 作为包含在正极活性物质层302中的正极活性物质，只要使用能够嵌入及脱嵌锂离子等载体离子的材料，既可。例如，可以使用$LiFeO_2$、$LiCoO_2$、$LiNiO_2$、$LiMn_2O_4$、V_2O_5、Cr_2O_5、MnO_2等各种化合物。在通过涂敷法形成正极活性物质层302的情况下，对正极活性物质添加导电助剂或粘结剂制造正极浆料，将其涂敷在正极集流体301上进行干燥，即可。

[0120] 作为用于正极活性物质的具有层状岩盐型的晶体结构的锂氧化物，例如可以举出：钴酸锂($LiCoO_2$)；$LiNiO_2$、$LiMnO_2$、Li_2MnO_3、$LiNi_{0.8}Co_{0.2}O_2$等NiCo类(通式为$LiNi_xCo_{1-x}O_2$($0<x<1$))；$LiNi_{0.5}Mn_{0.5}O_2$等NiMn类(通式为$LiNi_xMn_{1-x}O_2$($0<x<1$))；以及$LiNi_{1/3}Mn_{1/3}Co_{1/3}O_2$等NiMnCo类(也称为NMC。通式为$LiNi_xMn_yCo_{1-x-y}O_2$($x>0$，$y>0$，$x+y<1$))。而且，也可以举出$Li(Ni_{0.8}Co_{0.15}Al_{0.05})O_2$、$Li_2MnO_3$-$LiMO_2$(M=Co、Ni、Mn)等。

[0121] $LiCoO_2$具有容量大、与$LiNiO_2$相比在大气中稳定、以及与$LiNiO_2$相比热稳定等优点，所以是特别优选的。

[0122] 作为具有尖晶石型的晶体结构的锂氧化物，例如可以举出$LiMn_2O_4$、$Li_{1+x}Mn_{2-x}O_4$、$Li(MnAl)_2O_4$、$LiMn_{1.5}Ni_{0.5}O_4$等。

[0123] 当对$LiMn_2O_4$等含有锰的具有尖晶石型的晶体结构的锂氧化物混合少量镍酸锂($LiNiO_2$或$LiNi_{1-x}MO_2$(M=Co、Al等))时，有抑制锰的洗提等优点，所以是优选的。

[0124] 或者，作为正极活性物质，可以使用橄榄石结构的锂氧化物(通式$LiMPO_4$(M是Fe(Ⅱ)、Mn(Ⅱ)、Co(Ⅱ)、Ni(Ⅱ)中的一种以上))。作为通式$LiMPO_4$的典型例子，可以使用$LiFePO_4$、$LiNiPO_4$、$LiCoPO_4$、$LiMnPO_4$、$LiFe_aNi_bPO_4$、$LiFe_aCo_bPO_4$、$LiFe_aMn_bPO_4$、$LiNi_aCo_bPO_4$、$LiNi_aMn_bPO_4$($a+b$为1以下，$0<a<1$，$0<b<1$)、$LiFe_cNi_dCo_ePO_4$、$LiFe_cNi_dMn_ePO_4$、$LiNi_cCo_dMn_ePO_4$($c+d+e$为1以下，$0<c<1$，$0<d<1$，$0<e<1$)、$LiFe_fNi_gCo_hMn_iPO_4$($f+g+h+i$为1以下，$0<f<1$，$0<g<1$，$0<h<1$，$0<i<1$)等锂化合物。

[0125] 例如将磷酸铁锂($LiFePO_4$)用于正极活性物质的锂二次电池是在充电曲线上具有平坦的锂二次电池。即使在使用将磷酸铁锂($LiFePO_4$)用于正极活性物质的锂二次电池作为实施方式1的蓄电池101的情况下，本发明的充电装置也可以充电电流Ic乘以充电时间检测出蓄电池101的充电电荷量，从而可以检测出正确的充电电荷量(充电容量)。

[0126] 另外，$LiFePO_4$均匀地满足正极活性物质被要求的项目诸如安全性、稳定性、高容

量密度、高电位、初期氧化(充电)时能够抽出的锂离子的存在等,所以是优选的。

[0127] 或者,作为正极活性物质,可以使用通式$Li_{(2-j)}MSiO_4$(M为Fe(Ⅱ)、Mn(Ⅱ)、Co(Ⅱ)以及Ni(Ⅱ)中的一种以上,0≤j≤2)等锂氧化物。作为通式$Li_{(2-j)}MSiO_4$的典型例子,可以使用$Li_{(2-j)}FeSiO_4$、$Li_{(2-j)}NiSiO_4$、$Li_{(2-j)}CoSiO_4$、$Li_{(2-j)}MnSiO_4$、$Li_{(2-j)}Fe_kNi_1SiO_4$、$Li_{(2-j)}Fe_kCo_1SiO_4$、$Li_{(2-j)}Fe_kMn_1SiO_4$、$Li_{(2-j)}Ni_kCo_1SiO_4$、$Li_{(2-j)}Ni_kMn_1SiO_4$(k+1为1以下,0<k<1,0<1<1)、$Li_{(2-j)}Fe_mNi_nCo_qSiO_4$、$Li_{(2-j)}Fe_mNi_nMn_qSiO_4$、$Li_{(2-j)}Ni_mCo_nMn_qSiO_4$(m+n+q为1以下,0<m<1,0<n<1,0<q<1)、$Li_{(2-j)}Fe_rNi_sCo_tMn_uSiO_4$(r+s+t+u为1以下,0<r<1,0<s<1,0<t<1,0<u<1)等锂化合物。

[0128] 此外,作为正极活性物质,可以使用以通式$A_xM_2(XO_4)_3$(A=Li、Na、Mg,M=Fe、Mn、Ti、V、Nb、Al,X=S、P、Mo、W、As、Si)表示的钠超离子导体(nasicon)型化合物。作为钠超离子导体型化合物,可以举出$Fe_2(MnO_4)_3$、$Fe_2(SO_4)_3$、$Li_3Fe_2(PO_4)_3$等。此外,作为正极活性物质,可以举出:以通式Li_2MPO_4F、$Li_2MP_2O_7$、Li_5MO_4(M=Fe、Mn)表示的化合物;NaF_3、FeF_3等钙钛矿氟化物;TiS_2、MoS_2等金属硫族化合物(硫化物、硒化物、碲化物);$LiMVO_4$等具有反尖晶石型的晶体结构的锂氧化物;钒氧化物类(V_2O_5、V_6O_{13}、LiV_3O_8等);锰氧化物类;以及有机硫类等材料。

[0129] 在载体离子是锂离子以外的碱金属离子、碱土类金属离子、铍离子或者镁离子的情况下,作为正极活性物质,也可以使用碱金属(例如,钠、钾等)、碱土类金属(例如,钙、锶、钡等)、铍或镁代替上述锂化合物及锂氧化物中的锂。

[0130] 注意,活性物质是指有关载体离子的嵌入及脱嵌的物质。在制造电极(正极和负极中的一方或双方)时,将活性物质与导电助剂、粘结剂、溶剂等其他材料一起混合而成的活性物质层形成在集流体上。因此,“活性物质”与“活性物质层”之间有区别。因此,对“正极活性物质”与“正极活性物质层302”加以区别,并且对后面描述的“负极活性物质”与“负极活性物质层304”加以区别。

[0131] 再者,正极活性物质层302也可以包含已知的导电助剂或粘结剂(也称为binder)。尤其是,在使用石墨烯作为导电助剂时,构成电子传导性高的电子传导网络,因此是特别有效的。

[0132] 石墨烯是具有将由碳构成的六角形骨架延伸成平面状的晶体结构的碳材料。石墨烯是从石墨的晶体中剥离出的单原子面的材料。

[0133] 在本说明书中,石墨烯包括单层石墨烯或两层以上且一百层以下的多层石墨烯。单层石墨烯是指具有π键的一原子层的碳分子的薄片。另外,氧化石墨烯是指使上述石墨烯氧化的化合物。另外,在将氧化石墨烯还原而形成石墨烯时,包含在氧化石墨烯中的氧不一定都脱离,其中一部分氧残留在石墨烯中。在石墨烯包含氧的情况下,氧的比率为全体的2atomic%以上且20atomic%以下,优选为3atomic%以上且15atomic%以下。

[0134] 在此,在石墨烯为包含将氧化石墨烯还原的石墨烯的多层石墨烯的情况下,石墨烯之间的层间距离为0.34nm以上且0.5nm以下,优选为0.38nm以上且0.42nm以下,更优选为0.39nm以上且0.41nm以下。在一般的石墨中,单层石墨烯的层间距离为0.34nm,用于本发明的一个方式涉及的蓄电装置的石墨烯的层间距离比上述单层石墨烯的层间距长,因此,多层石墨烯的层间中的载体离子的迁移变容易。

[0135] 在本实施方式的正极311中,以在正极活性物质层302中石墨烯彼此重叠且石墨烯与多个正极活性物质粒子接触的方式分散石墨烯。换言之,在正极活性物质层302中利用石

墨烯形成电子传导网络。由此，多个正极活性物质粒子之间的结合被保持，从而可以形成电子传导性高的正极活性物质层302。

[0136] 此外，作为包含在正极活性物质层302中的粘结剂(binder)，除了典型的聚偏氟乙烯(PVDF)之外，还可以使用聚酰亚胺、聚四氟乙烯、聚氯乙烯、三元乙丙聚合物、丁苯橡胶、丙烯腈-丁二烯橡胶、氟橡胶、聚醋酸乙烯酯、聚甲基丙烯酸甲酯、聚乙烯、硝酸纤维素等。

[0137] 负极312通过利用CVD法、溅射法或涂敷法在负极集流体305上形成负极活性物质层304来形成。

[0138] 作为负极集流体305，可以使用铝、铜、镍、钛等金属及铝-镍合金、铝-铜合金等导电性高的材料。负极集流体305可以适当地具有箔状、板状(薄片状)、网状、冲孔金属网状、拉制金属网状等的形状。

[0139] 包含在负极活性物质层304中的负极活性物质只要是能够溶解且析出金属或嵌入及脱嵌金属离子的材料，就没有特别的限制。作为负极活性物质，例如可以使用锂金属、碳类材料、硅、硅合金、锡等。

[0140] 在通过涂敷法形成负极活性物质层304的情况下，对负极活性物质添加导电助剂或粘结剂制造负极浆料，将其涂敷在负极集流体305上进行干燥，即可。尤其是，在使用石墨烯作为导电助剂时，构成上述电子传导率高的电子传导网络，因此是特别有效的。

[0141] 在作为负极活性物质使用硅形成负极活性物质层304的情况下，优选在负极活性物质层304的表面形成石墨烯。因为硅在充放电循环中的伴随载体离子的吸留及释放的体积变化大，所以负极集流体305与负极活性物质层304之间的贴紧性降低，充放电导致电池特性的劣化。于是，通过在包含硅的负极活性物质层304的表面形成石墨烯，即使在充放电循环中硅的体积发生变化，也由形成在负极活性物质层304表面的石墨烯抑制负极集流体305与负极活性物质层304之间的贴紧性的降低。由此，电池特性的劣化得到抑制，所以是优选的。

[0142] 当使用硅作为负极活性物质时，可以使用非晶(amorphous)硅、微晶硅、多晶硅或它们的组合。一般地，结晶性越高硅的导电率越高，因此作为导电率高的电极可以将硅用于蓄电装置。另一方面，当硅是非晶时，与硅是结晶时相比，可以吸留锂等载体离子，因此可以提高放电容量。

[0143] 可以使用借助与载体离子发生合金化、脱合金化反应可以起充放电反应的金属作为负极活性物质。作为该金属，例如可以使用Mg Ca Al Si Ge Sn Pb As Sb Bi Ag Au Zn Cd Hg等。这种金属的电容比黑铅高，尤其是Si(硅)的理论容量显著高，即4200mAh/g。由此，优选将硅用于负极活性物质。作为使用这种元素的合金类材料，例如可以举出SiO、Mg_2Si、Mg_2Ge、SnO、SnO_2、Mg_2Sn、SnS_2、V_2Sn_3、$FeSn_2$、$CoSn_2$、Ni_3Sn_2、Cu_6Sn_5、Ag_3Sn、Ag_3Sb、Ni_2MnSb、$CeSb_3$、$LaSn_3$、$La_3Co_2Sn_7$、$CoSb_3$、InSb以及SbSn等。

[0144] 此外，作为负极活性物质，可以使用氧化物诸如二氧化钛(TiO_2)、锂钛氧化物($Li_4Ti_5O_{12}$)、锂-黑铅层间化合物(Li_xC_6)、五氧化铌(Nb_2O_5)、氧化钨(WO_2)、氧化钼(MoO_2)等。

[0145] 此外，作为负极活性物质，可以使用具有锂和过渡金属的氮化物的Li_3N型结构的$Li_{3-x}M_xN$(M=Co、Ni、Cu)。例如，$Li_{2.6}Co_{0.4}N_3$呈现大充放电容量(900mAh/g)，所以是优选的。

[0146] 当使用锂和过渡金属的氮化物时，在负极活性物质中包含锂离子，因此可以将其与用作正极活性物质的不包含锂离子的V_2O_5、Cr_3O_8等材料组合，所以是优选的。注意，当将

含有锂离子的材料用作正极活性物质时，通过预先使包含于正极活性物质的锂离子脱离，也可以使用锂和过渡金属的氮化物作为负极活性物质。

[0147] 当使用碳类材料时，可以使用粉末状或纤维状的黑铅或石墨等黑铅等。

[0148] 另外，也可以对负极活性物质层304进行锂的预掺杂。作为锂的预掺杂的方法，也可以采用通过溅射法在负极活性物质层304的表面形成锂层的方法。或者，通过在负极活性物质层304的表面设置锂箔，可以对负极活性物质层304进行锂的预掺杂。

[0149] 夹持在正极311与负极312之间的电解液308具有溶质和溶剂。作为溶质，使用具有作为载体离子的锂离子的锂盐。作为该溶质的典型例子，可以举出$LiClO_4$、$LiAsF_6$、$LiBF_4$、$LiPF_6$、$Li(C_2F_5SO_2)_2N$等锂盐。

[0150] 此外，在载体离子是锂离子以外的碱金属离子、碱土类金属离子、铍离子或者镁离子的情况下，作为溶质也可以使用碱金属（例如，钠、钾等）、碱土类金属（例如，钙、锶、钡等）、铍或镁代替上述锂盐中的锂。

[0151] 作为电解液的溶剂，使用能够输送载体离子的材料。作为电解液的溶剂，优选使用非质子有机溶剂。作为非质子有机溶剂的典型例子，可以使用碳酸乙烯酯（EC）、碳酸丙烯酯、碳酸二甲酯、碳酸二乙酯（DEC）、γ-丁内酯、乙腈、乙二醇二甲醚、四氢呋喃等中的一种或多种。另外，作为电解液的溶剂使用凝胶化的高分子材料，从而防漏液性等的安全性得到提高。此外，还可以实现锂二次电池的薄型化及轻量化。作为凝胶化的高分子材料的典型例子，可以举出硅酮胶、丙烯酸胶、丙烯腈胶、聚氧化乙烯、聚氧化丙烯、氟类聚合物等。另外，通过作为电解液的溶剂使用一种或多种具有阻燃性及难挥发性的离子液体（室温熔融盐），即使由于二次电池的内部短路、过充电等而使内部温度上升，也可以防止二次电池的破裂或起火等。

[0152] 另外，可以使用具有硫化物类或氧化物类等的无机材料的固体电解质、具有PEO（聚环氧乙烷）类等的高分子材料的固体电解质代替电解液308。在使用固体电解质的情况下，由于可以使电池整体固态化，所以没有漏液的担忧而显著提高安全性。

[0153] 以下，参照图8B对层压型蓄电池的一个例子进行说明。

[0154] 图8B所示的层压型蓄电池310包括：具有正极集流体301及正极活性物质层302的正极311；具有负极集流体305及负极活性物质层304的负极312；隔离体307；电解液308；以及外壳309。在设置于外壳309内的正极311与负极312之间设置有隔离体307。另外，在外壳309内充满着电解液308。

[0155] 作为隔离体307，可以使用绝缘体诸如纤维素（纸）、设置有空孔的聚丙烯或设置有空孔的聚乙烯等。在隔离体307的内部也浸渗有电解液308。

[0156] 在图8B所示的层压型蓄电池310中，正极集流体301及负极集流体305还用作与外部电接触的端子。因此，配置成使正极集流体301及负极集流体305的一部分露出到外壳309的外侧。

[0157] 在层压型蓄电池310中，作为外壳309，例如可以使用如下三层结构的层压薄膜：在由聚乙烯、聚丙烯、聚碳酸酯、离聚物、聚酰胺等的材料构成的膜上设置铝、不锈钢、铜、镍等的高柔性金属薄膜，并且在该金属薄膜上设置聚酰胺类树脂、聚酯类树脂等的绝缘性合成树脂膜作为外壳的外表面。通过采用上述三层结构，可以隔断电解液及气体的透过，同时确保绝缘性并具有耐电解液性。

[0158] 注意，作为本实施方式的蓄电池的一个例子，说明了锂二次电池，但是本发明不局限于此。作为本实施方式的蓄电池的另一个例子，也可以使用双电层电容器。

[0159] 本实施方式所示的结构、方法等可以与其他实施方式所示的结构、方法等适当地组合而实施。

[0160] 实施方式3

[0161] 在本实施方式中，说明实施方式1所述的将氧化物半导体用于沟道形成区域的晶体管(氧化物半导体晶体管)。

[0162] 图9是示出将氧化物半导体用于沟道形成区域的晶体管的结构实例的图。图9所示的晶体管220包括设置在具有绝缘表面的层230上的氧化物半导体层231、与氧化物半导体层231的一端接触的导电层232、与氧化物半导体层231的另一端接触的导电层233、设置在氧化物半导体层231、导电层232以及导电层233上的绝缘层234以及设置在绝缘层234上的导电层235。另外，在图9所示的晶体管220中，导电层232和导电层233分别用作源极和漏极，绝缘层234用作栅极绝缘膜，导电层235用作栅极。

[0163] 〈氧化物半导体层231的具体例子〉

[0164] 《关于氧化物半导体材料》

[0165] 作为氧化物半导体层231，可以应用至少包含铟的膜。尤其是，优选应用包含铟及锌的膜。另外，作为用来降低晶体管的电特性的不均匀的稳定剂，除了上述膜以外优选还应用包含镓的膜。另外，下面有时将氧化物半导体层称为氧化物半导体膜。

[0166] 此外，作为氧化物半导体层231，可以应用如下膜，其中包含：锡；铪；铝；锆；镧系元素的镧、铈、镨、钕、钷、钐、铕、钆、铽、镝、钬、铒、铥、镱、镥中的一种或多种作为稳定剂。

[0167] 例如，作为氧化物半导体层231可以应用如下氧化物膜的任一：氧化铟膜；二元金属氧化物的In-Zn类氧化物膜、In-Mg类氧化物膜、In-Ga类氧化物膜；三元金属氧化物的In-Ga-Zn类氧化物膜、In-Al-Zn类氧化物膜、In-Sn-Zn类氧化物膜、In-Hf-Zn类氧化物膜、In-La-Zn类氧化物膜、In-Ce-Zn类氧化物膜、In-Pr-Zn类氧化物膜、In-Nd-Zn类氧化物膜、In-Sm-Zn类氧化物膜、In-Eu-Zn类氧化物膜、In-Gd-Zn类氧化物膜、In-Tb-Zn类氧化物膜、In-Dy-Zn类氧化物膜、In-Ho-Zn类氧化物膜、In-Er-Zn类氧化物膜、In-Tm-Zn类氧化物膜、In-Yb-Zn类氧化物膜、In-Lu-Zn类氧化物膜；四元金属氧化物的In-Sn-Ga-Zn类氧化物膜、In-Hf-Ga-Zn类氧化物膜、In-Al-Ga-Zn类氧化物膜、In-Sn-Al-Zn类氧化物膜、In-Sn-Hf-Zn类氧化物膜、In-Hf-Al-Zn类氧化物膜。

[0168] 在此，例如In-Ga-Zn类氧化物是指以In、Ga及Zn为主要成分的氧化物，并且对于In、Ga及Zn的比率没有限制。此外，也可以包含In、Ga、Zn以外的金属元素。

[0169] 另外，构成氧化物半导体层231的氧的一部分也可以用氮取代。

[0170] 《关于氧化物半导体的晶体结构》

[0171] 作为氧化物半导体层231，可以应用具有单晶、多晶(也称为polycrystal)或非晶等晶体结构的膜。另外，作为氧化物半导体层231，可以应用CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor:c轴取向结晶氧化物半导体)膜。

[0172] 以下说明氧化物半导体膜的结构。

[0173] 氧化物半导体膜大致分为单晶氧化物半导体膜和非单晶氧化物半导体膜。非单晶氧化物半导体膜包括非晶氧化物半导体膜、微晶氧化物半导体膜、多晶氧化物半导体膜及

CAAC-OS(C-Axis Aligned Crystalline Oxide Semiconductor:c轴取向结晶氧化物半导体)膜等。

[0174] 非晶氧化物半导体膜是膜中的原子排列无序并且不具有结晶成分的氧化物半导体膜。其典型例子是在微小区域中也不具有结晶部而膜整体具有完全的非晶结构的氧化物半导体膜。

[0175] 微晶氧化物半导体膜例如包括大于或等于1nm且小于10nm的尺寸的微晶(也称为纳米晶)。因此,微晶氧化物半导体膜的原子排列的有序度比非晶氧化物半导体膜高。因此,微晶氧化物半导体膜的缺陷态密度低于非晶氧化物半导体膜。

[0176] CAAC-OS膜是包含多个结晶部的氧化物半导体膜之一,大部分的结晶部为能够容纳在一边短于100nm的立方体的尺寸。因此,有时包括在CAAC-OS膜中的结晶部为能够容纳在一边短于10nm、短于5nm或短于3nm的立方体的尺寸。CAAC-OS膜具有缺陷态密度低于微晶氧化物半导体膜的特征。下面,详细说明CAAC-OS膜。

[0177] 在利用透射电子显微镜(TEM:Transmission Electron Microscope)所得到的CAAC-OS膜的图像中,不能明确地观察到结晶部与结晶部之间的边界,即晶界(grain boundary)。因此,在CAAC-OS膜中,不容易产生起因于晶界的电子迁移率的降低。

[0178] 由从大致平行于样品面的方向利用TEM所得到的CAAC-OS膜的图像(截面TEM图像)可知,在结晶部中金属原子排列为层状。各金属原子层具有反映被形成CAAC-OS膜的面(也称为被形成面)或CAAC-OS膜的上表面的凸凹的形状并以平行于CAAC-OS膜的被形成面或上表面的方式排列。

[0179] 另一方面,由从大致垂直于样品面的方向利用TEM所得到的CAAC-OS膜的图像(平面TEM图像)可知,在结晶部中金属原子排列为三角形状或六角形状。但是,在不同的结晶部之间没有确认到金属原子的排列的有序性。

[0180] 由截面TEM图像及平面TEM图像可知,CAAC-OS膜的结晶部具有取向性。

[0181] 使用X射线衍射(XRD:X-Ray Diffraction)装置对CAAC-OS膜进行结构分析。例如,在通过外平面(out-of-plane)法分析包括$InGaZnO_4$结晶的CAAC-OS膜的情况下,在衍射角度(2θ)为31°附近有时出现峰值。由于该峰值归属于$InGaZnO_4$结晶的(009)面,所以可以确认到CAAC-OS膜的结晶具有c轴取向性并且c轴在大致垂直于CAAC-OS膜的被形成面或上表面的方向上取向。

[0182] 另一方面,在通过从大致垂直于c轴的方向使X线入射的内平面(in-plane)法分析CAAC-OS膜的情况下,在2θ为56°附近有时出现峰值。该峰值归属于$InGaZnO_4$结晶的(110)面。假设样品是$InGaZnO_4$的单晶氧化物半导体膜,在将2θ固定为56°附近的状态下,一边以样品面的法线向量为轴(Φ轴)旋转样品一边进行分析(Φ扫描),则观察到六个归属于等价于(110)面的结晶面的峰值。另一方面,在该样品是CAAC-OS膜的情况下,即使在将2θ固定为56°附近的状态下进行Φ扫描也不能观察到明确的峰值。

[0183] 由上述结果可知,在具有c轴取向的CAAC-OS膜中,虽然a轴及b轴的方向在不同结晶部之间无序,但是c轴在平行于被形成面或上表面的法线向量的方向上取向。因此,在上述截面TEM图像中观察到的排列为层状的各金属原子层相当于平行于结晶的ab面的面。

[0184] 注意,结晶部在形成CAAC-OS膜或进行加热处理等晶化处理时形成。如上所述,结晶的c轴在平行于CAAC-OS膜的被形成面或上表面的法线向量的方向上取向。由此,例如,在

通过蚀刻等改变CAAC-OS膜的形状的情况下，有时结晶的c轴未必平行于CAAC-OS膜的被形成面或上表面的法线向量。

[0185] 此外，CAAC-OS膜中的晶化度未必均匀。例如，在CAAC-OS膜的结晶部通过从CAAC-OS膜的上表面附近产生的结晶生长而形成的情况下，有时上表面附近的区域的晶化度高于被形成面附近的区域。另外，在对CAAC-OS膜添加杂质时，被添加杂质的区域的晶化度变化，有时局部地形成晶化度不同的区域。

[0186] 注意，在通过外平面法分析包括$InGaZnO_4$结晶的CAAC-OS膜的情况下，除了2θ为31°附近的峰值之外，有时还观察到2θ为36°附近的峰值。2θ为36°附近的峰值示出不具有c轴取向性的结晶包括在CAAC-OS膜的一部分中。优选的是，CAAC-OS膜在2θ为31°附近出现峰值并在2θ为36°附近不出现峰值。

[0187] 在使用CAAC-OS膜的晶体管中，起因于可见光或紫外光的照射的电特性的变动小。因此，该晶体管具有高可靠性。

[0188] 《关于氧化物半导体的层结构》

[0189] 作为氧化物半导体层231，不仅可以应用由单一层构成的氧化物半导体膜，而且可以应用多种氧化物半导体膜的叠层。例如，也可以应用包括非晶氧化物半导体膜、多晶氧化物半导体膜和CAAC-OS膜中的至少两种的层作为氧化物半导体层231。

[0190] 此外，也可以应用由其组成彼此不同的氧化物半导体膜的叠层构成的层作为氧化物半导体层231。具体地说，可以应用包括设置在绝缘层234侧的第一氧化物半导体膜(以下，也称为上层)以及设置在具有绝缘表面的层230侧且其组成与第一氧化物半导体膜不同的第二氧化物半导体膜(以下，也称为下层)的层作为氧化物半导体层231。

[0191] 〈导电层232及导电层233的具体例子〉

[0192] 作为导电层232及导电层233都可以应用由选自铝、铜、钛、钽、钨、钼、铬、钕、钪中的元素、以这些元素为成分的合金或包含这些元素的氮化物构成的膜。此外，也可以应用这些膜的叠层。

[0193] 〈绝缘层234的具体例子〉

[0194] 作为绝缘层234，可以应用氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氧化铝膜、氧氮化铝膜或氧化镓膜等无机绝缘材料膜。此外，也可以应用这些材料的叠层。另外，作为绝缘层234优选应用氧化铝膜的层。氧化铝膜具有不使氢等杂质和氧的双方透过膜的高遮断效果(阻挡效果)。因此，通过作为绝缘层234应用包括氧化铝膜的层，可以防止从氧化物半导体层231的氧脱离，同时可以防止向氧化物半导体层231的氢等杂质的混入。

[0195] 另外，作为绝缘层234可以应用包括氧化铪膜、氧化钇膜、硅酸铪($HfSi_xO_y$(x>0，y>0))膜、添加有氮的硅酸铪膜、铝酸铪($HfAl_xO_y$(x>0、y>0))膜或氧化镧膜等(由所谓的high-k材料构成的膜)的膜。通过使用这种膜，可以降低栅极泄漏电流。

[0196] 〈导电层235的具体例子〉

[0197] 作为导电层235，可以应用由选自铝、铜、钛、钽、钨、钼、铬、钕、钪中的元素、以这些元素为成分的合金构成的膜。此外，作为导电层235，也可以应用包含氮的金属氧化物，具体地说，包含氮的In-Ga-Zn类氧化物膜、包含氮的In-Sn类氧化物膜、包含氮的In-Ga类氧化物膜、包含氮的In-Zn类氧化物膜、包含氮的Sn类氧化物膜、包含氮的In类氧化物膜或金属氮化物膜(InN、SnN等)。这些氮化膜具有5eV(电子伏特)以上的功函数，优选具有5.5eV(电子

伏特)以上的功函数。当将这些膜用作栅极时，可以使晶体管的阈值电压成为正值，而能够实现所谓的常闭型(normally off)的开关元件。此外，也可以应用这些膜的叠层。

[0198] 在图9所示的晶体管220中，优选抑制杂质混入到氧化物半导体层231中或者构成氧化物半导体层231的元素脱离。这是因为当发生上述现象时晶体管220的电特性发生变动的缘故。作为抑制发生上述现象的方法，可以举出将阻挡效果高的绝缘层设置在晶体管的上表面及下表面(具有绝缘表面的层230和晶体管220之间以及绝缘层234和导电层235的上表面)的方法。例如，作为上述绝缘层，可以应用氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氧化铝膜、氧氮化铝膜或氧化镓膜等无机绝缘材料膜。此外，也可以应用这些材料的叠层。

[0199] 可以使用图9所示的将氧化物半导体层231用于沟道形成区域的晶体管220作为实施方式1所说明的晶体管102。将氧化物半导体层231用于沟道形成区域的晶体管220的截止电流小。由此，当晶体管220(晶体管102)处于截止状态时，可以防止积蓄在电容元件103中的电荷经过晶体管220(晶体管102)的源极和漏极之间泄漏。

[0200] 〈硅晶体管和氧化物半导体晶体管的层叠结构〉

[0201] 下面，参照图10说明层叠将氧化物半导体用于沟道形成区域的晶体管902和将单晶硅片用于沟道形成区域的晶体管901构成的半导体装置的结构实例。另外，可以应用晶体管902作为实施方式1所示的晶体管102等，还可以应用晶体管901作为包含于实施方式1所示的电压电流转换电路105的晶体管、包含于磁滞比较器107的晶体管、电源控制电路150的晶体管155、包含于控制电路170的晶体管、包含于控制电路180的晶体管、包含于计数电路181的晶体管、包含于振荡电路182的晶体管、包含于微型计算机185的晶体管、包含于微型计算机190的晶体管等。

[0202] 但是，作为晶体管901的材料，除了使用硅以外，还可以使用锗、硅锗、单晶碳化硅等半导体材料。另外，例如，使用硅的晶体管可以使用通过SOI法制造的硅薄膜、通过气相生长法制造的硅薄膜等形成。此时，作为衬底，可以使用通过熔融法或浮法而制造的玻璃衬底、石英衬底、半导体衬底、陶瓷衬底等。另外，当后面的加热处理的温度较高时，作为玻璃衬底优选使用应变点为730℃以上的玻璃衬底。

[0203] 在图10所示的半导体装置中，形成有使用单晶硅片形成的晶体管901以及在其上层使用氧化物半导体形成的晶体管902。就是说，本实施方式所示的半导体装置是具有使用硅片作为衬底并且在其上层设置有晶体管层的三维层叠结构的半导体装置，也是具有将硅用于沟道形成区域的晶体管和将氧化物半导体用于沟道形成区域的晶体管的混合型半导体装置。

[0204] 既可以使用n沟道晶体管(NMOSFET)又可以使用p沟道晶体管(PMOSFET)作为使用包含半导体材料的衬底900制造的晶体管901。在图10所示的例子中，例如晶体管901由通过STI(Shallow Trench Isolation;浅沟槽隔离)法形成的元件分离区域905与其他元件绝缘分离。通过利用元件分离区域905，可以进行元件分离部分的缩小等。另一方面，在不被要求结构的微型化、小型化的半导体装置中，未必需要通过STI法形成元件分离区域905，也可以利用LOCOS等元件分离方法。在形成了晶体管901的衬底900中，形成有添加了诸如硼、磷或砷等赋予导电性的杂质的阱904。

[0205] 图10所示的晶体管901包括设置在衬底900中的沟道形成区域、以夹着沟道形成区

域的方式设置的杂质区域906(也称为源区域及漏区域)、设置在沟道形成区域上的栅极绝缘膜907、在栅极绝缘膜907上以与沟道形成区域重叠的方式设置的栅电极层908。作为栅电极层908,可以采用层叠使用用来提高加工精度的第一材料构成的栅电极层和使用作为布线用来低电阻化的第二材料构成的栅电极层的结构。例如,可以举出添加了赋予导电性的磷等的结晶硅和镍硅化物的层叠结构等。但是,不局限于上述结构,根据被要求的规格可以调整材料、层叠数量以及形状等。

[0206] 另外,作为图10所示的晶体管901可以采用鳍(fin)型结构的晶体管。鳍型结构是指将半导体衬底的一部分加工为板状的突起形状并以使突起形状的长尺方向交叉的方式设置栅电极层的结构。栅电极层隔着栅极绝缘膜覆盖突起形状的上表面和侧面。通过采用鳍型结构的晶体管作为晶体管901,可以缩小沟道宽度实现晶体管的集成化。另外,除了可以流过多电流以外,还可以提高控制效率,从而降低晶体管处于截止时的电流和阈值电压。

[0207] 另外,设置在衬底900中的杂质区域906与接触销913以及接触销915连接。在此,接触销913及接触销915也用作连接的晶体管901的源电极或漏电极。另外,在杂质区域906与沟道形成区域之间设置有与杂质区域906不同的杂质区域。作为LDD区域或扩展区域,上述杂质区域具有按照被导入的杂质的浓度控制沟道形成区域附近的电场分布的功能。在栅电极层908的侧壁上隔着绝缘膜具有侧壁绝缘膜909。通过使用上述绝缘膜或侧壁绝缘膜909,可以形成LDD区域或扩展区域。

[0208] 另外,晶体管901由绝缘膜910覆盖。可以使绝缘膜910具有保护膜的功能,并且绝缘膜910可以防止杂质从外部侵入到沟道形成区域。另外,通过利用CVD法使用氮化硅等材料形成绝缘膜910,在作为沟道形成区域使用单晶硅的情况下可以通过加热处理使单晶硅氢化。另外,通过作为绝缘膜910使用具有拉伸应力或压缩应力的绝缘膜,可以对构成沟道形成区域的半导体材料施加应变。通过在采用n沟道型晶体管的情况下对成为沟道形成区域的硅材料施加拉伸应力,且在p沟道型晶体管的情况下对成为沟道形成区域的硅材料施加压缩应力,可以提高各晶体管的场效应迁移率。

[0209] 再者,在绝缘膜910上设置绝缘膜911,对其上表面进行了利用CMP的平坦化处理。由此,可以在包括晶体管901的层的上层以高精度层叠元件层。

[0210] 在包括晶体管901的层的上层形成包括将氧化物半导体用于沟道形成区域的晶体管902的层。晶体管902是顶栅结构的晶体管,该晶体管包括与氧化物半导体膜926的侧面以及上表面接触的源电极层927及漏电极层928以及它们上的栅极绝缘膜929上的栅电极层930。另外,以覆盖晶体管902的方式形成有绝缘膜932及绝缘膜933。氧化物半导体膜926形成在绝缘膜924上。作为绝缘膜924,可以使用氧化硅、氮化硅、氮氧化硅、氧氮化硅、氧化铝、氮化铝或氧氮化铝等无机绝缘膜。

[0211] 另外,也可以在氧化物半导体膜926和源电极层927以及漏电极层928之间设置用作源区域及漏区域的氧化物导电膜。作为氧化物导电膜的材料,优选使用以氧化锌为成分的材料,且优选不含有氧化铟的材料。作为上述氧化物导电膜,可以适用氧化锌、氧化锌铝、氧氮化锌铝、氧化锌镓等。以覆盖源电极层927、漏电极层928以及氧化物半导体膜926的方式形成有栅极绝缘膜929。并且,在栅极绝缘膜929上的与氧化物半导体膜926重叠的位置上形成有栅电极层930。

[0212] 另外,虽然使用单栅结构晶体管说明晶体管902,但是也可以根据需要形成通过具

有彼此电连接的多个栅电极来具有多个沟道形成区域的多栅结构晶体管。

[0213] 另外，在本实施方式中，晶体管902采用顶栅结构。另外，在晶体管902中设置有背栅电极层923。通过设置背栅电极层，可以进一步实现晶体管902的常闭化。例如，通过将背栅电极层923的电位设定为GND或固定电位，可以使晶体管902的阈值电压进一步向正方向漂移，从而可以实现常闭晶体管。

[0214] 为了如上述那样使晶体管901与晶体管902电连接形成电路，在各层之间及上层中层叠用来连接的一个或多个布线层。

[0215] 在图10中，晶体管901的源极和漏极中的一个通过接触销913与布线层914电连接。另一方面，晶体管901的源极和漏极中的另一个通过接触销915与布线层916电连接。另外，晶体管901的栅极通过接触销917、布线层918、接触销921、布线层922以及接触销925与晶体管902的漏极电极层928电连接。

[0216] 布线层914、布线层918、布线层916、布线层922以及背栅电极层923都埋入在绝缘膜中。上述布线层等例如优选使用铜或铝等低电阻的导电性材料。另外，也可以使用通过CVD法形成的石墨烯作为导电性材料，形成布线层。石墨烯是指具有sp^2键的一个原子层的碳分子的薄片，或者是指层叠两层至一百层而成的碳分子的叠层体。

[0217] 作为绝缘膜911，绝缘膜912，绝缘膜919，绝缘膜920以及绝缘膜933，都可以使用氧化硅、氧氮化硅、氮氧化硅、BPSG(borophosphosilicate Glass；硼磷硅玻璃)、PSG(phosphosilicate Glass；磷硅玻璃)、添加有碳的氧化硅(SiOC)、添加有氟的氧化硅(SiOF)、作为以$Si(OC_2H_5)_4$为原料的氧化硅的TEOS(Tetraethyl Orthosilicate：四乙氧基硅烷)、HSQ(Hydrogen Silsesquioxane：氢硅倍半环氧乙烷)、MSQ(Methyl Silsesquioxane：甲基硅倍半环氧乙烷)、OSG(Organo Silicate Glass：有机硅酸盐玻璃)、有机聚合物类材料等的绝缘体。尤其是，当进行半导体装置的微型化时，由于布线之间的寄生电容变为明显而信号延迟增大，所以氧化硅的相对介电常数(k=4.0至4.5)高，因此优选使用k为3.0以下的材料。另外，由于在将布线埋入在该绝缘膜中之后进行CMP处理，所以要求绝缘膜具有机械强度。只要确保该机械强度，就可以使它们多孔(porous)化而实现低介电常数化。

[0218] 如上面说明那样，可以使用将氧化物半导体膜926用于沟道形成区域的晶体管902作为实施方式1所说明的晶体管102。将氧化物半导体膜926用于沟道形成区域的晶体管902的截止电流小。由此，当晶体管902(晶体管102)处于截止状态时，可以防止积蓄在电容元件103中的电荷经过晶体管902(晶体管102)的源极和漏极之间泄漏。

[0219] 另外，沟道形成区域采用单晶硅片的晶体管901，可以用在包含于实施方式1所示的电压电流转换电路105的晶体管、包含于磁滞比较器107的晶体管、电源控制电路150的晶体管155、包含于控制电路170的晶体管、包含于控制电路180的晶体管、包含于计数电路181的晶体管、包含于振荡电路182的晶体管、包含于微型计算机185的晶体管、包含于微型计算机190的晶体管等。通过层叠晶体管901和晶体管902，可以减少充电装置所占的面积。

[0220] 另外，虽然未图示，但是不仅晶体管901和晶体管902而且电容元件103可以层叠。例如，作为电容元件103也使用层叠与源电极层927以及漏电极层928相同的层的导电膜、与栅极绝缘膜929相同的层的绝缘膜以及与栅电极层930相同的层的导电膜的膜。通过层叠晶体管901、晶体管902以及电容元件103，可以减少充电装置所占的面积。

[0221] 本实施方式所示的结构、方法等可以与其他实施方式所示的结构、方法等适当地组合而实施。

[0222] 符号说明

[0223] 100 充电电路;101 蓄电池;102 晶体管;103 电容元件;104 电阻元件;105 电压电流转换电路;107 磁滞比较器;108 端子;109 端子;111 电流检测电路;112 积分电路;113 电流检测电路;120 充电电路;150 电源控制电路;151 电容元件;152 电阻元件;153 线圈;154 二极管;155 晶体管;161 直流电源;162 电阻元件;163 电阻元件;164 分压电路;170 控制电路;180 控制电路;181 计数电路;182 振荡电路;185 微型计算机;190 微型计算机;220 晶体管;230 层;231 氧化物半导体层;232 导电层;233 导电层;234 绝缘层;235 导电层;300 蓄电池;301 正极集流体;302 正极活性物质层;304 负极活性物质层;305 负极集流体;307 隔离体;308 电解液;309 外壳;310 蓄电池;311 正极;312 负极;900 衬底;901 晶体管;902 晶体管;904 阱;906 杂质区域;907 栅极绝缘膜;908 栅电极层;909 侧壁绝缘膜;910 绝缘膜;911 绝缘膜;912 绝缘膜;913 接触销;914 布线层;915 接触销;916 布线层;917 接触销;918 布线层;919 绝缘膜;920 绝缘膜;921 接触销;922 布线层;923 背栅电极层;924 绝缘膜;925 接触销;926 氧化物半导体膜;927 源电极层;928 漏电极层;929 栅极绝缘膜;930 栅电极层;932 绝缘膜;933 绝缘膜。

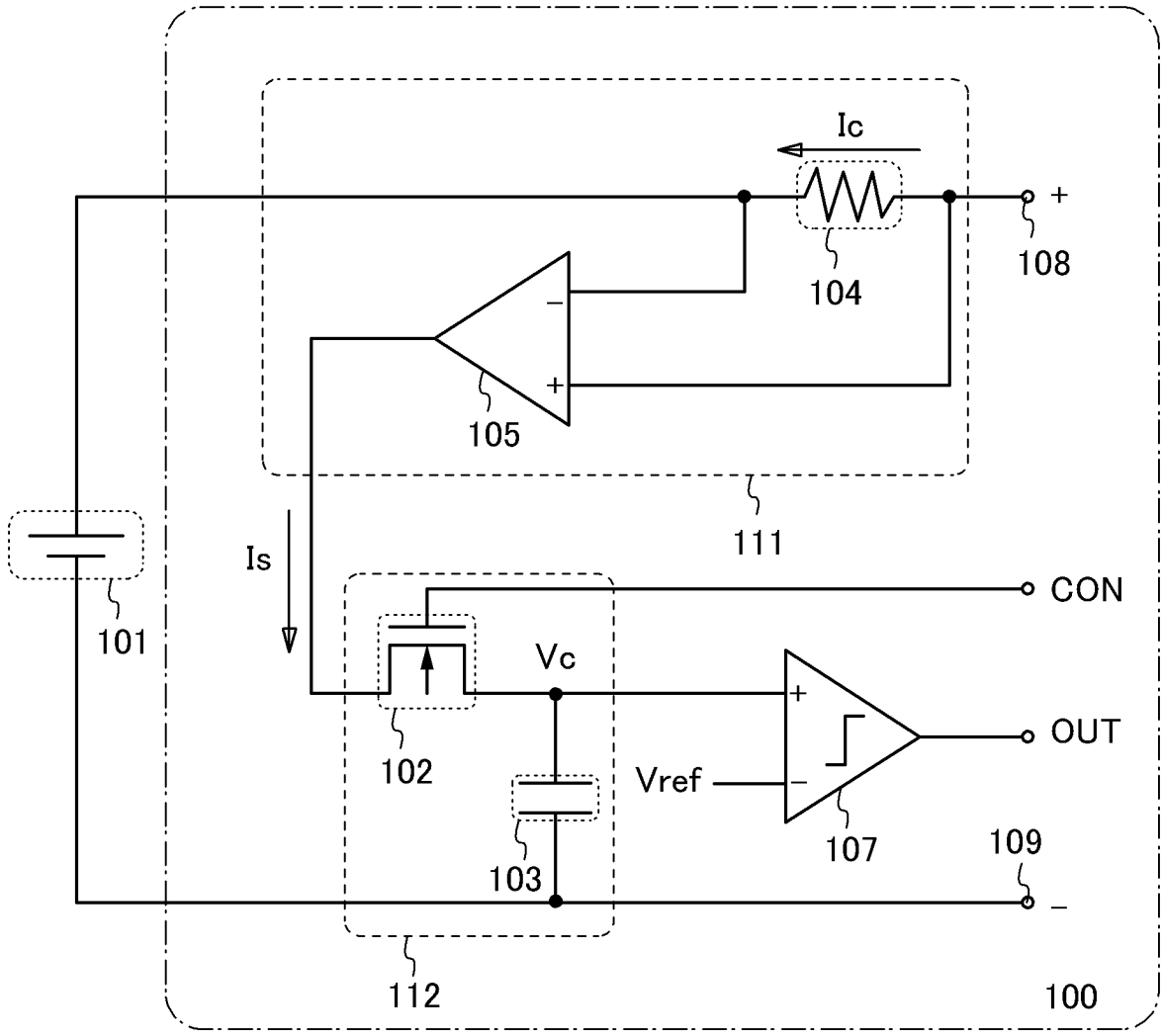


图 1

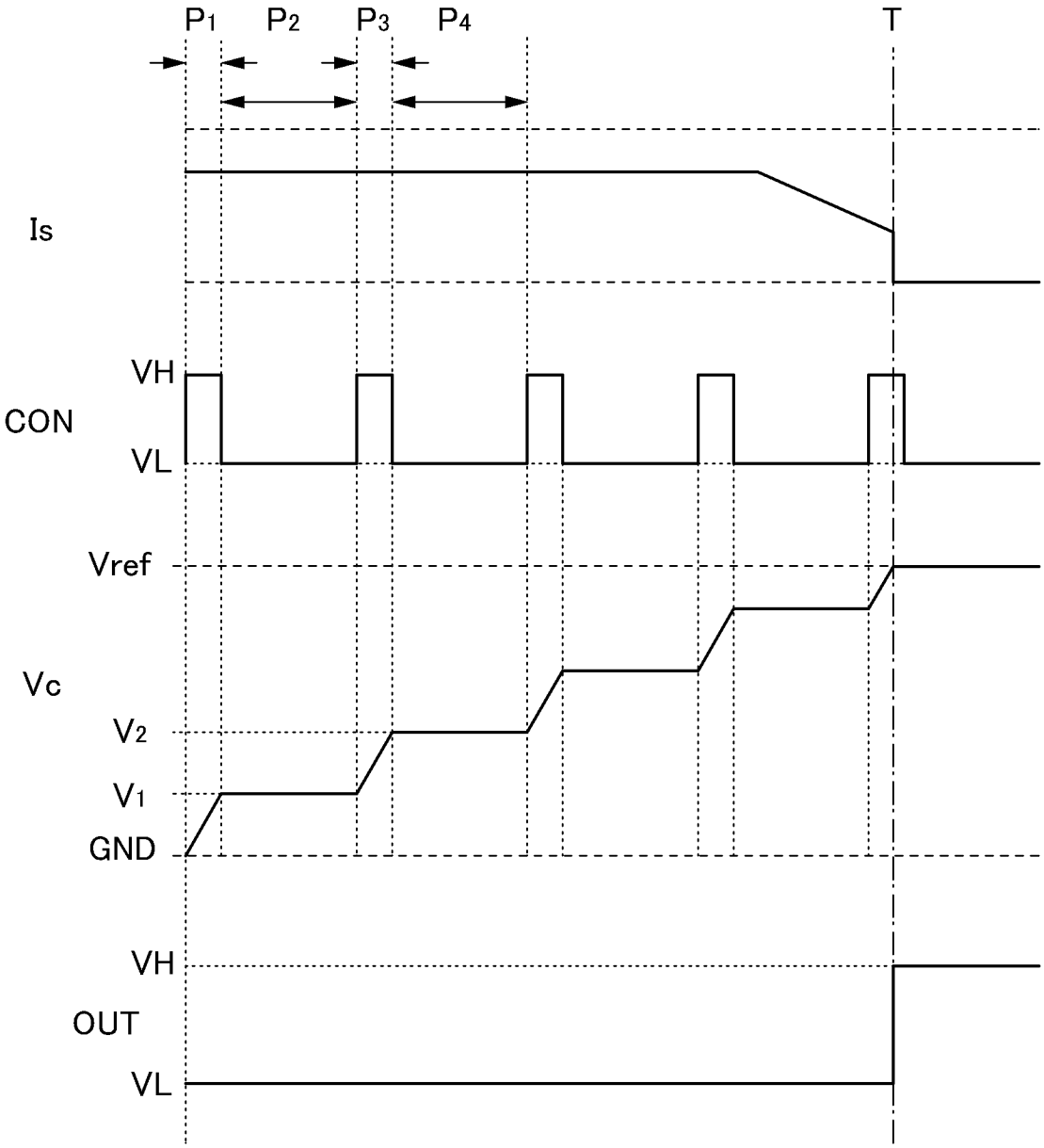


图 2

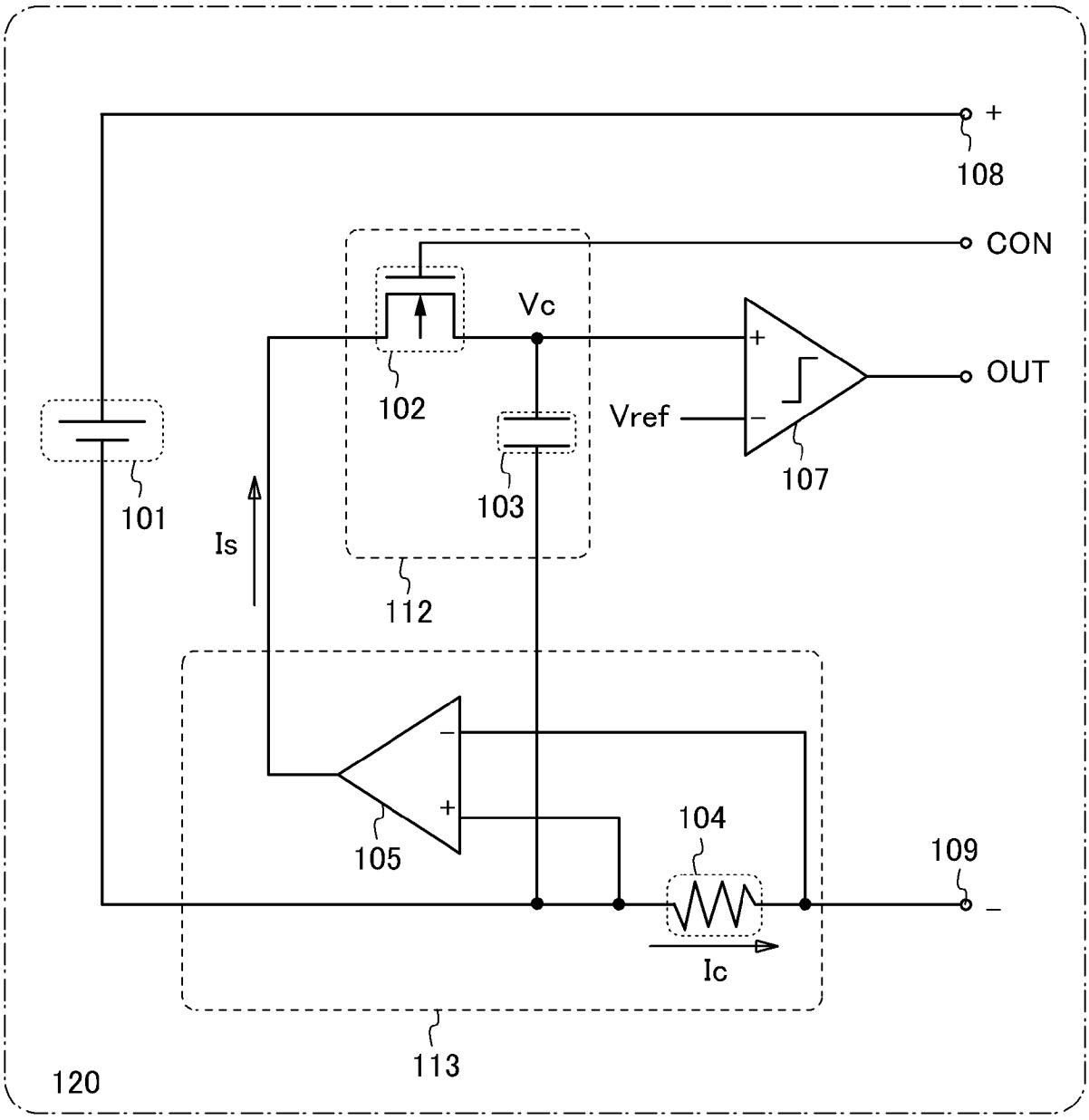


图 3

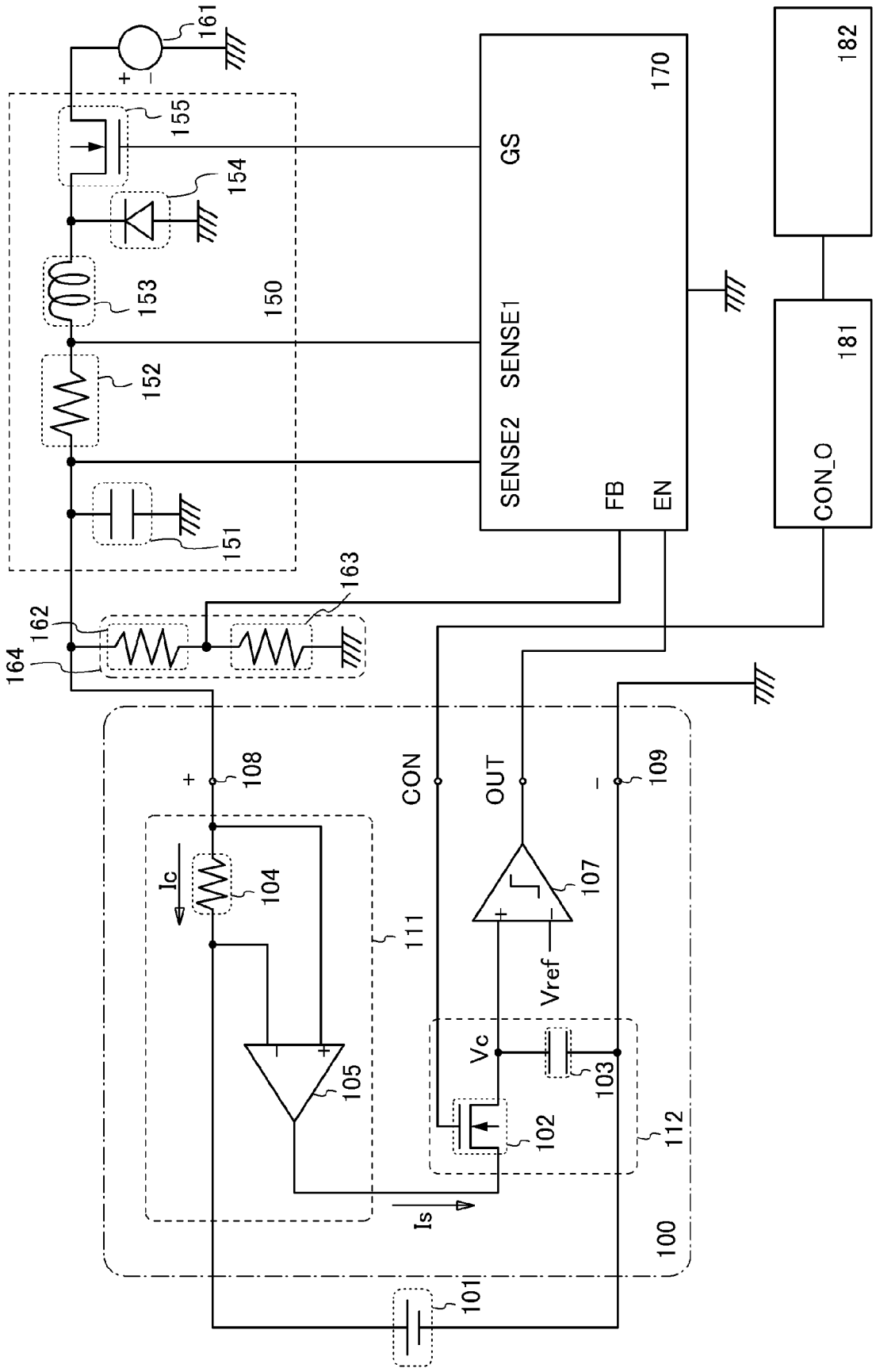

161
155
154
153
150
152
151
163
162
164
170
GS
SENSE1
SENSE2
FB
EN
182
181
CON_O
108
CON
OUT
109
Ic
104
111
107
Vref
105
Vc
103
102
112
Is
100
101

图 4

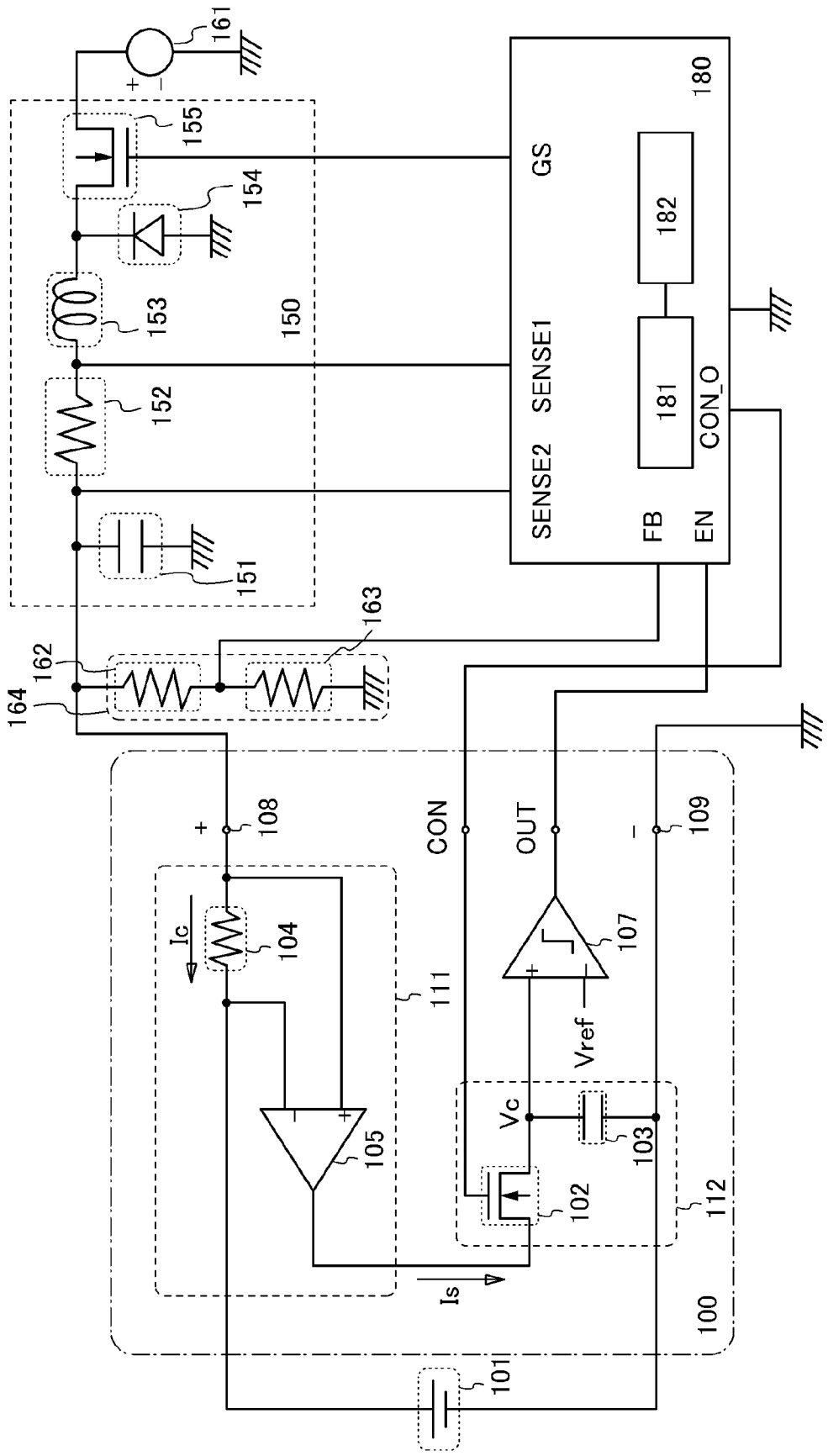

161
155
154
153
152
151
150
163
162
164
180
GS
SENSE1
SENSE2
182
181
CON_O
FB
EN
108
CON
OUT
109
Ic
104
111
107
Vref
Vc
103
105
102
112
Is
100
101

图 5

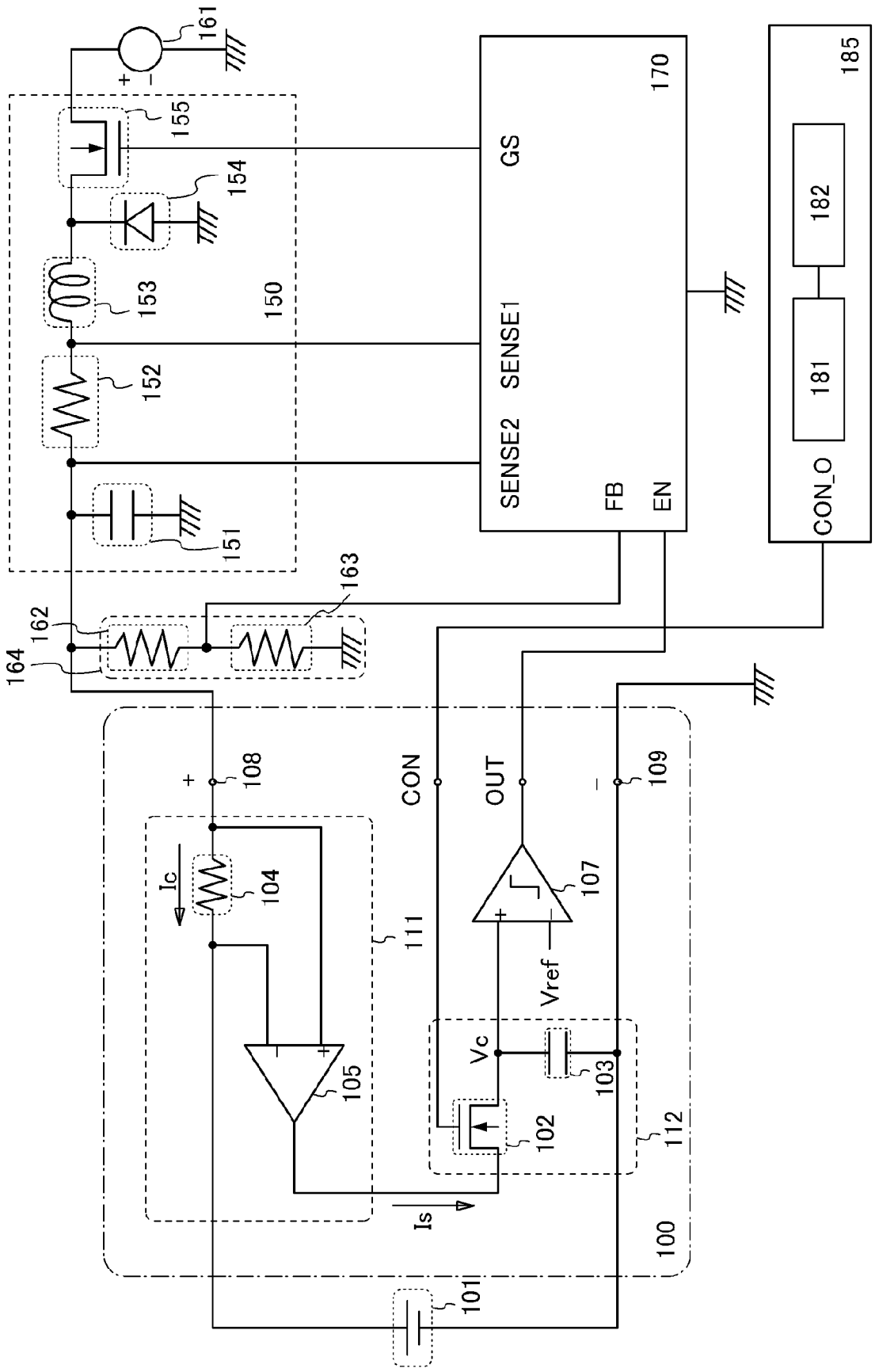

161
155
154
153
150
152
151
163
162
164
170
GS
SENSE1
SENSE2
FB
EN
185
182
181
CON_O
108
CON
OUT
109
Ic
104
111
107
Vref
Vc
103
105
102
112
Is
100
101

图 6

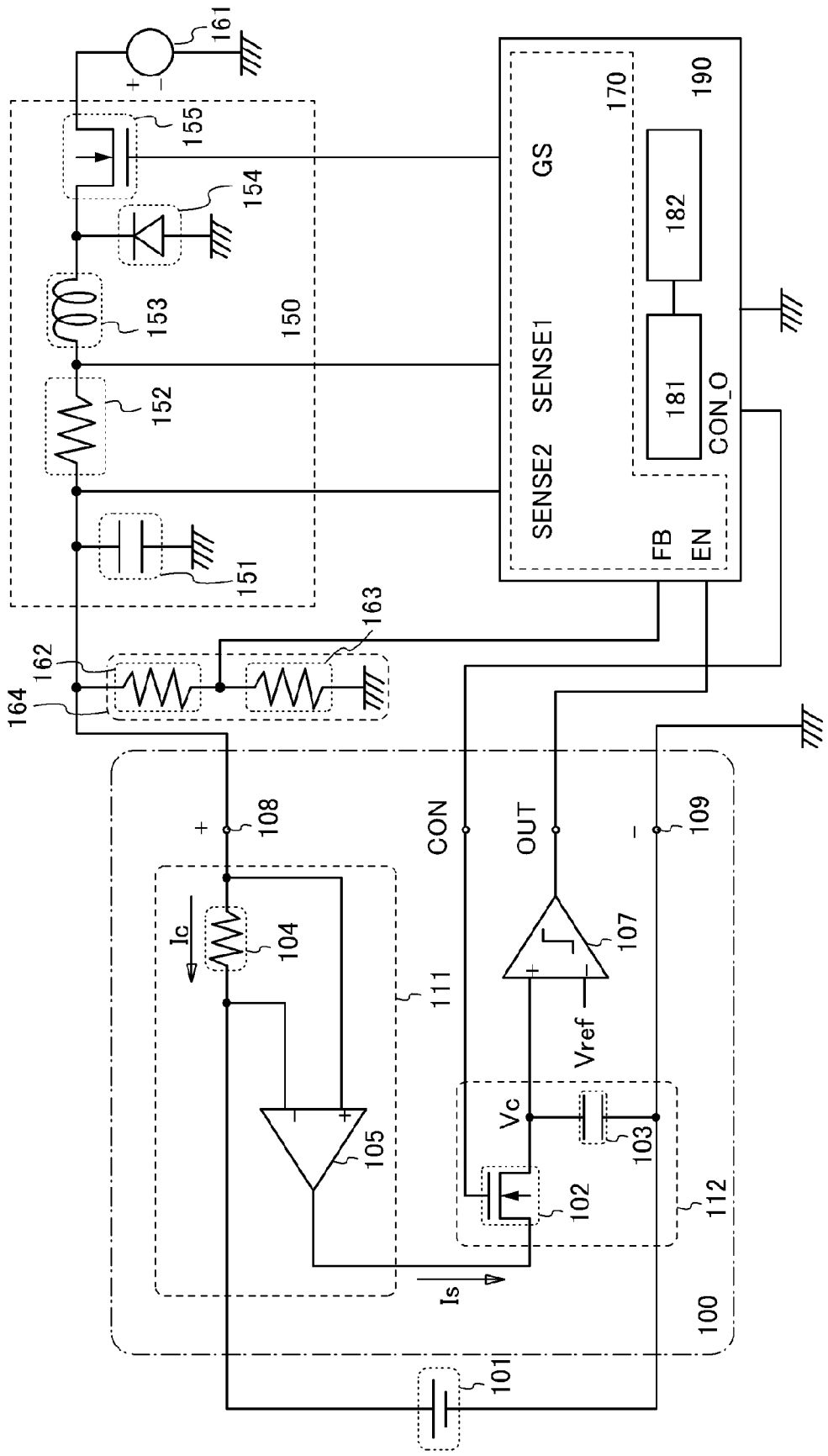

161
155
154
153
152
151
150
163
162
164
GS
SENSE1
SENSE2
FB
EN
170
190
182
181
CON_O
108
CON
OUT
109
Ic
104
111
107
Vref
105
Vc
103
102
112
Is
100
101

图 7

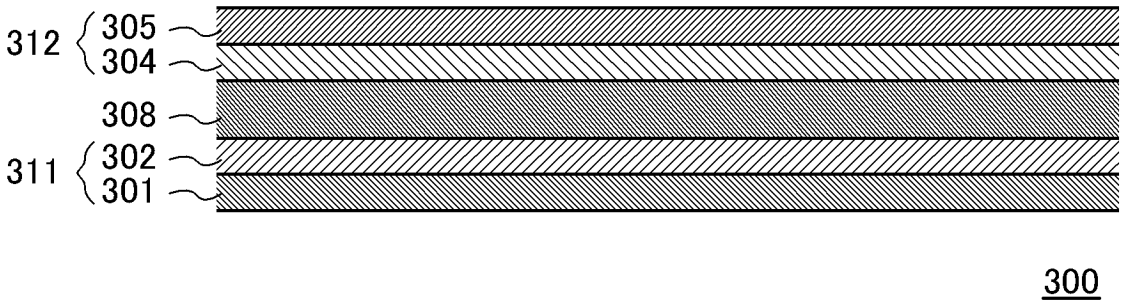

312
305
304
308
311
302
301
300

图 8A

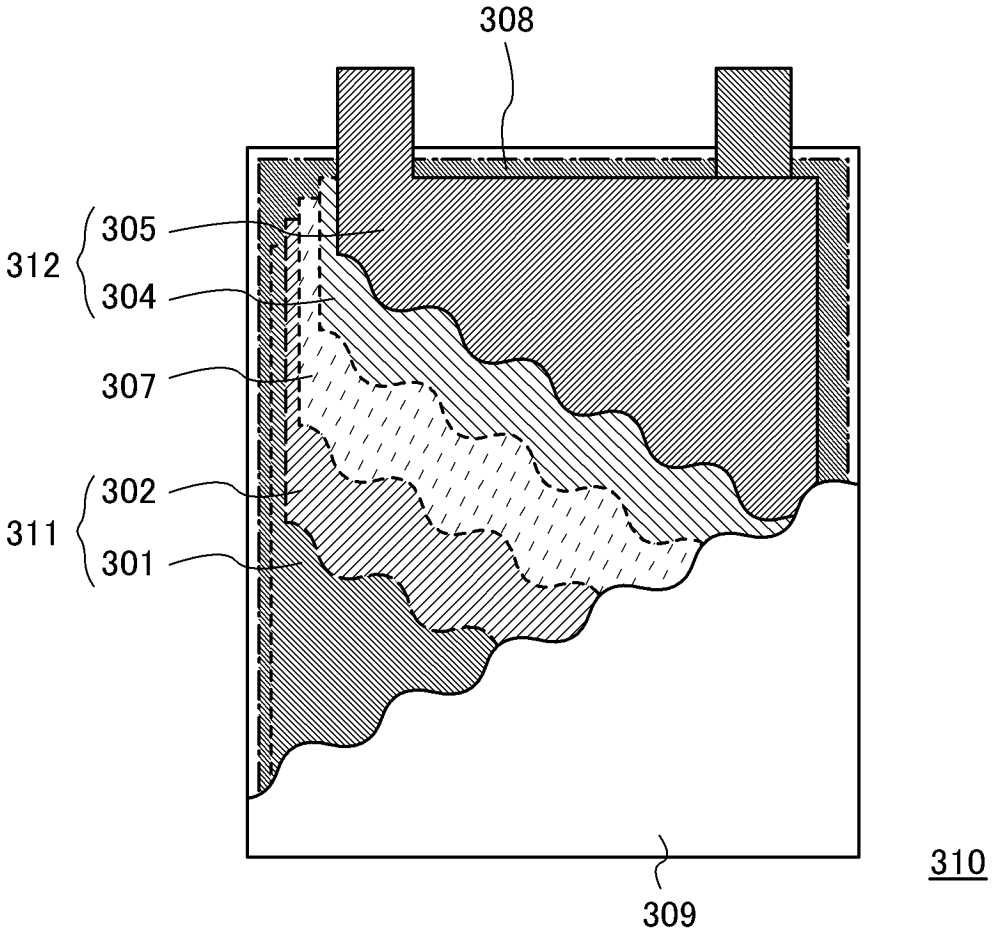

308
312
305
304
307
311
302
301
310
309

图 8B

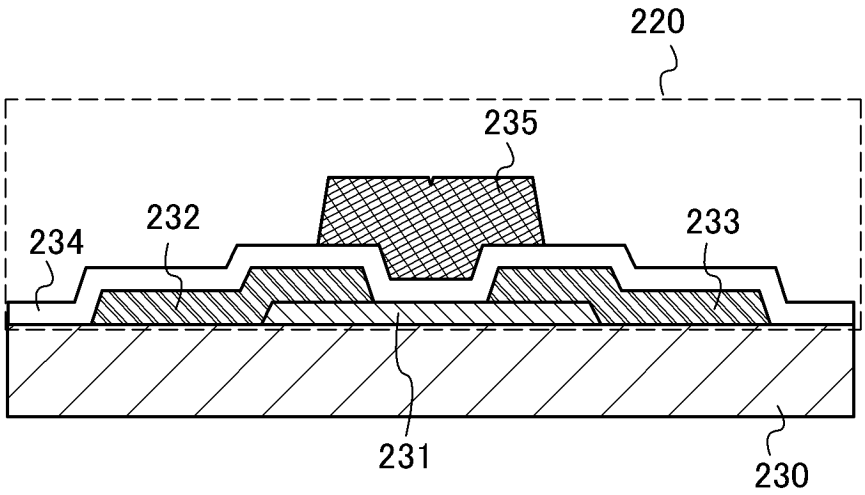

220
235
232
234
233
231
230

图 9

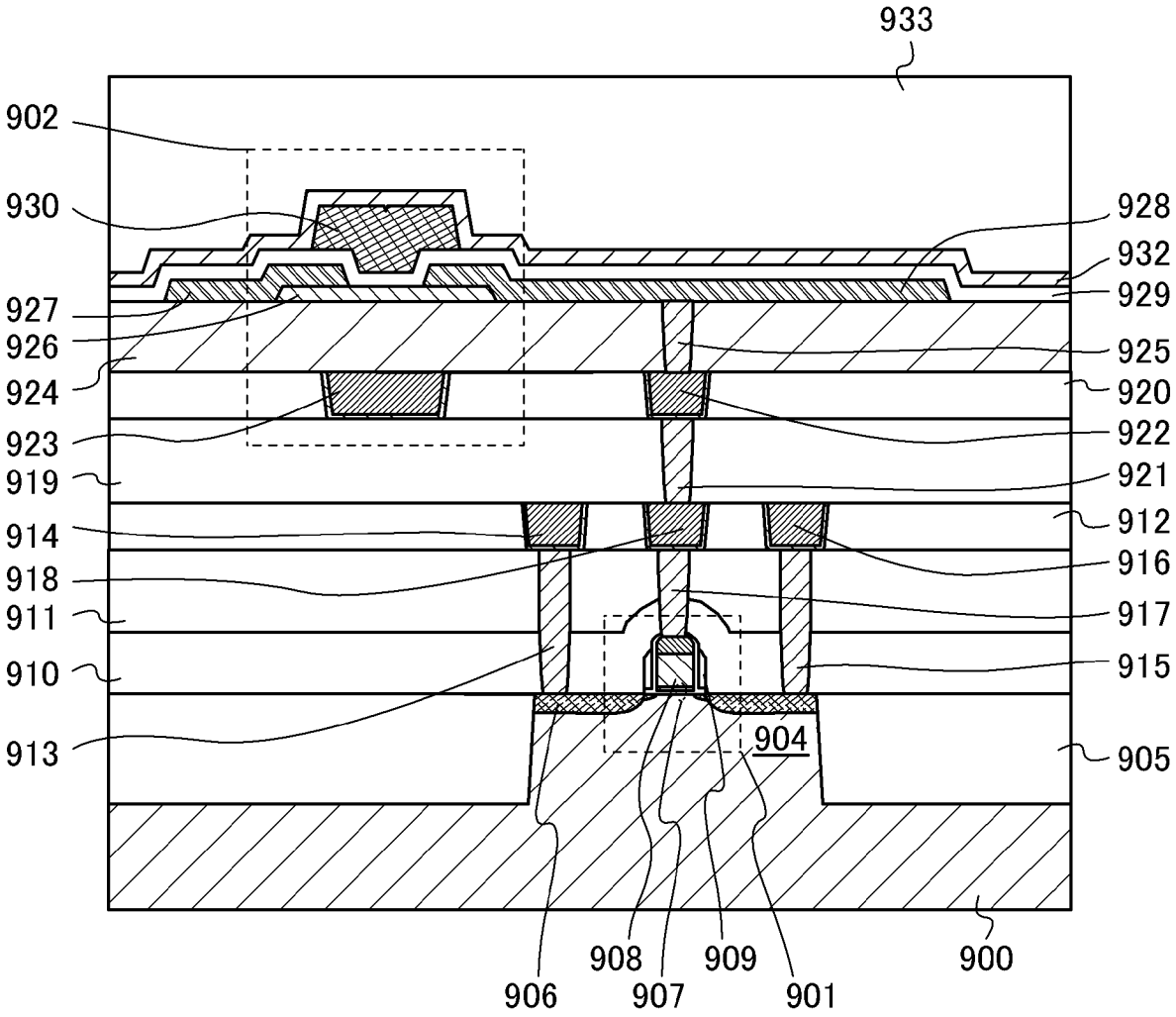

933
902
930
928
932
927
929
926
925
924
920
923
922
919
921
914
912
918
916
911
917
910
915
913
904
905
906
908
907
909
901
900

图 10