

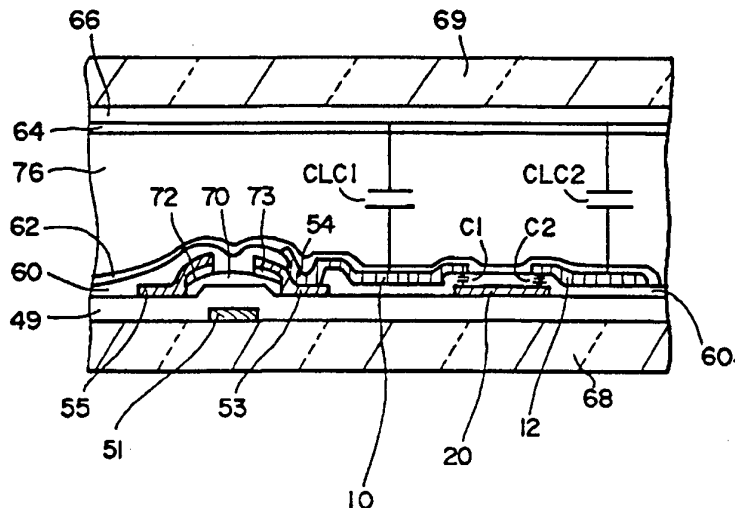


特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 G02F 1/136, 1/1343, H01L 29/786</p>	<p>A1</p>	<p>(11) 国際公開番号 WO97/00463</p> <p>(43) 国際公開日 1997年1月3日(03.01.97)</p>
<p>(21) 国際出願番号 PCT/JP96/01652 (22) 国際出願日 1996年6月17日(17.06.96)</p> <p>(30) 優先権データ 特願平7/174200 1995年6月16日(16.06.95) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163-08 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP)</p> <p>(72) 発明者；および (75) 発明者／出願人 (米国についてのみ) 佐藤 尚(SATOU, Takashi)[JP/JP] 〒392 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP)</p> <p>(74) 代理人 弁理士 井上 一, 外(INOUE, Hajime et al.) 〒167 東京都杉並区荻窪五丁目26番13号 荻窪TMビル2階 Tokyo, (JP)</p>	<p>(81) 指定国 JP, KR, US.</p> <p>添付公開書類 国際調査報告書</p>	

(54) Title : LIQUID CRYSTAL DISPLAY DEVICE, ITS PRODUCTION AND ELECTRONIC APPLIANCE

(54) 発明の名称 液晶表示素子、その製造方法及び電子機器



(57) Abstract

A liquid crystal display device which can improve visual angle characteristics of a liquid crystal panel by a simple process, its production method, and an electronic appliance. The liquid crystal display device includes first and second subsidiary pixel electrodes (10, 12) and a first capacitor electrode (20) disposed below a protective insulating film (60). The first and second subsidiary pixel electrodes (10, 12) and the first control capacitor electrode (20) constitute control capacitors (C1 and C2). Since the control capacitors (C1 and C2) are disposed, the visual angle characteristics of the liquid crystal display panel can be improved. Because the first control capacitor electrode (20) can be made by the same material as that of the source electrode, the increase of the process steps can be prevented. Because the protective insulating film (60) can be made thinner than the gate insulating film (49), the area of the control capacitor electrode can be made small and aperture efficiency can be improved.

(57) 要約

簡易なプロセスで液晶パネルの視角特性等を改善できる液晶表示素子、その製造方法及び電子機器を提供することが目的である。第1、第2の副画素電極（10、12）と、保護絶縁膜（60）の下方に設けられる第1の制御コンデンサ電極（20）を含む。そして保護絶縁膜（60）を介して、第1、第2の副画素電極（10、12）と、第1の制御コンデンサ電極（20）とにより制御コンデンサC1、C2が形成される。制御コンデンサC1、C2を設けることにより液晶パネルの視角特性が改善される。第1の制御コンデンサ電極（20）はソース電極と同一材料により形成できるためプロセス工程の増加を防止できる。また保護絶縁膜（60）はゲート絶縁膜（49）よりも薄くできるため、制御コンデンサ電極を小面積化でき、開口率等を向上できる。

情報としての用途のみ

PCTに基づいて公開される国際出願をパンフレット第一頁にPCT加盟国を同定するために使用されるコード

AL	アルバニア	DE	ドイツ	LI	リヒテンシュタイン	PL	ポーランド
AM	アルメニア	DK	デンマーク	LC	セントルシア	PT	ポルトガル
AT	オーストリア	EE	エストニア	LK	スリランカ	RO	ルーマニア
AU	オーストラリア	ES	スペイン	LR	リベリア	RU	ロシア連邦
AZ	アゼルバイジャン	FI	フィンランド	LS	レソト	SE	スウェーデン
BA	ボスニア・ヘルツェゴビナ	FR	フランス	LT	リトアニア	SG	シンガポール
BB	バルバドス	GA	ガボン	LU	ルクセンブルグ	SI	スロベニア
BE	ベルギー	GB	イギリス	LV	ラトヴィア	SK	スロヴァキア
BF	ブルキナ・ファソ	GE	グルジア	MC	モナコ	SN	セネガル
BG	ブルガリア	GN	ギニア	MD	モルドヴァ共和国	SZ	スワジランド
BJ	ベナン	GR	ギリシャ	MG	マダガスカル	TD	チャド
BR	ブラジル	HU	ハンガリー	MK	マケドニア共和国	TG	トゴ
BY	ベラルーシ	IE	アイルランド	ML	マリ	TJ	タジキスタン
CA	カナダ	IL	イスラエル	MN	モンゴル	TM	トルクメニスタン
CF	中央アフリカ共和国	IS	アイスランド	MR	モリタニア	TR	トルコ
CG	コンゴ	IT	イタリア	MW	マラウイ	TT	トリニダード・トバゴ
CH	スイス	JP	日本	MX	メキシコ	UA	ウクライナ
CI	コート・ジボアール	KE	ケニア	NE	ニジェール	UG	ウガンダ
CN	中国	KG	キルギスタン	NL	オランダ	US	アメリカ合衆国
CZ	チェコ共和国	KP	朝鮮民主主義人民共和国	NO	ノルウェー	UZ	ウズベキスタン
		KR	大韓民国	NZ	ニュージーランド	VN	ヴェトナム
		KZ	カザフスタン				

明 細 書

液晶表示素子、その製造方法及び電子機器

[技術分野]

本発明は、画素電極が複数に分割された液晶表示素子、その製造方法及び電子機器に関する。

[背景技術]

例えばフラット・パネルディスプレイ1994「大型への飛躍に必須の広視野角技術TFTの量産パネルに適用始まる」(1993年12月10日、日経BP社出版、P166)に記載されているように、液晶パネルの広視野角技術として種々の手法が試みられている。代表的なものとしては(1)ラビング処理等の工夫により液晶配向を制御する手法、(2)制御コンデンサを用いて液晶分子に印加する電圧を制御する等の手法が知られている。

上記(1)の手法は、同一方向にそろっている液晶分子の向きを全方向に均等化しようとするものである。しかしながらこの手法には、工程が複雑になる・再現性が良くない等の種々の問題がある。

一方、上記(2)の手法としては、例えば特開平4-348323、特開平5-107556、特開平3-122621等の背景技術が知られている。しかしながらこれらの背景技術には、制御コンデンサ(制御容量)、付加コンデンサを形成するために、特別な電極形成工程、誘電体膜(絶縁層)形成工程等を付加する必要があり、工程が長くなる等の問題があった。

同様に上記(2)の手法として、例えば特開平6-102537、特開平5-341318、特開平6-95144、特開平5-289108等の背景技術が知られている。これらの背景技術では、ゲート絶縁膜、遮光層上の誘電体膜等を用いて制御コンデンサを形成しており、これらのゲート絶縁膜、誘電体膜にピンホールが生じると画素欠陥、線欠陥等をひきおこす。このためこれらの膜厚を厚くする必要があり、この結果、制御コンデンサの単位面積当たりの容量が小さくなる。単位面積当たりの容量が小さいと、必要とされる容量を得るためには、制

御コンデンサの形成面積を大きくする必要があり、これにより液晶パネルの開口率（光透過特性）等が悪化する。また制御コンデンサの形成面積が大きいと、欠陥等も生じやすくなる。

更に、液晶パネルにおいては、画素電極に蓄えられる電荷を保持するための保持コンデンサ（保持容量）が必要であり、上記（2）の手法に如何にしてこの保持コンデンサ形成技術を組み合わせるかについても大きな技術的課題となる。

本発明は以上述べた技術的課題を解決するためになされたものであり、その目的とするところは、簡易なプロセスで液晶パネルの視角特性等を改善できる液晶表示素子、その製造方法及び電子機器を提供することにある。

[発明の開示]

上記課題を解決するために本発明は、薄膜トランジスタと、該薄膜トランジスタに接続され、対向電極との間に封入される液晶層を駆動する画素電極とを少なくとも含む液晶表示素子であって、前記画素電極を分割した第1～第N（Nは2以上の整数）の副画素電極と、前記薄膜トランジスタのソース電極を保護するための保護絶縁膜の下方に設けられる第1～第L（Lは整数）の制御容量電極と、前記保護絶縁膜を介して、第（M-1）（Mは整数であり、 $1 < M \leq N$ ）の副画素電極と、第K（Kは整数であり、 $1 \leq K \leq L$ ）の制御容量電極とにより形成される第（I-1）（Iは2以上の整数）の制御容量と、前記保護絶縁膜を介して、第Mの副画素電極と、第Kの制御容量電極とにより形成される第Iの制御容量とを含むことを特徴とする。

また本発明は、薄膜トランジスタと、該薄膜トランジスタに接続され、対向電極との間に封入される液晶層を駆動する画素電極とを少なくとも含む液晶表示素子の製造方法であって、（A）第1～第L（Lは整数）の制御容量電極を形成する工程と、（B）該第1～第Lの制御容量電極の上方に、前記薄膜トランジスタのソース電極を保護するための保護絶縁膜を形成する工程と、（C）前記画素電極を分割した第1～第N（Nは2以上の整数）の副画素電極を形成する工程とを含み、前記工程（A）～（C）により、前記保護絶縁膜を介して、第（M-1）（Mは整数であり、 $1 < M \leq N$ ）の副画素電極と、第K（Kは整数であり、 $1 \leq$

$K \leq L$) の制御容量電極とにより形成される第 $(I - 1)$ (I は 2 以上の整数) の制御容量を形成すると共に、前記保護絶縁膜を介して、第 M の副画素電極と、第 K の制御容量電極とにより形成される第 I の制御容量を形成することを特徴とする。

本発明によれば、第 $(M - 1)$ 、第 M の副画素電極と、第 K の制御容量電極との間に、第 $(I - 1)$ 、第 I の制御容量が形成される。これにより第 $(M - 1)$ の副画素電極に印加される電圧と、第 M の副画素電極に印加される電圧とを異なるものとすることができる。これにより、第 $(M - 1)$ 、第 M の副画素電極の領域にある液晶層の視角特性を異ならせることができる。この結果、これらの異なる視角特性が互いに補間し合うことで、1 画素全体の視角特性を向上できる。また本発明では、保護絶縁膜を誘電体として第 $(I - 1)$ 、第 I の制御容量が形成される。そしてゲート絶縁膜を誘電体とする場合に比較して、保護絶縁膜を誘電体とする場合にはこの保護絶縁膜の膜厚を薄くできる。この結果、単位面積当たりの容量を大きくすることができ、制御容量電極を小面積化できる。この結果、開口率の向上等を図ることが可能となる。

この場合、前記第 1 ~ 第 L の制御容量電極を、前記ソース電極と同一材料により形成することが望ましく、また前記第 1 ~ 第 L の制御容量電極を、前記ソース電極と同一工程により形成することが望ましい。これにより制御容量電極形成のための新たな工程を付加する必要がなくなり、製造コストの軽減、信頼性の向上等を図れる。

また前記保護絶縁膜の膜厚は、前記薄膜トランジスタのゲート電極の上方に設けられたゲート絶縁膜よりも薄いことが望ましく、前記工程 (B) において、前記保護絶縁膜の膜厚を、前記薄膜トランジスタのゲート電極の上方に形成されるゲート絶縁膜よりも薄く形成することが望ましい。これにより制御容量電極を小面積化でき、開口率の向上等を図れる。

また、本発明では、前記第 1 ~ 第 L の制御容量電極を、遮光層となるブラックマトリクスの一部としてもよい。制御容量電極が遮光性の材料より形成される場合には、これをブラックマトリクスとして用いることにより、コントラストの向上等を図ることができる。

また、本発明では、前記第(M-1)の副画素電極と前記第Mの副画素電極との間の隙間領域の一部を覆うように、且つ、前記第Kの制御容量電極と同一層に形成される電極との距離を離して前記第Kの制御容量電極を形成してもよい。このようにすれば、開口率等の更なる向上を図れると共に、ゴミの付着等を原因とする製造不良の発生等を防止できる。

また、前記第1～第Nの副画素電極の少なくとも1つと、所与の保持容量電極とにより形成される第1～第J(Jは整数)の保持容量を含むようにしてもよい。このように保持容量を形成することで、薄膜トランジスタのオフ時のリーク電流等に起因する電圧低下の問題を解決できる。

この場合、前記薄膜トランジスタのソース電極に接続される前記第1の副画素電極と、所与の保持容量電極とにより形成される前記第1の保持容量のみを含むようにしてもよい。薄膜トランジスタに直接接続される第1の副画素電極に保持容量を形成することが、表示特性の向上に特に効果が大きいからである。

またこの場合、2以上の副画素電極に対して前記保持容量を形成してもよい。このようにすれば、2以上の副画素電極の各々に対応した保持容量を形成でき、保持容量が形成されたこれらの副画素電極の印加電圧保持特性を向上できる。

なお、この場合、表示特性の向上等のため、前記保持容量電極が、隣接する薄膜トランジスタに接続される走査線であることが望ましい。

また、本発明では、前記第(I-1)の制御容量の少なくとも1つを、前記薄膜トランジスタのゲート電極の上方に設けられたゲート絶縁膜を介して、第(M-1)の副画素電極と、前記ゲート絶縁膜の下方に設けられた制御容量電極により形成し、前記第Iの制御容量の少なくとも1つを、前記ゲート絶縁膜を介して、第Mの副画素電極と、前記ゲート絶縁膜の下方に設けられた前記制御容量電極とにより形成してもよい。これにより保護絶縁膜の下方に設けられた制御容量電極と、ゲート絶縁膜の下方に設けられた制御容量電極とを異なった層に形成できる。これによりゴミの付着等を原因とした製造不良の発生を低減できる。

また本発明に係る電子機器は、上記のいずれかの液晶表示素子を有する液晶装置を含むことを特徴とする。このようにすることで、リモートコントローラ、電卓、携帯電話、携帯型情報機器、プロジェクタ、パーソナルコンピュータ等の電

子機器に使用する液晶装置の、開口率の向上、視覚特性の向上、低コスト化等を図ることが可能となる。

[図面の簡単な説明]

第1図は、第1の実施例の平面的構成を示す図である。

第2図は、第1図のA-B断面を示す図である。

第3図は、第1の実施例の等価回路図である。

第4図は、背景例の断面図の一例である。

第5A図～第5E図は、第1の実施例の製造プロセスを説明するための工程断面図である。

第6A図～第6B図はブラックマトリクスを形成する場合の例について説明するための図である。

第7図は、制御コンデンサ電極の配置について説明するための図である。

第8図は、第2の実施例の平面的構成を示す図である。

第9図は、第8図のA-B断面を示す図である。

第10図は、第2の実施例の等価回路図である。

第11図は、第3の実施例の平面的構成を示す図である。

第12図は、第11図のA-B断面を示す図である。

第13図は、第3の実施例の等価回路図である。

第14図は、第2の実施例と第3の実施例の組み合わせを示すための図である。

第15図は、第1、第2の副画素電極の両方に保持容量を形成する場合の例を示す図である。

第16図は、第15図の等価回路図である。

第17図は、第1の副画素電極のみに保持容量を形成する場合の例を示す図である。

第18図は、第17図の等価回路図である。

第19図は、第4の実施例の平面的構成を示す図である。

第20図は、第19図のA-B断面を示す図である。

第21図は、電子機器の1つであるリモートコントローラの一例を示す図であ

る。

第22図は、電子機器の1つである電卓の一例を示す図である。

第23図は、電子機器の1つである携帯電話機の一例を示す図である。

第24図は、電子機器に内蔵される液晶装置の制御回路の全体構成例を示す図である。

第25図は、電子機器の1つである個人用携帯型情報機器の一例を示す図である。

第26A図～第26C図は、電子機器の1つである液晶プロジェクタの一例を示す図である。

[発明を実施するための最良の形態]

以下本発明の実施例について図面を用いて詳しく説明する。

1. 第1の実施例

図1は、第1の実施例に係る液晶表示素子の平面的構成を示す図であり、図2は、図1のA-B断面を示す図である。

図1、図2に示すように、この液晶表示素子は、薄膜トランジスタ（以下、TFTと呼ぶ）56と、第1、第2の副画素電極10、12に分割された画素電極とを含み、この画素電極により、対向電極6.6との間に封入される液晶層76を駆動する。TFT56は、ゲート電極51、ソース電極53、ドレイン電極55、真性シリコン膜70、n型シリコン膜（オーミック層）72、73を含む。第1の副画素電極10は、コンタクト54を介してソース電極53に接続され、ゲート電極51、ドレイン電極55は、各々、走査線50、信号線52に接続される。複数のこれらの走査線50、信号線52をマトリクス状に交差して配置すると共に、交差位置にTFTを配置することで、液晶パネル（液晶装置）が構成される。

図2に示すように、ソース電極53等の保護膜となる保護絶縁膜60の下方には第1の制御コンデンサ電極20が設けられている。本実施例では、この第1の制御コンデンサ電極20を、ソース電極53と同一材料により形成している。従って第1の制御コンデンサ電極20の形成のための新たな工程を付加する必要が

無く、この結果、製造工程の煩雑化の防止・製造コストの低減を図れる。但し、第1の制御コンデンサ電極20を、ソース電極53と異なる材料により形成することも可能である。

保護絶縁膜60を誘電体とし、第1の副画素電極10を上側電極、第1の制御コンデンサ電極20を下側電極として、制御コンデンサ(制御容量)C1が形成される。同様に、保護絶縁膜60と、第2の副画素電極12と、第1の制御コンデンサ電極20とにより制御コンデンサC2が形成される。一方、第1の副画素電極10と、対向電極66とにより、液晶層76を誘電体とした液晶コンデンサCLC1が形成され、第2の副画素電極12と、対向電極66とにより液晶コンデンサCLC2が形成される。

図3に、本実施例の等価回路図を示す。TFT56のソース電極である端子Eには液晶コンデンサCLC1が接続される。更に端子Eには、制御コンデンサC1、C2及び液晶コンデンサCLC2が直列接続される。走査線50が選択されTFT56がオンした場合の端子Eの電圧をVEとした場合、CLC1にはこのVEがそのまま印加される。一方、端子Fの電圧は、C1、C2、CLC2により容量分割されるため、CLC2には $V_F = V_E \times (C_1 + C_2) / (C_1 + C_2 + C_{CLC2})$ の電圧が印加される。このようにCLC1に印加される電圧VEと、CLC2に印加されるVFとを異ならすことで、CLC1、CLC2の領域にある液晶層の光透過率を異ならすことが可能となる。これによりこれらの液晶層の視角特性を異ならせることができ、これらの異なる視角特性が互いに補間し合うことで、1画素全体(あるいは液晶パネル全体)の視角特性を向上できる。

本実施例の特徴は、保護絶縁膜60を誘電体として制御コンデンサC1、C2を形成した点にある。これに対して、例えば特開平6-102537等では、図4に示すように、ゲート絶縁膜249を誘電体として制御コンデンサC2を形成している。ゲート絶縁膜249にピンホール等が生じると画素欠陥等が生じるため、ゲート絶縁膜249は通常厚くする必要がある。膜厚が厚くなると、単位面積当たりの容量が小さくなるため、制御コンデンサ電極221の面積(第2副画素電極212との重なり面積)を大きくする必要が生じ、これにより開口率等が悪化する。これに対し、本実施例では保護絶縁膜60を誘電体として使用してお

り、この保護絶縁膜60はゲート絶縁膜よりも膜厚を薄くできる。従って、単位面積当たりの容量を大きくでき、制御コンデンサ電極20の面積を小さくできる。これにより開口率（光透過特性）等を向上できる。

なお保護絶縁膜は、ゲート絶縁膜よりも膜厚を薄くできる理由は以下の通りである。即ちゲート電極とシリコン層とのショートを防ぐためには、ゲート絶縁膜にピンホールが存在してはならない。このため、これを防止するために、ゲート絶縁膜を厚くする、あるいはゲート絶縁膜を2層構造にする必要があり、いずれにしてもゲート絶縁膜は厚くなる。一方、保護絶縁膜は、液晶層からの水分等の進入を防ぐ等のために形成されており、通常はゲート絶縁膜よりも薄くてよい。

次に、図5A～図5Eに示す工程断面図を用いて本実施例の液晶表示素子の製造プロセスの一例について説明する。まずガラス基板（無アルカリ基板）68上に、スパッタリング及びフォトリソグラフィにより、例えば1300オングストローム程度の厚さのCr（クロム）等から成るゲート電極51を形成する（図5A）。

次に、例えばプラズマCVD法により、シリコン窒化膜SiNX等から成るゲート絶縁膜49、真性シリコン膜70、n型シリコン膜（オーミック層）71を連続的に生成し、フォトリソグラフィによりアイランド化する（図5B）。この場合、ゲート絶縁膜49、真性シリコン膜70、n型シリコン膜71の厚さは、各々、例えば3000オングストローム、3000オングストローム、500オングストローム程度となる。またゲート絶縁膜49は、シリコン窒化膜SiNXの下に例えば1000オングストローム程度の厚さのシリコン酸化膜SiO_xを設ける構成としてもよい。

次に、例えばCr等から成る1300オングストローム程度のソース電極53、ドレイン電極55、第1の制御コンデンサ電極20を、スパッタリング及びフォトリソグラフィで形成し、更にn型シリコン膜72、73を分離しソース・ドレイン分離を行う（図5C）。このように本実施例では、ソース電極53等と、第1の制御コンデンサ電極20とを同一材料で形成している。従って制御コンデンサを生成するための新たな製造工程を追加する必要がなく、低コスト化が図れる。なおソース・ドレインの分離領域にエッチストップ（ES）を設ける手法を採用してもよい。

次にソース電極53等の保護膜となる保護絶縁膜60を形成する(図5D)。この保護絶縁膜60は、例えば2000オングストローム程度のシリコン窒化膜SiNX等で形成される。このように保護絶縁膜60の膜厚は、ゲート絶縁膜49よりも薄くできるため、制御コンデンサC1、C2(図2参照)の単位面積当たりの容量を大きくでき、これにより開口率等の向上が図れる。次に、コンタクト54を開口し、例えばITO(酸化インジウム膜)等から成る500オングストローム程度の厚さの第1、第2の副画素電極10、12を、スパッタリング及びフォトリソグラフィにより形成する(図5E)。その後、図2に示すように、配向膜60を形成する。そして、このように形成されたTFT側基板と、ガラス基板69、対向電極66、配向膜64等から成る対向基板とで、液晶層76を封入し、液晶パネルを完成する。

本実施例によれば、制御コンデンサ電極20を、遮光層となるブラックマトリクスの一部とすることができる。図6Aでは、例えば対向基板に設けられたブラックマトリクス17、18と、Cr等から成る制御コンデンサ電極20とにより、光漏れを防止し、コントラストの向上を図っている。本実施例によれば、上記したように単位面積当たりの制御コンデンサの容量を大きくできるため、第1、第2の副画素電極10、12と制御コンデンサ電極20との間のオーバーラップを小さくできる。従ってこの場合においても、本実施例によれば開口率等の向上が図れる。なお、図6Bに示すように、制御コンデンサ電極20を完全に覆うようにブラックマトリクス19を設けてもよいし、ブラックマトリクスをTFT側基板に設ける構成としても構わない。

また本実施例によれば、単位面積当たりの制御コンデンサの容量を大きくでき、第1の制御コンデンサ電極20の面積を小さくできる。このため、図7に示すように、第1、第2の副画素電極10、12間の隙間領域の一部を覆うように、小さい面積の第1の制御コンデンサ電極20を設けることも可能となる。そしてこのように構成すると、図7のCに示す距離、即ち第1の制御コンデンサ電極20と信号線52との間の距離を離すことができる。第1の制御コンデンサ20と信号線52とは、本実施例においては同一材料で同一層に形成されている。従って、距離Cを十分大きくできれば、ゴミの付着等を原因とした製造不良の発生を低減

できる。即ち本実施例によれば、第1の制御コンデンサ電極20の面積を小さくできるため、距離Cを大きくでき、ゴミ等の付着を原因とする製造不良を低減できる。なお、図4に示すように、第1の制御コンデンサ電極が走査線と同一材料で同一層に形成される場合には、図7の距離Dを十分大きくすることで、上記製造不良を低減できる。

2. 第2の実施例

図8は、第2の実施例に係る液晶表示素子の平面的構成を示す図であり、図9は、図8のA-B断面を示す図である。

第1の実施例と異なるのは、第2の制御コンデンサ電極22、第3の副画素電極14が設けられ、制御コンデンサC3、C4が形成される点である。これにより第2の実施例の等価回路は図10に示すようになる。端子Eの電圧は V_E とすると、この V_E と、端子Fの電圧 V_F と、端子Gの電圧 V_G とを異ならせることができる。これによりCLC1、CLC2、CLC3の領域にある液晶層の光透過率を異ならすことができ、これらの液晶層の視角特性を異ならせることができる。そして、これらの異なる視角特性が互いに補間し合うことで、1画素全体（あるいは液晶パネル全体）の視角特性を、第1の実施例に比べて更に向上できる。

ここで図8には、画素電極を3分割する場合の例が示されるが、4分割以上することも可能である。即ち、本実施例によれば、画素電極を第1～第N（Nは2以上の整数）の副画素電極に分割し、第1～第L（Lは整数）の制御コンデンサ電極を設けることができる。

特に、本実施例では、制御コンデンサ電極の面積を小さくできるため、このように画素電極を多数に分割しても開口率等が、従来に比べてそれほど悪化しない。従って本実施例によれば、開口率等をそれほど悪化させずに、画素電極を多数に分割することで更なる視角特性の向上を図ることが可能となる。

なお第2の実施例においても、当然に、第1、第2の制御コンデンサ電極20、22を、図6A、図6Bに示すようにブラックマトリクスの一部としたり、また第1、第2の制御コンデンサ電極20、22等を図7に示すようなパターン形状とすることができる。

3. 第3の実施例

図11は、第3の実施例に係る液晶表示素子の平面的構成を示す図であり、図12は、図11のA-B断面を示す図である。

第1の実施例と異なるのは、隣のTFT46に接続される走査線40と、第2の副画素電極12との間に保持容量CSが形成されている点である。保持容量CSを形成することで、図13の等価回路図から明らかなように、TFT56のオフ時のリーク電流に起因する電圧低下の問題を解決できる。この場合、第2の副画素電極12をオーバーラップさせる走査線40は、1つ手前に選択される走査線であることが望ましい。即ち、図11を例にとれば、走査線40、50の順で選択電圧が印加される。このようにすれば走査線40への選択電圧印加に起因する副画素電極12等の電圧変動を防止でき、表示特性を向上できる。もちろん、副画素電極にオーバーラップさせる保持容量電極は走査線に限られるものではなく、例えば保持容量線を別に形成し、この保持容量線にオーバーラップさせても構わない。

第2の実施例のように、画素電極を更に多数に分割する場合には、例えば図14に示すようにして、第3の副画素電極14と走査線40とをオーバーラップさせ、保持容量を形成する。

また第1、第2の副画素電極10の両方に保持容量を形成する場合には、例えば図15に示すようなパターン形状にする。これにより、図16の等価回路に示すように保持容量CS1、CS2を形成でき、CLC2のみならずCLC1に印加される電圧の保持特性も向上できる。画素電極を3分割以上する場合にも、図15と同様にして、それぞれの副画素電極に対応した保持容量を形成できる。

また図17に示すように、第1の副画素電極10のみを例えば走査線40（あるいは保持容量線）にオーバーラップさせ、第1副画素電極10にのみ保持容量を形成してもよい。これにより図18の等価回路に示すように保持容量CS1を形成でき、CLC1に印加される電圧の保持特性を特に向上できる。第1の副画素電極10は、TFTのソース電極に直接結合されており、この第1の副画素電極10に保持容量を設けることが、表示特性の向上に対して効果が大きい。

このように本実施例によれば、第1～第Nの副画素電極の少なくとも1つと、所与の保持容量電極とにより、第1～第J（Jは整数）の保持容量を形成できる。そして2以上の副画素電極と保持容量電極との間で保持容量を形成すれば、上記のように保持容量が形成された全ての副画素電極の印加電圧保持特性を向上できる。

4. 第4の実施例

図19は、第4の実施例に係る液晶表示素子の平面的構成を示す図であり、図20は、図19のA-B断面を示す図である。

第4の実施例では、第2の実施例（図9参照）と異なり、第1の制御コンデンサ電極21がゲート絶縁膜49の下方に設けられている。即ち、ゲート絶縁膜49等を誘電体とし、第1、第2の副画素電極10、12を上側電極、第1の制御コンデンサ電極21を下側電極として、制御コンデンサC1、C2が形成される。なお第1の制御コンデンサ電極21は走査線50と同一の工程で形成できる。

本実施例によれば、第1の制御コンデンサ電極21と第2の制御コンデンサ電極22とを異なった層に形成できる。このため、ゴミの付着等を原因とした製造不良の発生を低減できる。また制御コンデンサC1、C2の誘電体の厚さと、C3、C4の誘電体の厚さとを異なったものにできる。即ち副画素電極と制御コンデンサ電極のオーバーラップ面積を同じにしながら、制御コンデンサの容量を異なったものにできる。これにより例えば制御コンデンサの容量を小さくして構わないものはゲート絶縁膜等を誘電体として制御コンデンサを形成し、制御コンデンサの容量を大きくする必要があるものは保護絶縁膜を誘電体として制御コンデンサを形成できる。

なお図20ではゲート絶縁膜等を誘電体とする制御コンデンサはC1、C2となっているが、C3、C4をゲート絶縁膜等を誘電体とする制御コンデンサとしてもよい。即ち、本実施例では、複数ある制御コンデンサの組C2K-1、C2K（Kは整数）の少なくとも1つが、ゲート絶縁膜等を誘電体とする制御コンデンサであればよい。

5. 第5の実施例

第5の実施例は、実施例1～4で説明した液晶表示素子を有する液晶装置を含む電子機器に関する実施例である。

各種の電子機器について、図21～図26Cを用いて説明する。

図21では、マイクロコンピュータが、エアコンのリモートコントローラ9100に内蔵されている。このコントローラ9100は、エアコン9000を制御するもので、種々の画像を映し出すことができる液晶装置（液晶パネル）9200に、エアコンの動作状態等が表示される。

図22では、上述したマイクロコンピュータが、電卓9300に内蔵されている。この電卓9300は、入力キー9410および液晶装置9400を有している。

図23では、マイクロコンピュータは、携帯電話機9500に内蔵されている。この携帯電話機9500は、入力キー9420および液晶装置9600を有している。

上述の電子機器は、例えば、電池（太陽電池を含む）を用いた携帯用の電子機器である。このような電子機器に内蔵されている液晶装置の制御回路の全体構成の概要を図24に示す。

図24のマイクロコンピュータ9720は、図21に示されるエアコンのコントローラに内蔵されるものであるが、図22、図23等の電子機器にも適用できるものである。

図24に示されるマイクロコンピュータ9720は、CPU101、定電圧回路102、発振回路106、分周回路110、タイマー111、入力回路9640、出力回路9690、ROM9670、RAM9680、液晶パネル駆動回路9700、赤外線出力コントローラ9710等を含む。

入力回路9640や出力回路9690は、例えば、入力キー9410等との間の通信インタフェース回路である。また、液晶パネル駆動回路9700は、液晶装置9200等を駆動して時計表示や各種の状態表示を行わせる回路である。また、赤外線出力コントローラ9710は、スイッチングトランジスタQ100を介して、赤外発光ダイオードD1をオン/オフ駆動する回路である。

また実施例1～4で説明した液晶表示素子を有する液晶装置は、図25に示すような、電子機器の1つである個人用携帯型情報機器(Personal Digital Assistance)1000にも使用可能である。

この情報機器1000は、ICカード1100、同時通訳システム1200、手書用スクリーン1300、テレビ会議システム1400a、1400b、地図情報システム1500、液晶表示画面1660を有する。さらに、情報機器1000は、入出力インタフェースユニット1600において、ビデオカメラ1610、スピーカ1620、マイクロホン1630、入力用ペン1640、イヤホン1650を有する。

また実施例1～4で説明した液晶表示素子を有する液晶装置は、図26A～図26Cに示すような、電子機器の1つである液晶プロジェクタ1010にも適用可能である。図26Aには、投射口1012から、任意の表示エリア、例えばスクリーン1016上に所与の画像を投射している様子が示されている。リモートコントローラ1020の先端には赤外線発光部1036が設けられ、操作信号を液晶プロジェクタ1010に向け送信する。図26B、図26Cに示すように、前面及び背面には、赤外線受光部1014a、1014bが設けられているため、操作者は前方、後方のどちらからでも液晶プロジェクタ1010を遠隔操作できる。

なお、本発明は上記実施例1～5に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。

例えば薄膜トランジスタの構造は上記実施例で説明したものに限らず、アモルファス(非晶質)シリコン薄膜トランジスタにおける全ての逆スガタ構造、あるいは正スガタ型構造、ポリ(多結晶)シリコン薄膜トランジスタにおけるプレーナ型、正スガタ型の構造等、種々のものを採用できる。

また液晶表示素子の製造プロセスも上記実施例で説明したものに限らず、陽極酸化を用いる等の種々の手法を採用できる。

またカラーフィルター、ブラックマトリクス等をTFT側基板に形成する構成も本発明の範囲に含まれる。

本発明によれば、視角特性の向上を図りながらも、製造プロセスを簡易にでき、

また開口率等の向上を図ることが可能となる。これにより、高性能で低コストの液晶表示素子を提供できる。またゴミの付着等を原因とする製造不良の発生等を防止でき、信頼性・歩留まりの向上等を図ることができる。また副画素電極の保持電圧の低下を防止でき、表示特性の向上が図れる。

請 求 の 範 囲

(1) 薄膜トランジスタと、該薄膜トランジスタに接続され、対向電極との間に封入される液晶層を駆動する画素電極とを少なくとも含む液晶表示素子であって、前記画素電極を分割した第1～第N（Nは2以上の整数）の副画素電極と、前記薄膜トランジスタのソース電極を保護するための保護絶縁膜の下方に設けられる第1～第L（Lは整数）の制御容量電極と、

前記保護絶縁膜を介して、第（M-1）（Mは整数であり、 $1 < M \leq N$ ）の副画素電極と、第K（Kは整数であり、 $1 \leq K \leq L$ ）の制御容量電極とにより形成される第（I-1）（Iは2以上の整数）の制御容量と、

前記保護絶縁膜を介して、第Mの副画素電極と、第Kの制御容量電極とにより形成される第Iの制御容量とを含むことを特徴とする液晶表示素子。

(2) 請求項1において、

前記第1～第Lの制御容量電極が、前記ソース電極と同一材料により形成されていることを特徴とする液晶表示素子。

(3) 請求項1において、

前記保護絶縁膜の膜厚が、前記薄膜トランジスタのゲート電極の上方に設けられたゲート絶縁膜よりも薄いことを特徴とする液晶表示素子。

(4) 請求項1において、

前記第1～第Lの制御容量電極が、遮光層となるブラックマトリクスの一部となることを特徴とする液晶表示素子。

(5) 請求項1において、

前記第（M-1）の副画素電極と前記第Mの副画素電極との間の隙間領域の一部を覆うように、且つ、前記第Kの制御容量電極と同一層に形成される電極との距離を離して前記第Kの制御容量電極が形成されていることを特徴とする液晶表示素子。

(6) 請求項1において、

前記第1～第Nの副画素電極の少なくとも1つと、所与の保持容量電極とにより形成される第1～第J（Jは整数）の保持容量を含むことを特徴とする液晶表示素子。

(7) 請求項6において、

前記薄膜トランジスタのソース電極に接続される前記第1の副画素電極と、所与の保持容量電極とにより形成される前記第1の保持容量のみを含むことを特徴とする液晶表示素子。

(8) 請求項6において、

2以上の副画素電極に対して前記保持容量が形成されていることを特徴とする液晶表示素子。

(9) 請求項6において、

前記保持容量電極が、隣接する薄膜トランジスタに接続される走査線であることを特徴とする液晶表示素子。

(10) 請求項1において、

前記第(I-1)の制御容量の少なくとも1つが、

前記薄膜トランジスタのゲート電極の上方に設けられたゲート絶縁膜を介して、第(M-1)の副画素電極と、前記ゲート絶縁膜の下方に設けられた制御容量電極とにより形成され、

前記第Iの制御容量の少なくとも1つが、

前記ゲート絶縁膜を介して、第Mの副画素電極と、前記ゲート絶縁膜の下方に設けられた前記制御容量電極とにより形成されることを特徴とする液晶表示素子。

(11) 請求項1乃至10のいずれかの液晶表示素子を有する液晶装置を含むことを特徴とする電子機器。

(12) 薄膜トランジスタと、該薄膜トランジスタに接続され、対向電極との間に封入される液晶層を駆動する画素電極とを少なくとも含む液晶表示素子の製造方法であって、

(A) 第1～第L(Lは整数)の制御容量電極を形成する工程と、

(B) 該第1～第Lの制御容量電極の上方に、前記薄膜トランジスタのソース電極を保護するための保護絶縁膜を形成する工程と、

(C) 前記画素電極を分割した第1～第N(Nは2以上の整数)の副画素電極を形成する工程とを含み、

前記工程(A)～(C)により、

前記保護絶縁膜を介して、第 $(M-1)$ (M は整数であり、 $1 < M \leq N$)の副画素電極と、第 K (K は整数であり、 $1 \leq K \leq L$)の制御容量電極とにより形成される第 $(I-1)$ (I は2以上の整数)の制御容量を形成すると共に、

前記保護絶縁膜を介して、第 M の副画素電極と、第 K の制御容量電極とにより形成される第 I の制御容量を形成することを特徴とする液晶表示素子の製造方法。

(13) 請求項12において、

前記第1～第 L の制御容量電極を、前記ソース電極と同一工程により形成することを特徴とする液晶表示素子の製造方法。

(14) 請求項12において、

前記工程(B)において、前記保護絶縁膜の膜厚を、前記薄膜トランジスタのゲート電極の上方に形成されるゲート絶縁膜よりも薄く形成することを特徴とする液晶表示素子の製造方法。

FIG. 1

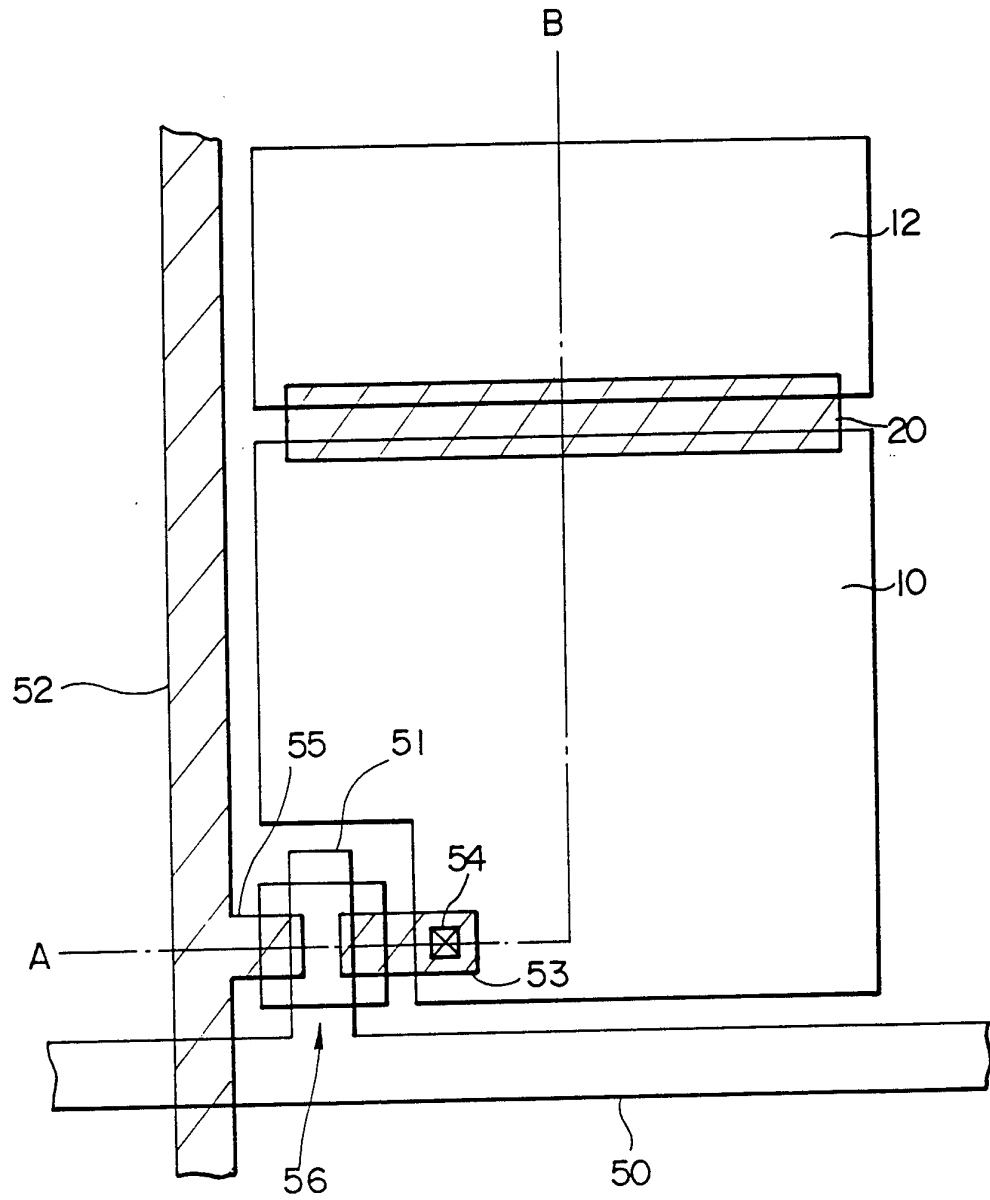


FIG. 2

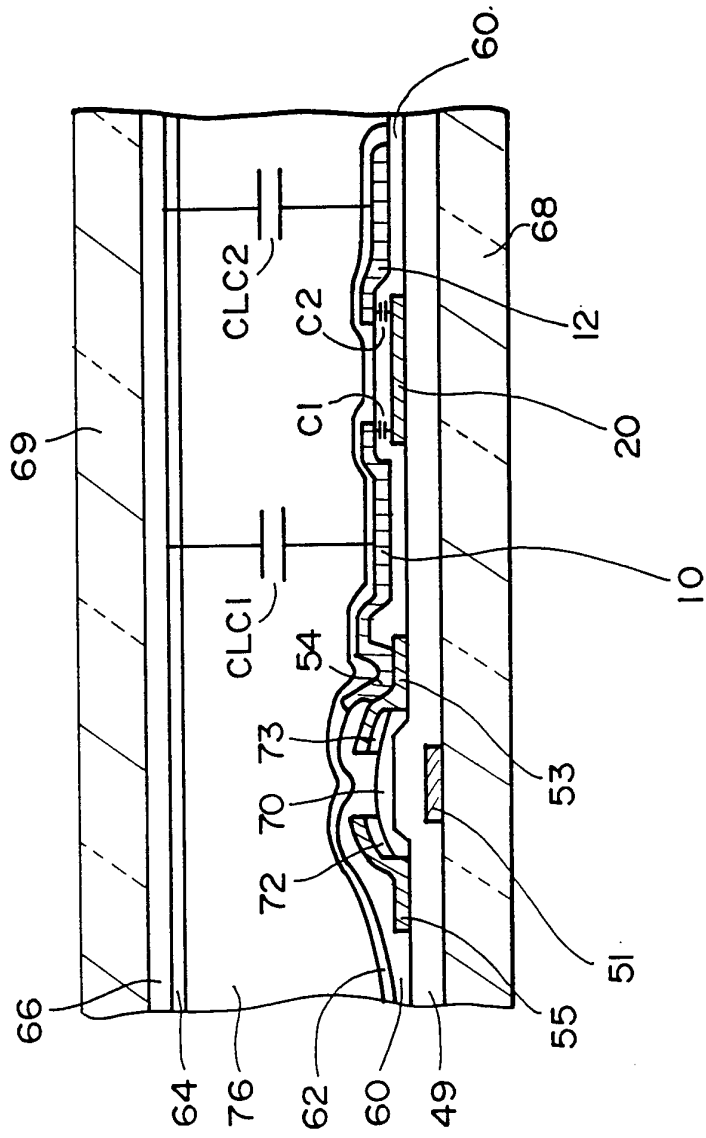


FIG. 3

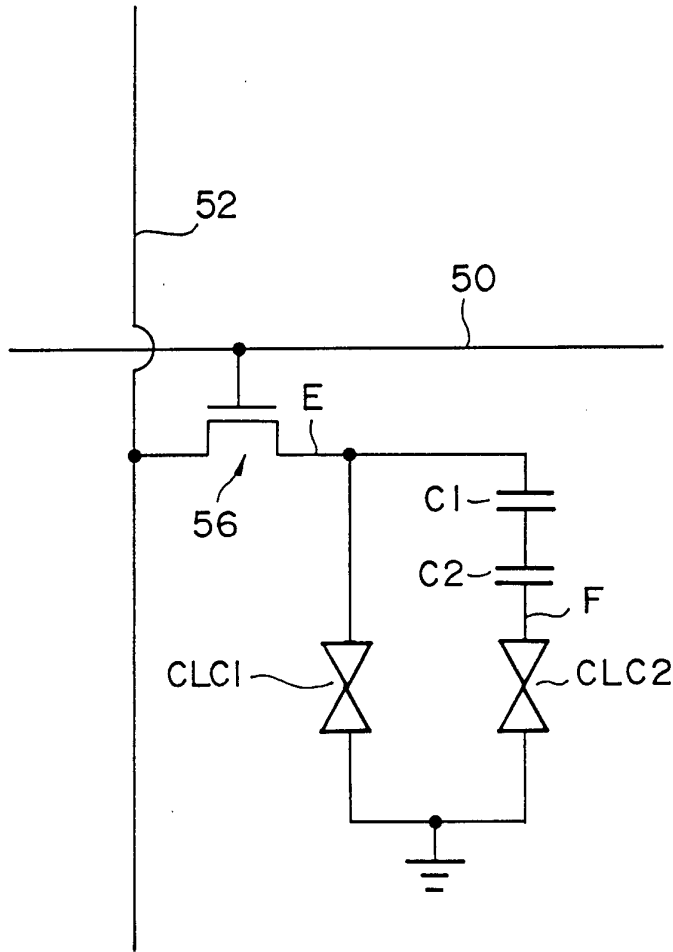
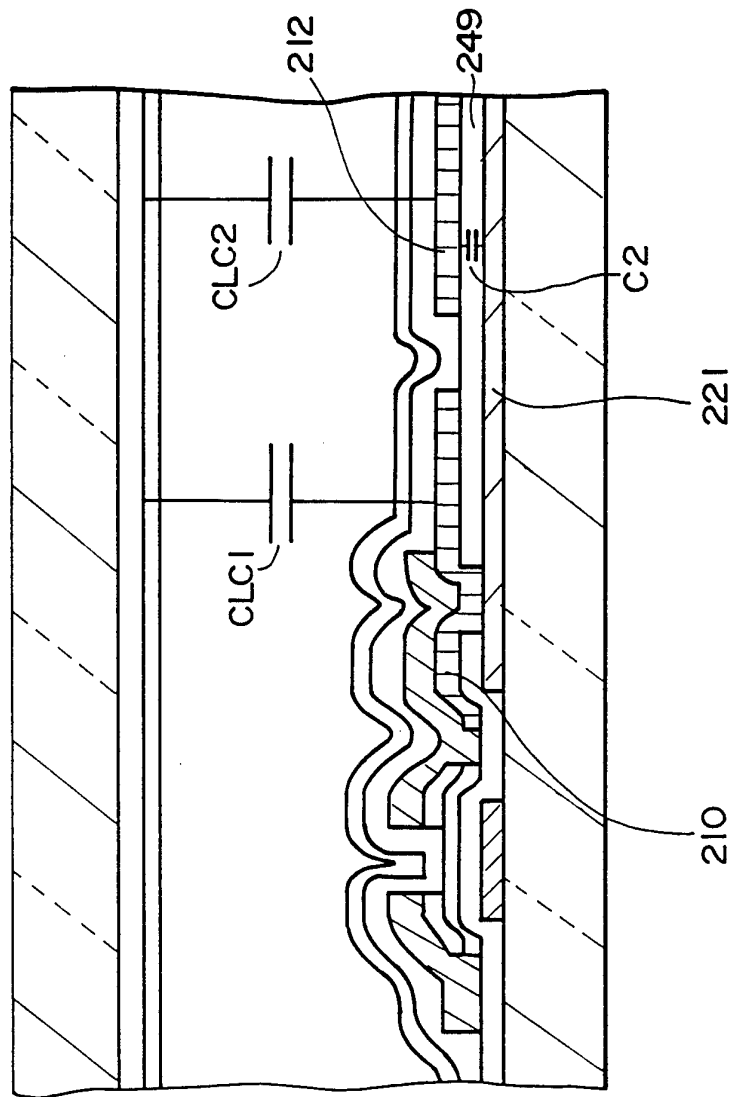
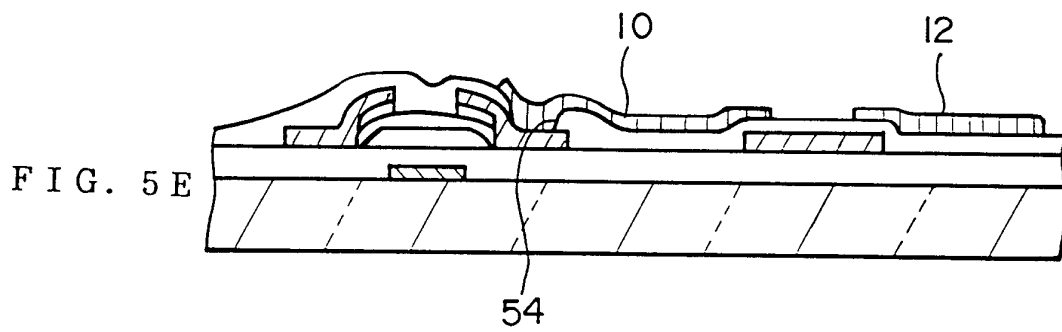
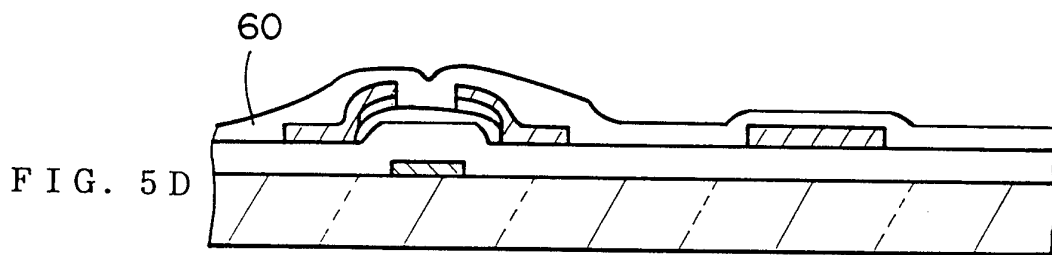
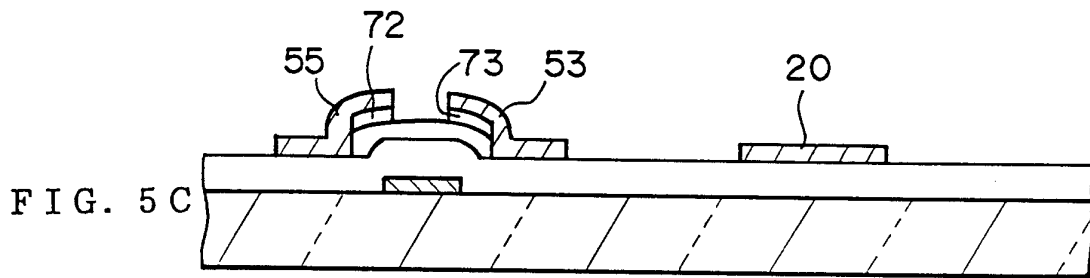
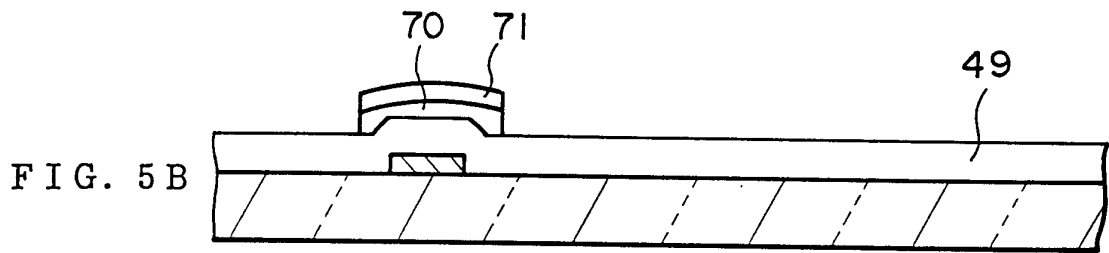
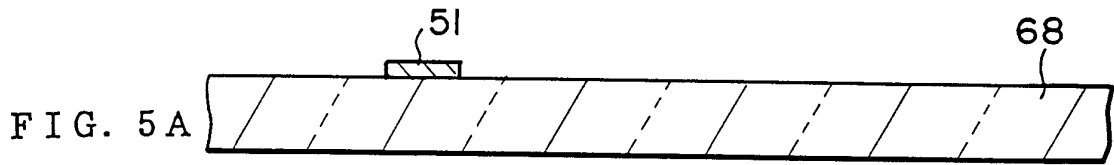


FIG. 4



5/25



6 / 25

FIG. 6A

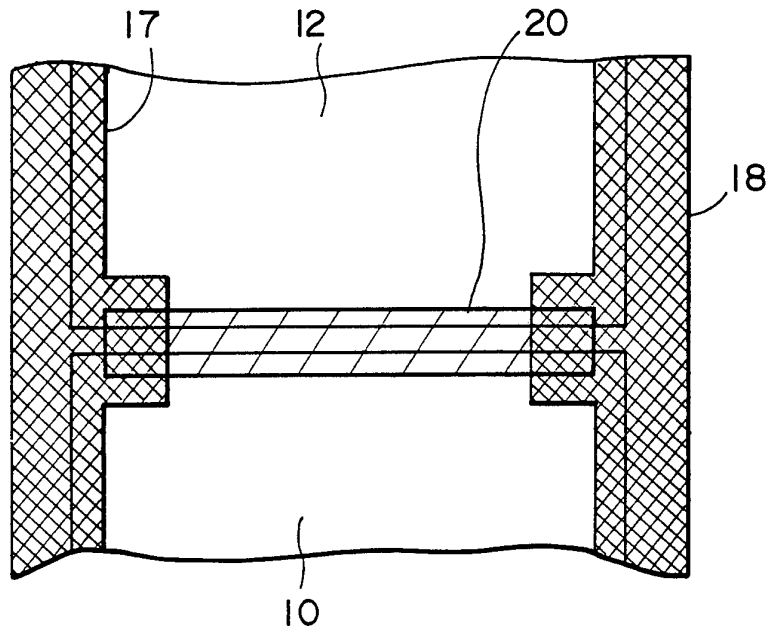


FIG. 6B

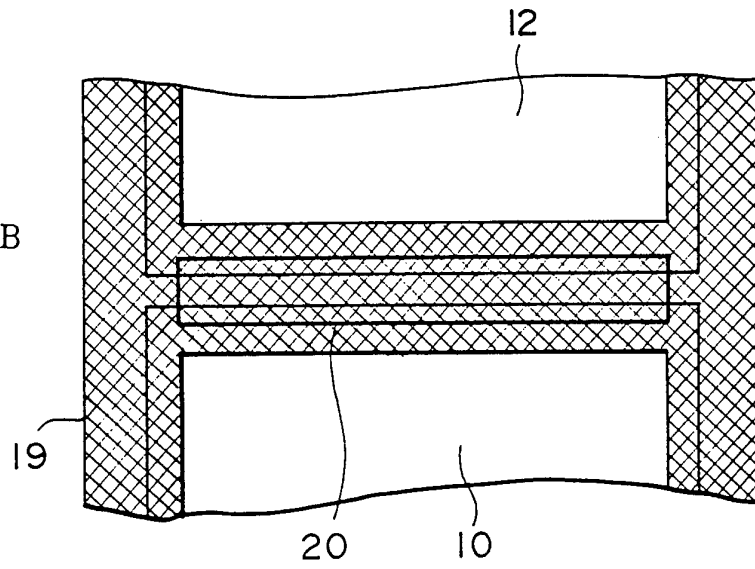


FIG. 7

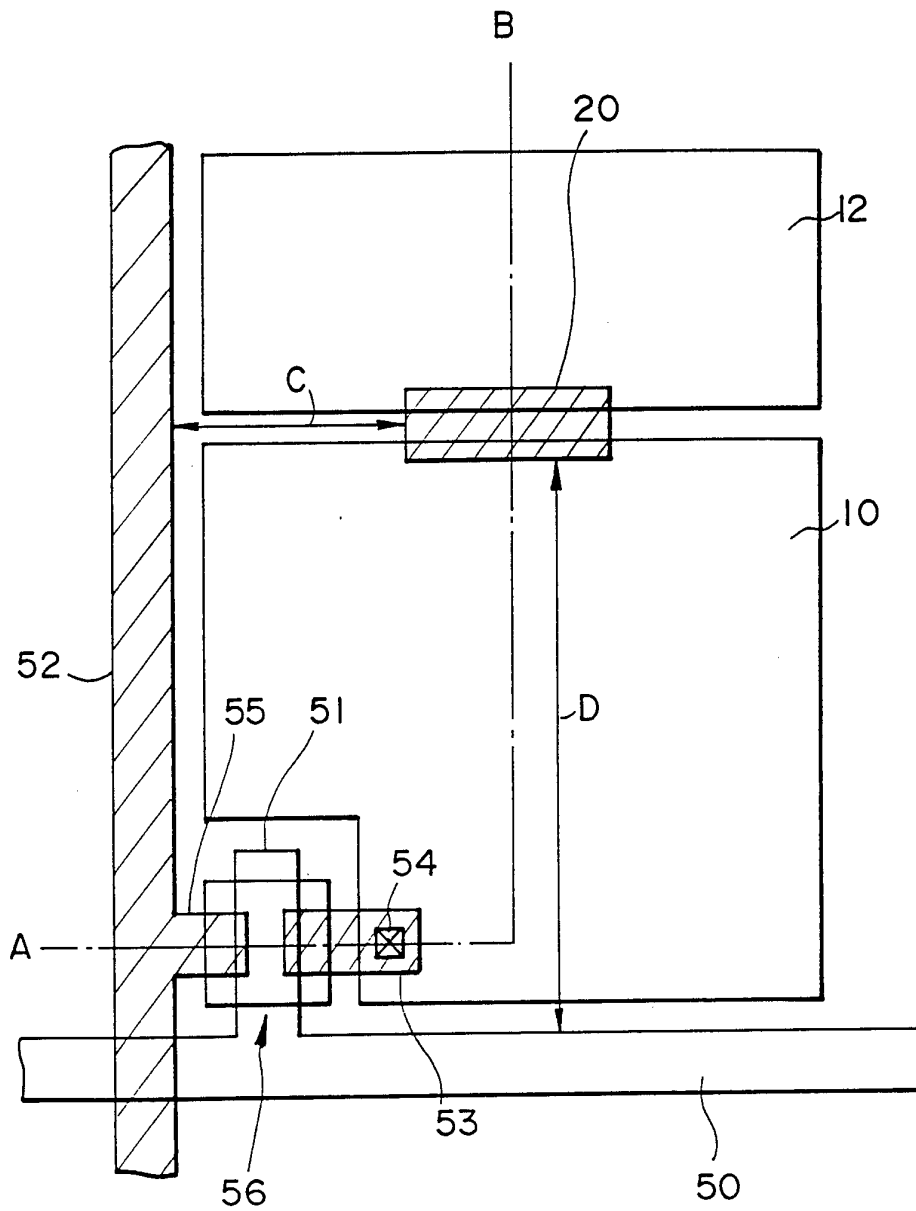


FIG. 8

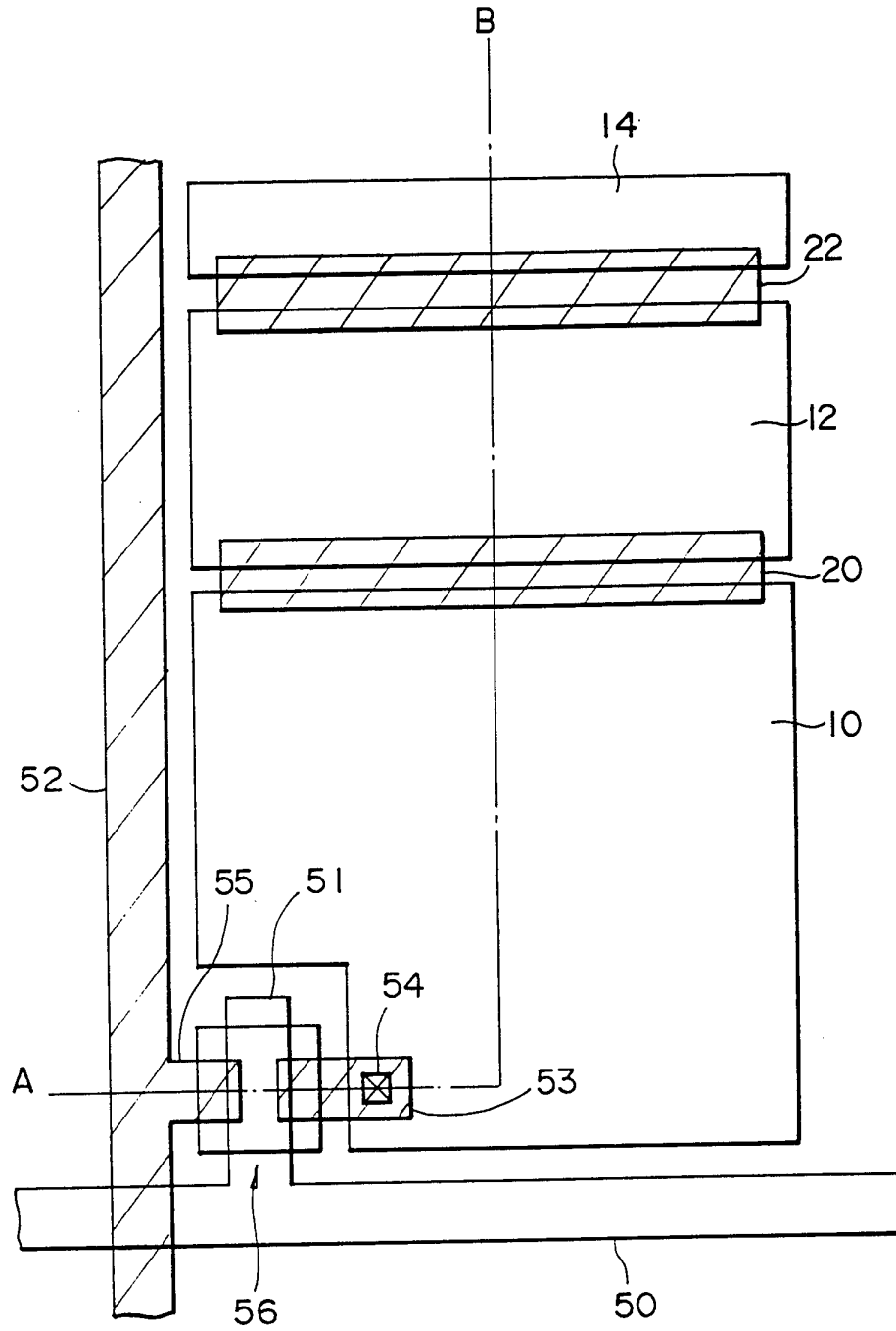


FIG. 9

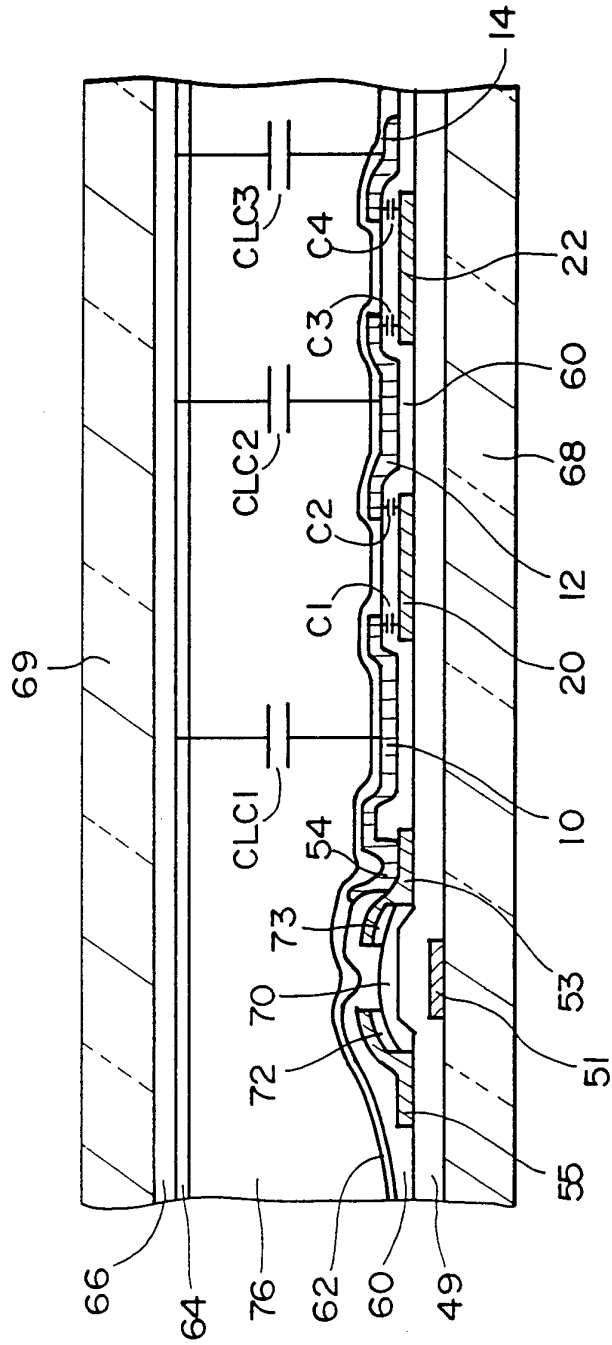


FIG. 10

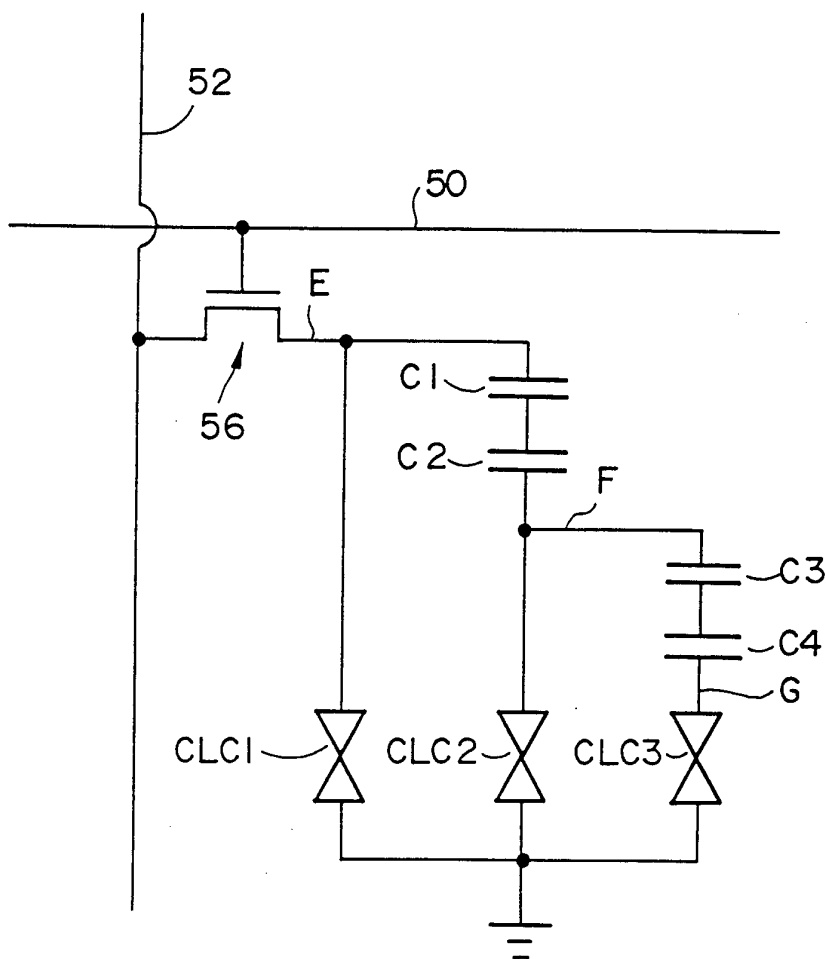


FIG. 11

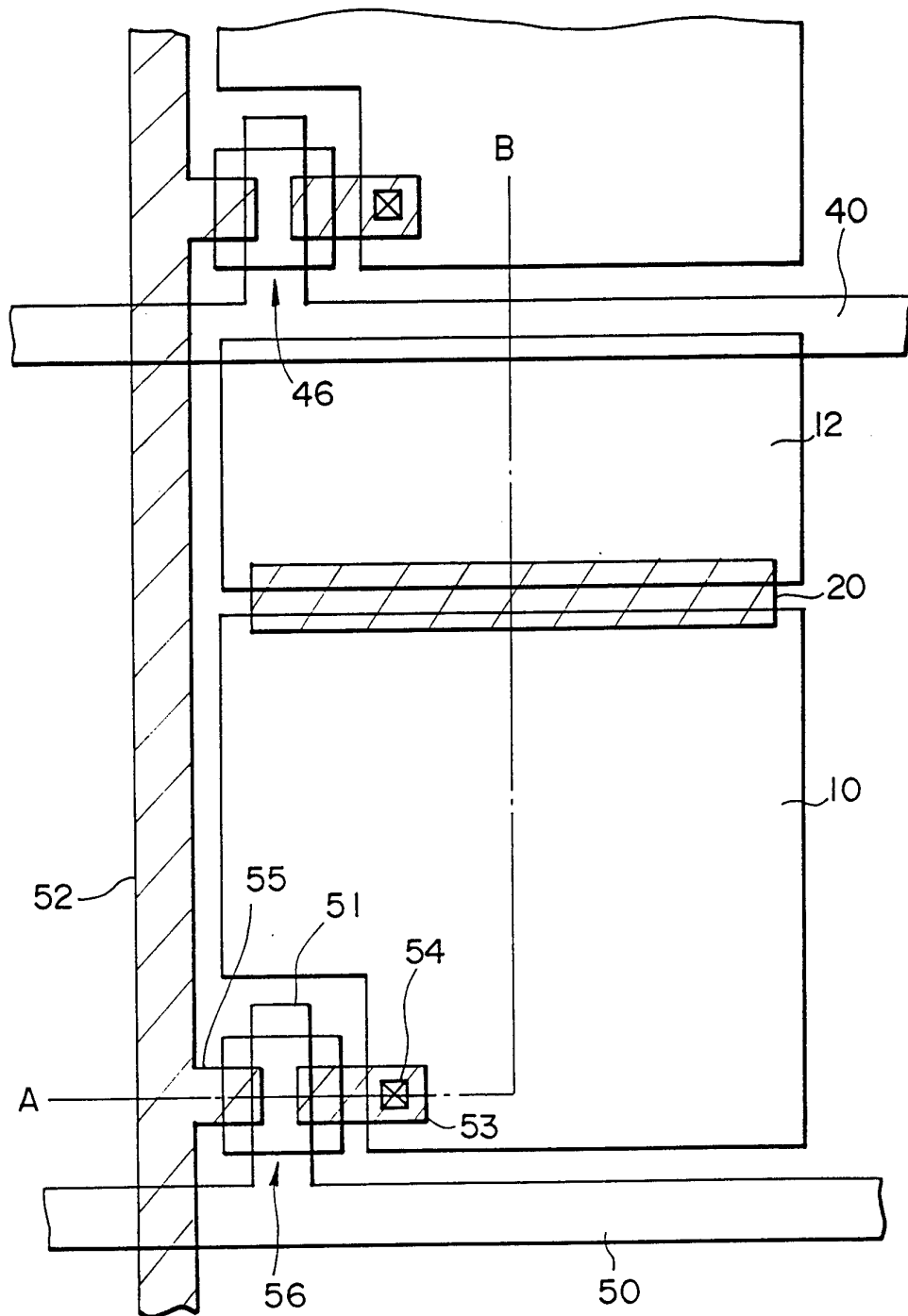


FIG. 12

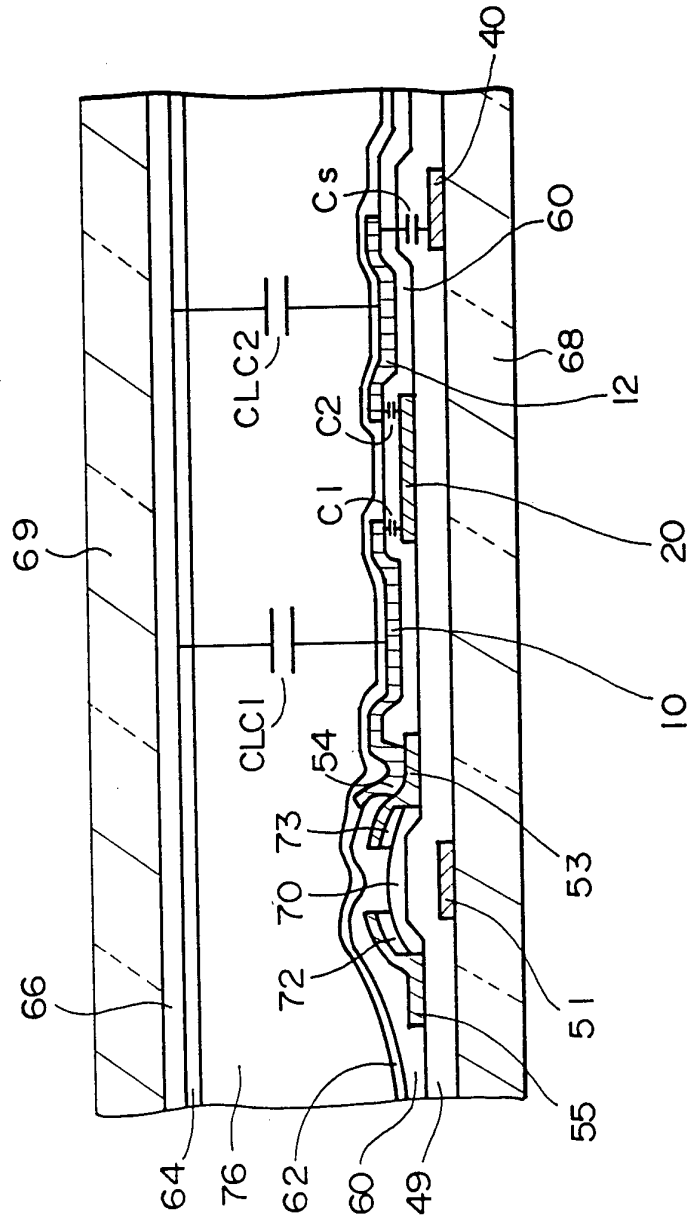


FIG. 13

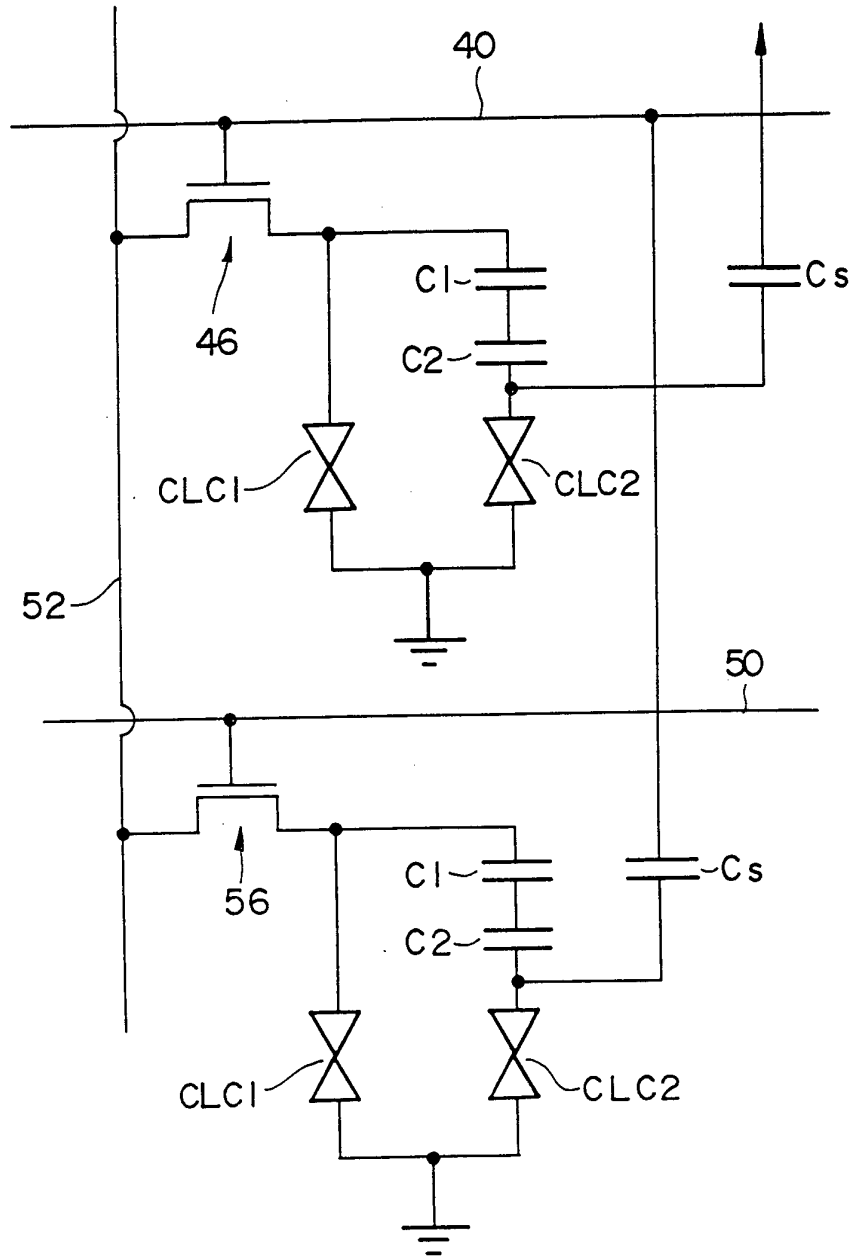


FIG. 14

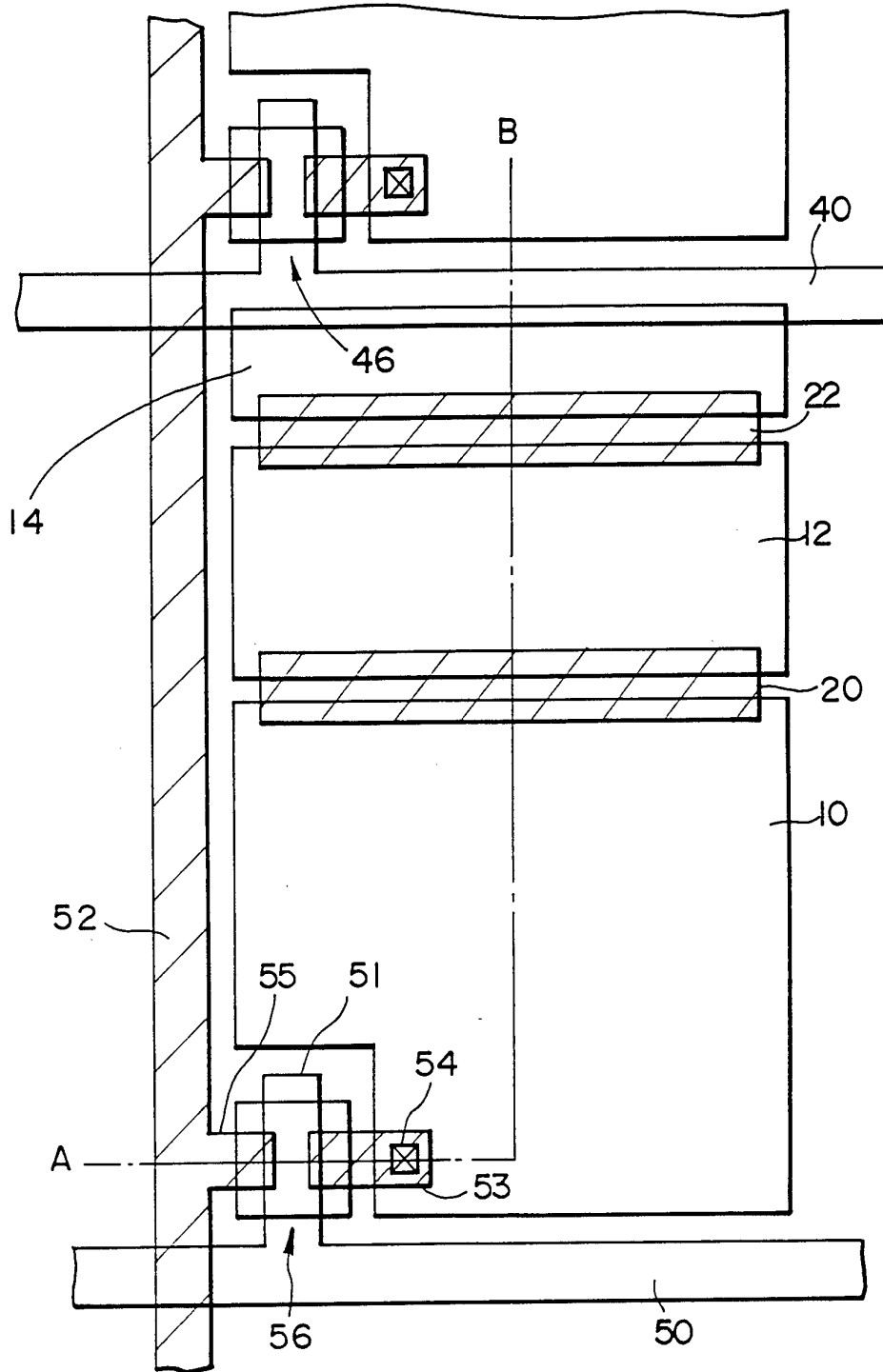


FIG. 15

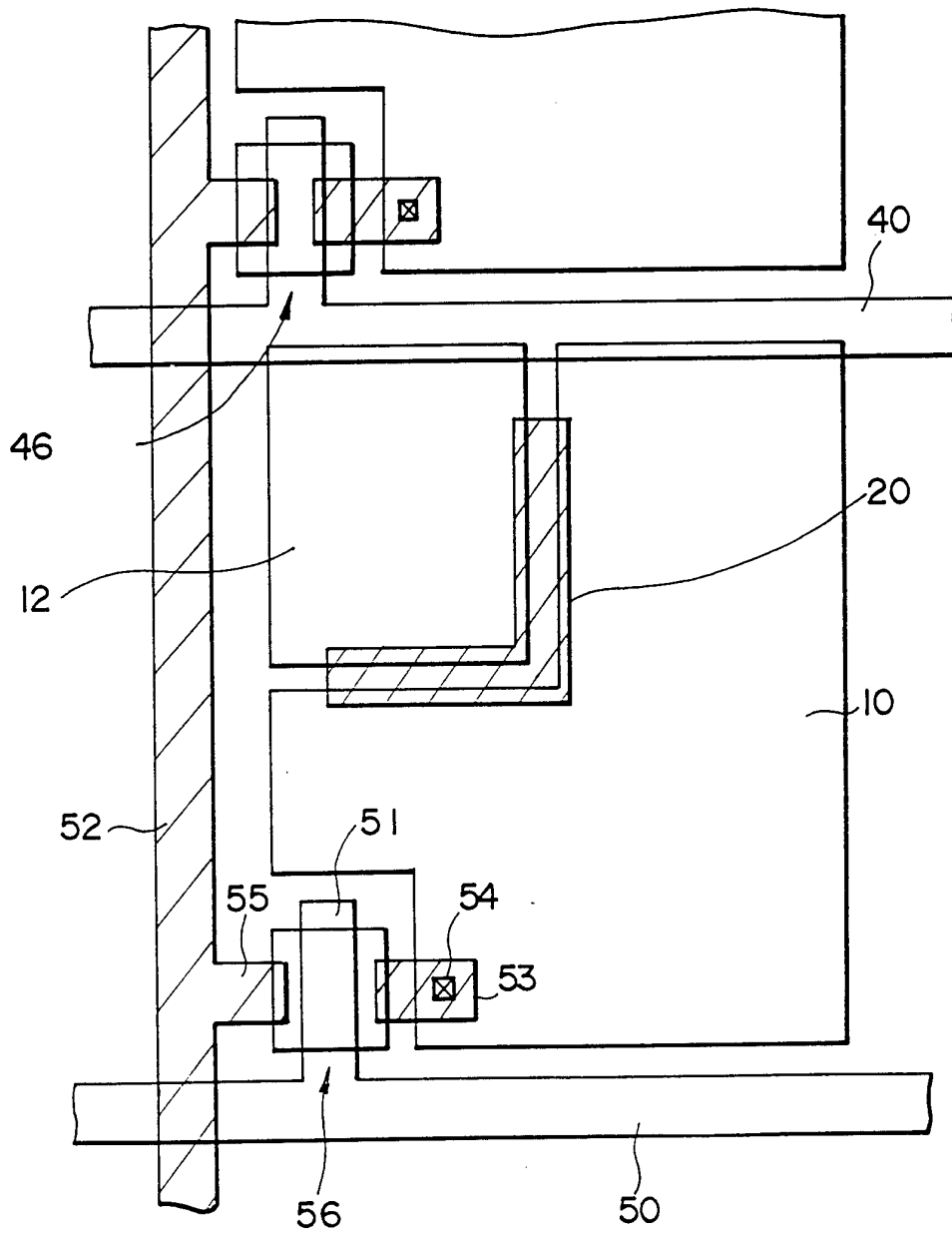


FIG. 16

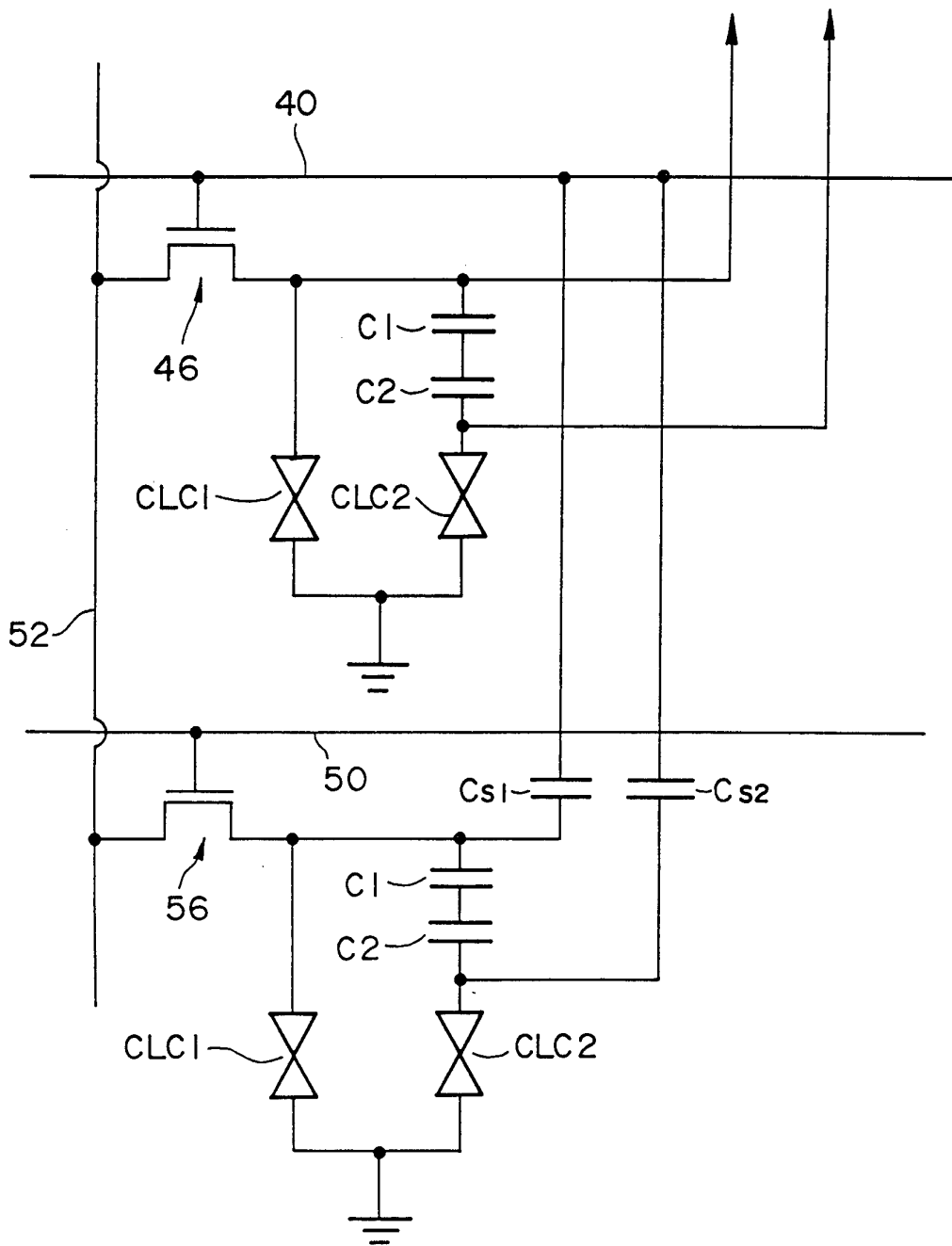


FIG. 17

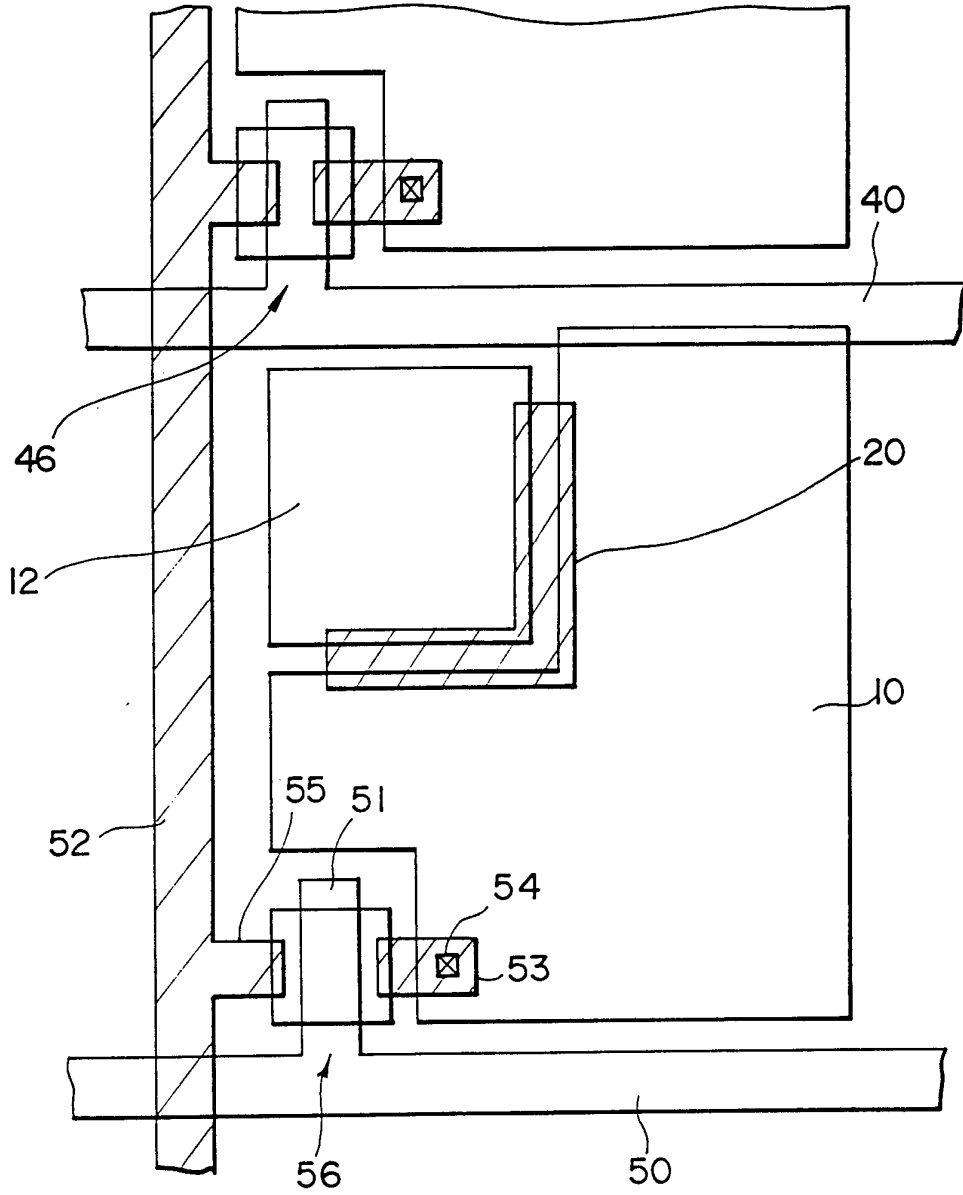


FIG. 18

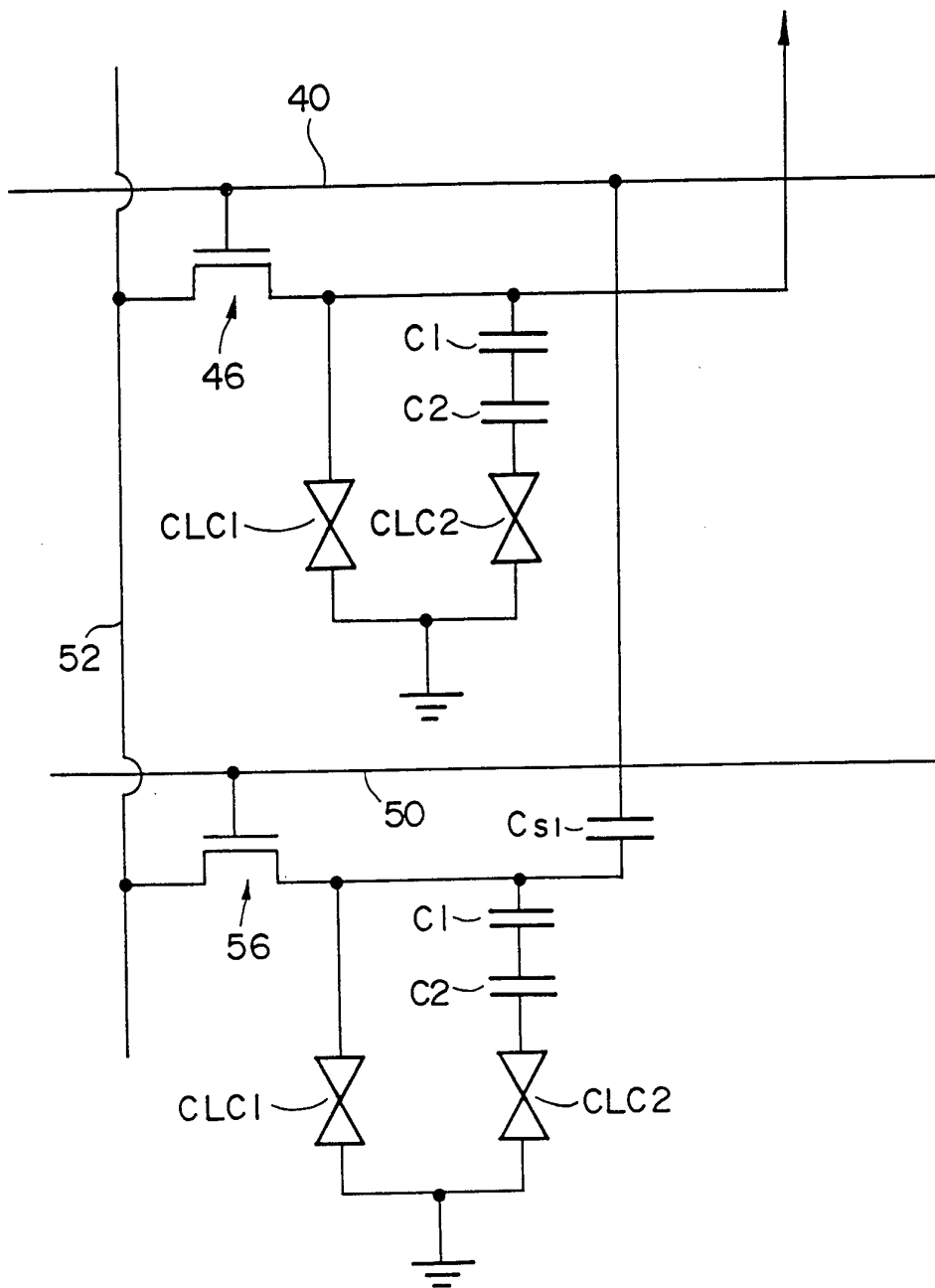


FIG. 19

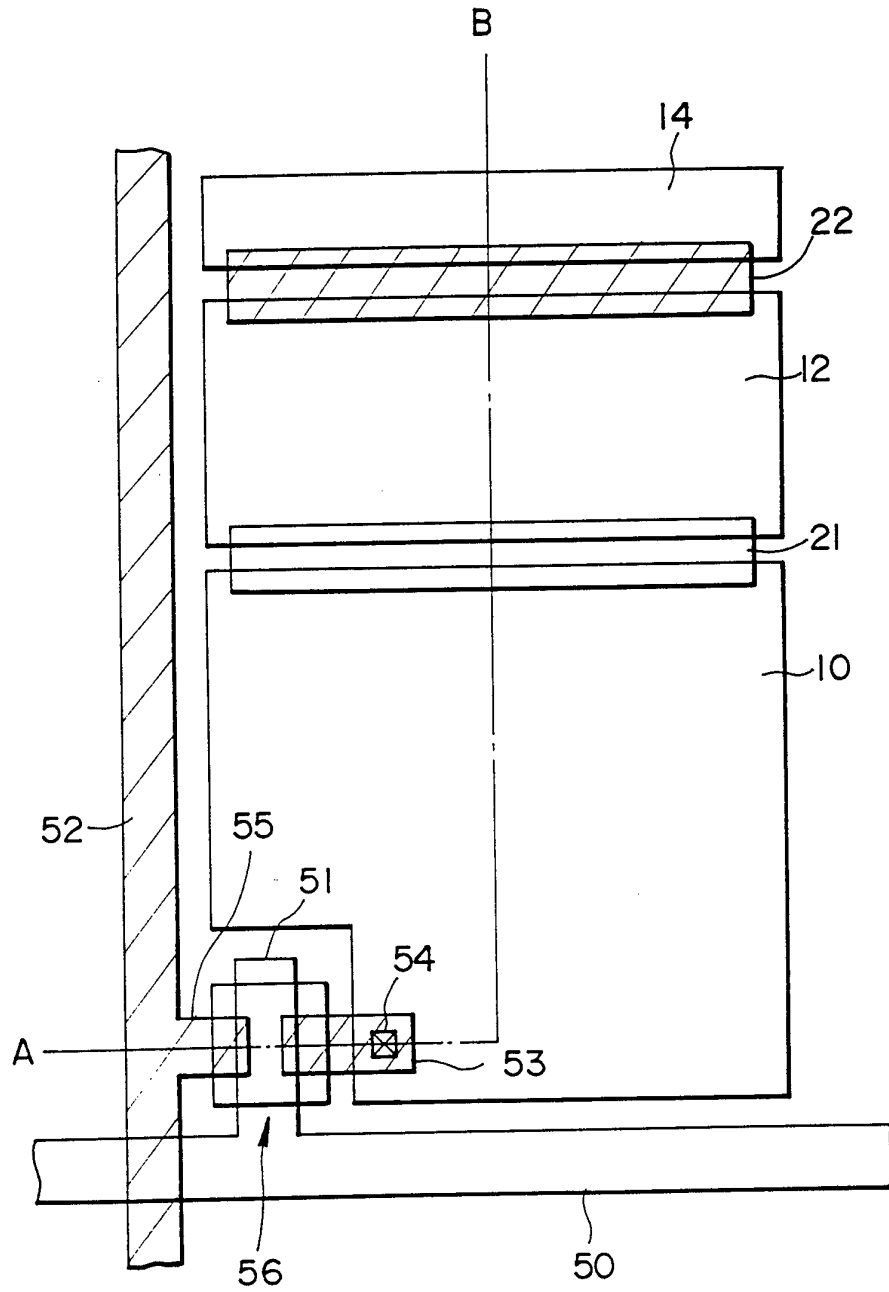


FIG. 20

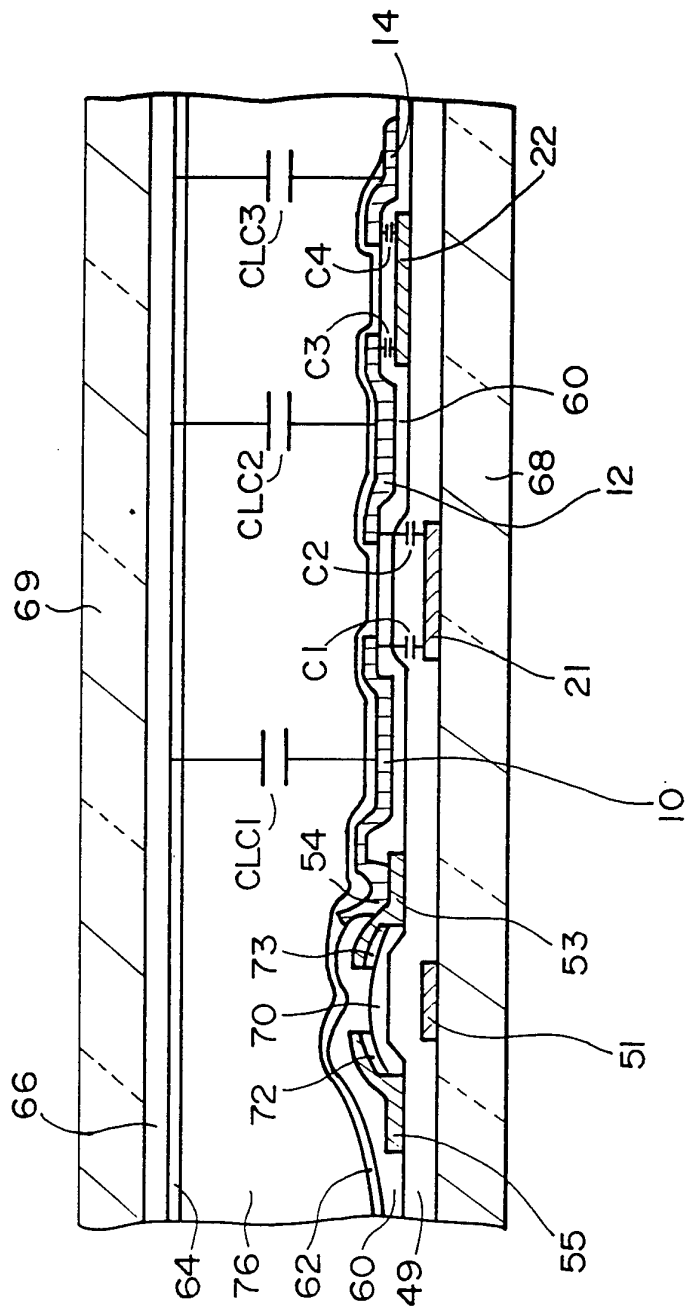


FIG. 21

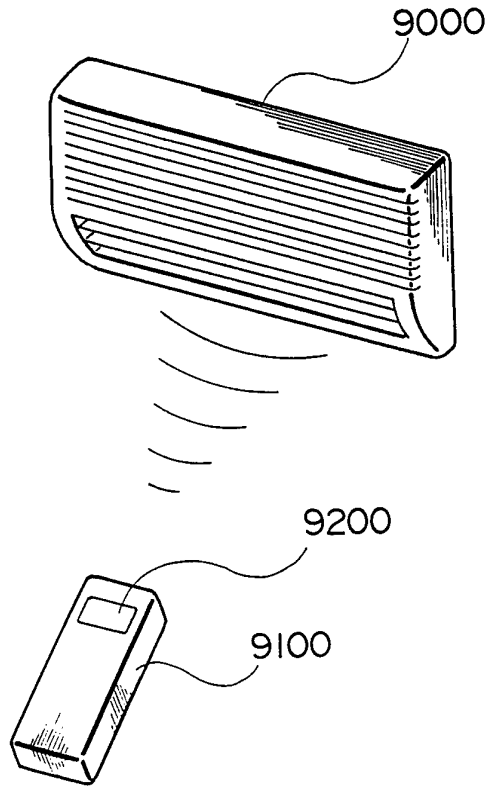


FIG. 22

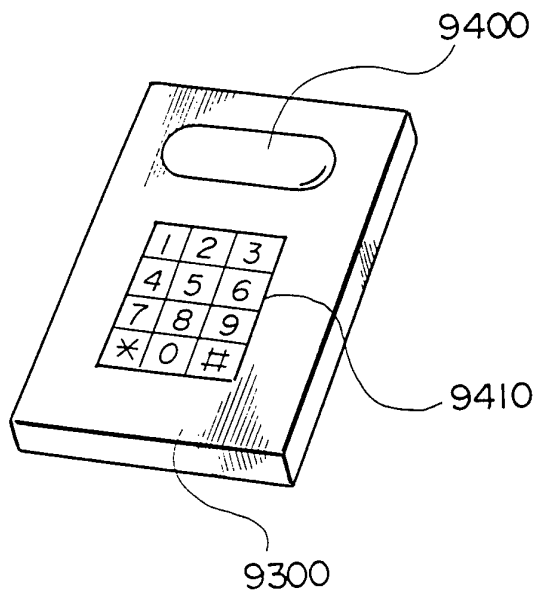


FIG. 23

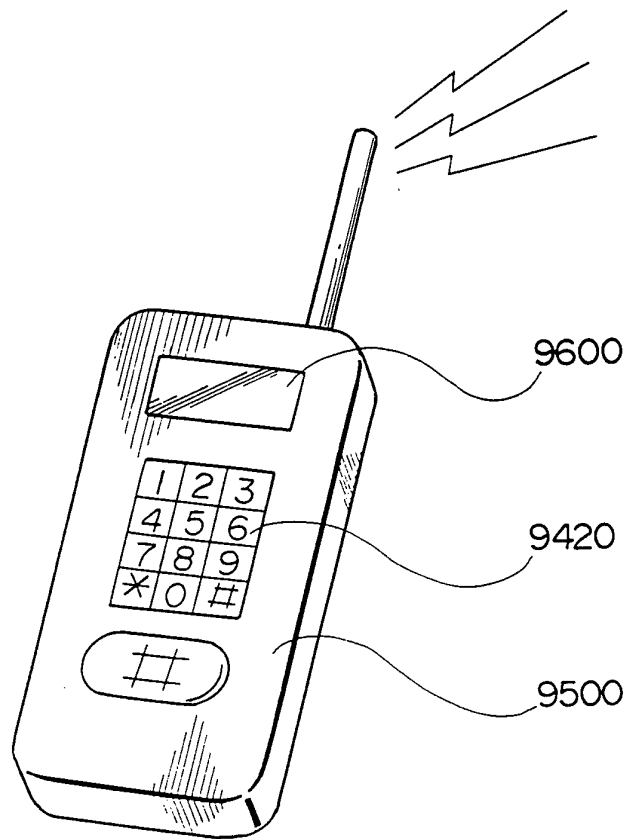


FIG. 24

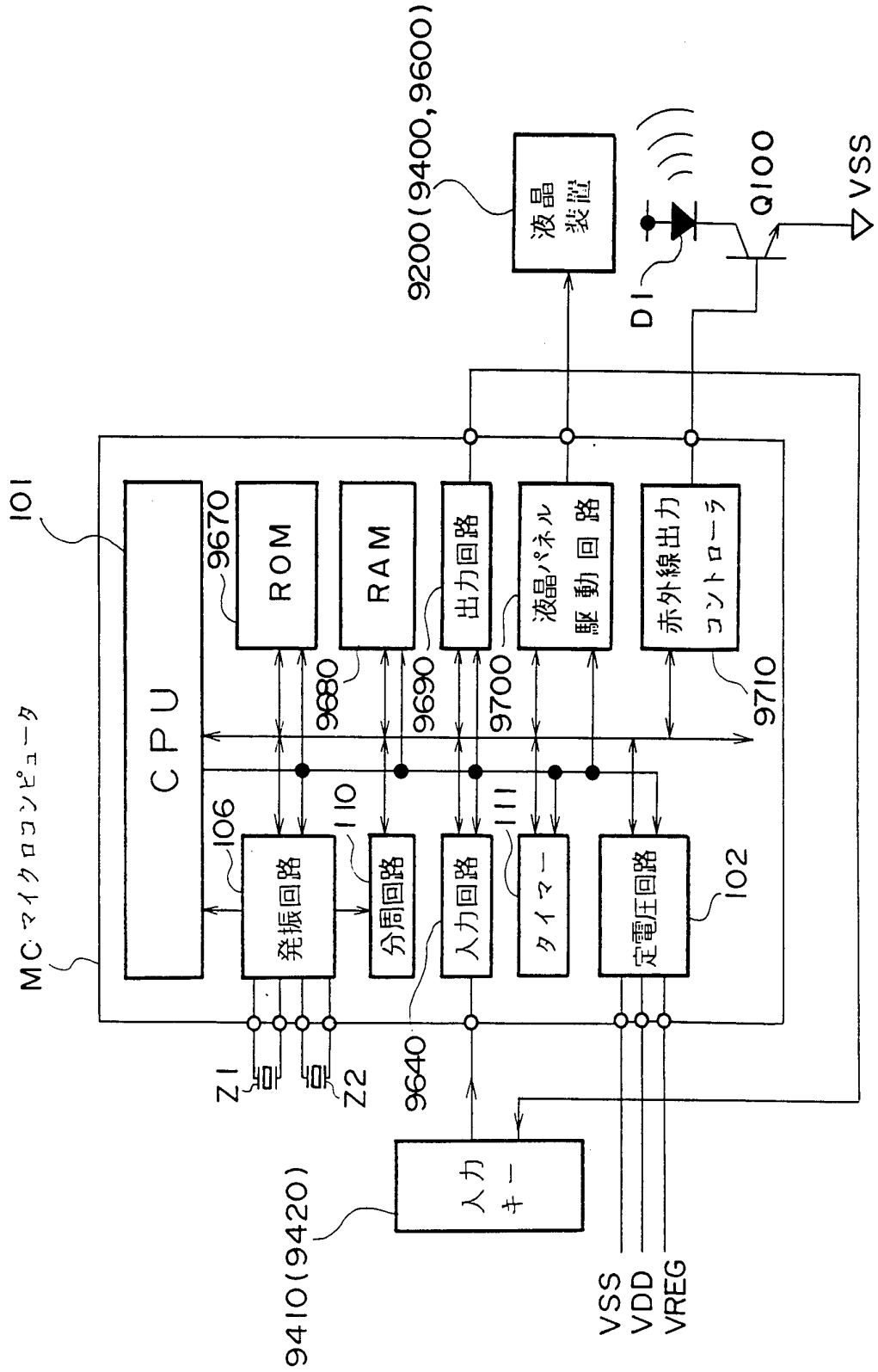


FIG. 25

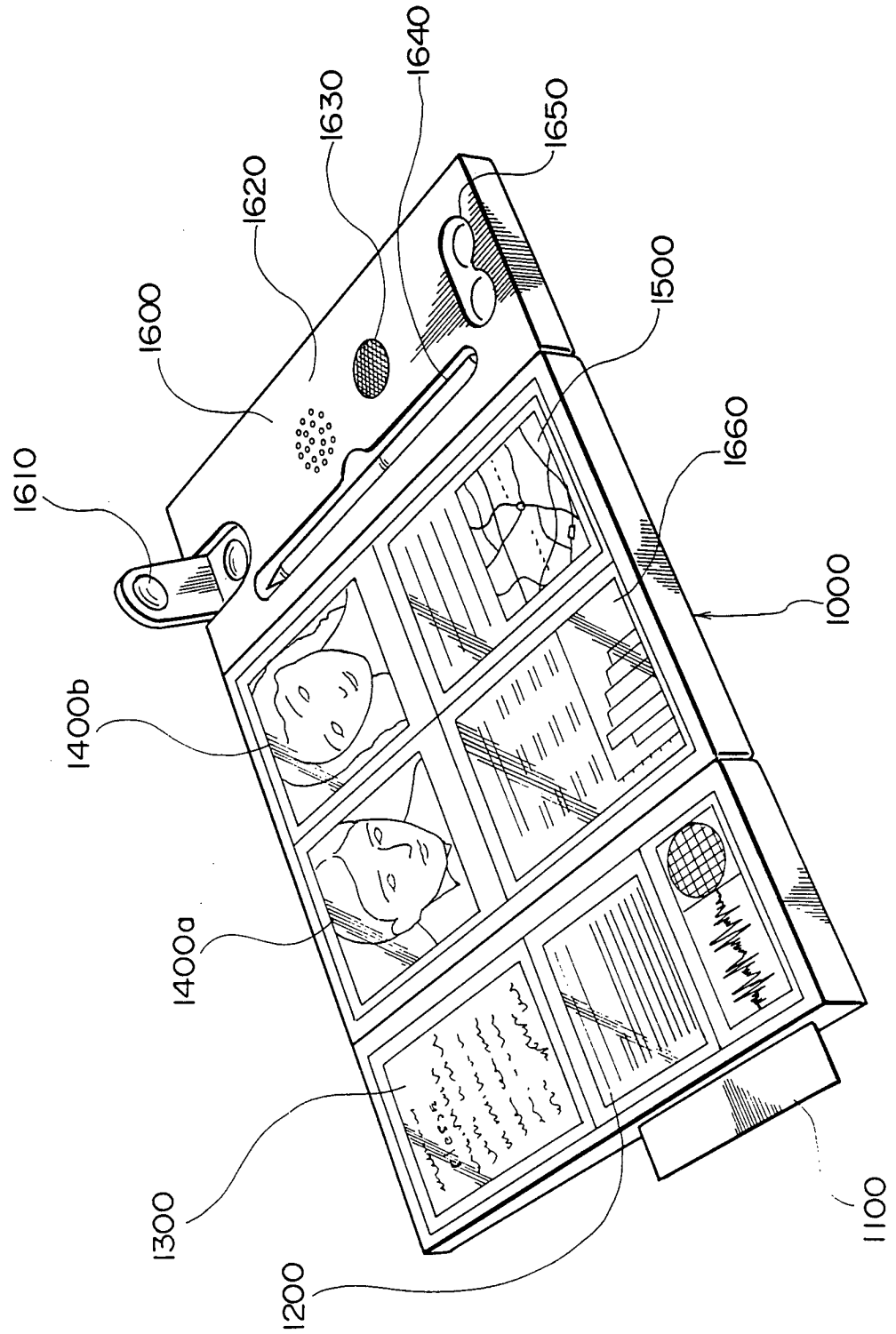


FIG. 26A

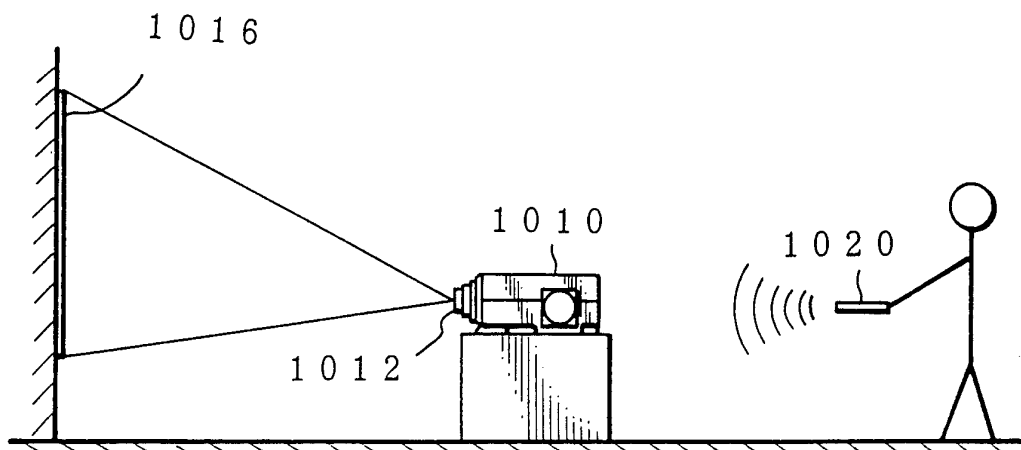
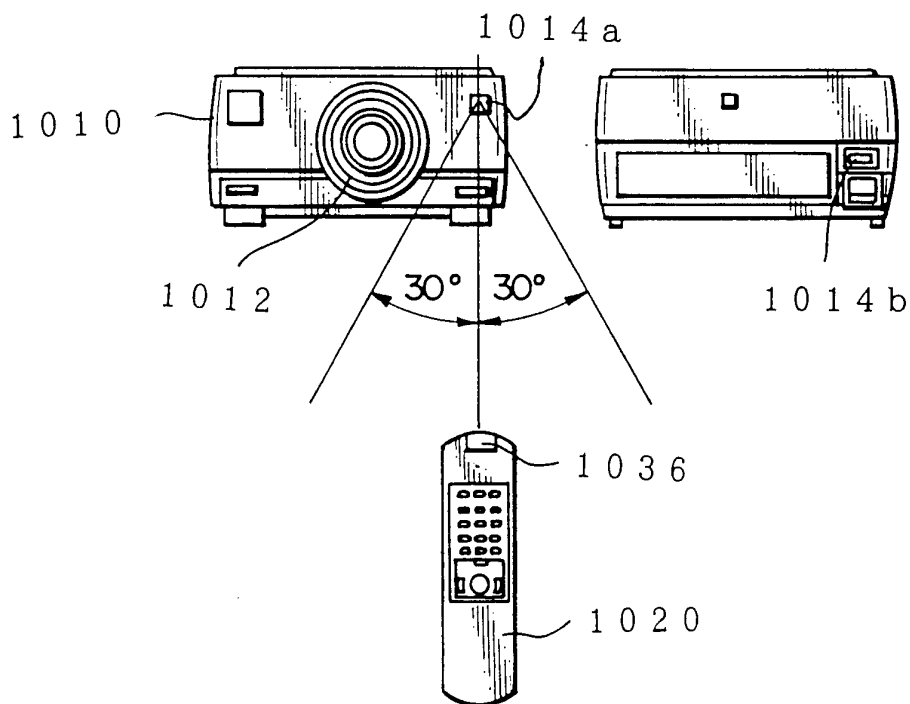


FIG. 26B

FIG. 26C



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/01652

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl⁶ G02F1/136, G02F1/1343, H01L29/786

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl⁶ G02F1/136, G02F1/1343, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1972 - 1995

Kokai Jitsuyo Shinan Koho 1972 - 1995

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 05-289108, (Fujitsu Ltd.), November 5, 1993 (05. 11. 93) (Family: none)	1 - 14
Y	JP, 06-95144, (Hosiden Corp.), April 8, 1994 (08. 04. 94), Pages 4, 5; Fig. 6 (Family: none)	1 - 14
Y	JP, 07-28091, (NEC Corp.), January 31, 1995 (31. 01. 95) (Family: none)	1 - 14
Y	JP, 07-325322, (Matsushita Electric Ind. Co., Ltd.), December 12, 1995 (12. 12. 95), Pages 4, 5; Figs. 4 to 6 (Family: none)	1 - 14
Y	JP, 05-1422570, (Sharp Corp.), June 11, 1993 (11. 06. 93), Pages 4, 5; Figs. 5 to 7 (Family: none)	1 - 14
Y	JP, 06-148681, (Sanyo Electric Co., Ltd.), May 27, 1994 (27. 05. 94),	1 - 14

 Further documents are listed in the continuation of Box C.
 See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search August 8, 1996 (08. 08. 96)	Date of filing of the international search report August 20, 1996 (20. 08. 96)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/01652

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	Page 6; Fig. 3 (Family: none)	

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int Cl ⁶ G02F1/136, G02F1/1343, H01L29/786		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int Cl ⁶ G02F1/136, G02F1/1343, H01L29/786		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1972-1995 日本国公開実用新案公報 1972-1995		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 05-289108, (富士通株式会社) 5. 11月. 1993 (05. 11 . 93) (ファミリーなし)	1-14
Y	J P, 06-95144, (ホシデン株式会社) 8. 4月. 1994 (08. 04. 94), 第4、5頁, 第6図 (ファミリーなし)	1-14
Y	J P, 07-28091, (日本電気株式会社) 31. 1月. 1995 (31. 01 . 95) (ファミリーなし)	1-14
Y	J P, 07-325322, (松下電器産業株式会社) 12. 12月. 1995 (12. 12. 95), 第4、5頁, 第4-6図 (ファミリーなし)	1-14
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 08.08.96	国際調査報告の発送日 20.08.96	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 井口 猶二	2K 9119
電話番号 03-3581-1101 内線		3255

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 05-1422570, (シャープ株式会社) 11. 6月. 1993 (11. 06. 93), 第4、5頁, 第5-7図 (ファミリーなし)	1-14
Y	JP, 06-148681, (三洋電機株式会社) 27. 5月. 1994 (27. 05. 94), 第6頁, 第3図 (ファミリーなし)	1-14