

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>5</sup> H01L 21/48	(11) 공개번호 특 1994-0010245	(43) 공개일자 1994년 05월 24일
(21) 출원번호	특 1992-0019736	
(22) 출원일자	1992년 10월 26일	
(71) 출원인	현대전자산업 주식회사 김주용	
(72) 발명자	경기도 이천군 부발읍 아미리 산 136-1 문창순 경기도 이천군 부발읍 아미리 산 148-1 손희창 경기도 이천군 이천읍 창전리 현대APT 101-103 박대일 경기도 이천군 부발읍 아미리 산 148-1 박상훈 경기도 이천군 이천읍 창전6리 107-1	
(74) 대리인	손경한, 이권희, 서종완	

심사청구 : 없음

(54) 반도체소자의 콘택홀 및 그 제조방법

요약

반도체소자의 콘택홀의 측벽에서 노출되는 게이트 산화막을 통해 금속모빌이온(Na<sup>+</sup>, K<sup>+</sup>) 이 침투되는 것을 방지하기 위해, BPSG막과 로드 산화막 및 인터폴리 산화막을 식각하여 형성되는 콘택홀의 측벽에 BPSG막을 형성시켜, 반도체 소자의 오염을 방지함으로써, 반도체소자의 특성을 향상시키고, 수율도 증가시킨다.

대표도

도2

명세서

[발명의 명칭]

반도체소자의 콘택홀 및 그 제조방법

[도면의 간단한 설명]

제2도는 본발명에 따라 반도체 기판 상부의 콘택홀 측벽에 보호막이 형성되어 있는 상태를 나타내는 반도체소자의 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체소자의 콘택홀의 형성방법에 있어서, 실리콘기판(1)을 제공하는 단계와, 상기 실리콘기판(1) 상부에 게이트 산화막(3)을 형성하는 단계와, 상기 게이트 산화막(3) 상부에 폴리게이트를 형성하는 단계와, 상기 폴리게이트 상부에 인터폴리 산화막(5)을 형성하는 단계와, 상기 인터폴리 산화막(5) 상부에 포드 산화막(7)을 형성하는 단계와, 상기 로드 산화막(7) 상부에 BPSG막(9)을 형성하는 단계와, 상기 BPSG막(9)상부에 포토레지스트층을 이용하여 마스크패턴을 형성하는 단계와, 상기 마스크패턴을 이용하여 BPSG막(9)과 로드 산화막(7) 및 인터폴리 산화막(5)을 식각하여 콘택홀(11)를 형성하는 단계와, 상기 콘택홀(11) 내부에 BPSG를 플로우시킨후 식각공정으로 측벽보호막(15)을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체소자의 콘택홀 형성방법.

**청구항 2**

제1항에 있어서, 측벽보호막(15)을 형성하기 위해 콘택홀(11)내에 플로우되어 증착되는 BPSG막(9)의 보론농도는  $1.2 \pm 0.15\text{wt}\%$ 이며, 인 농도는  $5.3 \pm 0.3\text{wt}\%$ 이며 두께는  $2000 \text{ \AA}$ 인 것을 특징으로 하는 반도체소자의 콘택홀 형성방법.

**청구항 3**

제1항 또는 2항에 있어서, 콘택홀(11)내에 BPSG를 플로우시킬때의 온도는  $900^\circ\text{C}$ 이며, 사용가스는  $\text{H}_2$ 와  $\text{O}_2$ 이며, 소우킹시간은 3시간정도인 것을 특징으로 하는 반도체 소자의 콘택홀 형성방법.

**청구항 4**

제1항 또는 2항에 있어서, 측벽보호막(15)을 형성하기 위해, 콘택홀(11)내에 증착되어 있는 BPSG막(9)은 RIE(Reactive Ion Etch)방법으로 식각되며. 에칭타겟은  $2700 \text{ \AA}$ 인 것을 특징으로 하는 반도체소자의 콘택홀 형성방법.

**청구항 5**

반도체소자의 콘택홀에 있어서, 상기 콘택홀(11) 내부에 BPSG를 플로우시킨후 식각공정을 거쳐 형성되는 측벽보호막(15)을 구비하는 것을 특징으로 하는 반도체소자의 콘택홀.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

**도면**

**도면2**

