

發明專利說明書

200529451

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93136866

※申請日期：93.11.30.

※IPC 分類：

H01L29/186

一、發明名稱：(中文/英文)

液晶顯示單元

LIQUID CRYSTAL DISPLAY UNIT

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

NEC 液晶科技股份有限公司 / NEC LCD TECHNOLOGIES, LTD.

代表人：(中文/英文) 奥野 和雄 / OKUNO, KAZUO

住居所或營業所地址：(中文/英文)

〒211-8666 日本國神奈川縣川崎市中原區下沼部 1753 番地

1753 SHIMONUMABE, NAKAHARA-KU, KAWASAKI, KANAGAWA 211-8666,
JAPAN

國 籍：(中文/英文) 日本/JP

三、發明人：(共 1 人)

1. 姓 名：(中文/英文) 木村 茂 / KIMURA, SHIGERU

國 籍：(中文/英文) 日本 JP

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

受理國家(地區)：日本 JP

申請日期：2003 年 12 月 1 日

申請案號：特願 2003-401964

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

一、【發明所屬之技術領域】

本發明係關於液晶顯示單元，尤其關於主動式矩陣液晶顯示單元。

二、【先前技術】

使用薄膜電晶體（以下簡稱 TFT）作為切換元件的主動式矩陣液晶顯示單元，已被廣泛地使用。像這樣的主動式矩陣液晶顯示單元，包含：基板，於其上配置有閘極配線、汲極配線、TFT、像素電極等（以下稱為 TFT 基板）；對向基板，於其上配置有彩色濾光片（color filter）、黑色矩陣（black matrix）等；液晶，插入該等基板間。將一電壓供應至 TFT 基板上的電極與對向基板上的電極間、或供應至多數的 TFT 基板上的電極間，會導致液晶分子轉向，藉以控制以像素對像素為基準的透光率。

圖 1、2A 及 2B 顯示一揭露於日本專利公開第 8-330592 號專利的主動式矩陣液晶顯示單元的示例結構。圖 1 為 TFT 基板的平面圖，顯示其閘極配線及汲極配線交叉點附近的結構；圖 2A 及 2B 分別為其沿圖 1 之 I-I 線與 II-II 線的剖面圖。

如圖 1、2A 及 2B 所示，TFT 基板包含：透明絕緣基板 1；閘極配線 2，位在透明絕緣基板 1 上；及汲極配線 6，與閘極配線 2 垂直交叉，且於該等間插入有閘極絕緣膜 3。於閘極配線 2 及汲極配線 6 交叉點處，有一島狀的半導體層設置在閘極絕緣膜 3 上。該半導體層包含下側非晶矽子層（sublayer）（以下稱為 a-Si 子層 4）；及含有相對大量之 n 型雜質的上側 n^+ a-Si 子層 5。TFT 11 係配置在閘極配線 2 及汲極配線 6 的交叉點附近，該 TFT 11 包含閘極電極 2A、閘極絕緣膜 3、a-Si 子層 4、 n^+ a-Si 子層 5、汲極電極 6A、源極電極 7。TFT 11 的通道部係利用除去部分的 n^+ a-Si 子層 5 及 a-Si 子層 4 來形成的。汲極電極 6A 及源極電極 7 係設在通道部的兩對向側。TFT 11 的汲極電極 6A 與閘極電極 2A 係分別連接

於汲極配線 6 與閘極配線 2。形成由透明導電膜的氧化銦錫 (ITO) 等所構成的像素電極 9，俾使其與源極電極 7 部分重疊，並且將用以保護基板表面的保護 (passivation) 層 8，形成在像素電極 9 及源極電極 7 上。

依此方式，為了要驅動矩陣陣列的 TFT 11，TFT 基板將閘極配線 2 與汲極配線 6 配置成彼此垂直。如果 TFT 基板係具有反堆疊式 (inverted-staggered) 結構 TFT 11 時，汲極配線 6 會形成在閘極配線 2 的上方。汲極配線 6 係利用濺鍍等沈積例如 Cr 等金屬材料而形成的，一般皆知，利用濺鍍沈積 Cr 膜不夠緻密 (dense)，尤其在覆蓋一階梯部 (step) 的那區域是很粗糙的。再者，濺鍍係無法提供適當的階梯部覆蓋率 (Step Coverage) 的，因此，預定要構成汲極配線 6 的所產生之金屬膜，在閘極絕緣膜 3 之因閘極配線 2 而形成的階梯部的側表面上會比較薄。因此，當使用一抗蝕劑圖案作為遮罩 (mask)，來濕蝕刻已沈積的且為構成汲極配線 6 的金屬膜時，在階梯部的側表面處完成蝕刻處理較快速，而且蝕刻劑會滲透進入閘極絕緣膜 3 與在階梯部之金屬膜間的界面，結果就會造成汲極配線 6 斷裂的問題。

上述日本專利公開第 8-330592 號，揭示了一種避免因為在配線交叉點處形成之階梯部所造成的上層配線之蝕刻缺陷的方法。依據日本專利公開第 8-330592 號，如圖 3 所示，設置於汲極配線 6、汲極電極 6A 及源極電極 7 下方的閘極配線 2 (閘極電極 2A) 及半導體層之兩相反側形成有突起部。該專利記載了蝕刻劑的滲透路徑會被該等突起部拉長，因此，可以防止汲極配線 6 因位在下方的閘極配線 2 與半導體層所形成的階梯部，而於階梯部處發生斷裂。

於液晶顯示單元，閘極配線與汲極配線傾向製成較薄的，以改善開口率。當汲極配線變得愈薄，蝕刻劑的滲透路徑會變得短，配線變得愈有可能斷裂。此外，為了減少閘極配線與汲極配線間寄生電容，較佳的情況係，盡可能使在交叉點處的閘極配線愈薄。

然而，於上述日本專利公開第 8-330592 號，從未提及突起部的尺寸。依日本專利公開第 8-330592 號所記載，該等突起部形成在閘極配線 2 上，且並不能提供充分地延伸蝕刻劑的滲透路徑。另外，因為從閘極配線 2 向外延伸的突起部，係形成沿著汲極配線 6，配線間的寄生電容就會增加。

再者，於上述日本專利公開第 8-330592 號，由其圖 3 可看出，閘極配線 2 具有實質上垂直的側面，且此反映於汲極配線 6。因此，汲極配線 6 也形成具有垂直側面之階梯部。汲極配線 6 係由金屬膜所構成，更具體而言係由 Cr 膜所構成。於階梯部的側面處，金屬膜被覆蓋不充分，使得該金屬膜比在其他剩餘區域的金屬膜更薄，因此該金屬膜容易被蝕刻劑滲入。因此，即使將突起部形成在閘極配線 2 上以延長蝕刻劑的滲透路徑，也難以可靠地防止汲極配線 6 斷裂。

如上所述，如果將汲極配線設薄以改善液晶顯示單元的清晰度，則不僅必須最佳化閘極配線與汲極配線交叉點處之閘極配線的二維結構，也必須依照汲極配線的寬度最佳化該處之三維結構。

三、【發明內容】

本發明係有鑑於此情況而想出者，本發明之首要目的在於，提供一種主動式矩陣液晶顯示單元，其能可靠地防止配線在下側配線（閘極配線）與上側配線（汲極配線）的交叉點處斷裂。

依據本發明之液晶顯示單元具有一 TFT 基板，該 TFT 基板包含：透明絕緣基板；下側第 1 配線及上側第 2 配線，配置在該透明絕緣基板上，且彼此垂直交叉；薄膜電晶體，形成在由該第 1 配線及第 2 配線所包圍的每個區域。在該 TFT 基板上，沿著第 2 配線延伸的一個以上的凹部，係被形成在位於與第 2 配線交叉點之附近的第 1 配線的至少一側。

此外，依據本發明之液晶顯示單元具有一 TFT 基板，該 TFT 基板包含透明絕緣基板；下側第 1 配線及上側第 2 配線，配置在

該透明絕緣基板上，且彼此垂止交叉；薄膜電晶體，形成在被第 1 配線及第 2 配線所包圍的每個區域。在該 TFT 基板上，沿著第 2 配線延伸且其深度大於或等於第 2 配線之寬度的一個或以上的凹部，係被形成在位於與第 2 配線交叉點之附近的第 1 配線的至少一側邊。

於上述依據本發明之液晶顯示單元，將凹部係形成在位於與第 2 配線交叉點之附近的第 1 配線的每一側邊，該凹部之沿著第 2 配線延伸的 2 個或以上的側邊，可以落在位於第 2 配線正下方的區域內。再者，可以將兩個凹部係形成在位於與第 2 配線交叉點之附近區域的第 1 配線的每一側邊，沿著第 2 配線延伸之兩凹部的鄰接側邊，可以落在位於第 2 配線正下方的區域內。

另外，依據上述本發明液晶顯示單元，較佳的情況係，TFT 基板上的第 1 配線係由堆疊多數種的金屬所構成的，而且使第 1 配線的側面成一預定傾斜角度的推拔形 (taper)。金屬堆疊係由 Al 或 Al 合金的下側層、及 Mo 或 Mo 合金的上側層所構成的。第 1 配線側面的推拔角 (taper angle) 較佳的情況係落在 30 度至 80 度之間。

以如此方式，依據本發明液晶顯示單元，形成在 TFT 基板上之第 1 配線 (閘極配線) 內的凹部，會適切地拉長蝕刻劑的滲透路徑，因此，即使汲極配線的寬度小，也能具可靠度地防止汲極配線斷裂。另外，因為閘極配線係由 Mo 及 Al 兩層所構成的，且係使閘極配線側面成推拔形，所以可以使汲極配線的階梯部較不陡峭，而且也可以抑制品質惡化及在階梯部的汲極配線厚度的減少。結果，蝕刻劑的滲透較不容易發生，因此能夠具較高可靠度地防止汲極配線斷裂。

四、【實施方式】

關於依本發明一較佳實施例之液晶顯示單元，以下將加以說明者為一主動式矩陣液晶顯示單元。於依本發明之液晶顯示單元

中，TFT 基板上的閘極配線具有一個或以上的凹部，該凹部形成於閘極配線和汲極配線交叉點附近區域的閘極配線的至少一側，並沿著汲極配線延伸。該凹部的深度大於或等於該汲極配線的寬度。再者，該閘極配線的係由兩層所構成的，該兩層的下側層係為 Al 與 Al 合金，該兩層的上側層係為 Mo 或 Mo 合金。為了最佳化閘極配線的二維結構與三維結構，而使閘極配線的側面成推拔形 (taper)。於依據本發明之液晶顯示單元，該凹部具有足夠的深度，形成在與該汲極配線交叉點之附近區域的該閘極配線的側邊，且該凹部會適切地拉長蝕刻劑的滲透路徑。另外，因為使閘極配線的側面成推拔形，所以可以使在汲極配線與閘極配線交叉點處的汲極配線的階梯部較不陡峭，而且也可以抑制品質惡化及在階梯部的汲極配線厚度的減少。結果，能夠具較高可靠度地防止在汲極配線與閘極配線交叉點處的汲極配線斷裂。於下述，將詳細地說明依據本發明實施例之液晶顯示單元。

(第 1 實施例)

將針對依據第 1 實施例之主動式矩陣液晶顯示單元，參照圖式來加以說明。

圖 4 為依本發明第 1 實施例液晶顯示單元的剖面圖。參照圖 4，依第 1 實施例液晶顯示單元，具有：透明絕緣基板 1；閘極電極 2A 和閘極配線（未圖示），形成在透明絕緣基板上；閘極絕緣膜 3，由氮化矽所構成，且形成在透明絕緣基板 1 與閘極電極 2A 上。閘極電極 2A 和閘極配線係由兩層所構成的，該兩層其中之一由 Al 或 Al 合金所構成，該兩層的另一層由 Mo 或 Mo 合金所構成。在閘極絕緣膜 3 上，設有島狀的半導體層，其包含 a-Si 子層 4 和 n^+ a-Si 子層 5。將閘極電極 2A 上的 TFT 的半導體層之 a-Si 子層 4 和 n^+ a-Si 子層 5 的部分，移去以形成通道部分。汲極電極 6A 及源極電極 7 分別形成在半導體層上之通道部的兩對向側。雖然未圖示，但汲極電極 6A 有連接於汲極配線，該汲極配線形成在閘極絕緣膜上、且與汲極電極 6A 同時形成。汲極電極 6A、汲極配線、

及源極電極 7 係由 Cr 等金屬膜所構成的。TFT 係由閘極電極 2A、閘極絕緣膜 3、及包含 a-Si 子層 4、 n^+ a-Si 子層 5 的半導體層、汲極電極 6A 及源極電極 7 所構成的。圖 4 所示之 TFT 為一反堆疊式結構的 TFT。於 TFT 上，配置有由氮化矽等所構成的保護膜 (passivation film) 8。於保護膜 8 上，形成由 ITO 膜等所構成的像素電極 9。像素電極 9 係經由保護膜 8 內的接觸孔連接於源極電極 7。再者，由聚醯亞胺等所構成的配向層 15 係配置在保護膜 8 (包含像素電極 9) 上，以此方式形成 TFT 基板。

配置有對向基板俾使面對 TFT 基板。該對向基板包含：透明絕緣基板 20；彩色濾光片 21，用以顯示 RGB 顏色，且形成在透明絕緣基板 20 上；透明電極 23，由 ITO 膜所構成的。於對向基板上，將黑色矩陣 22 形成在對應於 TFT 基板上之 TFT 與配線的區域上，並將配向層 24 形成在透明電極 23 上。

另外，液晶層 25 係插入在 TFT 基板與對向基板間，以此方式來形成依據本發明第 1 實施例之液晶顯示單元。

圖 5 為依本發明第 1 實施例液晶顯示單元之 TFT 基板的俯視圖，顯示其閘極配線及汲極配線交叉點附近的結構。圖 6A 為沿圖 5 之 I-I 線的剖面圖。圖 6B 為沿圖 5 之 II-II 線的剖面圖。圖 7A 至 7E 為顯示 TFT 基板之製造方法的步驟的剖面圖；而圖 8 至 12 為顯示依此實施例之閘極配線之結構的變化的俯視圖。

第 1，參照圖 5、6A、6B，將針對主動式矩陣液晶顯示單元之 TFT 基板的結構，加以說明。於透明絕緣基板 1 上，閘極配線 2 具有一個或以上的凹部 13，該凹部 13 呈預定的形狀，形成在閘極配線 2 與汲極配線 6 交叉點附近區域的閘極配線 2 之至少一側。

於圖 1 所示之習知液晶顯示單元的 TFT 基板上，由於閘極配線 2，汲極配線 6 係具有形成橫越寬度的階梯部，且其問題在於：蝕刻劑會沿著階梯部向下滲透汲極配線 6，導致汲極配線 6 的斷裂。為避免此問題，拉長蝕刻劑的滲透路徑是有效的，於日本專利公開第 8-330592 號，閘極配線 2 的突起部形成在其與汲極配線

6 交叉點處的閘極配線 2 的側邊，該突起部係沿著汲極配線 6 延伸，藉以拉長在閘極配線 2 上之階梯部的、且為蝕刻劑向下滲透汲極配線 6 的滲透路徑。然而，當汲極配線 6 的寬度薄時，即使如日本專利公開第 8-330592 號所述，閘極配線在與汲極配線交叉點處具有突起部，要確保具足夠長度的蝕刻劑滲透路徑，防止汲極配線斷裂，是非常困難的。另外，像這樣閘極配線上的突起部，會增加閘極配線與汲極配線重疊的區域，導致增加了寄生電容。

因此，依據本實施例，呈預定形狀的一個或以上的凹部 13，係形成在閘極配線 2 與汲極配線 6 交叉點附近區域的閘極配線 2 的至少一側（於汲極配線，凹部係形成在每一個側邊）。由上述來看，凹部 13 每一個皆沿汲極配線 6 延伸，且皆具有大於或等於汲極配線之寬度的深度。凹部 13 形狀，對於減少閘極配線 2 與汲極配線 6 交叉點處間的寄生電容具有貢獻。另外，凹部 13 會充分地拉長蝕刻劑滲透入汲極配線的滲透路徑，該滲透路徑係形成於在閘極配線上方所形成的汲極配線上之階梯部上。

雖然愈長的蝕刻劑滲透路徑會更具優勢，但考慮到閘極配線 2 的寬度、製造、或設計的限制時凹部 13 不能太深。另一方面，本案發明人證實了：蝕刻劑滲透路徑具有大約大於 3 倍汲極配線 6 寬度的長度，就可以有利地防止汲極配線 6 的斷裂。因此，依據本發明，凹部 13 的深度係大於或等於汲極配線的寬度，且決定了凹部的數量與配置，俾使沿汲極配線 6 延伸的凹部 13 的至少兩側邊，係落在汲極配線 6 的下方。

再者，傳統習知的 TFT 基板係使用 Cr、Ta 等，作為閘極配線的材料。然而，藉由濺鍍沈積像這樣的金屬產生一微細柱狀金屬陣列的結構（以下稱為柱狀結構）。因此，若使用例如硝酸銻銨的蝕刻劑，對已沈積的金屬進行濕蝕刻，則其蝕刻所造成的側面係為實質上垂直的。垂直的側面反映在上層的汲極配線上，致使汲極配線變得有可能會斷裂。因此，依據本實施例，閘極配線 2 係由兩層所構成的，其中一層係由 Al 與 Al 合金所構成的，另一層

係由 Mo 或 Mo 合金所構成的，且使用混合磷酸、硝酸、醋酸而成的混合酸液，蝕刻該材料，藉以使閘極配線 2 的側面形成預定傾斜角度的推拔形。使閘極配線 2 的側面形成推拔形，會使橫越閘極配線 2 的汲極配線上的階梯部較不陡峭，因此會抑制汲極配線 6 的斷裂。推拔形化（tapered）的側面的傾斜角（亦即，界於基板平面與閘極配線 2 的側面間的角度）愈小，汲極配線 6 上的階梯部會愈不陡峭。另一方面，該傾斜角愈小，要控制閘極配線 2 的尺寸和形狀就會愈困難。因此，於本實施例中，該傾斜角落在 30 度至 80 度間，且較佳的情況係落在 40 度至 50 度間。

圖 5 所示之閘極配線 2 的凹部 13 的形狀僅是示例，其本質在於：一個或以上之深度大於或等於該汲極配線 6 之寬度的、而且沿著該汲極配線 6 延伸的凹部，係被形成在位於該閘極配線 2 與該汲極配線 6 交叉點之附近區域的該閘極配線 2 的至少一側。圖 8 為顯示凹部 13 僅形成在閘極配線 2 的一個側邊的一示例。圖 9 為顯示一凹部 13 形成在閘極配線 2 的每一個側邊的一示例。於形成多數的凹部 13 的情況下，凹部 13 並不一定需要具有相同的形狀，且具有不同寬度的凹部 13 也可以形成如圖 10 所示般，或者形成在閘極配線 2 之對向側邊的凹部 13，也可以具有不同的形狀。再者，凹部 13 或界於凹部 13 間的突起部，也可以不是單純的矩形。例如，突起部亦可為具有較寬頂端如圖 11 所示、十字形狀頂端、或由平行於汲極配線 6 之線、及垂直於汲極配線 6 的線、以及和汲極配線 6 成傾斜的線之結合所形成的頂端，如圖 12 所示。

於圖 5 中，將僅形成在閘極配線 2 與汲極配線 6 交叉點之附近區域的凹部 13、以及 TFT 部 11 的閘極電極 2A，構成與習知的相同。其原因在於，汲極電極 6A 與源極電極 7 比汲極配線 6 寬，因此即使沒有形成凹部 13 也可提供足夠長的蝕刻劑滲透路徑。另一原因在於，閘極電極 2A 複雜的結構會導致局部集中的電場，也許會影響 TFT 11 的操作。較小的凹部 13 也可以形成在 TFT 11 的閘極電極 2A 內。

係使閘極配線 2 與閘極電極 2A 的側面，形成預定傾斜角度的推拔形。在閘極配線 2 與汲極配線 6 交叉點處以及 TFT 的區域，將島狀的包含 a-Si 子層 4 與 n^+ a-Si 子層 5 的半導體層形成於閘極絕緣膜 3 上。於 TFT 區域中，移去部分的 n^+ a-Si 子層 5 與 a-Si 子層 4 以形成通道部。汲極電極 6A 與源極電極 7 係配置在通道部的兩對向側，該汲極電極 6A 係連接於汲極配線 6。TFT 係由閘極電極 2A、閘極絕緣膜 3、半導體層、源極電極 7 及汲極電極 6A 所構成的。於 TFT 上，形成用於保護基板表面的保護膜 8，並移去在源極電極 7 上的保護膜 8 的一部分來形成接觸部 10。於保護膜 8 上，形成由透明導電膜的 ITO 等所構成的像素電極 9，且該像素電極 9 係經由接觸部 10 而連接於源極電極 7。

本發明之特徵在於，交叉於汲極配線 6 之部分閘極配線 2 的二維結構與三維結構。本發明並不限制構成要素的形狀、結構、製造方法，該構成要素係指除了閘極配線 2 外的構成要素，即包含閘極絕緣層 3、包括 a-Si 子層 4 與 n^+ a-Si 子層 5 的半導體層、汲極配線 6、保護膜 8、像素電極 9、對向基板、液晶。再者，本發明之特徵在於，兩種朝不同方向延伸的配線之下側配線的結構。於將半導體層插入於上側閘極配線與下側汲極配線間的正堆疊式 (formard-staggered) TFT 的情況中，係將上述之閘極配線 2 的結構應用於汲極配線。

於此，將參照圖式 7A 至 7E，針對依據本發明之液晶顯示單元的 TFT 基板的製造方法，來加以說明。第一如圖 7A 所示，例如利用濺鍍在由玻璃等所構成的透明絕緣基板 1 上，分別相繼地沈積 Al 與 Mo 大約 200nm 至大約 100nm，藉以形成將作為閘極電極與閘極配線的金屬膜。然後，利用已知的光刻技術在金屬膜上形成第 1 抗蝕劑圖案 12A，並使用第 1 抗蝕劑圖案 12A 作為遮罩，進行濕蝕刻形成閘極配線 2、及連接於閘極配線 2 的閘極電極 2A。該蝕刻劑可以係由磷酸、硝酸、醋酸混合而成的。

然後，如圖 7B 所示，例如使用電漿 CVD，沈積大約 500nm

之由氮化矽所構成的閘極絕緣膜 3，然後分別沈積構成 TFT 11 之半導體層的 a-Si 子層 4 與 n^+ a-Si 子層 5，該等膜厚分別大約為 300nm 與大約於 50nm。接著，形成第 2 抗蝕劑圖案 12B，並利用該第 2 抗蝕劑圖案 12B 當作遮罩，進行乾蝕刻以圖案化 a-Si 子層 4 與 n^+ a-Si 子層 5，藉以形成島狀的半導體層。

然後，如圖 7C 所示，例如利用濺鍍沈積 Cr 大約 200nm，並於該已沈積的 Cr 膜上，形成第 3 抗蝕劑圖案 12C，利用該第 3 抗蝕劑圖案 12C 當作遮罩，以使用例如硝酸銻銨的蝕刻劑進行濕蝕刻，藉以形成汲極配線 6、汲極電極 6A、源極電極 7。

在此，如上所述因為 Cr 膜具有柱狀結構(columnar structure)，而且該等行列(columns)設成不同的方向特別是在階梯部，對 Cr 膜進行如上所述濕蝕刻是粗糙的。於利用濺鍍沈積金屬的情況下，結果若表面為平面的話，金屬膜會具有均勻厚度。然而，若在表面有一階梯部的話，沈積金屬會投射陰影在階梯部的側面，結果薄膜在階梯部的側面的厚度會比在平面區域的厚度薄。因此，在階梯部的側面蝕刻程序完成的比較快，而且蝕刻劑有可能會沿著階梯部的側面滲透，而造成汲極配線 6 的斷線。然而，依據本實施例，係使閘極配線 2 的側面形成推拔形，俾使閘極配線上的階梯部較不陡峭。結果，抑制了品質的惡化及汲極配線 6 厚度的減少，也抑制了蝕刻劑向下對汲極配線 6 滲透。另外，因為閘極配線 2 具有一個或以上呈預定形狀的凹部 13，因此設有足夠長度的蝕刻劑滲透路徑，也可以抑制蝕刻劑在階梯部之彎曲滲透。依此方法，可有利地防止閘極配線斷線。

然後，例如利用乾蝕刻除去 n^+ a-Si 子層 5、a-Si 子層 4 的一部分，以對汲極配線 6 與源極電極 7 間的通道區域進行曝光。

然後，如圖 7D 所示，例如利用電漿 CVD，沈積由氮化矽構成的保護膜 8 大約 200nm。接著，在保護膜 8 上形成第 4 抗蝕劑圖案 12D，並利用該第 4 抗蝕劑圖案 12D 當作遮罩，以除去保護膜 8 形成接觸部 10。

然後，除去抗蝕劑圖案 12D，如圖 7E 所示，利用濺鍍形成例如膜厚大約 50nm 的 ITO 膜，並使用第 5 抗蝕劑圖案 12E 當作遮罩對 ITO 膜進行濕蝕刻，藉以形成像素電極 9。像素電極 9 係經由接觸部 10 連接於源極電極 7。

然後，除去抗蝕劑圖案 12E，並藉由將配向膜設置在整平表面，進行一預定方向的配向程序，藉以完成 TFT 基板。面對 TFT 基板的對向基板係構成如圖 4 所示。於透明絕緣基板 20 上，形成用以顯示關係於像素之 RGB 顏色的彩色濾光片 21，並將黑色矩陣 22 形成在對應於 TFT 及 TFT 基板上之配線的區域，然後形成由 ITO 膜所構成的透明電極。於透明電極上運用配向層 24，完成對向基板。該配向層 24 係有受一預定方向的配向程序。然後，將間隙子 (spacer) 運用在對向基板上，該間隙子例如係由直徑行 4 至 $5\mu\text{m}$ 的無機微粒狀物質所構成的，接著將基板貼合在一起。間隙子使基板間具有所希望的間隙，且液晶係插入於該間隙間。以此方式，完成依據本實施例之主動式矩陣液晶顯示單元。

如上所述，於依據本實施例之液晶顯示單元中，當形成閘極配線 2 時，一個或以上之深度大於或等於該汲極配線 6 之寬度的、而且沿著該汲極配線 6 延伸的凹部 13，係被形成在位於與該汲極配線 6 交叉點之附近區域的閘極配線 2 的至少一側。形成在閘極配線 2 上的凹部 13，在該閘極配線 2 與該汲極配線 6 交叉點之附近適當地拉長了蝕刻劑向下對汲極配線 6 滲透的路徑。再者，該閘極配線的係由兩層所構成的，該兩層的下側層係由 Al 或 Al 合金所構成的，該兩層的上側層係由 Mo 或 Mo 合金所構成的，而且使該閘極配線 2 的側面形成預定傾斜角度的推拔形。因為，係使閘極配線 2 的側面成推拔形，而可以使形成在閘極配線 2 上之閘極絕緣膜表面的階梯部，較不會陡峭。結果，也可以抑制品質的惡化及在與閘極配線 2 交叉點處之汲極配線 6 之厚度的減少，而可以具可靠度地防止汲極配線斷線。

(實施例 2)

於以下，將針對依據第 2 實施例之主動式矩陣液晶顯示單元，參照圖 13 至 16 來加以說明。圖 13 為依本發明第 2 實施例液晶顯示單元之 TFT 基板的俯視圖，顯示其閘極配線及汲極配線交叉點附近的結構。圖 14A 為沿圖 13 之 III-III 線的剖面圖。圖 14B 為沿圖 13 之 IV-IV 線的剖面圖。圖 15A 至 15E 為概略地顯示製造依本發明第 2 實施例之液晶顯示單元的 TFT 基板之方法的一步驟的剖面圖；而圖 16 為顯示第 2 實施例之優點的圖表。

於依據上述本發明第 1 實施例之液晶顯示單元的情況下，TFT 基板係由五道光刻步驟製造而成的，如圖 7A 至 7E 所示（亦即，圖案化閘極電極及閘極配線的步驟；圖案化半導體層的步驟；圖案化汲極電極及汲極配線的步驟；圖案化接觸部的步驟；及圖案化像素電極的步驟）。為減少液晶顯示單元的價格，最好係減少步驟數量。如果在閘極配線 2 與汲極配線 6 交叉點以外的部分，殘留有半導體層，這是不會產生問題的。依據本實施例，係利用一個抗蝕劑圖案，來圖案化 a-Si 層、汲極電極、汲極配線的，並以四道光刻步驟製造 TFT 基板。於此，依據本實施例之液晶顯示單元的對向基板，係構成相同如圖 4 所示之構造，並將其說明省略。

現在將參照圖式說明本實施例。

參照圖 13、14A、14B，於依據本實施例之 TFT 基板的透明絕緣基板 1 上，閘極配線 2 具有一個或以上的凹部 13，該凹部 13 呈預定的形狀，形成在與汲極配線 6 交叉點附近區域的閘極配線 2 之至少一側。形成在透明絕緣基板 1 的閘極配線 2 與閘極電極 2A，具有呈預定傾除角度的側面。在汲極配線 6 下側的 TFT 區域內，將汲極電極 6A、源極電極 7、包含 a-Si 子層 4 與 n^+ a-Si 子層 5 的半導體層，形成在閘極絕緣膜 3 上。將 TFT 區域內的 n^+ a-Si 子層 5 與 a-Si 子層 4 的一部分除去形成通道部。在通道部的對向側，形成連接於汲極配線 6 的汲極電極 6A、與源極電極 7，並於該等上配置用以保護基板表面的保護膜 8。再者，除去源極電極 7 上之保護膜 8 的一部分以形成接觸部 10，並將由 ITO 等之透明導

電膜所構成的像素電極 9，形成在每個像素區域及接觸部 10。

於本實施例中，本發明也不限制構成要素的形狀、結構、製造方法，該構成要素係指除了閘極配線 2 外的構成要素，即包含閘極絕緣膜 3、包括 a-Si 子層 4 與 n^+ a-Si 子層 5 的半導體層、汲極配線 6、保護膜 8、像素電極 9、對向基板、以及液晶。於將半導體層插入於上側閘極配線與下側汲極配線間的正堆疊式 TFT 的情況中，係將上述之反堆疊式 TFT 的閘極配線 2 的結構應用於汲極配線。

將參照圖 15A 至 15E，針對依據本實施例液晶顯示單元之 TFT 基板的製造方法，加以說明。第一，如上述第 1 實施例所述，例如利用濺鍍，在由玻璃等所構成的透明絕緣基板 1 上，沈積大約 200nm 的 Al 或 Al 合金，然後沈積大約 100nm 的 Mo 或 Mo 合金。利用已知的光刻技術在已沈積的金屬膜上形成第 1 抗蝕劑圖案 12A。使用第 1 抗蝕劑圖案 12A 作為遮罩，並利用蝕刻劑，例如由磷酸、硝酸、醋酸混合而成的混合酸液，對該金屬膜進行濕蝕刻。一個或以上之沿著該汲極配線 6 延伸的、而且深度大於或等於該汲極配線 6 之寬度的凹部 13，係被形成在位於之後將要與該汲極配線 6 交叉點之附近區域的閘極配線 2 的至少一側。使該閘極配線 2 與閘極電極 2A 的側面，形成具 30 度至 80 度間的傾斜角度的推拔形，較佳的情況係為 40 度至 50 度之間。

然後，形成半導體層與汲極配線 6。依據本實施例，半導體層與汲極配線 6，係利用下述程序中的一個抗蝕劑圖案來形成的。具體言之，如圖 15A 所示，例如使用電漿 CVD 等，沈積大約 500nm 之由氮化矽所構成的閘極絕緣膜 3，然後相繼地於閘極絕緣膜 3 上，沈積構成 TFT 11 之半導體層的 a-Si 子層 4 與 n^+ a-Si 子層 5，該等膜厚分別大約為 300nm 與大約為 50nm，且接著利用濺鍍沈積大約 200nm 的 Cr，然後，在 Cr 膜上形成抗蝕劑圖案 12F。於本實施例中，係使用光罩（reticle（初縮遮罩））14，其中該光罩 14 在覆蓋通道部的遮光區域具有等於或小於解析度極限（the limit of

resolution) 的寬度，藉以使通道部的抗蝕劑圖案 12F 薄於比其他區域。另外，也可以使用一種在覆蓋通道部具有半透明區域的光罩。

然後，如圖 15B 所示，利用抗蝕劑圖案 12F 當作遮罩，並使用例如硝酸銻銨等作為蝕刻劑來進行濕蝕刻，形成汲極配線 6、汲極電極 6A、源極電極 7。於本實施例中，因使閘極配線的側面形成推拔形，俾使汲極配線、汲極電極、源極電極的側面，較不陡峭。因此，抑制了品質的惡化及汲極配線 6 之厚度的減少，也抑制了蝕刻劑向下對汲極配線 6 滲透。另外，因為閘極配線 2 具有一個或以上呈預定形狀的凹部 13，因此設有足夠長度的滲透路徑用以使蝕刻劑向下對汲極配線 6 滲透，而且還可以抑制蝕刻劑在階梯部之彎曲的滲透。因此，可以有利地防止閘極配線斷線。

然後，接著進行濕蝕刻，如圖 15C 所示，並利用乾蝕刻圖案化 a-Si 子層 4 與 n^+ a-Si 子層 5 形成半導體層。

然後，如圖 15D 所示，進行例如氧電漿灰化 (oxygen plasma ashing) 的乾蝕刻，直到通道上薄的抗蝕劑完全被除去為止。接著，蝕刻通道區域上的 Cr (於本實施例對 Cr 進行二次蝕刻程序)，然後如圖 15E 所示，利用乾蝕刻除去 n^+ a-Si 子層 5 與 a-Si 子層 4 的一部分，以對通道區域進行曝光。

之後如第 1 實施例，例如利用電漿 CVD，沈積由氮化矽構成的保護膜 8 大約 200nm，接著，除去保護膜 8 的一部分形成接觸部 10。然後，利用濺鍍在整個表面上沈積膜厚大約 50nm 的 ITO 膜，並對 ITO 膜進行圖案化，以形成係為透明電極的像素電極 9。且像素電極 9 與源極電極 7 係經由接觸部 10 而彼此相連接。

如上所述，於依據本實施例之液晶顯示單元中，一個或以上之沿著該汲極配線 6 延伸的、而且深度大於或等於該汲極配線之寬度的凹部 13，係被形成在位於之後將與上側的汲極配線 6 交叉點之附近區域的閘極配線 2 的至少一側。形成在閘極配線 2 上的凹部 13，係適當地拉長了蝕刻劑向下對汲極配線 6 滲透的路徑。

再者，因該閘極配線 2 的係由兩層所構成的，該兩層的下側層係由 Al 或 Al 合金所構成的，該兩層的上側層係由 Mo 或 Mo 合金所構成的，而且使該閘極配線 2 的側面形成預定傾斜角度的推拔形，因此，可以抑制品質的惡化及在階梯部之汲極配線 6 之厚度的減少，而可以具可靠度地防止汲極配線斷線。

量測依據本實施例之 TFT 基板與利用習知方法（其中，閘極配線 2 係由 Cr 所構成的，且在閘極配線 2 與汲極配線 6 的交叉點，沒有形成凹部與突起部）來製造的 TFT 基板，其汲極配線斷線的發生比率，其結果顯示於圖 16。如由圖 16 可知，習知 TFT 基板汲極配線的斷線發生比率為 4.2%（每 48 個像素有 2 個缺陷的像素），同時依據本發明之 TFT 基板汲極配線的斷線發生比率為 0.7%（每 150 個像素有 1 個缺陷的像素）。由此結果，證實了依據本發明之 TFT 基板係能有效率地抑制汲極配線的斷線。

雖然已說明的實施例係有關於具有反堆疊式、通道蝕刻型（channel-etched）TFT 的液晶顯示單元，但本發明並不限定於該等實施例，且可以應用於通道保護型（channel-protected）液晶顯示單元、或具有正堆疊式 TFT 的液晶顯示單元。再者，雖然已說明的實施例係有關於主動式矩陣液晶顯示單元，其中彩色濾光片係形成在對向基板上，但本發明並不限定於該等實施例，且也可以應用於 CF 在 TFT 上的結構（CF on TFT structure），其中彩色濾光片係形成在 TFT 基板上。

以上雖然已就本發明之某些較佳實施例加以說明，但應了解的是，本發明所包含的發明標的，並不局限於該等特定的實施例。相反地，在不脫離本發明申請專利範圍之精神與範疇的情況下，本發明之發明標的應包含所有替代、變化、均等的實施態樣。

五、【圖式簡單說明】

圖 1 為習知液晶顯示單元之 TFT 基板的俯視圖，顯示其閘極配線及汲極配線交叉點附近的結構。

圖 2A 為沿圖 1 之 I-I 線的剖面圖。

圖 2B 為沿圖 1 之 II-II 線的剖面圖。

圖 3 為習知液晶顯示單元之 TFT 基板的俯視圖，顯示其閘極配線及汲極配線交叉點附近的結構。

圖 4 為依本發明第 1 實施例液晶顯示單元的剖面圖。

圖 5 為依本發明第 1 實施例液晶顯示單元之 TFT 基板的俯視圖，顯示其閘極配線及汲極配線交叉點附近的結構。

圖 6A 為沿圖 5 之 I-I 線的剖面圖。

圖 6B 為沿圖 5 之 II-II 線的剖面圖。

圖 7A 為概略地顯示依本發明第 1 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 7B 為概略地顯示依本發明第 1 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 7C 為概略地顯示依本發明第 1 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 7D 為概略地顯示依本發明第 1 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 7E 為概略地顯示依本發明第 1 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 8 為顯示依本發明第 1 實施例的閘極配線之結構的變化的俯視圖。

圖 9 為顯示依本發明第 1 實施例的閘極配線之結構的變化的俯視圖。

圖 10 為顯示依本發明第 1 實施例的閘極配線之結構的變化的俯視圖。

圖 11 為顯示依本發明第 1 實施例的閘極配線之結構的變化的俯視圖。

圖 12 為顯示依本發明第 1 實施例的閘極配線之結構的變化的俯視圖。

圖 13 為依本發明第 2 實施例的液晶顯示單元之 TFT 基板的俯視圖，顯示其閘極配線及汲極配線交叉點附近的結構。

圖 14A 為沿圖 13 之 III-III 線的剖面圖。

圖 14B 為沿圖 13 之 IV-IV 線的剖面圖。

圖 15A 為概略地顯示依本發明第 2 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 15B 為概略地顯示依本發明第 2 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 15C 為概略地顯示依本發明第 2 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 15D 為概略地顯示依本發明第 2 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 15E 為概略地顯示依本發明第 2 實施例之液晶顯示單元的 TFT 基板之製造方法的一步驟的剖面圖。

圖 16 為顯示依本發明第 2 實施例之液晶顯示單元的 TFT 基板之優點的圖表。

元件符號說明：

- 1：透明絕緣基板
- 3：閘極絕緣膜
- 4：a-Si 子層
- 5： n^+ a-Si 子層
- 6：汲極配線
- 6A：汲極電極
- 7：源極電極
- 8：保護膜
- 9：像素電極
- 10：接觸部
- 11：TFT

- 12A：第 1 抗蝕劑圖案
- 12B：第 2 抗蝕劑圖案
- 12C：第 3 抗蝕劑圖案
- 12D：第 4 抗蝕劑圖案
- 12E：第 5 抗蝕劑圖案
- 12F：抗蝕劑圖案
- 13：凹部
- 14：光罩
- 15：配向層
- 2：閘極配線
- 20：透明絕緣基板
- 21：彩色濾光片
- 22：黑色矩陣
- 23：透明電極
- 24：配向層
- 25：液晶層
- 2A：閘極電極

五、中文發明摘要：

一種主動式矩陣液晶顯示單元，其能確實地防止在閘極配線與汲極配線交叉點處的配線斷線。一個或一個以上之沿著該汲極配線延伸的、而且深度大於或等於該汲極配線之寬度的凹部，被形成在位於該閘極配線與該汲極配線交叉點之附近區域的該閘極配線的至少一側。再者，該閘極配線係由例如 Mo 及 Al 兩層所構成的，且使該閘極配線的側面成推拔形。具足夠深度的凹部，形成在與該汲極配線交叉點之附近區域的該閘極配線內，該凹部會適切地拉長蝕刻劑的滲透路徑。另外，因為使閘極配線的側面成推拔形，所以可以使在汲極配線與閘極配線交叉點處的汲極配線的階梯部，較不陡峭，而且也可以抑制品質惡化及在階梯部的汲極配線厚度的減少。結果，能夠具較確實地防止在汲極配線與閘極配線交叉點處的汲極配線斷裂。

六、英文發明摘要：

To provide an active matrix liquid crystal display unit in which a wiring break at the intersection of drain wiring and gate wiring is prevented with reliability. One or more recesses extending along drain wiring and having a depth equal to or greater than the width of the drain wiring are formed in at least one side of gate wiring at an area near an intersection of the gate-wiring and the drain wiring. Furthermore, the gate wiring is composed of two layers of Mo and Al, for example, and the side faces of the gate wiring are tapered. The recesses having a sufficient depth formed in the gate wiring at the area near the intersection with the drain wiring adequately elongate the etchant penetration path. In addition, since the side faces of the gate wiring are tapered, the step formed on the drain wiring at the intersection with the gate wiring can be made less steep, and deterioration in quality and reduction in thickness of the drain wiring at

the step can be suppressed. As a result, a break of the drain wiring at the intersection with the gate wiring can be prevented with reliability.

十、申請專利範圍：

1. 一種液晶顯示單元，包括一 TFT 基板，該 TFT 基板包含：
透明絕緣基板；
第 1 配線，配置在該透明絕緣基板上；
第 2 配線，配置於該第 1 配線上方，且該第 2 配線與該第 1 配線交叉；
薄膜電晶體，形成於由該第 1 配線及該第 2 配線所包圍的每個區域，其中一個或一個以上之沿著該第 2 配線延伸的凹部，係被形成在位於與該第 2 配線交叉點之附近區域的第 1 配線的至少一側。
2. 如申請專利範圍第 1 項所述之液晶顯示單元，其中，該凹部的深度大於或等於該第 2 配線的寬度。
3. 如申請專利範圍第 1 項所述之液晶顯示單元，其中，該凹部之二或二以上的側邊，位在該第 2 配線之正下方的區域內。
4. 如申請專利範圍第 1 項所述之液晶顯示單元，其中，形成有兩個該凹部，且沿著第 2 配線延伸之兩個該凹部的鄰接側邊，係位在該第 2 配線正下方的區域內。
5. 如申請專利範圍第 1 項所述之液晶顯示單元，其中，該第 1 配線係由堆疊多數種的金屬所構成的，且使該第 1 配線的側面成推拔形。
6. 如申請專利範圍第 5 項所述之液晶顯示單元，其中，該第 1 配線的該金屬堆疊係由兩層所構成的，該兩層中的下側層係由選自 Al 與 Al 合金的第 1 金屬所構成的，該兩層中的上側層係由選自 Mo 和 Mo 合金的第 2 金屬所構成的。
7. 如申請專利範圍第 5 項所述之液晶顯示單元，其中，該第 1 配線的該側面的推拔角，係落在 30 度至 80 度之間。
8. 如申請專利範圍第 1 項所述之液晶顯示單元，其中，該第 1 配線係為閘極配線，該第 2 配線係為汲極配線。
9. 如申請專利範圍第 8 項所述之液晶顯示單元，其中，將閘

極絕緣膜及半導體層形成在該閘極配線與該汲極配線之間，且該閘極絕緣膜係設置在該半導體層的下側。

10. 如申請專利範圍第 9 項所述之液晶顯示單元，其中，該半導體層具有下側 a-Si 子層和上側 n^+ a-Si 子層。

十一、圖式：

圖式

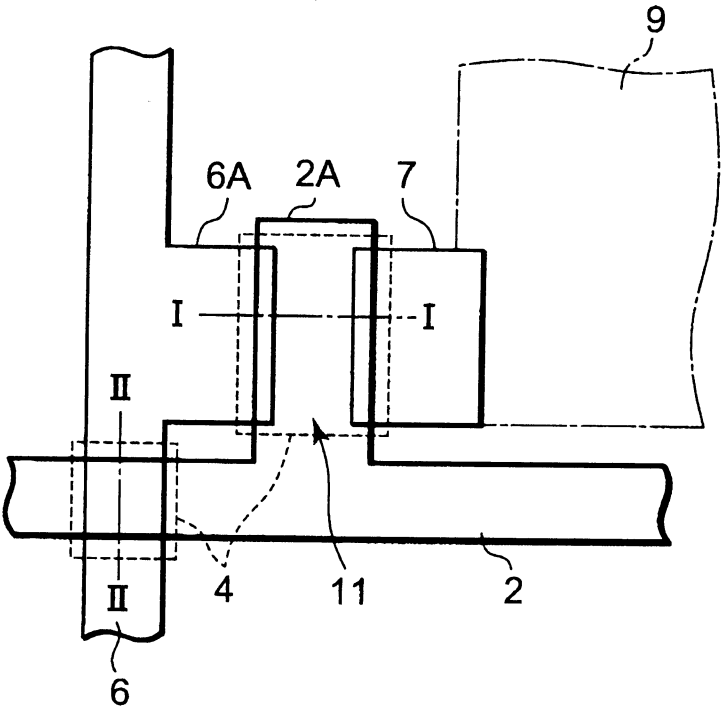


圖 1

圖式

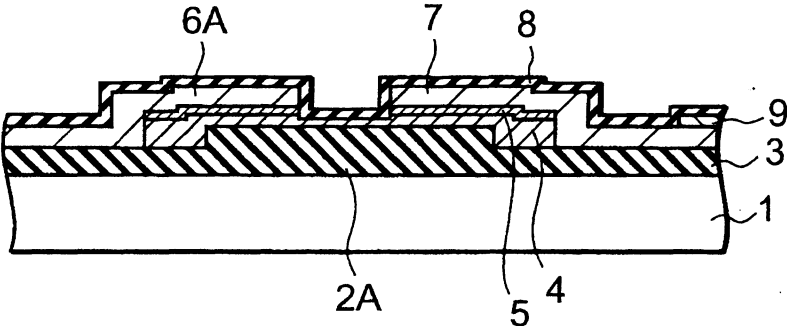


圖 2A

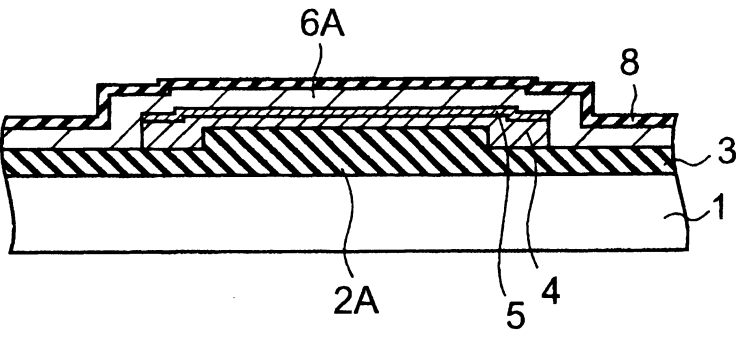


圖 2B

圖式

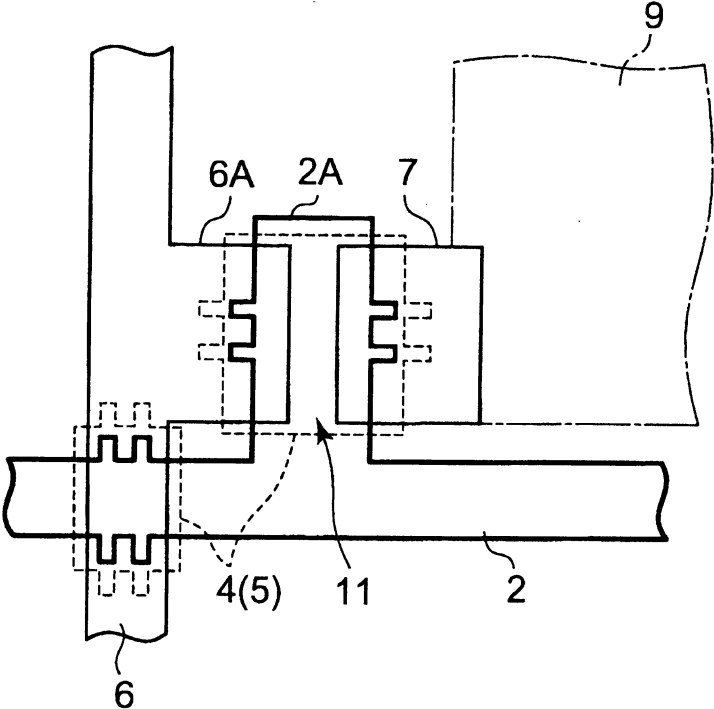


圖 3

圖式

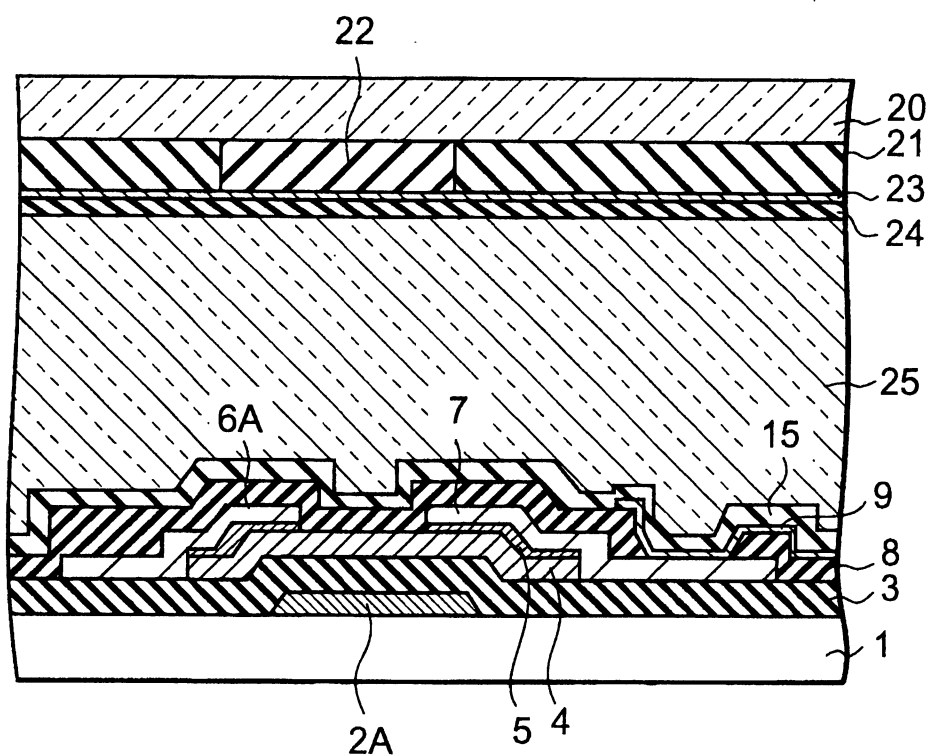


圖 4

圖式

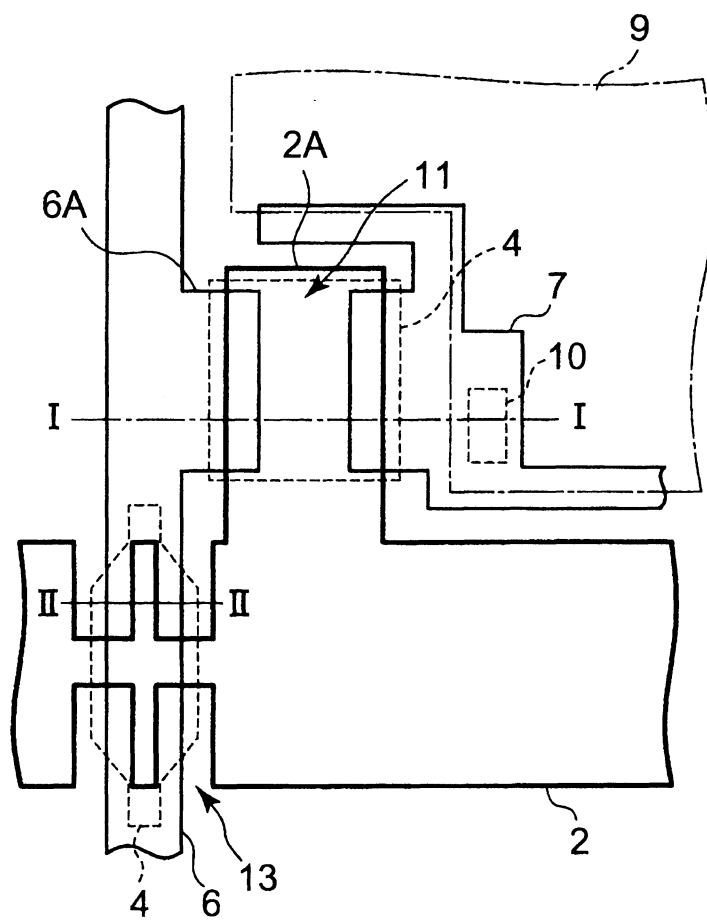


圖 5

圖式

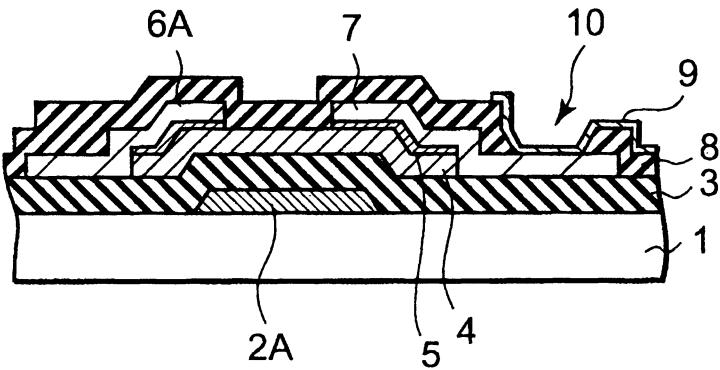


圖 6A

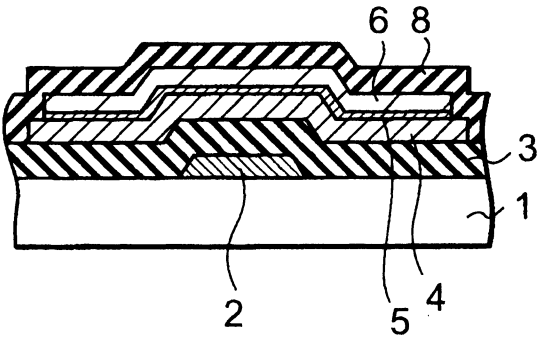


圖 6B

圖式

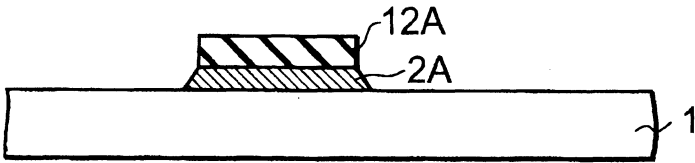


圖 7A

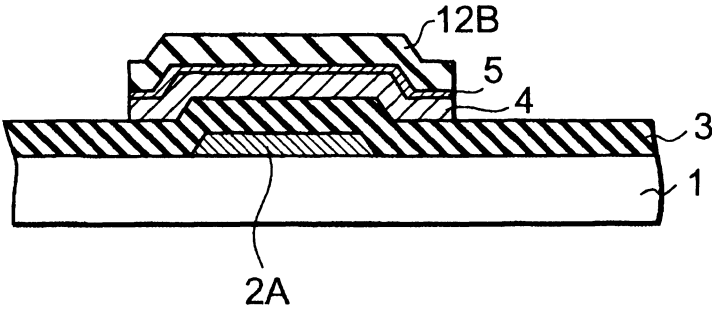


圖 7B

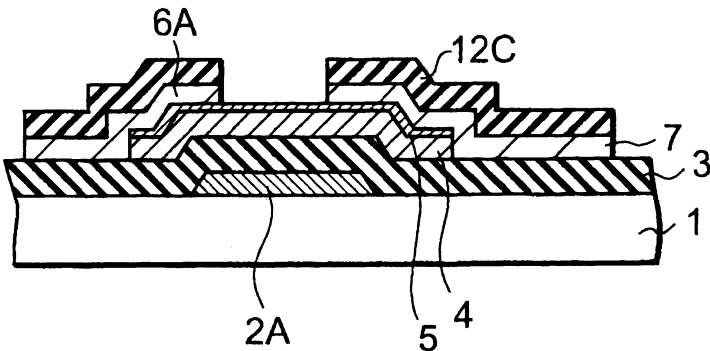


圖 7C

圖式

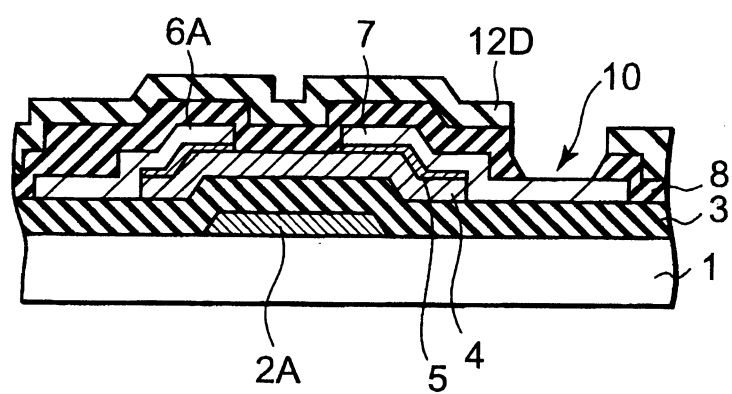


圖 7D

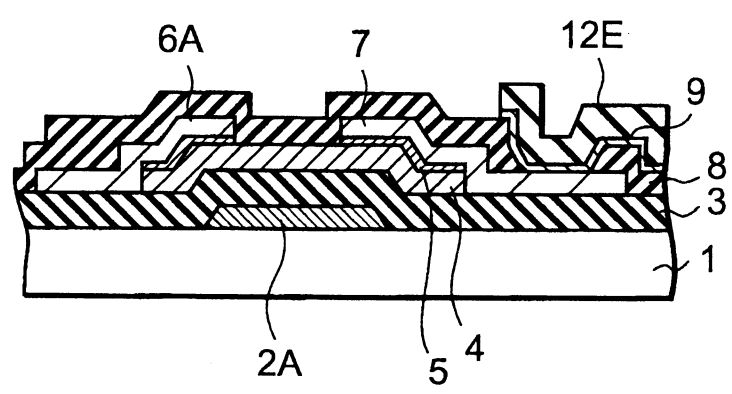


圖 7E

圖式

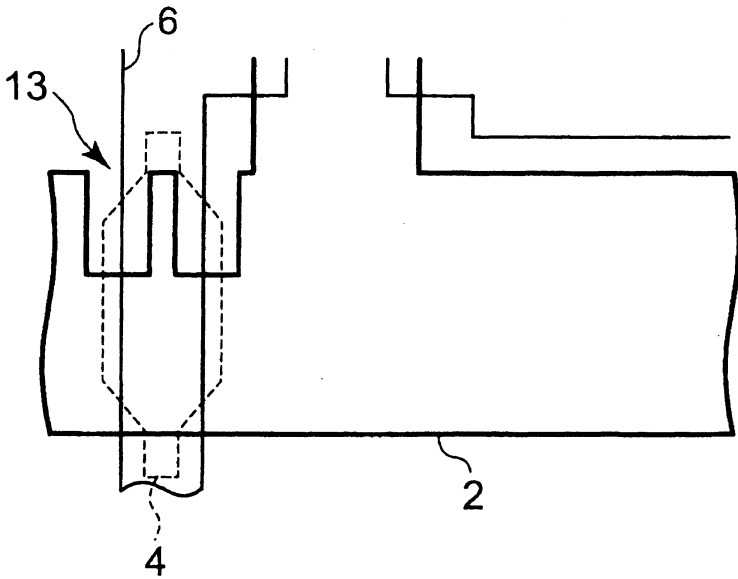


圖 8

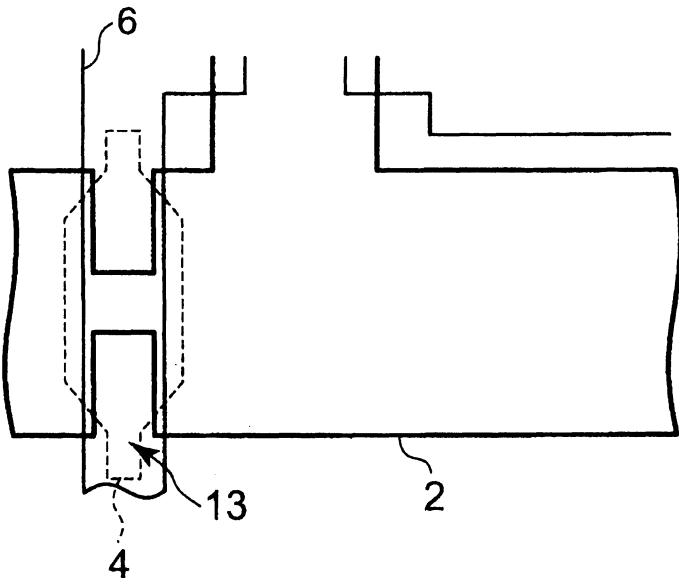


圖 9

圖式

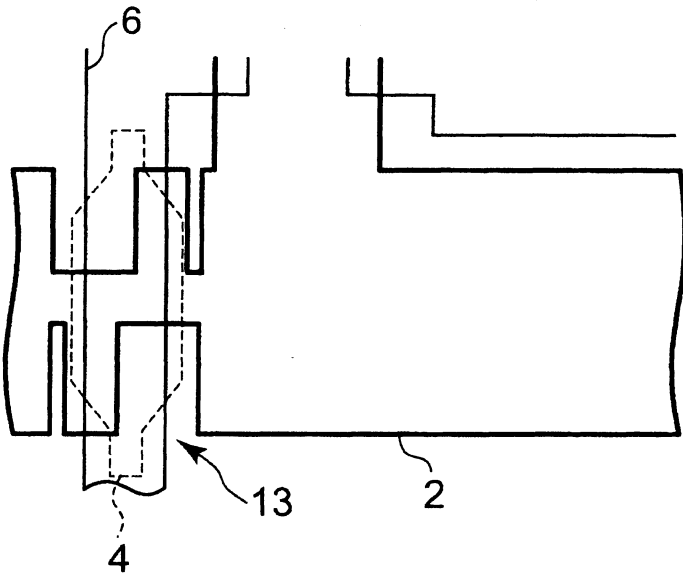


圖 10

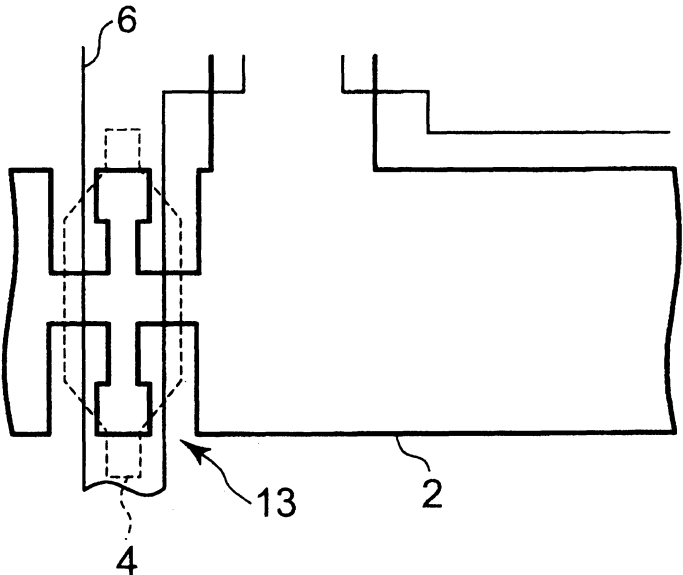


圖 11

圖式

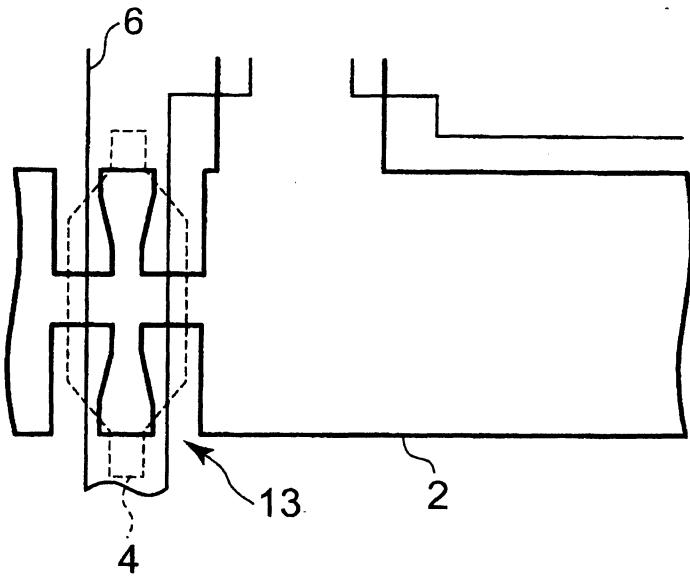


圖 12

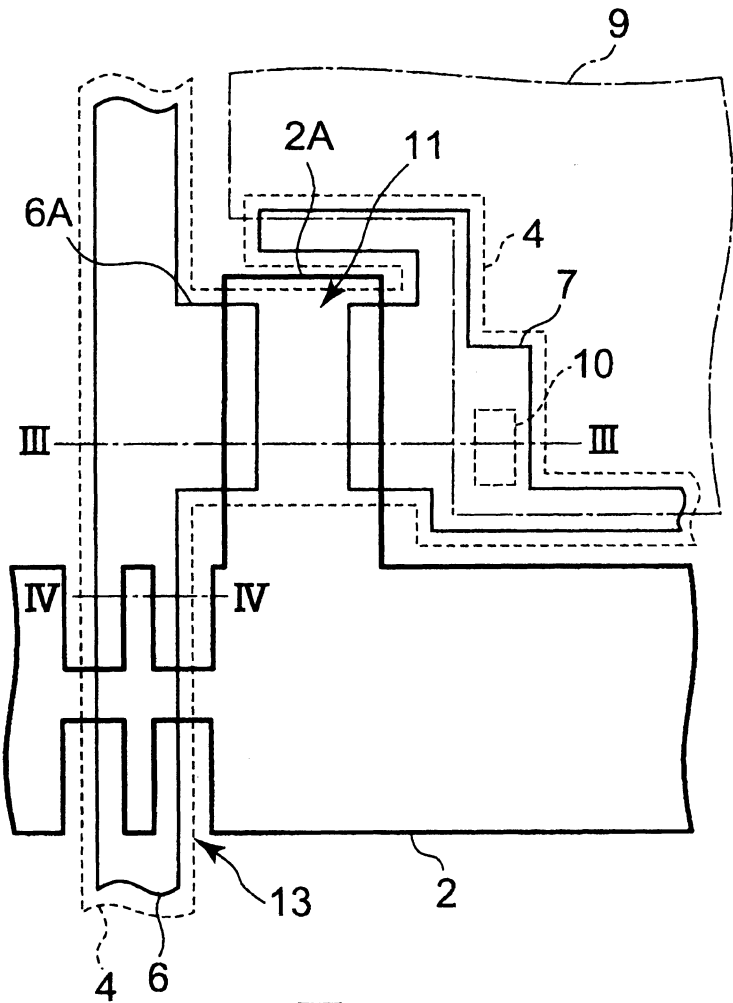


圖 13

圖式

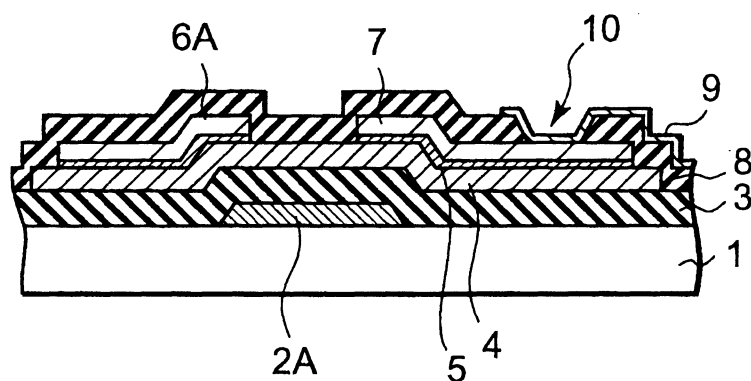


圖 14A

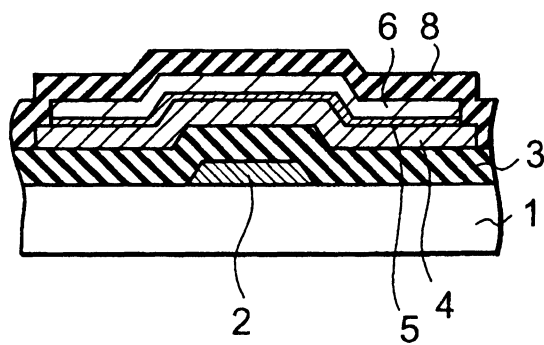


圖 14B

圖式

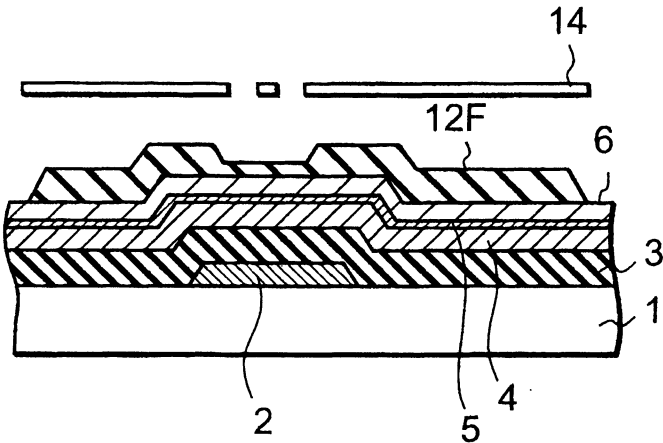


圖 15A

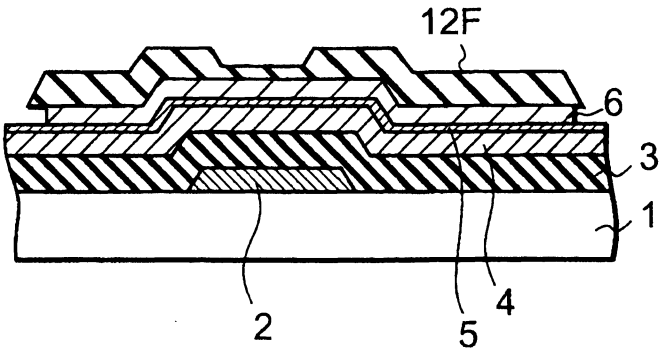


圖 15B

圖式

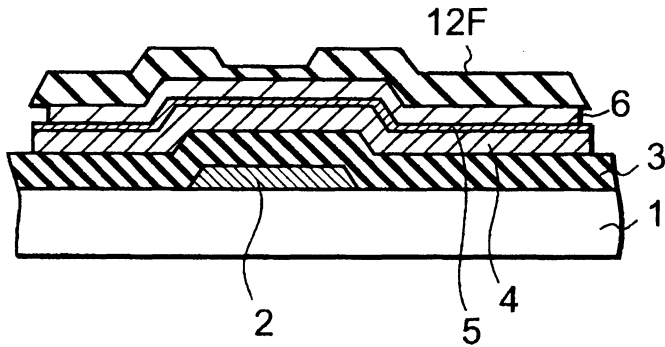


圖 15C

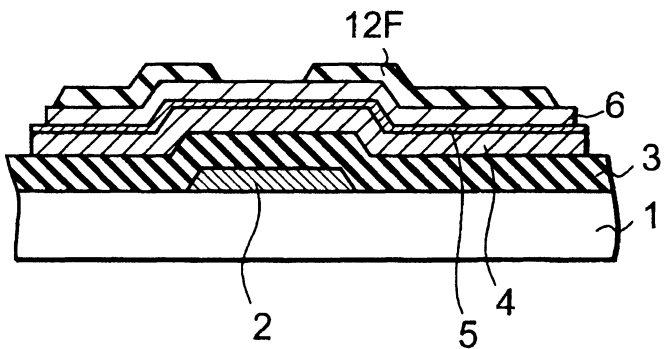


圖 15D

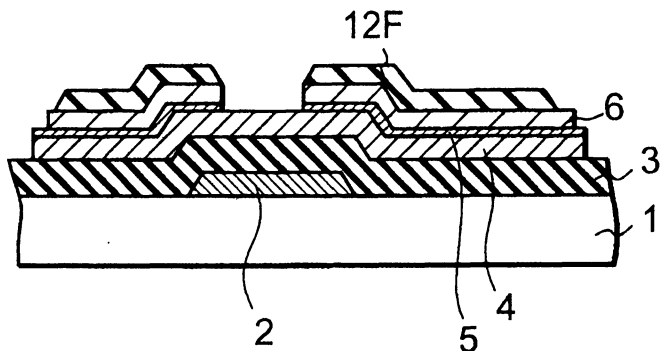


圖 15E

圖式

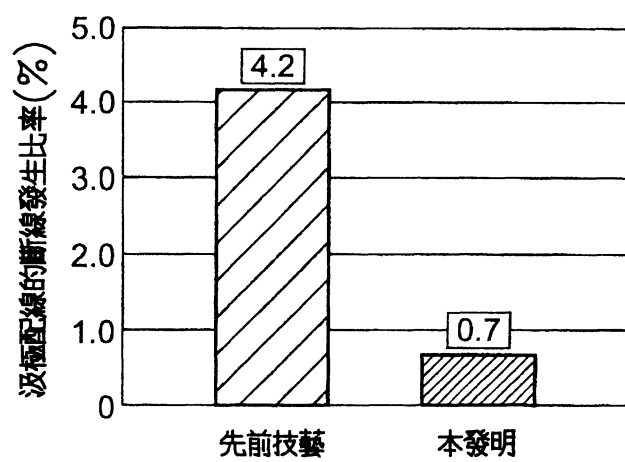


圖 16

七、指定代表圖：

(一)本案指定代表圖為：第 (5) 圖。

(二)本代表圖之元件符號簡單說明：

2：閘極配線

2A：閘極電極

4：a-Si 子層

6：汲極配線

6A：汲極電極

7：源極電極

9：像素電極

10：接觸部

11：TFT

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)