



(10) 申请公布号 CN 118215954 A

(43) 申请公布日 2024. 06. 18

(21) 申请号 202280073249.8

(22) 申请日 2022.10.04

(30) 优先权数据

2021-183508 2021.11.10 JP

(85) PCT国际申请进入国家阶段日

2024.04.29

(86) PCT国际申请的申请数据

PCT/JP2022/037179 2022.10.04

(87) PCT国际申请的公布数据

W02023/084950 JA 2023.05.19

(71) 申请人 索尼半导体解决方案公司

地址 日本神奈川

(72) 发明人 间濑航太 神田隆行 市坪太郎

森胁淳仁

(74) 专利代理机构 北京康信知识产权代理有限公司 11240

专利代理师 沈丹阳

(51) Int.Cl.

G09G 3/20 (2006.01)

G02B 27/02 (2006.01)

G02F 1/13 (2006.01)

G02F 1/133 (2006.01)

G09G 5/00 (2006.01)

H04N 5/66 (2006.01)

H04N 21/2668 (2006.01)

H04N 21/4728 (2006.01)

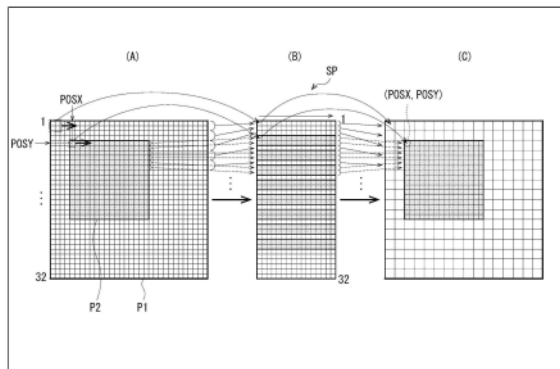
权利要求书3页 说明书43页 附图59页

(54) 发明名称

显示装置、显示系统及显示驱动方法

(57) 摘要

所公开的显示装置配备有:接收电路,能够以依次接收具有包括在第一分辨率的整个图像中的一个或多个像素值的第一图像数据、具有包括在高于第一分辨率的第二分辨率的部分图像中的一个或多个像素值的第二图像数据以及具有包括在整个图像中的一个或多个像素值的第三图像数据;显示单元,具有第一多个像素、第二多个像素和第三多个像素;以及显示驱动电路,能够执行用于基于第一图像数据以第一数量的像素为单位驱动第一多个像素的第一驱动、用于基于第二图像数据以小于第一数量的第二数量的像素为单位驱动第二多个像素的第二驱动、以及用于基于第三图像数据以第一数量的像素为单位驱动第三多个像素的第三驱动。



1. 一种显示装置, 包括:

接收电路, 被配置为依次接收第一图像数据、第二图像数据和第三图像数据, 所述第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值, 所述第二图像数据具有包括在具有高于所述第一分辨率的第二分辨率的部分图像中的一个或多个像素值, 所述部分图像具有比所述整个图像窄的图像范围, 所述第三图像数据具有包括在所述整个图像中的一个或多个像素值;

显示部, 包括第一多个像素、第二多个像素和第三多个像素; 以及

显示驱动电路, 被配置为执行第一驱动、第二驱动和第三驱动, 在所述第一驱动中基于所述第一图像数据以第一数量的像素为单位驱动所述第一多个像素, 在所述第二驱动中基于所述第二图像数据以第二数量的像素为单位驱动所述第二多个像素, 所述第二数量小于所述第一数量, 并且在所述第三驱动中基于所述第三图像数据以所述第一数量的像素为单位驱动所述第三多个像素。

2. 根据权利要求1所述的显示装置, 其中,

所述第一图像数据中的所述一个或多个像素值包括所述整个图像中包括的一个或多个行图像中的多个像素值,

所述第二图像数据中的所述一个或多个像素值包括所述部分图像中包括的一个或多个行图像中的多个像素值, 以及

所述第三图像数据中的所述一个或多个像素值包括所述整个图像中包括的一个或多个行图像中的多个像素值。

3. 根据权利要求2所述的显示装置, 其中, 所述显示驱动电路被配置为依次执行所述第一驱动、所述第二驱动和所述第三驱动。

4. 根据权利要求2所述的显示装置, 其中, 所述整个图像包括与所述部分图像相对应的图像。

5. 根据权利要求2所述的显示装置, 其中,

所述接收电路被配置为在第一时段内接收所述第一图像数据,

所述接收电路被配置为在所述第一时段之后的第二时段内接收表示具有预定像素值的一个或多个行图像的预定图像数据,

所述接收电路被配置为在所述第二时段之后的第三时段内接收所述第二图像数据,

所述接收电路被配置为在所述第三时段之后的第四时段内接收所述预定图像数据, 并且

所述接收电路被配置为在所述第四时段之后的第五时段内接收所述第三图像数据。

6. 根据权利要求5所述的显示装置, 进一步包括: 图像解压缩电路, 其中,

要由所述接收电路接收的数据经受压缩处理,

所述图像解压缩电路被配置为基于所述接收电路的接收结果来执行解压缩处理, 并且

所述显示驱动电路被配置为基于包括在所述解压缩处理的处理结果中的所述第一图像数据、所述第二图像数据和所述第三图像数据来进行操作。

7. 根据权利要求1所述的显示装置, 其中,

所述第一图像数据中的所述一个或多个像素值包括所述整个图像中包括的一个行图像中的一个或多个像素值,

包括在所述第二图像数据中的所述一个或多个像素值包括所述部分图像中包括的一个行图像中的一个或多个像素值,以及

所述第三图像数据中的所述一个或多个像素值包括所述整个图像中包括的一个行图像中的一个或多个像素值。

8. 根据权利要求7所述的显示装置,其中,所述显示驱动电路被配置为同时执行所述第一驱动、所述第二驱动和所述第三驱动。

9. 根据权利要求7所述的显示装置,其中,所述整个图像不包括与所述部分图像相对应的图像。

10. 根据权利要求1所述的显示装置,其中,所述第一图像数据、所述第二图像数据和所述第三图像数据中的每一者具有表示第一颜色的亮度的一个或多个像素值、表示第二颜色的亮度的一个或多个像素值以及表示第三颜色的亮度的一个或多个像素值。

11. 根据权利要求1所述的显示装置,其中,所述第一图像数据、所述第二图像数据和所述第三图像数据中的每一者具有表示亮度的一个或多个像素值、表示第一色差的一个或多个像素值以及表示第二色差的一个或多个像素值。

12. 根据权利要求1所述的显示装置,其中,

所述第二图像数据具有表示亮度的一个或多个像素值、表示第一色差的一个或多个像素值以及表示第二色差的一个或多个像素值,表示所述第一色差的所述一个或多个像素值的数量小于表示所述亮度的所述一个或多个像素值的数量,并且

表示所述第二色差的所述一个或多个像素值的数量小于表示所述亮度的所述一个或多个像素值的数量。

13. 根据权利要求1所述的显示装置,其中,

所述第一图像数据和所述第三图像数据中的每一者具有表示亮度的一个或多个像素值、表示第一色差的一个或多个像素值以及表示第二色差的一个或多个像素值,并且

所述第二图像数据具有与亮度对应的一个或多个像素值。

14. 根据权利要求1所述的显示装置,其中,

所述第一图像数据和所述第三图像数据中的每一者具有表示亮度的一个或多个像素值、表示第一色差的一个或多个像素值以及表示第二色差的一个或多个像素值,

表示所述第一色差的所述一个或多个像素值的数量小于表示所述亮度的所述一个或多个像素值的数量,并且

表示所述第二色差的所述一个或多个像素值的数量小于表示所述亮度的所述一个或多个像素值的数量。

15. 根据权利要求1所述的显示装置,其中,

所述显示装置进一步包括:

传感器,被配置为检测所述显示部的显示区域中的用户正在观察的部分;以及

发送电路,被配置为将所述传感器的检测结果发送至图像生成装置,所述图像生成装置被配置为发送所述第一图像数据、所述第二图像数据和所述第三图像数据,

所述部分图像包括与所述传感器的所述检测结果相对应的图像。

16. 一种显示系统,包括:

图像生成装置,被配置为依次发送第一图像数据、第二图像数据和第三图像数据,所述

第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值,所述第二图像数据具有包括在具有高于所述第一分辨率的第二分辨率的部分图像中的一个或多个像素值,所述部分图像具有比所述整个图像窄的图像范围,所述第三图像数据具有包括在所述整个图像中的一个或多个像素值;以及

显示装置,

所述显示装置包括:

接收电路,被配置为依次接收所述第一图像数据、所述第二图像数据和所述第三图像数据;

显示部,包括第一多个像素、第二多个像素和第三多个像素,以及

显示驱动电路,被配置为执行第一驱动、第二驱动和第三驱动,在所述第一驱动中基于所述第一图像数据以第一数量的像素为单位驱动所述第一多个像素,在所述第二驱动中基于所述第二图像数据以第二数量的像素为单位驱动所述第二多个像素,所述第二数量小于所述第一数量,并且在所述第三驱动中基于所述第三图像数据以所述第一数量的像素为单位驱动所述第三多个像素。

17. 根据权利要求16所述的显示系统,其中,所述图像生成装置被配置为生成具有所述第二分辨率的帧图像,被配置为在所述帧图像中指定所述部分图像,并且被配置为通过基于所述帧图像在第二方向上依次执行第一方向扫描来生成所述第一图像数据、所述第二图像数据和所述第三图像数据。

18. 根据权利要求17所述的显示系统,其中,

所述显示装置进一步包括:

传感器,被配置为检测所述显示部的显示区域中的用户正在观察的部分,以及

发送电路,被配置为将所述传感器的检测结果发送至所述图像生成装置,以及

所述图像生成装置被配置为接收从所述发送电路发送的所述传感器的所述检测结果,并且被配置为基于所述传感器的所述检测结果指定所述部分图像。

19. 一种显示驱动方法,包括:

依次接收第一图像数据、第二图像数据和第三图像数据,所述第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值,所述第二图像数据具有包括在具有高于所述第一分辨率的第二分辨率的部分图像中的一个或多个像素值,所述部分图像具有比所述整个图像窄的图像范围,并且所述第三图像数据具有包括在所述整个图像中的一个或多个像素值;

执行第一驱动,在所述第一驱动中基于所述第一图像数据以第一数量的像素为单位驱动第一多个像素;

执行第二驱动,在所述第二驱动中基于所述第二图像数据以第二数量的像素为单位驱动第二多个像素,所述第二数量小于所述第一数量;以及

执行第三驱动,在所述第三驱动中基于所述第三图像数据以所述第一数量的像素为单位驱动第三多个像素。

显示装置、显示系统及显示驱动方法

技术领域

[0001] 本公开涉及显示图像的显示装置、显示系统和显示驱动方法。

背景技术

[0002] 例如,存在基于具有低分辨率的整个图像和具有高分辨率的部分图像生成帧图像并且显示生成的帧图像的显示装置(例如,专利文献1)。

[0003] 引用列表

[0004] 专利文献

[0005] 专利文献1:日本未经审查专利申请公开号2019-197224

发明内容

[0006] 顺便提及,期望显示装置具有低功耗,并且期望功耗的进一步降低。

[0007] 期望提供一种能够降低功耗的显示装置、显示系统和显示驱动方法。

[0008] 根据本公开的实施方式的显示装置包括接收电路、显示部以及显示驱动电路。接收电路被配置为依次接收第一图像数据、第二图像数据和第三图像数据。该条第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值。该条第二图像数据具有包括在具有比第一分辨率高的第二分辨率的部分图像中的一个或多个像素值。部分图像具有比整个图像窄的图像范围。该条第三图像数据具有包括在整个图像中的一个或多个像素值。显示部包括第一多个像素、第二多个像素以及第三多个像素。显示驱动电路被配置为执行第一驱动、第二驱动和第三驱动。在第一驱动中,基于第一图像数据以第一数量的像素为单位驱动第一多个像素。在第二驱动中,基于第二图像数据以第二数量的像素为单位驱动第二多个像素。第二数量小于第一数量。在第三驱动中,基于第三图像数据以第一数量的像素为单位驱动第三多个像素。

[0009] 根据本公开的实施方式的显示系统包括图像生成装置和显示装置。图像生成装置被配置为依次传输第一图像数据、第二图像数据和第三图像数据。该条第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值。该条第二图像数据具有包括在具有比第一分辨率高的第二分辨率的部分图像中的一个或多个像素值。部分图像具有比整个图像窄的图像范围。该条第三图像数据具有包括在整个图像中的一个或多个像素值。显示装置包括接收电路、显示部和显示驱动电路。接收电路被配置为依次接收第一图像数据、第二图像数据和第三图像数据。显示部包括第一多个像素、第二多个像素以及第三多个像素。显示驱动电路被配置为执行第一驱动、第二驱动和第三驱动。在第一驱动中,基于第一图像数据以第一数量的像素为单位驱动第一多个像素。在第二驱动中,基于第二图像数据以第二数量的像素为单位驱动第二多个像素。第二数量小于第一数量。在第三驱动中,基于第三图像数据以第一数量的像素为单位驱动第三多个像素。

[0010] 根据本公开的实施方式的显示驱动方法包括:依次接收第一图像数据、第二图像数据和第三图像数据;第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多

个像素值,第二图像数据具有包括在具有高于第一分辨率的第二分辨率的部分图像中的一个或多个像素值,部分图像具有比整个图像窄的图像范围,第三图像数据具有包括在整个图像中的一个或多个像素值;执行第一驱动,在第一驱动中,基于片第一图像数据以第一数量的像素为单位驱动第一多个像素;执行第二驱动,在该第二驱动中基于第二图像数据以第二数量的像素为单位驱动第二多个像素,第二数量小于第一数量;以及执行第三驱动,在该第三驱动中基于第三图像数据以第一数量的像素为单位驱动第三多个像素。

[0011] 在根据本公开的实施方式的显示装置、显示系统和显示驱动方法中,依次接收这条第一图像数据、这条第二图像数据和这条第三图像数据。该条第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值。该条第二图像数据具有包括在具有比第一分辨率高的第二分辨率的部分图像中的一个或多个像素值。部分图像具有比整个图像窄的图像范围。该条第三图像数据具有包括在整个图像中的一个或多个像素值。此后,基于第一图像数据以第一数量的像素为单位驱动第一多个像素。基于第二图像数据以小于第一数量的第二数量的像素为单位驱动第二多个像素。基于第三图像数据以第一数量的像素为单位驱动第三多个像素。

附图说明

[0012] 图1是示出根据本公开的第一实施方式的显示系统的配置示例的框图。

[0013] 图2是示出通过图1中所示的图像生成电路生成的图像的示例的说明图。

[0014] 图3是示出图1中所示的显示系统的操作示例的说明图。

[0015] 图4是示出图1中所示的显示系统的传输带的说明图。

[0016] 图5是示出在图1中示出的显示面板的配置示例的框图。

[0017] 图6是示出图1中示出的显示控制器的输入信号的示例的时序图。

[0018] 图7是示出图1中示出的显示控制器的输入信号的示例的另一时序图。

[0019] 图8是示出在图1中示出的显示控制器的输出信号的示例的时序图。

[0020] 图9是示出图1中示出的显示控制器的输出信号的示例的另一时序图。

[0021] 图10是示出像素驱动操作的示例的说明图。

[0022] 图11是示出像素驱动操作的另一示例的说明性示图。

[0023] 图12是示出图1中所示的头戴式显示器中的像素驱动操作的示例的说明图。

[0024] 图13是示出图1中所示的显示系统中的显示操作的示例的时序图。

[0025] 图14是示出在图1中示出的显示系统中的显示操作的另一示例的时序图。

[0026] 图15是示出图1中所示的显示系统的操作示例的说明图。

[0027] 图16是示出图1中所示的显示系统的另一操作示例的说明图。

[0028] 图17是示出图1中所示的显示系统的另一操作示例的说明图。

[0029] 图18是示出图1中所示的显示系统的另一操作示例的说明图。

[0030] 图19是示出根据第一实施方式的变形例的显示系统的操作示例的说明图。

[0031] 图20是示出根据第一实施方式的另一变形例的显示系统的配置示例的框图。

[0032] 图21是示出在图20中示出的显示系统中的图像信号中包括的多条图像数据的示例的说明图。

[0033] 图22是示出在图20中示出的显示系统中的图像信号中包括的多条图像数据的另

一示例的说明性示图。

[0034] 图23是示出在图20中示出的显示系统中的图像信号中包括的多条图像数据的另一示例的说明性示图。

[0035] 图24A是示出根据第一实施方式的另一变形例的显示系统的操作示例的表格。

[0036] 图24B是示出根据第一实施方式的另一变形例的显示系统的操作示例的另一表格。

[0037] 图24C是示出根据第一实施方式的另一变形例的显示系统的操作示例的另一表格。

[0038] 图25是示出根据第一实施方式的另一变形例的显示系统的操作示例的说明图。

[0039] 图26是示出根据第一实施方式的另一变形例的显示系统的操作示例的说明图。

[0040] 图27是示出根据第一实施方式的另一变形例的显示系统的操作示例的说明图。

[0041] 图28是示出根据第一实施方式的另一变形例的显示系统的操作示例的说明图。

[0042] 图29是示出根据第一实施方式的另一变形例的由图像生成电路生成的图像的示例的说明图。

[0043] 图30是示出根据第一实施方式的另一变形例的显示系统的操作示例的说明图。

[0044] 图31是示出根据第一实施方式的另一变形例的显示系统的传输带的说明图。

[0045] 图32是示出根据第一实施方式的另一变形例的显示控制器的输出信号的示例的时序图。

[0046] 图33是示出根据第一实施方式的另一变形例的显示控制器的输出信号的示例的另一时序图。

[0047] 图34是示出根据第一实施方式的另一变形例的像素驱动操作的示例的说明图。

[0048] 图35是示出根据第一实施方式的另一变形例的像素驱动操作的另一示例的说明性示图。

[0049] 图36是示出根据第二实施方式的显示系统的配置示例的框图。

[0050] 图37是示出图36中示出的显示系统的操作示例的说明图。

[0051] 图38是示出图36中示出的显示系统的传输带的说明图。

[0052] 图39是示出图36中示出的显示控制器的输入信号的示例的时序图。

[0053] 图40是示出图36中示出的显示控制器的输入信号的示例的另一时序图。

[0054] 图41是示出图36中示出的显示控制器的输出信号的示例的时序图。

[0055] 图42是示出在图36中示出的显示控制器的输出信号的示例的另一时序图。

[0056] 图43是示出图36中所示的头戴式显示器中的像素驱动操作的示例的说明图。

[0057] 图44是示出根据第二实施方式的变形例的显示系统的操作示例的说明图。

[0058] 图45是示出根据第二实施方式的变形例的显示系统的传输带的说明图。

[0059] 图46是示出根据第二实施方式的变形例的显示控制器的输出信号的示例的时序图。

[0060] 图47是示出根据第二实施方式的变形例的显示控制器的输出信号的示例的另一时序图。

[0061] 图48是示出根据第二实施方式的变形例的像素驱动操作的示例的说明图。

[0062] 图49是示出根据第二实施方式的变形例的像素驱动操作的另一示例的说明性示

图。

- [0063] 图50是示出根据应用示例的头戴式显示器的外观配置的透视图。
- [0064] 图51是示出根据应用示例的另一头戴式显示器的外观配置的透视图。
- [0065] 图52A是示出根据另一应用示例的数字静态相机的外观配置的正视图。
- [0066] 图52B是示出根据另一应用示例的数字静态相机的外观配置的后视图。
- [0067] 图53是示出根据另一应用示例的电视装置的外观配置的后视图。
- [0068] 图54是示出根据另一应用示例的智能电话的外观配置的后视图。
- [0069] 图55A是示出根据另一应用示例的车辆配置示例的说明图。
- [0070] 图55B是示出根据另一应用示例的车辆配置示例的另一说明图。
- [0071] 图56是示出根据另一修改例的显示面板的配置示例的框图。
- [0072] 图57是示出图56中所示的像素的配置示例的电路图。
- [0073] 图58是示出图56中所示的像素的另一配置示例的电路图。
- [0074] 图59是示出图56中所示的像素的另一配置示例的电路图。
- [0075] 图60是示出图56中所示的像素的另一配置示例的电路图。
- [0076] 图61是示出图56中所示的像素的另一配置示例的电路图。
- [0077] 图62是示出图56中所示的像素的另一配置示例的电路图。
- [0078] 图63是示出图56中所示的像素的另一配置示例的电路图。
- [0079] 图64是示出图56中所示的像素的另一配置示例的电路图。

具体实施方式

[0080] 下面参考附图详细描述本公开的一些实施方式。应注意,按照下列顺序进行描述。

[0081] 1.第一实施方式

[0082] 2.第二实施方式

[0083] 3.应用示例

[0084] <1.第一实施方式>

[0085] [配置示例]

[0086] 图1示出了根据实施方式的显示系统(显示系统1)的配置示例。应注意,根据本公开的实施方式的显示装置和显示驱动方法通过本实施方式体现,并且因此一起描述。

[0087] 显示系统1包括图像生成装置10和头戴式显示器20。显示系统1用于增强现实(AR: Augmented Reality)或虚拟现实(VR: Virtual Reality)。显示系统1被配置为执行中央凹渲染(Foveated Rendering),在该中央凹渲染中,在生成图像时,以高分辨率渲染正被注视的区域,并且以低分辨率渲染另一区域。在该示例中,显示系统1使用诸如HDMI(注册商标)(高清晰度多媒体接口)或MIPI(注册商标)(移动行业处理器接口)的接口来执行图像生成装置10与头戴式显示器20之间的通信。要注意的是,在该示例中,通过有线通信执行该通信;然而,该通信不限于此,并且可以通过无线通信来执行。

[0088] 在显示系统1中,头戴式显示器20基于从图像生成装置10发送的图像信号SP来显示图像。头戴式显示器20的加速度传感器22(稍后描述)检测诸如头戴式显示器20的方向的运动。此外,头戴式显示器20的眼睛跟踪传感器23(稍后描述)检测佩戴头戴式显示器20的用户的眼睛的方向,从而检测用户正在观看显示图像的哪个部分。头戴式显示器20将包括

这种检测结果的检测信号SD供应至图像生成装置10。图像生成装置10基于加速度传感器22的检测结果生成对应于头戴式显示器20的方向的图像(整个图像P1)。此外,图像生成装置10基于眼睛跟踪传感器23的检测结果指定包括用户正在观看整个图像P1的部分的图像(部分图像P2)。此后,图像生成装置10生成包括具有低分辨率并表示整个图像P1的图像数据和具有高分辨率并表示部分图像P2的图像数据的图像信号SP,并且将生成的图像信号SP发送至头戴式显示器20。

[0089] (图像生成装置10)

[0090] 图像生成装置10被配置为生成要在头戴式显示器20上显示的图像。图像生成装置10包括图像生成电路11、发送电路12和接收电路13。

[0091] 图像生成电路11被配置为例如通过执行预定处理(诸如渲染处理)生成将要在头戴式显示器20上显示的图像。图像生成电路11包括发送信号生成电路18。发送信号生成电路18被配置为基于由图像生成电路11生成的图像来生成要发送的图像信号SP。

[0092] 图像生成电路11基于包括在从接收电路13提供的数据中的加速度传感器22的检测结果,生成表示对应于虚拟空间中的头戴式显示器20的方向的风景的整个图像P1。此外,图像生成电路11基于包括在从接收电路13提供的数据中的眼睛跟踪传感器23的检测结果来指定表示用户正在观看与虚拟空间中的头戴式显示器20的方向对应的风景的部分的部分图像P2。

[0093] 图2示出了由图像生成电路11生成的图像的示例。在图2中,正方形表示头戴式显示器20中的多个像素。在该示例中,为了便于说明,类似地在横向上并排地设置32个像素,并且在纵向方向上并排地设置32个像素。整个图像P1包括人9的图像。图像生成电路11基于包括在从接收电路13提供的数据中的眼睛跟踪传感器23的检测结果指定包括用户正在观看整个图像P1的部分的部分图像P2。在该示例中,部分图像P2包括人9的面部的图像。在该示例中,部分图像P2在水平方向(图2中的横向方向)上的尺寸是整个图像P1在水平方向上的尺寸的一半,并且部分图像P2在垂直方向(图2中的纵向方向)上的尺寸是整个图像P1在垂直方向上的尺寸的一半。换言之,部分图像P2的区域是整个图像P1的区域的1/4。

[0094] 发送信号生成电路18基于由图像生成电路11生成的这种图像生成要发送的图像信号SP。

[0095] 图3示出了显示系统1的操作示例,其中(A)指示由图像生成电路11生成的图像,(B)指示包括在图像信号SP中的多条图像数据,以及(C)指示头戴式显示器20中的显示驱动操作。在图3中,阴影部分表示与部分图像P2相关的部分。在图3的(A)中,在这个示例中,部分图像P2的左上像素在整个图像P1中的位置是从左边的第五个(POSX=5)和从顶部的第五个(POSY=5)。

[0096] 如图3的(A)和(B)中所示,发送信号生成电路18对由图像生成电路11生成的整个图像P1从上到下依次执行从左到右的扫描,从而生成图像信号SP。发送信号生成电路18将布置在整个图像P1中的两行和两列中的四个像素值转换成一个像素值,并且在与整个图像P1的部分图像P2重叠的部分中原样输出一个像素值,从而生成图像信号SP中的多条图像数据。

[0097] 具体地,在该示例中,发送信号生成电路18基于包括在整个图像P1的第一行和第二行中的64个像素值将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与

整个图像P1相关的十六个像素值。因此,发送信号生成电路18在图像信号SP中生成第一行中的图像数据。

[0098] 发送信号生成电路18基于包括在整个图像P1的第三行和第四行中的64个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的十六个像素值。因此,发送信号生成电路18在图像信号SP中生成第二行中的图像数据。

[0099] 发送信号生成电路18基于包括在整个图像P1的第五行和第六行中的64个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的十六个像素值。因此,发送信号生成电路18在图像信号SP中生成第三行中的图像数据。

[0100] 发送信号生成电路18原样输出与包括在整个图像P1的第五行中的32个像素值中的部分图像P2相关的16个像素值,并原样输出与包括在整个图像P1的第六行中的32个像素值中的部分图像P2相关的16个像素值。由此,发送信号生成电路18在图像信号SP中生成第四行和第五行的图像数据。

[0101] 如上,发送信号生成电路18将布置在整个图像P1中的两行和两列中的四个像素值转换成一个像素值,并且输出与整个图像P1的部分图像P2重叠的部分中的像素值。因此,发送信号生成电路18将整个图像P1转换成具有较低分辨率的整个图像P1。同时,部分图像P2的分辨率不改变。因此,转换的整个图像P1的分辨率变得低于部分图像P2的分辨率。发送信号生成电路18将布置在整个图像P1的整个图像中的两行和两列中的四个像素值转换成一个像素值;因此,转换的整个图像P1包括对应于部分图像P2的图像。此外,在图3的示例中,发送信号生成电路18从顶部到底部依次执行处理,从而生成图像信号SP;因此,例如,在图像信号SP中,生成其中包括在整个图像P1中的一个行图像中的像素值和包括在部分图像P2中的两个行图像中的像素值在纵向上交替布置的部分。

[0102] 因此,发送信号生成电路18基于由图像生成电路11生成的图像来生成包括如图3的(B)中所示的多个像素值的多条图像数据。此后,发送信号生成电路18生成包括多条图像数据和表示部分图像P2在整个图像P1中的位置(参数POSX和POSY)的图像位置数据的图像像素SP。

[0103] 发送电路12(图1)被配置为将从图像生成电路11提供的图像信号SP发送至头戴式显示器20。发送电路12被配置为,例如,在垂直时段V的未发送该条图像数据的消隐时段中,使用该条图像数据的数据格式来发送该条图像位置数据。此外,例如,发送电路12可在消隐时段中发送这条图像位置数据作为控制数据。此外,发送电路12可使用与用于传输这条图像数据的接口不同的诸如I2C或SPI(串行外围接口)的通用接口传输这条图像位置数据。

[0104] 图4示出了显示系统1中的传输带。在图4中,无阴影部分表示与整个图像P1相关的图像数据,并且阴影部分表示与部分图像P2相关的图像数据。该示例中的图像信号SP中包括的多条图像数据包括32行的多条图像数据。为了便于说明,32行的各图像数据附加有数据编号NSP。每行中的图像数据是与整个图像P1相关的图像数据或者与部分图像P2相关的图像数据。为了说明方便,与整个图像P1相关的十六行的每条图像数据附有数据编号N1,并且与部分图像P2相关的十六行的每条图像数据附有数据编号N2。

[0105] 包括在图像信号SP中的多条图像数据中的像素值的数量是包括在整个图像P1中的像素值的数量的一半。因此,与转换之前的整个图像P1照原样传输的情况相比,显示系统1可以将图像数据量减小至一半。

[0106] 接收电路13(图1)被配置为接收从头戴式显示器20发送的检测信号SD。接收电路13然后将关于加速度传感器22的检测结果和眼球跟踪传感器23的检测结果的数据提供给图像生成电路11。该条数据包括在该检测信号SD中。

[0107] (头戴式显示器20)

[0108] 头戴式显示器20包括接收电路21、加速度传感器22、眼睛跟踪传感器23、处理器24、发送电路25、显示控制器26和显示面板27。

[0109] 接收电路21被配置为接收从图像生成装置10发送的图像信号SP。接收电路21然后将图像信号SP中包括的图像数据和图像位置数据提供至处理器24。

[0110] 加速度传感器22被配置为检测诸如头戴式显示器20的方向的运动。加速度传感器22例如可以使用6轴惯性传感器。因此,在显示系统1中,可以在虚拟空间中生成对应于头戴式显示器20的方向的整个图像P1。

[0111] 眼睛跟踪传感器23被配置为检测佩戴头戴式显示器20的用户的眼睛的方向。因此,在显示系统1中,可以检测用户正在观看显示图像的哪个部分,并且可以指定包括用户正在观看整个图像P1的部分的部分图像P2。

[0112] 处理器24被配置为控制头戴式显示器20的操作,并且例如包括CPU(中央处理单元)、GPU(图形处理单元)等。具体地,处理器24基于从接收电路21提供的多条图像数据执行例如预定图像处理,并且将已经经历了图像处理的多条图像数据与该条图像位置数据一起提供给显示控制器26。另外,处理器24将加速度传感器22的检测结果和眼球跟踪传感器23的检测结果提供给发送电路25,并且使发送电路25发送这些检测结果。

[0113] 发送电路25被配置为将包括从处理器24提供的加速度传感器22的检测结果和眼球跟踪传感器23的检测结果的检测信号SD发送至图像生成装置10。

[0114] 显示控制器26被配置为基于从处理器24提供的多条图像数据和多条图像位置数据控制显示面板27的操作。

[0115] 显示面板27被配置为基于显示控制器26的控制显示图像。在该示例中,显示面板27是有机EL(电致发光)显示面板。应注意,显示面板27不限于此,并且例如可以是液晶显示面板。

[0116] 图5示出了显示面板27的配置示例。显示面板27包括像素阵列31、像素信号生成电路32和扫描电路33。

[0117] 像素阵列31包括多个信号线SGL、多个控制线CTL和多个像素PIX。

[0118] 多条信号线SGL在垂直方向(图5中的纵向方向)上延伸并且在水平方向(图5中的横向方向)上并排设置。多个信号线SGL各自将由像素信号生成电路32生成的像素信号供应至像素PIX。

[0119] 多条控制线CTL在水平方向(图5中的横向方向)上延伸,并且在垂直方向(图5中的纵向方向)上并排设置。多个控制线CTL各自将由扫描电路33生成的控制信号供应至像素PIX。

[0120] 多个像素PIX在像素阵列31中布置成矩阵。基于通过控制线CTL供应的控制信号控制多个像素PIX的每一个,并且通过像素信号线SGL供应的像素信号被写至多个像素PIX的每一个。因此,多个像素PIX的每一个被配置为发射具有与写入的像素信号对应的亮度的光。在水平方向上并排布置的一行的像素PIX构成像素线L。

[0121] 像素信号生成电路32被配置为基于要显示的图像数据生成像素信号,并将所生成的像素信号施加至多个信号线SGL中的每一者。

[0122] 扫描电路33通过生成控制信号并且将生成的控制信号施加至多个控制线CTL中的每一者来以一个或多个像素线L为单位扫描多个像素PIX作为扫描单元。

[0123] 在本文中,接收电路21对应于本公开中的“接收电路”的具体示例。转换的整个图像P1对应于本公开中的“整个图像”的具体示例。部分图像P2对应于本公开中的“部分图像”的具体示例。像素阵列31对应于本公开中的“显示部”的具体示例。显示控制器26、像素信号生成电路32和扫描电路33对应于本公开中的“显示驱动电路”的具体示例。眼睛跟踪传感器23对应于本公开中的“传感器”的具体示例。发送电路25与本公开中的“发送电路”的具体示例对应。

[0124] [操作和工作]

[0125] 接下来,描述根据本实施方式的显示系统1的操作和工作。

[0126] 首先,参考图1给出显示系统1的整个操作的概况的描述。图像生成装置10的接收电路13接收从头戴式显示器20传输的检测信号SD,并且将关于加速度传感器22的检测结果和眼球跟踪传感器23的检测结果的数据条提供至图像生成电路11。该条数据包括在该检测信号SD中。图像生成电路11基于包括在从接收电路13提供的数据中的加速度传感器22的检测结果,生成表示对应于虚拟空间中的头戴式显示器20的方向的风景的整个图像P1。此外,图像生成电路11基于包括在从接收电路13提供的数据中的眼睛跟踪传感器23的检测结果指定包括用户正在观看整个图像P1的部分的部分图像P2。发送信号生成电路18基于由图像生成电路11生成的图像来生成要发送的图像信号SP。图像信号SP包括多条图像数据和表示部分图像P2在整个图像P1中的位置的图像位置数据。发送电路12将图像信号SP发送至头戴式显示器20。

[0127] 头戴式显示器20的接收电路21接收从图像生成装置10传输的图像信号SP,并且将包括在图像信号SP中的多条图像数据和多条图像位置数据供应至处理器24。处理器24基于从接收电路21提供的多条图像数据执行预定图像处理,并将经过图像处理的多条图像数据与该条图像位置数据一起提供给显示控制器26。显示控制器26基于从处理器24提供的多条图像数据和多条图像位置数据控制显示面板27的操作。显示面板27基于显示控制器26的控制显示图像。

[0128] 加速度传感器22检测诸如头戴式显示器20的方向的运动。眼睛跟踪传感器23检测佩戴头戴式显示器20的用户的眼眼的方向。处理器24将加速度传感器22的检测结果和眼球跟踪传感器23的检测结果提供给发送电路25。发送电路25将包括从处理器24提供的加速度传感器22的检测结果和眼球跟踪传感器23的检测结果的检测信号SD发送至图像生成装置10。

[0129] (详细操作)

[0130] 在图像生成装置10中,图像生成电路11基于包括在从接收电路13提供的数据中的加速度传感器22的检测结果,生成表示对应于虚拟空间中的头戴式显示器20的方向的风景的整个图像P1。此外,图像生成电路11基于包括在从接收电路13提供的数据中的眼睛跟踪传感器23的检测结果指定包括用户正在观看整个图像P1的部分的部分图像P2。

[0131] 发送信号生成电路18基于由图像生成电路11生成的图像来生成要发送的图像信

号SP。具体地,发送信号生成电路18将布置在整个图像P1中的两行和两列中的四个像素值转换成一个像素值。此外,发送信号生成电路18输出如其在与整个图像P1的部分图像P2重叠的部分中的像素值。因此,发送信号生成电路18基于由图像生成电路11生成的图像来生成包括如图3的(B)中所示的多个像素值的多条图像数据。然后,发送信号生成电路18生成包括多条图像数据和表示部分图像P2在整个图像P1中的位置(参数POSX和POSY)的图像位置数据的图像信号SP。

[0132] 此后,发送电路12将从图像生成电路11提供的图像信号SP发送至上戴式显示器20。

[0133] 在上戴式显示器20中,接收电路21接收从图像生成装置10传输的图像信号SP,并且将包括在图像信号SP中的多条图像数据和多条图像位置数据供应至处理器24。处理器24基于从接收电路21提供的多条图像数据执行预定图像处理,并将经过图像处理的多条图像数据与该条图像位置数据一起提供给显示控制器26。

[0134] 图6示出了输入至显示控制器26的信号的示例,其中(A)表示垂直同步信号VS_IN的波形,(B)表示水平同步信号HS_IN的波形,(C)表示垂直数据启动信号VDE_IN的波形,以及(D)表示数据信号DATA_IN。在图6的(D)中,无阴影部分表示与整个图像P1相关的图像数据,并且阴影部分表示与部分图像P2相关的图像数据。

[0135] 在时刻t1,生成垂直同步信号VS_IN的脉冲,并且垂直时段V开始(图6的(A))。此外,每当水平时段H开始时,生成水平同步信号HS_IN的脉冲(图6的(B))。

[0136] 此后,在时刻t2,垂直数据启动信号VDE_IN从低电平变为高电平(图6的(C))。在垂直数据启动信号VDE_IN处于高电平的期间中的数据信号DATA_IN表示图像数据(图6的(D))。在该示例中,在32个水平时段H上提供数据信号DATA_IN。数据信号DATA_IN包括与32个水平时段H对应的32个图像数据。对于包括在图4中示出的图像信号SP中的32行,32个图像数据中的每一者对应于对应的一个图像数据(数据数目NSP=1至32)。图6还示出了除了数据编号NSP之外的数据编号N1和N2。

[0137] 图7示出了数据信号DATA_IN的示例。例如,图像信号SP中包括的第二行中的图像数据对应于数据信号DATA_IN中包括的32条图像数据中的第二条图像数据。这条图像数据包括与整个图像P1相关的十六个像素值。此外,例如,包括在图像信号SP中的第四行中的该条图像数据对应于包括在数据信号DATA_IN中的32条图像数据的第四条图像数据。这条图像数据包括与部分图像P2相关的十六个像素值。

[0138] 此后,在时刻t3,垂直数据启动信号VDE_IN从高电平变为低电平(图6的(C))。此后,在时刻t4,该垂直时段V结束,并且下一垂直时段V开始。

[0139] 显示控制器26基于从处理器24提供的这些图像数据执行预定处理,从而生成垂直同步信号VS_OUT、水平同步信号HS_OUT、垂直数据启动信号VDE_OUT和数据信号DATA_OUT。

[0140] 图8示出了从显示控制器26输出的信号的示例,其中(A)表示垂直同步信号VS_OUT的波形,(B)表示水平同步信号HS_OUT的波形,(C)表示垂直数据启动信号VDE_OUT的波形,以及(D)表示数据信号DATA_OUT。在图8的(D)中,无阴影部分表示与整个图像P1相关的图像数据,并且阴影部分表示与部分图像P2相关的图像数据。

[0141] 与图6中的情况一样,在时刻t11,生成垂直同步信号VS_OUT的脉冲,并且垂直时段V开始(图8的(A))。此外,每当水平时段H开始时,生成水平同步信号HS_OUT的脉冲(图8的

(B))。

[0142] 此后,在时刻 t_{12} ,垂直数据启动信号VDE_OUT从低电平变为高电平(图8的(C))。在该示例中,显示控制器26在32个水平时段H上输出32个图像数据作为数据信号DATA_OUT(图8的(D))。32条图像数据各自对应于数据信号DATA_IN中的32条图像数据中的相应一个(图6的(D))。换言之,32条图像数据各自对应于包括在图3和图4的(B)中示出的图像信号SP中的32行中的多条图像数据中的相应的。

[0143] 显示控制器26执行控制以基于数据信号DATA_OUT中包括的与整个图像P1相关的多条图像数据以布置在两行和两列中的四个像素PIX为单位驱动显示面板27中的多个像素PIX。此外,显示控制器26执行控制以基于数据信号DATA_OUT中包括的与部分图像P2相关的多条数据以一个像素PIX为单位驱动显示面板27中的多个像素PIX。

[0144] 图9示出了从图8中的时刻 t_{13} 到时刻 t_{17} 的数据信号DATA_OUT以及基于数据信号DATA_OUT的显示驱动操作的示例。图10和图11各自示出了显示面板27的操作的示例。

[0145] 显示面板27在从时刻 t_{13} 到时刻 t_{14} 的时段内对由图9中的符号W1表示的两条像素线L执行显示驱动操作。

[0146] 在从时刻 t_{13} 到时刻 t_{14} 的这个时段内,如图9所示,显示控制器26输出包括与整个图像P1相关的十六个像素值的图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“2”,其数据数量N1为“2”。如图10中所示,显示控制器26执行控制以基于这条图像数据以四个像素PIX为单位驱动与数据数 $N1=2$ 相对应的两条像素线L。

[0147] 在这种情况下,如图10所示,扫描电路33以两条像素线L的扫描单元US扫描多个像素PIX。此外,像素信号生成电路32将相同的像素信号施加至彼此相邻的两个信号线SGL。因此,相同的像素信号被写入所选择的两个像素线L中的四个像素PIX。由此,显示面板27以四个像素PIX的单位UD驱动多个像素PIX。

[0148] 因此,像素信号生成电路32将与整个图像P1相关的像素信号写入图9中的符号W1所指示的两个像素线L中。

[0149] 接下来,显示面板27在从时刻 t_{14} 到时刻 t_{17} 的时段内对由图9中的符号W2表示的两条像素线L执行显示驱动操作。

[0150] 首先,在从时刻 t_{14} 到时刻 t_{15} 的时段内,如图9所示,显示控制器26输出包括与整个图像P1相关的十六个像素值的图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“3”,其数据数量N1为“3”。如图10中所示,显示控制器26执行控制以基于这条图像数据以四个像素PIX为单位驱动与数据数 $N1=3$ 对应的两条像素线L。

[0151] 在此示例中,如图9中所说明,显示控制器26将十六个像素值中的第三到第十像素值设定为表示黑色的像素值。显示面板27进行控制以不将像素信号写入与第三至第十像素值对应的像素PIX。应注意,这不是限制性的,并且显示控制器26可以基于具有值0的像素值将像素信号写入与第三像素值至第十像素值对应的像素PIX。此外,在该示例中,显示控制器26将16个像素值中的第三像素值至第十像素值设置为表示黑色的像素值,但是这不是限制性的。第三像素值至第十像素值可不被设置为表示黑色的像素值,并且可保持在它们的原始像素值。

[0152] 图12示出了对由图9中的符号W2表示的两条像素线L的显示驱动操作的示例,其中,(A)表示从时刻 t_{14} 到时刻 t_{15} 的操作,(B)表示从时刻 t_{15} 到时刻 t_{16} 的操作,以及(C)表

示从时刻 t_{16} 到时刻 t_{17} 的操作。如图12的(A)中所示,从时刻 t_{14} 至时刻 t_{15} ,像素信号生成电路32将对应于第一像素值、第二像素值和第十一像素值至第十六像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0153] 在从时刻 t_{15} 到时刻 t_{16} 的下一时段中,如图9所示,显示控制器26输出包括与部分图像P2有关的16个像素值的图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“4”,其数据数量N2为“1”。显示控制器26基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。此后,如图11所示,显示控制器26执行控制以基于这片图像数据以一个像素PIX为单位驱动与数据数 $N2=1$ 相对应的一个像素线L。

[0154] 在这种情况下,如图11所示,扫描电路33以一个像素线L的扫描单元US扫描多个像素PIX。此外,像素信号生成电路32将多个像素信号的每一个施加至多个信号线SGL中对应的一个。因此,一个像素信号被写入所选择的一个像素线中的一个像素PIX。由此,显示面板27以一个像素PIX的单位UD驱动多个像素PIX。

[0155] 如图12的(B)中所示,从时刻 t_{15} 至时刻 t_{16} ,像素信号生成电路32将对应于十六个像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0156] 在从时刻 t_{16} 到时刻 t_{17} 的下一时段中,如图9所示,显示控制器26输出包括与部分图像P2有关的16个像素值的图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“5”,其数据数量N2为“2”。显示控制器26基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。此后,如图11所示,显示控制器26执行控制以基于这片图像数据以一个像素PIX为单位驱动与数据数 $N2=2$ 相对应的一个像素线L。

[0157] 如图12的(C)中所示,从时刻 t_{16} 至时刻 t_{17} ,像素信号生成电路32将对应于十六个像素值的像素信号写入对应于这些像素信号的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0158] 因此,如图12的(A)至(C)中所示,像素信号生成电路32在从时刻 t_{14} 至时刻 t_{17} 的时段内将与整个图像P1相关的像素信号或与部分图像P2相关的像素信号写入图9中由符号W2表示的两个像素线L中的所有像素PIX。

[0159] 如图8所示,即使在此之后,显示控制器26和显示面板27也类似地操作。此后,在时刻 t_{18} ,垂直数据启动信号VDE_OUT从高电平变为低电平(图8的(C))。此后,在时刻 t_{19} ,该垂直时段V结束,下一垂直时段V开始。

[0160] 图13示出显示面板27的操作示例。在此示例中,帧速率为120Hz。在这种情况下,时段T为8.3[msec.]($=1/120[\text{Hz}]$)。

[0161] 在该示例中,扫描电路33从像素阵列31的顶部到底部以一个像素线L或两个像素线L的扫描单元执行扫描。在该示例中,在从时刻 t_{21} 至时刻 t_{22} 的时段和从时刻 t_{24} 至时刻 t_{25} 的时段内,扫描速度快,并且在从时刻 t_{22} 至时刻 t_{24} 的时段内,扫描速度慢。换言之,在从时刻 t_{22} 到时刻 t_{24} 的时段内,扫描电路33扫描对应于部分图像P2的位置的多个像素线L。在这种情况下,像素信号生成电路32与从时刻 t_{14} 到时刻 t_{17} 的时段中的操作一样,在三个水平时段中向与两条像素线L相关的多个像素PIX写入像素信号;因此,扫描速度慢。相反,在从时刻 t_{21} 到时刻 t_{22} 的时段和从时刻 t_{24} 到时刻 t_{25} 的时段中,像素信号生成电路32与从

时刻 t_{13} 到时刻 t_{14} 的时段中的操作一样,在一个水平时段中将像素信号写入到与两个像素线 L 相关的多个像素 PIX ;因此,扫描速度快。因此,在显示面板27中,在一个像素线 L 或两个像素线 L 的扫描单元中执行扫描,这使得与例如在一个像素线 L 的扫描单元中执行扫描的情况相比,可以降低操作频率并且降低功耗。

[0162] 此后,如图13中的阴影部分所示,在该示例中,像素信号被写入的像素 PIX 在像素信号被写入之后的预定时段内发光。因此,显示面板27显示图像。

[0163] 因此,头戴式显示器20基于整个图像 $P1$ 和部分图像 $P2$ 显示图像。头戴式显示器20的等待时间是例如从开始输入这条图像数据的时刻 t_{21} 直到显示面板27的向上/向下方向的中间位置处的像素 PIX 开始发光的时间 Δt 。在该示例中,该时间 Δt 大约是对应于时段 T 的一半时间。具体而言,例如,在时段 T 为8.3[msec.]的情况下,可以将时间 Δt 设为大约4.1[msec.]。

[0164] 图14示出显示面板27的另一操作示例。在该示例中,像素 PIX 的发光操作与图13中的示例不同。换言之,在图13的示例中,显示面板27根据扫描时序发光;然而,在该示例中,整个区域中的像素 PIX 在相同时刻发光。在该示例中,时间 Δt 与对应于时段 T 的时间基本相同。具体地,例如,在时段 T 是8.3[msec.]的情况下,可以将时间 Δt 设置为大约8[msec.]。

[0165] 在显示系统1中,头戴式显示器20的眼睛跟踪传感器23检测佩戴头戴式显示器20的用户的眼睛的方向,从而检测用户正在观看显示图像的哪个部分。图像生成装置10基于眼睛跟踪传感器23的检测结果指定包括用户正在观看整个图像 $P1$ 的部分的图像(部分图像 $P2$)。此后,图像生成装置10生成包括具有低分辨率并表示整个图像 $P1$ 的图像数据和具有高分辨率并表示部分图像 $P2$ 的图像数据的图像信号 SP 。因此,在图像信号 SP 中包括的多条图像数据中,与整个图像 $P1$ 相关的图像数据和与部分图像 $P2$ 相关的图像数据的位置可根据眼睛跟踪传感器23的检测结果而改变。

[0166] 图15至图18各自示出了显示系统1的操作。图15示出用户正在观看显示面板27的显示图像中的左上部的情况。图16示出了用户正在观看显示面板27的显示图像中的右上部的情况。图17示出了用户正在观看显示面板27的显示图像中的左下部分的情况。图18示出了用户正在观看显示面板27的显示图像中的右下部的情况。

[0167] 例如,在用户正在观看显示面板27(图15或图16)的显示图像中的左上或右上的情况下,在图像信号 SP 中的多条图像数据中,与部分图像 $P2$ 相关的图像数据位于如图15的(B)或图16的(B)中所示的上部位置。相反,例如,在用户正在观看显示面板27(图17或图18)的显示图像中的左下或右下的情况下,在图像信号 SP 中的多条图像数据中,与部分图像 $P2$ 相关的图像数据位于如图17的(B)或图18的(B)中所示的较低位置。图像信号 SP 中包括的多条图像数据中的与整个图像 $P1$ 相关的图像数据和与部分图像 $P2$ 相关的图像数据的位置可以这样的方式根据眼睛跟踪传感器23的检测结果而改变。

[0168] 因此,在显示系统1中,头戴式显示器20接收在包括在具有第一分辨率的整个图像 $P1$ 中的一个或多个行图像中具有多个像素值的第一图像数据,在包括在具有比第一分辨率高的第二分辨率的部分图像 $P2$ 中的多个行图像中具有多个像素值的第二图像数据,以及第三图像数据,其在整个图像 $P1$ 内包含的一行或多行图像中依次具有多个像素值。这里,该条第一图像数据包括例如图4中数据编号 $NSP=3$ 的图像数据。例如,该条第二图像数据包括在图4中的数据编号 $NSP=4$ 和5的多条图像数据。例如,该条第三图像数据包括图4中数据编号

NSP=6的图像数据。此后,头戴式显示器20执行第一驱动、第二驱动和第三驱动。在第一驱动中,基于第一图像数据以四个像素PIX为单位驱动多个像素PIX。在第二驱动中,基于一个第二图像数据以一个像素PIX为单位驱动多个像素PIX。在第三驱动中,基于第三图像数据以四个像素PIX为单位驱动多个像素PIX。此处,例如,第一驱动是基于数据数目NSP=3的图像数据片段在图12的(A)中示出的驱动。第二驱动是例如在图12的(B)和(C)中基于数据数目NSP=4和5的图像数据片示出的驱动。第三驱动是例如在图12的(A)中示出的基于数据数目NSP为6的图像数据的驱动。这允许头戴式显示器20基于该条第一图像数据、该条第二图像数据和该条第三图像数据按接收顺序执行显示驱动操作,这使得可以省略例如帧存储器。换言之,如果头戴式显示器交替地接收用于整个图像P1的一个帧的图像数据和用于部分图像P2的一个帧的图像数据,则头戴式显示器基于两条图像数据执行缩放处理或合并处理,从而生成一个显示图像。在这种情况下,头戴式显示器需要帧存储器。相反,在根据本实施方式的头戴式显示器20中,可以按照接收顺序执行显示驱动操作,这使得可以省略例如帧存储器。因此,在头戴式显示器20中,可以减少例如由帧存储器等消耗的电力,这使得可以减少电力消耗。此外,当以一个像素或四个像素为单位驱动多个像素PIX时,头戴式显示器20例如以一个像素线L或两个像素线L的扫描为单位执行扫描。因此,与例如以一个像素线L的扫描单元执行扫描的情况相比,在头戴式显示器20中,可以降低操作频率并且降低功耗。

[0169] 此外,在显示系统1中,可以以这种方式按接收顺序执行显示驱动操作,这使得可以省略例如帧存储器。由此,能够省略帧存储器,能够缩短从输入图像信号起到显示图像的时间(延迟)。

[0170] [效果]

[0171] 如上,在本实施方式中,按照以下顺序接收具有第一分辨率的整个图像中包括的一个或多个行图像中的多个像素值的第一图像数据、具有高于第一分辨率的第二分辨率的部分图像中包括的多个行图像中的多个像素值的第二图像数据以及具有整个图像中包括的一个或多个行图像中的多个像素值的第三图像数据。此后,执行第一驱动、第二驱动和第三驱动。在第一驱动中,基于该片第一图像数据以四个像素为单位驱动多个像素。在第二驱动中,基于该块第二图像数据以一个像素为单位驱动多个像素。在第三驱动中,基于该块第三图像数据以四个像素为单位驱动多个像素。这使得可以降低功耗。此外,这使得可以缩短延迟。

[0172] [变形例1-1]

[0173] 在上述实施方式中,图像生成电路11生成具有高分辨率的整个图像P1,将整个图像P1的一部分指定为部分图像P2,并且将布置在整个图像P1中的两行和两列中的四个像素值转换成一个像素值,从而将具有高分辨率的整个图像P1转换成具有低分辨率的整个图像P1,但是实施方式不限于此。代替此,图像生成电路11可以单独生成具有低分辨率的整个图像P1和具有高分辨率的部分图像P2。在这种情况下,发送信号生成电路18基于具有低分辨率的整个图像P1和具有高分辨率的部分图像P2来生成包括在图像信号SP中的多条图像数据。

[0174] [变形例1-2]

[0175] 在上述实施方式中,如图3所示,在图像信号SP中,包括在整个图像P1中的一个行

图像中的像素值和包括在部分图像P2中的两个行图像中的像素值在纵向上交替布置,但实施方式不限于此。代替此,例如,如图19中所示,包括在整个图像P1中的两行图像中的像素值和包括在部分图像P2中的四行图像中的像素值可在纵向方向上交替地布置。

[0176] 具体地,在该示例中,发送信号生成电路18基于包括在整个图像P1的第一行和第二行中的64个像素值将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的十六个像素值。因此,发送信号生成电路18在图像信号SP中生成第一行中的图像数据。

[0177] 此外,发送信号生成电路18基于包括在整个图像P1的第三行和第四行中的64个像素值将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的十六个像素值。因此,发送信号生成电路18在图像信号SP中生成第二行中的图像数据。

[0178] 此外,发送信号生成电路18基于包括在整个图像P1的第五至第八行中的128个像素值将设置在两行和两列中的四个像素值转换成一个像素值,从而生成32个像素值。由此,发送信号生成电路18生成图像信号SP中的第三行和第四行中的图像数据。

[0179] 此外,发送信号生成电路18原样输出与包括在整个图像P1的第五行中的32个像素值中的部分图像P2有关的16个像素值,照原样输出与包括在整个图像P1的第六行中的32个像素值中的部分图像P2相关的十六个像素值,照原样输出与包括在整个图像P1的第七行中的32个像素值中的部分图像P2相关的十六个像素值,并且按照原样输出与包括在整个图像P1的第八行中的32个像素值中的部分图像P2有关的16个像素值。由此,发送信号生成电路18在图像信号SP中生成第五至第八行的图像数据。

[0180] 结果,图像信号SP包括其中整个图像P1中包括的两个行图像中的像素值和部分图像P2中包括的四个行图像中的像素值在纵向上交替布置的部分。

[0181] [变形例1-3]

[0182] 在上述实施方式中,由发送信号生成电路18生成的图像信号SP照原样传输,但实施方式不限于此。可对多条图像数据执行压缩处理,并可发送包括多条压缩图像数据的图像信号SP。下面参考一些示例详细描述本变形例。

[0183] 图20示出了根据变形例的显示系统1C的配置示例。显示系统1C包括图像生成装置10C和头戴式显示器20C。

[0184] 图像生成装置10C包括图像生成电路11C。图像生成电路11C包括图像压缩电路19C。图像压缩电路19C构成为对由发送信号生成电路18生成的图像信号SP所包含的图像数据进行压缩处理。具体地,图像压缩电路19C将具有表示黑色的像素值的一行的图像数据插入在图像信号SP中包括的多条图像数据(例如,图3的(B))中的与整个图像P1相关的图像数据和与部分图像P2相关的图像数据之间,并且此后利用前一行中的图像数据压缩每行中的图像数据。例如,可以使用VESADSC(显示流压缩)进行压缩处理。

[0185] 图21示出了多条图像数据的示例。在这个示例中,将具有黑色像素值的图像数据插入到图3的(B)中示出的多条图像数据中。例如,第一行至第三行中的多条图像数据是与整个图像P1相关的多条图像数据。第四行中的图像数据是具有黑色像素值的插入图像数据。第五行和第六行中的多条图像数据是与部分图像P2有关的多条图像数据。第七行中的图像数据是具有黑色像素值的插入图像数据。第八行中的图像数据是与整个图像P1相关的图像数据。

[0186] 头戴式显示器20C包括处理器24C。处理器24C包括图像解压缩电路29C。图像解压缩电路29C构成基于压缩图像数据进行解压缩处理。具体地,图像解压缩电路29C对图像信号SP中包括的多条图像数据(图21)执行解压缩处理,并且此后删除与整个图像P1相关的图像数据和与部分图像P2相关的图像数据之间的具有表示黑色的像素值的一行的图像数据。

[0187] 利用该配置,在显示系统1C中,可以减小压缩误差。换句话说,在此示例中,图像压缩电路19C使用图像的相似性或连续性来利用前一行中的行图像压缩行图像。然而,在整个图像P1和部分图像P2之间基本上不存在相似性。因而,例如,在图像压缩电路19C使用与前一行的部分图像P2有关的行图像来压缩与整个图像P1整体有关的行图像的情况下,压缩误差可能会增大。相反,在显示系统1C中,具有黑色像素值的图像数据插入在与整个图像P1相关的图像数据和与部分图像P2相关的图像数据之间,这使得可以减小压缩误差。通过插入具有黑色像素值的图像数据来增加数据量;然而,执行压缩处理使得可以减少最终传输的图像信号SP的数据量。

[0188] 图22示出了根据本修改例的多条图像数据的另一示例。在这个示例中,将具有黑色像素值的图像数据插入到图19的(B)中示出的多条图像数据中。例如,第一行至第四行中的图像数据是与整个图像P1相关的图像数据。第五行中的图像数据是具有黑色像素值的插入图像数据。第六至第九行中的多条图像数据是与部分图像P2相关的多条图像数据。第十行中的图像数据是具有黑色像素值的插入图像数据。第十一行和第十二行中的图像数据是与整个图像P1相关的图像数据。在该示例中,与图21中的示例相比,可以减少插入图像数据片段的数据量,这使得可以减少最终传输的图像信号SP的数据量。

[0189] 在该示例中,图像压缩电路19C使用前一行中的图像数据压缩每行中的图像数据,但是这不是限制性的。代替此,例如,图像压缩电路19C可使用前一行中的图像数据和第二前一行中的图像数据来压缩每行中的图像数据。

[0190] 图23示出了根据本修改例的多条图像数据的另一示例。这样,在图像压缩电路19C使用前行的图像数据和前第2行的图像数据对各行的图像数据进行压缩的情况下,图像压缩电路19C预先在与整个图像P1有关的图像数据和与部分图像P2有关的图像数据之间插入像素值为黑色的2行的图像数据。在这个示例中,将具有黑色像素值的两行的多条图像数据插入到图3的(B)中示出的多条图像数据中。例如,第一行至第三行中的多条图像数据是与整个图像P1相关的多条图像数据。第四行和第五行中的图像数据是具有黑色像素值的插入的图像数据。第六行和第七行中的多条图像数据是与部分图像P2有关的多条图像数据。第八行和第九行中的图像数据是具有黑色像素值的插入的图像数据。第十行中的图像数据是与整个图像P1相关的图像数据。这使得在使用两个先前行图像执行压缩的情况下也可以减小显示系统1C中的压缩误差。

[0191] [变形例1-4]

[0192] 上述的实施方式可应用于如图24A至图24C所示的各种颜色系统。

[0193] 例如,如在情况C1(图24A)中示出的,可以对RGB系统做出应用。在该示例中,整个图像P1的红色图像(R)、绿色图像(G)和蓝色图像(B)是具有低分辨率的图像。显示面板27基于这些图像以布置在两行和两列中的四个像素PIX为单位执行与整个图像P1相关的显示驱动操作。此外,部分图像P2的红色图像(R)、绿色图像(B)和蓝色图像(B)是具有高分辨率的

图像。显示面板27基于这些图像以一个像素PIX为单位执行与部分图像P2有关的显示驱动操作。在这种情况下,频带使用率是50%,与上述实施方式的情况(图4)一样。

[0194] 此外,例如,如情况C2至C6中所示,可使用亮度信号和色差信号对YUV系统进行应用。

[0195] 例如,在情况C2(图24A)中示出的示例中,整个图像P1的亮度图像(Y)、第一色差图像(U)和第二色差图像(V)是具有低分辨率的图像。显示控制器26基于这些图像生成均具有低分辨率的红色图像(R)、绿色图像(G)和蓝色图像(B),并且显示面板27基于所生成的图像以布置在两行和两列中的四个像素PIX为单位执行与整个图像P1相关的显示驱动操作。此外,部分图像P2的亮度图像(Y)、第一色差图像(U)和第二色差图像(V)是具有高分辨率的图像。显示控制器26基于这些图像生成均具有高分辨率的红色图像(R)、绿色图像(G)和蓝色图像(B),并且显示面板27基于所生成的图像以一个像素PIX为单位执行与部分图像P2有关的显示驱动操作。在这种情况下,频带使用率是50%,与上述实施方式的情况(图4)一样。

[0196] 例如,在情况C3(图24B)中示出的示例中,整个图像P1的亮度图像(Y)、第一色差图像(U)和第二色差图像(V)是具有低分辨率的图像。显示控制器26基于这些图像生成均具有低分辨率的红色图像(R)、绿色图像(G)和蓝色图像(B),并且显示面板27基于所生成的图像以布置在两行和两列中的四个像素PIX为单位执行与整个图像P1相关的显示驱动操作。此外,部分图像P2的亮度图像(Y)是具有高分辨率的图像,并且第一色差图像(U)和第二色差信号(V)是具有低分辨率的图像。换言之,亮度的人可见度高,但色差的人可见度低;因此,亮度图像具有高分辨率,并且色差图像具有低分辨率。显示控制器26基于这些图像生成均具有高分辨率的红色图像(R)、绿色图像(G)和蓝色图像(B),并且显示面板27基于所生成的图像以一个像素PIX为单位执行与部分图像P2有关的显示驱动操作。这种情况下的频带使用率是37.5%。

[0197] 例如,在情况C4中示出的示例中,与情况3一样,在部分图像P2中使用第一整个图像P1中的每个均具有低分辨率的第一色差图像(U)和第二色差图像(V)。

[0198] 图25示出了在情况C4中的显示系统1的操作示例。头戴式显示器20被配置为基于图像信号SP中的第三至第五行的多条图像数据生成由图26中的符号W3表示的多条图像数据。

[0199] 图像信号SP中的第三行的图像数据是与整个图像P1有关的具有低分辨率的图像数据,并且包括表示亮度值的数据Y1至Y16、表示第一色差值的数据U1至U16以及表示第二色差值的数据V1至V16。

[0200] 图像信号SP中的第四行的图像数据是与部分图像P2有关的具有高分辨率的图像数据,并且仅包括表示亮度值的数据Y1至Y16。图像信号SP中的第五行的图像数据是具有与部分图像P2有关的高分辨率的图像数据,并且仅包括表示亮度值的数据Y1至Y16。

[0201] 第三行的图像数据中包括的表示第一色差值的数据U3至U10和表示第二色差值的数据V3至V10、第四行的图像数据中包括的表示亮度值的数据Y1至Y16以及第五行的图像数据中表示包括的亮度值的数据Y17至Y32是由符号W3表示的图像数据。显示控制器26被配置为基于这些图像数据生成红色图像(R)、绿色图像(G)和蓝色图像(B)的各自具有与部分图像P2相关的高分辨率的图像数据。显示面板27基于所生成的多条图像数据以一个像素PIX为单位执行与部分图像P2有关的显示驱动操作。这种情况下的频带使用率是33%

[0202] 在这个示例中,如图25中所示,第四行中的该条图像数据和第五行中的该条图像数据具有小于其他行中的每条图像数据的数据量的数据量。有可能使用这样的特殊数据格式来实现这种情况C4。相反,在使用普通数据格式的情况下,可以使用情况C5(图24C)。

[0203] 图27示出了在情况C5中显示系统1的操作示例。头戴式显示器20基于图像信号SP中的第三行和第四行中的图像数据生成由图28中的符号W3表示的图像数据。

[0204] 图像信号SP中的第三行中的图像数据包括与整个图像P1有关的具有低分辨率的图像数据和与部分图像P2有关的具有高分辨率的图像数据。与整个图像P1有关的具有低分辨率的多条图像数据包括表示亮度值的数据Y1、Y2和Y11至Y16、表示第一色差值的数据U1至U16以及表示第二色差值的数据V1至V16。与部分图像P2有关的具有高分辨率的图像数据包括表示亮度值的数据Y3a至Y10a。第四行的图像数据是与部分图像P2有关的高分辨率的图像数据,包括表示亮度值的数据Y3b至Y10b、Y3c至Y10c、Y3d至Y10d。数据段Y3a至Y10a、Y3b至Y10b、Y3c至Y10c以及Y3d至Y10d中的附接字母a、b、c和d指示布置在两行和两列中的四个像素PIX的位置,如图28中所示。具体地,例如,数据Y3a表示左上像素PIX中的亮度值。数据Y3b表示右上像素PIX中的亮度值。数据Y3c表示左下像素PIX中的亮度值。数据Y3d表示右下像素PIX中的亮度值。

[0205] 包括在第三行的图像数据中的表示亮度值的数据Y3a至Y10a、表示第一色差值的数据U3至U10、以及表示第二色差值的数据V3至V10、以及包括在第四行的图像数据中的表示亮度值的数据Y3b至Y10b、Y3c至Y10c、以及Y3d至Y10d是由图28中的符号W3表示的图像数据。显示控制器26被配置为基于这些图像数据生成红色图像(R)、绿色图像(G)和蓝色图像(B)的各自具有与部分图像P2相关的高分辨率的图像数据。显示面板27基于所生成的多条图像数据以一个像素PIX为单位执行与部分图像P2有关的显示驱动操作。这种情况下的频带使用率是37.5%

[0206] 例如,在情况C6(图24C)中示出的示例中,整个图像P1的亮度图像(Y)是具有低分辨率的图像,并且第一色差图像(U)和第二色差图像(V)是具有较低分辨率的图像。显示控制器26基于这些图像生成均具有低分辨率的红色图像(R)、绿色图像(G)和蓝色图像(B),并且显示面板27基于所生成的图像以布置在两行和两列中的四个像素PIX为单位执行与整个图像P1相关的显示驱动操作。此外,部分图像P2的亮度图像(Y)是具有高分辨率的图像,并且第一色差图像(U)和第二色差信号(V)是具有低分辨率的图像。显示控制器26基于这些图像生成均具有高分辨率的红色图像(R)、绿色图像(G)和蓝色图像(B),并且显示面板27基于所生成的图像以一个像素PIX为单位执行与部分图像P2有关的显示驱动操作。这种情况下的频带使用率为25%。

[0207] [变形例1-5]

[0208] 在上述实施方式中,使用整个图像P1和部分图像P2,但是实施方式不限于此。代替此,例如,可以使用三个或更多个图像。以下详细描述在使用三个图像的情况下的示例。

[0209] 根据本变形例的图像生成电路11基于包括在从接收电路13提供的数据中的加速度传感器22的检测结果,生成表示对应于虚拟空间中的头戴式显示器20的方向的风景的整个图像P1。此外,图像生成电路11基于包括在从接收电路13提供的数据中的眼睛跟踪传感器23的检测结果来指定各自表示用户正在观看与虚拟空间中的头戴式显示器20的方向对应的风景的部分的部分图像P2和P3。

[0210] 图29示出了由图像生成电路11生成的图像的示例。图像生成电路11基于包括在从接收电路13提供的数据中的眼睛跟踪传感器23的检测结果来指定包括用户正在观看整个区域R1的一部分的部分图像R2和R3。在该示例中,部分图像R2在水平方向(图29中的横向方向)上的尺寸是整个区域R1在水平方向上的尺寸的一半,并且部分图像R2在垂直方向(图29中的纵向方向)上的尺寸是整个区域R1在垂直方向上的尺寸的一半。换言之,部分图像R2的面积是整个区域R1的面积的1/4。另外,部分图像R3在水平方向上的尺寸是部分图像R2在水平方向上的尺寸的一半,并且部分图像R3在垂直方向上的尺寸是部分图像R2在垂直方向上的尺寸的一半。换言之,部分图像R3的区域是部分图像R2的区域的1/4。在该示例中,部分图像R3的中心位置与部分图像R2的中心位置相同。

[0211] 图30示出了根据本变形例的显示系统1的操作示例,其中(A)指示由图像生成电路11生成的图像,(B)指示包括在图像信号SP中的多条图像数据,以及(C)指示根据本变形例的头戴式显示器20中的显示驱动操作。

[0212] 如图30的(A)和(B)中所示,根据本变形例的发送信号生成电路18对由图像生成电路11生成的整个图像P1从上到下依次执行从左到右的扫描,从而生成图像信号SP。发送信号生成电路18将布置在整个图像P1中的四行和四列中的十六个像素值转换成一个像素值,将在与整个图像P1的部分图像P2重叠的部分中布置在两行和两列中的四个像素值转换成一个像素值,并且在与整个图像P1的部分图像P3重叠的部分中原样输出一个像素值,从而生成图像信号SP中的多条图像数据。

[0213] 具体地,在该示例中,发送信号生成电路18基于包括在整个图像P1的第一行至第四行中的128个像素值将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的八个像素值。因此,发送信号生成电路18在图像信号SP中生成第一行中的图像数据。

[0214] 此外,发送信号生成电路18基于包括在整个图像P1的第五至第八行中的128个像素值将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的八个像素值。因此,发送信号生成电路18在图像信号SP中生成第二行中的图像数据。

[0215] 此外,发送信号生成电路18基于包括在整个图像P1的第五行和第六行中的64个像素值中的与部分图像P2相关的32个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与部分图像P2相关的八个像素值。因此,发送信号生成电路18在图像信号SP中生成第三行中的图像数据。

[0216] 此外,发送信号生成电路18基于包括在整个图像P1的第七行和第八行中的64个像素值中的与部分图像P2相关的32个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与部分图像P2相关的八个像素值。因此,发送信号生成电路18在图像信号SP中生成第四行中的图像数据。

[0217] 此外,发送信号生成电路18基于包括在整个图像P1的第九至第十二行中的128个像素值将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的八个像素值。因此,发送信号生成电路18在图像信号SP中生成第五行中的图像数据。

[0218] 此外,发送信号生成电路18基于包括在整个图像P1的第九行和第十行中的64个像素值中的与部分图像P2相关的32个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与部分图像P2相关的八个像素值。因此,发送信号生成电路18在图像信

号SP中生成第六行中的图像数据。

[0219] 此外,发送信号生成电路18基于包括在整个图像P1的第十一行和第十二行中的64个像素值中的与部分图像P2相关的32个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与部分图像P2相关的八个像素值。因此,发送信号生成电路18在图像信号SP中生成第七行中的图像数据。

[0220] 此外,发送信号生成电路18原样输出与包括在整个图像P1的第九行中的32个像素值中的部分图像P3有关的八个像素值,照原样输出包括在整个图像P1的第十行中的32个像素值中的与部分图像P3相关的八个像素值,照原样输出包括在整个图像P1的第十一行中的32个像素值中的与部分图像P3相关的八个像素值,并且按照原样输出包括在整个图像P1的第十二行中的32个像素值中的与部分图像P3有关的八个像素值。由此,发送信号生成电路18生成图像信号SP中的第八至第十一行的图像数据。

[0221] 如上,发送信号生成电路18将布置在整个图像P1中的四行和四列中的十六个像素值转换成一个像素值。发送信号生成电路18将布置在与整个图像P1的部分图像P2重叠的部分中的两行和两列中的四个像素值转换成一个像素值。此外,发送信号生成电路18输出如其在与整个图像P1的部分图像P3重叠的部分中的像素值。因此,在图像信号SP中,整个图像P1的分辨率变得低于部分图像P2的分辨率,并且部分图像P2的分辨率变得低于部分图像P3的分辨率。

[0222] 由此,发送信号生成电路18基于由图像生成电路11生成的图像,生成包括如图30的(B)所示的多个像素值的图像数据。此后,发送信号生成电路18生成包括多条图像数据和表示部分图像P2在整个图像P1中的位置(参数POSX和POSY)的图像位置数据的图像像素SP。

[0223] 图31示出了根据本修改例的显示系统1中的传输带。该示例中的图像信号SP中包括的多条图像数据包括24行的多条图像数据。为了便于说明,与整个图像P1相关的八行图像数据中的每一者附加数据编号N1,与部分图像P2相关的八行图像数据中的每一者附加数据编号N2,并且与部分图像P3相关的八行图像数据中的每一者附加数据编号N3。

[0224] 包括在图像信号SP中的多条图像数据中的像素值的数量是包括在整个图像P1中的像素值的数量的18.75% ($=0.75 \times 0.25$)。因此,与转换之前的整个图像P1照原样传输的情况相比,显示系统1可以减少图像数据量。

[0225] 图32示出了根据本变形例的从显示控制器26输出的信号的示例,其中(A)指示垂直同步信号VS_OUT的波形,(B)指示水平同步信号HS_OUT的波形,(C)指示垂直数据启动信号VDE_OUT的波形,以及(D)指示数据信号DATA_OUT。

[0226] 在时刻t21,生成垂直同步信号VS_OUT的脉冲,并且垂直时段V开始(图32的(A))。此外,每当水平时段H开始时,生成水平同步信号HS_OUT的脉冲(图32的(B))。

[0227] 此后,在时刻t22,垂直数据启动信号VDE_OUT从低电平变为高电平(图32的(C))。在该示例中,显示控制器26在24个水平时段H上输出24条图像数据作为数据信号DATA_OUT(图32的(D))。

[0228] 显示控制器26执行控制以基于数据信号DATA_OUT中包括的与整个图像P1相关的多条图像数据以布置在四行和四列中的十六个像素PIX为单位驱动显示面板27中的多个像素PIX。此外,显示控制器26执行控制以基于数据信号DATA_OUT中包括的与部分图像P2相关的多条数据以布置在两行和两列中的四个像素PIX为单位驱动显示面板27中的多个像素

PIX。此外,显示控制器26执行控制以基于数据信号DATA_OUT中包括的与部分图像P3有关的多条数据以一个像素PIX为单位驱动显示面板27中的多个像素PIX。

[0229] 图33示出从图32中的时刻t22到时刻t33的数据信号DATA_OUT以及基于数据信号DATA_OUT的显示驱动操作的示例。

[0230] 显示面板27在从时刻t22到时刻t23的时段内对由图33中的符号W4表示的四条像素线L执行显示驱动操作。

[0231] 在从时刻t22到时刻t33的该时段内,如图33所示,显示控制器26输出包括与整个图像P1相关的八个像素值的图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“1”,其数据数量N1为“1”。显示控制部26根据该图像数据以十六个像素PIX为单位对与数据编号N1=1对应的四条像素线L进行驱动控制。

[0232] 在这种情况下,扫描电路33以四条像素线L的扫描单元US扫描多个像素PIX。此外,像素信号生成电路32将相同的像素信号施加至彼此相邻的四个信号线SGL。因此,相同的像素信号被写入所选择的四条像素线L中的十六个像素PIX。由此,显示面板27以十六个像素PIX的单位UD驱动多个像素PIX。

[0233] 因此,像素信号生成电路32将与整个图像P1相关的像素信号写入图33中由标号W4表示的四条像素线L中。

[0234] 接下来,显示面板27在从时刻t23到时刻t26的时段内对由图33中的标号W5所指示的四条像素线L执行显示驱动操作。

[0235] 首先,在从时刻t23到时刻t24的时段内,如图33所示,显示控制器26输出包括与整个图像P1相关的八个像素值的一段图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“2”,其数据数量N1为“2”。显示控制部26根据该图像数据以十六个像素PIX为单位对与数据编号N1=2对应的4个像素线L进行驱动控制。

[0236] 在该示例中,如图33所示,显示控制器26将八个像素值中的第二像素值至第五像素值设置为表示黑色的像素值。显示面板27进行控制以不将像素信号写入与第二至第五像素值对应的像素PIX。

[0237] 图34示出在由图33中的符号W5所表示的四条像素线L上的显示驱动操作的示例,其中,(A)表示从时刻t23到时刻t24的操作,(B)表示从时刻t24到时刻t25的操作,以及(C)表示从时刻t25到时刻t26的操作。如图34的(A)中所示,从时刻t23到时刻t24,像素信号生成电路32将对应于第一和第六至第八像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0238] 在从时刻t24到时刻t25的下一时段内,如图33所示,显示控制器26输出包括与部分图像P2相关的八个像素值的图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“3”,其数据数量N2为“1”。显示控制器26基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。之后,显示控制部26根据该图像数据以四个像素PIX为单位,进行驱动与数据数N1=2对应的两个像素线L的控制。

[0239] 如图34的(B)中所示,从时刻t24至时刻t25,像素信号生成电路32将对应于八个像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0240] 从时刻t25到时刻t26的下一时段的操作与从时刻t24到时刻t25的时段的操作类

似。如图34的(C)中所示,在从时刻t25至时刻t26的时段中,像素信号生成电路32将对应于八个像素值的像素信号写入对应于这些像素值的像素PIX。

[0241] 由此,如图34的(A)至(C)中所示,在从时刻t23至时刻t26的时段内,像素信号生成电路32将与整个图像P1相关的像素信号或与部分图像P2相关的像素信号写入到图33中由符号W5所指示的四个像素线L中的所有像素PIX。

[0242] 接下来,显示面板27在从时刻t26到时刻t33的时段内对由图33中的符号W6指示的四条像素线L执行显示驱动操作。

[0243] 首先,在从时刻t26到时刻t27的时段内,如图33所示,显示控制器26输出包括与整个图像P1相关的八个像素值的一片图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“5”,其数据数量N1为“3”。显示控制部26根据该图像数据以十六个像素PIX为单位对与数据编号N1=3对应的四条像素线L进行驱动控制。

[0244] 在该示例中,如图33所示,显示控制器26将八个像素值中的第二像素值至第五像素值设置为表示黑色的像素值。显示面板27进行控制以不将像素信号写入与第二至第五像素值对应的像素PIX。

[0245] 图35示出了在由图33中的符号W6所指示的四条像素线L上的显示驱动操作的示例,其中,(A)表示从时刻t26到时刻t27的操作,(B)表示从时刻t27到时刻t28的操作,(C)表示从时刻t28到时刻t29的操作,(D)表示从时刻t29到时刻t30的操作,(E)表示从时刻t30到时刻t31的操作,(F)表示从时刻t31到时刻t32的操作,以及(G)表示从时刻t32到时刻t33的操作。如图35的(A)中所示,从时刻t26到时刻t27,像素信号生成电路32将对应于第一和第六至第八像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0246] 在从时刻t27到时刻t28的下一时段内,如图33所示,显示控制器26输出包括与部分图像P2相关的八个像素值的图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“6”,其数据数量N2为“3”。显示控制器26基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。之后,显示控制部26根据该图像数据以四个像素PIX为单位对与数据数量N2=3对应的两条像素线L进行驱动控制。

[0247] 在该示例中,如图33所示,显示控制器26将八个像素值中的第三至第六像素值设置为表示黑色的像素值。显示面板27进行控制以不将像素信号写入与第三至第六像素值对应的像素PIX。

[0248] 如图35的(B)中所示,从时刻t27至时刻t28,像素信号生成电路32将对应于第一像素值、第二像素值、第七像素值和第八像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0249] 从时刻t28到时刻t29的下一时段的操作与从时刻t27到时刻t28的时段的操作类似。如图35的(C)中所示,在从时刻t28到时刻t29的时段内,像素信号生成电路32将对应于第一、第二、第七和第八像素值的像素信号写入对应于这些像素值的像素PIX。

[0250] 在从时刻t29到时刻t30的时段内,如图33所示,显示控制器26输出包括与部分图像P3有关的八个像素值的一片图像数据作为数据信号DATA_OUT。该图像数据的数据数量NSP为“8”,其数据数量N3为“1”。显示控制器26基于该条图像位置数据知道该条图像数据包括与部分图像P3有关的像素值。此后,显示控制器26执行控制以基于该条图像数据以一个

像素PIX为单位驱动与数据号N3=1相对应的一个像素线L。

[0251] 如图35的(D)中所示,从时刻t29至时刻t30,像素信号生成电路32将对应于八个像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0252] 在从时刻t30到时刻t31的时段、从时刻t31到时刻t32的时段和从时刻t32到时刻t33的时段内的操作类似于在从时刻t29到时刻t30的时段内的操作。如图35的(E)至(G)中所示,在从时刻t30到时刻t31的时段、从时刻t31到时刻t32的时段和从时刻t32到时刻t33的时段中的每一者中,像素信号生成电路32将对应于八个像素值的像素信号写入对应于这些像素值的像素PIX。

[0253] 由此,如图35的(A)至(G)所示,像素信号生成电路32在从时刻t26至时刻t33的时段中,将与整个图像P1相关的像素信号、与部分图像P2相关的像素信号或与部分图像P3相关的像素信号写入到图33中由符号W6表示的四个像素线L中的所有像素PIX。

[0254] 如图32所示,即使在此之后,显示控制器26和显示面板27也类似地操作。此后,在时刻t34,垂直数据启动信号VDE_OUT从高电平变为低电平(图32的(C))。此后,在时刻t35,该垂直时段V结束,并且下一垂直时段V开始。

[0255] [其他变形例]

[0256] 此外,可以组合这些修改例中的两个或更多个。

[0257] <2.第二实施方式>

[0258] 接下来,描述根据第二实施方式的显示系统2。本实施方式与上述第一实施方式的不同之处在于像素信号SP中的多条图像数据的结构。应注意,与根据上述第一实施方式的显示系统1的基本相同的部件由相同的参考标号表示,并且适当地省略其描述。

[0259] 图36示出了根据本实施方式的显示系统2的配置示例。显示系统2包括图像生成装置40和头戴式显示器50。

[0260] 图像生成装置40包括图像生成电路41。图像生成电路41具有发送信号生成电路48。发送信号生成电路48被配置为基于由图像生成电路41生成的图像来生成要发送的图像信号SP。

[0261] 图37示出了显示系统2的操作示例,其中(A)指示由图像生成电路41生成的图像,(B)指示包括在图像信号SP中的多条图像数据,以及(C)指示头戴式显示器50中的显示驱动操作。

[0262] 如图37的(A)和(B)中所示,发送信号生成电路48对由图像生成电路41生成的整个图像P1从上到下依次执行从左到右的扫描,从而生成图像信号SP。发送信号生成电路48将在不与整个图像P1的部分图像P2重叠的部分中设置成两行和两列的四个像素值转换成一个像素值,并且在与整个图像P1的部分图像P2重叠的部分中原样输出一个像素值,从而生成图像信号SP中的多条图像数据。

[0263] 具体地,在该示例中,发送信号生成电路48基于包括在整个图像P1的第一行和第二行中的64个像素值将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的十六个像素值。此后,发送信号生成电路48生成表示黑色的八个像素值。由此,发送信号生成电路48在图像信号SP中生成第一行中的图像数据。

[0264] 此外,发送信号生成电路48基于包括在整个图像P1的第三和第四行中的64个像素

值将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的十六个像素值。此后,发送信号生成电路48生成表示黑色的八个像素值。由此,发送信号生成电路48在图像信号SP中生成第二行的图像数据。

[0265] 此外,发送信号生成电路48基于属于包括在整个图像P1的第五行和第六行中的64个像素值的第一至第四列的八个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的两个像素值。发送信号生成电路48原样输出与包括在整个图像P1的第五行中的32个像素值中的部分图像P2有关的16个像素值。此后,发送信号生成电路48基于属于包括在整个图像P1的第五行和第六行中的64个像素值的第21列至第32列的24个像素值,将布置在两行和两列中的四个像素值转换成一个像素值,从而生成与整个图像P1相关的六个像素值。由此,发送信号生成电路48在图像信号SP中生成第三行的图像数据。

[0266] 另外,发送信号生成电路48生成表示黑色的两个像素值。发送信号生成电路48原样输出与包括在整个图像P1的第六行中的32个像素值中的部分图像P2有关的16个像素值。此后,发送信号生成电路48生成表示黑色的六个像素值。由此,发送信号生成电路48在图像信号SP中生成第四行的图像数据。

[0267] 在该示例中,发送信号生成电路48将在不与整个图像P1的部分图像P2重叠的部分中设置成两行和两列的四个像素值转换成一个像素值。因此,转换的整个图像P1不包括与部分图像P2对应的图像。发送信号生成电路48将不与整个图像P1的部分图像P2重叠的部分转换成具有较低分辨率的整个图像P1。相反,部分图像P2的分辨率不改变。因此,转换的整个图像P1的分辨率变得低于部分图像P2的分辨率。在图37中的示例中,发送信号生成电路48从上到下依次执行从左到右的扫描,从而生成图像信号SP;因此,例如,在图像信号SP中,与整个图像P1相关的一个或多个像素值和与部分图像P2相关的一个或多个像素值交替地布置。

[0268] 因此,发送信号生成电路48基于由图像生成电路41生成的图像来生成包括如图37的(B)中所示的多个像素值的多条图像数据。多条图像数据包括表示黑色的像素值。此后,发送信号生成电路48生成包括多条图像数据和表示部分图像P2在整个图像P1中的位置(参数POSX和POSY)的图像位置数据的图像像素SP。

[0269] 图38示出了显示系统2中的传输带。在图38中,无阴影部分表示与整个图像P1相关的图像数据,并且阴影部分表示与部分图像P2相关的图像数据。另外,暗阴影像素值指示黑色像素值。该示例中的图像信号SP中包括的多条图像数据包括24行的多条图像数据。为了便于说明,24行的各图像数据附加有数据编号NSP。

[0270] 包括在图像信号SP中的多条图像数据中的像素值的数量是包括在整个图像P1中的像素值的数量的56.25% ($=0.75 \times 0.75$)。因此,与转换之前的整个图像P1照原样传输的情况相比,显示系统2可以减少图像数据量。

[0271] 头戴式显示器50(图36)包括显示控制器56。显示控制器56被配置为基于从处理器24提供的多条图像数据和多条图像位置数据控制显示面板27的操作。

[0272] 图39示出输入至显示控制器56的信号的示例,其中(A)指示垂直同步信号VS_IN的波形,(B)指示水平同步信号HS_IN的波形,(C)指示垂直数据启动信号VDE_IN的波形,以及(D)指示数据信号DATA_IN。

[0273] 在时刻t41,生成垂直同步信号VS_IN的脉冲,并且垂直时段V开始(图39的(A))。此外,每当水平时段H开始时,生成水平同步信号HS_IN的脉冲(图39的(B))。

[0274] 此后,在时刻t42,垂直数据启动信号VDE_IN从低电平变为高电平(图39的(C))。在该示例中,数据信号DATA_IN在24个水平时段H内被提供。数据信号DATA_IN包括与24个水平时段H对应的24条图像数据。对于包括在图38中示出的图像信号SP中的24行,24个图像数据中的每一者对应于对应的一个图像数据(数据数量NSP=1至24)。

[0275] 图40示出了数据信号DATA_IN的示例。例如,图像信号SP中包括的第二行中的图像数据对应于数据信号DATA_IN中包括的24条图像数据的第二条图像数据。这条图像数据包括与整个图像P1相关的十六个像素值以及表示黑色的八个像素值。例如,图像信号SP中包括的第三行中的图像数据与数据信号DATA_IN中包括的24个图像数据的第三图像数据对应。这条图像数据包括与整个图像P1相关的两个像素值、与部分图像P2相关的十六个像素值以及与整个图像P1相关的六个像素值。例如,包括在图像信号SP中的第四行中的该条图像数据对应于包括在数据信号DATA_IN中的24条图像数据中的第四条图像数据。这条图像数据包括表示黑色的两个像素值、与部分图像P2相关的十六个像素值以及表示黑色的六个像素值。

[0276] 此后,在时刻t43,垂直数据启动信号VDE_IN从高电平变为低电平(图39的(C))。此后,在时刻t44,该垂直时段V结束,并且下一垂直时段V开始。

[0277] 显示控制器56基于从处理器24提供的这些图像数据执行预定处理,从而生成垂直同步信号VS_OUT、水平同步信号HS_OUT、垂直数据启动信号VDE_OUT和数据信号DATA_OUT。

[0278] 图41示出从显示控制器56输出的信号的示例,其中(A)指示垂直同步信号VS_OUT的波形,(B)指示水平同步信号HS_OUT的波形,(C)指示垂直数据启动信号VDE_OUT的波形,以及(D)指示数据信号DATA_OUT。在图41的(D)中,无阴影部分表示与整个图像P1相关的图像数据,并且阴影部分表示与部分图像P2相关的图像数据。

[0279] 与图39的情况一样,在时刻t51,生成垂直同步信号VS_OUT的脉冲,并且开始垂直时段V(图41的(A))。此外,每当水平时段H开始时,生成水平同步信号HS_OUT的脉冲(图41的(B))。

[0280] 此后,在时刻t52,垂直数据启动信号VDE_OUT从低电平变为高电平(图41的(C))。在该示例中,显示控制器56在24个水平时段H上输出24条图像数据作为数据信号DATA_OT(图41的(D))。24条图像数据各自对应于数据信号DATA_IN中的24条图像数据中的对应一个(图39的(D))。换言之,24条图像数据均对应于包括在图37和图38的(B)中示出的图像信号SP中的24行中的相应图像数据。

[0281] 显示控制器56基于与数据信号DATA_OUT中包括的整个图像P1相关的多条图像数据,执行控制以按布置在两行和两列中的四个像素PIX为单位驱动显示面板27中的多个像素PIX。此外,显示控制器56基于与数据信号DATA_OUT中包括的部分图像P2相关的多条数据执行控制以一个像素PIX为单位驱动显示面板27中的多个像素PIX。

[0282] 图42示出了图41中的从时刻t53到时刻t56的数据信号DATA_OUT以及基于数据信号DATA_OUT的显示驱动操作的示例。

[0283] 显示面板27在从时刻t53到时刻t54的时段内对由图42中的符号W7指示的两条像素线L执行显示驱动操作。

[0284] 在从时刻t53到时刻t54的该时段中,如图42所示,显示控制器56将图像数据作为数据信号DATA_OUT输出,该图像数据包括与整个图像P1相关的十六个像素值和表示黑色的八个像素值。这条图像数据的数据数量NSP是“2”。显示控制器56基于十六个像素值,以四个像素PIX为单位执行对应于数据数量NSP=2的两条像素线L的驱动的控制。

[0285] 因此,像素信号生成电路32将与整个图像P1相关的像素信号写入由图42中的符号W7指示的两个像素线L中。

[0286] 接下来,显示面板27在从时刻t54到时刻t56的时段内对由图42中的符号W8指示的两条像素线L执行显示驱动操作。

[0287] 首先,在从时刻t54到时刻t55的时段中,如图42所示,显示控制器56将包括与整个图像P1相关的作为第一和第二像素值的两个像素值、与部分图像P2相关的作为第三至第十八像素值的十六个像素值以及整个图像P1相关的作为第十九至第24个像素值的六个像素值作为数据信号DATA_OUT输出。这条图像数据的数据数量NSP是“3”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。此后,显示控制器56进行控制以基于与整个图像P1相关的总共八个(两个和六个)像素值,以四个像素PIX为单位驱动与数据数量NSP=3和4对应的两个像素线L。另外,显示控制器56基于与部分图像P2有关的16个像素值,进行控制以按照两个像素PIX为单位驱动与数据数NSP=3和4对应的两条像素线L。

[0288] 图43示出在由图42中的符号W8表示的两条像素线L上的显示驱动操作的示例,其中,(A)表示从时刻t54至时刻t55的操作,并且(B)表示从时刻t55至时刻t56的操作。如图43的(A)中所示,从时刻t54至时刻t55,像素信号生成电路32将与第一至第24个像素值对应的像素信号写入与这些像素值对应的像素PIX。

[0289] 在从时刻t55到时刻t66的下一时段中,如图42中所示,显示控制器56将包括表示黑色的两个像素值(即,第一像素值和第二像素值)、与部分图像P2相关的十六个像素值(即,第三像素值至第十八像素值)以及表示黑色的六个像素值(即,第十九像素值至第24像素值)的图像数据输出为数据信号DATA_OUT。这条图像数据的数据数量NSP是“4”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。此后,显示控制器56基于与部分图像P2有关的十六个像素值,执行控制以按一个像素PIX为单位驱动与数据数NSP=4对应的一个像素线L。

[0290] 如图43的(B)中所示,从时刻t55至时刻t56,像素信号生成电路32将对应于作为第三像素值至第十八像素值的十六个像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0291] 因此,如图43的(A)和(B)中所示,在从时刻t54到时刻t56的时段内,像素信号生成电路32将与整个图像P1相关的像素信号或与部分图像P2相关的像素信号写入到由图42中的符号W8指示的两个像素线L中的所有像素PIX。

[0292] 如图41所示,即使在此之后,显示控制器26和显示面板27也类似地操作。此后,在时刻t57,垂直数据启动信号VDE_OUT从高电平变为低电平(图41的(C))。之后,在时刻t58,该垂直时段V结束,并且下一垂直时段V开始。

[0293] 因此,在显示系统2中,头戴式显示器50依次接收具有包括在具有第一分辨率的整个图像P1中的一个或多个像素值的第一图像数据、具有包括在具有高于第一分辨率的第二

分辨率的部分图像P2中的一个或多个像素值的第二图像数据、以及具有包括在整个图像P1中的一个或多个像素值的第三图像数据。这里,该条第一图像数据包括例如与图38中的数据编号NSP=3的图像数据中的整个图像P1相关的第一像素值和第二像素值。例如,该条第二图像数据包括与图38中的数据编号NSP=3的该条图像数据中的部分图像P2相关的第三像素值至第十八像素值。例如,该条第三图像数据包括与图38中的数据编号NSP=3的该条图像数据中的整个图像P1相关的第十九像素值至第二十四像素值。此后,头戴式显示器20执行第一驱动、第二驱动和第三驱动。在第一驱动中,基于第一图像数据以四个像素PIX为单位驱动多个像素PIX。在第二驱动中,基于第二图像数据以两个像素PIX为单位驱动多个像素PIX。在第三驱动中,基于第三图像数据以四个像素PIX为单位驱动多个像素PIX。这里,第一驱动、第二驱动和第三驱动中的每一者都是例如基于数据编号NSP=3的图像数据在图43的(A)中示出的驱动。具体地,例如,第一驱动是基于第一像素值和第二像素值的驱动,第二驱动是基于第三像素值至第十八像素值的驱动,并且第三驱动是基于第十九像素值至第24像素值的驱动。这允许头戴式显示器50基于该条第一图像数据、该条第二图像数据和该条第三图像数据按接收顺序执行显示驱动操作,这使得可以省略例如帧存储器。因此,在头戴式显示器50中,可以降低功耗。

[0294] 如上,在本实施方式中,按照该顺序接收具有包括在具有第一分辨率的整个图像中的一个或多个像素值的一块第一图像数据、具有包括在具有比第一分辨率高的第二分辨率的部分图像中的一个或多个像素值的一块第二图像数据以及具有包括在整个图像中的一个或多个像素值的一块第三图像数据。此后,执行第一驱动、第二驱动和第三驱动。在第一驱动中,基于该片第一图像数据以四个像素为单位驱动多个像素。在第二驱动中,基于该块第二图像数据以两个像素为单位驱动多个像素。在第三驱动中,基于该块第三图像数据以四个像素为单位驱动多个像素。这使得可以降低功耗。其他效果与上述第1实施方式相同。

[0295] [变形例2-1]

[0296] 在上述实施方式中,使用整个图像P1和部分图像P2,但是实施方式不限于此。代替此,例如,如同变形例1-5,可使用三个或更多个图像。以下详细描述在使用三个图像的情况下的示例。

[0297] 示例1-5

[0298] 与上述变形例1-5(图29)的情况一样,根据本变形例的图像生成电路41基于包括在从接收电路13提供的数据中的加速度传感器22的检测结果生成表示对应于虚拟空间中的头戴式显示器50的方向的风景的整个图像P1。此外,图像生成电路41基于包括在从接收电路13提供的数据中的眼睛跟踪传感器23的检测结果指定各自表示用户正在观看与虚拟空间中的头戴式显示器50的方向对应的风景的部分的部分图像P2和P3。

[0299] 图44示出根据本变形例的显示系统2的操作示例,其中(A)指示由图像生成电路41生成的图像,(B)指示包括在图像信号SP中的多条图像数据,以及(C)指示根据本变形例的头戴式显示器50中的显示驱动操作。

[0300] 如图44的(A)和(B)中所示,根据本变形例的发送信号生成电路48对由图像生成电路41生成的整个图像P1从上到下依次执行从左到右的扫描,从而生成图像信号SP。发送信号生成电路48将在不与整个图像P1的部分图像P2重叠的部分中以四行和四列设置的十六

个像素值转换为一个像素值,将布置在与整个图像P1的部分图像P2重叠并且不与部分图像P3重叠的部分中的两行和两列中的四个像素值转换为一个像素值,并且在与整个图像P1的部分图像P3重叠的部分中原样输出一个像素值,从而在图像信号SP中生成多条图像数据。

[0301] 具体地,在该示例中,发送信号生成电路48基于包括在整个图像P1的第一至第四行中的128个像素值,将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的一个像素值。此后,发送信号生成电路48生成表示黑色的八个像素值。由此,发送信号生成电路48在图像信号SP中生成第一行中的图像数据。

[0302] 此外,发送信号生成电路48基于属于包括在整个图像P1的第五至第八行中的128个像素值的第一至第四列的十六个像素值,将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的一个像素值。发送信号生成电路48基于包括在整个图像P1的第五行和第六行中的64个像素值中的与部分图像P2相关的32个像素值,将设置在两行和两列中的四个像素值转换为一个像素值,从而生成与部分图像P2相关的八个像素值。发送信号生成电路48基于属于包括在整个图像P1的第五至第八行中的128个像素值中的第21至第32列的48个像素值,将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的三个像素值。此后,发送信号生成电路48生成表示黑色的三个像素值。由此,发送信号生成电路48在图像信号SP中生成第二行的图像数据。

[0303] 此外,发送信号生成电路48生成表示黑色的一个像素值。发送信号生成电路48基于包括在整个图像P1的第七行和第八行中的64个像素值中的与部分图像P2相关的32个像素值,将设置在两行和两列中的四个像素值转换为一个像素值,从而生成与部分图像P2相关的八个像素值。此后,发送信号生成电路48生成表示黑色的七个像素值。由此,发送信号生成电路48在图像信号SP中生成第三行的图像数据。

[0304] 此外,发送信号生成电路48基于属于包括在整个图像P1的第九至第十二行中的128个像素值的第一至第四列的十六个像素值,将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的一个像素值。发送信号生成电路48基于属于包括在整个图像P1的第九行和第十行中的64个像素值的第五列至第八列的八个像素值,将设置在两行和两列中的四个像素值转换为一个像素值,以生成与部分图像P2相关的两个像素值。发送信号生成电路48原样输出与包括在整个图像P1的第九行中的32个像素值中的部分图像P3有关的八个像素值。发送信号生成电路48基于属于包括在整个图像P1的第九行和第十行中的64个像素值中的第十七列至第20列的八个像素值,将设置在两行和两列中的四个像素值转换为一个像素值,从而生成与部分图像P2相关的两个像素值。此后,发送信号生成电路48基于属于包括在整个图像P1的第九至第十二行中的128个像素值中的第21至第32列的48个像素值,将设置在四行和四列中的十六个像素值转换为一个像素值,从而生成与整个图像P1相关的三个像素值。由此,发送信号生成电路48在图像信号SP中生成第四行的图像数据。

[0305] 此外,发送信号生成电路48生成表示黑色的三个像素值。发送信号生成电路48原样输出与包括在整个图像P1的第十行中的32个像素值中的部分图像P3有关的八个像素值。此后,发送信号生成电路48生成表示黑色的五个像素值。由此,发送信号生成电路48在图像信号SP中生成第五行的图像数据。

[0306] 此外,发送信号生成电路48生成表示黑色的一个像素值。发送信号生成电路48基

于属于包括在整个图像P1的第十一行和第十二行中的64个像素值的第五列至第八列的八个像素值,将设置在两行和两列中的四个像素值转换成一个像素值,从而生成与部分图像P2相关的两个像素值。发送信号生成电路48输出与整个图像P1的第十一行中所包括的32个像素值中的部分图像P3有关的八个像素值。发送信号生成电路48基于属于包括在整个图像P1的第十一行和第十二行中的64个像素值中的第十七列至第20列的八个像素值,将设置在两行和两列中的四个像素值转换为一个像素值,从而生成与部分图像P2相关的两个像素值。此后,发送信号生成电路48生成表示黑色的三个像素值。由此,发送信号生成电路48在图像信号SP中生成第六行的图像数据。

[0307] 此外,发送信号生成电路48生成表示黑色的三个像素值。发送信号生成电路48原样输出与包括在整个图像P1的第十二行中的32个像素值中的部分图像P3有关的八个像素值。此后,发送信号生成电路48生成表示黑色的五个像素值。由此,发送信号生成电路48在图像信号SP中生成第七行的图像数据。

[0308] 如上,发送信号生成电路48将在不与整个图像P1的部分图像P2重叠的部分中布置成四行和四列的十六个像素值转换成一个像素值。此外,发送信号生成电路48将布置在与整个图像P1的部分图像P2重叠并且不与部分图像P3重叠的部分中的两行和两列中的四个像素值转换成一个像素值。发送信号生成电路48输出处于与整个图像P1的部分图像P3重叠的部分中的像素值。因此,在图像信号SP中,整个图像P1的分辨率变得低于部分图像P2的分辨率,并且部分图像P2的分辨率变得低于部分图像P3的分辨率。

[0309] 因此,发送信号生成电路48基于由图像生成电路41生成的图像,生成包括多个像素值的多条图像数据,如图44的(B)中所示。此后,发送信号生成电路48生成包括多条图像数据和表示部分图像P2在整个图像P1中的位置(参数POSX和POSY)的图像位置数据的图像像素SP。

[0310] 图45示出了根据本修改例的显示系统2中的传输带。该示例中的图像信号SP中包括的多条图像数据包括16行的多条图像数据。包括在图像信号SP中的多条图像数据中的像素值的数量是包括在整个图像P1中的像素值的数量的25% ($=0.5 \times 0.5$)。因此,与转换之前的整个图像P1照原样传输的情况相比,显示系统2可以减少图像数据量。

[0311] 图46示出从显示控制器56输出的信号的示例,其中(A)指示垂直同步信号VS_OUT的波形,(B)指示水平同步信号HS_OUT的波形,(C)指示垂直数据启动信号VDE_OUT的波形,以及(D)指示数据信号DATA_OUT。

[0312] 在时刻t61,生成垂直同步信号VS_OUT的脉冲,并且垂直时段V开始(图46的(A))。此外,每当水平时段H开始时,生成水平同步信号HS_OUT的脉冲(图46的(B))。

[0313] 此后,在时刻t62,垂直数据启动信号VDE_OUT从低电平变为高电平(图46的(C))。在这个示例中,显示控制器56在十六个水平时段H上输出十六个图像数据作为数据信号DATA_OUT(图46的(D))。

[0314] 显示控制器56执行控制以基于数据信号DATA_OUT中包括的与整个图像P1相关的多条图像数据以布置在四行和四列中的十六个像素PIX为单位驱动显示面板27中的多个像素PIX。显示控制器56基于与数据信号DATA_OUT中包括的部分图像P2相关的多条图像数据,执行控制以按布置在两行和两列中的四个像素PIX为单位驱动显示面板27中的多个像素PIX。此外,显示控制器56基于与数据信号DATA_OUT中包括的部分图像P3有关的多条数据执

行控制以一个像素PIX为单位驱动显示面板27中的多个像素PIX。

[0315] 图47示出图46中从时刻t62到时刻t69的数据信号DATA_OUT以及基于数据信号DATA_OUT的显示驱动操作的示例。

[0316] 显示面板27在从时刻t62到时刻t63的时段内对由图47中的符号W9指示的四条像素线L执行显示驱动操作。

[0317] 在从时刻t62到时刻t63的该时段内,如图47所示,显示控制器56输出包括与整个图像P1相关的八个像素值以及表示黑色的八个像素值的图像数据作为数据信号DATA_OUT。这条图像数据的数据数量NSP为“1”。显示控制器56基于八个像素值以十六个像素PIX为单位执行对应于数据数量NSP=1的四个像素线L的驱动的控制。

[0318] 因此,像素信号生成电路32将与整个图像P1相关的像素信号写入由图47中的标号W9指示的两个像素线L中。

[0319] 接下来,显示面板27在从时刻t63到时刻t65的时段内对由图47中的符号W10表示的四条像素线L执行显示驱动操作。

[0320] 首先,在从时刻t63到时刻t64的时段内,如图47所示,显示控制器56输出包括与作为第一像素值的整个图像P1相关的一个像素值、作为第二至第九像素值的与部分图像P2相关的八个像素值、作为第十至第十二像素值的与整个图像P1相关的三个像素值以及作为第十三至第十六像素值的黑色的四个像素值的图像数据作为数据信号DATA_OUT。这条图像数据的数据数量NSP是“2”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。此后,显示控制器56进行控制以基于与整个图像P1相关的总共四个(和三个)像素值,以十六个像素PIX为单位驱动与数据数量NSP=2和3对应的四个像素线L。此外,显示控制器56基于与部分图像P2相关的八个像素值,以八个像素PIX为单位,执行控制以驱动与数据数量NSP=2和3对应的四个像素线L。

[0321] 图48示出了在由图47中的符号W10表示的四个像素线L上的显示驱动操作的示例,其中,(A)表示从时刻t63到时刻t64的操作,以及(B)表示从时刻t64到时刻t65的操作。如图48的(A)中所示,从时刻t63到时刻t64,像素信号生成电路32将对应于第一像素值至第十二像素值的像素信号写入对应于这些像素值的像素PIX。

[0322] 在从时刻t64到时刻t65的下一个时段中,如图47所示,显示控制器56输出包括表示黑色的一个像素值(即,第一像素值)、与部分图像P2相关的作为第二至第九像素值的八个像素值、以及表示黑色的七个像素值(即,第十至第十六像素值)的图像数据作为数据信号DATA_OUT。这条图像数据的数据数量NSP是“3”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P2有关的像素值。此后,显示控制器56基于与部分图像P2相关的八个像素值,以四个像素PIX为单位执行对应于数据数量NSP=3的两个像素线L的驱动的控制。

[0323] 如图48的(B)中所示,从时刻t64至时刻t65,像素信号生成电路32将对应于作为第二至第九像素值的八个像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0324] 因此,如图48的(A)和(B)中所示,在从时刻t63到时刻t65的时段,像素信号生成电路32将与整个图像P1相关的像素信号或与部分图像P2相关的像素信号写入到由图47中的符号W10表示的四个像素线L中的所有像素PIX。

[0325] 接下来,显示面板27在从时刻t65到时刻t69的时段内对由图47中的符号W11表示的四条像素线L执行显示驱动操作。

[0326] 首先,在从时刻t65到时刻t66的时段中,如图47所示,显示控制器56输出包括与作为第一像素值的整个图像P1相关的一个像素值的图像数据作为数据信号DATA_OUT,与部分图像P2相关的作为第二像素值和第三像素值的两个像素值、与部分图像P3相关的作为第四像素值至第十一像素值的八个像素值、与部分图像P1相关的两个像素值(即,第十二像素值和第十三像素值)以及与整个图像P1相关的三个像素值(即,第十四像素值至第十六像素值)。这条图像数据的数据数量NSP是“4”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P2和P3相关的像素值。此后,显示控制器56基于与整个图像P1相关的一个像素值和三个像素值,执行控制从而以十六个像素PIX为单位驱动与数据数量NSP=4至7对应的四个像素线L。此外,显示控制器56基于与部分图像P2相关的四个像素值,以八个像素PIX为单位,执行控制以驱动与数据数量NSP=4至7对应的四个像素线L。另外,显示控制部56根据与部分图像P3有关的八个像素值,以八个像素PIX为单位进行驱动与数据数NSP=4至7对应的四个像素线L的控制。

[0327] 图49示出了在由图47中的符号W11表示的四条像素线L上的显示驱动操作的示例,其中,(A)表示从时刻t65到时刻t66的操作,(B)表示从时刻t66到时刻t67的操作,(C)表示从时刻t67到时刻t68的操作,以及(D)表示从时刻t68到时刻t69的操作。如图49的(A)中所示,从时刻t65到时刻t66,像素信号生成电路32将对应于第一像素值至第十六像素值的像素信号写入对应于这些像素值的像素PIX。

[0328] 在从时刻t66到时刻t67的下时段中,如图47所示,显示控制器56将包括表示黑色的三个像素值(即第一至第三像素值)、与部分图像P3相关的八个像素值(即第四至第十一像素值)以及表示黑色的五个像素值(即第十二至第十六像素值)的图像数据输出为数据信号DATA_OUT。这条图像数据的数据数量NSP是“5”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P3有关的像素值。此后,显示控制器56基于与部分图像P3有关的八个像素值执行控制以按一个像素PIX为单位驱动与数据数NSP=5相对应的一个像素线L。

[0329] 如图49的(B)中所示,从时刻t66至时刻t67,像素信号生成电路32将对应于作为第四至第十一像素值的八个像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0330] 在从时刻t67到时刻t68的下一时段中,如图47所示,显示控制器56输出包括表示黑色的一个像素值(即第一像素值)的图像数据作为数据信号DATA_OUT,与部分图像P2相关的作为第二像素值和第三像素值的两个像素值、与部分图像P3相关的作为第四像素值至第十一像素值的八个像素值、与部分图像P1有关的两个像素值(即,第十二像素值和第十三像素值)以及表示黑色的三个像素值(即,第十四像素值至第十六像素值)。这条图像数据的数据数量NSP是“6”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P2和P3相关的像素值。此后,显示控制器56基于与部分图像P2有关的两个像素值和两个像素值,以四个像素PIX为单位执行对应于数据数量NSP=6和7的两个像素线L的驱动。另外,显示控制部56根据与部分图像P3有关的八个像素值,进行控制从而以两个像素PIX为单位驱动与数据数NSP=6、7对应的两条像素线L。

[0331] 如图49的(C)中所示,从时刻t67至时刻t68,像素信号生成电路32将对应于第二像素值至第十三像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0332] 在从时刻t68到时刻t69的下一时段中,如图47所示,显示控制器56将包括表示黑色的三个像素值(即,第一至第三像素值)、与部分图像P3相关的八个像素值(即,第四至第十一像素值)以及表示黑色的五个像素值(即,第十二至第十六像素值)的图像数据输出为数据信号DATA_OUT。这条图像数据的数据数量NSP是“7”。显示控制器56基于该条图像位置数据知道该条图像数据包括与部分图像P3有关的像素值。此后,显示控制器56基于与部分图像P3有关的八个像素值执行控制以按一个像素PIX为单位驱动与数据数NSP=7对应的一个像素线L。

[0333] 如图49的(D)中所示,从时刻t68至时刻t69,像素信号生成电路32将对应于作为第四至第十一像素值的八个像素值的像素信号写入对应于这些像素值的像素PIX。另外,像素信号生成电路32不将像素值写入除这些像素PIX以外的像素PIX。

[0334] 因此,如图49的(A)至(D)中所示,在从时刻t65到时刻t69的时段中,像素信号生成电路32将与整个图像P1相关的像素信号、与部分图像P2相关的像素信号或与部分图像P3相关的像素信号写入到图47中的由符号W11表示的四条像素线L中的所有像素PIX。

[0335] 如图46中所示,即使在此之后,显示控制器26和显示面板27也类似地操作。此后,在时刻t170,垂直数据启动信号VDE_OUT从高电平变为低电平(图46的(C))。之后,在时刻t71,该垂直时段V结束,并且下一垂直时段V开始。

[0336] [变形例2-2]

[0337] 上述第一实施方式的变形例1-1或1-4可应用于根据上述实施方式的显示系统2。

[0338] <3.应用示例>

[0339] 接下来,描述在上述实施方式和变形例中描述的显示系统的应用示例。

[0340] (具体示例1)

[0341] 图50示出了头戴式显示器110的外观的示例。头戴式显示器110包括用于佩戴在眼镜形显示部111的两侧上的用户头部的耳钩部112。根据上述实施方式的技术等可应用于这种头戴式显示器110。

[0342] (具体实施方式2)

[0343] 图51示出了另一头戴式显示器120的外观的示例。头戴式显示器120是包括主体部121、臂部122和镜筒部123的透视头戴式显示器。头戴式显示器120安装在眼镜128上。主体部121包括用于控制头戴式显示器120的操作的控制基板、以及显示部。该显示部输出显示图像的图像光。臂部122将主体部121和镜筒部123彼此耦接,并且支撑镜筒部123。镜筒部123通过臂部122将从主体部121提供的图像光通过眼镜128的透镜129朝向用户的眼睛投射。根据上述实施方式的技术等可应用于这种头戴式显示器120。

[0344] 应注意,头戴式显示器120是所谓的导光板系统头戴式显示器,但不限于此。例如,头戴式显示器120可以是例如所谓的鸟巢(birdbath)系统头戴式显示器。BirdBeth系统头戴式显示器包括例如分束器和部分透明的反射镜。分束器朝向镜子输出利用图像信息编码的光,并且镜子朝向用户的眼睛反射光。分束器和部分透明镜都是部分透明的。这使来自周围环境的光到达用户的眼睛。

[0345] (应用示例3)

[0346] 图52A和图52B示出了数字照相机130的外观的示例。图52A示出了前视图,图52B示出了后视图。数字照相机130是可更换镜头单镜头反射型照相机,并且包括相机主体部分(相机主体)131、拍摄镜头单元132、把持部133、监视器134和电子取景器135。拍摄镜头单元132是可更换镜头单元,并且几乎被设置在相机主体部311的前表面的中间附近。把持部133设置在相机主体部311的前表面的左侧,拍摄者把持把持部133。监视器134设置在相机主体部131的后表面的大致中央的左侧。电子取景器135在相机主体部131的背面设置在监视器14的上方。摄影师观察电子取景器135,从而使得可以可视地识别从拍摄镜头单元132引导的对象的光图像并且确定构图。根据上述实施方式的技术等可应用于电子取景器135。

[0347] (应用示例4)

[0348] 图53示出电视装置140的外观的示例。电视设备140包括图像显示屏部141,图像显示屏部141包括前面板142和滤光玻璃143。根据上述实施方式的技术等可应用于图像显示屏部141。

[0349] (应用示例5)

[0350] 图54示出了智能电话150的外观的示例。智能电话150包括显示各种类型的信息的显示部151和包括接收用户的操作输入的按钮等的操作部152。根据上述实施方式的技术等可应用于显示部151。

[0351] (应用示例6)

[0352] 图55A和图55B示出了应用了本公开的技术的车辆配置示例。图56A表示从车辆200的后方观察到的车室的一例,图56B表示从车辆200的左后方观察到的车室。

[0353] 图55A和图55B中的车辆包括中央显示器201、控制台显示器202、平视显示器203、数字后视镜204、方向盘显示器205和后置娱乐显示器106。

[0354] 中央显示器201设置在与仪表板261中的驾驶员座位262和乘客座位263相对的位置处。图55A示出了从驾驶员座位262的侧面延伸到乘客座位263的侧面的水平长的中央显示器201的示例,但是中央显示器201的屏幕尺寸和安装位置不限于此。允许中央显示器201显示由各种传感器检测的信息。作为具体示例,中央显示器201被配置为显示由图像传感器捕获的拍摄图像、由ToF传感器测量的到车辆前方或车辆侧面的障碍物的距离图像、由红外传感器检测的乘客的温度等。例如,可以使用中央显示器201显示安全相关信息、操作相关信息、救生日志、健康相关信息、认证/识别相关信息或娱乐相关信息中的至少一个。安全相关信息包括基于传感器的检测结果的信息,诸如,困倦检测、远视检测、检测车辆中的儿童的篡改、检测座位安全带是否扣紧、以及检测左后方乘客。操作相关信息包括关于与使用传感器检测的乘员的操作相关的手势的信息。手势可包括车辆中的各种设施的操作,并且包括例如空调设施、导航装置、AV(视听)装置、照明装置等的操作。救生日志包括所有居住者的救生日志。例如,救生记录包括每个乘客的行为记录。获得并存储救生记录使得可以确认乘客在发生事故时的状况。健康相关信息包括关于使用温度传感器检测的乘客的温度和基于所检测的温度推定的乘员的健康状况的信息。可替换地,关于乘员的健康状况的信息可基于由图像传感器捕获的乘员的面部的图像来推测。此外,可基于通过使用自动语音与乘员执行谈话而获得的乘员的回答内容来推定关于乘员的健康状况的信息。认证/识别相关信息包括关于利用传感器执行面部识别的无钥匙输入功能、通过面部识别自动调节座椅的

高度和位置的功能等的信息。娱乐相关信息包括关于由传感器检测的乘员对AV装置的操作的信息和关于适合于由传感器检测和识别的乘员的待显示的内容的信息。

[0355] 例如,可以使用控制台显示器202来显示生命日志信息。控制台显示器202布置在驾驶员座椅262与乘客座椅263之间的中控台264中的变速杆265附近。控制台显示器202还被配置为显示由不同传感器检测的信息。此外,控制台显示器202可以显示由图像传感器捕捉的车辆周围的图像,或者可以显示到车辆周围的障碍物的距离图像。

[0356] 平视显示器203虚拟地显示在驾驶员座椅262前面的挡风玻璃266的后部。例如,可以使用平视显示器203显示安全相关信息、操作相关信息、救生日志、健康相关信息、认证/识别相关信息或娱乐相关信息中的至少一个。平视显示器203通常虚拟地设置在驾驶员座椅262的前方,并且因此适合于显示直接与车辆的操作相关的信息,诸如车辆的速度、燃料水平以及剩余电池寿命。

[0357] 数字后视镜204被配置为不仅显示车辆的后侧,而且显示后座上的乘客的状态;因此,可以使用数字后视镜204,例如用于在后座上显示关于乘客的救生日志信息。

[0358] 方向盘显示器205围绕车辆的方向盘267的中心设置。例如,可以使用方向盘显示器205显示安全相关信息、操作相关信息、救生日志、健康相关信息、认证/识别相关信息或娱乐相关信息中的至少一个。具体地,方向盘显示器205布置在驾驶员的手附近,并且因此适合于显示诸如驾驶员的温度的生命日志信息或者适合于显示与AV装置、空调设备等的操作相关的信息。

[0359] 后置娱乐显示器206安装在驾驶员座椅262或乘客座椅263的后表面侧上,并且用于由后座上的乘客观看。后置娱乐显示器206可用于显示例如安全相关信息、操作相关信息、救生日志、健康相关信息、认证/识别相关信息或娱乐相关信息中的至少一个。具体地,后座娱乐显示器206设置在后座上的乘客的前方,并且因此在后座上显示与乘客相关的信息。后座娱乐显示器206可以显示例如与AV装置和空调设备的操作相关的信息,或者可以显示通过由温度传感器5测量后座上的乘员的温度等获得的结果。

[0360] 根据上述实施方式等的技术可应用于中央显示器201、控制台显示器202、平视显示器203、数字后视镜204、方向盘显示器205和后置娱乐显示器206。

[0361] 上面已经参照一些实施方式、变形例、以及电子设备的应用示例描述了本技术,但是本技术不限于实施方式等,并且可以各种方式进行修改。

[0362] 例如,在上述实施方式中,加速度传感器22和眼睛跟踪传感器23设置在头戴式显示器20中,但是这不是限制性的。例如,可以不提供这些传感器。在这种情况下,图像生成电路11指定整个图像P1的图像改变的部分作为部分图像P2。

[0363] 在上述实施方式等中,本技术应用于头戴式显示器,但并不局限于此。例如,本技术可应用于被配置为显示图像的各种电子设备,诸如监视器和投影仪。

[0364] 本技术不仅可应用于在上述实施方式中描述的封闭系统,而且可应用于视频透视系统和混合现实系统。

[0365] 此外,本技术可应用于诸如飞行模拟器的各种模拟器以及用于游戏、投影映射等的应用。

[0366] 此外,在上述实施方式中,使用图5中所示的显示面板27,但是这不是限制性的。以下详细描述根据本变形例的显示面板27E。

[0367] 图56示出了显示面板27E的配置示例。显示面板27E包括像素阵列31E、像素信号生成电路32、扫描电路33以及驱动电路34E。

[0368] 像素阵列31E包括多个信号线SGL、多个控制线CTL、多个控制线WSEN和多个像素PIX。多个控制线WSEN在垂直方向(图56中的纵向方向)上延伸,并且在水平方向(图56中的横向方向)上并排设置。多个控制线WSEN各自将由驱动电路34E生成的控制信号供应至像素PIX。

[0369] 驱动电路34E被配置为生成控制信号并且将生成的控制信号施加至多个控制线WSEN,从而对由像素信号生成电路32生成的像素信号要被写到的像素PIX执行控制以确定像素信号要被写到多个像素PIX中的哪个像素PIX。

[0370] 图57示出像素PIX的配置示例。包括该像素PIX的像素阵列包括控制线WSL。在图56中示出的控制线CTL包括该控制线WSL。像素PIX包括晶体管MN01至MN03、电容器C01和发光元件EL。晶体管MN01至MN03是N型MOSFET(金属氧化物半导体场效应晶体管)。晶体管MN01具有耦接至控制线WSEN的栅极、耦接至信号线SGL的漏极、以及耦接至晶体管MN02的漏极的源极。晶体管MN02具有耦接至控制线WSL的栅极、耦接至晶体管MN01的源极的漏极、以及耦接至晶体管MN03的栅极和电容器C01的源极。电容器C01的一端耦合到晶体管MN02的源极和晶体管MN03的栅极,另一端耦合到晶体管MN03的源极和发光元件EL的阳极。晶体管MN03具有耦合到晶体管MN02的源极和电容器C01的一端的栅极、耦合到电源线VCCP的漏极、以及耦合到电容器C01的另一端和发光元件EL的阳极的源极。例如,发光元件EL是有机EL发光元件,并且具有耦接至晶体管MN03的源极和电容器C01的另一端的阳极以及耦接至电源线Vcath的阴极。

[0371] 利用该配置,在像素PIX中,晶体管MN01和MN02导通,从而基于从信号线SGL提供的像素信号来设置电容器C01的两端之间的电压。晶体管MN03使与电容器C01的两端之间的电压对应的电流流入发光元件EL。发光元件EL基于从晶体管MN03提供的电流而发光。因此,像素PIX发射具有与像素信号对应的亮度的光。

[0372] 在图12的示例中,如图12的(A)中所示,在从时刻t14到时刻t15的时段中,显示控制器26执行控制以基于整个图像P1的多条图像数据以四个像素PIX为单位驱动显示面板27E中的多个像素PIX。如图10所示,在从时刻t14至时刻t15的时段内,显示面板27的扫描电路33以两条像素线L的扫描单元US扫描多个像素PIX。驱动电路34E将所有控制线WSEN设置为激活(高电平)。像素信号生成电路32将相同的像素信号施加至彼此相邻的两个信号线SGL。因此,相同的像素信号被写入所选择的两个像素线L中的四个像素PIX。由此,显示面板27E以四个像素PIX的单位UD驱动多个像素PIX。

[0373] 另外,如图12的(B)所示,在从时刻t15至时刻t16的时段中,显示控制器26进行控制以基于部分图像P2的图像数据和关于部分图像P2的位置的数据,以一个像素PIX为单位驱动布置在显示面板27E中与多个像素PIX中的部分图像P2对应的区域中的多个像素PIX。如图11所示,从时刻t15至时刻t16,显示面板27E的扫描电路33以一个像素线L的扫描单元US扫描多个像素PIX。驱动电路34E将与对应于部分图像P2的区域相关的多个控制线WSEN设置为有效(高电平),并且将多个其他控制线WSEN设置为无效(低电平)。像素信号生成电路32将多个像素信号的每一个施加至与对应于多个信号线SGL的部分图像P2的区域相关的多个信号线SGL中对应的一个。因此,多个像素信号中的每一者被写至与对应于所选择的一个

像素线L中的部分图像P2的区域相关的多个像素PIX中的对应一个像素。同时,像素信号不被写入与除了与部分图像P2对应的区域之外的区域相关的多个像素PIX。由此,显示面板27E以一个像素PIX的单位UD驱动多个像素PIX。

[0374] 另外,如图12的(C)所示,在从时刻t16至时刻t17的时段中,显示控制器26进行控制以基于部分图像P2的图像数据和关于部分图像P2的位置的数据,以一个像素PIX为单位驱动设置在与显示面板27中的多个像素PIX的部分图像P2对应的区域中的多个像素PIX。该操作类似于图12的(B)中示出的从时刻t15至时刻t16的时段内的操作。

[0375] 像素PIX的配置不限于图57中的示例。下面描述像素PIX的配置的一些示例。

[0376] 图58示出像素PIX的另一个配置示例。包括该像素PIX的像素阵列包括控制线WSL、控制线DSL和控制线AZSL。在图56中示出的控制线CTL包括控制线WSL、DSL和AZSL。该像素PIX包括晶体管MP11和MP12、电容器C11和C12、晶体管MP13至MP15以及发光元件EL。晶体管MP11至MP15是P型MOSFET。晶体管MP11具有耦合至控制线WSEN的栅极、耦合至信号线SGL的源极、以及耦合至晶体管MP12的源极的漏极。晶体管MP12具有耦合至控制线WSL的栅极、耦合至晶体管MP11的漏极的源极、以及耦合至晶体管MP14的栅极和电容器C12的漏极。电容器C11的一端耦合到电源线VCCP,另一端耦合到电容器C12、晶体管MP13的漏极和晶体管MP14的源极。电容器C12的一端耦合到电容器C11的另一端、晶体管MP13的漏极和晶体管MP14的源极,并且另一端耦合到晶体管MP12的漏极和晶体管MP14的栅极。晶体管MP13具有耦合至控制线DSL的栅极、耦合至电源线VCCP的源极、以及耦合至晶体管MP14的源极、电容器C11的另一端、以及电容器C12的一端的漏极。晶体管MP14的栅极耦合到晶体管MP12的漏极和电容器C12的另一端,源极耦合到晶体管MP13的漏极、电容器C11的另一端和电容器C12的一端,并且漏极耦合到发光元件EL的阳极和晶体管MP15的源极。晶体管MP15具有耦接至控制线AZSL的栅极、耦接至晶体管MP14的漏极和发光元件EL的阳极的源极、以及耦接至电源线VSS的漏极。

[0377] 利用该配置,在像素PIX中,晶体管MP11和MP12导通,从而基于从信号线SGL提供的像素信号来设置电容器C12的两端之间的电压。晶体管MP13基于控制线DSL的信号导通或截止。在晶体管MP13导通的时段中,晶体管MP14使得对应于电容器C12两端之间的电压的电流流入发光元件EL。发光元件EL基于从晶体管MP14提供的电流发光。因此,像素PIX发射具有与像素信号对应的亮度的光。晶体管MP15基于控制线AZSL的信号导通或截止。在晶体管MP15导通的时段中,发光元件EL的阳极的电压设定为电源线VSS的电压,由此被初始化。

[0378] 图59示出像素PIX的另一个配置示例。包括该像素PIX的像素阵列包括控制线WSL、控制线DSL和控制线AZSL。在图56中示出的控制线CTL包括控制线WSL、DSL和AZSL。该像素PIX包括晶体管MN21和MN22、电容器C21、晶体管MN23至MN25以及发光元件EL。晶体管MN21至MN25是N型MOSFET。晶体管MN21具有耦接至控制线WSEN的栅极、耦接至信号线SGL的漏极、以及耦接至晶体管MN22的漏极的源极。晶体管MN22具有耦接至控制线WSL的栅极、耦接至晶体管MN21的源极的漏极、以及耦接至晶体管MN24的栅极和电容器C21的源极。电容器C21的一端耦合到晶体管MN22的源极和晶体管MN24的栅极,另一端耦合到晶体管MN24的源极和晶体管MN25的漏极,以及发光元件EL的阳极。晶体管MN23具有耦合至控制线DSL的栅极、耦合至电源线VCCP的漏极、以及耦合至晶体管MN24的漏极的源极。晶体管MN24具有耦合到晶体管MN22的源极和电容器C21的一端的栅极、耦合到晶体管MN23的源极的漏极以及耦合到电容

器C21的另一端、晶体管MN25的漏极和发光元件EL的阳极的源极。晶体管MN25具有耦接至控制线AZSL的栅极、耦接至晶体管MN24的源极、电容器C21的另一端、以及发光元件EL的阳极的漏极、以及耦接至电源线VSS的源极。

[0379] 利用该配置,在像素PIX中,晶体管MN21和MN22导通,从而基于从信号线SGL提供的像素信号设置电容器C21的两端之间的电压。晶体管MN23基于控制线DSL的信号导通或截止。在晶体管MN23接通的期间,晶体管MN24使得与电容器C21的两端之间的电压相对应的电流流入发光元件EL。发光元件EL基于从晶体管MP24提供的电流发光。因此,像素PIX发射具有与像素信号对应的亮度的光。晶体管MN25基于控制线AZSL的信号导通或截止。在晶体管MN25导通的期间中,发光元件EL的阳极的电压设定为电源线VSS的电压,进行初始化。

[0380] 图60示出像素PIX的另一个配置示例。包括该像素PIX的像素阵列包括控制线WSL、控制线DSL、以及控制线AZSL1和AZSL2。在图56中示出的控制线CTL包括控制线WSL、DSL、AZSL1、和AZSL2。该像素PIX包括晶体管MP31和MP32、电容器C31、晶体管MP33至MP36以及发光元件EL。晶体管MP31至MP36是P型MOSFET。晶体管MP31具有耦合至控制线WSEN的栅极、耦合至信号线SGL的源极、以及耦合至晶体管MP32的源极的漏极。晶体管MP32具有耦合至控制线WSL的栅极、耦合至晶体管MP31的漏极的源极、以及耦合至晶体管MP33的栅极、晶体管MP34的源极、以及电容器C31的漏极。电容器C31的一端耦合至电源线VCCP,并且另一端耦合至晶体管MP32的漏极、晶体管MP33的栅极、以及晶体管MP34的源极。晶体管MP34具有耦合至控制线AZSL1的栅极、耦合至晶体管MP32的漏极、晶体管MP33的栅极、以及电容器C31的另一端的源极、以及耦合至晶体管MP33的漏极和晶体管MP35的源极的漏极。晶体管MP35具有耦合至控制线DSL的栅极、耦合至晶体管MP33和MP34的漏极的源极、以及耦合至晶体管MP36的源极和发光元件EL的阳极的漏极。晶体管MP36具有耦合至控制线AZSL2的栅极、耦合至晶体管MP35的漏极和发光元件EL的阳极的源极、以及耦合至电源线VSS的漏极。

[0381] 利用该配置,在像素PIX中,晶体管MP31和MP32导通,从而基于从信号线SGL提供的像素信号来设置电容器C31的两端之间的电压。晶体管MP35根据控制线DSL的信号导通或截止。晶体管MP33在晶体管MP35导通的期间使与电容器C31的两端之间的电压相对应的电流流入发光元件EL。发光元件EL基于从晶体管MP33供给的电流发光。因此,像素PIX发射具有与像素信号对应的亮度的光。晶体管MP34基于控制线AZSL1的信号而导通或截止。在晶体管MP34导通的阶段中,晶体管MP33的漏极和栅极彼此耦合。晶体管MP36基于控制线AZSL2的信号而导通或截止。在晶体管MP36导通的期间中,将发光元件EL的阳极的电压设定为电源线VSS的电压,进行初始化。

[0382] 图61示出像素PIX的另一个配置示例。包括该像素PIX的像素阵列包括控制线WSL1和WSL2、控制线DSL、控制线AZSL1和AZSL2、信号线SGL1和SGL2、电容器C48和C49以及晶体管MP49。图56中所示的控制线CTL包括控制线WSL1、WSL2、DSL、AZSL1和AZSL2。图56中所示的信号线SGL包括信号线SGL1和SGL2。电容器C48的一端耦接至信号线SGL1,并且另一端耦接至电源线VSS。电容器C49的一端耦接至信号线SGL1,并且另一端耦接至信号线SGL2。晶体管MP49是P型MOSFET,并且具有耦接至控制线WSL2的栅极、耦接至信号线SGL1的源极以及耦接至信号线SGL2的漏极。

[0383] 像素PIX包括晶体管MP41和MP42、电容器C41、晶体管MP43至MP46以及发光元件EL。晶体管MP41至MP46是P型MOSFET。晶体管MP41具有耦合至控制线WSEN的栅极、耦合至信号线

SGL2的源极、以及耦合至晶体管MP42的源极的漏极。晶体管MP42具有耦接至控制线WSL1的栅极、耦接至晶体管MP41的漏极的源极、以及耦接至晶体管MP43的栅极和电容器C41的漏极。电容器C41的一端耦合至电源线VCCP,并且另一端耦合至晶体管MP42的漏极和晶体管MP43的栅极。晶体管MP43具有耦合至晶体管MP42的漏极和电容器C41的另一端的栅极、耦合至电源线VCCP的源极、以及耦合至晶体管MP44和MP45的源极的漏极。晶体管MP44具有耦合至控制线AZSL1的栅极、耦合至晶体管MP43的漏极和晶体管MP45的源极的源极、以及耦合至信号线SGL2的漏极。晶体管MP45具有耦合至控制线DSL的栅极、耦合至晶体管MP43的漏极和晶体管MP44的源极的源极、以及耦合至晶体管MP46的源极和发光元件EL的阳极的漏极。晶体管MP46具有耦接至控制线AZSL2的栅极、耦接至晶体管MP45的漏极和发光元件EL的阳极的源极、以及耦接至电源线VSS的漏极。

[0384] 利用该配置,在像素PIX中,晶体管MP41和MP42导通,从而基于通过电容器C49从信号线SGL1供应的像素信号来设置电容器C41的两端之间的电压。晶体管MP45基于控制线DSL的信号导通或截止。在晶体管MP45导通的时段中,晶体管MP43促使对应于电容器C41的两端之间的电压的电流流入发光元件EL。发光元件EL基于从晶体管MP43提供的电流而发光。因此,像素PIX发射具有与像素信号对应的亮度的光。晶体管MP44基于控制线AZSL1的信号而导通或截止。在晶体管MP44导通的时段中,晶体管MP43的漏极和信号线SGL2彼此耦合。晶体管MP46基于控制线AZSL2导通或截止。在晶体管MP46导通的时段中,发光元件EL的阳极的电压设定为电源线VSS的电压,由此被初始化。

[0385] 图62示出像素PIX的另一个配置示例。包括该像素PIX的像素阵列包括控制线WSL、控制线DSL和控制线AZSL、信号线SGL1 SGL2以及控制器70和80。在图56中示出的控制线CTL包括控制线WSL、DSL和AZSL。图56中所示的信号线SGL包括信号线SGL1和SGL2。

[0386] 控制器70包括晶体管MN71和MP72、电容器C71以及晶体管MP73。晶体管MN71是N型MOSFET,并且晶体管MP72和MP73是P型MOSFET。晶体管MN71具有被供应有控制信号的栅极、耦接至晶体管MP72的源极和信号线SGL1的漏极、以及耦接至晶体管MP72的漏极、电容器C71、以及晶体管MP73的漏极的源极。晶体管MP72具有被供应有控制信号的栅极、耦合至晶体管MN71的漏极和信号线SGL1的源极、以及耦合至晶体管MN71的源极、电容器C71、和晶体管MP73的漏极的漏极。晶体管MN71和MP72配置传输门。电容器C71的一端耦合到晶体管MN71的源极、晶体管MP72的漏极和晶体管MP73的漏极,并且另一端耦合到信号线SGL2。晶体管MP73具有耦合至控制线REFL的栅极、耦合至电源线Vref的源极、以及耦合至晶体管MN71的源极、晶体管MP72的漏极、和电容器C71的漏极。

[0387] 控制器80包括晶体管MN81和MP82、电容器C81、以及晶体管MP83、MN84、MP85、和MP86。晶体管MN81和MN84是N型MOSFET,并且晶体管MP82、MP83、MP85和MP86是P型MOSFET。晶体管MN81具有被供应有控制信号的栅极、耦接至晶体管MP82的源极和信号线SGL1的漏极、以及耦接至晶体管MP82的漏极的源极。晶体管MP82具有被供应有控制信号的栅极,源极耦合到晶体管MN81的漏极和信号线SGL1,并且漏极耦合到晶体管MN81的源极。晶体管MN81和MP82配置传输门。由像素信号生成电路32生成的像素信号被供应到晶体管MN81的源极和晶体管MP82的漏极。电容器C81的一端耦合到信号线SGL1,另一端耦合到电源线VSS。晶体管MP83具有待被供应控制信号的栅极、耦合到晶体管MN84的源极和信号线SGL2的漏极、以及耦合到晶体管MN84的漏极和电源线Vorst的源极。晶体管MN84具有待被供应控制信号的栅

极,源极耦合至晶体管MP83的漏极和信号线SGL2,并且漏极耦合至晶体管MP83的源极和电源线Vorst。晶体管MP83和MN84配置传输门。晶体管MP85具有耦合至控制线INIL的栅极、耦合至信号线SGL2的漏极、以及耦合至电源线Vini的源极。晶体管MP86具有耦合至控制线ELL的栅极、耦合至信号线SGL2的漏极、以及耦合至电源线Ve1的源极。

[0388] 像素PIX包括晶体管MP91和MP92、电容器C91、晶体管MP93至MP96和发光元件EL。晶体管MP91至MP96是P型MOSFET。晶体管MP91具有耦接至控制线WSEN的栅极、耦接至信号线SGL2的源极以及耦接至晶体管MP92的源极的漏极。晶体管MP92具有耦合至控制线WSL的栅极、耦合至晶体管MP91的漏极的源极、以及耦合至晶体管MP93的栅极和电容器C91的漏极。电容器C91的一端耦合到电源线Ve1,另一端耦合到晶体管MP92的漏极和晶体管MP93的栅极。晶体管MP93具有耦合至晶体管MP92的漏极和电容器C91的另一端的栅极、耦合至电源线Ve1的源极、以及耦合至晶体管MP94和MP95的源极的漏极。晶体管MP94具有耦接至控制线AZSL的栅极、耦接至晶体管MP93的漏极和晶体管MP95的源极的源极、以及耦接至信号线SGL2的漏极。晶体管MP95具有耦合到控制线DSL的栅极、耦合到晶体管MP93的漏极和晶体管MP94的源极的源极、以及耦合到晶体管MP96的源极和发光元件EL的阳极的漏极。晶体管MP96具有耦接至控制线AZSL的栅极、耦接至晶体管MP95的漏极和发光元件EL的阳极的源极、以及耦接至电源线VSS的漏极。

[0389] 利用该配置,在像素PIX中,晶体管MP91和MP92导通,从而基于通过晶体管MN81和MP82、信号线SGL1、晶体管MN71和MP72、电容器C71以及信号线SGL2提供的像素信号来设置电容器C91的两端之间的电压。晶体管MP95基于控制线DSL的信号导通或截止。在晶体管MP95导通的时段中,晶体管MP93使对应于电容器C91的两端之间的电压的电流流入发光元件EL。发光元件EL基于从晶体管MP93供给的电流发光。因此,像素PIX发射具有与像素信号对应的亮度的光。晶体管MP94和96基于控制线AZSL的信号导通或截止。在晶体管MP94接通的时段中,晶体管MP93的漏极和晶体管MP95的源极耦合到信号线SGL2。在晶体管MP96导通的期间中,发光元件EL的阳极的电压被设定为电源线的电压Vorst,由此被初始化。此外,晶体管MP85基于控制线INIL的信号导通或截止,晶体管MP86基于控制线ELL的信号导通或截止,并且晶体管MP73基于控制线REFL的信号导通或截止。当晶体管MP85导通时,信号线SGL2的电压被设置为电源线Vini的电压。当晶体管MP86导通时,信号线SGL2的电压被设置为电源线Ve1的电压。当晶体管MP73导通时,电容器C71的端部被设置为电源线Vref的电压,从而被初始化。

[0390] 图63示出像素PIX的另一个配置示例。包括该像素PIX的像素阵列包括控制线WSL、控制线DSL、以及控制线AZSL1和AZSL2。在图56中示出的控制线CTL包括控制线WSL、DSL、AZSL1、和AZSL2。该像素PIX包括晶体管MP51至MP54、电容器C51、晶体管MP55至MP60以及发光元件EL。晶体管MP51至MP60是P型MOSFET。晶体管MP51具有耦合至控制线WSEN的栅极、耦合至信号线SGL的源极、以及耦合至晶体管MP52的源极的漏极。晶体管MP52具有耦合至控制线WSL的栅极、耦合至晶体管MP51的漏极的源极、以及耦合至晶体管MP53的漏极和晶体管MP54的源极的漏极。晶体管MP53具有耦合至控制线DSL的栅极、耦合至电源线VCCP的源极、以及耦合至晶体管MP52的漏极和晶体管MP54的源极的漏极。晶体管MP54具有耦合至晶体管MP55的源极、晶体管MP57的漏极和电容器C51的栅极,源极耦合至晶体管MP52和MP53的漏极,并且漏极耦合至晶体管MP58和MP59的源极。电容器C51的一端耦合到电源线VCCP,并且

另一端耦合到晶体管MP54的栅极、晶体管MP55的源极和晶体管MP57的漏极。电容器C51可包括彼此并联耦合的两个电容器。晶体管MP55具有耦接至控制线AZSL1的栅极、耦接至晶体管MP54的栅极、晶体管MP57的漏极以及电容器C51的另一端的源极、以及耦接至晶体管MP56的源极的漏极。晶体管MP56具有耦接至控制线AZSL1的栅极、耦接至晶体管MP55的漏极的源极、耦接至电源线VSS的漏极。晶体管MP57具有耦接至控制线WSL的栅极、耦接至晶体管MP54的栅极、晶体管MP55的源极以及电容器C51的另一端的漏极、以及耦接至晶体管MP58的漏极的源极。晶体管MP58具有耦合至控制线WSL的栅极、耦合至晶体管MP57的漏极的漏极、以及耦合至晶体管MP54的漏极和晶体管MP59的源极的源极。晶体管59具有耦合至控制线DSL的栅极、耦合至晶体管MP54的漏极和晶体管MP58的源极的源极、以及耦合至晶体管MP60的源极和发光元件EL的阳极的漏极。晶体管MP60具有耦接至控制线AZSL2的栅极、耦接至晶体管MP59的漏极和发光元件EL的阳极的源极、以及耦接至电源线VSS的漏极。

[0391] 利用该配置,在像素PIX中,晶体管MP51、MP52、MP54、MP58和MP57导通,从而基于从信号线SGL提供的像素信号来设置电容器C51的两端之间的电压。晶体管MP53和MP59基于控制线DSL的信号导通或截止。在晶体管MP53和MP59导通的时段中,晶体管MP54使得对应于电容器C51的两端之间的电压的电流流入发光元件EL。发光元件EL基于从晶体管MP54提供的电流发光。因此,像素PIX发射具有与像素信号对应的亮度的光。晶体管MP55和MP56基于控制线AZSL1的信号而导通或截止。在晶体管MP55和MP56导通的时段中,将晶体管MP54的栅极电压设定为电源线VSS的电压,由此进行初始化。晶体管MP60基于控制线AZSL2的信号而导通或截止。在晶体管MP60导通的时段中,发光元件EL的阳极的电压设定为电源线VSS的电压,由此被初始化。

[0392] 图64示出像素PIX的另一个配置示例。包括该像素PIX的像素阵列包括控制线WSENN和WSENP、控制线WSNL和WSPL、控制线AZL、以及控制线DSL。图56中所示的控制线WSEN包括控制线WSENN和WSENP。在图56中示出的控制线CTL包括控制线WSNL、WSPL、AZL、和DSL。控制线WSENN的信号和控制线WSENP的信号是彼此相反的信号。控制线WSNL的信号和控制线WSPL的信号是彼此相反的信号。

[0393] 像素PIX包括晶体管MN61、MP62、MN63和MP64、电容器C61和C62、晶体管MN65至MN67、以及发光元件EL。晶体管MN61、MN63和MN65至MN67是N型MOSFET,并且晶体管MP62和MP64是P型MOSFET。晶体管MN61具有耦合至控制线WSENN的栅极、耦合至信号线SGL和晶体管MP62的源极的漏极、以及耦合至晶体管MP62的漏极、晶体管MN63的漏极、和晶体管MP64的源极的源极。晶体管MP62具有耦接至控制线WSENP的栅极、耦接至信号线SGL和晶体管MN61的漏极的源极、以及耦接至晶体管MN61的源极、晶体管MN63的漏极和晶体管MP64的源极的漏极。晶体管MN63具有耦接至控制线WSNL的栅极、耦接至晶体管MN61的源极、晶体管MP62的漏极、以及晶体管MP64的源极的漏极、以及耦接至晶体管MP64的漏极、电容器C61和C62、以及晶体管MN65的栅极的源极。晶体管MP64具有耦合至控制线WSPL的栅极、耦合至晶体管MN61的源极、晶体管MP62的漏极、和晶体管MN63的漏极的源极、以及耦合至晶体管MN63的源极、电容器C61和C62、和晶体管MN65的栅极的漏极。电容器C61使用例如MOM(金属氧化物金属)电容器来配置,并且一端耦合到晶体管MN63的源极、晶体管MP64的漏极、电容器C62和晶体管MN65的栅极,并且另一端耦合到电源线VSS2。应注意,例如,可以使用MOS电容器或者MIM(金属绝缘体金属)电容器配置电容器C61。电容器C62被配置为使用例如MOS电容器,并且具

有耦接至晶体管MN63的源极、晶体管MP64的漏极、电容器C61的一端、以及晶体管MN65的栅极的一端、以及耦接至电源线VSS2的另一端。应注意,电容器C62可使用例如MOM电容器或MIM电容器来配置。晶体管MN65具有耦合至晶体管MN63的源极、晶体管MP64的漏极、以及电容器C61和C62的一端的栅极、耦合至电源线VCCP的漏极、以及耦合至晶体管MN66和MN67的漏极的源极。晶体管MN66具有耦接至控制线AZL的栅极、耦接至晶体管MN65的源极和晶体管MN67的漏极的漏极、以及耦接至电源线VSS1的源极。晶体管MN67具有与控制线DSL耦合的栅极、与晶体管MN65的源极和晶体管MN66的漏极耦合的漏极、以及与发光元件EL的阳极耦合的源极。

[0394] 利用该配置,在像素PIX中,晶体管MN61或晶体管MP62中的至少一个导通,并且晶体管MN63或晶体管MP64中的至少一个导通,从而基于从信号线SGL提供的像素信号来设置电容器C61的两端之间的电压和电容器C62的两端之间的电压。晶体管MN67根据控制线DSL的信号导通或截止。晶体管MN65在晶体管MN67导通的期间,将与电容器C61的两端及电容器C62的两端之间的电压对应的电流流入发光元件EL。发光元件EL基于从晶体管MP65供给的电流发光。因此,像素PIX发射具有与像素信号对应的亮度的光。晶体管MN66可以基于控制线AZL的信号导通或截止。此外,晶体管MN66可以用作具有对应于控制线AZL的信号的电阻值的电阻器。在这种情况下,晶体管MN65和晶体管MN66构成所谓的源极跟随器电路。

[0395] 要注意的是,在本文中描述的效果仅仅具有说明性而非限制性,并且可提供其他效果。

[0396] 应注意,本技术可具有以下配置。根据具有以下配置的本技术,可以降低功耗。

[0397] (1)

[0398] 一种显示装置,包括:

[0399] 接收电路,被配置为依次接收第一图像数据、第二图像数据和第三图像数据;第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值,第二图像数据具有包括在具有高于第一分辨率的第二分辨率的部分图像中的一个或多个像素值,部分图像具有比整个图像窄的图像范围,第三图像数据具有包括在整个图像中的一个或多个像素值;

[0400] 显示部,包括第一多个像素、第二多个像素和第三多个像素;以及

[0401] 显示驱动电路,被配置为执行第一驱动、第二驱动和第三驱动,第一驱动基于片第一图像数据以第一数量的像素为单位驱动第一多个像素,第二驱动,其中基于该条第二图像数据以第二数量的像素为单位驱动第二多个像素,第二数量小于第一数量,以及第三驱动,其中基于该条第三图像数据以第一数量的像素为单位驱动第三多个像素。

[0402] (2)

[0403] 根据(1)的显示装置,其中,

[0404] 一片第一图像数据中的一个或多个像素值包括整个图像中包括的一个或多个行图像中的多个像素值,

[0405] 该条第二图像数据中的该一个或多个像素值包括该部分图像中包括的一个或多个行图像中的多个像素值,以及

[0406] 第三图像数据中的一个或多个像素值包括整个图像中包括的一个或多个行图像中的多个像素值。

- [0407] (3)
- [0408] 根据(2)的显示装置,其中,显示驱动电路被配置为依次执行第一驱动、第二驱动和第三驱动。
- [0409] (4)
- [0410] 根据(2)或(3)的显示装置,其中,整个图像包括对应于部分图像的图像。
- [0411] (5)
- [0412] 根据(2)至(4)中任一项的显示装置,其中,
- [0413] 接收电路被配置为在第一时段内接收第一图像数据,
- [0414] 接收电路被配置为在第一时段之后的第二时段内接收表示具有预定像素值的一个或多个行图像的预定图像数据,
- [0415] 接收电路被配置为在第二时段之后的第三时段内接收第二图像数据,
- [0416] 接收电路被配置为在第三时段之后的第四时段内接收预定片图像数据,并且
- [0417] 接收电路被配置为在第四时段之后的第五时段内接收第三图像数据。
- [0418] (6)
- [0419] 根据(5)的显示装置,进一步包括图像解压缩电路,其中
- [0420] 将由接收电路接收的数据经受压缩处理,
- [0421] 图像解压缩电路被配置为基于接收电路的接收的结果执行解压缩处理,并且
- [0422] 显示驱动电路被配置为基于包含在解压缩处理的处理结果中的第一图像数据、第二图像数据和第三图像数据进行操作。
- [0423] (7)
- [0424] 根据(1)的显示装置,其中,
- [0425] 一片第一图像数据中的一个或多个像素值包括整个图像中包括的一个行图像中的一个或多个像素值,
- [0426] 包括在第二图像数据中的一个或多个像素值包括在部分图像中包括的一个行图像中的一个或多个像素值,以及
- [0427] 第三图像数据中的一个或多个像素值包括整个图像中包括的一个行图像中的一个或多个像素值。
- [0428] (8)
- [0429] 根据(7)的显示装置,其中,显示驱动电路被配置为同时执行第一驱动、第二驱动和第三驱动。
- [0430] (9)
- [0431] 根据(7)或(8)的显示装置,其中,整个图像不包括对应于部分图像的图像。
- [0432] (10)
- [0433] 根据(1)至(9)中任一项的显示装置,其中,第一图像数据、第二图像数据和第三图像数据中的每一者具有表示第一颜色的亮度的一个或多个像素值、表示第二颜色的亮度的一个或多个像素值以及表示第三颜色的亮度的一个或多个像素值。
- [0434] (11)
- [0435] 根据(1)至(9)中任一项的显示装置,其中,第一图像数据、第二图像数据和第三图像数据中的每一者具有表示亮度的一个或多个像素值、表示第一色差的一个或多个像素值

以及表示第二色差的一个或多个像素值。

[0436] (12)

[0437] 根据(1)至(9)中任一项的显示装置,其中,

[0438] 该条第二图像数据具有表示亮度的一个或者多个像素值、表示第一色差的一个或者多个像素值以及表示第二色差的一个或者多个像素值,

[0439] 表示第一色差的一个或多个像素值的数量小于表示亮度的一个或多个像素值的数量,并且

[0440] 表示第二色差的一个或多个像素值的数量小于表示亮度的一个或多个像素值的数量。

[0441] (13)

[0442] 根据(1)至(9)中任一项的显示装置,其中,

[0443] 第一图像数据和第三图像数据中的每一者具有表示亮度的一个或多个像素值、表示第一色差的一个或多个像素值以及表示第二色差的一个或多个像素值,并且

[0444] 第二图像数据具有与亮度对应的一个或多个像素值。

[0445] (14)

[0446] 根据(1)至(9)中任一项的显示装置,其中,

[0447] 一片第一图像数据和一片第三图像数据中的每一者具有表示亮度的一个或多个像素值、表示第一色差的一个或多个像素值以及表示第二色差的一个或多个像素值,

[0448] 表示第一色差的一个或多个像素值的数量小于表示亮度的一个或多个像素值的数量,并且

[0449] 表示第二色差的一个或多个像素值的数量小于表示亮度的一个或多个像素值的数量。

[0450] (15)

[0451] 根据(1)至(14)中任一项的显示装置,其中,

[0452] 显示装置还包括:

[0453] 传感器,被配置为检测显示部分的显示区域中的用户正在观察的部分;以及

[0454] 发送电路,被配置为将传感器的检测结果发送至图像生成装置,该图像生成装置被配置为生成该条第一图像数据、该条第二图像数据和该条第三图像数据,

[0455] 部分图像包括与传感器的检测结果对应的图像。

[0456] (16)

[0457] 一种显示系统,包括:

[0458] 图像生成装置,被配置为依次传输第一图像数据、第二图像数据和第三图像数据;第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值,第二图像数据具有包括在具有高于第一分辨率的第二分辨率的部分图像中的一个或多个像素值,部分图像具有比整个图像窄的图像范围,第三图像数据具有包括在整个图像中的一个或多个像素值;以及

[0459] 显示装置,

[0460] 显示装置包括:

[0461] 接收电路,被配置为依次接收第一图像数据、第二图像数据和第三图像数据;

[0462] 显示部,包括第一多个像素、第二多个像素和第三多个像素,以及

[0463] 显示驱动电路,被配置为执行第一驱动、第二驱动和第三驱动,第一驱动基于片第一图像数据以第一数量的像素为单位驱动第一多个像素,第二驱动,其中基于该条第二图像数据以第二数量的像素为单位驱动第二多个像素,第二数量小于第一数量,以及第三驱动,其中基于该条第三图像数据以第一数量的像素为单位驱动第三多个像素。

[0464] (17)

[0465] 根据(16)的显示系统,其中,图像生成装置被配置为生成具有第二分辨率的帧图像,被配置为在帧图像中指定部分图像,并且被配置为通过基于帧图像在第二方向上依次执行第一方向扫描来生成该条第一图像数据、该条第二图像数据和该条第三图像数据。

[0466] (18)

[0467] 根据(17)的显示系统,其中

[0468] 显示装置还包括:

[0469] 传感器,被配置为检测显示部的显示区域中的用户正在观察的部分,以及

[0470] 发送电路,被配置为将传感器的检测结果发送至图像生成装置,以及

[0471] 图像生成装置被配置为接收从发送电路发送的传感器的检测结果,并且被配置为基于传感器的检测结果指定部分图像。

[0472] (19)

[0473] 一种显示驱动,包括:

[0474] 依次接收第一图像数据、第二图像数据和第三图像数据,第一图像数据具有包括在具有第一分辨率的整个图像中的一个或多个像素值,第二图像数据具有包括在具有比第一分辨率高的第二分辨率的部分图像中的一个或多个像素值,部分图像具有比整个图像窄的图像范围,并且第三图像数据具有包括在整个图像中的一个或多个像素值;

[0475] 基于片第一图像数据执行第一驱动,在第一驱动中,以第一数量的像素为单位驱动第一多个像素;

[0476] 基于第二图像数据执行第二驱动,其中以第二数量的像素为单位驱动第二多个像素,第二数量小于第一数量;以及

[0477] 基于第三图像数据执行第三驱动,在第三驱动中,以第一数量的像素为单位驱动第三多个像素。

[0478] 本申请基于2021年11月10日向日本专利局提交的日本专利申请第2021-183508号要求优先权,该申请的全部内容通过引用结合在本申请中。

[0479] 本领域技术人员应理解,根据设计需求和其他因素,可出现各种修改、组合、子组合和变更,只要它们在所附权利要求或其等同物的范围内即可。

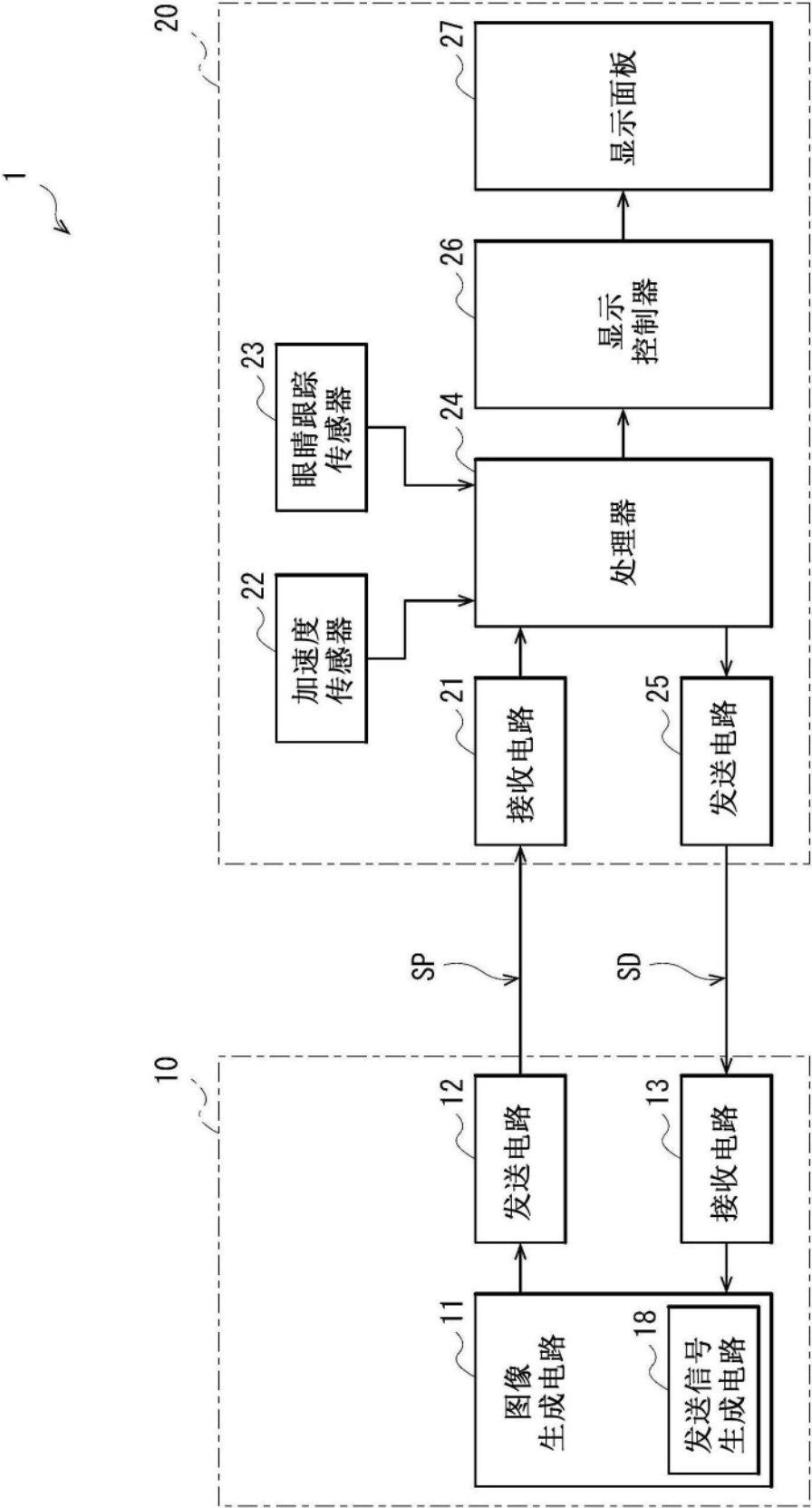


图1

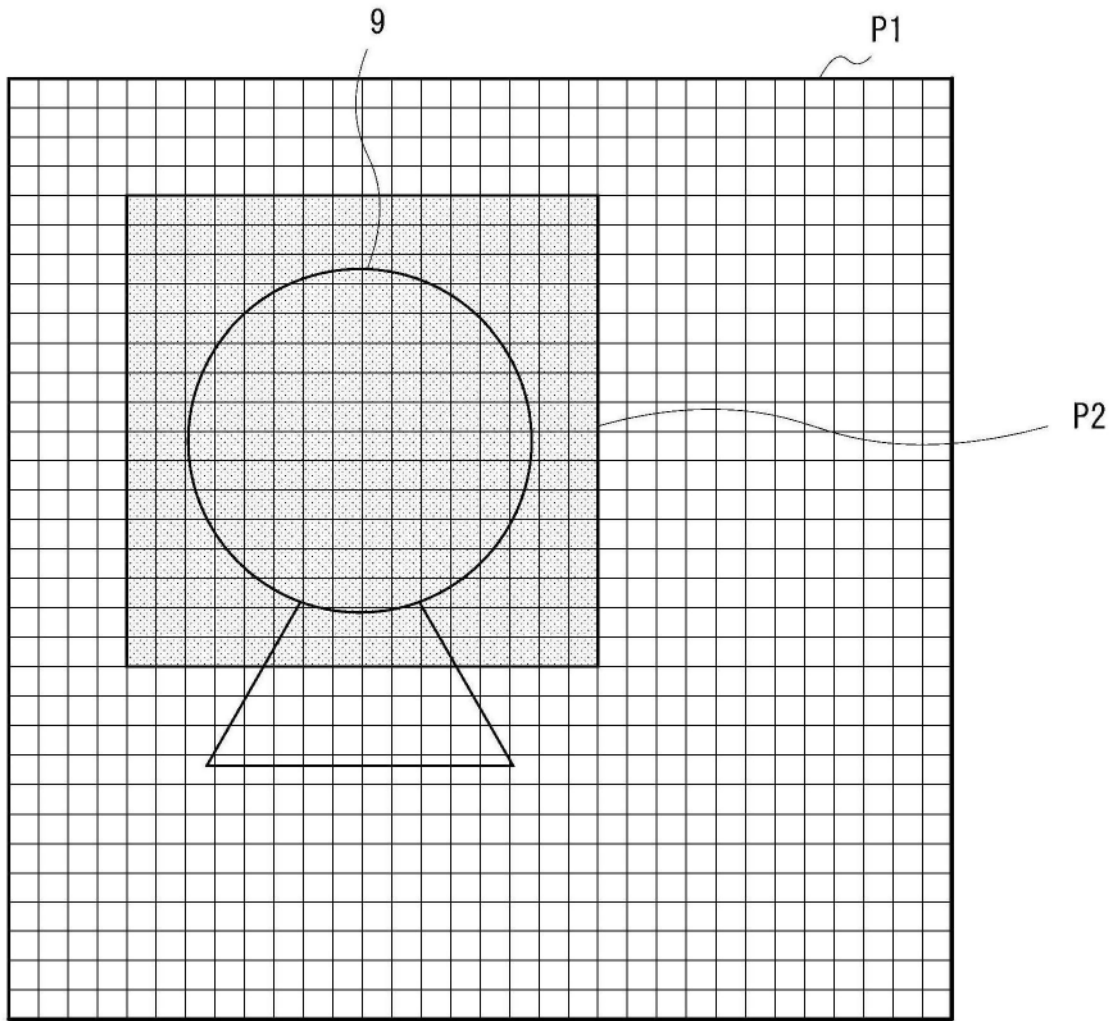


图2

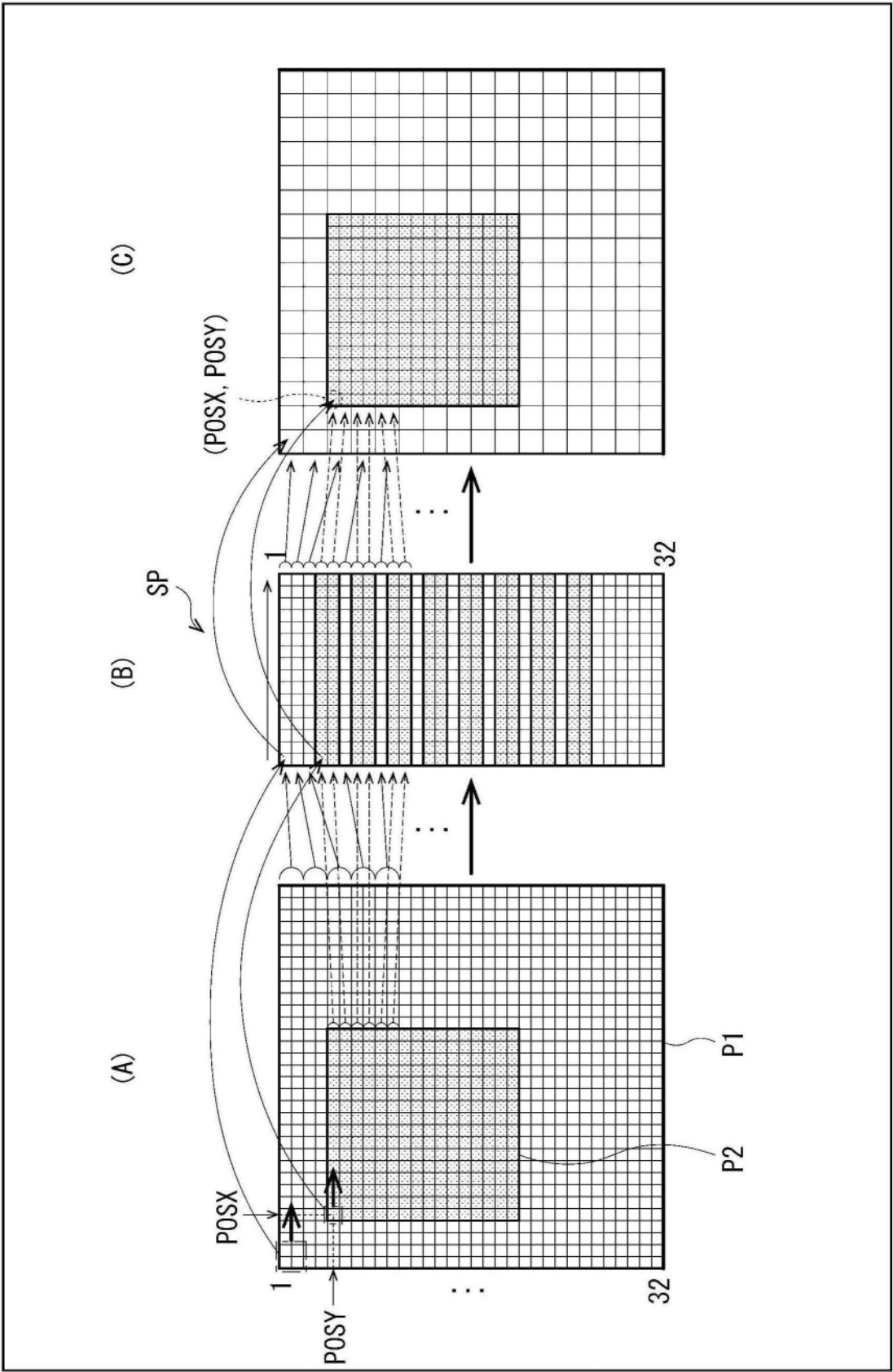


图3

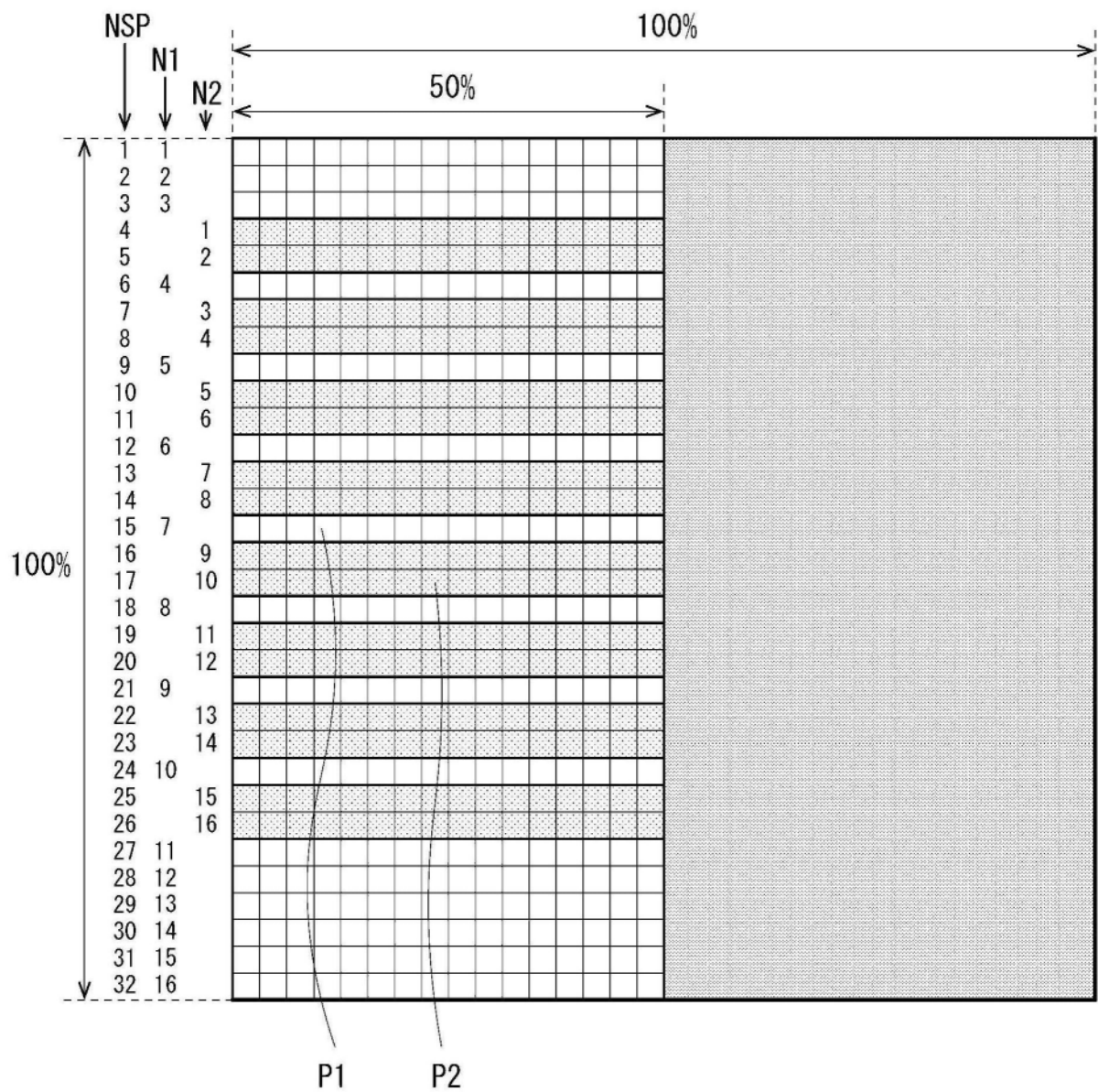


图4

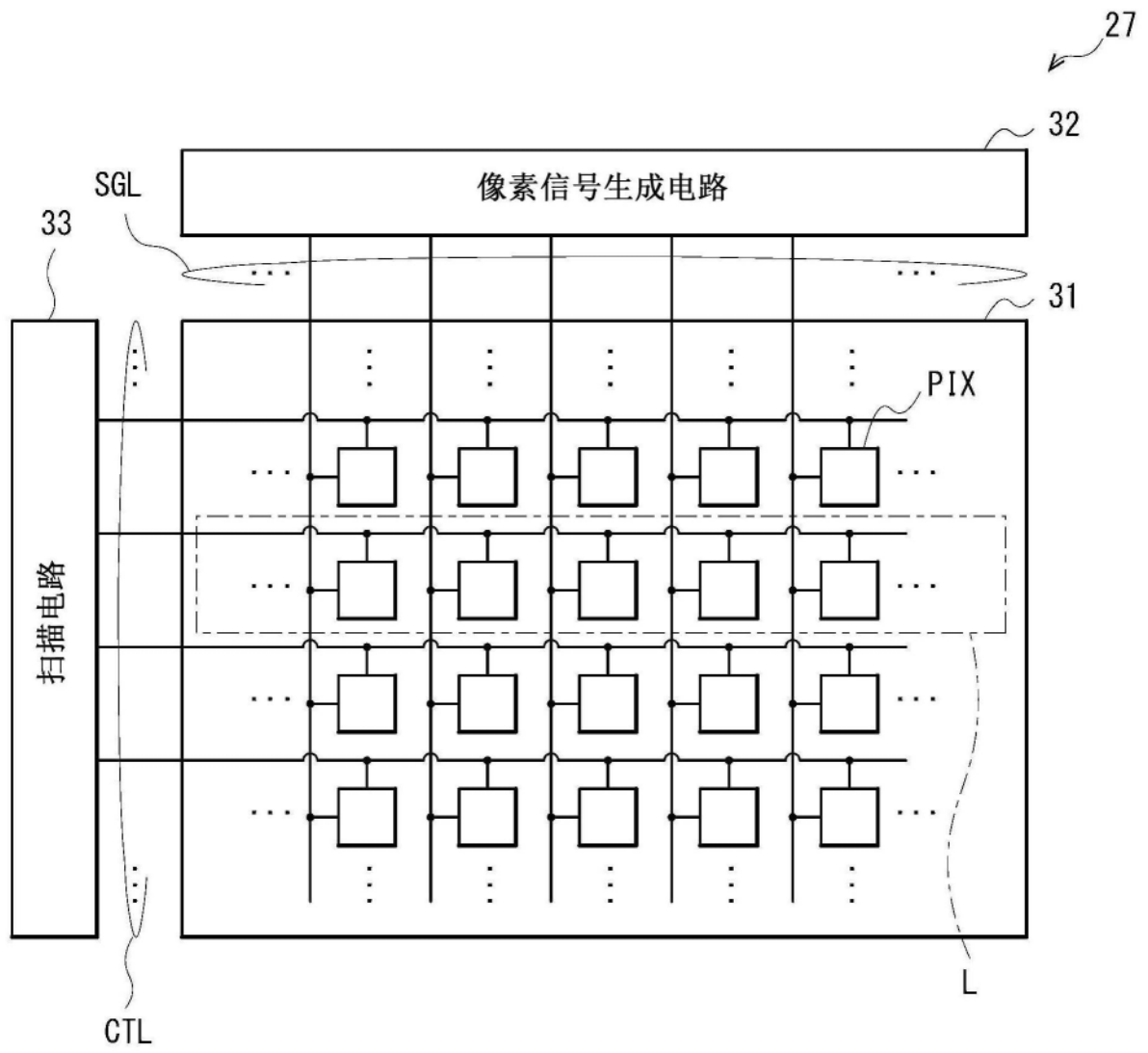


图5

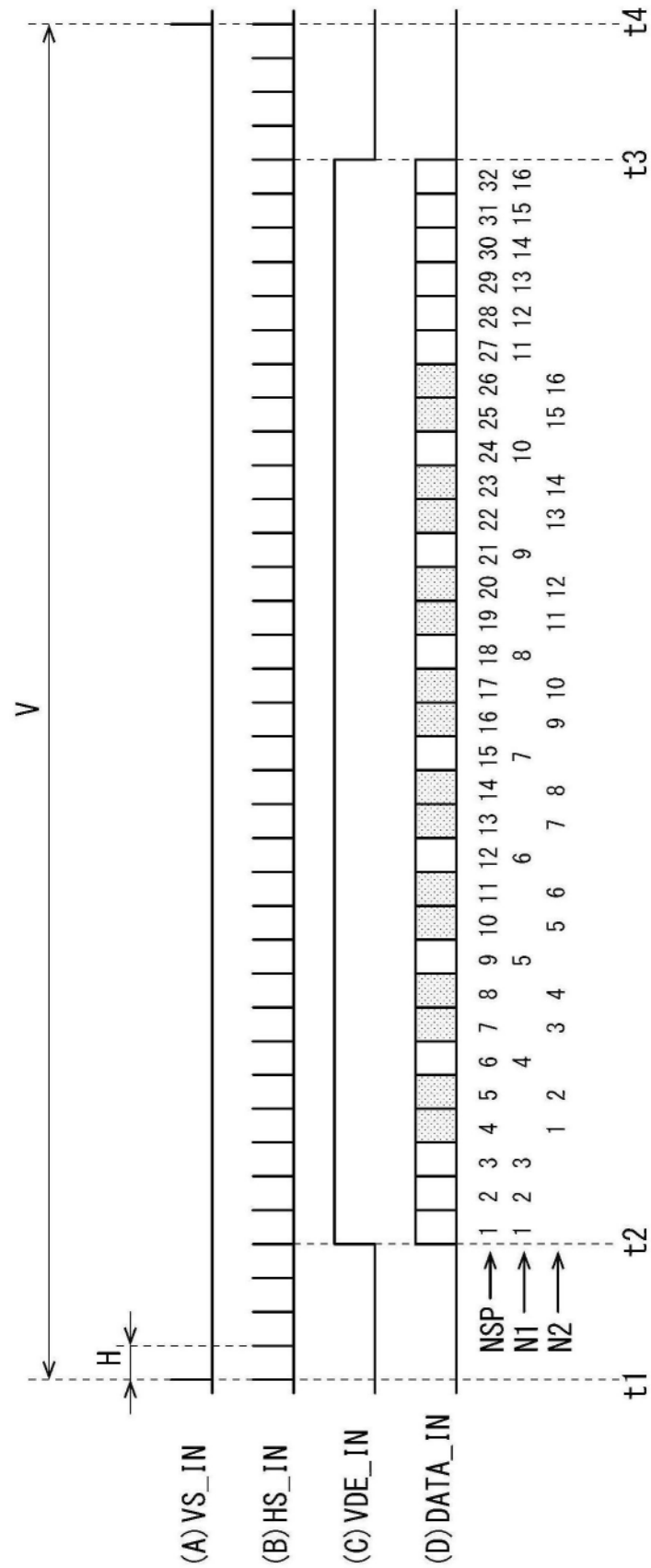


图6

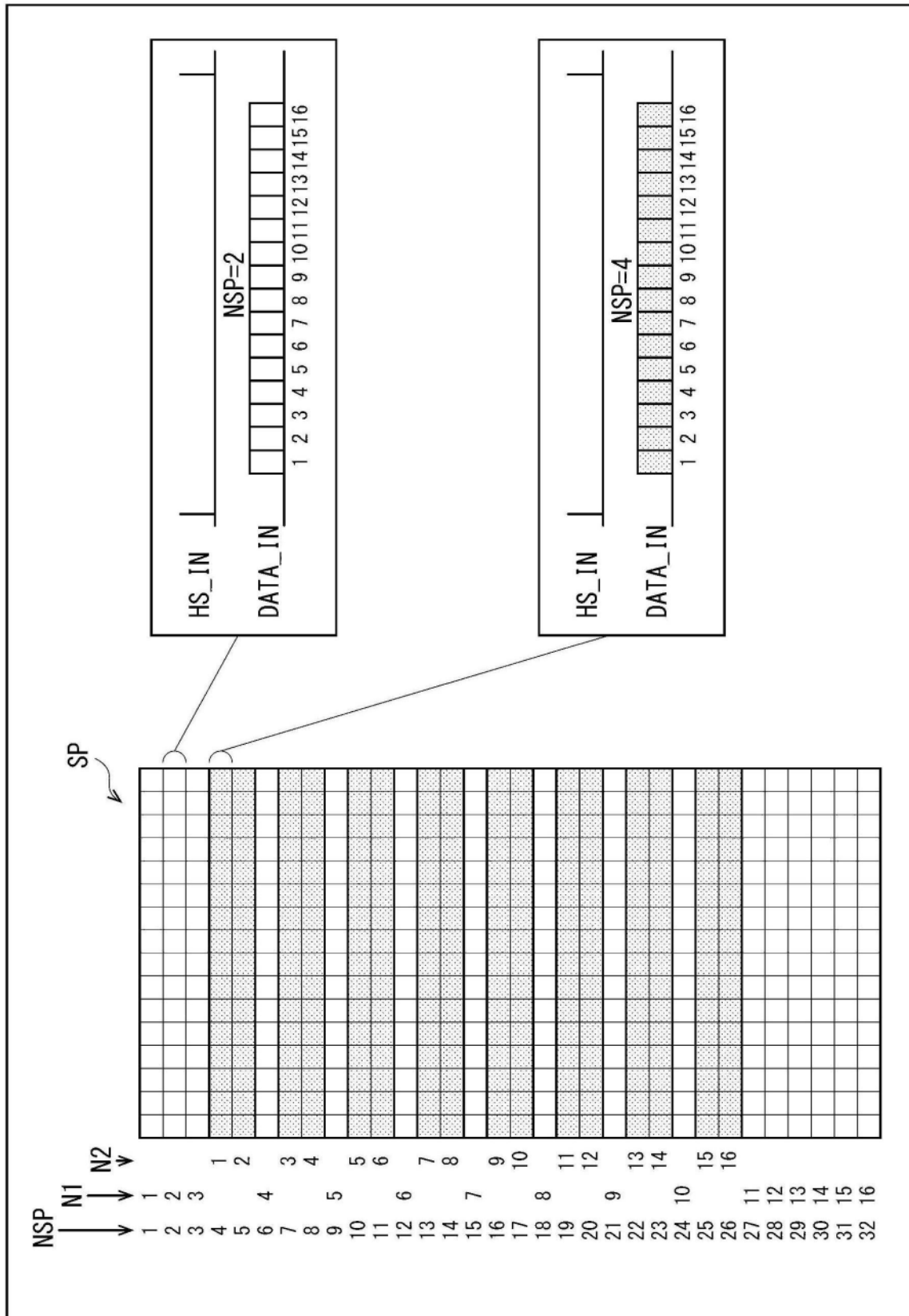


图7

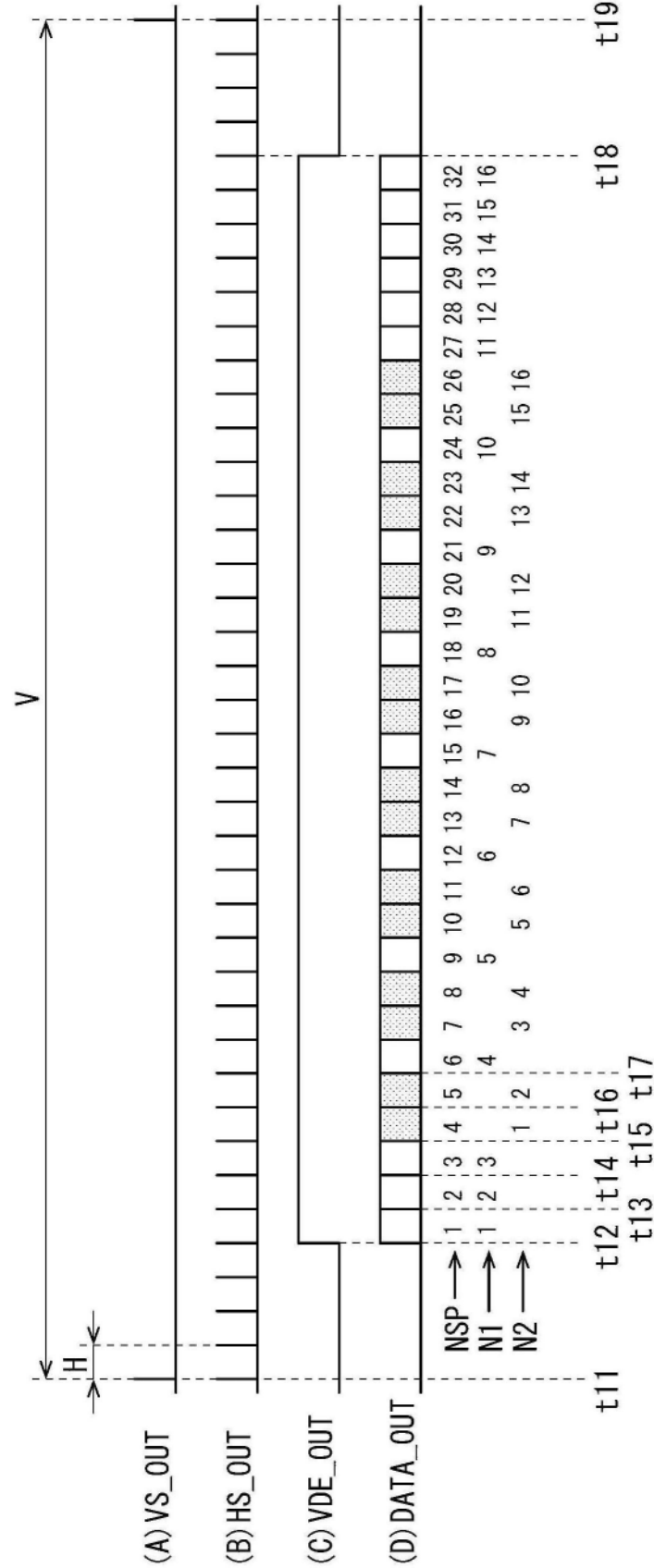


图8

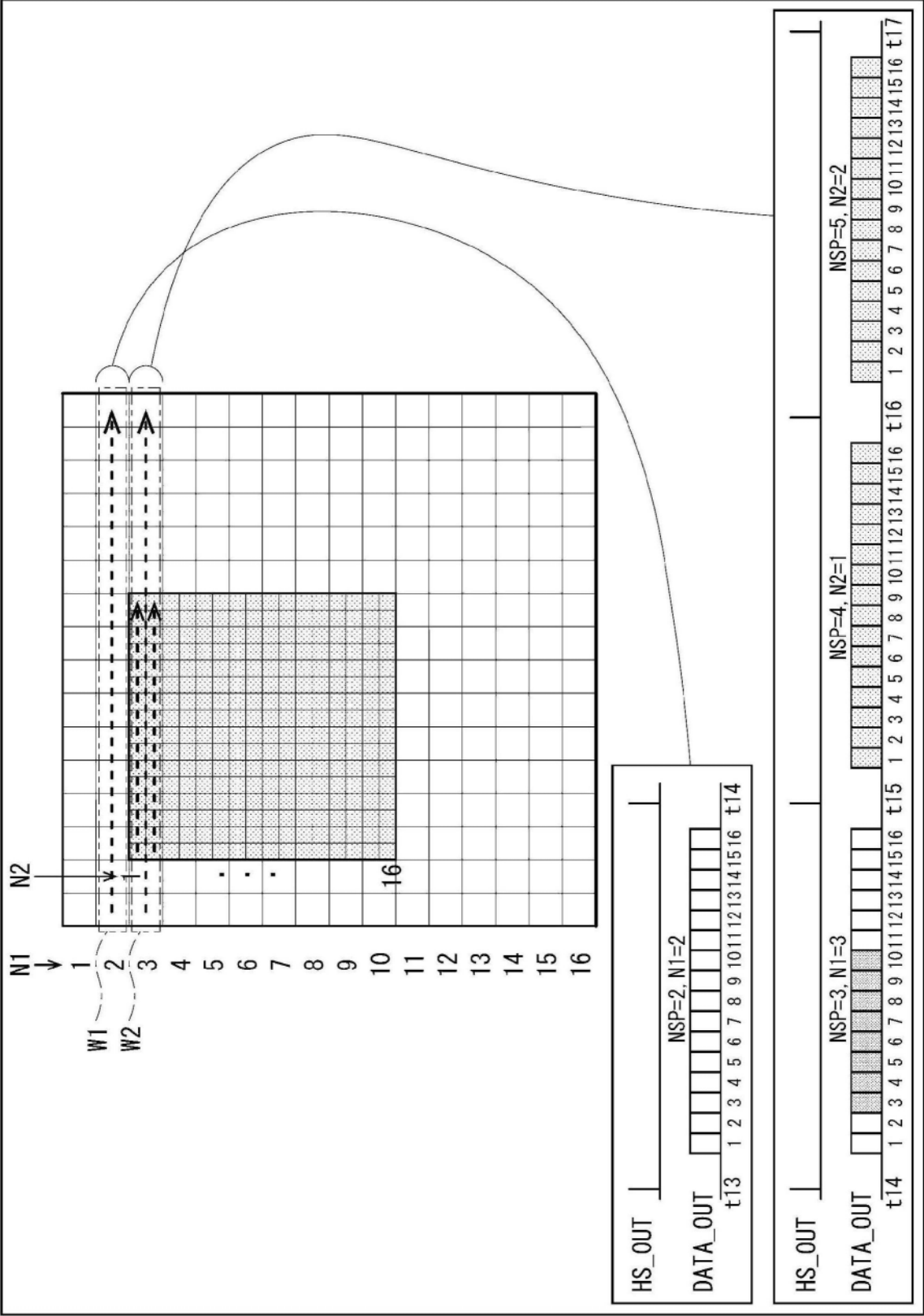


图9

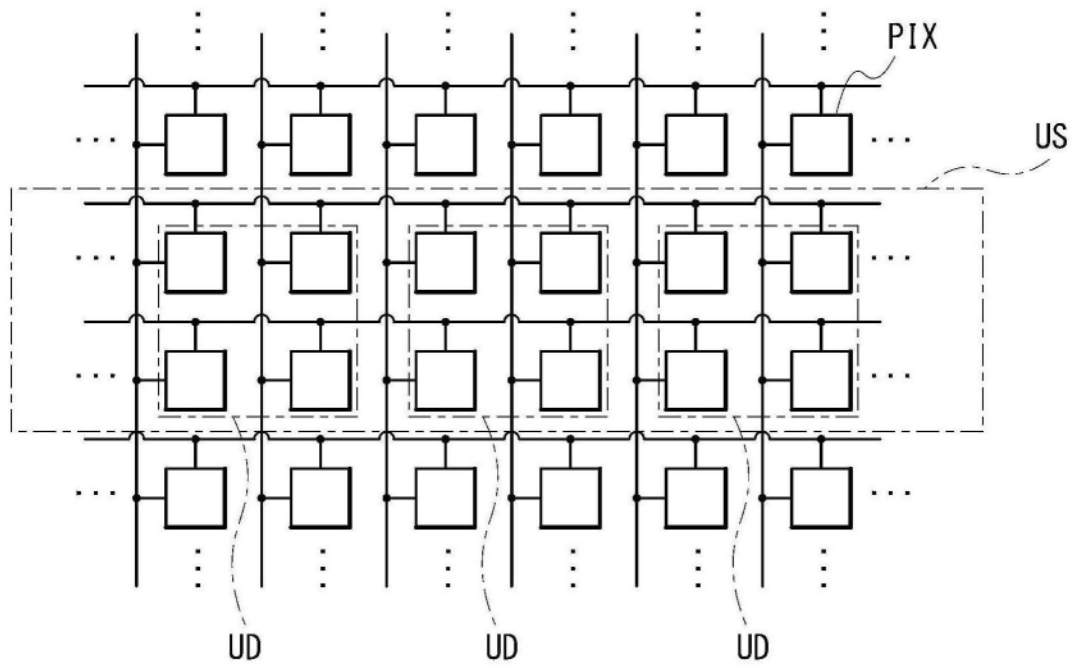


图10

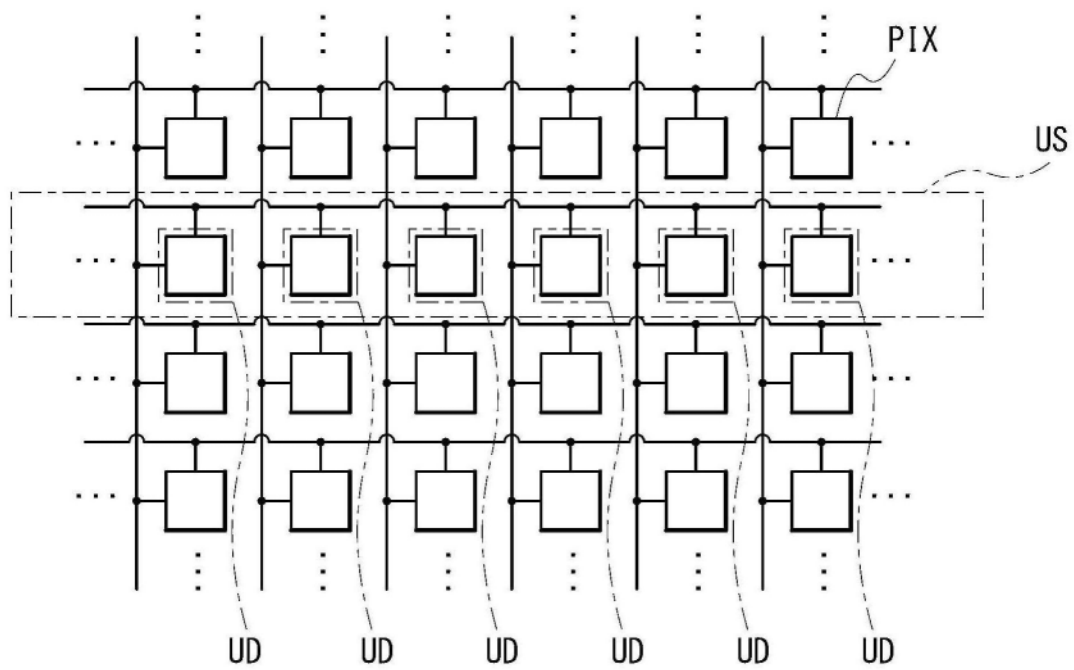


图11

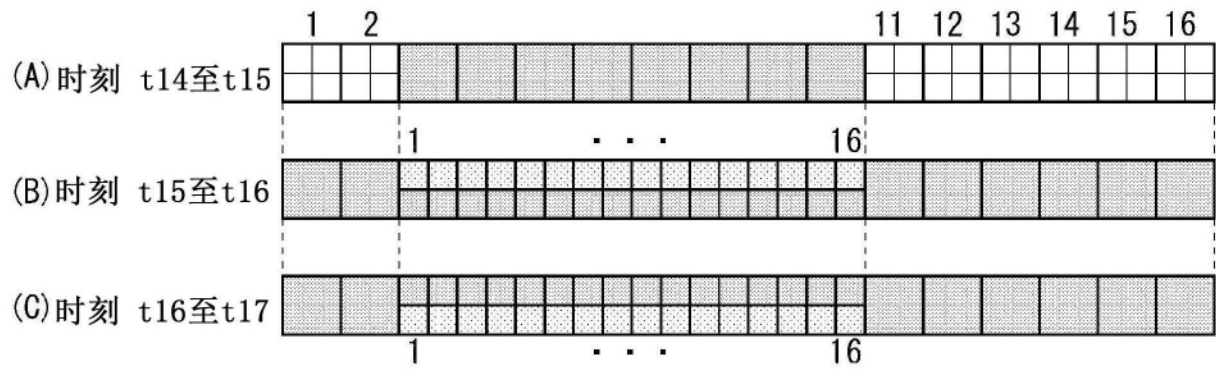


图12

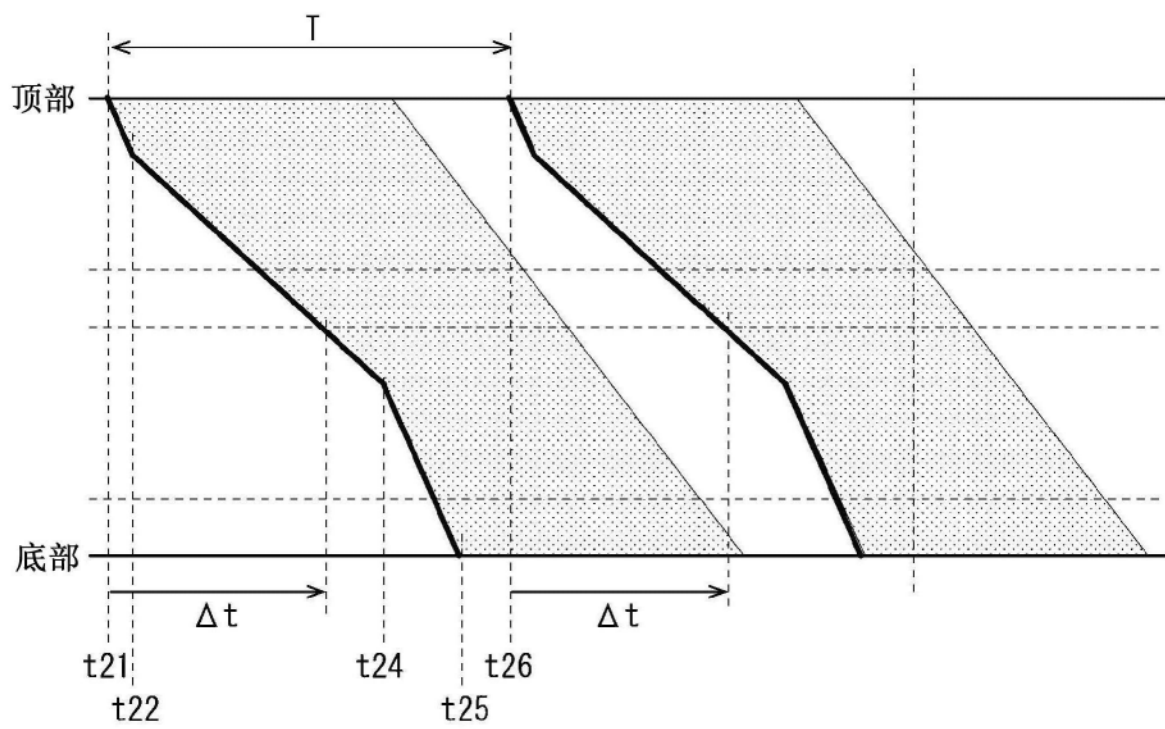


图13

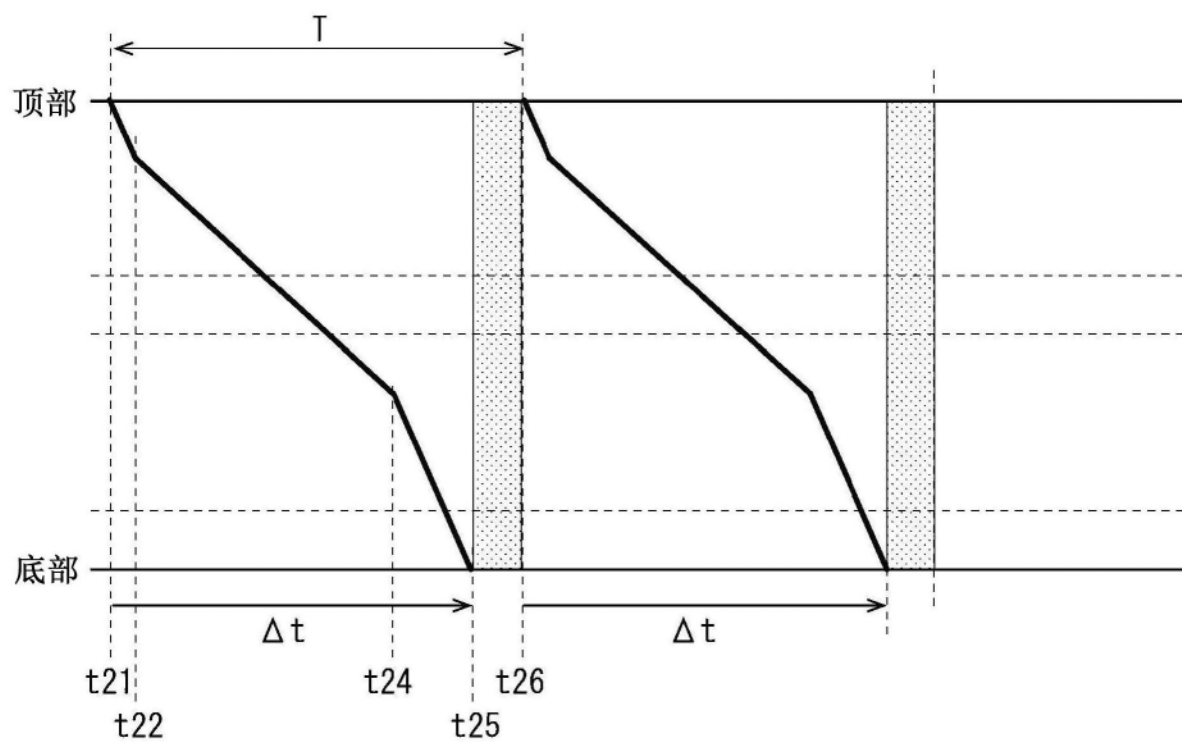


图14

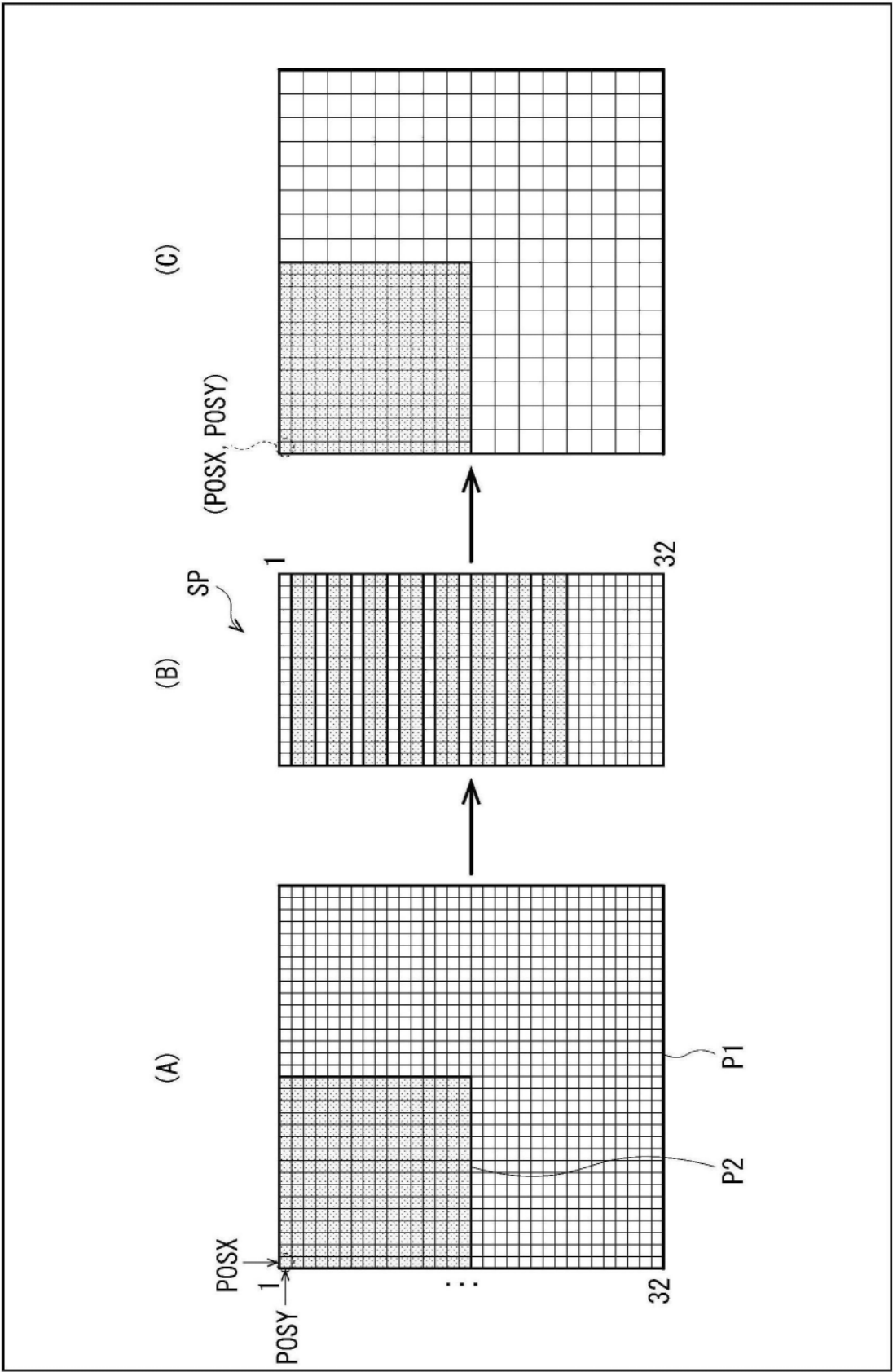


图15

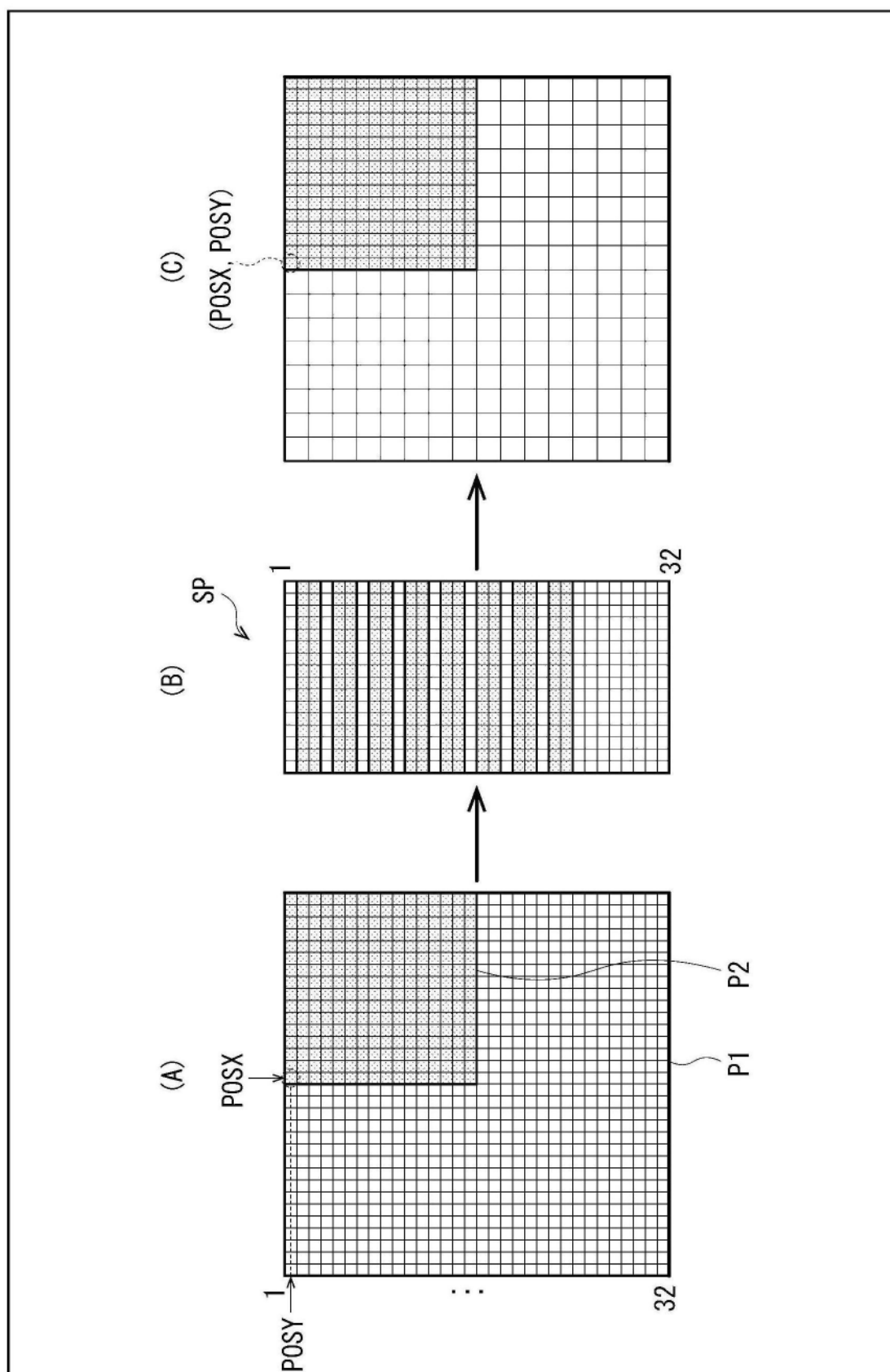


图16

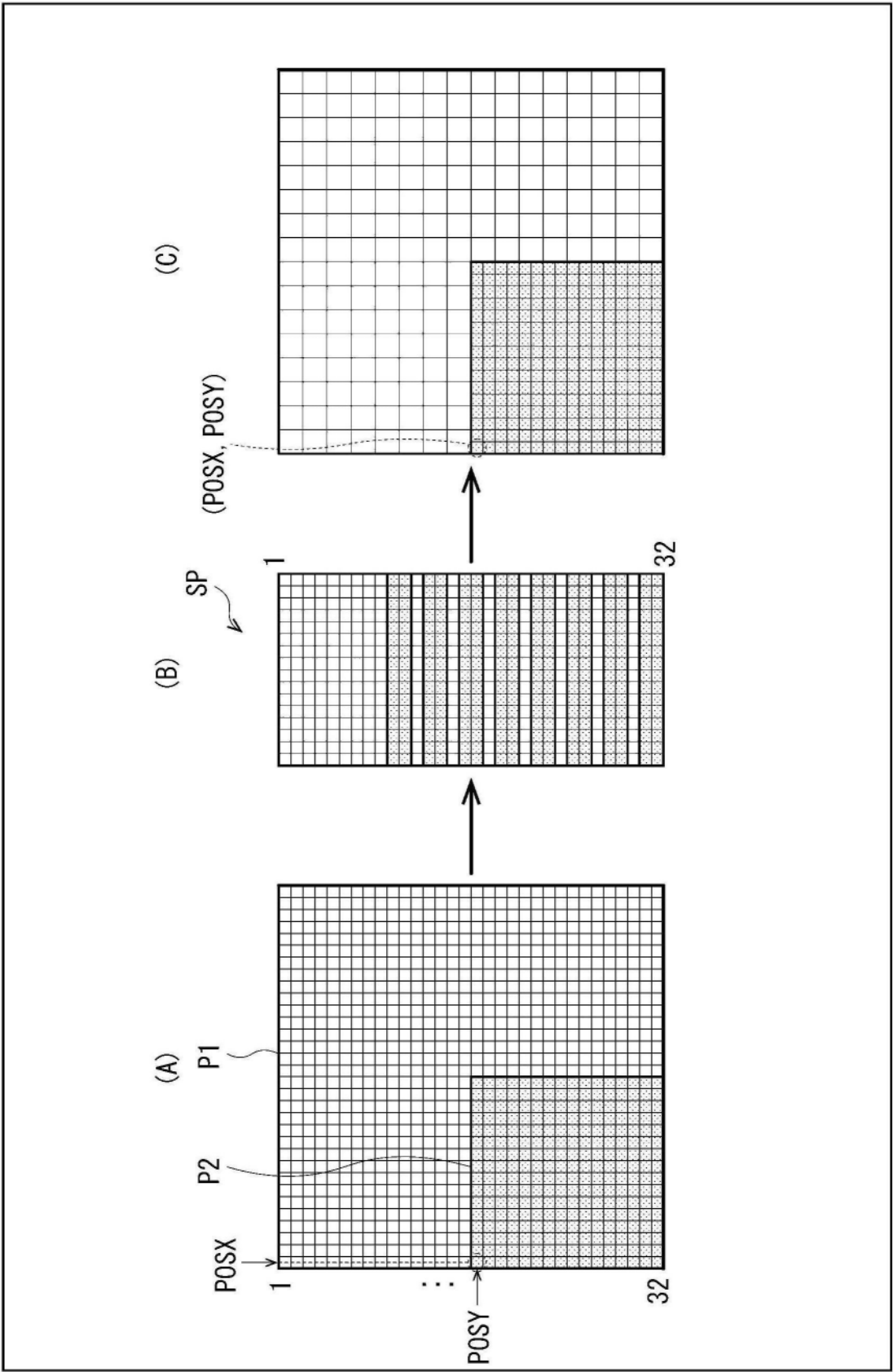


图17

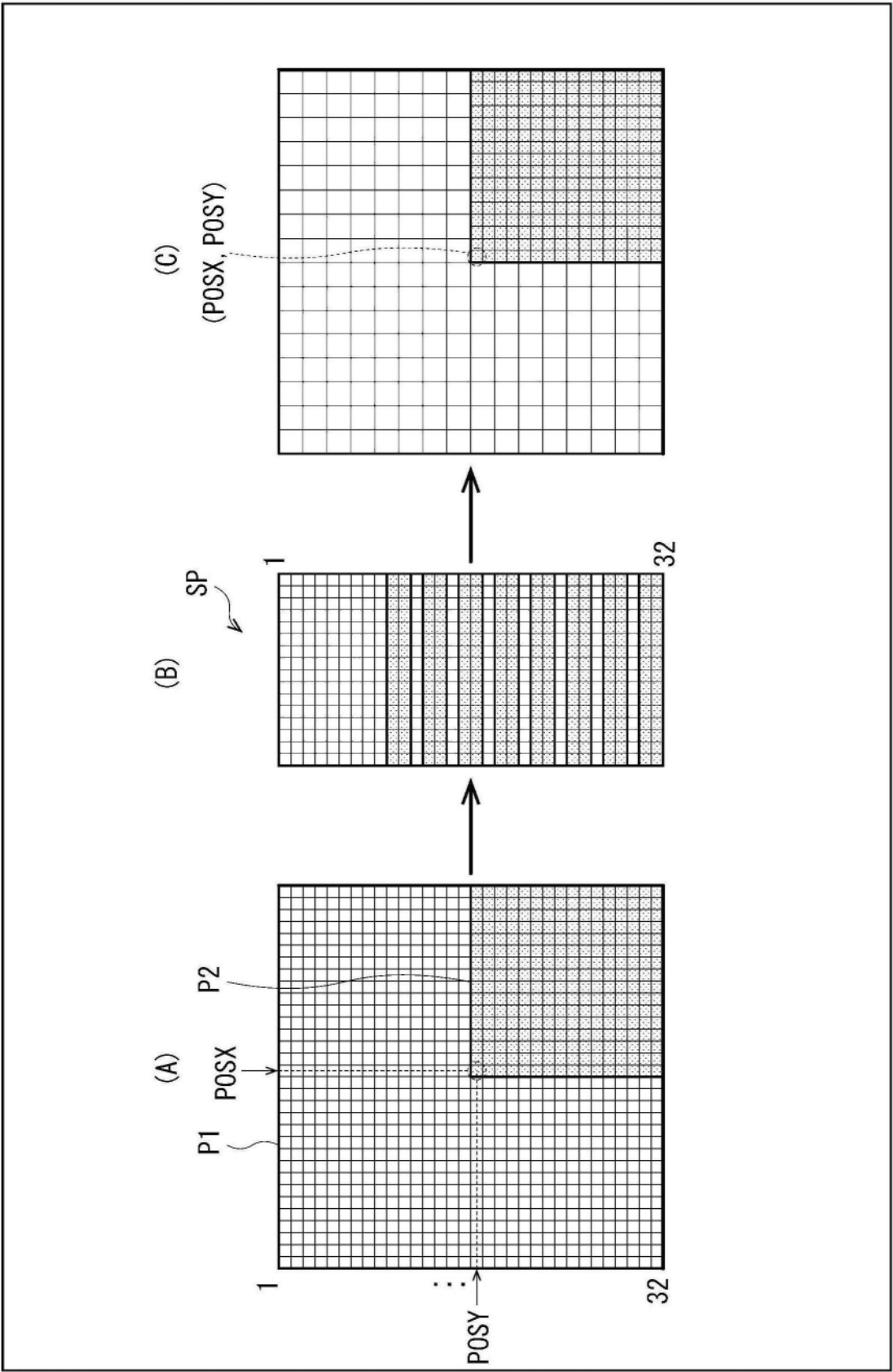


图18

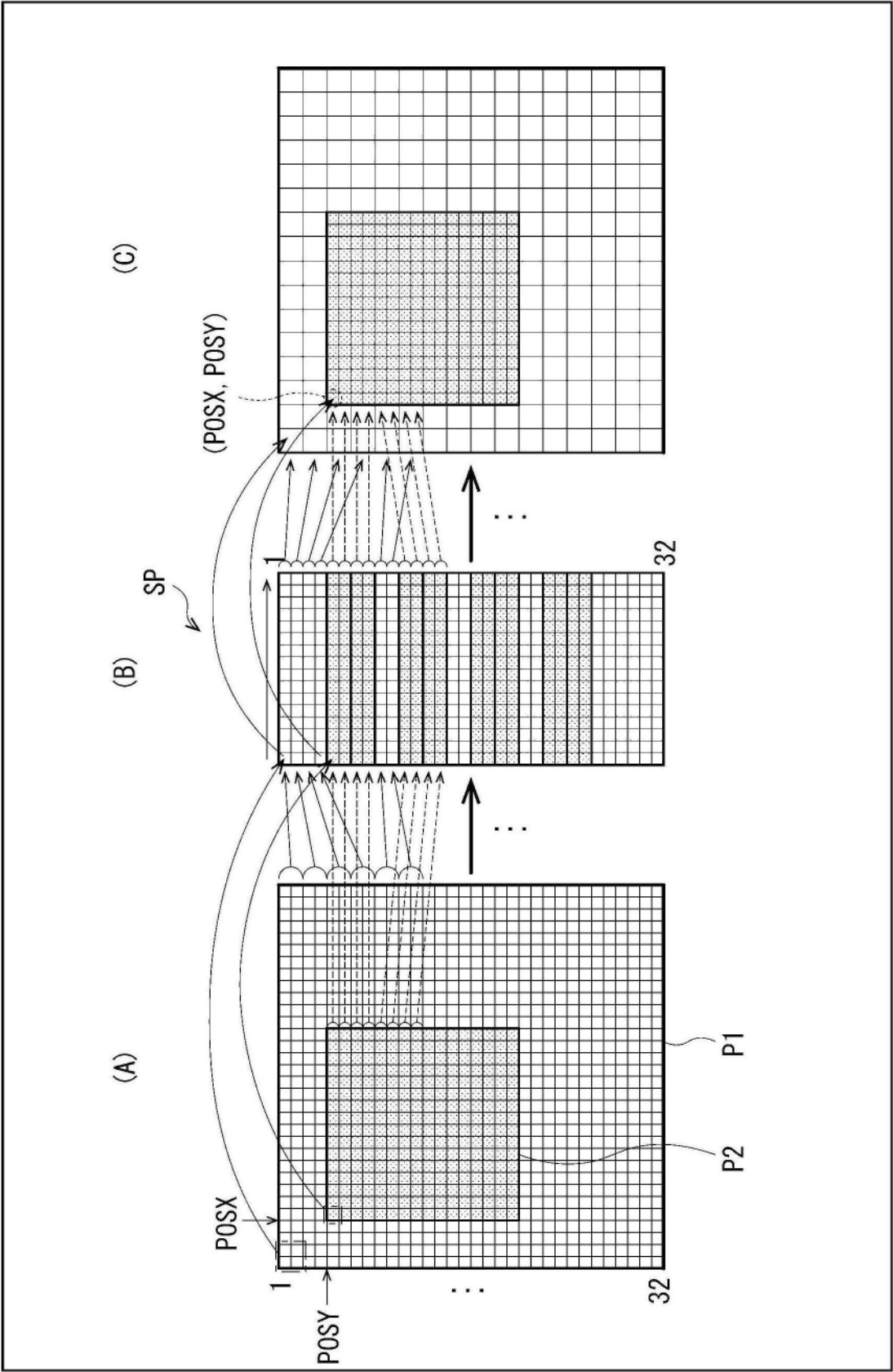


图19

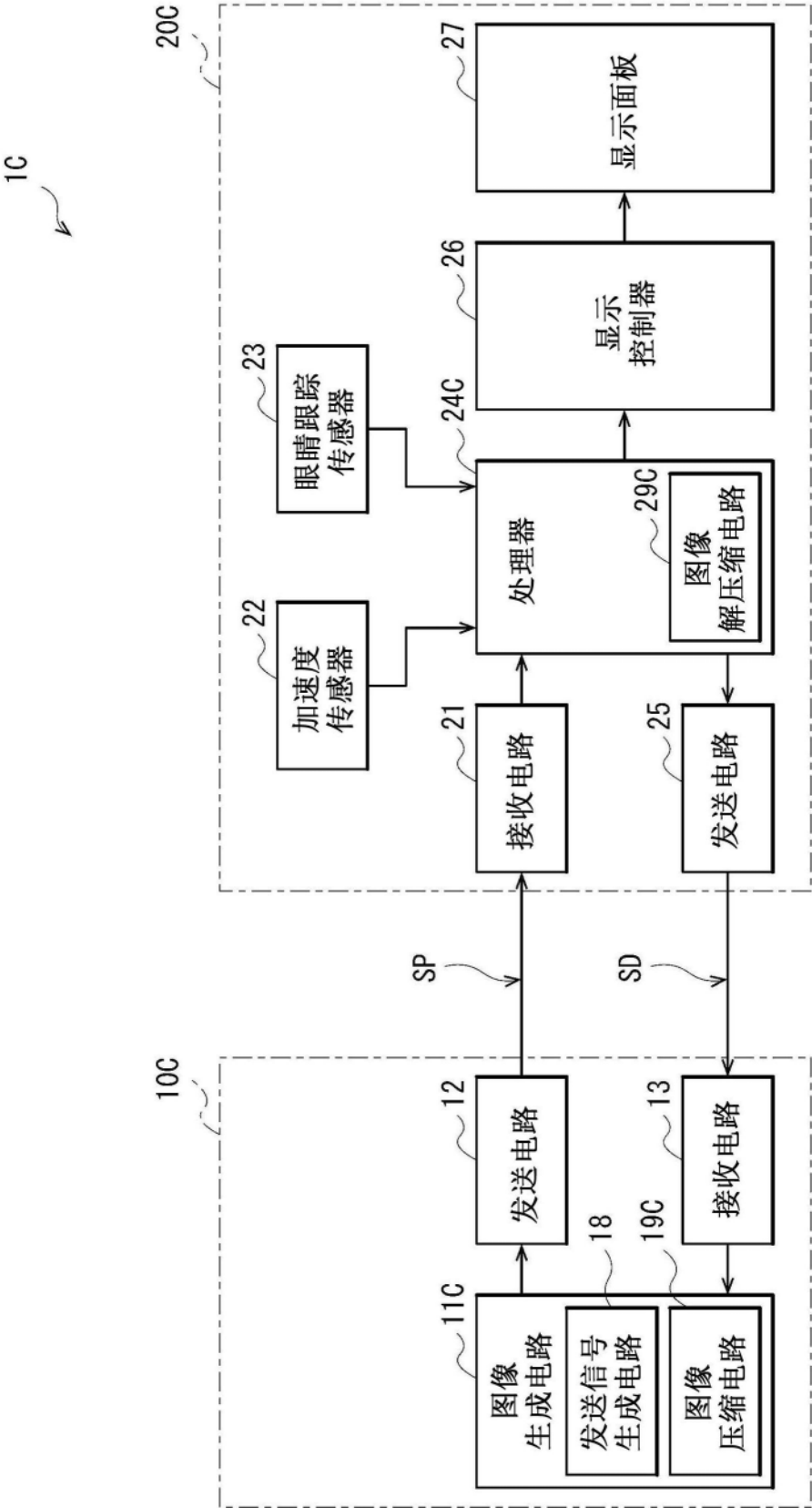


图20

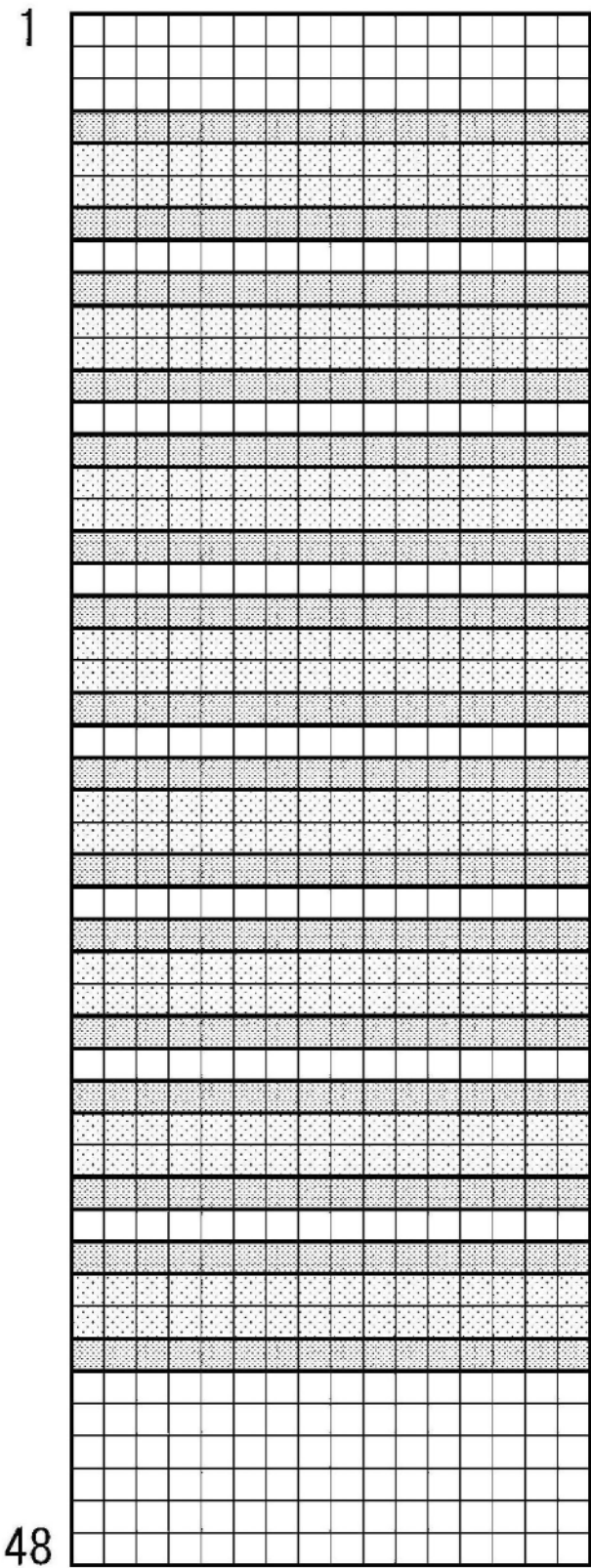


图21

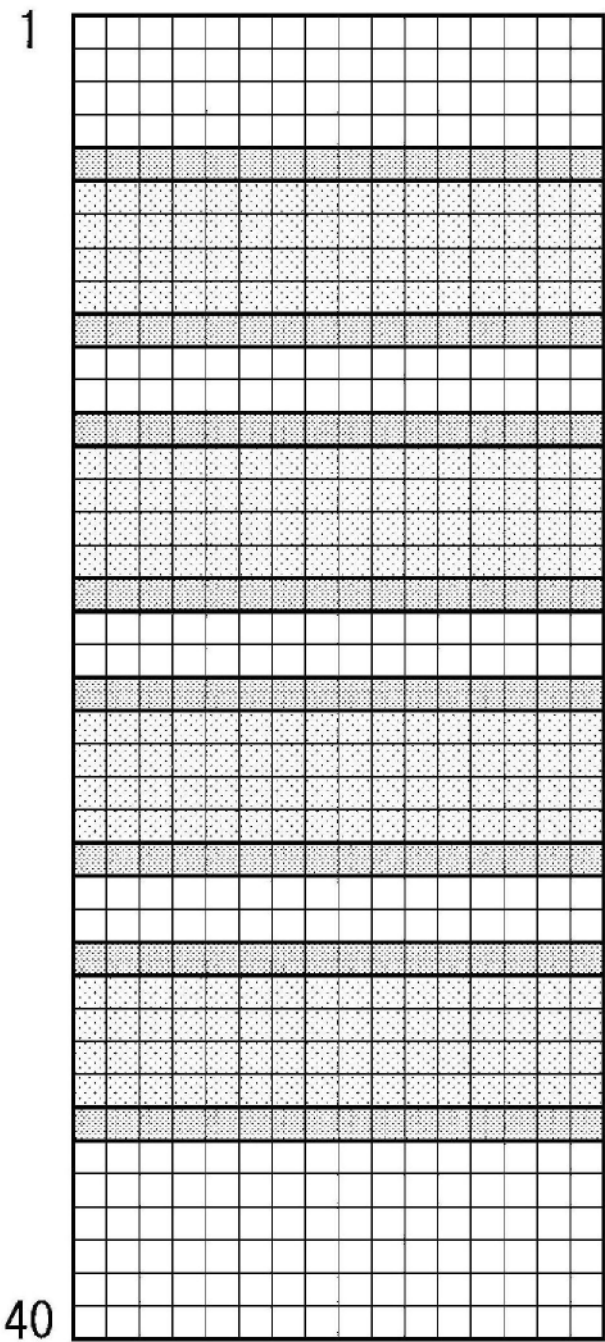


图22

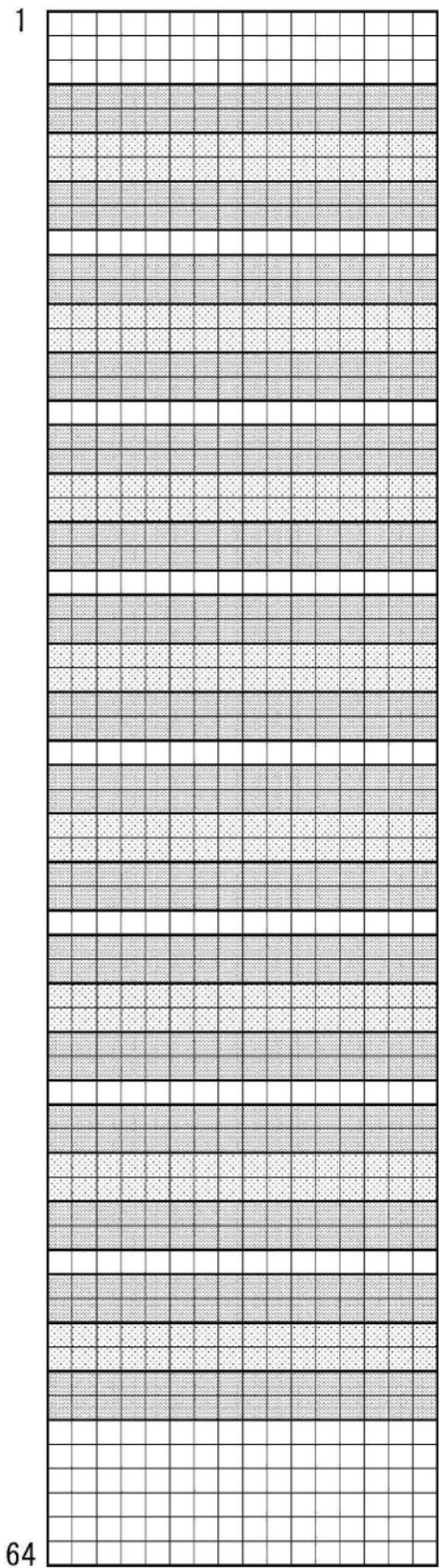


图23

		情况 C1		情况 C2																																									
		部分图像 P2	整个图像 P1	部分图像 P2	整个图像 P1																																								
色系		RGB444	RGB444	YUV444	YUV444																																								
显示驱动		1	2 × 2	1	2 × 2																																								
图像数据		<table><tr><td>R1</td><td>R2</td><td>R3</td><td>R4</td></tr><tr><td>R5</td><td>R6</td><td>R7</td><td>R8</td></tr><tr><td>R9</td><td>R10</td><td>R11</td><td>R12</td></tr><tr><td>R13</td><td>R14</td><td>R15</td><td>R16</td></tr></table>	R1	R2	R3	R4	R5	R6	R7	R8	R9	R10	R11	R12	R13	R14	R15	R16	<table><tr><td>R1</td><td>R2</td></tr><tr><td>R3</td><td>R4</td></tr></table>	R1	R2	R3	R4	<table><tr><td>Y1</td><td>Y2</td><td>Y3</td><td>Y4</td></tr><tr><td>Y5</td><td>Y6</td><td>Y7</td><td>Y8</td></tr><tr><td>Y9</td><td>Y10</td><td>Y11</td><td>Y12</td></tr><tr><td>Y13</td><td>Y14</td><td>Y15</td><td>Y16</td></tr></table>	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	Y10	Y11	Y12	Y13	Y14	Y15	Y16	<table><tr><td>Y1</td><td>Y2</td></tr><tr><td>Y3</td><td>Y4</td></tr></table>	Y1	Y2	Y3	Y4
	R1	R2	R3	R4																																									
	R5	R6	R7	R8																																									
	R9	R10	R11	R12																																									
	R13	R14	R15	R16																																									
	R1	R2																																											
R3	R4																																												
Y1	Y2	Y3	Y4																																										
Y5	Y6	Y7	Y8																																										
Y9	Y10	Y11	Y12																																										
Y13	Y14	Y15	Y16																																										
Y1	Y2																																												
Y3	Y4																																												
	<table><tr><td>G1</td><td>G2</td><td>G3</td><td>G4</td></tr><tr><td>G5</td><td>G6</td><td>G7</td><td>G8</td></tr><tr><td>G9</td><td>G10</td><td>G11</td><td>G12</td></tr><tr><td>G13</td><td>G14</td><td>G15</td><td>G16</td></tr></table>	G1	G2	G3	G4	G5	G6	G7	G8	G9	G10	G11	G12	G13	G14	G15	G16	<table><tr><td>G1</td><td>G2</td></tr><tr><td>G3</td><td>G4</td></tr></table>	G1	G2	G3	G4	<table><tr><td>U1</td><td>U2</td><td>U3</td><td>U4</td></tr><tr><td>U5</td><td>U6</td><td>U7</td><td>U8</td></tr><tr><td>U9</td><td>U10</td><td>U11</td><td>U12</td></tr><tr><td>U13</td><td>U14</td><td>U15</td><td>U16</td></tr></table>	U1	U2	U3	U4	U5	U6	U7	U8	U9	U10	U11	U12	U13	U14	U15	U16	<table><tr><td>U1</td><td>U2</td></tr><tr><td>U3</td><td>U4</td></tr></table>	U1	U2	U3	U4	
G1	G2	G3	G4																																										
G5	G6	G7	G8																																										
G9	G10	G11	G12																																										
G13	G14	G15	G16																																										
G1	G2																																												
G3	G4																																												
U1	U2	U3	U4																																										
U5	U6	U7	U8																																										
U9	U10	U11	U12																																										
U13	U14	U15	U16																																										
U1	U2																																												
U3	U4																																												
	<table><tr><td>B1</td><td>B2</td><td>B3</td><td>B4</td></tr><tr><td>B5</td><td>B6</td><td>B7</td><td>B8</td></tr><tr><td>B9</td><td>B10</td><td>B11</td><td>B12</td></tr><tr><td>B13</td><td>B14</td><td>B15</td><td>B16</td></tr></table>	B1	B2	B3	B4	B5	B6	B7	B8	B9	B10	B11	B12	B13	B14	B15	B16	<table><tr><td>B1</td><td>B2</td></tr><tr><td>B3</td><td>B4</td></tr></table>	B1	B2	B3	B4	<table><tr><td>V1</td><td>V2</td><td>V3</td><td>V4</td></tr><tr><td>V5</td><td>V6</td><td>V7</td><td>V8</td></tr><tr><td>V9</td><td>V10</td><td>V11</td><td>V12</td></tr><tr><td>V13</td><td>V14</td><td>V15</td><td>V16</td></tr></table>	V1	V2	V3	V4	V5	V6	V7	V8	V9	V10	V11	V12	V13	V14	V15	V16	<table><tr><td>V1</td><td>V2</td></tr><tr><td>V3</td><td>V4</td></tr></table>	V1	V2	V3	V4	
B1	B2	B3	B4																																										
B5	B6	B7	B8																																										
B9	B10	B11	B12																																										
B13	B14	B15	B16																																										
B1	B2																																												
B3	B4																																												
V1	V2	V3	V4																																										
V5	V6	V7	V8																																										
V9	V10	V11	V12																																										
V13	V14	V15	V16																																										
V1	V2																																												
V3	V4																																												
频带利用率		50%		50%																																									

图24A

情况 C3		情况 C4																																																																										
部分图像 P2	整个图像 P1	部分图像 P2	整个图像 P1																																																																									
色系	YUV420	Yのみ	YUV444																																																																									
显示驱动	1	1	2×2																																																																									
图像数据	<table><tr><td>Y1</td><td>Y2</td><td>Y3</td><td>Y4</td></tr><tr><td>Y5</td><td>Y6</td><td>Y7</td><td>Y8</td></tr><tr><td>Y9</td><td>Y10</td><td>Y11</td><td>Y12</td></tr><tr><td>Y13</td><td>Y14</td><td>Y15</td><td>Y16</td></tr></table> <table><tr><td>U1</td><td>U2</td></tr><tr><td>U3</td><td>U4</td></tr></table> <table><tr><td>V1</td><td>V2</td></tr><tr><td>V3</td><td>V4</td></tr></table>	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	Y10	Y11	Y12	Y13	Y14	Y15	Y16	U1	U2	U3	U4	V1	V2	V3	V4	<table><tr><td>Y1</td><td>Y2</td></tr><tr><td>Y3</td><td>Y4</td></tr></table> <table><tr><td>U1</td><td>U2</td></tr><tr><td>U3</td><td>U4</td></tr></table> <table><tr><td>V1</td><td>V2</td></tr><tr><td>V3</td><td>V4</td></tr></table>	Y1	Y2	Y3	Y4	U1	U2	U3	U4	V1	V2	V3	V4	<table><tr><td>Y1</td><td>Y2</td><td>Y3</td><td>Y4</td></tr><tr><td>Y5</td><td>Y6</td><td>Y7</td><td>Y8</td></tr><tr><td>Y9</td><td>Y10</td><td>Y11</td><td>Y12</td></tr><tr><td>Y13</td><td>Y14</td><td>Y15</td><td>Y16</td></tr></table> YUV420 <table><tr><td>U1</td><td>U2</td></tr><tr><td>U3</td><td>U4</td></tr></table> <table><tr><td>V1</td><td>V2</td></tr><tr><td>V3</td><td>V4</td></tr></table>	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	Y10	Y11	Y12	Y13	Y14	Y15	Y16	U1	U2	U3	U4	V1	V2	V3	V4	<table><tr><td>Y1</td><td>Y2</td></tr><tr><td>Y3</td><td>Y4</td></tr></table> <table><tr><td>U1</td><td>U2</td></tr><tr><td>U3</td><td>U4</td></tr></table> <table><tr><td>V1</td><td>V2</td></tr><tr><td>V3</td><td>V4</td></tr></table>	Y1	Y2	Y3	Y4	U1	U2	U3	U4	V1	V2	V3	V4
	Y1	Y2	Y3	Y4																																																																								
	Y5	Y6	Y7	Y8																																																																								
	Y9	Y10	Y11	Y12																																																																								
Y13	Y14	Y15	Y16																																																																									
U1	U2																																																																											
U3	U4																																																																											
V1	V2																																																																											
V3	V4																																																																											
Y1	Y2																																																																											
Y3	Y4																																																																											
U1	U2																																																																											
U3	U4																																																																											
V1	V2																																																																											
V3	V4																																																																											
Y1	Y2	Y3	Y4																																																																									
Y5	Y6	Y7	Y8																																																																									
Y9	Y10	Y11	Y12																																																																									
Y13	Y14	Y15	Y16																																																																									
U1	U2																																																																											
U3	U4																																																																											
V1	V2																																																																											
V3	V4																																																																											
Y1	Y2																																																																											
Y3	Y4																																																																											
U1	U2																																																																											
U3	U4																																																																											
V1	V2																																																																											
V3	V4																																																																											
频带利用率	37.5%		33%																																																																									

图24B

情况 C5			情况 C6																																													
	部分图像 P2	部分图像P2 (包括UV)	仅整个图像P1	部分图像 P2	整个图像 P1																																											
色系	YUV444	YUV444	YUV444	YUV444	YUV444																																											
显示驱动	1	2×2	2×2	1	2×2																																											
图像数据	<table><tr><td></td><td>Y1b</td><td>Y2b</td></tr><tr><td>Y1c</td><td>Y1d</td><td>Y2c</td><td>Y2d</td></tr><tr><td></td><td>Y3b</td><td>Y4b</td></tr><tr><td>Y3c</td><td>Y3d</td><td>Y4c</td><td>Y4d</td></tr></table>			Y1b	Y2b	Y1c	Y1d	Y2c	Y2d		Y3b	Y4b	Y3c	Y3d	Y4c	Y4d	<table><tr><td>Y1a</td><td>Y2a</td></tr><tr><td>Y3a</td><td>Y4a</td></tr></table>	Y1a	Y2a	Y3a	Y4a	<table><tr><td>Y1</td><td>Y2</td></tr><tr><td>Y3</td><td>Y4</td></tr></table>	Y1	Y2	Y3	Y4	<table><tr><td>Y1</td><td>Y2</td><td>Y3</td><td>Y4</td></tr><tr><td>Y5</td><td>Y6</td><td>Y7</td><td>Y8</td></tr><tr><td>Y9</td><td>Y10</td><td>Y11</td><td>Y12</td></tr><tr><td>Y13</td><td>Y14</td><td>Y15</td><td>Y16</td></tr></table>	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	Y10	Y11	Y12	Y13	Y14	Y15	Y16	<table><tr><td>Y1</td><td>Y2</td></tr><tr><td>Y3</td><td>Y4</td></tr></table>	Y1	Y2	Y3	Y4
		Y1b	Y2b																																													
	Y1c	Y1d	Y2c	Y2d																																												
		Y3b	Y4b																																													
Y3c	Y3d	Y4c	Y4d																																													
Y1a	Y2a																																															
Y3a	Y4a																																															
Y1	Y2																																															
Y3	Y4																																															
Y1	Y2	Y3	Y4																																													
Y5	Y6	Y7	Y8																																													
Y9	Y10	Y11	Y12																																													
Y13	Y14	Y15	Y16																																													
Y1	Y2																																															
Y3	Y4																																															
	<table><tr><td>U1</td><td>U2</td></tr><tr><td>U3</td><td>U4</td></tr></table>		U1	U2	U3	U4	<table><tr><td>U1</td><td>U2</td></tr><tr><td>U3</td><td>U4</td></tr></table>	U1	U2	U3	U4	<table><tr><td>U1</td><td>U2</td><td>U3</td><td>U4</td></tr></table>	U1	U2	U3	U4	<table><tr><td colspan="4">U1</td></tr></table>	U1																														
U1	U2																																															
U3	U4																																															
U1	U2																																															
U3	U4																																															
U1	U2	U3	U4																																													
U1																																																
	<table><tr><td>V1</td><td>V2</td></tr><tr><td>V3</td><td>V4</td></tr></table>		V1	V2	V3	V4	<table><tr><td>V1</td><td>V2</td></tr><tr><td>V3</td><td>V4</td></tr></table>	V1	V2	V3	V4	<table><tr><td>V1</td><td>V2</td><td>V3</td><td>V4</td></tr></table>	V1	V2	V3	V4	<table><tr><td colspan="4">V1</td></tr></table>	V1																														
V1	V2																																															
V3	V4																																															
V1	V2																																															
V3	V4																																															
V1	V2	V3	V4																																													
V1																																																
频带利用率	37.5%			25%																																												

图24C

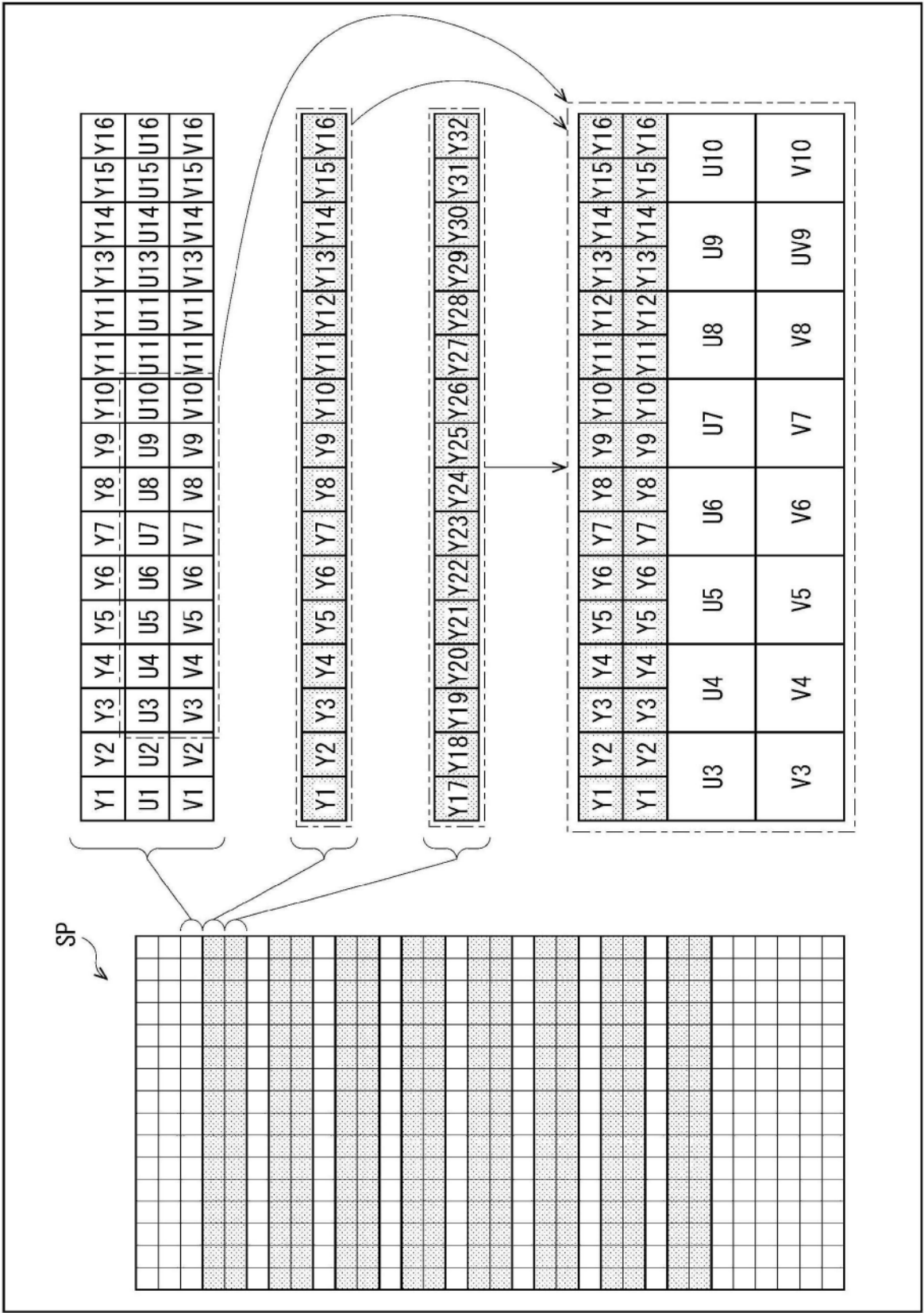


图25

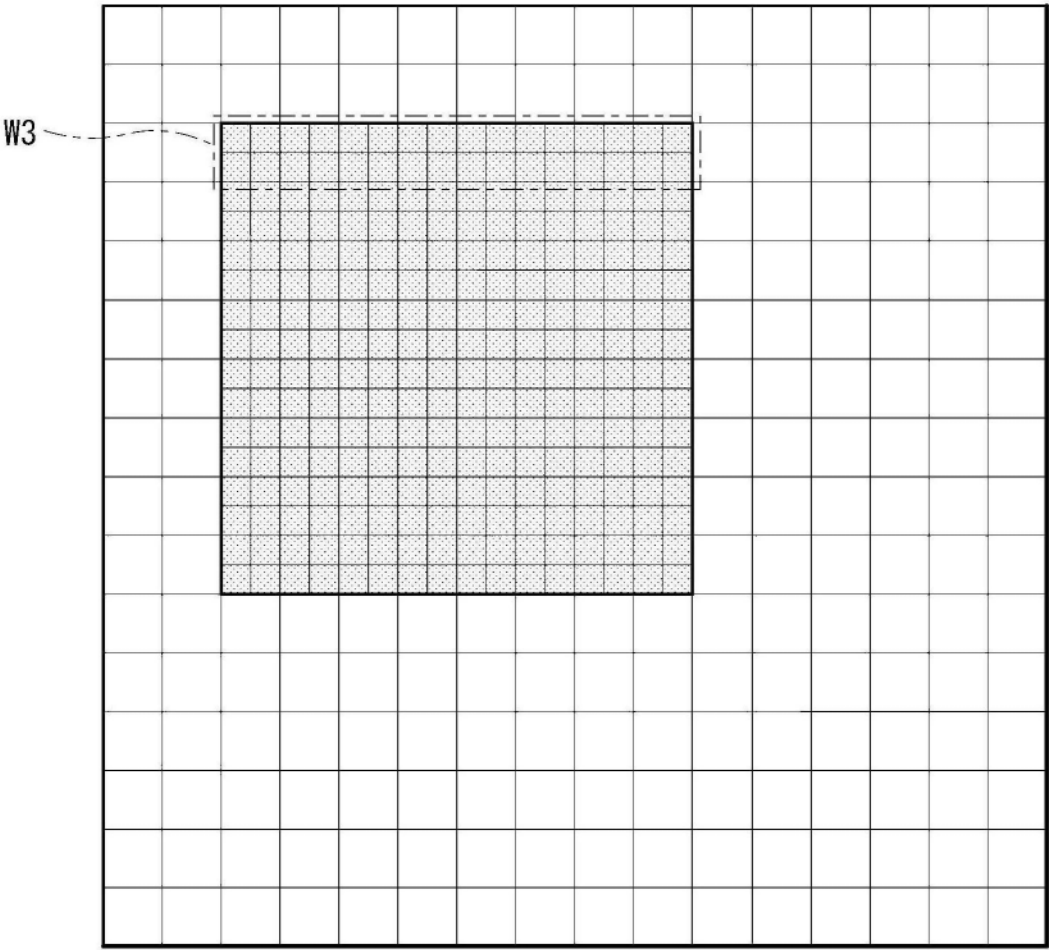


图26

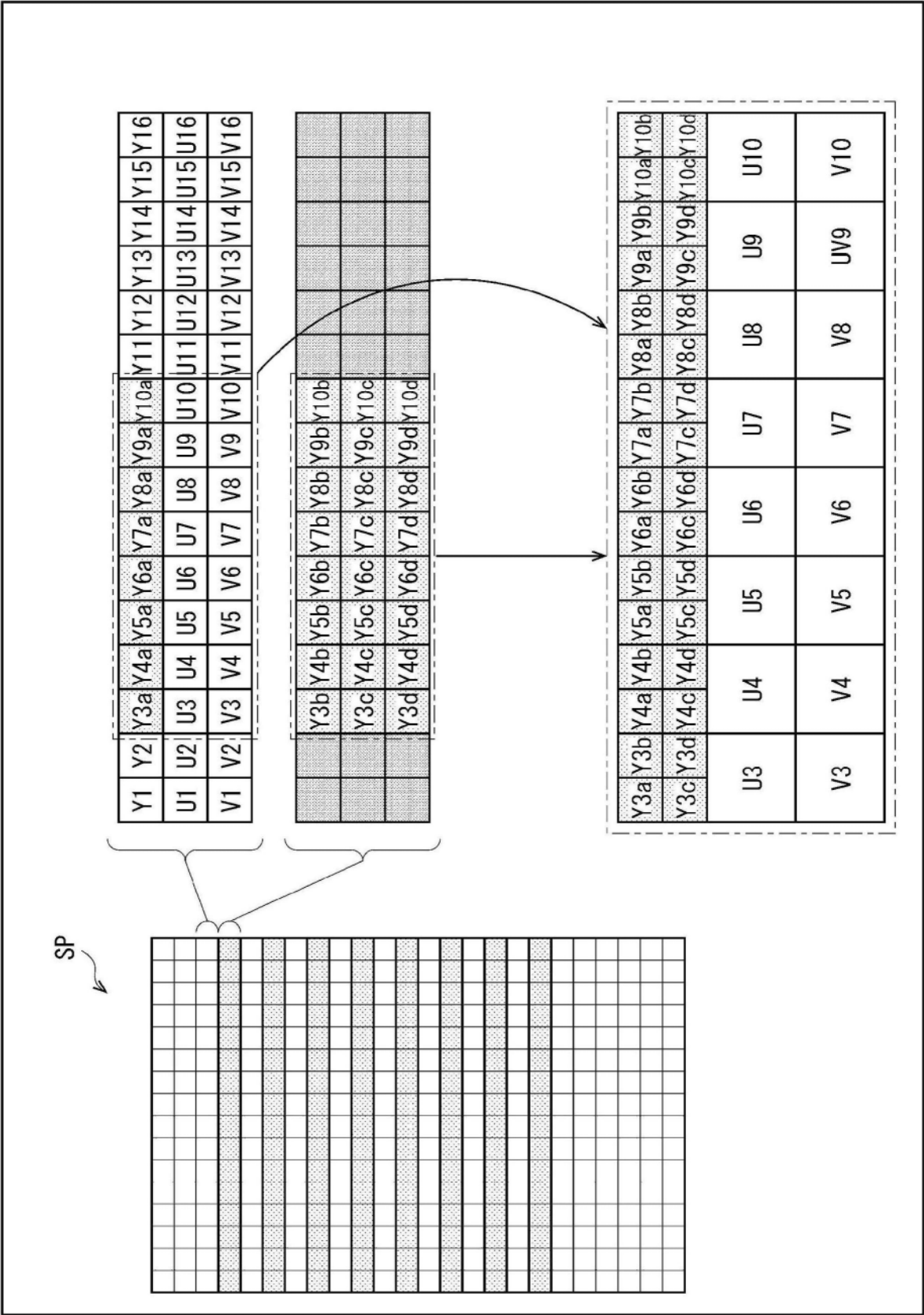


图27

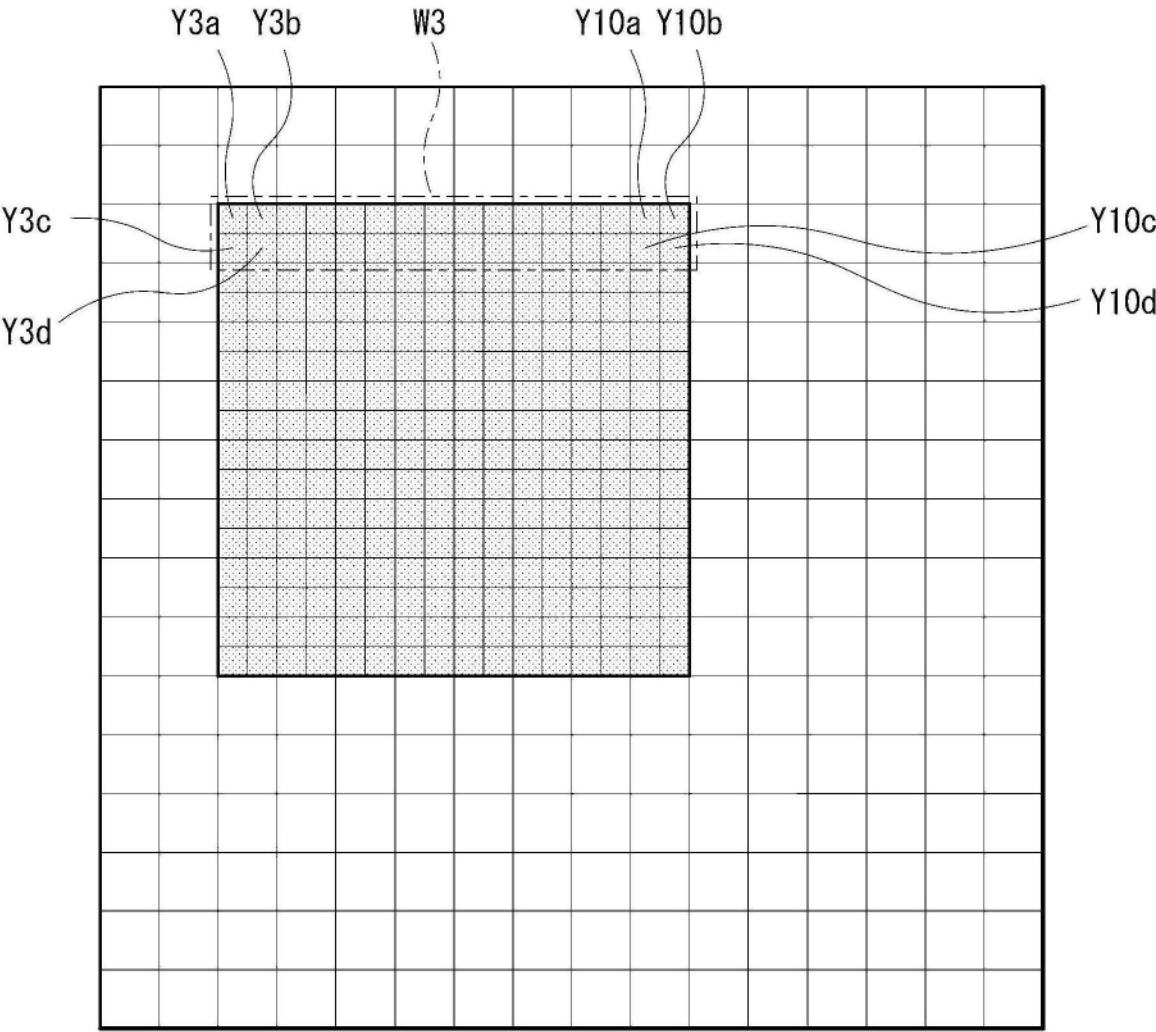


图28

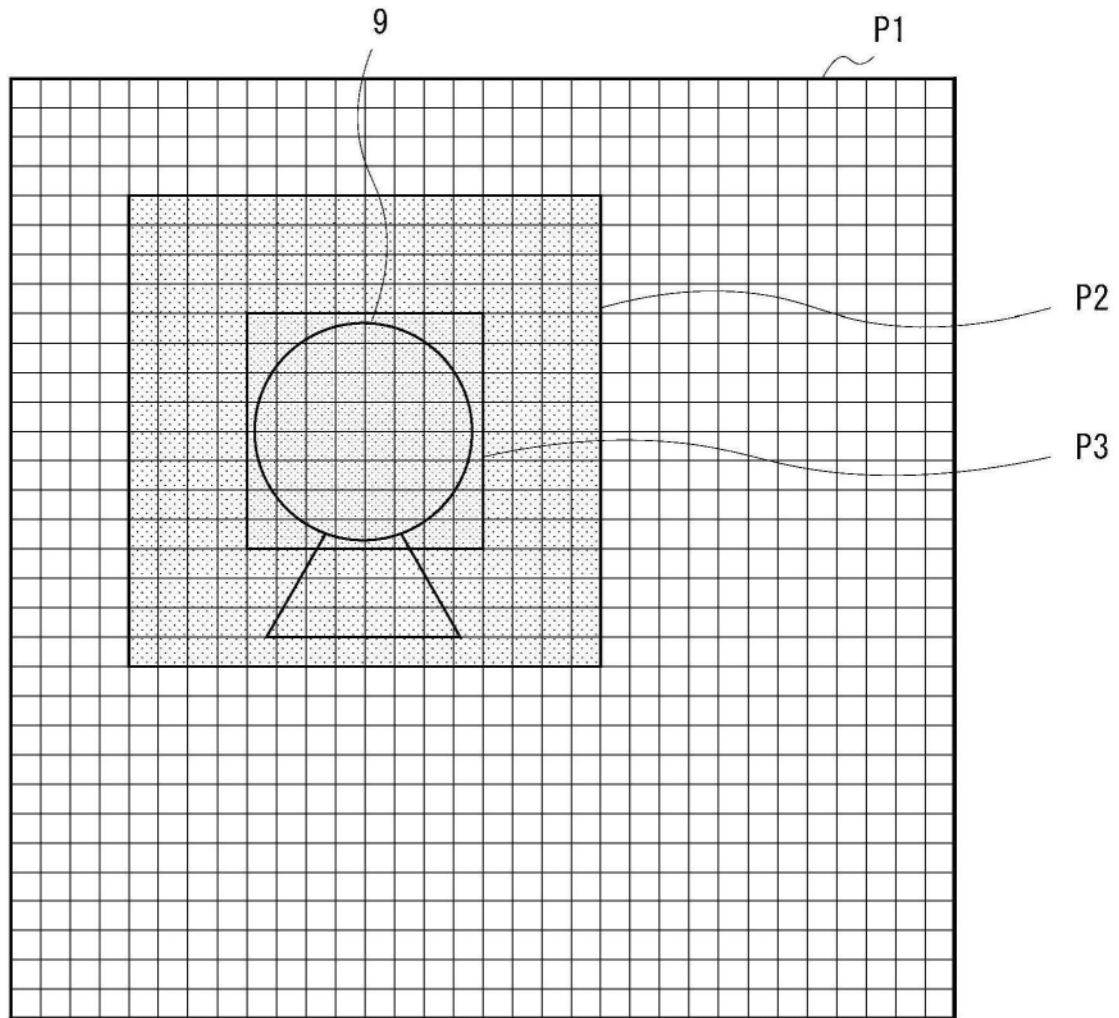


图29

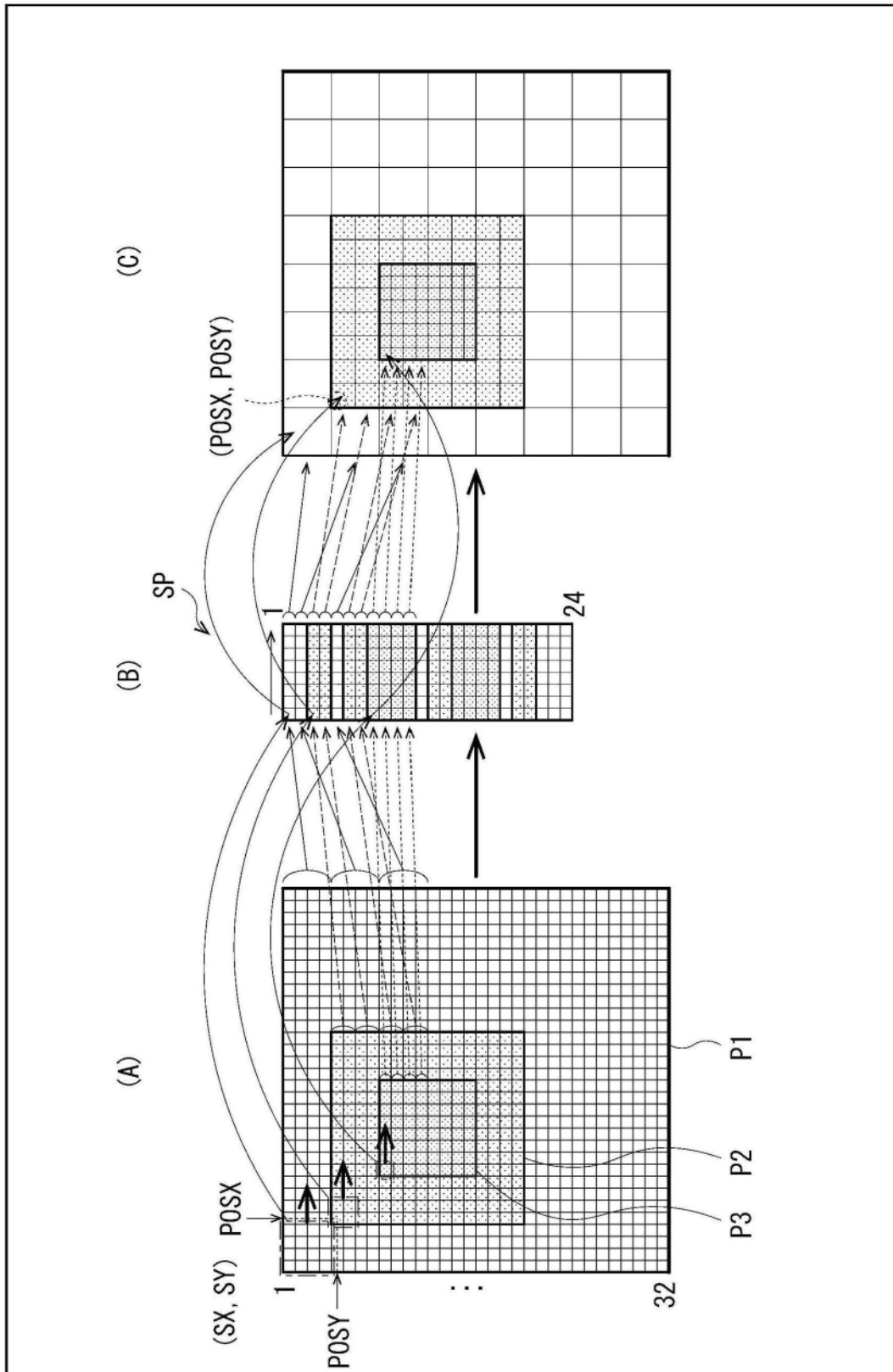


图30

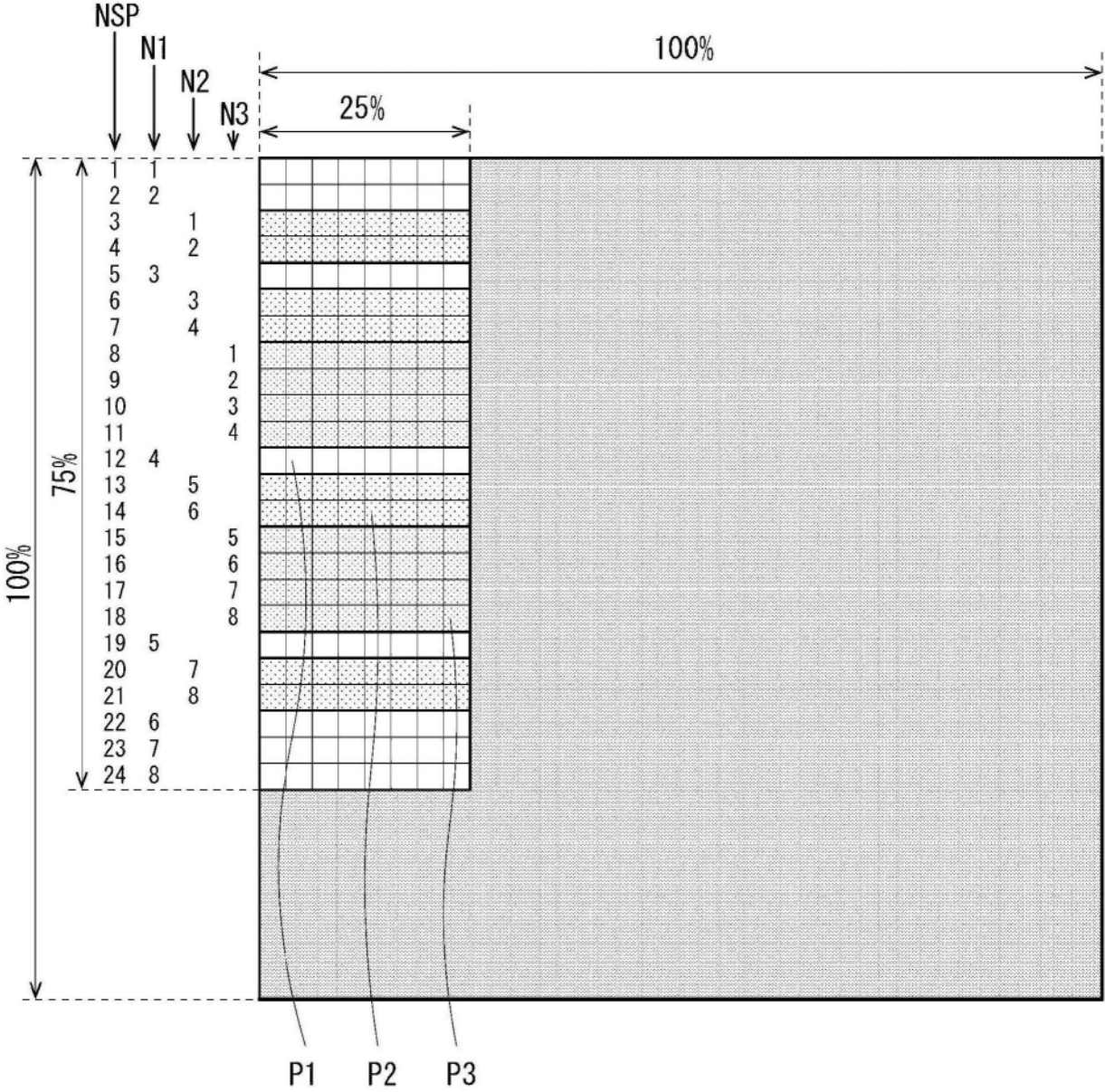


图31

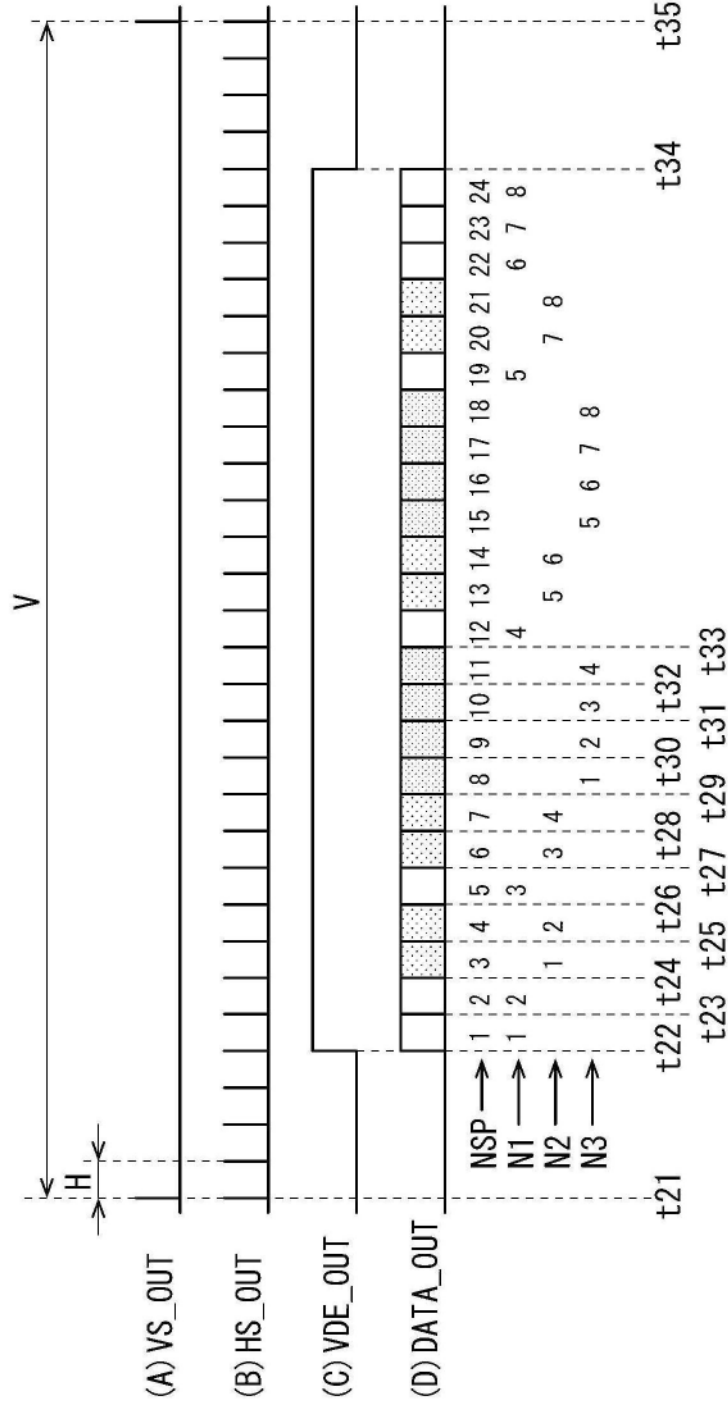


图32

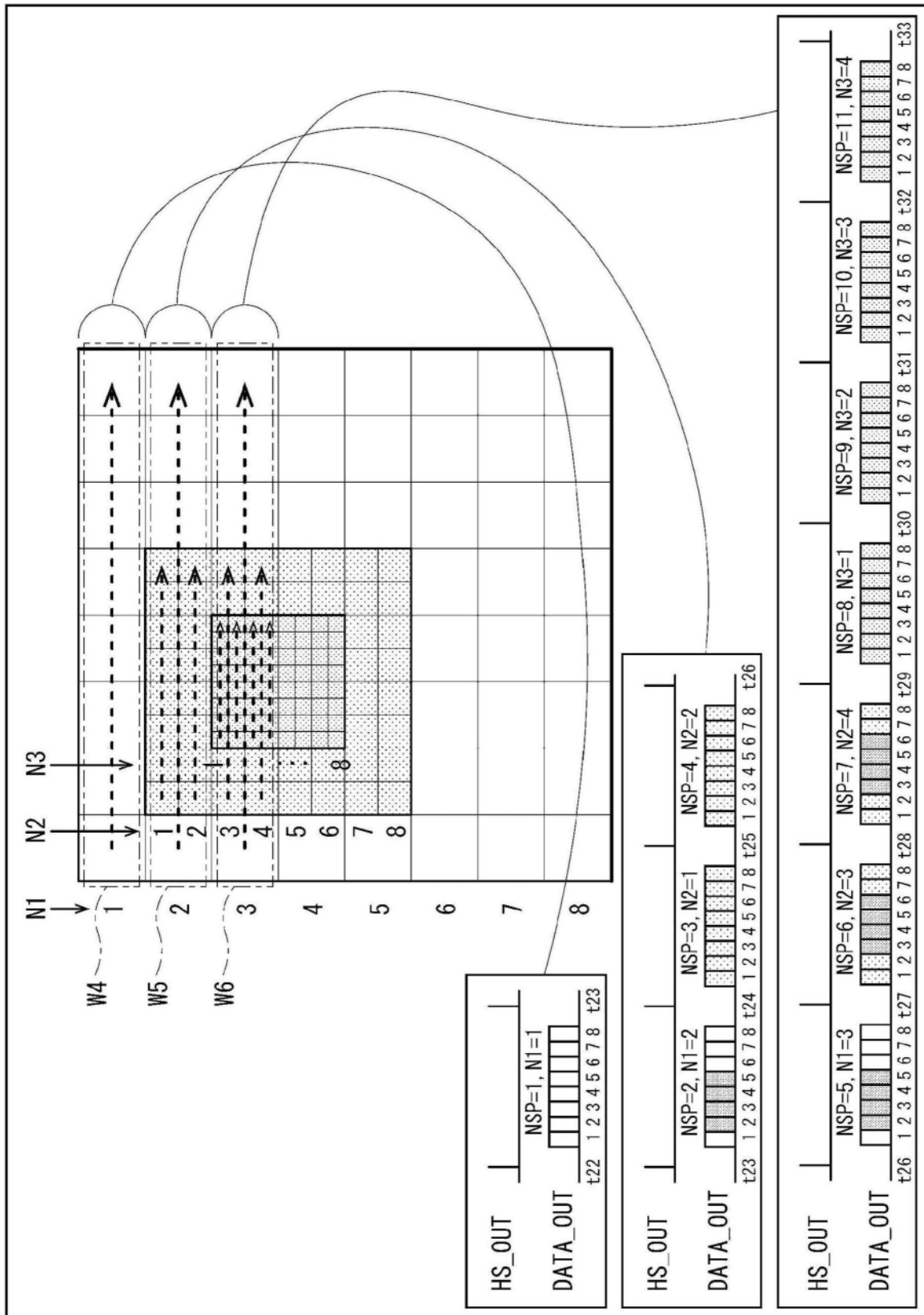


图33

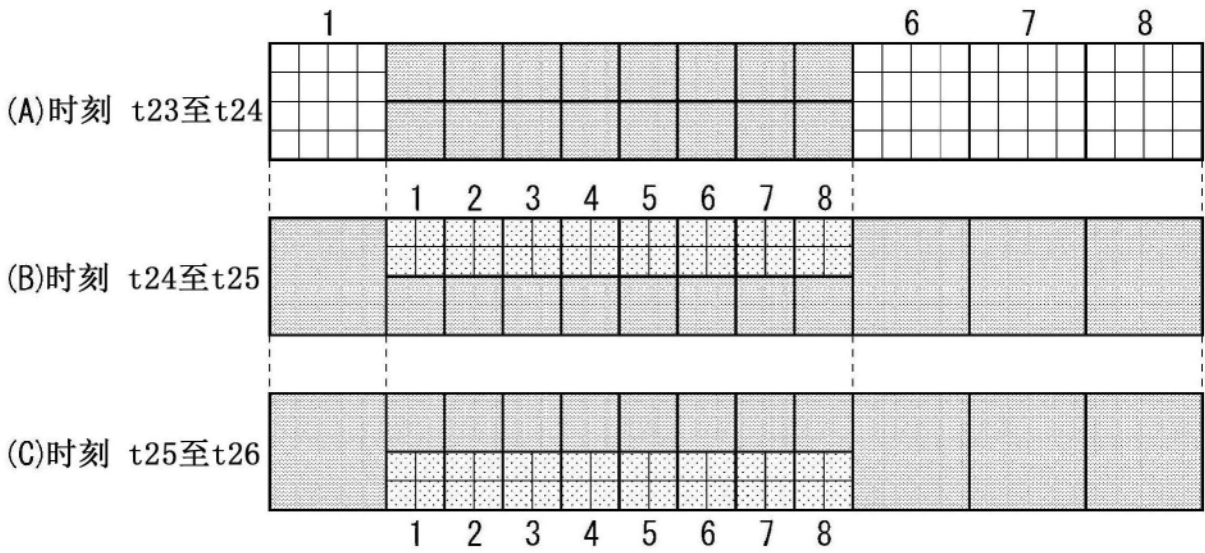


图34

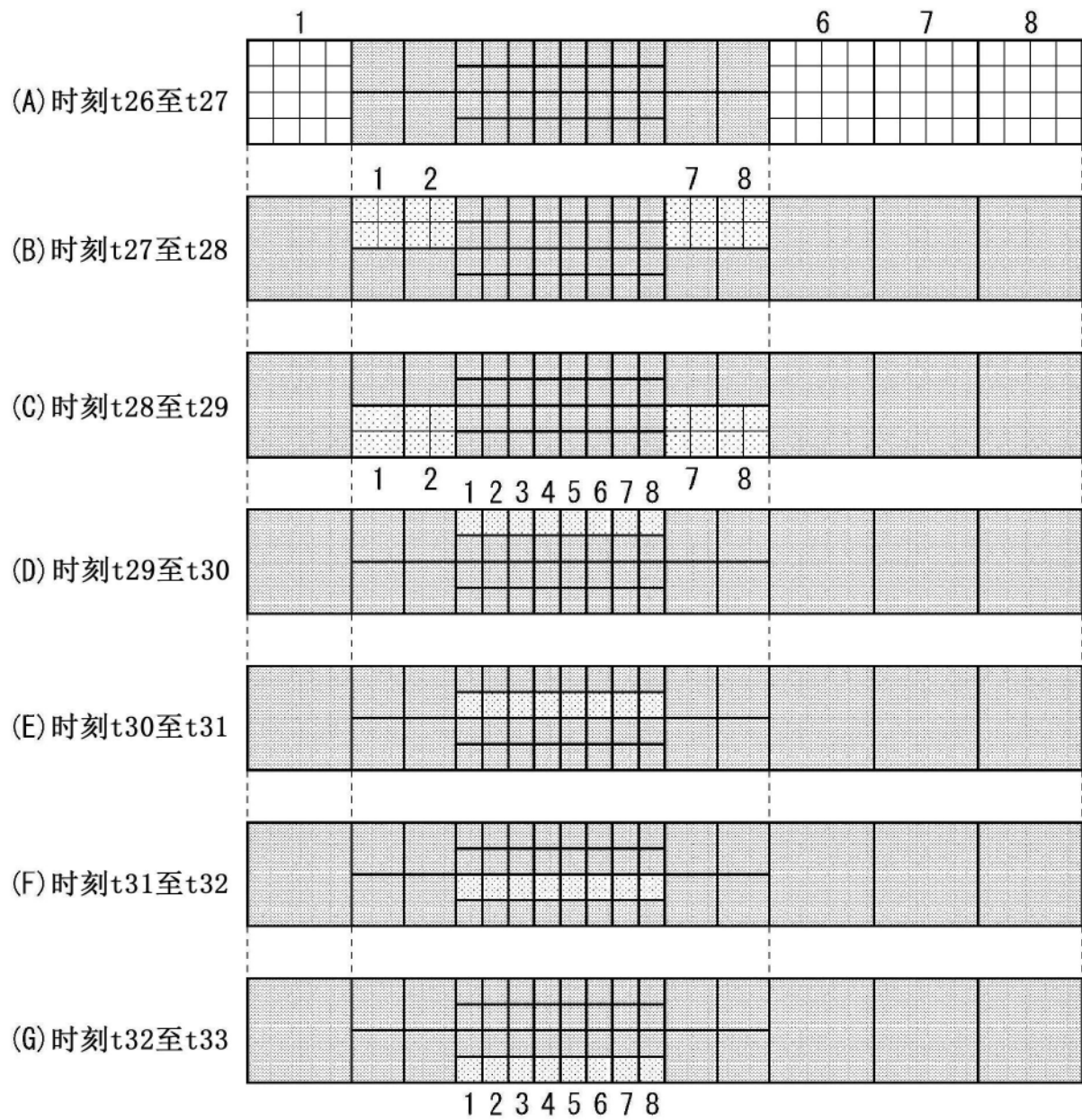


图35

2

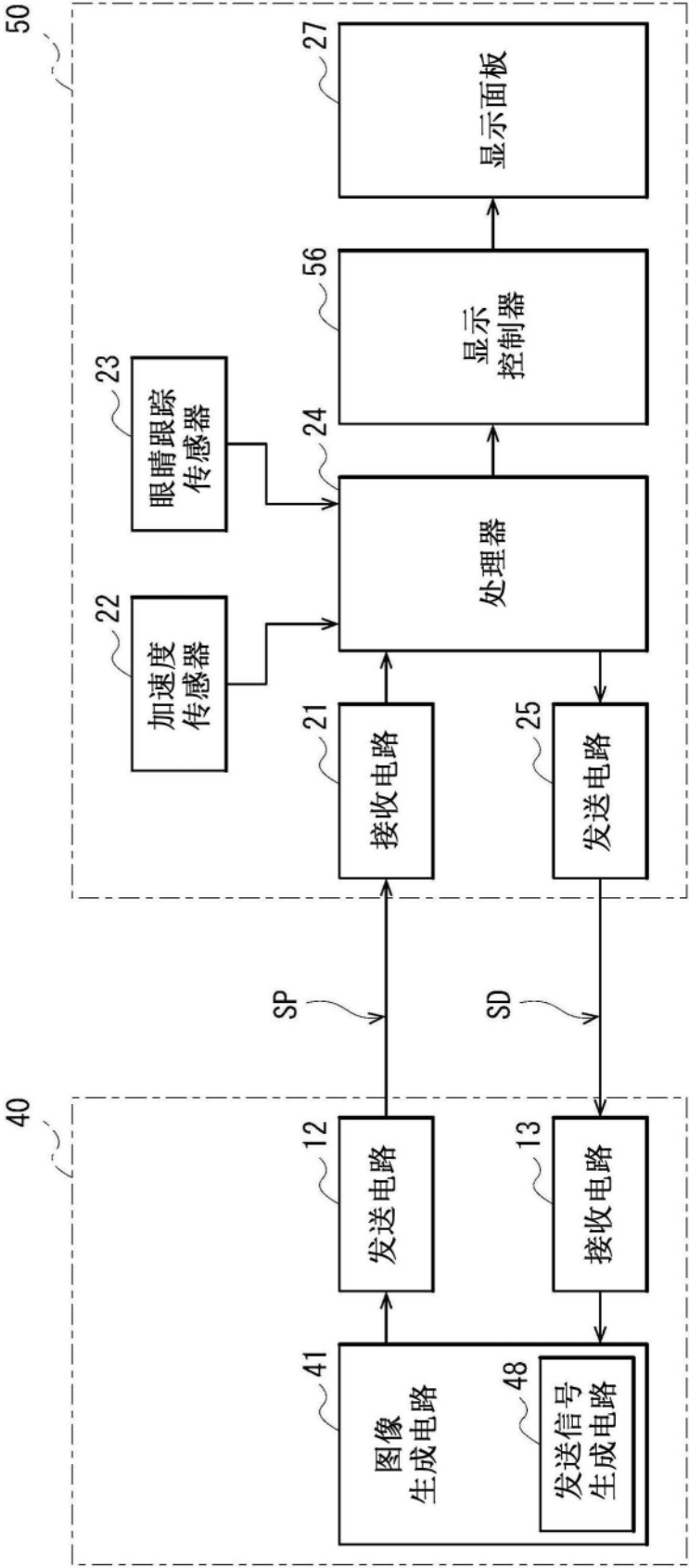


图36

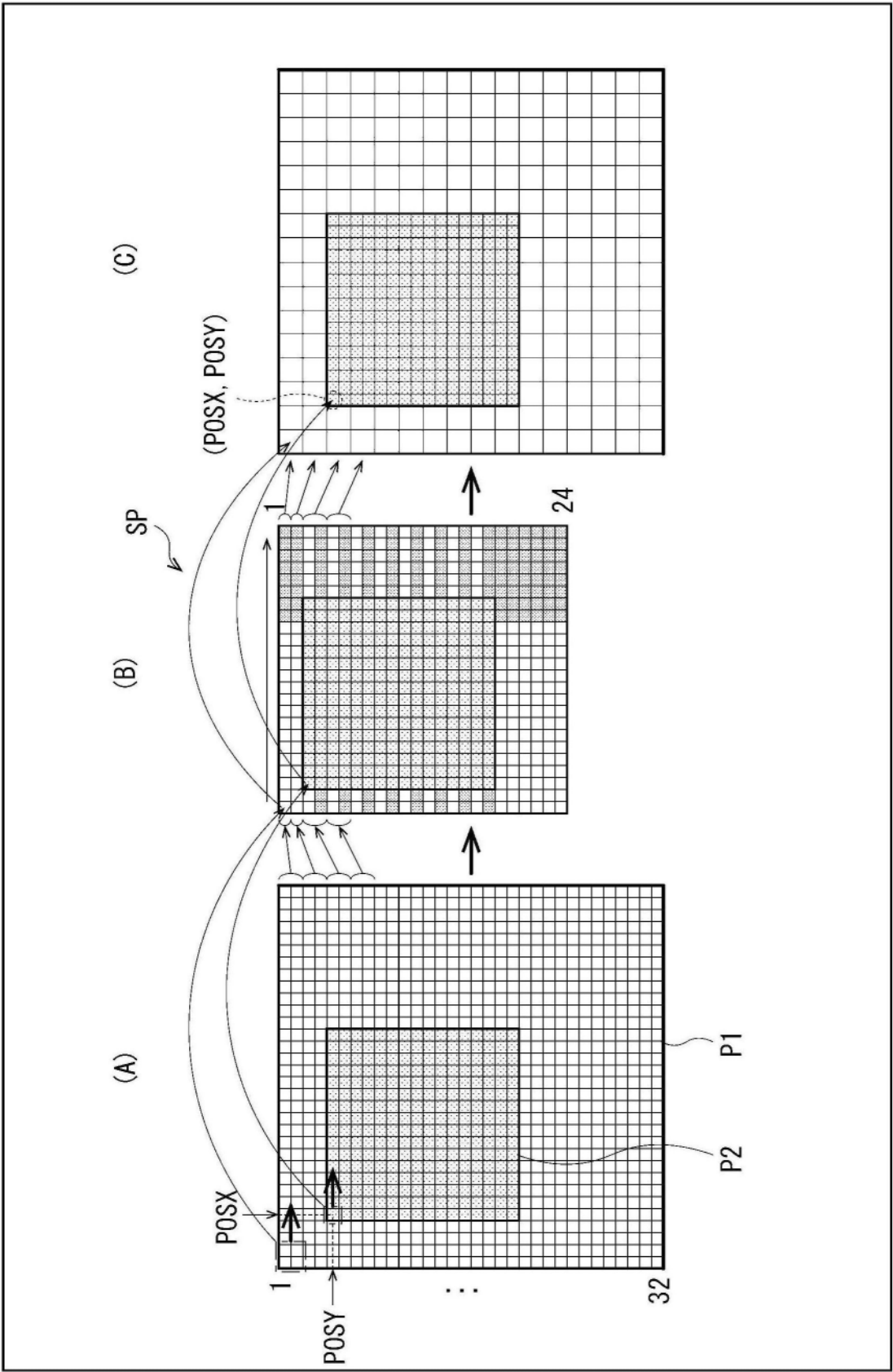


图37

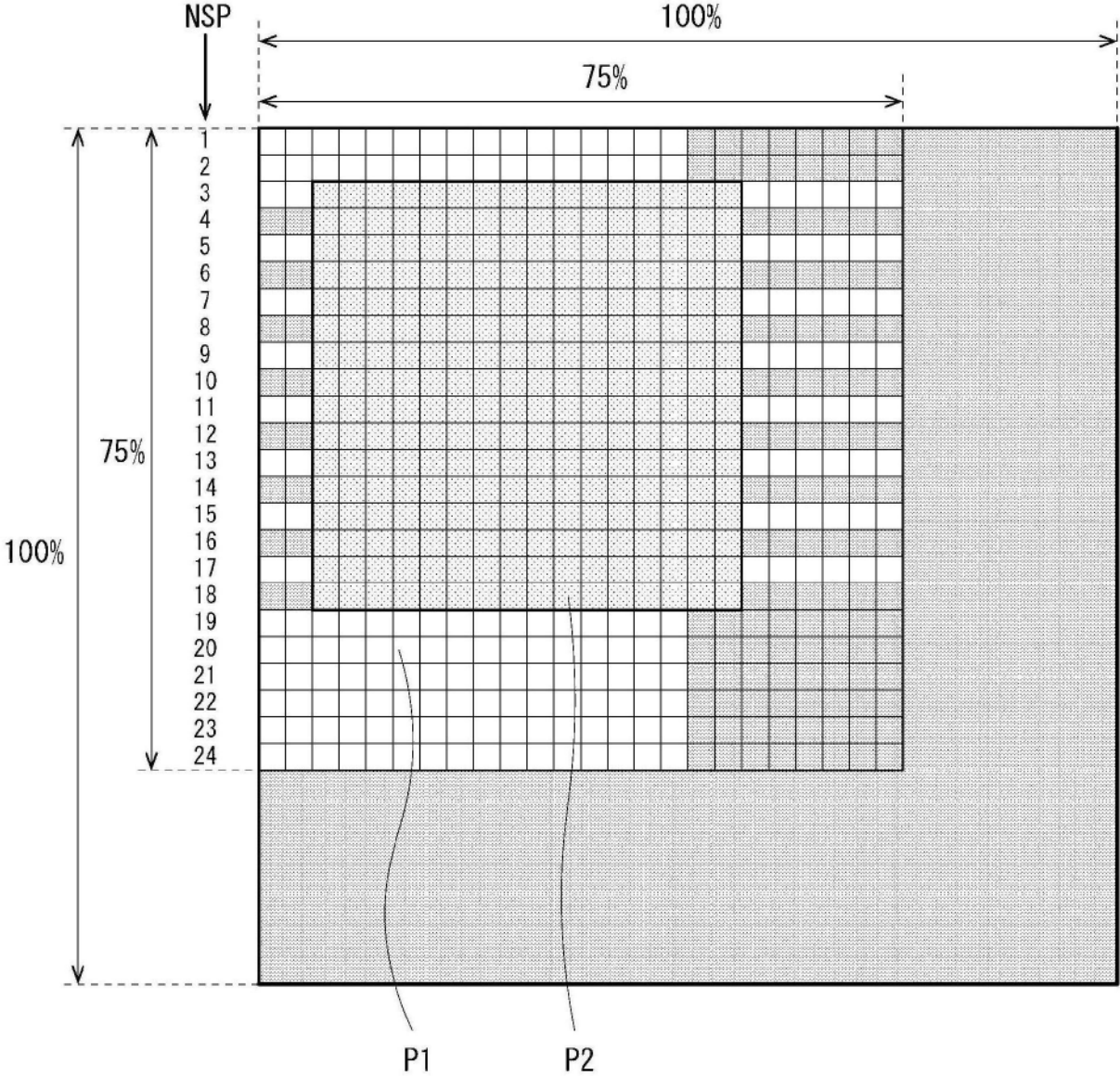


图38

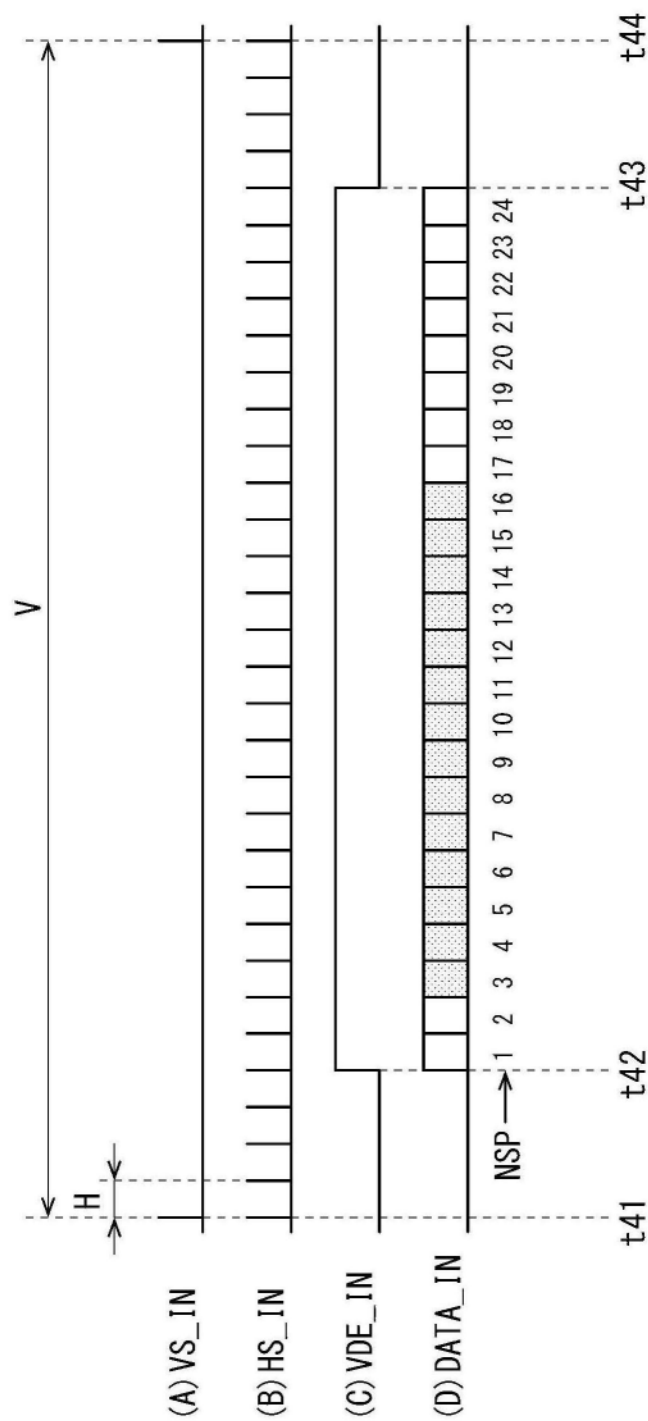


图39

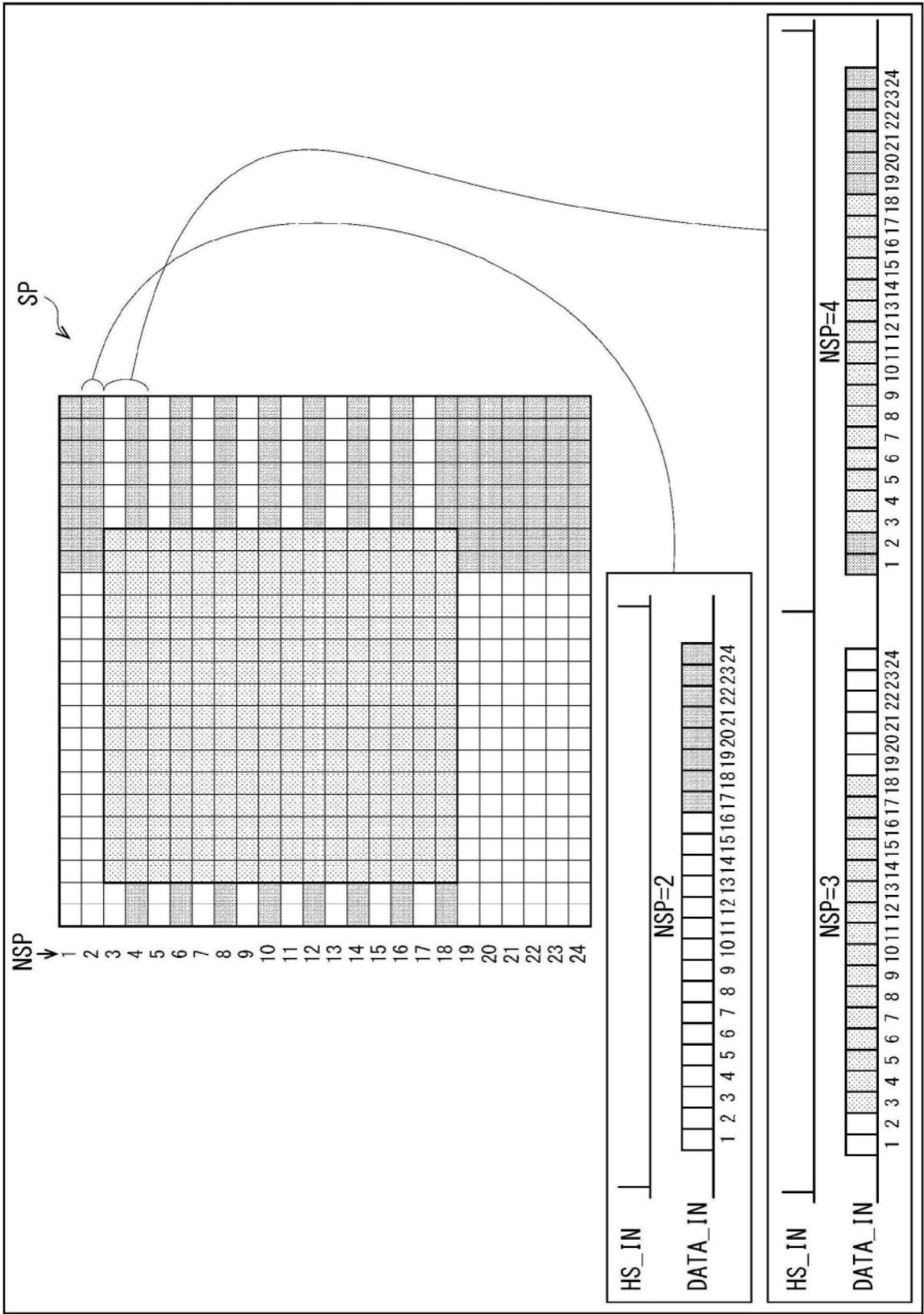


图40

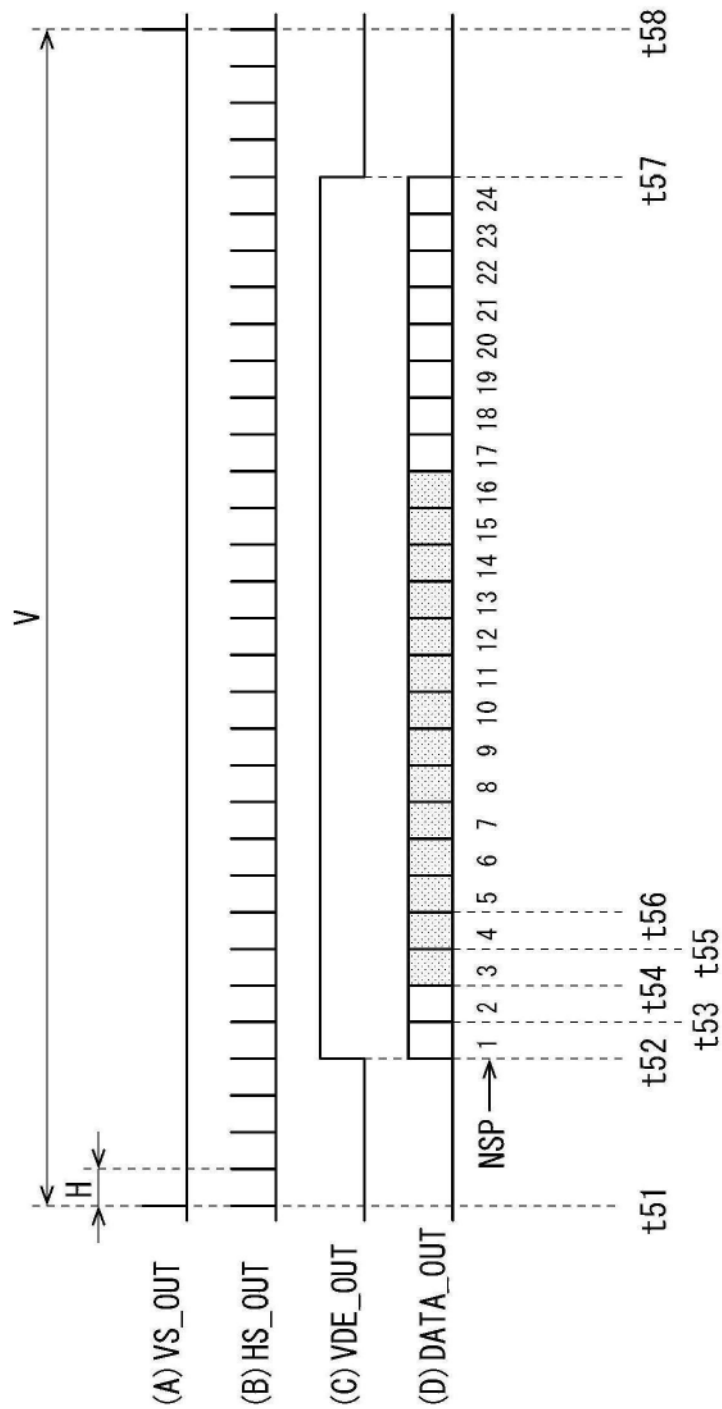


图41

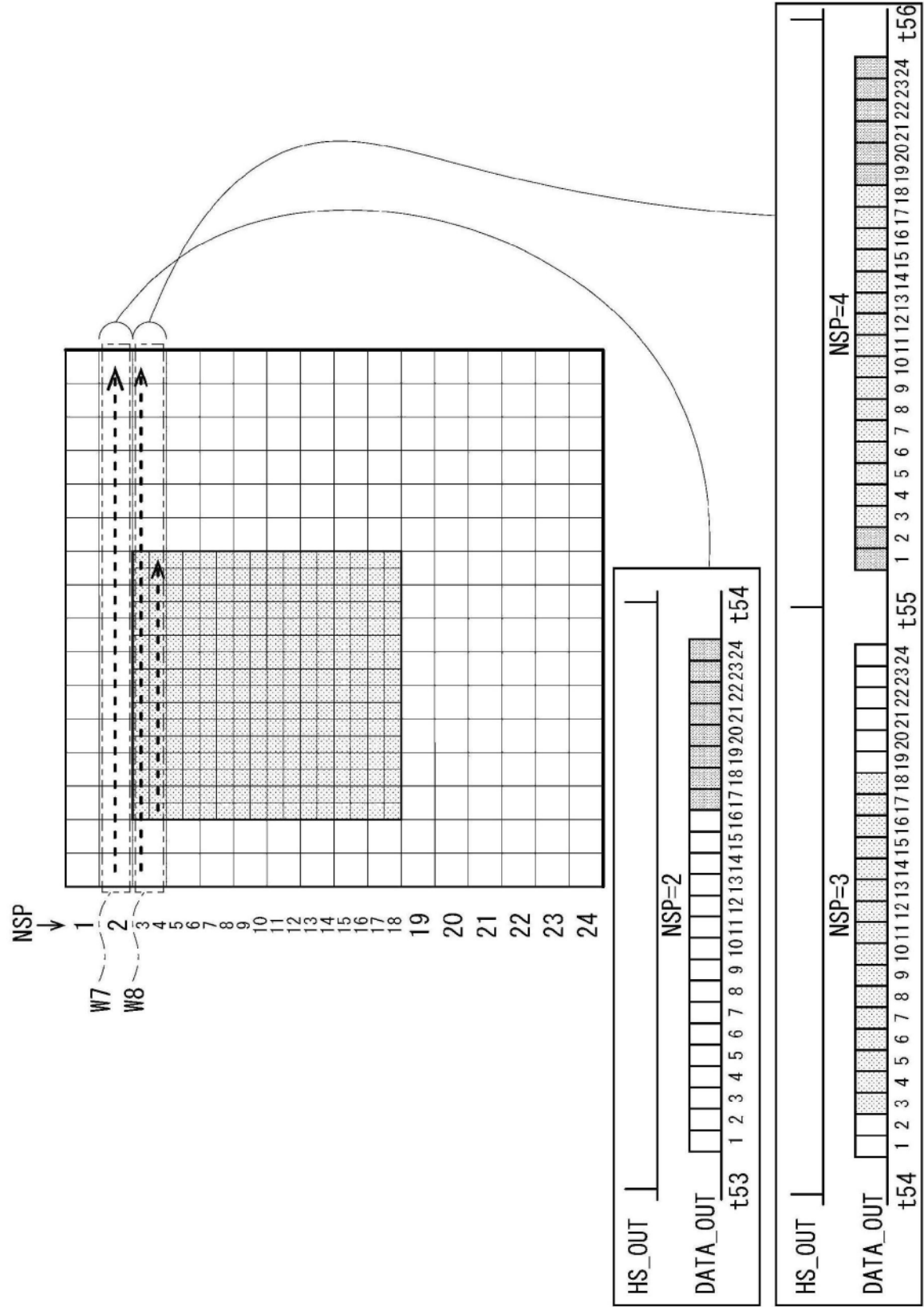


图42

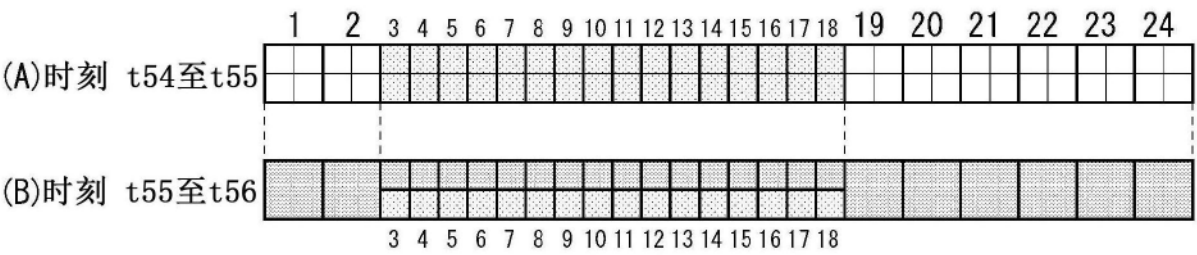


图43

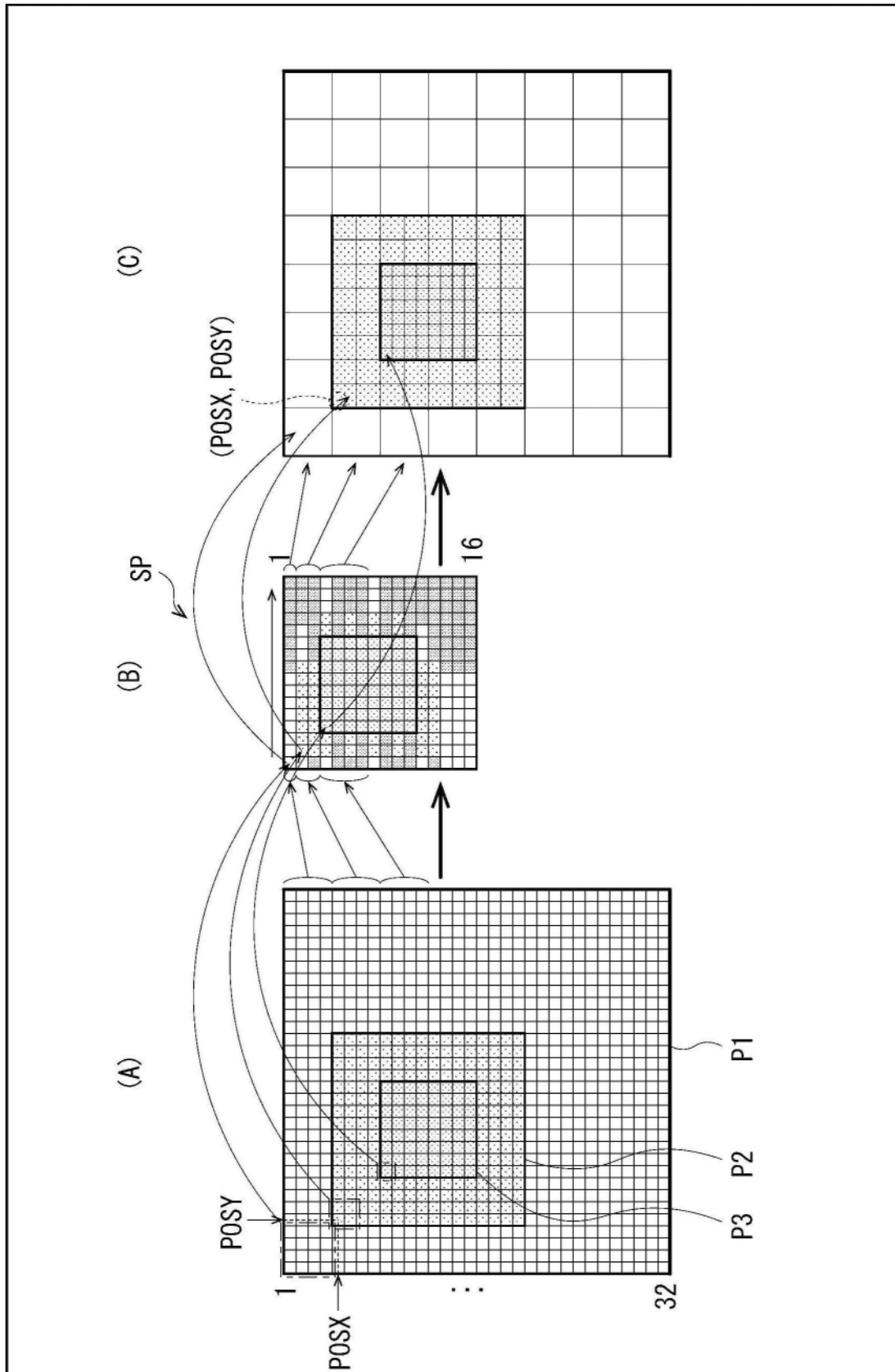


图44

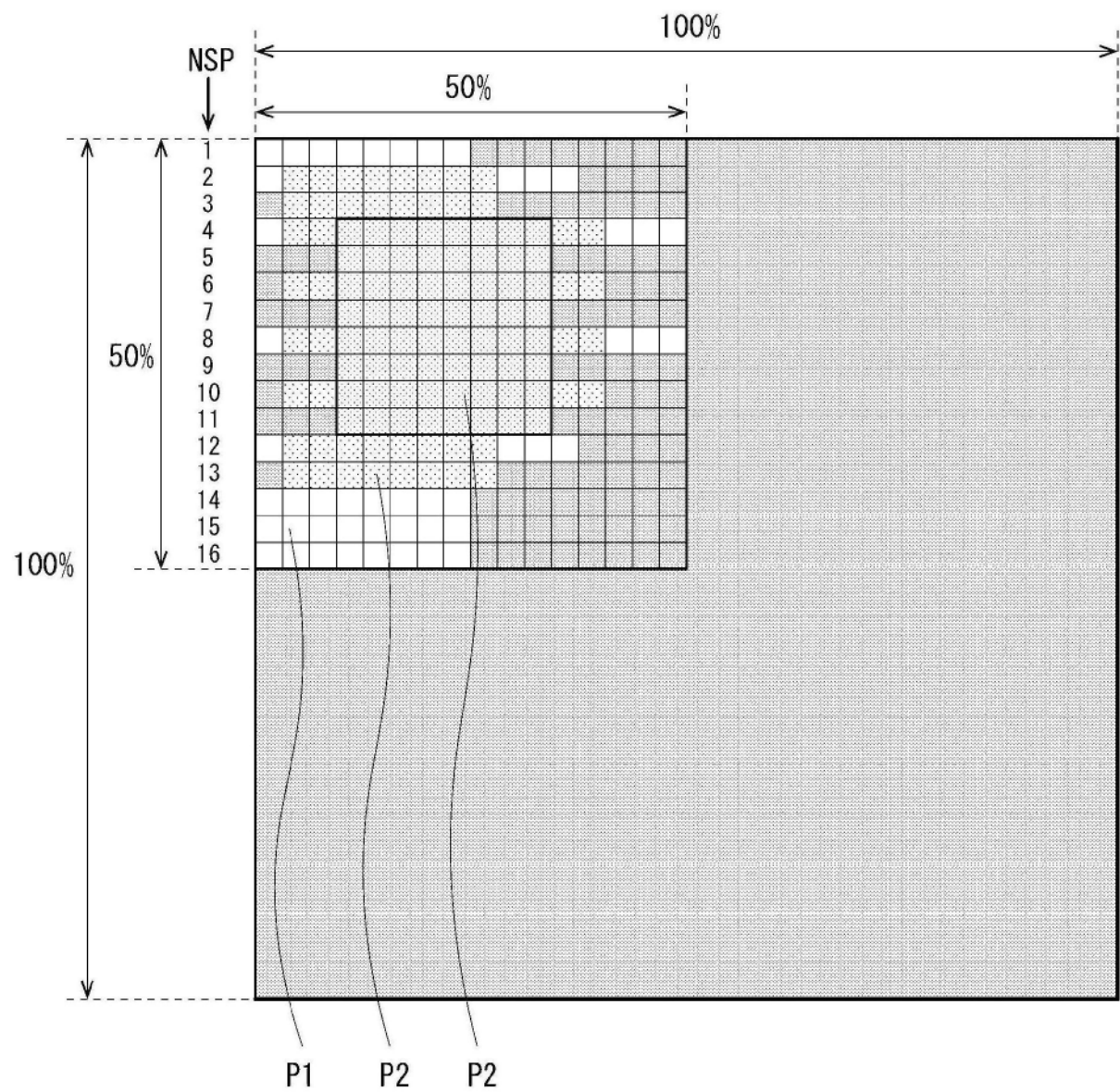


图45

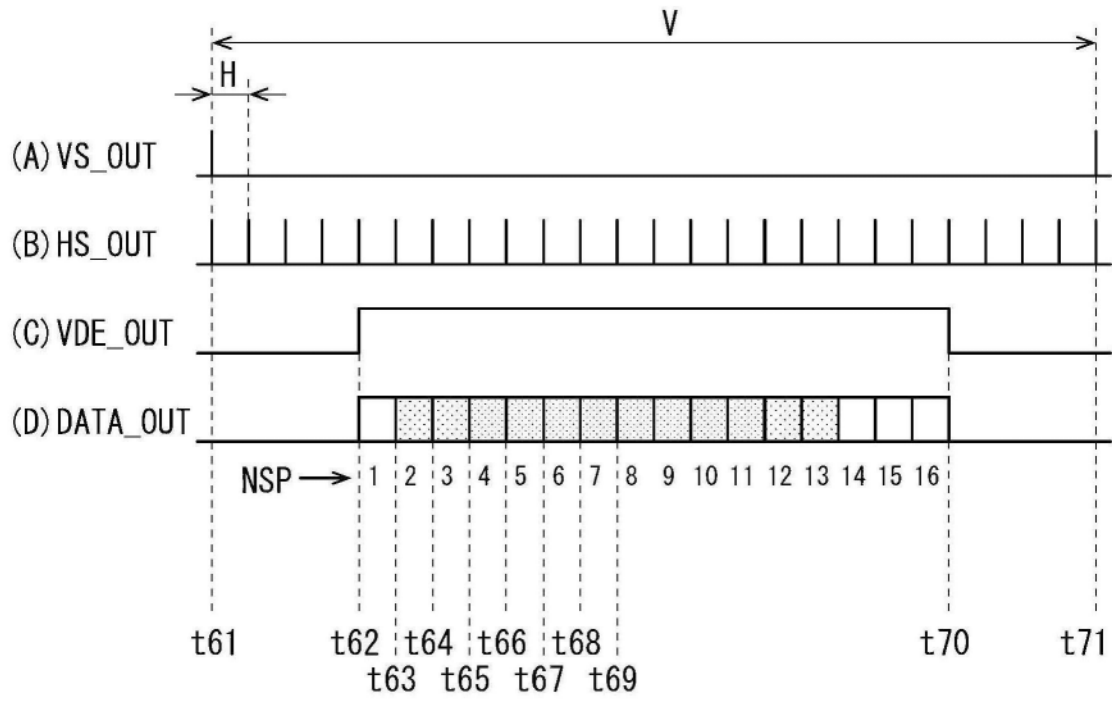


图46

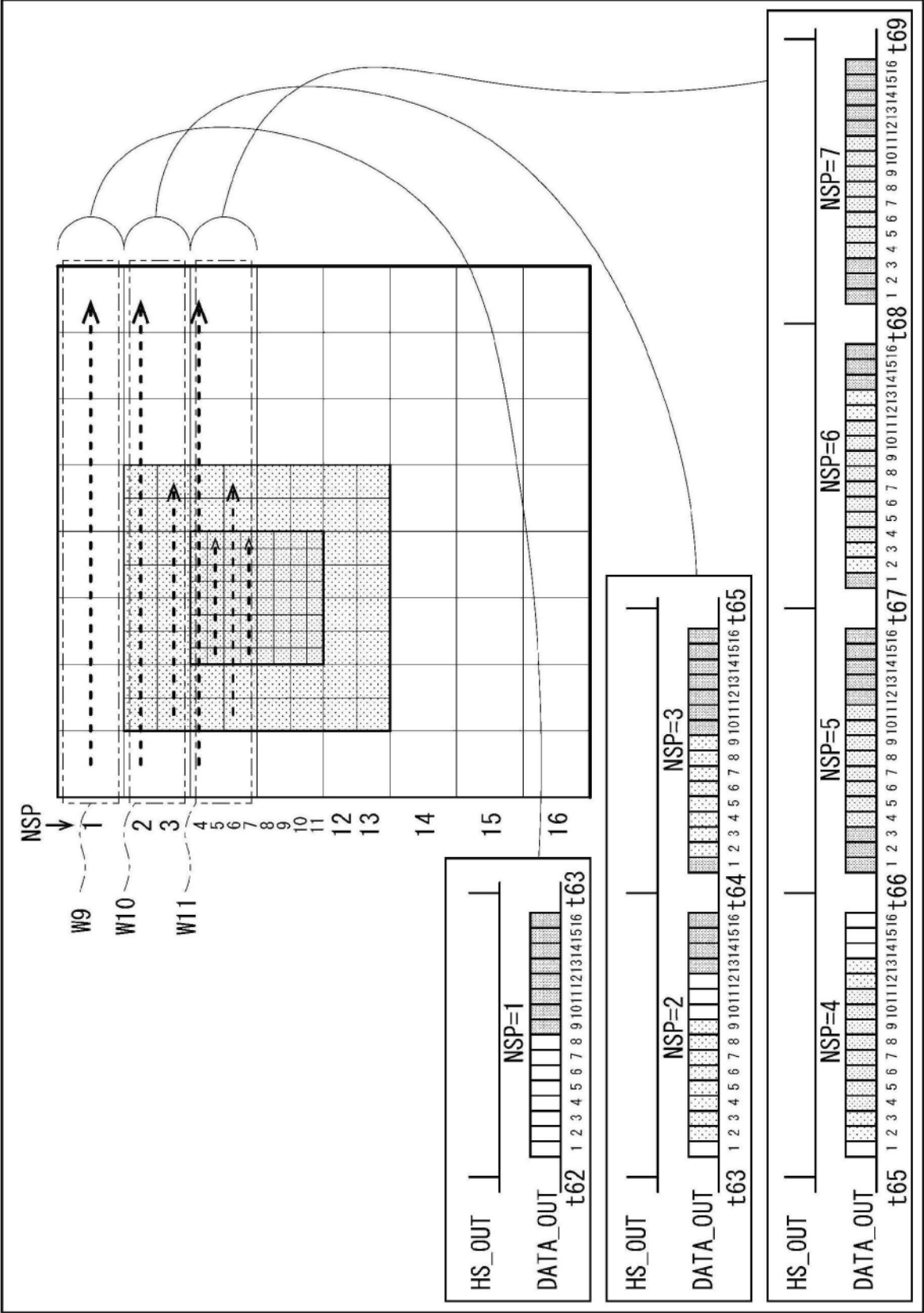


图47

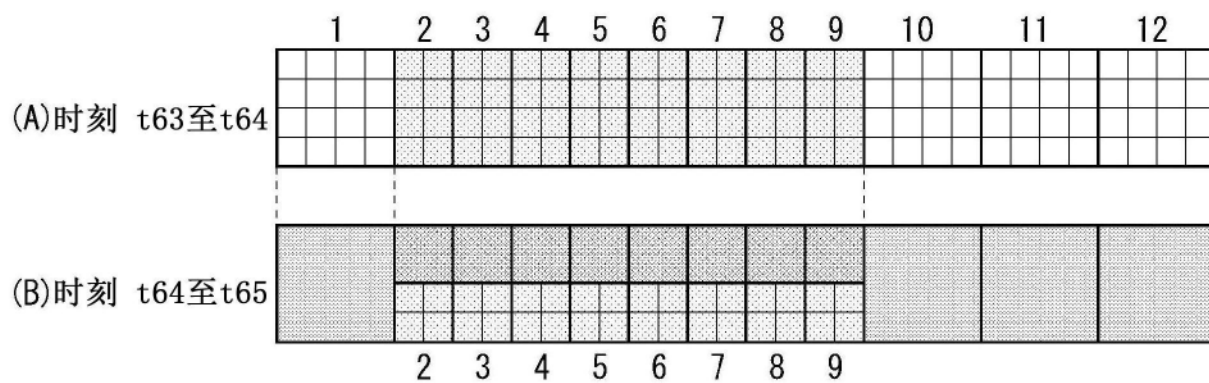


图48

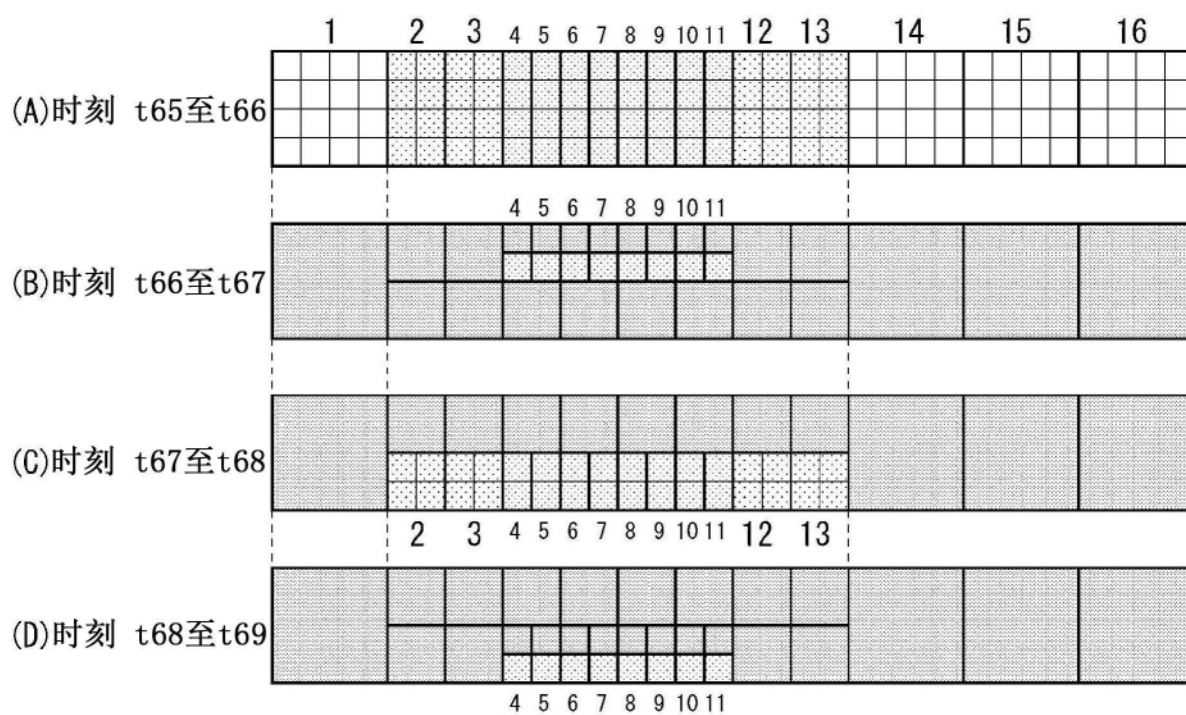


图49

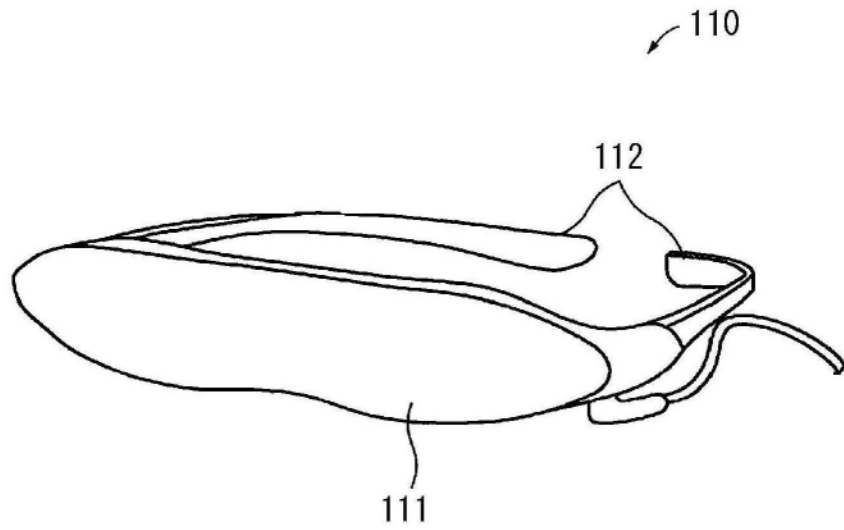


图50

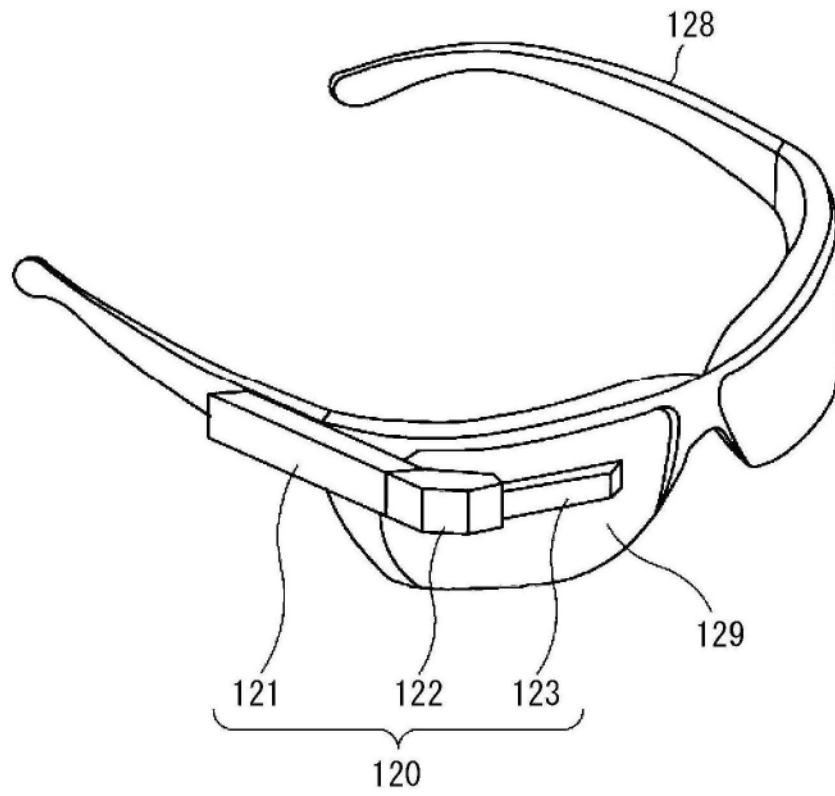


图51

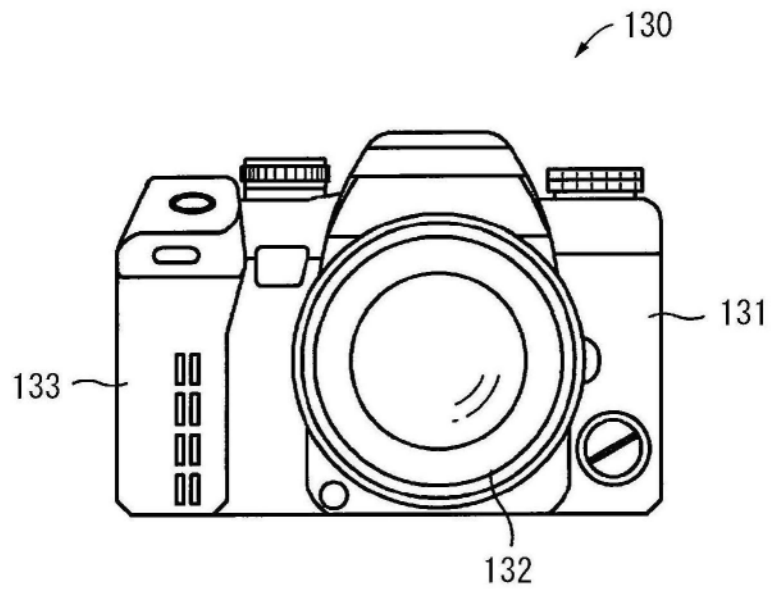


图52A

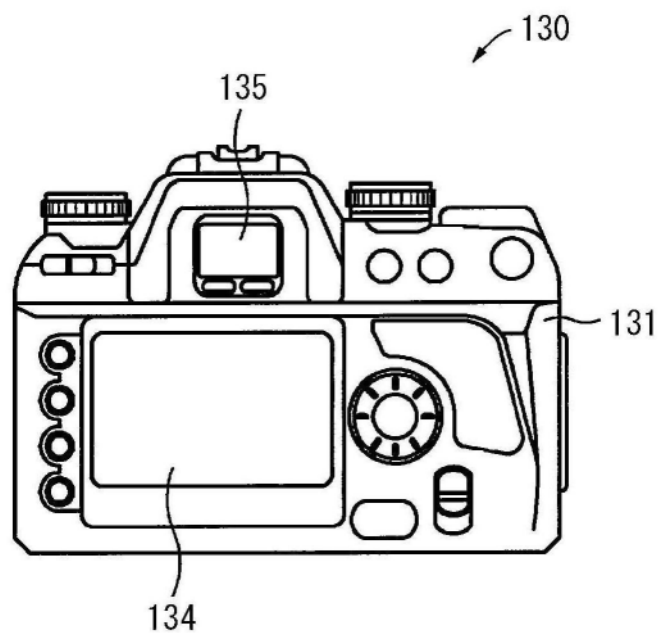


图52B

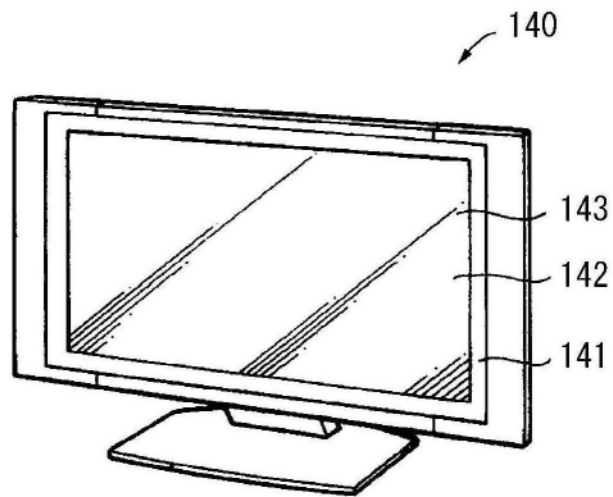


图53

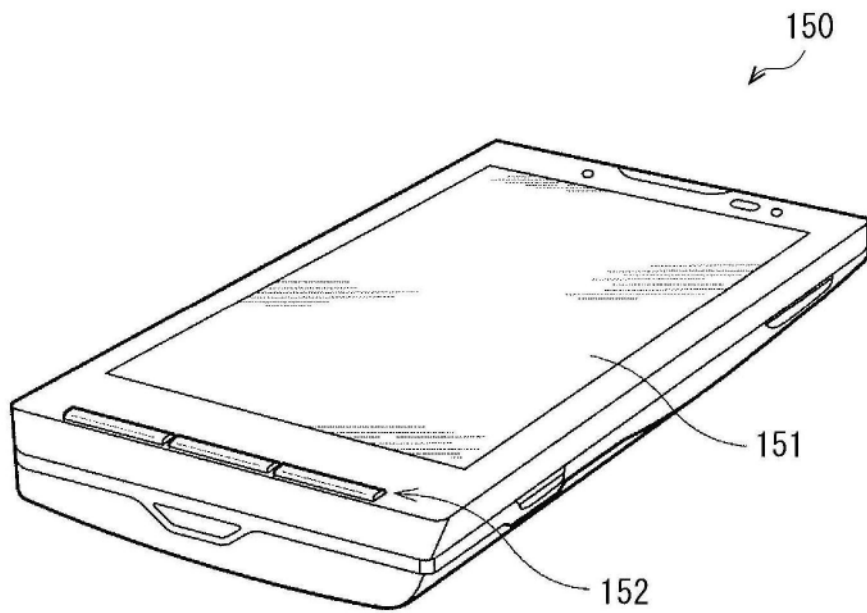


图54

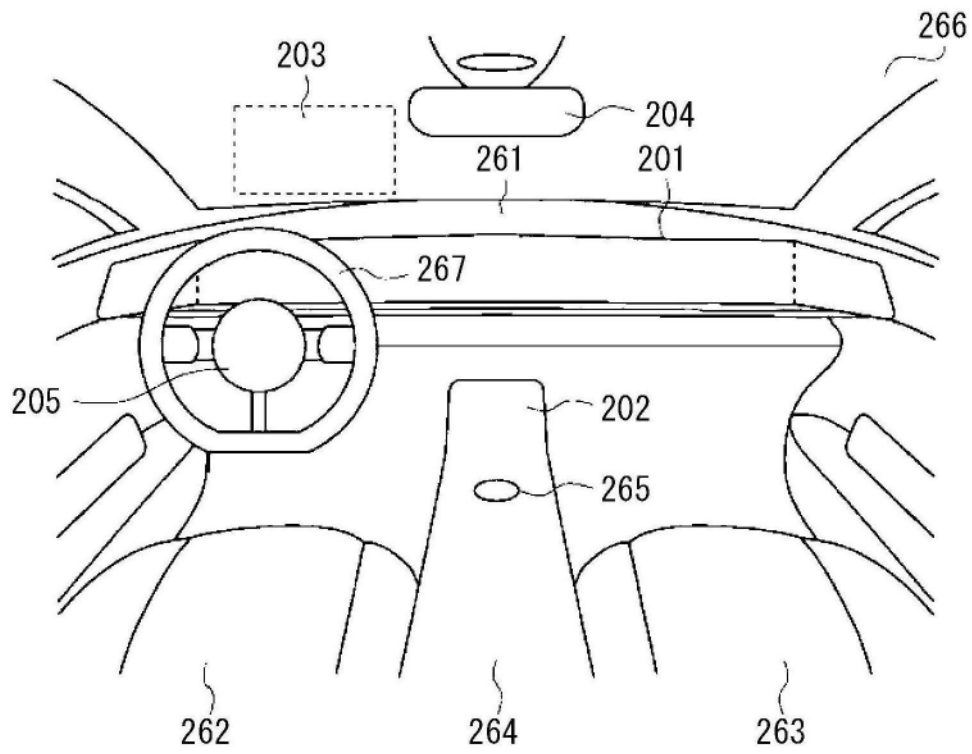


图55A

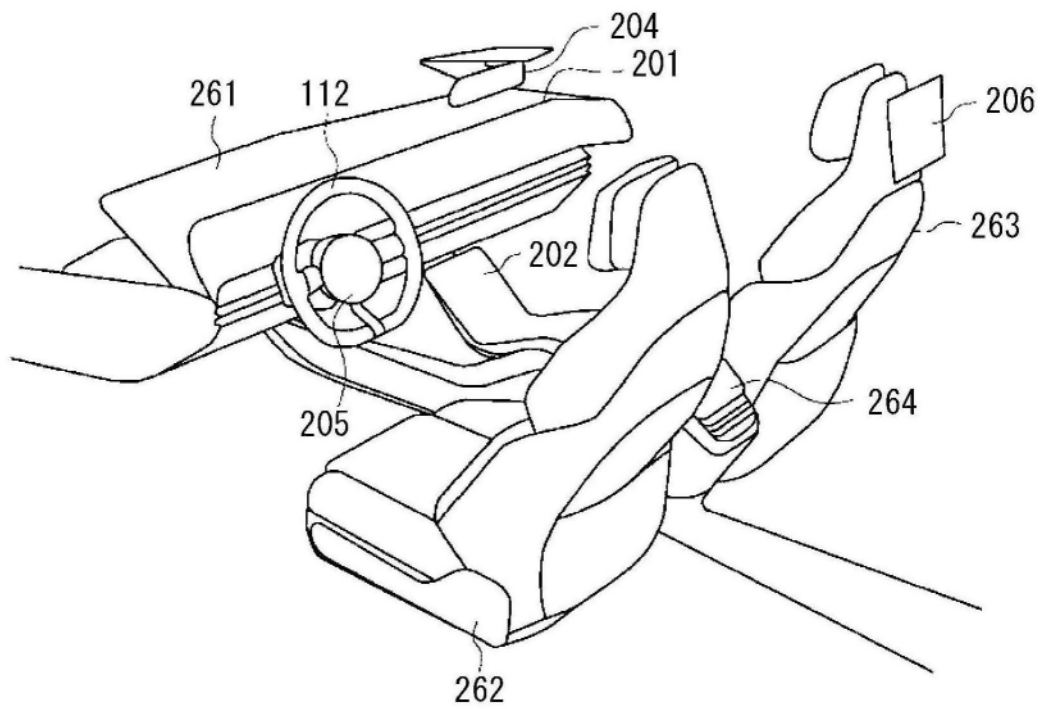


图55B

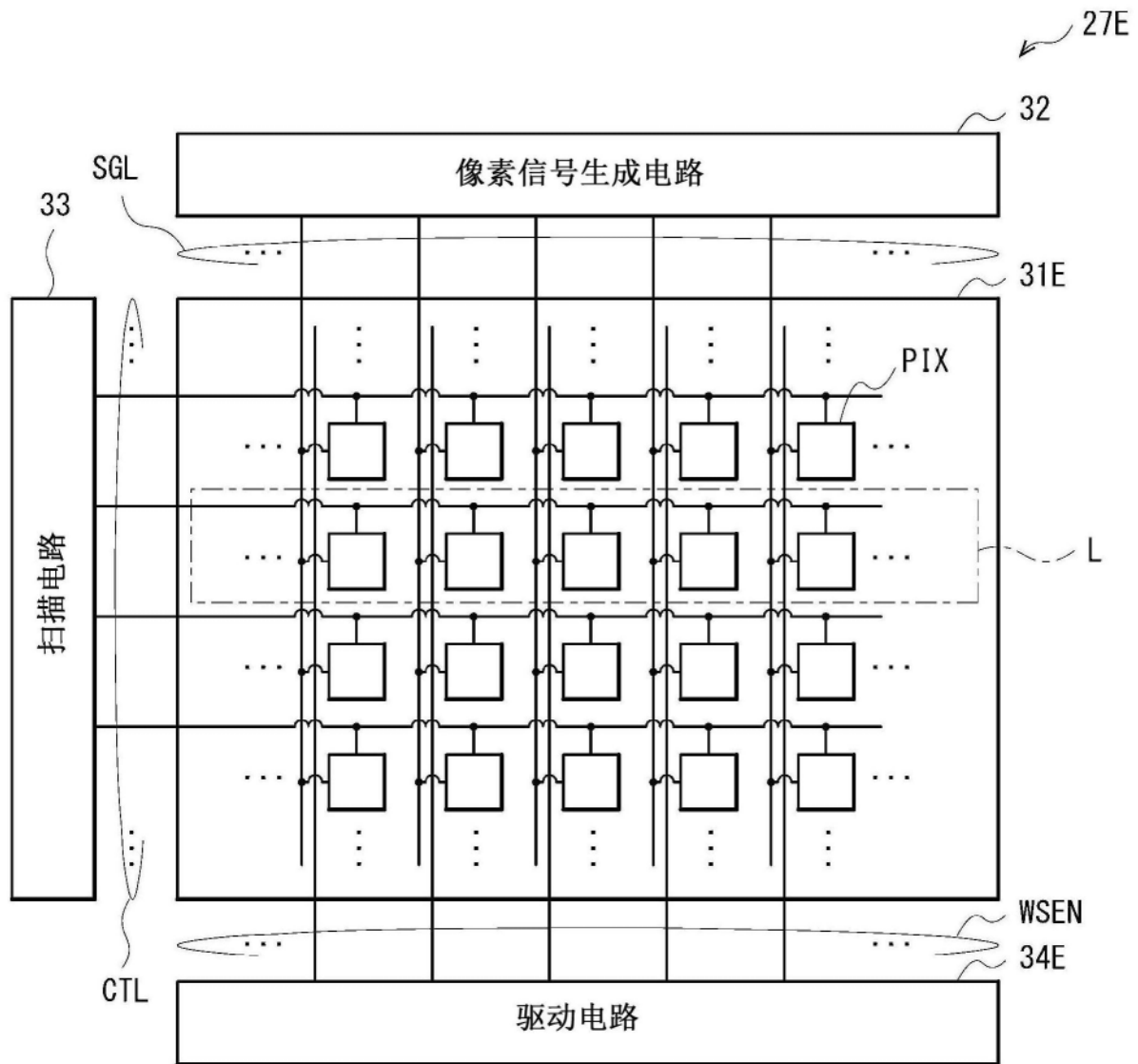


图56

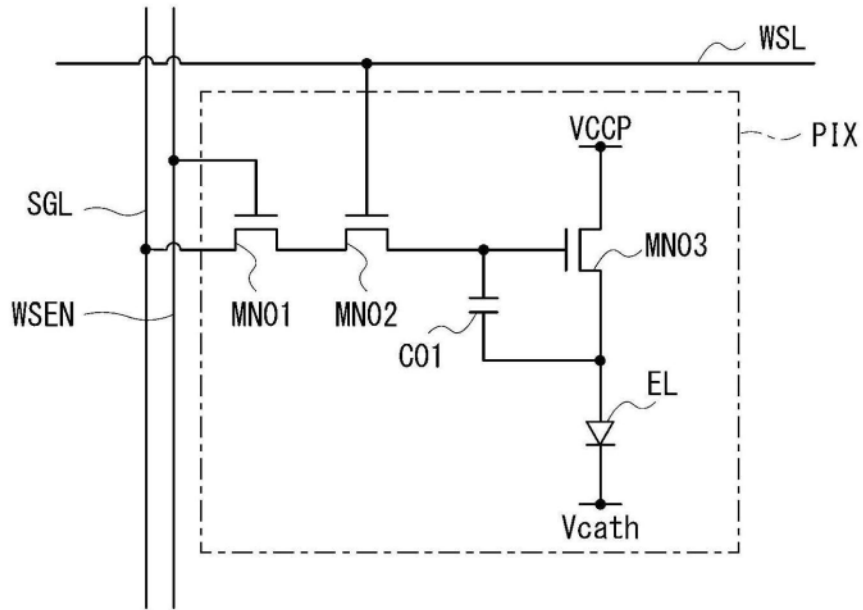


图57

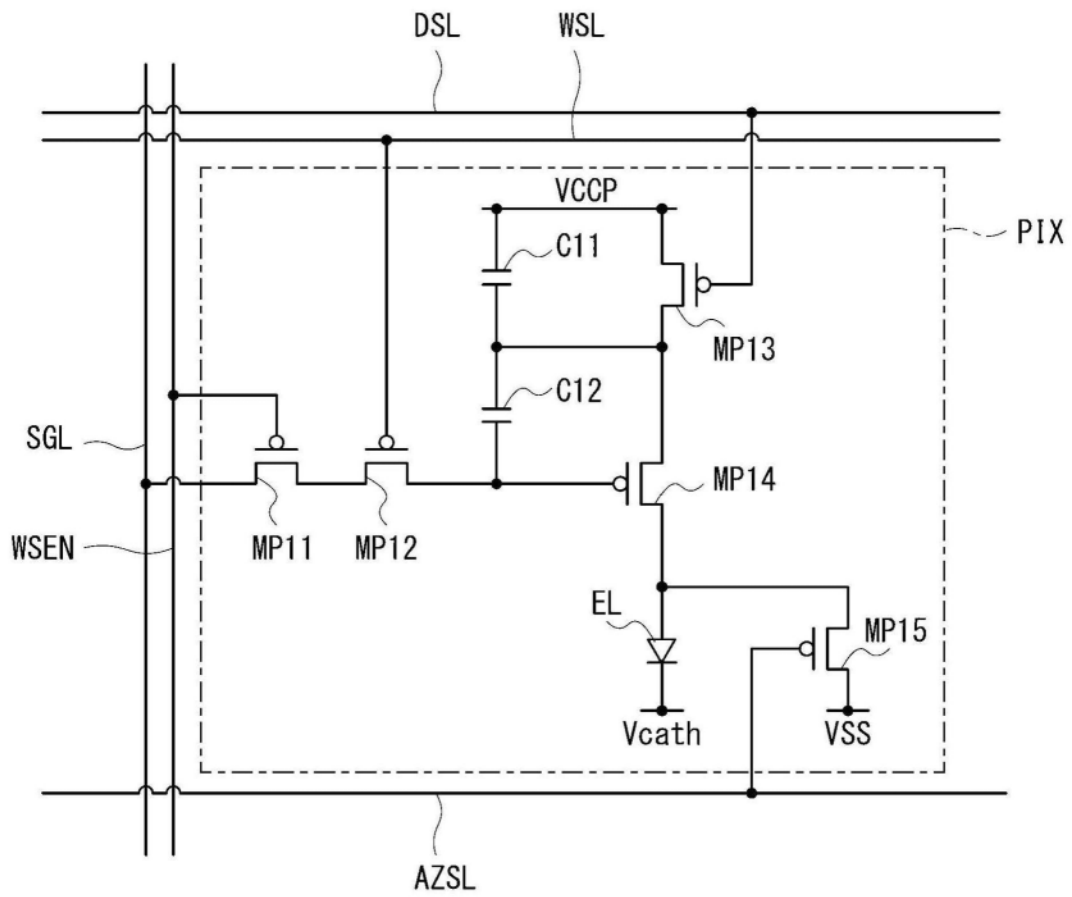


图58

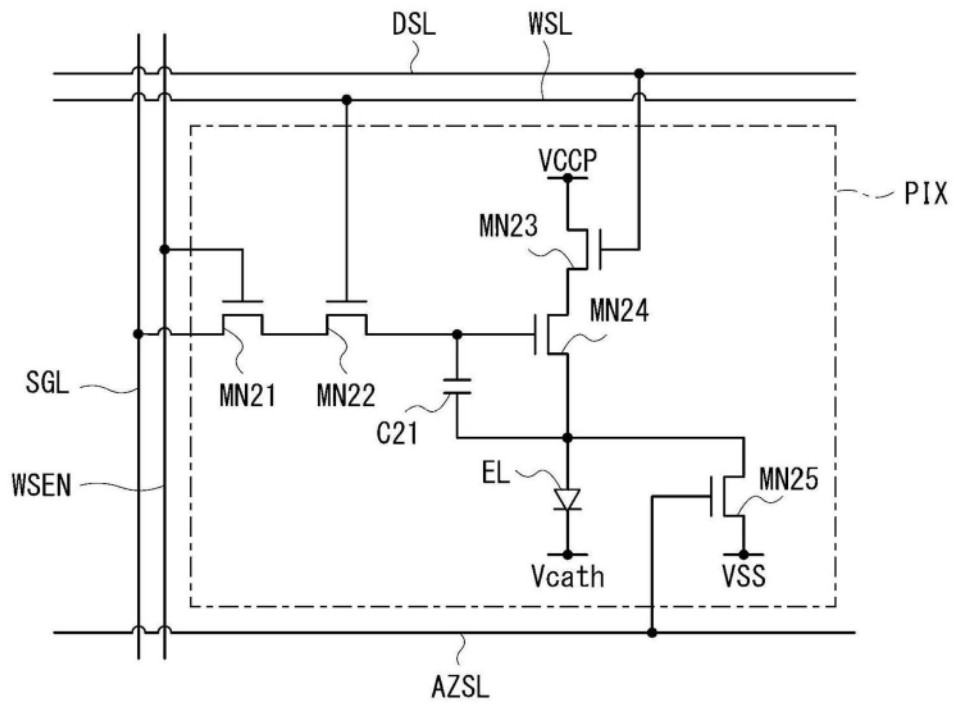


图59

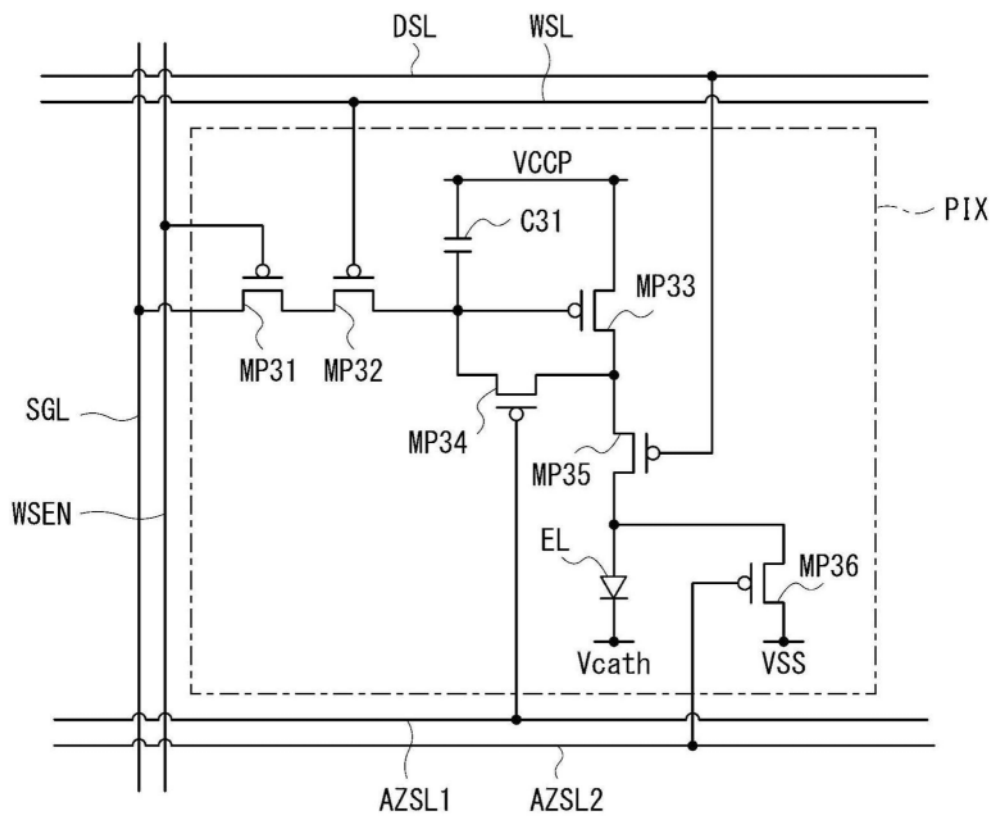


图60

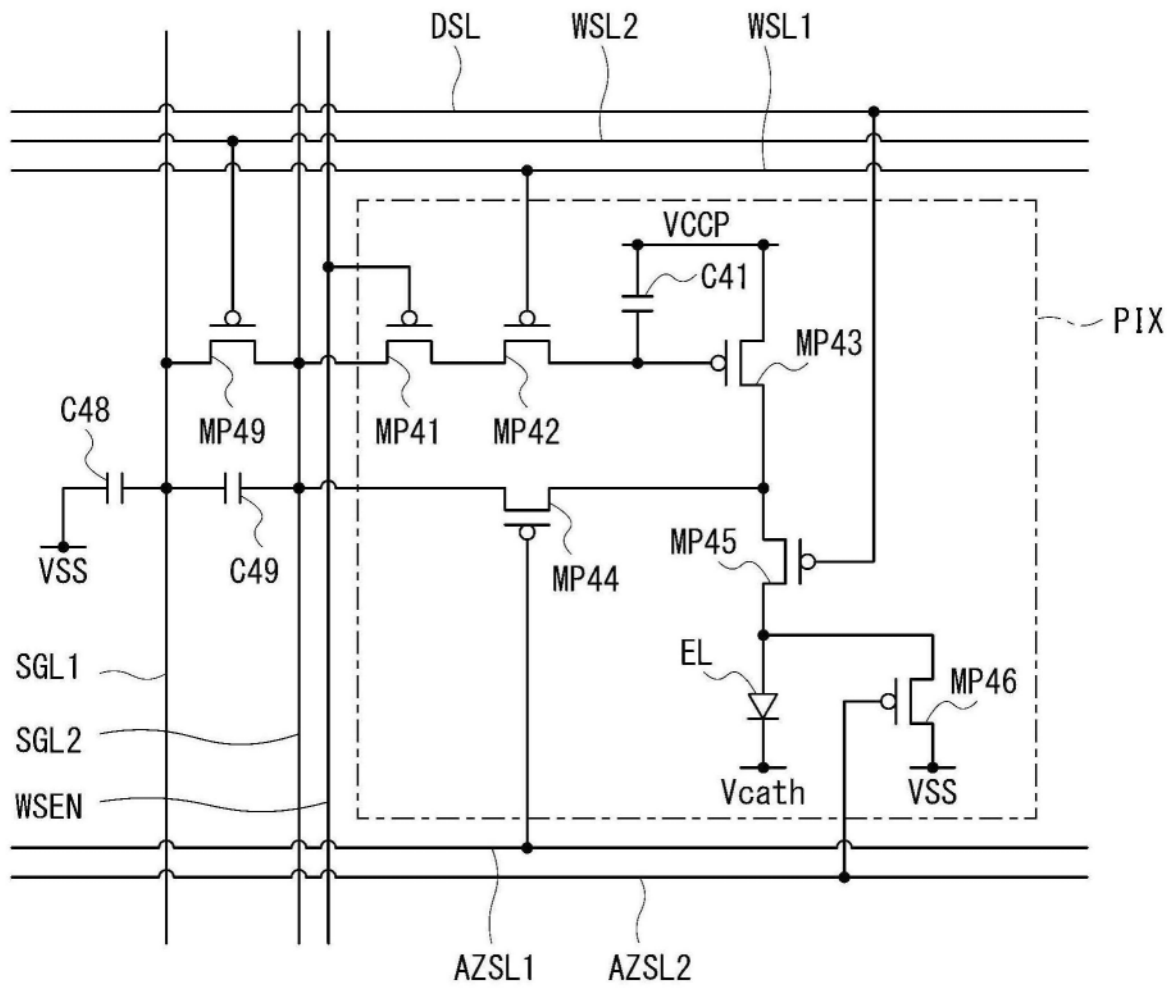


图61

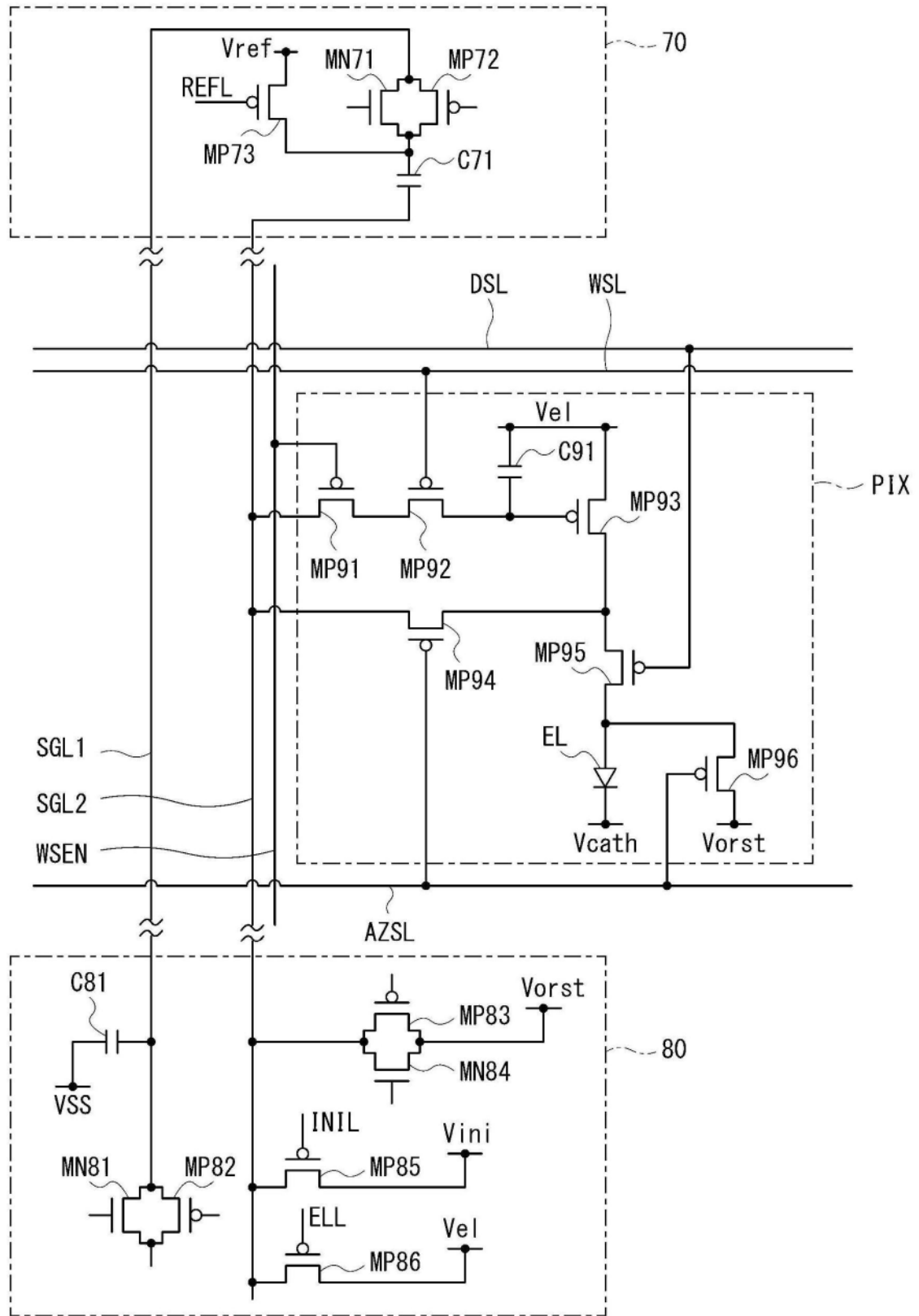


图62

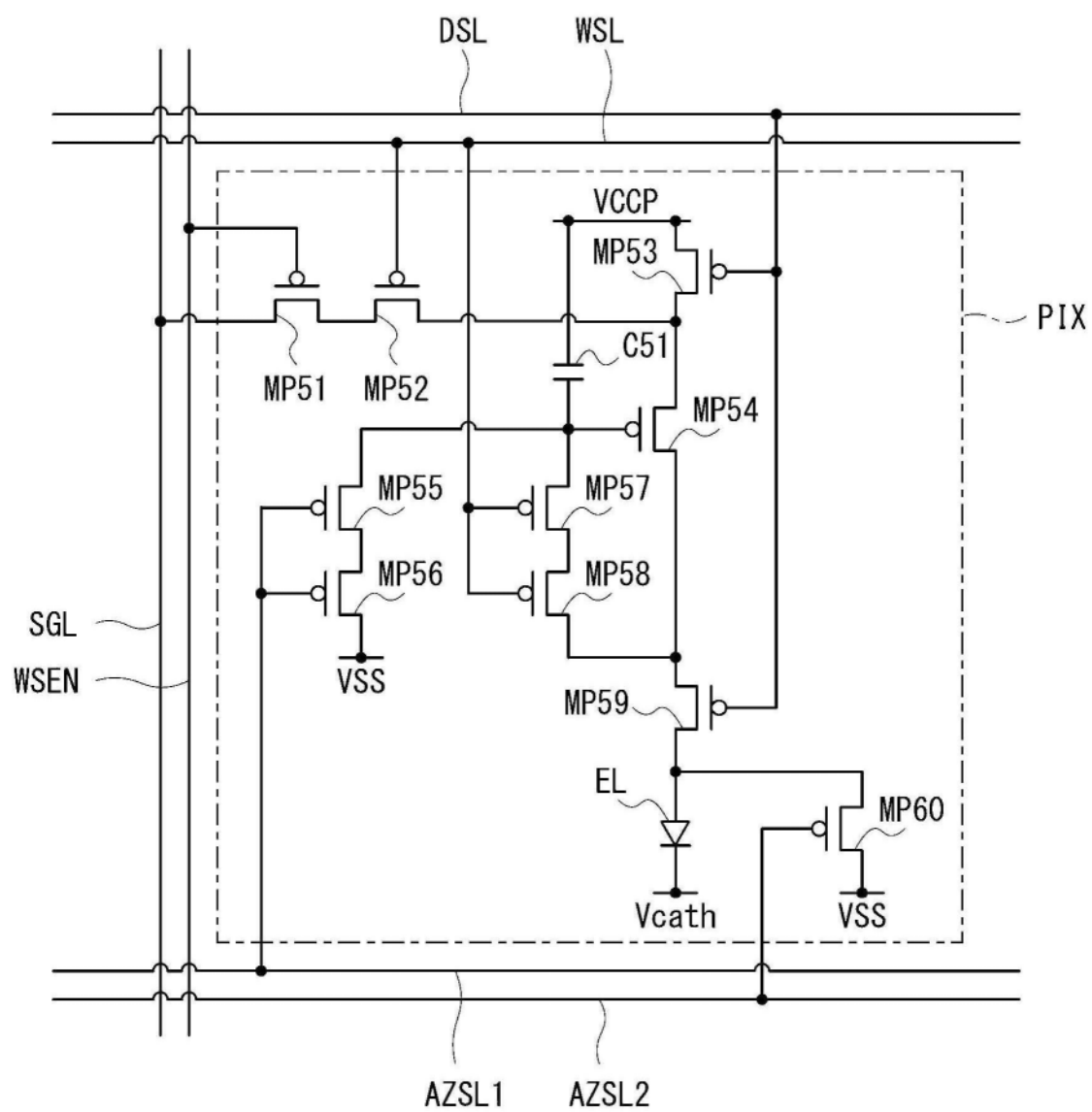


图63

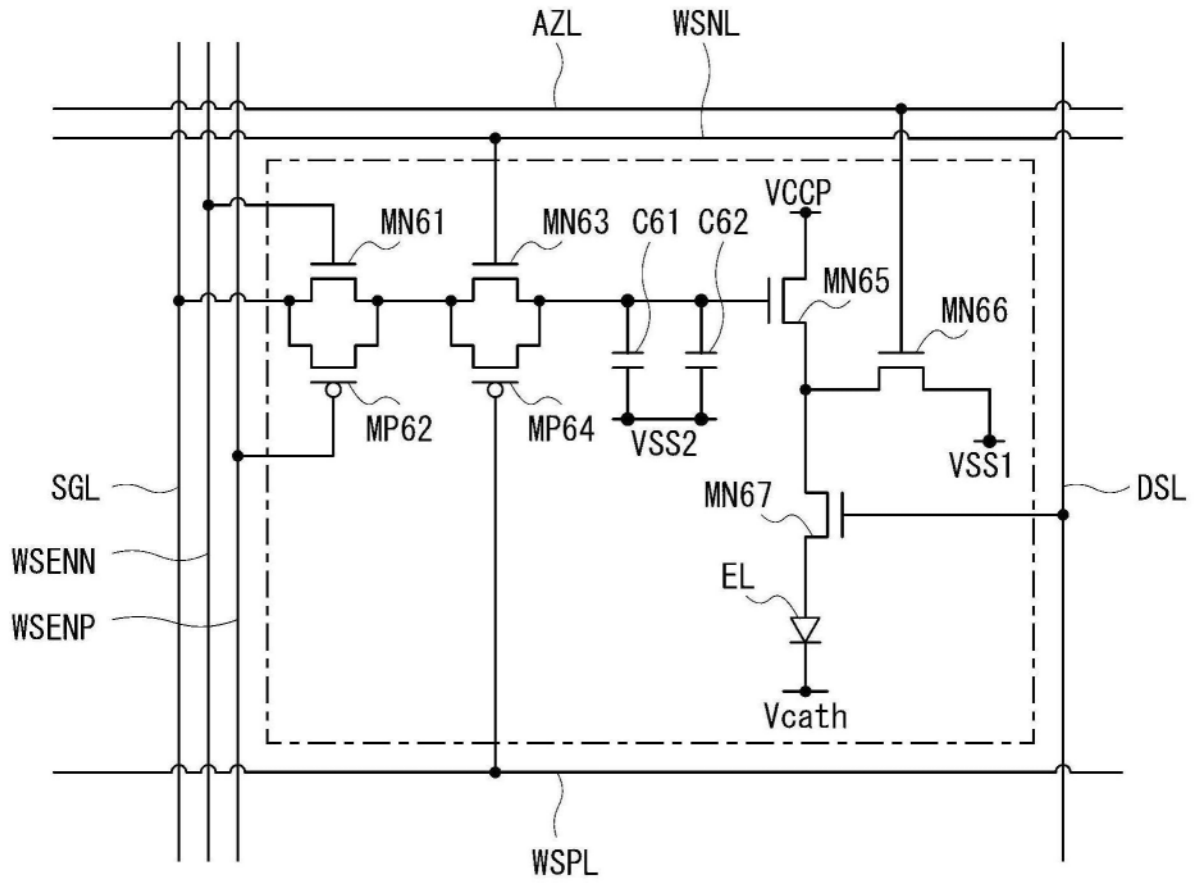


图64