

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4632697号
(P4632697)

(45) 発行日 平成23年2月16日 (2011.2.16)

(24) 登録日 平成22年11月26日 (2010.11.26)

(51) Int.Cl.

F I

H O 1 L 33/38 (2010.01)

H O 1 L 33/00 2 1 0

請求項の数 17 (全 28 頁)

(21) 出願番号	特願2004-180915 (P2004-180915)	(73) 特許権者	000002303
(22) 出願日	平成16年6月18日 (2004.6.18)		スタンレー電気株式会社
(65) 公開番号	特開2006-5215 (P2006-5215A)		東京都目黒区中目黒2丁目9番13号
(43) 公開日	平成18年1月5日 (2006.1.5)	(74) 代理人	100099852
審査請求日	平成19年6月4日 (2007.6.4)		弁理士 多田 公子
		(74) 代理人	100099760
			弁理士 宮川 佳三
		(72) 発明者	堀尾 直史
			東京都目黒区中目黒2-9-13 スタン
			レー電気株式会社内
		(72) 発明者	加藤 宗弘
			東京都目黒区中目黒2-9-13 スタン
			レー電気株式会社内

最終頁に続く

(54) 【発明の名称】 半導体発光素子及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

基板と、該基板上に配置された半導体層とを有し、

該半導体層は、前記基板側から順に積層された第1導電型の半導体層と、発光層と、第2導電型の半導体層と、前記第1および第2導電型の半導体層に接するようにそれぞれ配置された第1および第2のオーミック電極とを含み、前記基板は、発光層の放出光に対して透明であり、

前記半導体層の端面は、前記第1導電型の半導体層の端面に設けられた、前記基板面に略平行な第1のテラスと、前記第1のテラスよりも前記基板側に設けられた、前記基板面に対して傾斜した端面領域とを含み、前記第1のオーミック電極は光反射性であり、前記傾斜した端面領域に配置され、前記発光層から放出された光を前記基板に向かって反射し

10

、前記第2のオーミック電極は、前記第2導電型の半導体層の上に配置され、前記第1のテラスは、前記発光層内の前記第2のオーミック電極を端部直下の点を中心として前記発光層から前記第1導電型の半導体層側に5°以内の領域に配置され、

前記第1のテラスは、前記第1のオーミック電極と第2のオーミック電極の間に位置し、前記第1のオーミック電極は、前記発光層および第2導電型半導体層の端面を覆わないことを特徴とする半導体発光素子。

【請求項2】

請求項1に記載の半導体発光素子において、前記第1のオーミック電極は、前記第1の

20

テラスの前記傾斜した端面領域との境界近傍から前記傾斜した端面領域の全体を被覆していることを特徴とする半導体発光素子。

【請求項 3】

請求項 1 または 2 に記載の半導体発光素子において、前記第 1 のテラスと前記基板との間の前記傾斜した端面領域には、前記基板面に略平行な 1 以上の第 2 のテラスが配置されていることを特徴とする半導体発光素子。

【請求項 4】

請求項 3 に記載の半導体発光素子において、前記第 1 導電型の半導体層は高濃度不純物層を含み、前記第 2 のテラスのうちの少なくとも 1 つは、前記高濃度不純物層の位置に配置されていることを特徴とする半導体発光素子。

10

【請求項 5】

請求項 1 から 4 のいずれか 1 項に記載の半導体発光素子において、前記第 2 導電型の半導体層の端面には、前記基板面に略平行な第 3 のテラスが配置され、該第 3 のテラスよりも前記基板から遠い側の前記第 2 導電型の半導体層端面は、前記発光層から放出された光を前記基板に向かって反射するために傾斜していることを特徴とする半導体発光素子。

【請求項 6】

請求項 1 から 5 のいずれか 1 項に記載の半導体発光素子において、前記半導体層の端面は、前記第 2 導電型層表面から前記第 1 のテラスまでの領域が前記基板面に対して略垂直であることを特徴とする半導体発光素子。

【請求項 7】

20

請求項 1 から 5 のいずれか 1 項に記載の半導体発光素子において、前記半導体層の端面は、前記第 2 導電型層表面から前記第 1 のテラスまでの領域が前記基板面に対して傾斜していることを特徴とする半導体発光素子。

【請求項 8】

基板と、該基板上に配置された半導体層とを有し、

該半導体層は、前記基板側から順に積層された第 1 導電型の半導体層と、発光層と、第 2 導電型の半導体層と、前記第 1 および第 2 導電型の半導体層に接するようにそれぞれ配置された第 1 および第 2 の オーミック電極とを含み、前記基板は、発光層の放出光に対して透明であり、

前記半導体層は、区画溝によって複数の区画に分割され、該区画溝の側面は、前記半導体層の端面を構成し、前記第 1 導電型の半導体層の端面は、前記発光層から放出された光を前記基板に向かって反射するために傾斜した端面領域を含み、前記第 1 の オーミック電極は、光反射性であり、前記傾斜した端面領域に配置され、

30

前記第 1 導電型の半導体層の端面には、前記基板面に略平行な第 1 のテラスが備えられ、前記傾斜した端面領域は、前記第 1 のテラスよりも前記基板側に配置され、

前記第 2 の オーミック電極は、前記第 2 導電型の半導体層の上に配置され、前記第 1 のテラスは、前記発光層内の前記第 2 の オーミック電極を端部直下の点を中心として前記発光層から前記第 1 導電型の半導体層側に 5 ° 以内の領域に配置され、

前記第 1 のテラスは、前記第 1 のオーミック電極と第 2 のオーミック電極の間に位置し、第 1 のオーミック電極は、前記発光層および第 2 導電型半導体層の端面を覆わないことを特徴とする半導体発光素子。

40

【請求項 9】

請求項 8 に記載の半導体発光素子において、前記第 1 の オーミック電極は、前記第 1 のテラスの前記傾斜した端面領域との境界近傍から前記傾斜した端面領域の全体を被覆していることを特徴とする半導体発光素子。

【請求項 10】

請求項 8 または 9 に記載の半導体発光素子において、前記第 1 のテラスと前記基板との間の前記傾斜した端面領域には、前記基板面に略平行な 1 以上の第 2 のテラスが配置されていることを特徴とする半導体発光素子。

【請求項 11】

50

請求項 10 に記載の半導体発光素子において、前記第 1 導電型の半導体層は高濃度不純物層を含み、前記第 2 のテラスのうちの少なくとも 1 つは、前記高濃度不純物層の位置に配置されていることを特徴とする半導体発光素子。

【請求項 12】

請求項 8 から 11 のいずれか 1 項に記載の半導体発光素子において、前記第 2 導電型の半導体層の端面には、前記基板面に略平行な第 3 のテラスが配置され、該第 3 のテラスよりも前記基板から遠い側の前記第 2 導電型の半導体層端面は、前記発光層から放出された光を前記基板に向かって反射するために傾斜していることを特徴とする半導体発光素子。

【請求項 13】

請求項 8 から 12 のいずれか 1 項に記載の半導体発光素子において、前記半導体層の端面は、前記第 2 導電型層表面から前記第 1 のテラスまでの領域が前記基板面に対して略垂直であることを特徴とする半導体発光素子。

10

【請求項 14】

請求項 8 から 12 のいずれか 1 項に記載の半導体発光素子において、前記半導体層の端面は、前記第 2 導電型層表面から前記第 1 のテラスまでの領域が前記基板面に対して傾斜していることを特徴とする半導体発光素子。

【請求項 15】

請求項 8 から 14 のいずれか 1 項に記載の半導体発光素子において、前記区画溝は、前記基板まで到達する深さであり、前記区画溝の側面における前記傾斜した端面領域は、前記第 1 のテラスから前記基板の上面まで設けられていることを特徴とする半導体発光素子。

20

【請求項 16】

請求項 8 から 14 のいずれか 1 項に記載の半導体発光素子において、前記区画溝は、前記基板には到達しない深さであり、前記区画溝の側面における前記傾斜した端面領域は、前記区画溝の側面に設けられた前記第 1 のテラスから前記区画溝の底部まで設けられていることを特徴とする半導体発光素子。

【請求項 17】

請求項 8 から 16 のいずれか 1 項に記載の半導体発光素子において、前記第 1 導電型の半導体層の前記傾斜した端面領域は、2 種以上の異なる傾斜角により構成されていることを特徴とする半導体発光素子。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基板側に光を出射する半導体発光素子およびその製造方法に関する。

【背景技術】

【0002】

半導体発光素子には、基板上に積層した半導体層側から光を出射させる形態の半導体発光素子と、基板側から光を出射させる反射型発光素子（以下、フリップチップと称する）の 2 種類がある。

【0003】

40

半導体層側から光を出射させる発光素子は、半導体層上の電極に透光性電極を用い、これを透過した光を出射する構成であるが、透光性電極の透過率は、良くて 70～80% であり光の取出し損失が大きい。また、基板側にフレーム、ステム、ヒートシンク、配線基板などが接着されるが、基板の熱伝導率が高くない。例えば、サファイア基板の場合、熱伝導率は約 40 W/(m・K) である。このため高電流注入・高出力動作をさせた場合、発熱により素子および素子モジュールの性能低下、劣化の加速、破壊を発生させるなど可能性がある。

【0004】

一方、フリップチップは、放出される光に対して透明な基板を用いるとともに、半導体層上の p 型オーミック電極に Ag などの反射率の高い材料を用いる。発光層で放出された

50

光のうち、基板側に出射された光は直接出射し、p型オーミック電極側に出射された光は電極により反射して基板面側から出射する構造の素子である。例えばサファイア基板は、放出光が青色光の場合吸収ロスがほとんどないため、フリップチップにすることが可能である。また、半導体層側をフレーム、ステム、サブマウント、ヒートシンク、配線基板などに接着して使用するので、放熱性が良く高電流注入・高出力動作が可能となるなどの優位性を備えている。

【0005】

特許文献1は、発光層から素子端面方向へ放出される光の一部を反射して基板面方向に向かわせるために、素子端面を傾斜面とし、この傾斜面にn型電極を配置したフリップチップを開示している。これにより、発光層から基板面方向へ放出された光だけでなく、端面方向へ放出された光の一部も基板面から出射させることができるため、基板面の発光強度が向上するというものである。

10

【0006】

特許文献2には、フリップチップの半導体層をメサ形状とし、メサ壁を高反射性誘電体で被覆することにより、端面方向の放出光を基板面方向へ反射する構成がされている。

【0007】

傾斜させた端面によって、所望の方向に光を反射するためには、素子端面の傾斜角を所望の角度に精度良く形成する必要がある。特許文献1には、端面形状が傾斜するように形成したレジストマスクを用い、エッチングにより半導体層の端面を所望の傾斜角にすることが開示されているが、レジストマスクの端面をどのようにして所望の角度に傾斜させるかについては詳しい記載がない。一方、特許文献2についてもメサ壁の角度を制御する手法については詳しい記載がない。一般的には、端面が傾斜したレジストマスクを形成する手法として、レジスト層の露光時にフォトマスクをレジスト層から僅かに浮かせて露光する方法が知られている。これによりフォトマスクのパターンエッジ部分の光がぼけるため、レジストの深さ方向の露光強度が傾斜し、現像した際にレジスト端部が傾斜した形状となる。

20

【特許文献1】特開平11-330559号公報

【特許文献2】特開2002-353504号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0008】

上記特許文献1に記載の構造は、素子端面の傾斜面にn型電極を配置するが、発光層とn型電極とが接触すると電氣的に短絡するため、傾斜面上のn型電極は発光層端面から間隔を開けて配置しなければならない。その一方、n型電極で反射される光量を増やすには、厚さは数 μm のn型半導体層の傾斜面をn型電極できるだけ広く被覆する必要がある。これらを同時に満たすためには、n型電極の端部を発光層端面に1 μm 以下の距離まで近づけることが望まれる。しかしながら、一般的に発光素子の製造に用いられるマスクアライナーによるフォトリソグラフィ技術では、n型電極と発光層端面との距離を5 μm 以下にすることは困難である。ステッパーを用いた場合は1 μm 以下の距離にすることは可能であるが、製造コストが高くなる。また、1 μm 以下の距離にした場合、その後の工程において生じるゴミやバリによって短絡を起こす可能性もある。また、基板と半導体層の格子定数差が大きい場合（例えばサファイアC面基板と窒化ガリウム半導体層の組み合わせ）や、熱膨張係数の差が大きい場合には、基板に反りが発生し、例えばステッパーを用いたとしても、1 μm 以下の精度でマスクパターンの転写は困難である。さらに、n型電極の端部を発光層端面に1 μm 以下の距離まで近づけた場合、電極材料によっては、使用中のエレクトロマイグレーション、電気化学的マイグレーションによって短絡を起こす可能性もある。このように、傾斜面のn型電極によって、端面方向放出光を効率よく反射し、かつ、電気特性を維持するのは困難である。

40

【0009】

一方、上記特許文献2に記載の構造は、高反射性の誘電体でメサ壁を被覆するため、発

50

光層端面とn型電極との短絡の問題は生じないが、誘電体の反射率は光の入射角および波長に依存するため、入射角および波長に広がりのある端面方向放出光を金属電極のように高効率で反射することは困難である。

【0010】

また、特許文献1、2のように傾斜させた端面によって、所望の方向に光を反射するためには、素子端面の傾斜角を所望の角度に精度良く形成する必要があるが、特許文献1、2には、その方法が記載されていない。また、フォトマスクをレジスト層から浮かせて露光する方法は、簡便であるが、フォトマスクのオフセット位置（離す距離）がずれると光のボケ領域が大きく変化するため、傾斜幅・傾斜角が大きく変化するという問題がある。また、露光時間の長い短いにより、光のボケ領域の露光量が増加減少するので、レジスト膜内での有効露光距離が上下し、形成される傾斜面の深さが変動する。また、レジストの厚みの差によっても傾斜面の深さが上下する。このため、精度良く所望の方向へ光を反射させることのできる傾斜面を形成するのは困難であった。

10

【0011】

本発明の目的は、電気特性が安定で、かつ、基板面からの出射光強度の大きい半導体発光素子を提供することにある。

【課題を解決するための手段】

【0012】

上記目的を達成するため、本発明の第1の態様の半導体発光素子は、基板側から順に積層された第1導電型の半導体層と、発光層と、第2導電型の半導体層とを少なくとも有し、第1導電型の半導体層の端面が、基板面に略平行な第1のテラスと、第1のテラスよりも基板側に設けられた、傾斜した端面領域とを含む構成とする。傾斜した端面領域には、光反射性の第1の電極を配置する。第1のテラスを設けたことにより、第1電極と発光層との間隔を、基板面と略平行な方向について大きくとり、層の厚み方向には接近させることができるため、半導体層を端面に向かって伝搬した光の多くを基板に向かって反射することができる。よって、基板から取り出される光強度を高めることができる。

20

【0013】

第1のテラスは、第2導電型の半導体層の上に配置される第2の電極の端部直下に位置する、発光層内の点を中心として発光層から第1導電型の半導体層側に 5° 以内の領域に配置することが可能である。この領域は、進行する伝搬光の強度が弱いため、第1のテラスを配置しても反射される光強度には影響を与えない。

30

【0014】

また、第1のテラスは、発光層から $0.3\mu\text{m}$ 以内の範囲に配置することも可能である。この範囲は、進行する伝搬光の強度が弱いためである。

【0015】

第1の電極は、第1のテラスの傾斜した端面領域との境界近傍から傾斜した端面領域の全体を被覆するように配置することが可能である。これにより反射する光量を増加させることができる。

【0016】

第1のテラスの幅は、 $5\mu\text{m}$ 以上にすることができる。これにより、電氣的短絡を防ぐことができると共に、マスクアライナーを使用する通常の技術で製造できるため、半導体発光素子を容易に製造することが可能になる。傾斜した端面領域の傾斜角度は、基板面に対して 35° 以上 50° 以下に設定することが可能である。これにより、半導体層内を伝搬する伝搬光のうち強度の大きな伝搬光を反射することができる。

40

【0017】

第1のテラスと基板との間の傾斜した端面領域には、基板面に略平行な1以上の第2のテラスをさらに配置することが可能である。第1導電型の半導体層の内部に不純物濃度が高いコンタクト層が含まれる場合には、その位置に第2のテラスの少なくとも1つを設けることにより、第1の電極のオーミック接合を十分にとることができる。

【0018】

50

第2導電型の半導体層が厚い場合には、その端面から放出される光を基板方向に反射するために、第2導電型の半導体層の端面を傾斜させることができる。この場合、端面には、基板面に略平行な第3のテラスを配置することができ、第3のテラスよりも基板から遠い側の第2導電型の半導体層端面を傾斜させる構成とすることができる。第3のテラスにより、第2の電極と発光層との距離を、基板面と略平行な方向については大きく、層厚方向には近づけることができる。

【0019】

第3のテラスは、発光層内の第2の電極の端部直下の点を中心として発光層から第2導電型の半導体層側に 5° 以内の領域に配置することが可能である。この領域は、進行する伝搬光の強度が弱いため、第3のテラスを配置しても反射される光強度には影響を与えない。また、第3のテラスは、発光層から $0.3\mu\text{m}$ 以内の範囲に配置することも可能である。この範囲は、進行する伝搬光の強度が弱いためである。第3のテラスの幅は、 $5\mu\text{m}$ 以上とすることができる。これにより、電氣的短絡を防ぐことができると共に、マスクアライナーを使用する通常の技術で容易に製造することが可能になる。

【0020】

半導体層の端面は、第2導電型層表面から第1のテラスまでの領域を、基板面に対して略垂直にすることも可能であり、基板面に対して傾斜させることも可能である。上記領域を基板面に対して略垂直にすることにより、製造工程の簡略化が可能であり、しかも、基板裏面からの出射光強度にはほとんど影響を与えない。

【0021】

また、上記目的を達成するために、本発明の第2の態様の半導体発光素子は、半導体層を区画溝によって複数の区画に分割した構成とする。半導体層のうち基板側の第1導電型の半導体層の端面は、発光層から放出された光を基板に向かって反射するために傾斜した端面領域を含み、光反射性の第1の電極は、傾斜した端面領域に配置される。区画化することにより半導体層を面方向に伝搬する光の伝搬長を短くして、減衰量の小さい強度の大きな伝搬光を傾斜端面で反射して取り出すことができる。第1導電型の半導体層の端面には、基板面に略平行な第1のテラスを備えることができ、傾斜した端面領域は、第1のテラスよりも基板側に配置する。第1のテラスを設けたことにより、第1電極と発光層との間隔を、基板面と略平行な方向について大きくとり、層の厚み方向には接近させることができるため、半導体層を端面に向かって伝搬した光の多くを基板に向かって反射することができる。

【0022】

第1のテラスの配置および形状、ならびに、第1電極の被覆範囲は、第1の態様の半導体発光素子で述べた第1のテラスと同様の構成にすることが可能である。また、第1の態様で述べた第2のテラスおよび／または第3のテラスを配置することも可能である。さらに、半導体層の端面のうち、第2導電型層表面から第1のテラスまでの領域は、基板面に対して略垂直にすることも傾斜させることも可能である。

【0023】

区画溝は、基板まで到達する深さにすることができる。また、区画溝は、基板には到達しない深さにすることもできる。基板には到達しない深さにする場合、第1のテラスから基板までの70%以上の深さにすることが可能である。また、区画の角部をR形状にすることが可能であり、R形状の半径は、区画の短辺の0.03倍から0.1倍とすることができる。さらに、区画溝が交差する部分には、第1の電極を配置しない、予め定めた形状の領域を設けることができ、この領域を位置合わせマークとして利用することが可能である。さらに、第1導電型の半導体層の傾斜した端面領域の傾斜角を、2種以上の異なる傾斜角にすることも可能であり、この場合、基板側に取り出される光が分散されるため、取り出される光の強度のムラを減少させることができる。

【0024】

なお、区画溝の数を増やし、分割された個々の区画のサイズを小さくした場合伝搬光の減衰量を減らすことができる。その一方、第1電極の幅はある程度以上の幅が必要である

ため、区画のサイズを小さくすると発光素子部全体のサイズ（ダイサイズ）は却って大きくなり、同一ウエハサイズならば半導体発光素子の取れる数が減り、製造コストを押し上げる。よって、これらを加味すると区画のサイズの最小サイズは、 0.0036 mm^2 が適当である。また、区画化前の半導体層（発光領域）のサイズは、大きくすればするほど伝搬光の取り出し効率は低下する。よって、区画化前の半導体層のサイズは、 0.09 mm^2 程度が適当である。

【0025】

また、本発明のさらに別の態様として、傾斜した端面の半導体層を形成することができる半導体発光素子の製造方法が提供される。この製造方法は、半導体層上に、ポジ型レジストを塗布してレジスト層を形成し、所定のパターンを有するフォトリソマスクをレジスト層に密着させて露光後、現像する第1の工程と、現像後のレジスト層に予め定めた条件で熱処理し、レジスト層の上面を収縮させることにより、端面が所定の角度に傾斜したレジスト層を形成する第2の工程と、端面が傾斜したレジスト層をエッチングマスクとして、半導体層をドライエッチングすることにより、端面が所定の角度で傾斜した凹部を形成する第3の工程とを有する。この方法は、第2の工程の熱処理条件を設定することにより、所望の角度に再現性よくレジスト層端面を傾斜させることができる。これにより、これをマスクとしてドライエッチングをすることにより、所望の角度に半導体層端面を傾斜させることができる。

【0026】

上記第1の工程の露光後に、所定の条件で熱処理を施すことが可能であり、これにより非露光部のレジスト層を半導体層に対して固定することができる。また、第3の工程でドライエッチングを複数回に分けて実施することが可能であり、高精度にエッチングを行うことができる。また、ドライエッチングの条件を変えながら複数回ドライエッチングをすることにより、深さに応じて傾斜角度の異なる凹部を形成することができる。

【発明を実施するための最良の形態】

【0027】

以下、本発明の一実施の形態について説明する。

（第1の実施の形態）

第1の実施の形態の半導体発光素子は、図1（a）、（b）、（c）に示したように支持基板部10上に発光素子部1を搭載したフリップチップである。

まず、発光素子部1の構造について説明する。発光素子部1は、その詳しい構成を図2（a）、（b）に示したように、サファイア基板100と、窒化物半導体層11と電極104、105と保護膜106とを有している。窒化物半導体層11は、サファイア基板100側から順に積層されたn型窒化物半導体層101と発光層102とp型窒化物半導体層103とを少なくとも含んでいる。窒化物半導体層11は、発光波長が460nmとなるように設計されている。発光素子部1は、窒化物半導体層11を支持基板部10側に向けて支持基板部10上に搭載され、発光層102から放出された光をサファイア基板100の裏面（出射面）100aから出射する。

【0028】

窒化物半導体層11全体の厚みは $3\text{ }\mu\text{m}\sim 10\text{ }\mu\text{m}$ 、p型窒化物半導体層103と発光層102の積算厚みは $0.1\sim 0.4\text{ }\mu\text{m}$ である。n型窒化物半導体層101の厚みは、 $2.6\text{ }\mu\text{m}\sim 9.9\text{ }\mu\text{m}$ である。窒化物半導体層11は、これらの3層の他に、サファイア基板100とn型窒化物半導体層101との間に配置されるバッファ層や、電極とのオーミックコンタクトを取るために配置される高濃度ドーパ層（コンタクト層）を含む構成にすることも可能である。

【0029】

窒化物半導体層11は、図2（a）、（b）に示されるようにサファイア基板100の上面まで達する区画溝122によって、発光素子領域62と外周枠121とに分離されている。また、発光素子領域62は、サファイア基板100の上面まで達する区画溝123により 2×2 に配列された4つの発光素子12に分割されている。外周枠121は、支持

基板部 10 と電氣的に接続される n 型電極パッド 107 の台座となる領域であり、4 つの発光素子 12 を挟むように一対配置されている。

【0030】

本実施の形態では、図 3 に示したように、発光素子 12 の四方の端面を基板 100 の主平面に対してあらかじめ定めた角度 θ で傾斜させている。これは、発光層 102 から放出され端面方向に伝搬される光を n 型窒化物半導体層 101 の端面に配置された高反射性の n 型オーミック電極 104 によって基板 100 の主平面に向かって反射するためである。これにより、発光層 102 から端面方向への伝搬光は、基板 100 の裏面 100a と基板端面から放出される。その結果、反射光が基板 100 から放出される分だけ半導体発光素子の発光出力を高めることができる。

10

【0031】

発光素子 12 の傾斜した端面には、テラス 125 が設けられている（図 3 参照）。テラス 125 は、n 型窒化物半導体層 101 の端面であって、発光層 102 から予め定めた位置に設けられている。テラス 125 面は、基板 100 面と平行である。n 型オーミック電極 104 は、テラス 125 よりも基板 100 側の端面を覆うように配置されている。このようにテラス 125 を設けることにより、n 型オーミック電極 104 と発光層 102 の端面と距離を基板面と略平行な方向について大きくとり、かつ、層厚方向には接近させることができるため、クリアランスを十分に確保しながら、n 型窒化物半導体層 101 の端面の大部分を電極 104 で被覆することができる。これにより、端面方向への放出光の大部分を出射面 100a に向かって反射すること可能であり、しかも、n 型オーミック電極 104 と発光層 102 との電氣的短絡を防止することができる。よって、高出力のフリップチップを容易に製造できるとともに、使用時の電氣的マイグレーションおよび水分の存在下で生じる電気化学的マイグレーションによる短絡を防止でき、素子の信頼性を高めることができる。

20

【0032】

外周枠 121 は、図 2 (b) のように n 型オーミック電極 104 と連続する電極層によって覆われ、台座型の外周枠 121 の最上面部の電極層が n 型電極パッド 107 として用いられる。発光素子 12 の p 型窒化物半導体層 103 の上面にはあらかじめ定めた大きさの p 型オーミック電極 105 が搭載される。p 型オーミック電極 105 の上面と n 型電極パッド 107 の上面を除き、半導体層 11 の端面および n 型オーミック電極 104 の上面はすべて保護膜 106 によって被覆される。保護膜 106 は、支持基板部 10 の接続部材層 113、115 に対して濡れ性の悪い材料により形成される。

30

【0033】

つぎに、支持基板部 10 の構成について図 4 (a)、(b) を用いて説明する。支持基板部 10 は、シリコン基板 110 と、その全面を覆う絶縁膜 111 と、その上に配置された n 型引き出し電極層 112 および p 型引き出し電極層 114 とを有している。n 型引き出し電極層 112 は、発光素子部 1 が搭載された場合に n 型電極パッド 107 と対向する領域を含むように配置され、p 型引き出し電極層 114 は、発光素子部 1 の p 型オーミック電極 104 と対向する領域を含むように配置されている。n 型引き出し電極層 112 の n 型電極パッド 107 と対向する領域、および、p 型引き出し電極層 114 の p 型オーミック電極 104 と対向する領域には、それぞれ接続部材層 113、115 が配置されている。接続部材層 113、115 はそれぞれ、接続前には共晶接続用の所定の金属多層膜によって形成され、n 型電極パッド 107 および p 型オーミック電極 104 とそれぞれ共晶接続される。

40

【0034】

支持基板部 10 のシリコン基板 110 の裏面には、フレーム、配線基板、ヒートシンク、ステム等が接着材によって接着される。n 型引き出し電極層 112 および p 型引き出し電極層 114 は、ワイヤボンディング 15、16（図 1 (b) 参照）によって配線基板と接続される。

【0035】

50

n型引き出し電極層112は、接続部材層113およびn型電極パッド107を介して、n型オーミック電極104に接続され、一方のp型引き出し電極層114は、接続部材層115を介してp型オーミック電極105に接続される。これにより、半導体層11には駆動電圧が印加され、発光層102から光が放出される。

【0036】

光の放出経路を図5を用いて説明する。図5では、発光素子12の四方の端面を基板100面に対して垂直とした場合を示している。放出経路は、発光層102から直接またはp型オーミック電極105で反射されてサファイア基板100の裏面（出射面）100aから放射される基板面放出光と、基板100の端面から放出される基板端面放出光と、窒化物半導体層11の端面から放出される半導体層端面放出光の4種類に分類される。サファイア基板100の屈折率（約1.77）よりも窒化物半導体層11の屈折率（約2.4）の方が大きいため、発光層102で放出された光の多くは、p型オーミック電極105と窒化物半導体層11との界面、ならびに、窒化物半導体層11とサファイア基板100との界面で全反射され、窒化物半導体層11内を伝搬する横方向伝搬光となる。この横方向伝搬光は、発光素子12の端面が垂直な場合には半導体層端面放出光となる。そこで、本実施の形態では、発光素子12の端面を傾斜角 θ で傾斜させることにより、半導体層端面放出光を基板100の裏面（出射面）100aへ向かって反射する。

【0037】

端面の傾斜角 θ は、端面放出光をできるだけ多く反射するために、以下のように設計されている。

【0038】

発光層102の発光波長が460nm前後の窒化物半導体層11の屈折率は約2.4、サファイア基板100の屈折率は約1.77であるため、窒化物半導体層11側から見たサファイア基板100の界面の全反射角 θ_1 は、図6に示すように $\theta_1 = \text{約} 47.5^\circ$ となる。このとき、p型オーミック電極105の反射率を100%、窒化物半導体層11での吸収を0%と仮定して、発光層102内のある1点102aから立体的に全方位に向かって等価な強度で光が放出されたとすると、サファイア基板100へ侵入する光は、図7に示すように放出光全体の約32.4%、サファイア基板100との界面で反射される光は約67.6%と計算できる。反射された光は、窒化物半導体層内11を横方向に伝搬する横方向伝搬光となる。

【0039】

横方向伝搬光は、p型窒化物半導体層103とp型オーミック電極105との界面（反射面）、サファイア基板100と窒化物半導体層11の界面（反射面）で反射されて伝搬する。伝搬途中に発光層102を通過する。よって、横方向伝搬光は、反射面（界面）での反射ロス、発光層102での吸収、基板100と窒化物半導体層11との間にバッファ層が配置されている場合にはバッファ層による吸収を受け減衰する。また、窒化物半導体層11を構成する結晶自体にも非発光センター、結晶欠陥などあり、伝搬光は減衰する。したがって、伝搬距離に対して反射回数の多い伝搬光は減衰し易く、反射回数の少ない伝搬光の方が減衰し難い。また、反射回数の少ない伝搬光でも発光層102に対して平行に近い角度（入射角としては高角）で入射する光は、発光層102の実質厚み（通過距離）が増すことになる為、減衰が激しい。以上のことから、横方向伝搬光のうち、反射面（界面）への入射角が、全反射角 47.5° 以上 60° 程度以下までの低角伝播光と 85° 以上の高角伝播光は減衰し易いため強度が弱まり、その間の $60^\circ \sim 85^\circ$ までの中角伝播光は減衰が小さく、強度が大きな伝搬光となる（図7参照）。

【0040】

よって、窒化物半導体層11の端面の傾斜角 θ （図3、図6参照）は、上記中角伝搬光が端面上のn型オーミック電極104によって反射された場合にサファイア基板100の裏面（出射面）100aから出射されるように設定することが望ましい。さらに望ましくは中角伝搬光が、n型オーミック電極104とn型窒化物半導体層101の端面で形成される反射面と反射面の垂線で2分される領域のサファイア基板100と反対側の領域から

僅かに高角で入射するように傾斜角 θ を設定した方がよい。n型オーミック電極104とn型窒化物半導体層101の端面で形成される反射面が多少荒れていたり、設定傾斜角より多少ずれていても伝搬光をサファイア側に入射させることが可能となる。よって、端面の傾斜角 θ をサファイア基板100の基板面に対して $35^{\circ} \sim 50^{\circ}$ に設定することが望ましい。より望ましくは $40^{\circ} \sim 45^{\circ}$ に設定することにより、基板100の裏面100aから上記中角伝搬光を基板面に垂直に近い角度で出射することができ、好ましい。

【0041】

つぎに、n型オーミック電極104が、窒化物半導体11の端面を被覆する範囲について説明する。

【0042】

窒化物半導体層11は、p型窒化物半導体層103の電気伝導率が低いため、発光層102はp型オーミック電極105直下しか発光しない。p型オーミック電極105がマスクアライナーを用いるフォトリソグラフィによって形成される場合、発光層102の端部からp型オーミック電極105の端部までのクリアランスL2は、図6に示すように $L2 = \text{約} 5 \mu\text{m}$ 必要である。このため、p型オーミック電極105より外側に位置する約 $5 \mu\text{m}$ 幅の発光層102は、光を放出せず、横方向伝搬光の吸収層として作用する。特に発光層102に対して 85° 以上の入射角で入射する高角伝搬光は、発光層102で吸収され易く、出射光は弱くなる。また、発光層102からの放出光自体も、横方向伝搬光と同様に、外側の約 $5 \mu\text{m}$ 幅の発光層102が吸収層として働くため、発光層102面に対してp型窒化物半導体層103側およびn型窒化物半導体層101側にそれぞれ約 5° の領域内の放出光強度が弱い。

【0043】

これらのことより、図6に示したようにp型オーミック電極105の端部直下の、発光層102の厚さ方向の中心点102aから発光層102の中心面に対してp型窒化物半導体層103側に角度約 5° の領域128およびn型窒化物半導体層101側に角度 5° の領域129は、進行する光強度が弱い領域であり、n型オーミック電極104によって反射されなくても、出射面100aの光強度にはほとんど影響がない。よって、n型オーミック電極104は、光強度が弱い領域129の傾斜端面上における最外側位置101aから、サファイア基板100までの傾斜端面の区間を被覆すればよい。なお、p型窒化物半導体層103は、通常層厚が $0.3 \sim 0.4 \mu\text{m}$ 以下と非常に薄いため、p型窒化物半導体層103の端面はほとんどの場合、光強度が弱い領域128の内側に入る。よって、p型窒化物半導体層103が薄い場合には、その端面を反射性の電極で被覆しなくても、出射面100aの光強度には影響がなく、n型窒化物半導体層101の傾斜端面のみをn型オーミック電極104で被覆することにより、横伝搬光をサファイア基板100の裏面（出射面）100aから効率よく取り出すことができる。

【0044】

つぎに、テラス125について説明する。テラス125を設けない場合、n型窒化物半導体層101の端面は、発光層102の端面の延長上に位置することになる。その場合、端面上において光強度が弱い領域129の最外側位置101bは、発光層102に接近する。例えば、図6に示すようにp型オーミック電極105のクリアランスL2を $5 \mu\text{m}$ とすると、位置101bと発光層102との距離はわずかに約 $0.4 \mu\text{m}$ である。n型オーミック電極104の上端を位置101bに配置すると、発光層102とn型オーミック電極104のクリアランス不足から通常のマスクアライナーを用いる技術では製造時に発光層102とn型オーミック電極104が短絡する可能性があり、歩留まりが低下する。また、 $0.4 \mu\text{m}$ のクリアランスで製造できたとしても、使用中の電氣的マイグレーションや水分の存在下における電気化学的マイグレーションにより、発光層102とn型オーミック電極104が短絡する可能性がある。そこで、本実施の形態では、基板100面にはほぼ平行なテラス125を設ける構成とすることにより、n型窒化物半導体層101の傾斜端面を発光層102の端面から離し、短絡の問題を解消している。さらに、テラス125を設けることにより発光層102とn型オーミック電極104とを最低 $5 \mu\text{m}$ 離すことがで

きる。発光層102とn型オーミック電極104とは3～4 μm 離れていれば短絡することはないので、n型オーミック電極もテラス125端部を一部覆うように形成することができ、確実に傾斜面を覆うことが可能になる。

【0045】

テラス125は、マスクアライナーを用いるフォトリソグラフィ、ドライエッチング工程で精度良く簡便に形成できる。また、テラス幅L1もフォトリソグラフィ、ドライエッチング工程に必要なクリアランス(約3～5 μm)以上ならば自在に形成できる。さらに、n型オーミック電極104の上端は、テラスを介することでp型窒化物半導体層103および発光層102と十分に間隔を空けて形成できるため、製造歩留まりが向上するとともに、使用中の短絡も防止することができる。テラス125を設ける位置は、サファイア基板100の出射面100aからの出射光量を減少させることがないように、光強度の弱い領域129内に配置することが望ましい。具体的には、p型オーミック電極105のクリアランスL2を5 μm とした場合、発光層102の下面(n層側)から約0.1～0.3 μm の深さに設けることが望ましい。

【0046】

窒化物半導体層11の全厚を3 μm ～10 μm 、p型窒化物半導体層103と発光層102の積算厚みを0.1～0.4 μm 、n型オーミック電極104の上端位置を図6のように発光層102の下面(n層側)から0.1～0.3 μm の深さに配置した場合、n型オーミック電極104による窒化物半導体層11の端面の被覆率は、80%～97%に及ぶ。よって、幾何学的見地から計算すると80%～97%の横方向伝搬光をサファイア基板100に向かって反射できる。しかも、被覆されていない部分は、上述したように光強度が弱い領域128、129であるから、実際にはさらに多くの横方向伝搬光を反射できると考えられる。

【0047】

上述してきたように、本実施の形態のフリップチップは、発光素子部1の窒化物半導体層11の端面を基板100面に対して所定の角度 θ で傾斜させた上で、傾斜面の途中にテラス125を設けたことにより、光反射性のn型オーミック電極104を発光層102に対して水平距離を大きくとりながら、厚さ方向には近接させて配置することができる。よって、広範囲の横方向伝搬光を基板100の出射面100aから取り出すことができ、かつ、n型オーミック電極104と発光層102との短絡を防ぐことができる。したがって、発光強度が大きく、電氣的に安定なフリップチップを高い歩留まりで容易に製造することができる。

【0048】

上述してきた発光素子部1は、図1、図2(b)、図3、図6および図8(a)に示したようにp型窒化物半導体層103からテラス125までの端面を傾斜形状としているが、この構造に限定されるものではなく、図8(b)に示したように、テラス125より上側の半導体層11の端面形状を垂直にすることも可能である。発光層102面を基準に $\pm 5^\circ$ の領域128、129は伝搬光強度が弱いため、端面を垂直にしても、出射面100aからの取り出し光強度にはほとんど影響がない。図8(b)の構造により、テラス125を標準的フォトリソ工程で簡便に製作できる。また、図8(c)に示したように、n型窒化物半導体層101の端面に2段のテラス構造を設けることも可能である。n型窒化物半導体層10内には不純物濃度の高いnコンタクト層101cが含まれるが、このnコンタクト層101cは発光層102直下に無い場合もある。この様な場合に、図8(c)のようにnコンタクト層101cの位置に第2テラス126を設けることにより、n型オーミック電極104は良好なオーミック接合を得ることができると共に、十分な電極面積を得ることができる。第2テラス126は、2以上設けることもできる。

【0049】

また、上述の発光素子部1は、p型窒化物半導体層103が薄いため、その端面には反射電極を設ける必要がなかったが、p型窒化物半導体層103の厚さが0.3 μm 以上と厚い場合には、図9に示したようにp型窒化物半導体層103の端面に第3テラス127

を設けることもできる。p型オーミック電極105は、p型窒化物半導体層103の傾斜面から第3テラス127のから内側端部までを被覆するように配置する。これにより、発光層102から5°以上の角度で端面に到達する強度の大きな伝搬光を、p型オーミック電極105によって反射し、出射面100aから出射させることができる。

【0050】

つぎに、本実施の形態の半導体発光素子の製造方法について説明する。

本実施の形態では、窒化物半導体層11の端面を角度θで精度良く傾斜させる方法として、簡便かつ製造効率のよい方法を提供する。まず、傾斜端面の製造原理について、図10(a)～(g)を用いて説明する。窒化物半導体層11の端面を傾斜端面にする工程は、レジストマスク端面を傾斜状に形成する工程と、レジストマスクの形状を窒化物半導体層に転写エッチングするドライエッチング工程とを含む。本実施の形態では、レジストのポストバーク工程でレジストが収縮する現象を利用し、所望の傾斜角にレジスト層を傾斜させる。

10

【0051】

具体的には、予め窒化物半導体層11が形成されたウエハ状の基板100にスピンコーターを用いて、均一にレジストを塗布し、レジスト塗布層を形成した後、プリバークし、レジスト層130を形成する(図10(a)、(b))。プリバーク条件は、用いるレジストにおけるメーカー推奨条件(100℃、60秒)より低温、長時間(90℃、120秒)とする。レジストは、ドライエッチング工程に適した高耐熱性g線ポジ型レジスト(クラリアント・ジャパン(株)製、商品名AZ6130)を用いている。

20

【0052】

つぎに、マスクアライナーにパターン転写用フォトマスク131と、図10(b)のレジスト層130付き基板100をセットし、密着露光(ハードコンタクト)する(図10(c))。露光後、メーカー推奨条件に含まれないポスト・イクスポーズド・バーク(以下PEBと称す)を110℃、120秒の条件で実施する。その後、現像液(クラリアント・ジャパン(株)製、商品名AZ300MIF)を用いて現像し、露光部のレジスト層130を取除く(図10(d))。この段階では、まだレジスト層130の端部は垂直に切立っている。

【0053】

つぎに、ポストバークを施す(図10(e))。このポストバーク工程で、温度と時間を調整すると、レジスト層130全体が収縮し、バーク条件に応じた角度でレジスト端部を傾斜させることができる。具体的には、ポストバーク条件が110℃、120秒の場合、レジスト層130の端部が傾斜角55°で傾斜し、115℃、120秒の場合は傾斜角45°となり、120℃、120秒の場合は傾斜角35°となる。

30

【0054】

つぎに、端面が傾斜したレジスト層130が付いた図10(e)の基板を、RIE(反応性イオンエッチング)装置にセットし、塩素ガスを用いたドライエッチングにて、窒化物半導体層11を所定の深さまでエッチングする(図10(f))。このドライエッチングは選択比が1に近く、窒化物半導体層11の端面は、レジスト層130の傾斜角と選択比とによって決まる傾斜角に形成される。例えば、選択比が1の場合はレジスト層130の傾斜形状が窒化物半導体層11に転写される。レジスト層130のエッチング速度が半導体層11よりも速いと窒化物半導体層11のサファイア基板100に対する傾斜角は小さく(浅く)なり、レジスト層130のエッチング速度が半導体層11よりも遅いと窒化物半導体層11の傾斜角は大きくなる。

40

【0055】

最後に、レジスト層130を溶解除去、洗浄すると、テラス125までの形状が窒化物半導体層11に加工される。

【0056】

このように、ポストバークにおいて、レジストが収縮する現象を利用し、ポストバークの温度と時間を制御することにより、レジスト層130の端部をポストバーク条件に対応

50

する角度で再現性よく傾斜させることができる。よって、使用するレジストについて、予め実験によりポストベーク条件と傾斜角との関係を求めておき、所望の傾斜角が得られる条件を選択してポストベークを行うことにより、所望の傾斜角のレジスト層130を形成することができる。また、プリベークを推奨条件より低温・長時間とすることで、レジスト中の溶剤を露光には問題無い程度まで除去でき、その状態で露光してPEBを行うことにより、非露光部のレジスト層130と窒化物半導体層11とを密着させることができる。これにより、レジスト層130の端面が半導体層11と接する部分の位置が決まるため、ポストベーク時の収縮により、端面を精度良く傾斜させることができる。

【0057】

上述したレジスト層130の形成方法は、接触露光法（ハードコンタクト）を用いているので、フォトリソマスク131のパターン転写精度が高く、露光の段階でのパターングレが発生しない。また、異種基板（サファイア）上への積層された窒化物半導体ウエハは、格子定数差（ Δa ）および熱膨張係数の差により僅かに凸または凹に反っているが、フォトリソマスクの押し付けにより反りが補正されパターングレが発生しない。さらに、フォトリソマスクを離す方法と異なり、露光強度・時間による傾斜角のグレを発生しない。さらにポストベーク条件を選択するだけでレジスト端部の傾斜角度を再現性良く形成できる。また、レジスト層130が厚くても、傾斜角はポストベークの温度と時間だけで決まるので条件設定が簡便である。膜厚10 μm 程度までのレジスト層130で問題無く傾斜レジスト層130の形成が可能である。

【0058】

なお、PEBの温度が低すぎると現像の際にレジスト端部がダレ、パターン制度が悪くなる。また高すぎると露光部のレジスト残りが発生する。適切な条件は105 $^{\circ}\text{C}$ ～120 $^{\circ}\text{C}$ 、60秒～150秒程度である。レジスト層130の厚みは、RIEによるドライエッチング工程後レジスト層130が窒化物半導体層11上に1～2 μm 以上残る膜厚とすることが望ましい。また、ドライエッチング工程における選択比（レジストマスクと窒化物半導体層のエッチングレート比）は、1付近であることが望ましい。エッチングレートが1から大きくはずれると、窒化物半導体層11の傾斜角の調整が難しくなる。また、窒化物半導体層を深くエッチングする場合は、プラズマの熱などでレジストマスクが変形または変質することがある。そのときは複数回に分けてエッチングすると良い。また、エッチングの条件を変え複数回に分けてエッチングすると、傾斜角が段階的に異なる端面を形成することが可能である。端面角を段階的または異なる角度の繰り返しで形成すると、低角伝搬光または窒化物層とサファイア基板を媒体とする伝搬光も効果的に反射させることができる。

【0059】

つぎに、上記傾斜面の製造方法を用いて、図1（a）、（b）の半導体発光素子を製造する方法について説明する。

【0060】

まず、図2（a）、（b）の発光素子部1を製造する方法を説明する。窒化物半導体層11が形成されたウエハ状のサファイア基板100を用意する。窒化物半導体層11は、MOVPE法（有機金属気相エピタキシャル成長法）、MBE法（分子線エピタキシャル成長法）、VPE法（気相エピタキシャル成長法）等により形成することができる。基板100上の窒化物半導体層11を、サファイア基板100の上面まで達する溝（区画溝）によって、4つの矩形状の発光素子12と外周枠121とに分離する。区画溝は、図11（a）、（b）に示したように、発光素子領域62の4つの発光素子12の間を横切る区画溝123と、発光素子領域62と外周枠121とを隔てる外周溝区画溝122と、隣接するサファイア基板100上で隣接する発光素子部1の境界となる輪郭溝120とを形成する。発光素子12の傾斜端面は、テラス125によって2段階に分かれているので、区画溝の形成も2段階で行なう。第1段階は、テラス125までの深さに、区画溝123、外周枠区画溝122、輪郭溝120を形成する。第2段階は、前記各区画溝123、122、120がサファイア基板100に到達する深さまで形成する。

【0061】

まず、フォトリソグラフィ技術を用いて、輪郭溝120、外周枠区画溝122、発光素子領域区画溝123となる部分が開口し、その開口部の端が所定の角度で傾斜した形状のレジスト層130のマスクを図10(a)～(e)の工程により形成する。次にドライエッチング技術を用いて、開口部の窒化物半導体層11を予め定めたテラス125の深さまでエッチングすることにより、p型窒化物半導体層103と発光層102、さらにn型窒化物半導体層101の一部までを取除く(図10(f))。このとき、レジスト層130のマスクの開口部の端が傾斜しているので、エッチングされた窒化物層11の端も傾斜形状となる。最後にレジストを洗浄除去し(図10(g))、n型窒化物半導体層101が露出する深さの輪郭溝120、外周枠区画溝122、発光素子領域区画溝123を形成する。

10

【0062】

次に、前記図10(a)～(e)の工程と同様の図12(a)～(g)の工程により、各区画溝120、122、123をサファイア基板100に到達させる。このとき、発光素子領域区画溝123と外周枠区画溝122の発光素子12側傾斜面にはテラス125が形成される様に図12(c)のフォトマスク131の開口を小さくし、レジスト層130のマスクの開口部をテラス125分だけ小さく形成する。これにより、図12(g)に示したようにテラス125を備えた傾斜面が形成され、図11(a)、(b)の形状の窒化物半導体層11が形成される。ここでは、テラス125の深さは、p型窒化物半導体層103と発光層102の合計厚みが0.35 μ mだったので、それに0.3 μ mを加えた0.65 μ mとした。なおテラス125までの深さは、すでに説明したように半導体発光素子ウエハの積層構造に合わせて調整する。

20

【0063】

つぎに、2×2構成の発光素子12に、p型オーミック電極105の形状に開口したレジストマスクをフォトリソグラフィ技術を用いて形成する。その上に、電子ビーム蒸着にてPt(プラチナ)/Rh(ロジウム)/Ti(チタニウム)/Pt/Au/Pt/Auを1nm/100nm/100nm/100nm/100nm/100nm/200nmの厚みで半導体層11側から順に堆積し、その後リフトオフ手法にてマスク開口部以外の蒸着材料を除去し、高反射性のp型オーミック電極105を形成する。下部のPt/Rh積層膜は、合金化なしで十分なオーミックコンタクトが得られる。また合金化しても反射率の低下は僅かである。上部のPt/Au/Pt/Au積層膜の膜厚は、用いる基板100の反りの状態や、支持基板部10との接着性などを考慮し、支持基盤部10と接着可能な膜厚に設計する。電極層の総厚を変える場合は、Pt層に挟まれたAu層の厚みを調整し、接続部材との接着性を操作する場合は、表面のAu層の厚みを調整する。

30

【0064】

なお、p側オーミック電極材料105は、前記層構成以外に、Pt層を含む他の層構成や、Rh層を含む他の層構成や、Pt/Ag積層膜を含む層構成、Rh/Ag積層膜を含む層構成など、発光層102から放出した光に対して反射率が高く、p型窒化物半導体103とオーミック接合する材料ならば使用可能である。

【0065】

40

同様に、外周枠121、外周枠区画溝122、発光素子領域区画溝123及びテラス125の表面に、n型オーミック電極104とn側電極パッド107の形状に開口したレジストマスクを、フォトリソグラフィ技術を用いて形成する。その上に、電子ビーム蒸着にてAl(アルミニウム)/Rh/Ti/Pt/Au/Pt/Auを3nm/100nm/100nm/100nm/100nm/100nm/200nmの厚みで半導体層11側から順に堆積し、その後リフトオフ手法にてマスク開口部以外の蒸着材料を除去し、高反射性のn側オーミック電極104とn側電極パッド107を形成する。下部のAl/Rh積層膜は、合金化なしで十分なオーミックコンタクトが得られる為、合金化による反射率低下を防ぐことができる。またAl層およびRh層は反射率が高く、合金化しても反射率の低下は僅かである。よって、高反射性のn型オーミック電極104を形成することができる。上部

50

の Pt/Au/Pt/Au は、p 型オーミック電極 105 形成の場合と同様な観点で膜厚調整すればよい。例えば、基板 100 が窒化物半導体層 11 に凸に反っている場合は、n 型オーミック電極 104 の高さを p 型オーミック電極 105 より僅かに高くし、逆に凹に反っている場合は、n 型オーミック電極 104 の高さを僅かに低くすることができる。n 型オーミック電極 104 と n 側電極パッド 107 材料としては、Al/Pt 積層膜や、Al/Ir 積層膜や、Al/Pd 積層膜を用いることができ、この場合も良好なオーミックコンタクトが得られる。

【0066】

最後に、支持基板部 10 の接続部材層 113、115 に対して濡れ性の悪い保護膜 106 を p 型オーミック電極 (p 側電極パッド兼用) 105 と n 側電極パッド 107 を除いて全体に形成する。まず、スパッタリング装置にて保護膜 106 となる SiO₂ 膜を 100 ~ 300 nm の厚みで全面に堆積する。その後、フォトリソグラフィ技術を用いて、n 側電極パッド 107 と p 型オーミック電極層 (p 側電極パッドと兼用) 105 の部分が開口した形状のレジストマスクを形成する。そしてウエットエッチングにて、SiO₂ 膜を除去し電極パッドを露出させる。最後に洗浄にてレジストマスクを除去し、難濡れ性保護膜 106 を完成させる。

10

【0067】

なお、p 型オーミック電極 105、n 型オーミック電極 104 (外周枠上を含む) の最表面層に Ti を前もって 1 ~ 10 nm 前後蒸着しておくこと、SiO₂ で形成した難濡れ性保護膜との密着性が高くなる。また、Ti 層は SiO₂ 膜ウエットエッチングの際に、エッチングされるので p 型オーミック電極 105 および電極パッド 107 の表面には Ti は残らない。難濡れ性保護膜 106 は、SiO₂ の他に Al₂O₃、TiO₂、ZrO₂、HfO₂ でも良い。また、難濡れ性保護 106 は、支持基板部 10 の接続部材層 113、115 と濡れ性が悪い材料ならば良く、材質、製法等は適宜選択することが出来る。

20

【0068】

保護膜 106 の形成が終了したウエハ状の基板 100 は、研削・研磨して厚みを 100 μm 程度まで薄くし、その後スクライプ、ブレーキングにて、個々の発光素子部 1 に分離する。スクライプ溝は、サファイア基板 100 の裏面側から、輪郭溝 120 と一致するように形成する。そして、ブレーキング装置のナイフエッジを、窒化物半導体層に設けた輪郭溝 120 に押し当て、個々の素子に分離する。この時、輪郭溝 120 が V 字形状に傾斜している、ナイフエッジは V 字溝の底に誘導される。これにより、スクライプラインとナイフエッジの先端が一致するので、確実に壁開される。

30

【0069】

また、図 9 に示した p 型窒化物半導体層 103 に第 3 テラス 127 を有する構造の発光素子部 1 を製造する場合には、図 10 (a) ~ (g) の工程で、第 3 テラス 127 を形成した後、再び図 10 (b) ~ (g) を行い、テラス 125 までを形成すればよい。第 3 テラス 127 の領域の p 型窒化物半導体層 103 のキャリア密度は、RIE に用いる塩素プラズマの影響で高抵抗化するので、p 型オーミック電極 105 によって覆われるも電流集中が生じたり、また短絡が生じることがない。

40

【0070】

つぎに、図 4 (a)、(b) の支持基板部 10 を製造する手順を説明する。

まず、シリコン基板 110 用意し、表面を洗浄して清浄化した後、スパッタリングにて、基板面の全面に絶縁膜 111 として SiO₂ 膜を 300 nm 堆積する。なお、SiO₂ 酸化膜付きのシリコン基板を用いれば、成膜の手間を省くことができる。また、基板 110 として、AlN、アルミナなどの絶縁性基板を用いれることも可能であり、その場合この工程は不要となる。

【0071】

つぎに、p 側引出し電極層 114、n 側引出し電極層 112 の形状に開口したレジストマスクをフォトリソグラフィ技術を用いて、形成する。その後、電子ビーム蒸着にて、Ti/Au を 100 nm / 1000 nm の厚みで基板 110 側から順に形成する。最後に、

50

リフトオフ手法にてレジストマスク開口部以外の配線層材料を除去して、p側引出し電極層114とn側引出し電極層112を形成する。p側引出し電極層114、n側引出し電極層112の層構成は、前記材料の他に基板側からTi/Au、Ni/Au、Ti/Ag、Ni/Ag、Ti/Cu/Ag、Ni/Cu/Ag等の層構成を用いることができる。

【0072】

つぎに、接続部材層113、115の形状に開口したレジストマスクをフォトリソグラフィ技術を用いて形成する。その後、電子ビーム蒸着にて、Ni/Au/Pt/(Au/Sn)n/Auを夫々10nm/100nm/100nm/(50nm~200nm/50nm~200nm)n/50nm~200nmを基板110側から連続堆積する。最後に、リフトオフ手法を用いて開口部以外の材料を除去しn側接続部材層113とp側接続部材層115を形成する。接続部材層113、115は、共晶温度と共晶過程を加味して層構成を決定している。ここでは、Au層とSn層を、夫々75.6nm、109.3nmとし、繰返し回数nは5回としている。なお、共晶金属を蒸着源に用いAuSn合金層を形成することもできるが、(Au/Sn)n/Au積層構造とした方が安定した共晶接着が得られる。また、AuとSnを積層する場合に、積層回数に従いSnの割合を増加すると、接続部材層の表面側の溶解温度が低くなり、発光素子部1に形成した電極パッド107およびp型オーミック電極105との接着性が向上する。本実施の形態では、支持基板部10に接続部材層113、115を設けているが、発光素子部1に接続部材層113、115を設けても良い。また、支持基板部10と発光素子部1の両方に接続部材層113、115を設けることもできる。

【0073】

接続部材層113、115の形成が終了した支持基板110は、電極112、114が形成されていない側の面を研削・研磨して厚みを100μm程度まで薄くする。その後、スクライブ、ブレーキング工程により各支持基板部10ごとに分離し、支持基板部10を完成させる。

【0074】

完成した発光素子部1(図2(a)、(b))と支持基板部10(図3(a)、(b))は、共晶ボンディング装置を用いて接着する。まず、発光素子部1と支持基板部10の電極パターンを位置合わせし、接続部材層113、115の共晶に適した圧力で圧接し、その後、適当な共晶温度プロファイル(加熱→保持→冷却)にて接着した。ここでは共晶組成は、Au/20Sn(Wt%)なので、280℃~330℃で共晶接着をおこなった。

【0075】

なお、発光素子部1と支持基板部10とを共晶ボンディング装置で接着する工程において、共晶ボンディング装置の位置検出カメラで発光素子部1の位置検出を正確に行うことにより、支持基板部10と正確な位置関係を保って接着することができる。位置検出には、周囲とコントラストの異なる所定の位置合わせマーク(例えば円形)が発光素子部1中に2点以上あれがよい。そこで、本実施の形態では、区画溝の交差する部分にn側オーミック電極104を配置しない所定の形状の領域(電極非形成部)を設けることにより、これを位置合わせマークとして用いることができる。例えば、発光素子部1の発光素子領域62を区画溝123によって3×3の発光素子12に分割した場合には、区画溝123の交点が4箇所以上生じる。このとき発光素子12の角部をR形状にすると、区画溝の交点には4つの曲面で囲まれた空間が4箇所できるため、そのうちの2箇所に略円形の電極非形成部を設け、位置合わせマークとすることができる。区画溝123の幅をd(μm)とし、発光素子12角部のR形状の半径をr(μm)とすると、交点の空間に形成可能な略円形の位置合わせマークの直径M_{2r}(μm)は以下の式で与えられる。

$$\text{マーク直径 } M_{2r}(\mu\text{m}) = 2(r\sqrt{2} - r) + d\sqrt{2}$$

本数式によれば第1の実施の形態の発光素子部1の場合、直径50μm~100μm程度の位置合わせマークの形成が可能である。

【0076】

以上により、図1 (a)、(b)の半導体発光素子(フリップチップ)を製作した。完成した半導体発光素子(フリップチップ)は、フレーム、配線基板、ヒートシンク、ステム等に接着して使用される。接着には、一般的に樹脂系の接着剤、Sn-Ag系(鉛フリー半田)の軟質半田、そしてAu-Sn系の硬質半田などを用いる。そこで接着相手に合わせて、支持基板部10の基板110の裏面の研磨面の粗さを調整することも可能である。例えば、Agペーストで接着する場合、支持基板の研削・研磨面側が少々荒れている方が接着性は良い。また半田や共晶で接着する場合には、研削・研磨面にCu、Ag、Au、Sn層を形成するので鏡面が良い。

【0077】

発光素子部1は、支持基板部1と接着して半導体発光素子とする以外に、フレーム、ステム、配線基盤、ヒートシンク等に直接接着して使用することもできる。例えば、3mm四方の板状セラミックにp側引出し電極、n側引出し電極を形成し、さらに引出し電極はビアホールを通じてセラミック裏面の外部接続電極と導通した構造のヒートシンクを用意する。そして、発光素子部1は接続部材を介してヒートシンクと接着する。最後に、接着部をサイドフィルで覆うとコンパクトな素子モジュールとなる。

【0078】

(第2の実施の形態)

第2の実施の形態の半導体発光素子を図13 (a)、(b)、(c)に示す。この半導体発光素子は、図14 (a)、(b)に示した発光素子部1を図15 (a)、(b)に示した支持基板部10に搭載したフリップチップであり、第1の実施の形態と同様の構成であるが、発光素子部1が、発光素子領域62を $m \times m$ (図14 (a)では 3×3)に分割している点が第1の実施の形態とは異なっている。これに合わせて、発光素子部1の外周支持枠121は、発光素子部1の四隅に配置されている。また、支持基板部10の構造も、 $m \times m$ の発光素子12に駆動電圧を印加するため、接続部材層113、115を図15 (a)、(b)のように配置している。このように発光素子領域62の分割数を増やすことにより、横方向伝搬光の伝搬距離を短くして減衰を防ぎ、基板100の裏面の出射面100aからの発光量を増加させている。

【0079】

また、窒化物半導体層11の層構成は、第1の実施の形態と同じであるが、窒発光素子12の端面は、化物半導体層11のp型窒化物半導体103からテラス125までを垂直にし、テラス125よりも基板100側の端面領域のみを傾斜構造としている。これは、第1の実施の形態の図8 (b)でも述べたように、発光層102の面に対して $\pm 5^\circ$ 以内の領域128、129の放射光強度が弱いため、p型窒化物半導体層103が薄い場合には傾斜させなくても、出射面100aの出射光強度には影響がないためである。

【0080】

また、第2の実施の形態では、発光素子領域区画溝123と外周枠区画溝122の深さを基板100まで到達しない浅溝としている。これは、区画溝122、123の深さが、テラス125からサファイア基板100までの深さの70%以上であれば、傾斜端面の横方向伝搬光の反射効率に影響がないことに基づいている。

【0081】

その他の素子構成は、第1の実施の形態と同様の構成であるため、対応する構成には同じ符号を付し、説明を省略する。また、発光素子12の端面の傾斜角 θ についても、第1の実施の形態と同様に設定される。

【0082】

発光素子領域62の分割数を増やすことにより、基板100の裏面の出射面100aからの発光量が増加する原理について説明する。出射光量を増加させるためには発光素子領域62の面積を大面積化することが考えられる。この場合、横方向伝搬光も増加し、n型オーミック電極104で反射される光も増大すると予測される。発光素子領域62の面積に対する辺の長さの割合を求めると、図16に示すように、辺の増加率を n 、辺の長さを x としたとき、1辺の長さが $1x$ 、 $2x$ 、 $3x$ 、 $4x$ 、 $\dots$ 、 nx と長くなると、面積は x

10

20

30

40

50

2 、 $(2x)^2$ 、 $(3x)^2$ 、 $(4x)^2$ 、 $\dots$ 、 $(nx)^2$ となり、4辺の合計長さ $4nx$ を面積 $(nx)^2$ で割り、 $x=1$ とし、 $1/4$ を掛けて規格化すると $1/n$ となる。このように、発光素子領域62の1辺が n 倍化した場合、辺の占める割合は $1/n$ に減少することになり、単位辺当たりの n 型オーミック電極104で反射される横方向伝搬光の強度は n 倍になることを意味する。しかしながら、実際に測定してみると、 n 型オーミック電極104で反射される光の強度はほとんど変化しない。このことから、横方向伝搬光の減衰が大きく、発光素子領域62の面積を増加させても、横方向伝搬光の多くは素子12の端面に到達できずに減衰消滅することがわかった。したがって、発光素子領域62を大面積化すると、横方向伝搬光の取り出し効率が低下し発光出力は低下する。

【0083】

そこで、本実施の形態は、発光素子領域62の格子状に区画化して、微小な面積の発光素子12に分割することにより、横方向伝搬光の伝搬長を短くして発光出力を向上させる。図17に示すように、発光素子領域62の一辺の長さを y で固定し、発光素子領域62の一辺の区画数を m 個にした場合に、辺長が面積に対して占める割合を求めると、区画数 $m=1, 2, 3, 4, \dots, m$ の場合、辺長は $4y, 8y, 12y, 16y, \dots, 4my$ となるため、辺長/面積は $4m/y$ で表される。 $y=1$ とし、 $1/4$ を掛けて規格化すると辺長/面積は m となる。即ち、発光素子領域62の面積が一定の場合、一辺を区画数 m で区分した場合、面積に対して辺が占める割合が m 倍に増加する。これらのことより、発光素子領域62の一辺の長さを n 倍した場合、単位面積当たりの辺が占める割合を一定とするためには、一辺の区画数を m を n にする必要がある($m=n$)。

【0084】

発光素子12の横方向伝搬光が減衰して消滅する距離が、区画化された1つの発光素子12の辺の長さの $1/2$ 未満ならば、 n 型オーミック電極104で反射されてサファイア基板100から取り出される光の強度は、前記 n と m の関係に従う。また、横方向伝搬光の減衰消滅距離が、区画化された1つの発光素子12の辺の長さの $1/2$ 以上になると、前記関係より取り出し効率は増加し、より好ましい。

【0085】

横方向伝搬光の減衰量は、素子の積層構造や結晶組成、また反射角により大きく異なるが、伝搬距離は短ければ短いほど減衰量を低減することができるため、発光素子領域62の区画数を増加させ、発光素子12の一辺の長さを短くすることが望ましい。その一方、区画溝123を増加させることにより、発光素子領域62に占める区画溝123の面積が増加し、窒化物半導体層102の面積が減少するため、発光素子102の放出する光量が減少する。したがって、区画溝123が発光素子領域62に占める面積と、横方向伝搬光の伝搬距離(発光素子12の辺長)との兼ね合いで、最も大きな出射光を得ることが出来る区画数が定めることが望ましい。よって、予め区画数を変化させて出射光強度を測定する実験を行い最適な区画数を決定する。例えば、発光素子部1の基板100のサイズを $1.44 \sim 1.21$ mm四方とし、 $13 \times 13 \sim 5 \times 5$ に区画し、区画化された1つの発光素子12の一辺を $64 \mu\text{m} \sim 167 \mu\text{m}$ 程度にすることができる。

【0086】

実際に、 405 nm で発光する素子にて、発光素子部1の基板100の大きさを 1 mm 四方とし、発光素子領域62の区画数を 1×1 、 3×3 、 5×5 の3種類として発光素子部1を製作し、基板100の裏面の出射面100aの発光出力を測定した。ただし、素子構造は、図18(a)に示したように、 p 型窒化物半導体層103の端面も傾斜させ、区画溝123の深さはサファイア基板100まで到達する深さとしている。また、比較例として図18(c)のように n 型オーミック電極104を平面形状として、区画数を 5×5 とした発光素子を製作し、同様に基板100裏面の出射面100aの発光出力を測定した。その結果、図19に示したように、比較例の図18(c)の素子の出力を 100% とした場合、区画数 1×1 、 3×3 、 5×5 の素子の出力は、それぞれ 103% 、 109% 、 115% であった。これにより、比較例の素子から見た出力増加率は 3% 、 9% 、 15% であり、区画数 m に区画する効果は、 $3 \times m(\%)$ と見積もることができた。また、図1

10

20

30

40

50

8 (c) の比較例の素子の正面取出し光と端面取出し光の比は 70 : 30 であったのに対して、図 18 (a) の区画数 5 × 5 の素子の正面取出し光と端面取出し光の比が 85 : 15 に改善されていることも確認できた。

【0087】

また、115% の出力が得られた区画数 5 × 5 の発光素子の形状を、図 18 (b) に示すように、p 型窒化物半導体層 13 の表面からテラス 125 までの端面を垂直とし、V 字形状溝の深さを 5 μm とし、テラス 125 から基板 100 までの 6 μm よりも浅くした形状に変更した素子を作製し、同様に射出面 100a の出力を測定した。その結果、比較例に対して 115% の出力が得られ、図 18 (a) の区画数 5 × 5 の素子と同じであった。また、その他多様な実験の結果、区画溝 123 の深さは、テラス 125 からサファイア基板 100 までの深さの 70% ~ 80% で十分な反射効果を得られることがわかった。このような作用は、区画溝 123 の底からサファイア基板 100 までの距離と、区画溝 123 の底の平面 (結合テラス) 123a との距離に関係があるように推測されるが、詳細は不明である。

【0088】

また、浅い区画溝 123 は、n 型オーミック電極 104 の接触面積が大きく、n 型窒化物半導体層 101 との接触面で電流密度を低くでき、電流モードによる素子劣化が抑制されるという利点もある。また、電流密度が小さいことから発熱も低くでき、熱モードによる電極劣化も抑制できる。

【0089】

これらのことから、第 2 の実施の形態では、発光素子部 1 の構造として、図 14 (a)、(b) に示すように、発光素子領域 62 が区画溝 123 によって多数に区画化され、かつ、区画溝 123 の底部が基板 100 に到達しない構成としている。

【0090】

区画溝 123 の設計方法について説明する。区画溝 123 の溝幅 (開口幅) W は下記式 3 の $W = 2T \cdot \tan \omega + 2L$ に基づいて設計し、テラス 125 位置での溝幅 (開口幅) V は、式 4 の $V = 2T \cdot \tan \omega$ とする。T は、テラス 125 から基板 100 までの厚みである。テラス幅 L は、製造可能な最小のテラス幅 L_{min} の $L_{min} = 5 \mu m$ と、n 型オーミック電極 104 から n 型窒化物半導体層 101 へ流れる電流密度が大きくなりすぎないようにするために経験的に求めたテラス幅算出関数 $f(j)$ とを比較し、そのうちどちらか大きい方をテラス幅 L とする。すなわち、

$L_{min} < f(j)$ の場合

$$L = f(j) \cdots \text{式 1a}$$

$f(j) \leq L_{min}$ の場合

$$L = L_{min} \cdots \text{式 1b}$$

【0091】

区画溝 123 の溝幅決定角 ω は、半導体素子 12 の区画溝の開き角 θ_{max} を 110° と定め、その半分を溝幅決定角 ω とする。

$$\omega = 1/2 \cdot \theta_{max} \cdots \text{式 2}$$

【0092】

以上の L と ω 、さらにテラス 125 から基板 100 までの厚み T により、全溝幅 W とテラス 125 位置での溝幅 V が算出される。

$$V = 2T \cdot \tan \omega \cdots \text{式 3}$$

$$W = 2T \cdot \tan \omega + 2L \cdots \text{式 4}$$

【0093】

浅溝型の区画溝 123 の場合、溝深さ D は、テラス 125 から基板 100 までの厚み T の 0.7 ~ 1 倍となる。実験的には、T が 6 μm の場合 0.8 程度が効果的であった。

$$D = T \times (0.7 \sim 1) \cdots \text{式 5}$$

【0094】

なお、1 以上の第 2 テラス 126 を加える場合は、第 2 テラス 126 の幅を L' とし 2

10

20

30

40

50

L'を前記(式4)に加える。また、隣接する発光領域、外周溝がない場合は、仮想的にあるものとして計算すれば良い。また、上記の関係式は、テラス125から基板100までの厚みTが2~15 μm 程度までは、有効な計算手法である。それ以上の場合は、修正する必要がある。

【0095】

第2の実施の形態の半導体発光素子の製造方法は、第1の実施の形態と同様であるが、所望の区画数にするパターンフォトリソグラフィを用いることと、ドライエッチングにより区画溝123をエッチングする際に、サファイア基板100に到達しない予め定めた深さまでエッチングを終了させる必要がある。例えば、p型窒化物半導体層103と発光層102の合計厚みが0.3 μm 、またn型窒化物半導体層の厚みが5.7 μm で全体が6 μm の場合、半導体層11の表面からテラス125までの深さを0.5 μm 、テラス125から区画溝123の底までの深さを4.4 μm とすることができる。

10

【0096】

(第3の実施の形態)

第1および第2の実施の形態では、発光素子部1の発光素子領域12を2×2または3×3以上に区画化していたが、第3の実施の形態では図20(a)に素子全体の断面図を、図20(b)、(c)に発光素子部1と支持基板部10の平面図を示したように、発光素子領域を区画化せず単一の発光素子にしている。テラス125および素子端面の傾斜構造は、第1および第2の実施の形態と同様である。よって、テラス125を備えることにより、発光層102との短絡を防ぎながら、n型オーミック電極104によって横方向伝搬光を高効率で反射することができるため、テラス125を備えない素子と比較して出射面100aの発光強度を向上させ、かつ、電気特性を安定化させることができる。なお製造工程は、フォトリソグラフィのパターンが異なるだけ以外は第1の実施の形態と同じである。

20

【0097】

上述の第2、3の実施の形態では、発光素子12の形状を角が直角な矩形状にしているが、第1の実施の形態の図2(a)のように曲率半径Rの円弧形状(R形状)として、丸みをもたせることが可能である。曲率半径Rは、例えば、区画化された発光素子12の1辺の長さの0.03~0.1倍とすることができる。例えば、発光領域が正方形で0.0036 mm^2 ~0.09 mm^2 の場合は、半径Rは、発光領域の一辺の長さの0.03(3%)~0.1(10%)の値とすることが適当である。このように発光素子の角部をR形状にすることにより、n型オーミック電極104の形成面に鋭角部がなくなり、局所的な応力集中がなくなる。よって、素子の熱膨張による電極破断や剥離を防止することができるという効果が得られる。さらに、発光素子12の角部をR形状にすることで、4つの発光素子12で囲まれた部分(区画溝の交差部)に位置合わせマークを形成することができ、発光素子部と支持基板部の接着位置精度を向上させることが可能である。

30

【0098】

また、第1及び第2の実施の形態では、保護膜106により、素子全体を被覆しているが、難濡れ性保護膜106として、窒化物半導体層11より屈折率の小さい材料を用いることが可能である。これにより、電極104、105の形成されていない部分からの光の放出を抑え、反射または伝搬光に変えることができるという効果がえられる。例えば、第1層目の難濡れ性保護膜にポーラス状の SiO_2 膜を形成し、第2層目の難濡れ性保護膜に緻密な SiO_2 膜を形成すればマイクロキャビティが界面にできるので、略空気の屈折率と同じにできる。

40

【0099】

また、第1および第2の実施の形態の区画溝123等は、V字形状であるため、斜方蒸着装置を用いなくても問題無くn型オーミック電極104および保護膜106で被覆することができる。

【0100】

第1~第3の実施の形態では、波長460 nmの窒化物半導体層11を用いた例について説明したが、本実施の形態の素子構造は、紫外から赤外波長の種々の波長の半導体層1

50

1 に対して適用することができる。特に、n 型オーミック電極 104 に用いられる Ag に対して高反射率が得られる波長 380 nm から赤外光を発する半導体層 11 に対して有効である。

【図面の簡単な説明】

【0101】

【図 1】第 1 の実施の形態の半導体発光素子の (a) 上面図、(b) A-A' 断面図、(c) B-B' 断面図。

【図 2】第 1 の実施の形態の半導体発光素子の発光素子部 1 の (a) 平面図、(b) B-B' 断面図。

【図 3】図 2 (b) の拡大図。

10

【図 4】第 1 の実施の形態の半導体発光素子の支持基板部 10 の (a) 平面図、(b) A-A' 断面図。

【図 5】第 1 の実施の形態の発光素子部 1 の光の進路を示す説明図。

【図 6】第 1 の実施の形態の発光素子部 1 の端面の傾斜構造と n 型オーミック電極 104 の配置を説明する説明図。

【図 7】第 1 の実施の形態の発光素子部 1 において、横方向伝搬光の種類とその割合を示すグラフ。

【図 8】第 1 の実施の形態の発光素子部 1 の (a) p 型窒化物半導体層 103 を傾斜させた端面構造、(b) p 型窒化物半導体層 103 を垂直とした端面構造、(c) コンタクト層 101c に第 2 テラス 126 を設けた端面構造をそれぞれ示す断面図。

20

【図 9】第 1 の実施の形態の発光素子部 1 の p 型窒化物半導体層 103 が厚膜の場合に、p 型窒化物半導体層 103 の端面に第 3 テラス 127 を設けた構造を示す断面図。

【図 10】(a) ~ (g) 第 1 の実施の形態の発光素子部 1 の傾斜端面をテラス 125 の深さまでを、傾斜レジスト層 130 により形成する工程を示す説明図。

【図 11】第 1 の実施の形態の発光素子部 1 の製造工程において、窒化物半導体層 11 に基板 100 まで到達する区画溝 120, 122, 123 を形成した状態を示す (a) 平面図、(b) 断面図。

【図 12】(a) ~ (g) 第 1 の実施の形態の発光素子部 1 の傾斜端面を基板 100 の深さまでを、傾斜レジスト層 130 により形成する工程を示す説明図。

【図 13】第 2 の実施の形態の半導体発光素子の (a) 上面図、(b) D-D' 断面図、(c) E-E' 断面図。

30

【図 14】第 2 の実施の形態の半導体発光素子の発光素子部 1 の (a) 平面図、(b) D-D' 断面図。

【図 15】第 2 の実施の形態の半導体発光素子の支持基板部 10 の (a) 平面図、(b) D-D' 断面図。

【図 16】第 2 の実施の形態において、発光素子領域 62 の面積を増加させた場合の面積に対する辺長を示す説明図。

【図 17】第 2 の実施の形態において、発光素子領域 62 の面積一定で区画数を増加させた場合の面積に対する辺長を示す説明図。

【図 18】(a)、(b) は、第 2 の実施の形態の発光素子部 1 の形状例を示す断面図、(c) は比較例の発光素子部を示す断面図。

40

【図 19】図 18 (a), (b), (c) の発光素子の出力強度を示す説明図。

【図 20】第 3 の実施の形態の半導体発光素子の (a) 断面図、(b) 発光素子部 1 の平面図、(c) 支持基板部 10 の平面図。

【符号の説明】

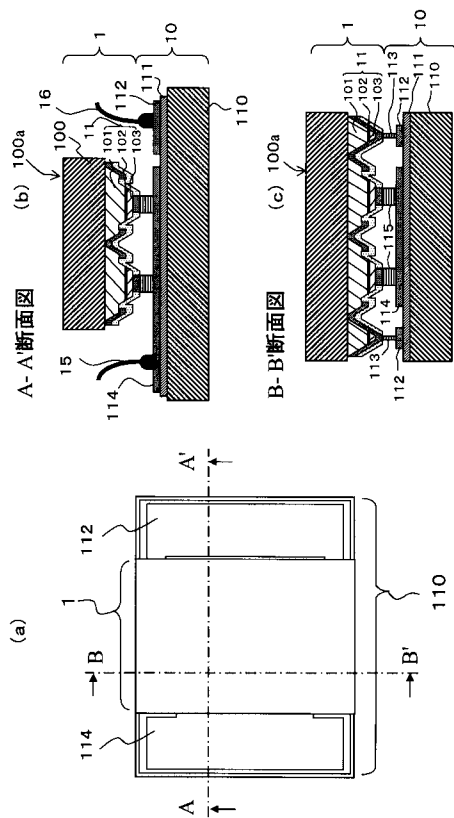
【0102】

1・・・発光素子部、10・・・支持基板部、11・・・窒化物半導体層、12・・・発光素子、121・・・外周枠、15, 16・・・ワイヤボンディング、62・・・発光素子領域、100・・・サファイア基板、100a・・・出射面、101・・・n 型窒化物半導体層、102・・・発光層、102a・・・発光層内の p 型オーミック電極端部直

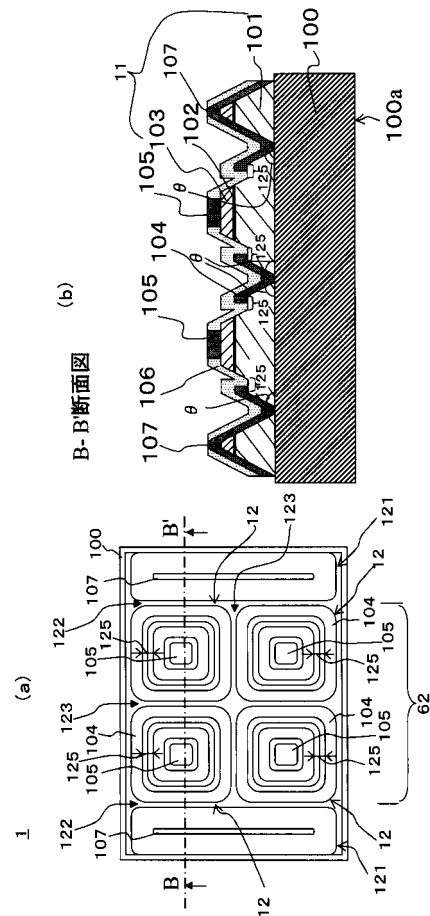
50

下の点、103・・・p型窒化物半導体層、104・・・n型オーミック電極、105・・・p型オーミック電極、106・・・難濡れ性保護膜、107・・・n型電極パッド、111・・・絶縁膜、112・・・n型引き出し電極層、113・・・接続部材層、114・・・p型引き出し電極層、115・・・接続部材層、120・・・輪郭溝、121・・・外周枠、122・・・外周枠区画溝、123・・・発光素子区画溝、125・・・テラス、126・・・第2テラス、127・・・第3テラス、128, 129・・・光強度が弱い領域、130・・・レジスト層、131・・・フォトマスク。

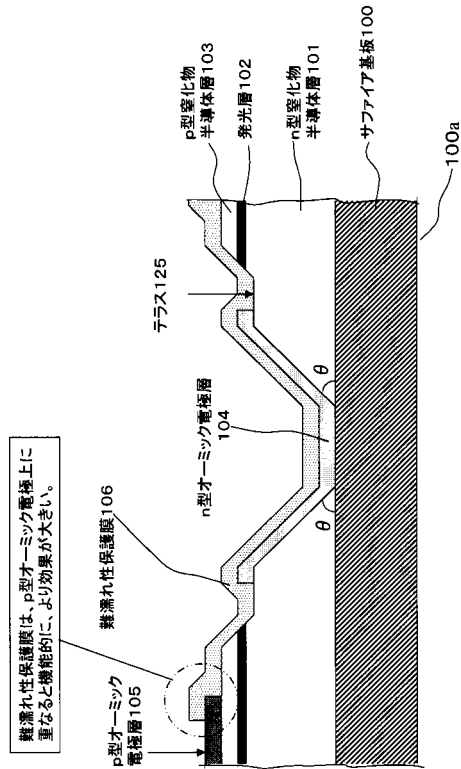
【図1】



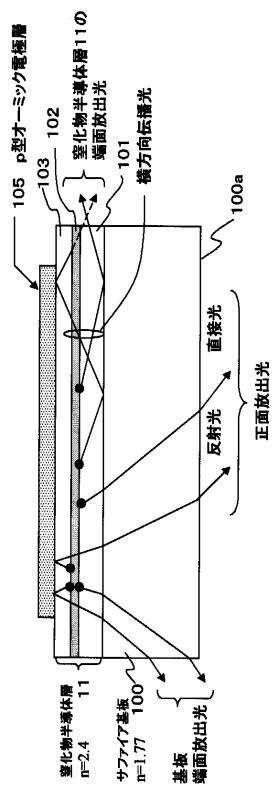
【図2】



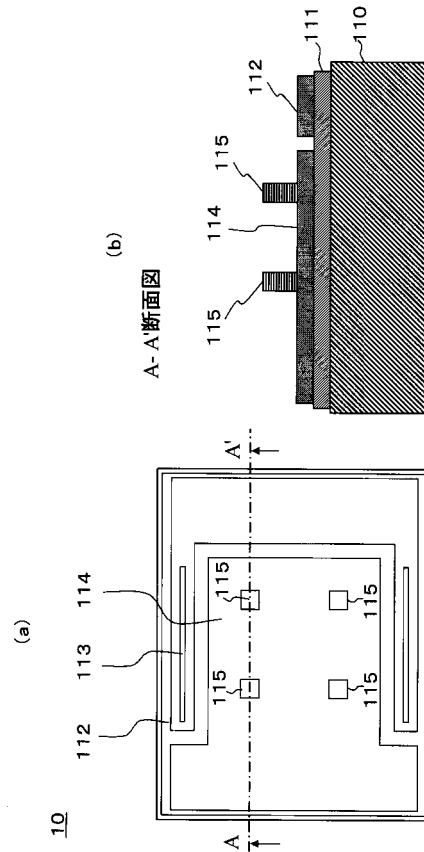
【図 3】



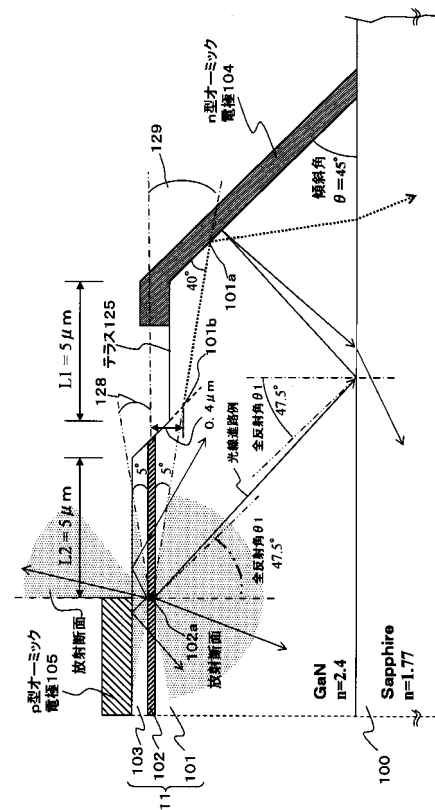
【図 5】



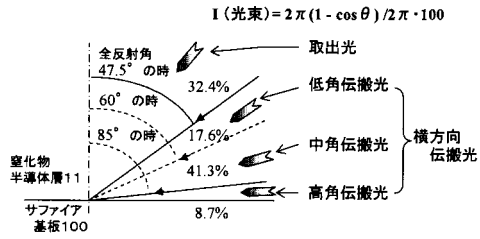
【図 4】



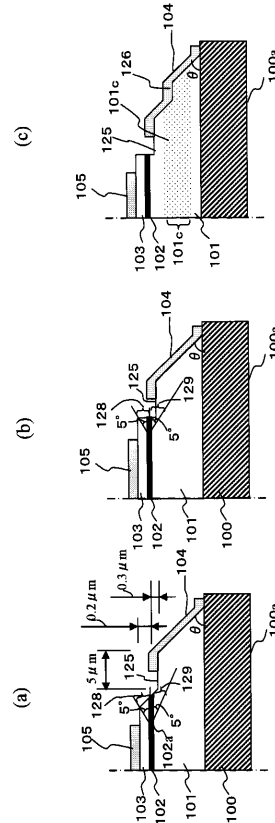
【图 6】



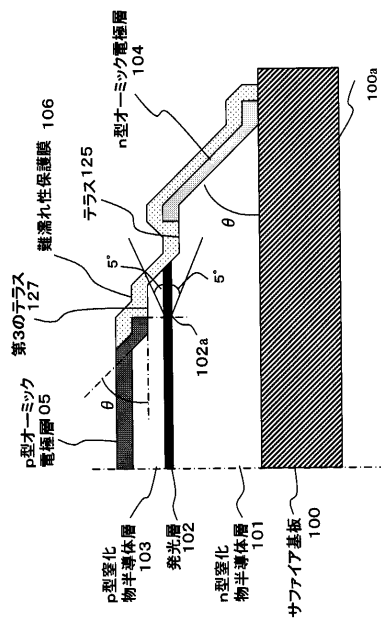
【図 7】



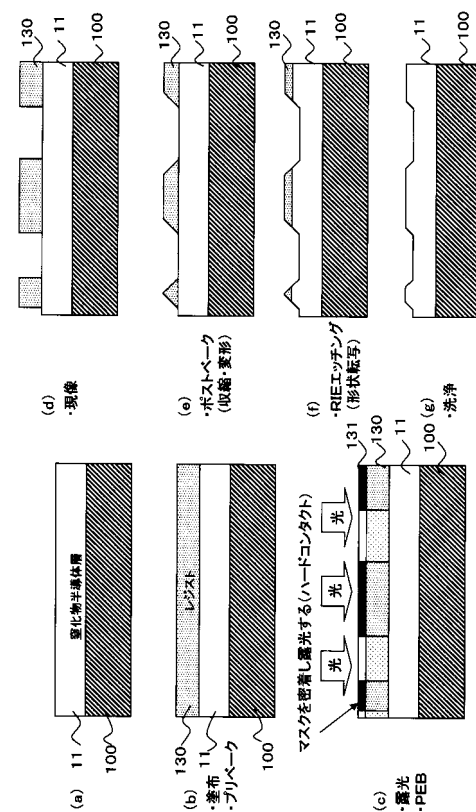
【图 8】



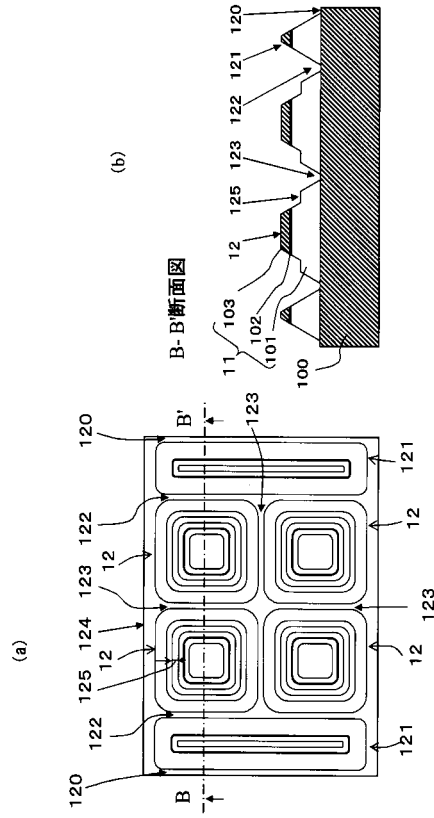
【图 9】



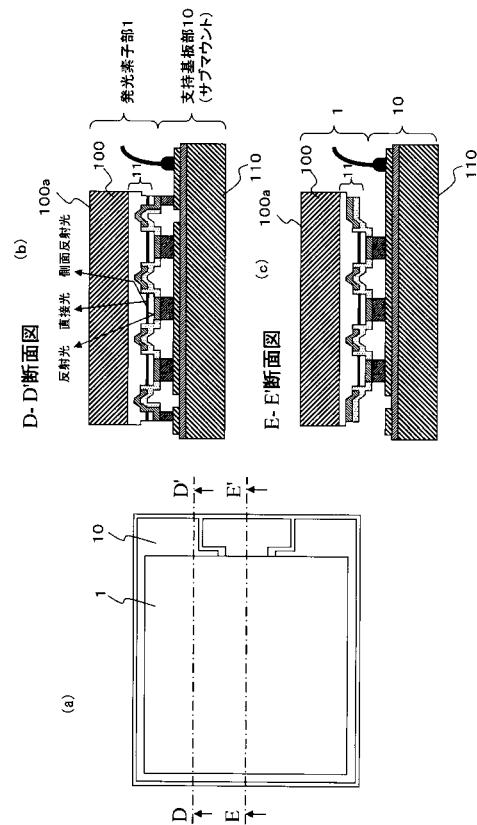
【図 10】



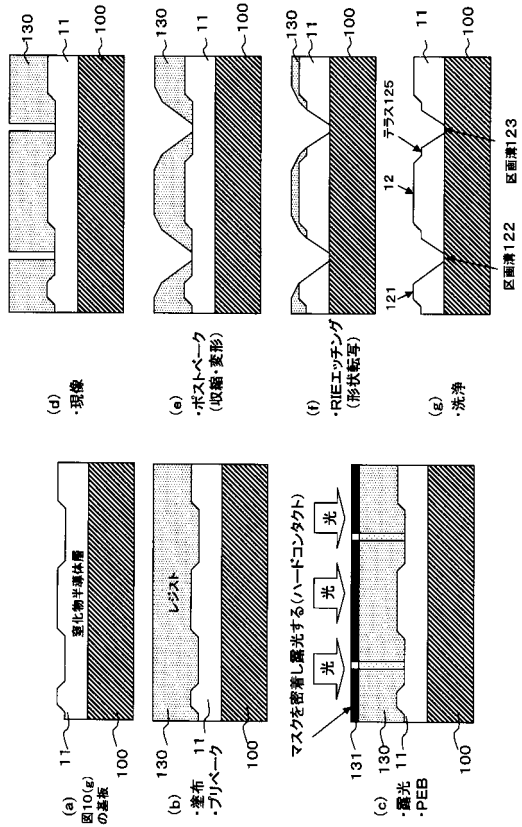
【図 1 1】



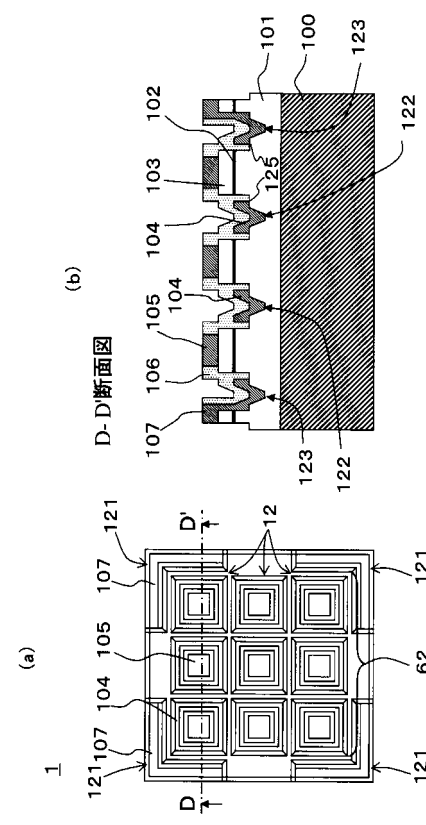
【図 1 3】



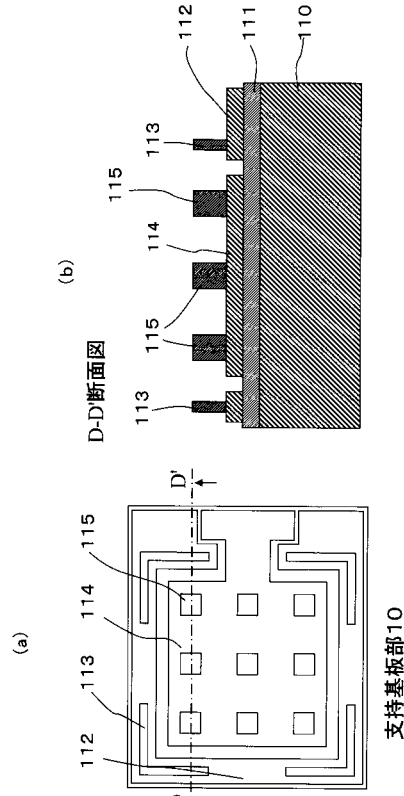
【図 1 2】



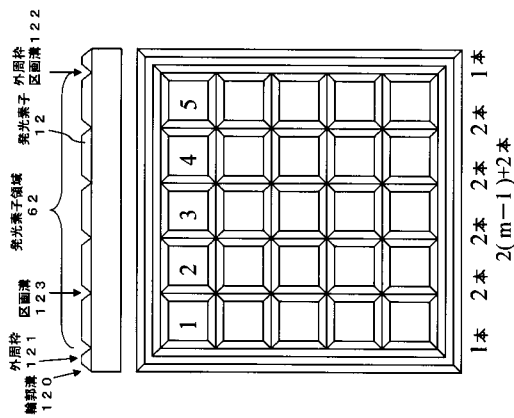
【図 1 4】



【図 15】



【図 17】



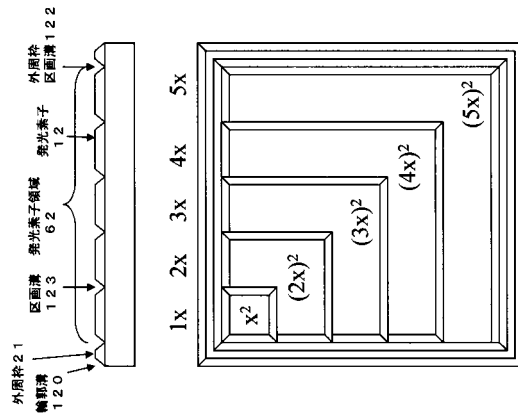
辺の 区画数	辺数	4辺の 長さ	面積	辺長/面積
1	4	4y	y ²	4y/y ²
2	8	8y	y ²	8y/y ²
3	12	12y	y ²	12y/y ²
4	16	16y	y ²	16y/y ²
5	20	20y	y ²	20y/y ²
m	4m	4my	y ²	4m/y

Rs(辺数) = 2 { 2(m-1)+2 }
= 4(m-1)+4
= 4m ... 式1

y: 単位辺長

単位辺長yを1と置くと4myは4mとなる。
1/4を掛けて1辺分に規格化する。
4m・1/4 = m ... 式2

【図 16】



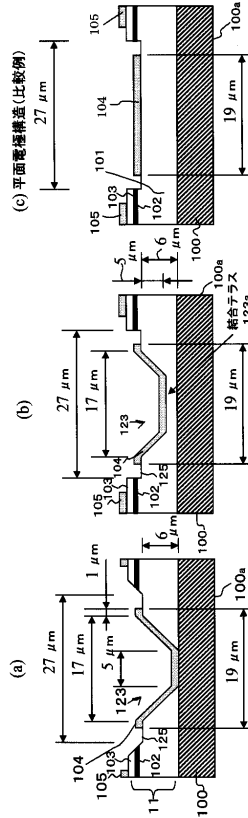
発光素子領域62の辺と面積

増加率	1辺の 長さ	4辺の 長さ	面積	辺長/面積
1	1x	4x	1x ²	4x/(1x) ²
2	2x	8x	(2x) ²	8x/(2x) ²
3	3x	12x	(3x) ²	12x/(3x) ²
4	4x	16x	(4x) ²	16x/(4x) ²
5	5x	20x	(5x) ²	20x/(5x) ²
n	nx	4nx	(nx) ²	4/nx

x: 単位辺長
nx: 1辺の長さ

単位辺長xを1と置くと4/nxは4nとなる。
次に1/4を掛けて1辺分に規格化すると
4n・1/4 = 1/n ... 式1

【図 18】



フロントページの続き

- (72)発明者 土谷 正彦
東京都目黒区中目黒 2-9-13 スタンレー電気株式会社内
- (72)発明者 田中 聡
東京都目黒区中目黒 2-9-13 スタンレー電気株式会社内

審査官 中澤 真吾

- (56)参考文献 特開 2002-246647 (JP, A)
特開 2004-056034 (JP, A)
特開平 07-038153 (JP, A)
特開 2002-026384 (JP, A)
特開 2003-347589 (JP, A)
特開 2003-031858 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 33/00~33/64