



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

225585

(11) (B1)

(23) Výstavní priorita
(22) Přihlášeno 19 10 82
(21) PV 7422-82

(51) Int. Cl.³
H 02 H 7/20

(40) Zveřejněno 24 06 83

(45) Vydáno 30 09 85

(75)

Autor vynálezu

VONDRÁČEK FRANTIŠEK ing., FUKAČ ZDENĚK ing., PRAHA

(54) Zapojení pro proudovou a napěťovou ochranu výkonových zesilovačů

Vynález se týká zapojení pro proudovou a napěťovou ochranu výkonových zesilovačů a tedy i pro ochranu proti výkonovému přetížení zejména zesilovačů s tranzistorovými koncovými stupni.

Výkonové zesilovače je nutno chránit proti překročení výstupního proudu, napětí nebo výkonu, aby nedošlo k překročení mezních hodnot použitých aktivních prvků i dalších součástek. Přebuzením zesilovačů vznikají nežádoucí harmonické i subharmonické kmitočty, které zvláště u širokopásmových lineárních výkonových zesilovačů se smyčkou záporné zpětné vazby způsobují rušivé kmitání, které může způsobit jejich přetížení. Při zapojení nesprávné zatěžovací impedance, příp. zkratu, může být překročena kolektorová ztráta koncových tranzistorů. Z těchto důvodů se zařazují do obvodů zesilovačů nelineární prvky, omezovače amplitud nebo pojistky. Nevýhodou známých zapojení je, že jejich funkce nezajistí současně omezení proudu i napětí, že omezovače amplitud zvětšují nelineární zkreslení a že přerušením pojistek dochází i k přerušení signálu.

Účelem vynálezu je odstranit uvedené nevýhody. Podle podstaty vynálezu se toho dosahuje tím, že výkonovému zesilovači je

předřazen čtyřpól, tlumicí nebo zesilující, k jehož prvním vstupním svorkám je paralelně zapojen vstup prvního pomocného zesilovače s prvním detektorem, k jehož výstupu je připojen první hladinový klopný obvod, jehož výstup je připojen na druhý vstup spínacího obvodu, jehož první vstup je připojen k výstupu třetího hladinového klopného obvodu. Mezi výstupní svorky výkonového zesilovače je připojen první dělič, tvořený sériově spojenou první a druhou impedancí, a druhý dělič, tvořený sériově spojenou třetí a zatěžovací impedancí. Mezi společný bod první a druhé impedance a společný bod třetí a zatěžovací impedance je zapojen vstup druhého pomocného zesilovače s druhým detektorem, k jehož výstupu je připojen druhý hladinový klopný obvod, jehož výstup je připojen k třetímu vstupu spínacího obvodu, jehož výstup je připojen k druhému vstupu čtyřpólu.

Zapojení pro proudovou a napěťovou ochranu výkonových zesilovačů podle vynálezu má výhodu v tom, že obvody ochrany nejsou součástí vnitřní struktury výkonového zesilovače a v normálním provozním stavu nezhoršují jeho nelineární zkreslení. Další výhodou je, že v době přebuzení výkonového zesilovače, které nastává většinou vlivem

krátkodobých rušivých impulsů, je signál přenášen dále se sníženým ziskem zhruba po dobu trvání rušivého impulsu. Při přenosu hovorů nejsou tyto krátkodobé skokové změny zisku sluchem postřehnutelné.

Příklad zapojení podle vynálezu je dále popsán pomocí výkresu, kde na obr. 1 je blokové schéma zapojení, na obr. 2 je příklad konkrétního zapojení čtyřpólu a spínacího obvodu.

K vstupním svorkám 3, 4 výkonového zesilovače na obr. 1 je připojen čtyřpól **PČ**, tlumicí nebo zesilující. K jeho prvním vstupním svorkám 1, 2 je připojen první pomocný zesilovač **PZ1** s detektorem **D1**, jehož výstup je připojen k prvnímu hladinovému klopnému obvodu **KO1**. Výstup prvního klopného obvodu **KO1** je připojen na druhý vstup 10 spínacího obvodu **SČ**. Na první vstup 9 spínacího obvodu **SČ** je připojen výstup třetího klopného obvodu **KO3**, jehož vstupní svorky 12, 13 jsou připojeny k dalším obvodům. Mezi výstupní svorky 5, 6 výkonového zesilovače **VZ** je připojen první dělič s první a druhou impedancí **Z1**, **Z2** a druhý dělič s třetí a zatěžovací impedancí **Z3**, **Z4**. Mezi společný bod první a druhé impedance **Z1**, **Z2** a společný bod třetí a zatěžovací impedance **Z3**, **Z4** je zapojen vstup druhého pomocného zesilovače **PZ2** s druhým detektorem **D2**, jehož výstup je připojen k druhému klopnému obvodu **KO2**. Výstup druhého klopného obvodu **KO2** je připojen k třetímu vstupu 11 spínacího obvodu **SČ**. Výstup spínacího obvodu **SČ** je připojen k druhému vstupu čtyřpólu **PČ**.

Když vstupní napětí na vstupních svorkách 1, 2 překročí přípustné maximální vstupní napětí a tedy rovněž výstupní napětí na svorkách 5, 6 překročí přípustné maximální výstupní napětí, překlápí se první klopný obvod **KO1** do stavu, který způsobí prostřednictvím spínacího obvodu **SČ** změnu přenosu čtyřpólu **PČ**, tj. zvětší se útlum nebo zmenší zisk. Tím se sníží výstupní napětí. Při poklesu vstupního napětí se znovu překlápí první klopný obvod **KO1** a přenos čtyřpólu **PČ** se vrátí na původní hodnotu. Tento obvod tedy zajišťuje nepřekročení dovoleného mezního výkonu při zatěžovací impedanci **Z4** přibližně rovné jmenovité hodnotě.

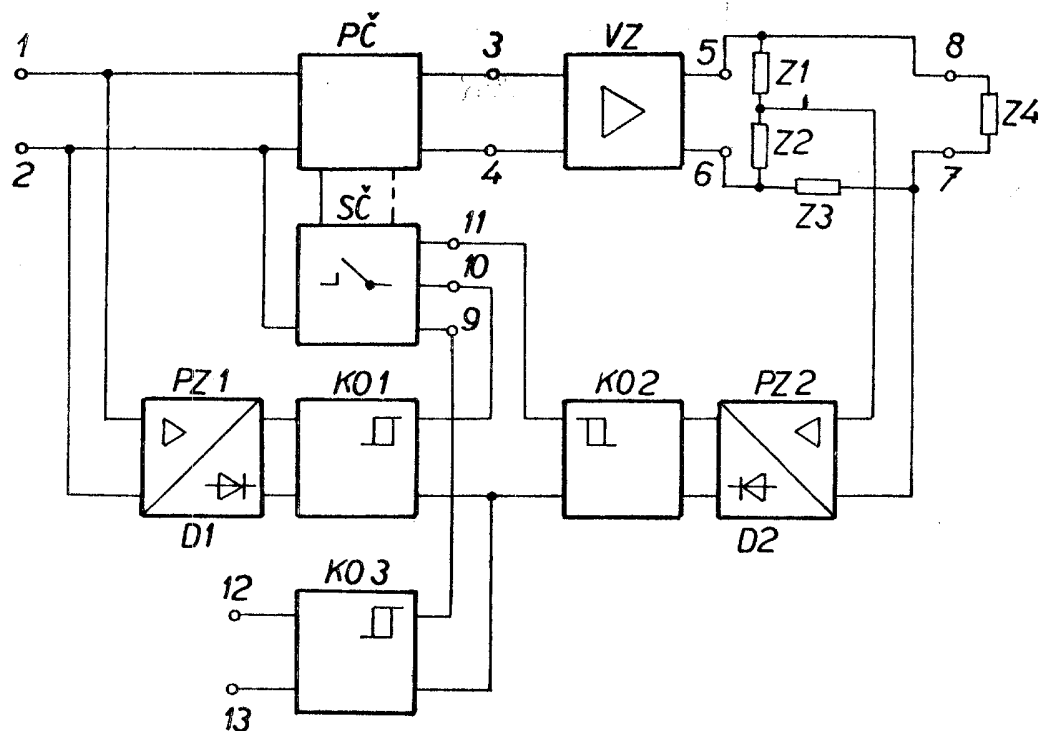
Zatěžovací impedance **Z4** je součástí impedančního můstku, zapojeného na výstupní svorky 5, 6 výkonového zesilovače **VZ** a tvořeného ještě první, druhou a třetí impedancí **Z1**, **Z2**, **Z3**. Můstek je vyvážen, je-li zatěžovací impedance **Z4** rovna jmenovité hodnotě. Je-li zatěžovací impedance **Z4** menší než 0,8 jmenovité hodnoty nebo větší než 1,2 jmenovité hodnoty, můstek je rozvážen. Druhý klopný obvod **KO2** se překlápí do stavu, který prostřednictvím spínacího obvodu **SČ** způsobí změnu přenosu čtyřpólu **PČ**. Výkonový zesilovač **VZ** zůstane v provozu se sníženým výstupním výkonem, neboť druhý klopný ob-

vod **KO2** setrvává v překlopeném stavu i po odeznění vybavovacího napětí na jeho vstupu a vrací se do původního klidového stavu po jisté době buď automaticky nebo po vnějším zásahu např. ručním ovládním. Bez této úpravy by docházelo k periodické změně přenosu čtyřpólu **PČ** při rozvážení můstku vlivem zatěžovací impedance **Z4**. Tento obvod zajišťuje nepřekročení dovoleného mezního proudu při zatěžovací impedanci menší než 0,8 jmenovité hodnoty a nepřekročení mezního napětí při zatěžovací impedanci větší než 1,2 jmenovité hodnoty.

Příklad konkrétního zapojení čtyřpólu **PČ** a spínacího obvodu **SČ** je na obr. 2. Ve funkci čtyřpólu je zapojen dvoustupňový zesilovač s tranzistory **T1**, **T2** se sériově paralelní zápornou zpětnou vazbou, zavedenou z emitorového odporu **R1** druhého tranzistoru **T2** přes druhý odpor **R2** do báze prvního tranzistoru **T1**. Ve funkci spínacího členu pracují čtyři hradla **B1**, **B2**, **B3**, **B4** typu NAND s otevřenými kolektorovými vstupy, jejichž vstupy propojené paralelně jsou připojeny na výstup pátého hradla **B5** typu NAND. Na výstup pátého hradla **B5** je současně připojen vstup signalizačního obvodu **SO**, který indikuje stav čtyřpólu **PČ** podle změn logického stavu na svém vstupu. Výstupy prvního a druhého hradla **B1**, **B2** paralelně spojené jsou přes pátou impedanci **Z5** připojeny na bázi prvního tranzistoru **T1**, výstupy třetího a čtvrtého hradla **B3**, **B4** paralelně spojené jsou přes šestou impedanci **Z6** propojeny se společným bodem kolektoru prvního tranzistoru **T1** a báze druhého tranzistoru **T2**. Paralelním spojením výstupů hradel **B1**, **B2**, **B3**, **B4** se dosáhne snížení výstupního odporu a zvětšení regulačního rozsahu zisku čtyřpólu **PČ**. V normálním provozním stavu jsou první, druhý a třetí vstup 9, 10, 11 spínacího obvodu **SČ** ve stavu log 1. Pak výstup pátého hradla **B5** a vstupy hradel **B1**, **B2**, **B3**, **B4** jsou ve stavu log 0, výstupy těchto hradel **B1**, **B2**, **B3**, **B4** jsou ve stavu log 1 a vykazují velký odpor, takže neovlivní činnost čtyřpólu **PČ**, neboť dynamický odpor v místě společného bodu páté impedance **Z5** a báze prvního tranzistoru **T1** se vlivem záporné zpětné vazby blíží k nule. Dynamický odpor v místě společného bodu šesté impedance **Z6** a báze druhého tranzistoru **T2** je mnohonásobně menší než výstupní odpor třetího a pátého hradla **B3**, **B5**. Objeví-li se na kterémkoli vstupu 9, 10, 11 spínacího obvodu **SČ** stav log 0, pak výstup pátého hradla **B5** a s ním spojené vstupy hradel **B1**, **B2**, **B3**, **B4** budou ve stavu log 1. Výstupy těchto hradel **B1**, **B2**, **B3**, **B4** vykazují malý odpor, takže dojde k poklesu zisku dvoustupňového zesilovače o hodnotu, jejíž velikost lze ovlivnit volbou páté a šesté impedance **Z5**, **Z6**. Čtyřpól **PČ** bude pracovat se sníženým ziskem pokud alespoň jeden ze vstupů 9, 10, 11 spínacího obvodu **SČ** bude ve stavu log 0.

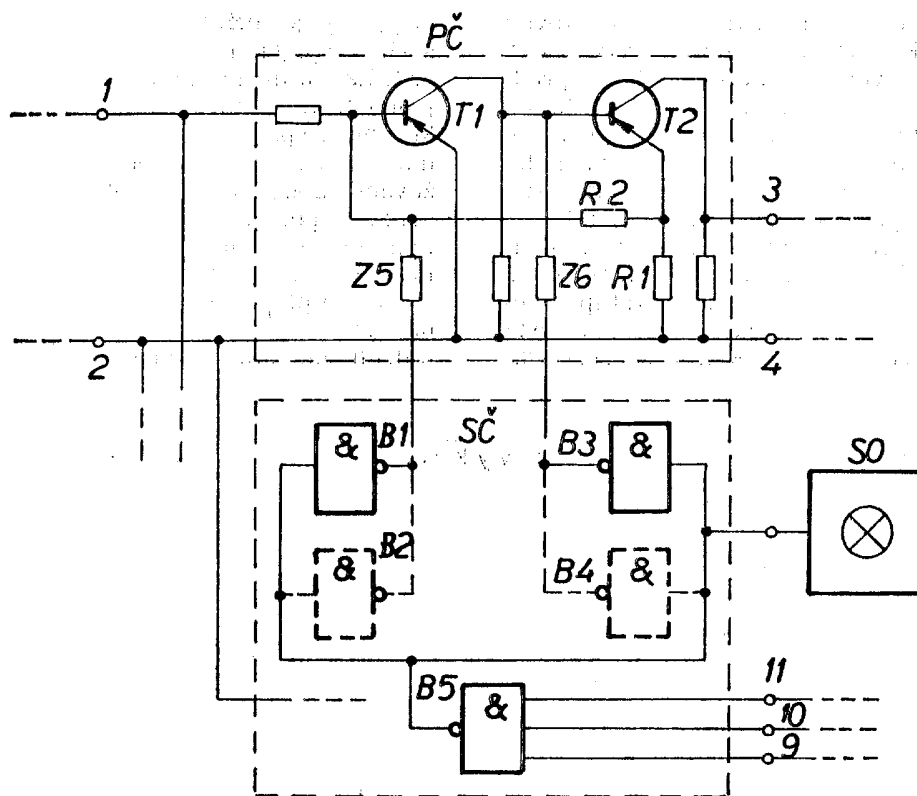
čů (VZ) je pŕipojen první dŕlŕ, tvoŕený sŕioovŕ spojenou první a druhou impedancí (Z1, Z2), a druhý dŕlŕ, tvoŕený sŕioovŕ spojenou tŕetí a zatŕŕŕovací impedancí (Z3, Z4), kde mezi společnŕ bod první a druhé impedance (Z1, Z2) a společnŕ bod tŕetí a zatŕŕŕovací impedance (Z3, Z4) je zapojen vstup druhého pomocnŕho zesilovače (PZ2) s druhým detektorem (D2), k jehoŕ vŕstupu je pŕipojen druhý klopnŕ obvod (KO2), jehoŕ vŕstup je pŕipojen k tŕetímu vstupu (11) spínacího obvodu (SČ), jehoŕ vŕstup je pŕipojen k druhému vstupu čtyŕpólu (PČ).

1 výkres



OBR. 1

225585



OBR. 2