



[12] 发明专利申请审定说明书

[21] 申请号 85104651

[51] Int.Cl⁴

H01C 21/31

[44] 审定公告日 1989年4月5日

[22] 申请日 85.6.15

[30] 优先权

[32] 84.11.27 [33] US [31] 675,128

[71] 申请人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 帕特森

[74] 专利代理机构 中国专利代理有限公司

代理人 肖春京

H01C 27/76

说明书页数: 4

附图页数: 3

[54] 发明名称 金属氧化物半导体绝缘工艺

[57] 摘要

在MOS电路中形成场氧化区的一种工艺。最初热生长一层氮化硅密封衬底表面,以减少横向氧化,或者说减小沿衬底与氮化硅界面生成的鸟嘴。场氧的生长分两步,第一步为HCl气氛中的干氧氧化,第二步为湿氧氧化。

<43>

权 利 要 求 书

1. 通过氮化硅和氧化层在硅衬底上半导体元件的绝缘工艺其特征在于该工艺包括下列各步骤:

在所说的衬底表面上热生长一层第一厚度的第一层氮化硅;

在所说的第一层上淀积一层第二厚度的第二层氮化硅, 所说的第二层厚度稍厚于第一层;

去掉所说两层的一部分, 将衬底的预定部份暴露出来;

对所说暴露出的区域进行氧化, 使所说的硅衬底处在氯气氛中, 温度要在二氧化硅的软化点以上;

在氧气氛中所述的暴露区域进一步氧化。

2. 根据权利要求1所述工艺中, 其特征在於所说第一层氮化硅厚度约为25-30 埃。

3. 根据权利要求1所述工艺中, 其特征在於所说第二层氮化硅厚度约为250 埃。

4. 根据权利要求1所述工艺中, 其特征在於所说第二层氮化硅由LPCVD方法生成。

5. 根据权利要求1所述工艺中, 其特征在於所说衬底处在氯气氛中时, 温度为1000℃。

6. 根据权利要求1所述工艺中, 其特征在於, 在所说的氯气氛中, 生长层厚度为500 埃。

7. 根据权利要求1所述工艺中, 其特征在於, 在所说的氧气氛中, 生长层厚度为6000埃。

8. 根据权利要求1所述工艺中, 其特征在於所说氯气氛中氧化是在湿氧气氛中完成的。

9. 根据权利要求1所规定的工艺中, 其特征在於所说的氧气氛中氧化是在约920℃下发生的。

本发明涉及到集成电路，特别是MOS电路的氧化领域。

在金属—氧化物—半导体(MOS)电路的制作过程中，“前部”工艺是用来在衬底的预定位置上形成厚场氧化区。这些厚场氧化区主要是用来绝缘的，例如：防止导线横跨这些区域时，产生寄生电导。

形成这些场氧化区的最常见工艺是利用氮化硅层。首先在氮化硅层上的预定位置形成窗口，然后在衬底上生长氧化层。由于窗口以外区域有氮化硅保护，故氧化层主要在窗口处生长。然而，氧化层生长过程中会将窗口处氮化硅层的边缘顶起，并在这些被顶起的区域内，形成较薄的场氧化，一般成为锥形。有时将这些出现在氮化硅与衬底交界处的锥形氧化区称为“鸟嘴”，这是因为它们的横截面形状象鸟的嘴。

在图1中将较详细地描绘的“鸟嘴”氧化区，该区既消耗衬底面积又没有任何益处。例如，一般来说，用鸟嘴区的氧化层来作场绝缘层则太薄，而作为有源器件的一部分又太厚了。

对于如何缩小“鸟嘴”区域，换句话说就是如何节省衬底面积，已经提出了几种解决办法。美国第4,352,236号专利所述的方法是：生长两种场氧化层，它们一厚一薄，较薄的一种“鸟嘴”较小，它可用在对绝缘性能要求不太高处。

J.Hui 等人在“用于高密度MOS的选择性氧化技术”(IEEE, Electronic Devices Letters, Vol. EDL-2, No. 10, October, 1981 P.244)和“用SILO技术制做的MOS器件的电性能”(IEDM, 1982 P.220)中提出了控制“鸟嘴”的方法。Hui叙述的方法是：在衬底上直接生长氮化层

而不用氧化层作缓冲层。

美国第3,751,722 号和第3,752,711 号专利都讨论了利用氮化硅来实现局部氧化区。但这两个专利都没有提到鸟嘴问题。

下面对MOS 工艺中形成场绝缘氧化区的一种改进工艺作一介绍。在硅衬底的表面热生长上一薄层氮化硅(Si_3N_4)。然后经过一低压化学气相淀积(LPCVD)过程,将该氮化硅层加厚。这两层氮化硅的总厚度约为275 ~280 埃。再经过标准的掩模和刻蚀过程,在氮化层上形成窗口,将硅衬底暴露出来。衬底经离子注入之后,进行干氧氧化,此过程是在氯气氛(HCl)中进行,并且温度要高于二氧化硅的软化点。接着再进行一次湿氧氧化,使氧化层达到所需厚度。上述方法在氮化层与硅交界处生成的氧化层显著减小,保证了电绝缘同时又不致损失有源器件的面积。

图1 是以先有技术在MOS 电路中形成的鸟嘴的正剖面图。

图2 是衬底覆盖一层热生成氮化硅的正剖面图。

图3 所示是在图2 衬底的基础上,再覆上一层气相淀积的氮化硅层。

图4 所示是在图3 衬底的基础上,覆盖一层光刻胶,并形成通过光刻胶层和氮化硅层的窗口。

图5 所示是在图4 衬底的基础上,经过干氧(HCl)过程,在衬底上部分生成场氧化层。

图6 所示是在图5 衬底的基础上,经过湿氧氧化,在衬底上完全生成场氧化层。

图7 所示是本发明工艺的氮化硅与硅交界处的情况。

上述为MOS 电路的一种场氧化工艺,它带来的效果是对半导体器件进行了有效的隔离,同时减小了鸟嘴。下面列出一些特定细节,如层厚等等,以便对所发明的工艺提供一全面的介绍。但对熟悉本工艺的人员来说,显然无需这些特定细节,就可将该项发明应用于实际。另外,对一般的工艺过程就不再详述,以免造成对本发明的叙述喧宾夺主。

一般来说，先有技术中的场氧化大多是将硅衬底在有氧的气氛中湿氧氧化或高压氧化，例如：温度为900℃—950℃的蒸气。在有些情况下，氮化硅层直接长在自然生成的氧化层上，而在另一些情况下，则长在二氧化硅层上。后者会发生严重的横向氧化，增加衬底与氮化层交界处的鸟嘴尺寸。图1所示即为先有技术所产生的典型鸟嘴。在衬底14上形成场氧化区12，在场氧化区上面的为上覆盖层13，鸟嘴11为先有技术的典型例子。可以看到，这样比较薄的氧化层绝缘性很差，同时还消耗相当一部分衬底面积。

本发明工艺的第一步：如图2所示，在衬底21的表面热生长一层极薄氮化硅24，该层是直接长在自然生成的氧化层上。氮化硅层24将衬底表面密封，从而防止了沿衬底与氮化硅交界的横向氧化。本发明优选的实施例是：在温度1000℃的扩散炉中，在氨气氛下，生长氮化硅，层厚达25~30埃。

直接在上述的热生长层上用低压化学气相淀积(LPCVD)法淀积再一层氮化硅，将原氮化硅层增厚。在本发明的现今实例中，LPCVD层厚为250埃。在图3中将热生长层与LPCVD层一起表示为层26，在最佳实施例中，层26的厚度为275-280埃。

图4中的光刻胶层27是覆盖在衬底表面（在氮化硅26上），然后经标准的掩模和刻蚀步骤，穿过光刻胶27和氮化硅26直到硅衬底21形成窗口32和33。窗口32、33的位置就是场氧化层将要生长的地方。

接下来进行的是：除去光刻胶，再在场氧位置32、33利用干氧氧化生长上氧化层29（见图5），该干氧氧化过程是在1000℃下，氨气氛（如HCl气氛）中进行的。该步骤中的温度对本工艺是很重要的，它必须高于二氧化硅的软化点（950~975℃），以便能防止随后的湿氧氧化过程中形成缺陷。干氧氧化层29的厚度约为500埃。熟悉本工艺的人员可自己确定能更有效地利用该发明优点的层厚。

最后，在920 °C的温度下进行湿氧氧化，再生长上6000埃的氧化层。由此可知，本发明优选的实施例氧化层总厚度为6500埃，见图6中的氧化区30。

图7所表示的是利用本发明工艺所产生的鸟嘴31的剖面图。如果该发明按优选方案实施，所得结果是：鸟嘴线度缩小到0.25微米。与图1相比，可以看到鸟嘴部分长度的缩小，可以减小MOS电路中有源区之间的间隔面积。

由此可见，用上述氧化工艺所产生的场氧区具有小的鸟嘴区域。这是由于有热生长氮化硅层和最初的干氧氧化步骤，使沿氮化硅与硅界面的横向氧化减小。

申请号 85 1 04651
Int. Cl.⁴ H01C 21/31
审定公告日 1989年4月5日

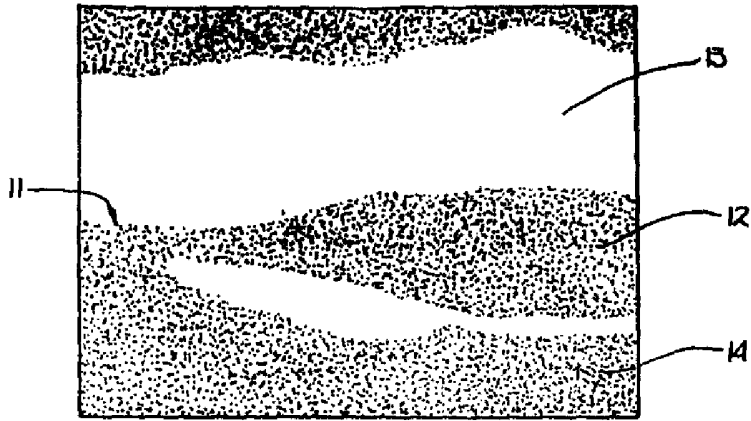


图1 以前的工艺

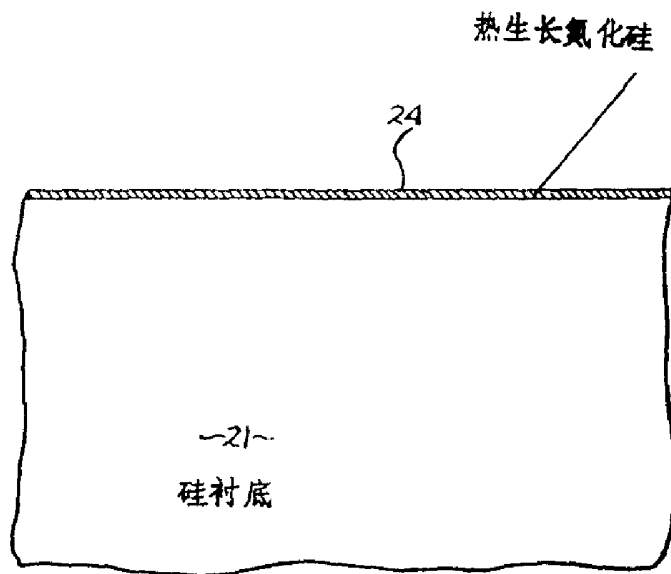


图2

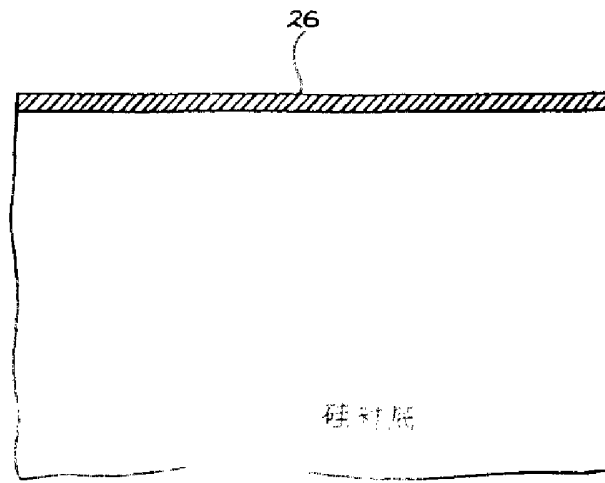


图 3

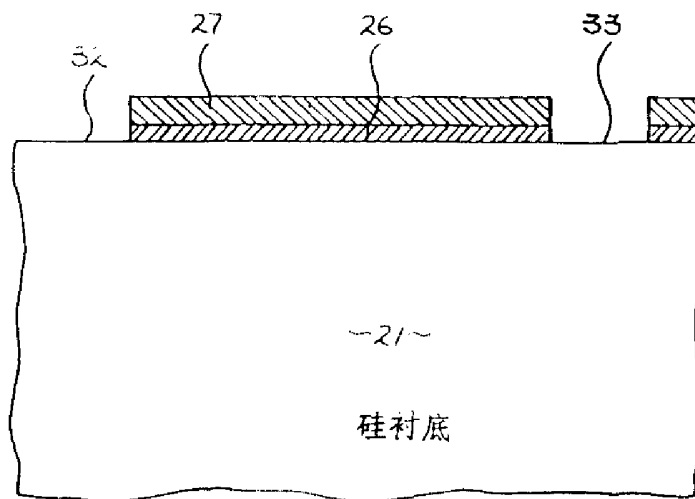


图 4

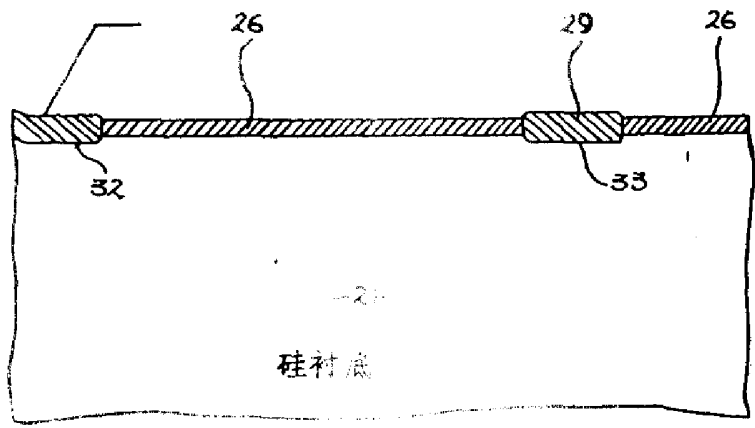


图 5

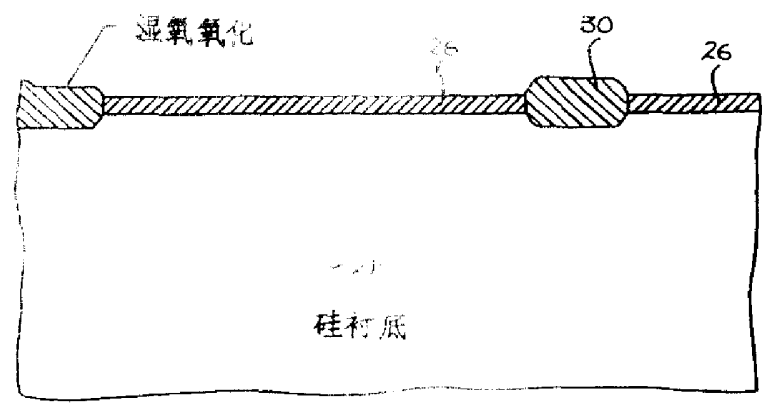


图 6

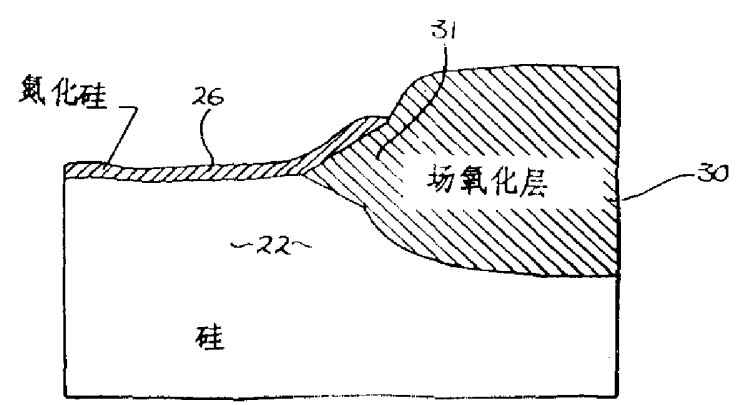


图 7
9